

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3979844号
(P3979844)

(45) 発行日 平成19年9月19日(2007.9.19)

(24) 登録日 平成19年7月6日(2007.7.6)

(51) Int.Cl.		F I	
H05B 33/10	(2006.01)	H05B 33/10	
H05B 33/02	(2006.01)	H05B 33/02	
H05B 33/22	(2006.01)	H05B 33/22	Z
H05B 33/14	(2006.01)	H05B 33/14	Z

請求項の数 5 (全 16 頁)

(21) 出願番号	特願2001-400846 (P2001-400846)	(73) 特許権者	305001283
(22) 出願日	平成13年12月28日 (2001.12.28)		ザ ウエステイム コーポレーション
(65) 公開番号	特開2003-203765 (P2003-203765A)		カナダ, ティー8エル 3ダブリュウ4
(43) 公開日	平成15年7月18日 (2003.7.18)		, アルベルタ, フォート サスカッチェワ
審査請求日	平成16年11月26日 (2004.11.26)		ン, ストリート 10102-114
		(74) 代理人	100088155
			弁理士 長谷川 芳樹
		(74) 代理人	100092657
			弁理士 寺崎 史朗
		(74) 代理人	100129296
			弁理士 青木 博昭
		(72) 発明者	長野 克人
			東京都中央区日本橋一丁目13番1号 テ
			ィーディーケイ株式会社内

最終頁に続く

(54) 【発明の名称】 複合基板の製造方法、複合基板、およびこれを用いたEL表示パネル

(57) 【特許請求の範囲】

【請求項1】

電気絶縁性を有する基板上に所定のパターンを有する電極層と、少なくとも前記電極層の一部を被覆する誘電体層とを有し、前記誘電体層が厚膜と溶液塗布焼成法によって形成された誘電体層の多層構造である複合基板の製造方法であって、

当該複合基板はその誘電体層上に発光層と透明電極とを更に設けてEL素子を形成するための複合基板であり、

前記多層構造の誘電体層を形成した後、前記多層構造の誘電体層における最上層の誘電体層である前記溶液塗布焼成法によって形成された誘電体層の縁部をプラスト工法にて除去処理する複合基板の製造方法。

【請求項2】

前記プラスト工法のプラスト用粒子として、粒径中心20～50μmのガラスビーズを用いる請求項1の複合基板の製造方法。

【請求項3】

電気絶縁性を有する基板と、この基板上に所定のパターンを有する電極層と、少なくとも前記電極層の一部を被覆する誘電体層とを有し、前記誘電体層が厚膜と溶液塗布焼成法によって形成された誘電体層の多層構造であり、

前記溶液塗布焼成法によって形成された誘電体層の縁部がプラスト工法により除去されており、

前記誘電体層上に発光層と透明電極とを更に設けてEL素子を形成するための複合基板

。

【請求項 4】

前記最上部の誘電体層の縁部が厚膜の段差部分を含む請求項 3 の複合基板。

【請求項 5】

請求項 1 の複合基板上にさらに発光層と、透明電極層とを有する E L 表示パネル。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電気絶縁性を有する基板と前記基板上にパターンを有する電極層と前記電極層上に誘電体層を有する複合基板、およびこの複合基板上に発光層及び透明電極層が積層された構造を少なくとも有する E L 表示パネルに関する。

10

【0002】

【従来の技術】

E L 素子は液晶ディスプレイ (LCD) や時計のバックライトとして実用化されている。

【0003】

E L 素子とは電界の印加によって物質が発光する現象、すなわち、エレクトロルミネセンス (EL) 現象を応用した素子である。

【0004】

E L 素子には、粉末発光体を有機物やホウロウに分散させ、上下に電極層を設けた構造を持つ分散型 E L 素子と、電気絶縁性の基板上に 2 つの電極層と 2 つの薄膜絶縁体の間に挟む形で形成した薄膜発光体を用いた E L 素子がある。また、それぞれについて、駆動方式により直流電圧駆動型、交流電圧駆動型がある。分散型 E L 素子は古くから知られており、製造が容易であるという利点があるが、輝度が低く寿命も短いのでその利用は限られていた。一方、E L 素子は、高輝度、長寿命という特性を持つことから近年広く利用されている。

20

【0005】

図 4 に従来の E L 素子として代表的な 2 重絶縁型薄膜 E L 素子の構造を示す。この薄膜 E L 素子は、液晶ディスプレイや PDP 等に用いられている青板ガラスなどの透明基板 31 上に、膜厚 0.2 μm ~ 1 μm 程度の ITO などからなり所定のストライプ状のパターンに形成された透明電極層 32、薄膜透明第 1 絶縁体層 33、膜厚 0.2 μm ~ 1 μm 程度の発光層 34、薄膜透明第 2 絶縁体層 35 とが積層され、さらに前記透明電極層 32 と直交するようにストライプ状にパターンニングされた Al 薄膜等の金属電極層 36 が形成されている。そして、透明電極層 32 と金属電極層 36 とのマトリックスで選択された特定の発光体に電圧を電源 40 より選択的に印加することにより、特定画素の発光体を発光させ、その発光を基板 31 側から取り出す。このような薄膜絶縁体層 33、35 は、発光層 34 内を流れる電流を制限する機能を有し、薄膜 E L 素子の絶縁破壊を抑えることが可能であり、安定な発光特性が得られるように作用する。このため、この構造の薄膜 E L 素子は商業的にも広く実用化されている。

30

【0006】

上記の薄膜透明絶縁体層 33、35 は、通常 Y_2O_3 、 Ta_2O_5 、 Al_3N_4 、 $BaTiO_3$ 等の透明誘電体薄膜が、スパッタリングや蒸着等により約 0.1 ~ 1 μm 程度の膜厚でそれぞれ形成されている。

40

【0007】

しかしながら、このような薄膜 E L 素子には、未だ解決すべき構造上の問題が残存していた。すなわち、絶縁体層は薄膜で形成されているため、大面積のディスプレイとしたとき、透明電極のパターンエッジの段差部や、製造工程で発生するゴミ等による薄膜絶縁体の欠陥を皆無にすることが難しく、局所的な絶縁耐圧の低下により発光層の破壊が生じるといった問題があった。このような欠陥は、ディスプレイデバイスとして致命的な問題となるため、薄膜 E L 素子は、液晶ディスプレイやプラズマディスプレイと比較して、大面積のディスプレイとして広く実用化するためには大きな障害となっていた。

50

【 0 0 0 8 】

このような薄膜絶縁体の欠陥が生じるという問題を解決するため、特公平 7 - 4 4 0 7 2 公報には、基板として電気絶縁性のセラミック基板を用い、発光体下部の薄膜絶縁体のかわりに厚膜誘電体を用いた E L 素子が開示されている。この文献に開示されている E L 素子は、従来の薄膜 E L 素子の構造とは異なり、発光体の発光を基板とは反対の上部側から取り出すため、透明電極層は上部に構成されている。

【 0 0 0 9 】

また、この E L 素子では厚膜誘電体層は数 1 0 ~ 数 1 0 0 μ m と薄膜絶縁体層の数 1 0 0 ~ 数 1 0 0 0 倍の厚さに形成される。そのため、電極の段差や製造工程のゴミ等によって形成されるピンホールに起因する絶縁破壊が非常に少なく、高い信頼性と製造時の高い歩留まりを得ることができるという利点を有している。ところで、このような厚膜誘電体層を用いることにより、発光層に印加される実効電圧が降下する問題を生じるが、例えば前記特公平 7 - 4 4 0 7 2 公報では複合ペロブスカイト高誘電率材料を誘電体層に用いることによりこの問題を改善している。

10

【 0 0 1 0 】

しかしながら、厚膜誘電体層上に形成される発光層は数 1 0 0 nm と厚膜誘電体層の 1 / 1 0 0 程度の厚さしかない。このため、厚膜誘電体層は発光層の厚み以下のレベルでその表面が平滑でなければならないが、通常の厚膜工程で作製された誘電体表面を十分平滑にすることは困難であった。

【 0 0 1 1 】

すなわち、厚膜誘電体層は本質的に粉体原料を用いたセラミックスで構成されている。このため、緻密に焼結させると通常 3 0 ~ 4 0 % 程度の体積収縮を生じる。ところが、通常のセラミックスが焼結時に 3 次元的に体積収縮して緻密化するのに対し、基板上に形成された厚膜セラミックスは、基板に拘束されているため、基板の面内方向には収縮できず、厚さ方向に 1 次元的にしか体積収縮出来ない。このため、厚膜誘電体層の焼結は不十分なまま本質的に多孔質体となってしまう。さらに厚膜の表面粗さは、多結晶焼結体の結晶粒サイズ以下にはならないため、その表面はサブミクロンサイズ以上の凹凸形状になる。

20

【 0 0 1 2 】

このような誘電体層の表面の欠陥、あるいは多孔質の膜質や、凹凸形状があると、その上に蒸着法やスパッタリング法等の気相堆積法で形成される発光層が、表面形状に追従して均一に形成する事が出来ない。このため、このような基板の非平坦部に形成された発光層部には効果的に電界を印加できず、有効発光面積が減少したり、膜厚の局所的な不均一性から発光層が部分的に絶縁破壊を生じ、発光輝度の低下を生じるといった問題があった。さらに、膜厚が局所的に大きく変動するため、発光層に印加される電界強度が局所的に大きくばらつき、明確な発光電圧しきい値が得られない問題があった。

30

【 0 0 1 3 】

このような問題を解決するために、例えば特開平 7 - 5 0 1 9 7 号公報では、ニオブ酸鉛からなる厚膜誘電体表面に、ゾルゲル法によって形成されるチタン酸ジルコン酸鉛等の高誘電率層を積層し、表面の平坦性を改善する手法が開示されている。

40

【 0 0 1 4 】

このように、セラミックス高誘電率誘電体厚膜を用いる事により、下部電極層のパターンエッジの段差部や、製造工程で発生するゴミ等による薄膜絶縁体の欠陥を回避し、局所的な絶縁耐圧の低下により発光層の破壊が生じるといった問題を解決する事が出来る。

【 0 0 1 5 】

しかしながら、このようなゾルゲル法を用いた場合、厚膜セラミックス誘電体層の下部電極を厚膜パターン部外に取り出す部分にもゾルゲル膜が形成される。そして、電極部上に形成されたゾルゲル誘電体層は、焼成時に高密度のクラックとこれによる電極の剥離が起こりやすく、これがひいては下地の電極の断線も引き起こす場合があり、実用上問題となっていた。また、ゾルゲル法に近似した誘電体層形成法に M O D (Metallo-Organic Dec

50

omposition) 法があるが、やはり同様な問題が生じている。

【 0 0 1 6 】

すなわち、厚膜基板の基本構成は、アルミナ基板 + 金電極 + セラミックペーストによる厚膜誘電体層単体あるいはMOD層と称する溶液塗布焼成法による誘電体層では、その製造過程において金属電極上に、6 - 20 μm 厚の厚膜誘電体単体、あるいはMOD層の積層構造を形成、焼成し、さらに最表面部に、MODがスピンコートによって塗布されている。

【 0 0 1 7 】

この場合、最表面部のMOD層は、発光表示部の表面性を均一に安定化させることを主目的に積層塗布されている。ただし発光表示部周りの厚膜の段差部分、電極の段差部分ではMOD層が厚みムラを起こしやすく焼成後、MOD割れ(クラック)が段差およびその周辺部分で発生しやすく、不安定な状態になる場合がある。

10

【 0 0 1 8 】

問題はその後の工程で上部透明電極を作成する際、外部の配線部分にまで電極を這わせるため、クラックの生じやすい段差およびその周辺部分上に上部電極と接続する金属配線電極を配線しなければならない。しかしながら、スパッタ法で金属配線電極を作成する場合、成膜時に下地となるMOD層にクラック部分があると、電極膜が欠落しやすく断線がおきやすい。このような欠落は修復が難しく、致命的な欠陥になりうる問題である。

【 0 0 1 9 】

また、厚膜の段差部分でMODの厚みを薄く均一にコントロールすることができれば、ある程度クラックの発生や断線を防止できるが、MOD層の膜厚をコントロールするためのうまく方法がないのが現状である。

20

【 0 0 2 0 】

また、厚膜の段差部分が鋭角なためにクラックが入り易い場合があることから、段差をなだらかにすることでクラックの発生を防ぐ試みもなされたがうまく行かなかった。

【 0 0 2 1 】

さらに、MOD層のクラックは長期間の使用により更に成長する危険性もあり、極力発生させてはならない。

【 0 0 2 2 】

【 発明が解決しようとする課題 】

30

本発明の目的は、厚膜セラミックス誘電体層の表面平坦性をゾルゲル誘電体層で確保したEL素子において、ゾルゲル誘電体層を付加することによって発生するクラックの発生や、これに伴う電極層の剥離や断線を防止し、欠陥のない信頼性の高い複合基板の製造方法、複合基板およびEL表示パネルを提供することである。

【 0 0 2 3 】

【 課題を解決するための手段 】

上記目的は、下記(1) ~ (5)のいずれかの構成により達成される。

(1) 電気絶縁性を有する基板上に所定のパターンを有する電極層と、少なくとも前記電極層の一部を被覆する誘電体層とを有し、前記誘電体層が厚膜と溶液塗布焼成法によって形成された誘電体層の多層構造である複合基板の製造方法であって、当該複合基板はその誘電体層上に発光層と透明電極とを更に設けてEL素子を形成するための複合基板であり、前記多層構造の誘電体層を形成した後、前記多層構造の誘電体層における最上層の誘電体層である前記溶液塗布焼成法によって形成された誘電体層の縁部をブラスト工法にて除去処理する複合基板の製造方法。

40

(2) 前記ブラスト工法のブラスト用粒子として、粒径中心20 ~ 50 μm のガラスビーズを用いる上記(1)の複合基板の製造方法。

(3) 電気絶縁性を有する基板と、この基板上に所定のパターンを有する電極層と、少なくとも前記電極層の一部を被覆する誘電体層とを有し、前記誘電体層が厚膜と溶液塗布焼成法によって形成された誘電体層の多層構造であり、前記溶液塗布焼成法によって形成された誘電体層の縁部がブラスト工法により除去されており、前記誘電体層上に発光層と透

50

明電極とを更に設けてE L素子を形成するための複合基板。

(4) 前記最上部の誘電体層の縁部が厚膜の段差部分を含む上記(3)の複合基板。

(5) 上記(1)の複合基板上にさらに発光層と、透明電極層とを有するE L表示パネル。

【0024】

なお、特開2001-72473号公報、特開平6-61369号公報などにおいて、複合基板の表面層の一部を除去する点について開示されている。しかし、これらの文献で検討されているのは、アルミナ粉やポリイミド等の表面層除去の工法で、MOD層を取り除くものではない。しかも、ブラスト法を用いたものは一切無い。本発明は、MOD層除去というよりは、複合基板において、断線(段切れ)防止のための段差部分除去に関するものである。

10

【0025】

【作用】

表面平坦化のための、高誘電率誘電体層を溶液塗布焼成法で形成する場合、厚膜セラミックス誘電体層全面を平坦化するため、溶液塗布焼成誘電体層(以下MOD層とする)の面積を、セラミックス誘電体より大きくする必要がある。このとき図5に示す上部電極24を、厚膜誘電体層22上から引き出す配線電極の一部が直接平坦化層25上に形成される。

【0026】

なお、図5に示すE L素子は、例えば電気絶縁性を有する基板21上に、所定のパターンに形成された下部電極層23と、その上に厚膜誘電体層22と、さらにその上に溶液塗布法により形成された誘電体層25とが積層され、多層状誘電体層を構成している。

20

【0027】

そして、前記多層状誘電体層22, 25上には薄膜絶縁体層26、発光層27、薄膜絶縁体層28、透明電極層24が積層されており、下部電極層23と上部透明電極層24は、それぞれ互いに直交する方向にストライプ状に形成されている。

【0028】

前記下部電極上では、特に0.5μmより厚いMOD層を焼成するときに、下記に述べる原因で高密度のクラック29が発生しやすく、このクラック29に起因するMOD層の剥離や、MOD層と同時に電極の剥離や断線が発生する現象が多発する。

30

【0029】

このような、クラック29の発生や、下部電極層の剥離による欠陥、断線は、電極の断線、信頼性の低下を招き、E L素子にとって致命的な欠陥となる。

【0030】

本発明者らは、種々の検討を行った結果、クラックの発生したMOD層を除去することが有効であり、その一部除去加工に、マイクロブラストが有効であることを見出した。

【0031】

すなわち、クラック部分を取り除くために用いるマイクロブラスト工法は、細いノズルから研磨剤を圧縮乾燥空気で吹き付け微細加工するものである。この工法を使って、クラックの発生している段差部分に研磨剤を吹き付けることでMOD割れ(クラック)を完全にたたき出し、除去できる。たたき出されたMODの後には電極部分やセラミック厚膜表面がそのままの状態で見出される。その上で、上部金属配線を形成すれば断線等の問題を解決することができる。

40

【0032】

研磨剤はこの場合ガラスビーズを用いることが好ましい。無機E Lパネルの構造の場合、MODの下層部はセラミック厚膜、電極、アルミナでありガラスビーズはこれらの材料を研削しすぎて傷つけることがない。金属電極材は金系化合物、銀系化合物、炭素系化合物が好ましい。この工法を使ってたとえばMODを塗布したところを除いて電極を出したり厚膜表面を出したり加工することは可能なる。

【0033】

50

【発明の実施の形態】

本発明の複合基板は、電気絶縁性を有する基板と、この基板上に所定のパターンを有する電極層と、少なくとも前記電極層の一部を被覆する誘電体層とを有し、前記誘電体層が厚膜と溶液塗布焼成法によって形成された誘電体層の多層構造であり、前記溶液塗布焼成法によって形成された誘電体層の縁部がブラスト法により除去されているものである。

【0034】

このように、溶液塗布焼成法により形成された誘電体層の縁部を適切に、溶液塗布焼成法により形成された誘電体層のみ選択的に除去することで、発光表示に寄与することなく、クラックが発生したり、剥離する可能性のある余剰部分を除去し、その上に形成される上部金属配線電極層が剥離したり、断線することを防止できる。

10

【0035】

本発明において、溶液塗布焼成法により形成された誘電体層はマイクロブラストと称するブラスト工法により除去する。マクロブラスト工法は、細いノズルから砥粒を圧縮乾燥気体と共に吹き付け微細加工するものである。このようなブラスト工法を用いることにより、クラックや剥離の生じやすい、あるいはクラックや剥離の生じた溶液塗布焼成法により形成された誘電体層の縁部のみを極めて容易かつ迅速に、綺麗に除去することができる。しかも、下地となる基板や厚膜層あるいは電極層を、傷つけたり不要に削ったりすることもない。

【0036】

ブラスト加工に使用する砥粒も精細度に影響を及ぼす因子の一つであるから、その平均粒径が50 μm 以下の微細砥粒を用いることが好ましい。その理由は、平均粒径が50 μm を越えると、衝突力が大きくなってチップング等の発生が多くなり、所望の精細度を達成することが困難になるからである。しかしながら、砥粒の平均粒径が20 μm より小さくなると、砥粒の種類や吹き付け速度などの条件によっては被加工層を削除する力が弱くなって、基板上をノズルを走査させる回数が増えて生産性を低下することになるので、平均粒径は20 μm 以上であることが望ましい。また、より好ましくは平均粒径20超～50 μm 、特に20～40 μm である。なお粒径は、砥粒の投影形状を、円形に換算して求めた値である。

20

【0037】

なお、本発明においては、ソフトな衝撃力が得られ、チップングの発生が減少されるように、微細砥粒を高圧のエア等と混合してノズルより噴射する。

30

【0038】

砥粒の材質としては、金属、鉱物材料、セラミック、プラスチック、ガラス等の上記粒径の粒子を用いることが可能であるが、金属、鉱物材料等では硬度があるため下地の基板や厚膜層あるいは電極層を、傷つけたり不要に削ったりする場合がある。また、プラスチックなどの軟質材料では、硬度が不足するため切削、研磨能力が不足してしまう。このため、溶液塗布焼成法により形成された誘電体層の除去にはアルミナ、シリカ等のセラミック、ガラス材料が特に好ましく、なかでもガラス材料が最も好ましい。

【0039】

ここで、ガラスとしては、 SiO_2 / Na_2O 系のガラス等を用いることができる。

40

【0040】

砥粒の形状としては、特に限定されるものではなく、球状であっても、断面楕円形のものであってもよい。また、破碎粉や不定形の形状であってもよく、その平均粒径が上記範囲内であればよい。

【0041】

砥粒を搬送するための気体は、空気を用いるのが一般的であるが、その他使用条件によっては、窒素や、Ar、Ne、Xe、Kr等の不活性ガスを用いてもよい。

【0042】

砥粒の搬送、吹きつけ時における気体の圧力としては、好ましくは0.5 MPa以下、特に0.2～0.3 MPaである。

50

【0043】

気体および砥粒を吹き付けるノズルは、加工する領域の大きさに応じて、その開孔径、形状を調整すればよい。具体的には、上記縁部を加工する場合のように、狭い領域の加工には、丸い開口形状で、直径0.3～1mmの開孔径を有するものが望ましい。また、より広い領域にまで加工領域を拡大する場合には、丸あるいは扁平な開口形状で、長手方向の開口径が1～10mm程度のノズルを用いればよい。

【0044】

ノズルは、通常一定速度で被加工領域上を移動させて加工する。この場合の移動速度（加工速度）は、用いる砥粒との兼ね合いで決めればよく、硬度のある砥粒を用いる場合には、移動速度を早くして削れすぎないようにし、逆にあまり硬度のない砥粒を用いるときには移動速度を遅くすればよい。具体的には砥粒にガラス材を用いる場合、5～200mm/s程度が好ましく、アルミナなどの硬質な砥粒を用いる場合には、70～150mm/s程度が好ましい。

10

【0045】

ノズル先端と被加工部材との距離としては、加工する領域や、用いる砥粒等にもよるが、細ノズルの場合、0.5～5mm、太ノズルの場合30～200mmの範囲が好ましい。

【0046】

ブラスト加工を行う際には、好ましくは密閉された筐体内にて行うようにするとよい。また、その際砥粒を回収して再利用するとよい。

【0047】

このようなブラスト加工装置は市販されていて、例えば新東ブレード（株）製、マイクロブラスト機 MB II 等として入手することができる。

20

【0048】

本発明において、ブラスト工法により除去されるのは溶液塗布焼成法により形成された誘電体層の縁部である。この縁部とは、具体的には、図1に示すように、溶液塗布焼成法により形成された誘電体層2において、基板1上に形成された下部電極3および誘電体層上に形成される上部電極4でマトリクス形成され、発光表示が可能な表示領域5を除いた外周部6であり、厚膜層により形成された段差部分7を含む領域である。なお、段差部7と表示領域5とは、好ましくは2～20mm、特に2～15mm程度離間しているとよい。

【0049】

このように、縁部を除去した後、必要により他の機能性薄膜を形成し、図2に示すように、上部電極を形成することで、クラックによる断線や剥離の生じる恐れのない構造とすることができる。

30

【0050】

溶液塗布焼成法とは、ゾルゲル法やMOD法等の誘電体材料の前駆体溶液を基板に塗布し、焼成によって誘電体層を形成する方法である。

【0051】

ゾルゲル法とは、一般には溶媒に溶かした金属アルコキシドに所定量の水を加え、加水分解、重縮合反応させてできるM-O-M結合を持つゾルの前駆体溶液を基板に塗布し焼成させることによって膜形成をする方法である。また、MOD（Metallo-Organic Decomposition）法とは、M-O結合を持つカルボン酸の金属塩などを有機溶媒に溶かして前駆体溶液を形成し、基板に塗布し焼成させることによって膜形成をする方法である。ここで前駆体溶液とはゾルゲル法、MOD法などの膜形成法において原料化合物が溶媒に溶解されて生成する中間化合物を含む溶液を指す。

40

【0052】

ゾルゲル法とMOD法は、完全に別個の方法ではなく、相互に組み合わせて用いることが一般的である。例えばPZTの膜を形成する際、Pb源として酢酸鉛を用い、Ti, Zr源としてアルコキシドを用いて溶液を調整することが一般的である。また、ゾルゲル法とMOD法の二つの方法を総称してゾルゲル法と呼ぶ場合もあるが、いずれの場合も前駆体溶液を基板に塗布し、焼成する事によって膜を形成することから本明細書では溶液塗布焼

50

成法とする。また、サブミクロンサイズの誘電体粒子と誘電体の前駆体溶液を混合した溶液であっても本発明の誘電体の前駆体溶液に含まれ、その溶液を基板に塗布焼成する場合であっても本発明の溶液塗布焼成法に含まれる。

【0053】

溶液塗布焼成法は、ゾルゲル法、MOD法いずれの場合も、誘電体を構成する元素がサブ μm 以下のオーダーで均一に混合されるため、厚膜法による誘電体形成のような本質的にセラミックス粉体焼結を用いた手法と比較して、極めて低温で緻密な誘電体を合成することが可能である点が特徴である。

【0054】

溶液塗布焼成法を用いる最大の目的は、この方法で形成された誘電体層の特徴として、前駆体溶液を塗布し焼成する工程をへて形成されるため、基板の凹み部には厚く、凸部には薄く層が形成されるため、基板表面の段差が平坦化される点にあり、EL素子の厚膜セラミックス誘電体層の表面平坦性を著しく改善し、この上に形成される薄膜発光層の均一性を大幅に改善することができる点にある。

【0055】

したがって、溶液塗布焼成法によって形成する誘電体層の膜厚は厚膜表面の凹凸を十分に平坦化するためには $0.5\mu\text{m}$ 以上、好ましくは $1\mu\text{m}$ 以上、より好ましくは $2\mu\text{m}$ 以上が望ましい。その上限としては、特に限定されるものではないが通常 $10\mu\text{m}$ 程度である。

【0056】

溶液塗布焼成法によって形成された、高誘電率誘電体層の付加による積層誘電体層全体の実効的な比誘電率は、厚膜層の膜厚を $30\mu\text{m}$ とした場合、好ましくは $1200\sim2700$ 以上である。従って、例えば比誘電率 4000 の厚膜を用い、実効誘電率 2700 を得ようとした場合、溶液塗布焼成法によって形成する誘電体層の比誘電率と膜厚の比は 277 以上が必要となり、厚膜誘電体層の誘電率が 3000 であればその比は 900 となる。

【0057】

前記のように、溶液塗布焼成法によって形成される誘電体層の膜厚は少なくとも $0.5\mu\text{m}$ 以上、好ましくは $1\mu\text{m}$ 以上である。このため、その比誘電率は少しでも高い方が望ましく、少なくとも 250 以上、好ましくは 500 以上である。

【0058】

このように、溶液塗布焼成法によって形成する高誘電率層は、膜厚が大きくかつ高誘電率であることが必要である。このような高誘電率材料としては、例えば BaTiO_3 、 $(\text{Ba}_x\text{Ca}_{1-x})\text{TiO}_3$ 、 $(\text{Ba}_x\text{Sr}_{1-x})\text{TiO}_3$ 、 PbTiO_3 、 $\text{Pb}(\text{Zr}_x\text{Ti}_{1-x})_3$ 等のペロブスカイト構造を有する誘電体、強誘電体材料や、 $\text{Pb}(\text{Mg}_{1/3}\text{Ni}_{2/3})\text{O}_3$ 等に代表される複合ペロブスカイトリラクサー型強誘電体材料や、 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 、 $\text{SrBi}_2\text{Ta}_2\text{O}_9$ に代表されるピスマスピスマ層状化合物 $(\text{Sr}_x\text{Ba}_{1-x})\text{Nb}_2\text{O}_6$ 、 PbNbO_6 等に代表されるタングステンブロンズ型強誘電体材料等が挙げられる。これらのなかでも、 BaTiO_3 やPZT等のペロブスカイト構造を有する強誘電体材料が、誘電率が高く、比較的低温での形成が容易であるため好ましい。

【0059】

本発明の複合基板およびEL素子の基本構造を図3に示す。本発明の複合基板は、例えば電気絶縁性を有する基板1上に、所定のパターンに形成された下部電極層3と、その上に厚膜誘電体層11と、さらにその上に溶液塗布法により形成された誘電体層10とが積層され、多層状誘電体層を構成している。

【0060】

そして、前記多層状誘電体層11、10上には薄膜絶縁体層12、発光層13、薄膜絶縁体層14、透明電極層4が積層されている。なお、薄膜絶縁体層12、14は省略してもよい。下部電極層3と上部透明電極層4は、それぞれ互いに直交する方向にストライプ状に形成されている。そして、任意の下部電極層3と上部透明電極層4をそれぞれ選択し、両電極の直交部の発光層に、交流電源・パルス電源20から選択的に電圧を印加することにより特定画素の発光を得ることができる。

10

20

30

40

50

【0061】

基板は電気絶縁性を有しその上に形成される下部電極層、誘電体層を汚染することなく、所定の耐熱強度を維持できるものであれば特に限定されるものではない。

【0062】

具体的な材料としては、アルミナ (Al_2O_3)、石英ガラス (SiO_2)、マグネシア (MgO)、フォスフェイト ($2\text{MgO} \cdot \text{SiO}_2$)、ステアタイト ($\text{MgO} \cdot \text{SiO}_2$)、ムライト ($3\text{Al}_2\text{O}_3 \cdot 2\text{SiO}_2$)、ベリリア (BeO)、ジルコニア (ZrO_2)、窒化アルミニウム (AlN)、窒化シリコン (SiN)、炭化シリコン (SiC) 等のセラミック基板や結晶化ガラスや、高耐熱ガラス等を用いてもよく、またハウロウ処理を行った金属基板等も使用可能である。

10

【0063】

下部電極層は、表示装置を単純マトリクスタイプとする場合、複数のストライプ状のパターンを有するように形成される。また、その線幅が1画素の幅となり、ライン間のスペースは非発光領域となるため、極力ライン間のスペースを小さくしておくことが好ましい。具体的には、目的とするディスプレイの解像度にもよるが、例えば線幅 $200 \sim 500 \mu\text{m}$ 、スペース $20 \sim 50 \mu\text{m}$ 程度が必要である。

【0064】

下部電極層の材料としては、高い導電性が得られ、かつ誘電体層形成時にダメージを受けず、さらに誘電体層や発光層と反応性が低い材料が好ましい。このような下部電極層材料としては、Au、Pt、Pd、Ir、Ag等の貴金属や、Au-Pd、Au-Pt、Ag-Pd、Ag-Pt等の貴金属合金や、Ag-Pd-Cu等の貴金属を主成分とし非金属元素を添加した電極材料が誘電体層焼成時の酸化雰囲気に対する耐酸化性が容易に得られるため好ましい。また、ITOや SnO_2 (ネサ膜)、ZnO-Al等の酸化物導電性材料を用いてもよく、さらに、Ni、Cu等の卑金属を用い、誘電体層を焼成するときの酸素分圧をこれらの非金属が酸化されない範囲に設定して用いることもできる。

20

【0065】

下部電極層の形成方法としては、スパッタ法、蒸着法、めっき法等の公知の技術を用いればよい。

【0066】

本発明において、剥離防止効果を発揮しやすい電極として、金液 (liquid gold, gold resin, bright gold) と称する材料により形成されたものが挙げられる。この金液、水金と称する材料は、テルペン系の溶剤に金を有機金属化合物の形で、通常 $4 \sim 25\%$ 程度含有させたもので、褐色で粘性のある液体である。この金液を用いることにより、 $50 \sim 500 \text{nm}$ と極めて薄く、緻密な金膜が得られる。

30

【0067】

この金液は、テルペンに可溶で、粘度を自由に調製できることから、スプレー法、スクリーン印刷等、種々の塗布、印刷法により電極パターンを形成することができる。

【0068】

塗布された金液は、乾燥した後、 $450 \sim 850$ 程度の加熱処理により、金の配線パターンに形成される。

40

【0069】

厚膜誘電体層は、高誘電率でかつ高耐圧であることが必要であり、さらに基板の耐熱性を考慮して低温焼成可能な物質であることが要求される。

【0070】

ここで、厚膜誘電体層とは、いわゆる厚膜法により、粉末状の絶縁体材料を焼成して形成されるセラミック層である。この厚膜誘電体層は、例えば下部電極層が形成された基板上に、粉末状の絶縁体材料に、バインダーと溶媒を混合して作製された絶縁体ペーストを印刷して焼成して形成することができる。また、絶縁体ペーストをキャスト成膜することによりグリーンシートを形成し、積層して形成してもよい。

【0071】

50

焼成前に行なう脱バインダ処理の条件は、通常のものであってよい。

【0072】

焼成時の雰囲気は、電極層用ペースト中の導電材の種類に応じて適宜決定すればよいが、酸化性雰囲気中で焼成を行う場合、通常の大気中焼成を行えばよい。

【0073】

焼成時の保持温度は、絶縁体層の種類に応じて適宜決定すればよいが、通常、700～1200 程度、好ましくは1000 以下である。また、焼成時の温度保持時間は、0.5～5時間、特に0.1～3時間が好ましい。

【0074】

また、必要に応じてアニール処理を施してもよい。

10

【0075】

誘電体層の比誘電率は少なくとも単位を μm で表したときの膜厚の少なくとも10倍以上、好ましくは40倍以上、より好ましくは90倍以上が必要となる。

【0076】

厚膜誘電体の膜厚は、電極の段差や製造工程のゴミ等によって形成されるピンホールを排除するため厚いことが必要とされ、少なくとも10 μm 以上、好ましくは20 μm 以上、より好ましくは30 μm 以上が必要となる。

【0077】

例えば、誘電体層の膜厚が20 μm であれば、その比誘電率は200～800～1800以上が必要であり、誘電体層の膜厚が30 μm であればその比誘電率は300～1200～2700が必要となる。

20

【0078】

このような高誘電率厚膜材料としては、各種の材料が考えられるが、基板材料の耐熱性の制約を考えると低温形成可能な高誘電率セラミックス組成であることが望ましい。

【0079】

例えば BaTiO_3 、 $(\text{Ba}_x\text{Ca}_{1-x})\text{TiO}_3$ 、 $(\text{Ba}_x\text{Sr}_{1-x})\text{TiO}_3$ 、 PbTiO_3 、 $\text{Pb}(\text{Zr}_x\text{Ti}_{1-x})_3$ 等のペロブスカイト構造を有する誘電体、強誘電体材料や、 $\text{Pb}(\text{Mg}_{1/3}\text{Ni}_{2/3})\text{O}_3$ 等に代表される複合ペロブスカイトリラクサー型強誘電体材料や、 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 、 $\text{SrBi}_2\text{Ta}_2\text{O}_9$ に代表されるピスマス層状化合物、 $(\text{Sr}_x\text{Ba}_{1-x})\text{Nb}_2\text{O}_6$ 、 PbNb_2O_6 等に代表されるタングステンブロンズ型強誘電体材料等が、誘電率が高く、焼成が容易なことから好ましい。

30

【0080】

また、その組成に鉛を含んだ誘電体材料は、酸化鉛の融点が888 と低く、かつ酸化鉛と他の酸化物系材料、例えば SiO_2 や CuO 、 Bi_2O_3 、 Fe_2O_3 等との間で700 から800 程度の低温で液相が形成されるため低温で焼成が容易であり、かつ高誘電率を得やすいため好ましい。例えば $\text{Pb}(\text{Zr}_x\text{Ti}_{1-x})_3$ 等のペロブスカイト構造誘電体材料や、 $\text{Pb}(\text{Mg}_{1/3}\text{Ni}_{2/3})\text{O}_3$ 等に代表される複合ペロブスカイトリラクサー型強誘電体材料や、 PbNb_2O_6 等に代表されるタングステンブロンズ型強誘電体材料等が挙げられる。これらは、アルミナセラミックス等の通常のセラミックス基板の上限耐熱温度である800～900 の焼成温度で容易に比誘電率1000～10000の誘電体を形成することができる。

40

【0081】

厚膜誘電体層上に積層する高誘電率誘電体層は、その目的が厚膜誘電体層の表面平坦性改善にあるため、溶液塗布焼成法を用いることが必要となる。

【0082】

発光層の材料としては特に限定されないが、前述したMnをドーブしたZnS等の公知の材料が使用できる。これらの中でも、SrS：Ceは優れた特性を得られることから特に好ましい。発光層の膜厚としては、特に制限されるものではないが、厚すぎると駆動電圧が上昇し、薄すぎると発光効率が低下する。具体的には、発光体材料にもよるが、好ましくは100～2000nm程度である。

50

【0083】

発光層の形成方法は、気相堆積法を用いることが可能である。気相堆積法としては、スパッタ法や蒸着法等の物理的気相堆積法やCVD法等の化学的気相堆積法が好ましい。また、前述したように特にSrS：Ceの発光層を形成する場合には、H₂S雰囲気下、エレクトロンビーム蒸着法により成膜中の基板温度を500～600に保持して形成すると、高純度の発光層を得ることが可能である。

【0084】

発光層の形成後、好ましくは加熱処理を行う。加熱処理は、基板側から電極層、誘電体層、発光層と積層した後に行っても良いし、基板側から電極層、誘電体層、発光層、絶縁体層、あるいはこれに電極層を形成した後に加熱処理（キャプアニール）を行っても良い。10
加熱処理の温度は形成する発光層によるが、好ましくは300以上、より好ましくは400以上であり、誘電体層の焼成温度以下である。処理時間は10～600分であることが好ましい。加熱処理時の雰囲気としては、発光層の組成、形成条件により空気、N₂、HeおよびAr等から選択すればよい。

【0085】

薄膜絶縁体層は、前記したように省略しても良いがこれを有することが好ましい。

【0086】

この薄膜絶縁体層は、その機能として発光層と誘電体層との間の界面の電子状態を調節し発光層への電子注入を安定化、効率化する事と、この電子状態が発光層の両面で対称的に構成することにより交流駆動時の発光特性の正負対象性を改善することが主要な目的であり、発光層誘電体層の役割である絶縁耐圧を保持する機能を考慮する必要はないため膜厚は小さくて良い。20

【0087】

この薄膜絶縁体層は、抵抗率として、 $10^8 \Omega \cdot \text{cm}$ 以上、特に $10^{10} \sim 10^{18} \Omega \cdot \text{cm}$ 程度が好ましい。また、比較的高い比誘電率を有する物質であることが好ましく、その比誘電率 ϵ としては、好ましくは $\epsilon = 3$ 以上である。この薄膜絶縁体層の構成材料としては、例えば酸化シリコン(SiO₂)、窒化シリコン(SiN)、酸化タンタル(Ta₂O₅)、酸化イットリウム(Y₂O₃)、ジルコニア(ZrO₂)、シリコンオキシナイトライド(SiON)、アルミナ(Al₂O₃)、等を用いることができる。また、薄膜絶縁体層を形成する方法としては、スパッタ法や蒸着法、CVD法を用いることができる。また、薄膜絶縁体層の膜厚としては、好ましくは10～1000nm、特に好ましくは20～200nm程度である。30

【0088】

透明電極層は、膜厚0.2 μm ～1 μm のITOやSnO₂(ネサ膜)、ZnO-Al等の酸化物導電性材料等が用いられる。透明電極層の形成方法としては、スパッタ法のほか蒸着法等の公知の技術を用いればよい。

【0089】

なお、上記したEL素子は単一発光層のみを有するが、本発明のEL素子は、このような構成に限定されるものではなく、膜厚方向に発光層を複数積層してもよいし、マトリックス状にそれぞれ種類の異なる発光層(画素)を組み合わせる平面的に配置するような構成としても良い。40

【0090】

上記したように本発明のEL素子は、発光層が積層される誘電体層表面の平滑性が極めて良好であり、絶縁耐圧が高くかつ欠陥がない。このため、輝度が高くかつ輝度の長期信頼性が高く、高性能、高精細のディスプレイを容易に構成することもできる。また、製造工程が容易であり、製造コストを低く抑えることが可能である。

【0091】

【実施例】

以下に本発明の実施例を具体的に示しさらに詳細に説明する。

〔実施例1〕

96%純度のアルミナ基板上に、サンプル1として、スパッタリング法により微量添加物を添加したAu薄膜を1μmの厚さに形成し、850℃で熱処理を行って安定化した。このAu下部電極層をフォトリソ法を用いて幅300μm、スペース30μmの多数のストライプ状にパターンニングした。

【0092】

また、同様にアルミナ基板上に、サンプル2として、ヘラウスRP2003/237-22%レジネート金ペーストを用い、焼成後の膜厚が1μmとなるように上記同様のパターンにスクリーン印刷、乾燥を繰り返した。その後、十分な空気を供給した雰囲気で850℃、20minの焼成を行った。

【0093】

前記下部電極が形成された基板上に、さらにスクリーン印刷法により誘電体セラミックス厚膜を形成した。厚膜ペーストとしては、ESL社製4210C厚膜誘電体ペーストを用い、焼成後の膜厚が30μmになるようにスクリーン印刷、乾燥を繰り返した。

【0094】

印刷乾燥後、厚膜はベルト炉を用い、十分な空気を供給した雰囲気で850℃、20minの焼成を行った。この厚膜単独の誘電率は約4000であった。

【0095】

これらの基板上に、溶液塗布焼成法を用いて誘電体層を形成した。溶液塗布焼成法による誘電体層の形成方法として、以下の方法で作製したPZTのゾルゲル液を用意し、溶液塗布焼成法前駆体溶液として用いた。まず、バッファ層が形成された基板に、前駆体溶液をスピニング法にて塗布し、700℃で15分間焼成する作業を所定回繰り返した。

【0096】

基本的なゾルゲル液の作製方法は、8.49gの酢酸鉛三水和物と、4.17gの1.3プロパンジオールを約2時間、加熱攪拌し、透明な溶液を得た。これとは別に、3.70gのジルコニウム・ノルマルプロポキシド70質量%、1-プロパノール溶液と、1.58gのアセチルアセトン乾燥素雰囲気中で30分間加熱攪拌し、これに3.14gのチタニウム・ジイソプロポキシド・ビスアセチルアセトネート75質量%、2-プロパノール溶液と、2.32gの1.3プロパンジオールを加え、更に2時間加熱攪拌した。これら2つの溶液を80℃で混合し、乾燥室素雰囲気中で2時間加熱攪拌し、褐色透明な溶液を作製した。この溶液を130℃で数分間保持することにより副生成物を取り除き、更に3時間加熱攪拌することによりPZT前駆体溶液を作製した。

【0097】

PZT前駆体溶液の粘度調製は、n-プロパノールを用いて希釈することにより行った。単層当たりの誘電体層の膜厚は、スピニング条件、およびゾルゲル液の粘度を調製することにより、1層約0.7μmとした。上記ゾルゲル液をPZT前駆体溶液として、スピニングによる塗布と焼成を4回繰り返すことで、膜厚が約3μm厚のPZT誘電体層を形成した。

【0098】

また、この厚膜セラミックス誘電体層と溶液塗布焼成法によるPZT層の積層構造での誘電率は、全体膜厚が30μmで変わらないと仮定した場合、約2800になった。

【0099】

得られた、PZT誘電体層（平坦化層）付基板について、マイクロブラスト法により、PZT誘電体層の縁部（段差部）を除去した。

【0100】

装置：新東ブレード（株）製マイクロブラスト機、MB II

ノズル径：0.6mm

砥粒：ガラスビーズ、平均粒径30μm、100%ガラス成分

吹き出し圧力：0.3MPa

ノズル移動速度：50mm/s

10

20

30

40

50

【 0 1 0 1 】

上記ノズルヘッドを、誘電体の段差部分に合わせて高さ 1 mm から数回ブラスト処理し、P Z T 誘電体層の縁部を完全に除去した。

【 0 1 0 2 】

処理後、基板上の誘電体層縁部を観察したところ、砥粒に用いたガラスビーズには研削の選択性があり、P Z T 誘電体層以外の基板や、厚膜層、電極等を傷つけたり、研削したりした痕跡は見られなかった。

【 0 1 0 3 】

次に、サンプル 1 , 2 の誘電体層付複合基板を用いて、E L 素子を作製した。

【 0 1 0 4 】

発光層は、200 に加熱した状態でM n をドーブしたZ n S 蒸着源を用い、Z n S 発光体薄膜を膜厚 0 . 8 μ m となるよう真空蒸着法により形成した後、真空中 600 で 10 分間熱処理した。

【 0 1 0 5 】

次に、絶縁体層としてS i ₃ N₄ 薄膜と上部電極層としてI T O 薄膜をスパッタリング法により順次形成することによりE L 素子とした。その際、上部電極層のI T O 薄膜はメタルマスクを成膜時に用いることにより、幅 1 mm のストライプ状にパターンニングした。発光特性は、得られた素子構造の下部電極、上部透明電極から電極を引き出し、1 kHz のパルス幅 50 μ s にて発光輝度が飽和するまでの電界を印加して測定した。また、それぞれのE L 素子を所定の個数ずつ作製し評価した。

【 0 1 0 6 】

得られたE L サンプル 1 , 2 について、断線率について評価した。評価はH P 3 4 5 6 A デジタルメータを用い、一つの電極パターンの一端から他端までの抵抗が 1 M Ω 以上のものを断線と判断した。

【 0 1 0 7 】

その結果、いずれのサンプルも、飽和輝度 7 0 0 0 c d / m² が得られ、断線は確認されなかった。

【 0 1 0 8 】

〔 実施例 2 〕

実施例 1 において、被加工部材の段差部分からノズル開口部までの高さを 10 mm とした以外は実施例 1 と同様にして複合基板、E L 素子を作製して評価した。

【 0 1 0 9 】

その結果、実施例 1 とほぼ同様の結果が得られ、砥粒にガラスビーズを使用した場合には、切削加工に選択性があり、加工条件を変えた場合でもP Z T 誘電体層以外は加工されないことがわかった。

【 0 1 1 0 】

〔 実施例 3 〕

実施例 1 において、砥粒にアルミナ、平均粒径 8 μ m (W A # 2 0 0 0) を使用し、ノズル移動速度を 150 mm / s とした。それ以外は実施例 1 と同様にして複合基板、E L 素子を作製して評価した。

【 0 1 1 1 】

その結果、実施例 1 とほぼ同様の結果が得られ、砥粒にアルミナを用いた場合でも、加工条件によっては良好な加工が行えることがわかった。しかしながら、この加工条件は適正範囲が狭く、加工性がよいとはいえない。

【 0 1 1 2 】

〔 比較例 1 〕

実施例 1 において、P Z T 層の段部を除去しない以外は実施例 1 と同様にして複合基板、E L 素子を作製して評価した。

【 0 1 1 3 】

その結果、P Z T 層の段部を含む縁部において多数のクラックが観察され、その上に形成

10

20

30

40

50

された透明電極には断線が生じたものが多数確認された。さらに、高温 / 低温サイクル保存によりクラックは更に増加した。

【 0 1 1 4 】

〔 比較例 2 〕

実施例 1 において、砥粒にアルミナ、平均粒径 $8\text{ }\mu\text{m}$ (W A # 2 0 0 0) を使用した。それ以外は実施例 1 と同様にして複合基板、E L 素子を作製して評価した。

【 0 1 1 5 】

その結果、P Z T 層は除去できたものの、下地となっている金電極まで一部が切削され傷ついてしまった。このため、アルミナ粒は、実施例 1 と同一条件では使用できないことがわかった。

10

【 0 1 1 6 】

【 発明の効果 】

以上のように、本発明によれば、厚膜セラミックス誘電体層の表面平坦性をゾルゲル誘電体層で確保した E L 素子において、ゾルゲル誘電体層を付加することによって発生する下部電極層の剥離や断線を防止し、欠陥のない信頼性の高い E L 素子を提供することができる。

【 図面の簡単な説明 】

【 図 1 】 E L 素子の基本構成を示した平面図である。

【 図 2 】 本発明の E L 素子の基本構成を示した平面図である。

【 図 3 】 本発明の E L 素子の基本構成を示した一部概略断面図である。

20

【 図 4 】 従来の E L 素子の基本構成を示した一部概略断面図である。

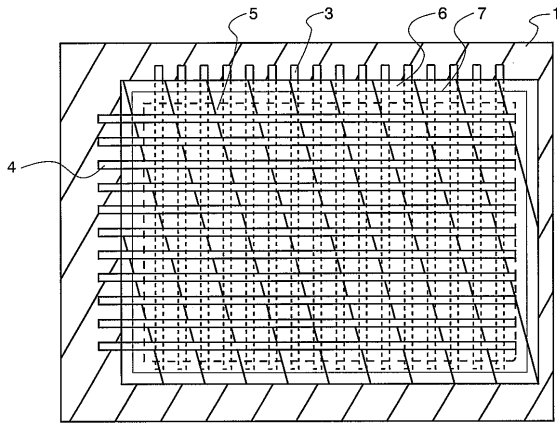
【 図 5 】 従来の E L 素子の基本構成を示した一部概略断面図である。

【 符号の説明 】

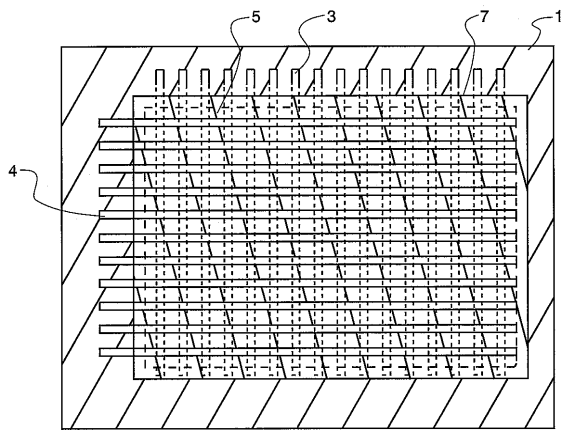
- 1 基板
- 3 下部電極
- 4 透明電極層
- 1 0 誘電体層
- 1 1 厚膜誘電体層
- 1 2 薄膜絶縁体層
- 1 3 発光層
- 1 4 薄膜絶縁体層
- 2 0 交流電源

30

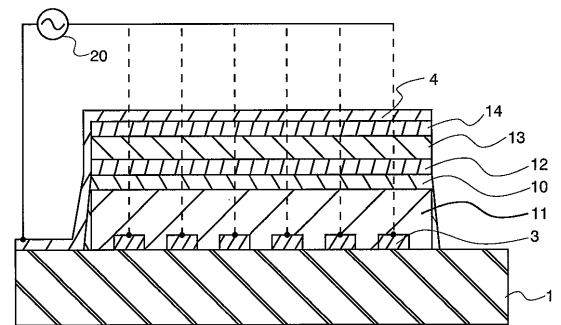
【図 1】



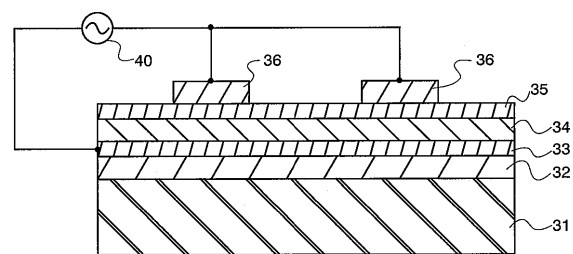
【図 2】



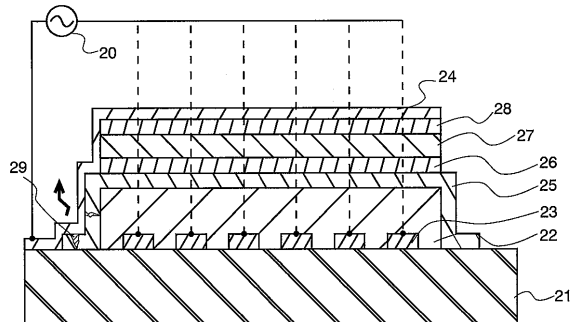
【図 3】



【図 4】



【図 5】



フロントページの続き

- (72)発明者 栗野 良市
東京都中央区日本橋一丁目13番1号 ティーディーケイ株式会社内
- (72)発明者 森本 圭一
東京都中央区日本橋一丁目13番1号 ティーディーケイ株式会社内
- (72)発明者 鈴木 晃一
東京都中央区日本橋一丁目13番1号 ティーディーケイ株式会社内

審査官 松田 憲之

- (56)参考文献 特開平11-111454(JP,A)
特開平06-061369(JP,A)
特開平04-218292(JP,A)
特開平03-022390(JP,A)
特開平07-050197(JP,A)
実開平06-070195(JP,U)

- (58)調査した分野(Int.Cl., DB名)
H05B 33/00-33/28
H01L 51/00-51/56
H01L 27/32

专利名称(译)	制造复合衬底的方法，复合衬底和使用其的EL显示板		
公开(公告)号	JP3979844B2	公开(公告)日	2007-09-19
申请号	JP2001400846	申请日	2001-12-28
[标]申请(专利权)人(译)	东京电气化学工业株式会社		
申请(专利权)人(译)	TDK公司		
当前申请(专利权)人(译)	该Uesuteimu公司		
[标]发明人	長野克人 栗野良市 森本圭一 鈴木晃一		
发明人	長野 克人 栗野 良市 森本 圭一 鈴木 晃一		
IPC分类号	H05B33/10 H05B33/02 H05B33/22 H05B33/14		
FI分类号	H05B33/10 H05B33/02 H05B33/22.Z H05B33/14.Z		
F-TERM分类号	3K007/AB11 3K007/AB15 3K007/CA02 3K007/DB02 3K007/EB01 3K107/AA08 3K107/BB01 3K107/BB03 3K107/BB07 3K107/CC29 3K107/CC33 3K107/CC42 3K107/CC45 3K107/DD99 3K107/FF15 3K107/GG06 3K107/GG28		
代理人(译)	长谷川良树		
审查员(译)	松田敬之		
其他公开文献	JP2003203765A		
外部链接	Espacenet		

摘要(译)

要解决的问题：通过在EL元件中添加溶胶凝胶介电层防止电极层剥落或破裂，从而提供无缺陷且高度可靠的EL元件，其中厚膜的表面平整度通过溶胶凝胶介电层确保陶瓷介电层。解决方案：在这种制造组合衬底的方法中，在基板1上形成多个电极3和介电层10和11之后，通过喷砂去除最上面的介电层10的一部分。通过制造方法提供组合衬底和EL元件。Ž

【图4】

