

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-123213

(P2011-123213A)

(43) 公開日 平成23年6月23日(2011.6.23)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 K	3K107
G09G 3/20 (2006.01)	G09G 3/30 J	5C080
H01L 51/50 (2006.01)	G09G 3/20 611A	5C380
	G09G 3/20 612E	
	G09G 3/20 612U	
審査請求 未請求 請求項の数 11 O L (全 21 頁) 最終頁に続く		

(21) 出願番号	特願2009-279800 (P2009-279800)	(71) 出願人	000002185
(22) 出願日	平成21年12月9日 (2009.12.9)		ソニー株式会社
			東京都港区港南1丁目7番1号
		(74) 代理人	100098785
			弁理士 藤島 洋一郎
		(74) 代理人	100109656
			弁理士 三反崎 泰司
		(74) 代理人	100130915
			弁理士 長谷部 政男
		(74) 代理人	100155376
			弁理士 田名網 孝昭
		(72) 発明者	山下 淳一
			東京都港区港南1丁目7番1号 ソニー株式会社内

最終頁に続く

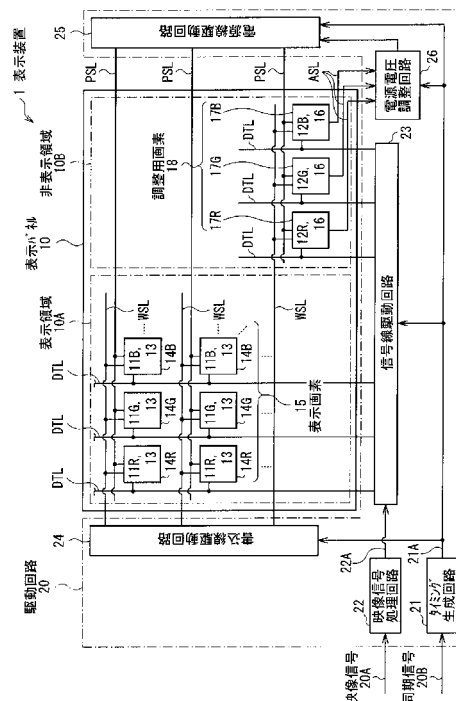
(54) 【発明の名称】 表示装置およびその駆動方法ならびに電子機器

(57) 【要約】

【課題】消費電力を低く抑えることの可能な表示装置およびその駆動方法ならびに電子機器を提供する。

【解決手段】表示パネル10は、有機EL素子11(11R, 11G, 11B)および画素回路13を含む複数の表示画素15が2次元配置された表示領域10Aと、有機EL素子12(12R, 12G, 12B)および画素回路16を含む1つの調整用画素18が配置された非表示領域10Bを有する。信号線駆動回路23は、調整用画素18に対応する信号線DTLに対して、映像信号処理回路22で発光色ごとに抽出された最大輝度となる映像信号22Aを出力する。電源電圧調整回路26は、有機EL素子12の電圧変動に応じた値の電源電圧を発光色ごとに導出し、導出した発光色ごとの電源電圧の中から最も大きな値の電源電圧を抽出し、抽出した電源電圧を、各表示画素15に印加する。

【選択図】図1



【特許請求の範囲】**【請求項 1】**

発光色の互いに異なる複数種類の表示画素が配置された表示領域と、前記表示画素の発光色と同一種類の色光を発する複数種類の調整用画素が配置された非表示領域とを有する表示部と、

映像信号に基づいて各表示画素を駆動する駆動部と

を備え、

前記調整用画素は、発光素子を含み、

前記駆動部は、前記複数種類の調整用画素に含まれる発光素子の電圧変動に応じた値の電源電圧を発光色ごとに導出し、導出した発光色ごとの電源電圧を、前記複数種類の表示画素および前記複数種類の調整用画素のうち少なくとも各表示画素に、発光色ごとに対応させて印加する

表示装置。

10

【請求項 2】

前記駆動部は、1 フィールドの映像信号の中で最大輝度となる映像信号である最大映像信号を発光色ごとに導出し、導出した発光色ごとの最大映像信号に基づいて前記調整用画素を駆動する

請求項 1 に記載の表示装置。

【請求項 3】

前記駆動部は、1 フィールドの映像信号の中で最大輝度となる映像信号である最大映像信号を 1 水平期間ごとに発光色ごとに導出し、導出した発光色ごとの最大映像信号に基づいて前記調整用画素を駆動する

請求項 2 に記載の表示装置。

20

【請求項 4】

前記駆動部は、前記調整用画素に含まれる発光素子の電圧と、基準電圧とを対比することにより、前記調整用画素に含まれる発光素子の電圧変動量を発光色ごとに導出し、前記電圧変動量に応じた値の電源電圧を、前記複数種類の表示画素および前記複数種類の調整用画素のうち少なくとも各表示画素に、発光色ごとに対応させて印加する

請求項 1 ないし請求項 3 のいずれか一項に記載の表示装置。

【請求項 5】

前記調整用画素は、前記発光素子に流れる電流を制御する第 1 トランジスタと、前記映像信号に応じた信号電圧を前記第 1 トランジスタのゲートに書き込む第 2 トランジスタとを有し、

前記駆動部は、前記電圧変動量を用いて、前記第 1 トランジスタを飽和領域で駆動させるのに必要な電源電圧値を導出し、導出した電源電圧値の電源電圧を、前記複数種類の表示画素および前記複数種類の調整用画素のうち少なくとも各表示画素に、発光色ごとに対応させて印加する

請求項 4 に記載の表示装置。

30

【請求項 6】

前記調整用画素は、前記発光素子に流れる電流を制御する第 1 トランジスタと、前記映像信号に応じた信号電圧を前記第 1 トランジスタのゲートに書き込む第 2 トランジスタとを有し、

前記第 1 トランジスタのソースおよびドレインのいずれか一方は前記発光素子に接続され、

前記第 1 トランジスタのソースおよびドレインのうち前記発光素子に非接続の方は前記電源電圧が供給される部材に接続されている

請求項 1 ないし請求項 3 のいずれか一項に記載の表示装置。

40

【請求項 7】

発光色の互いに異なる複数種類の表示画素が配置された表示領域と、前記表示画素の発光色と同一種類の色光を発する複数種類の調整用画素が配置された非表示領域とを有する

50

表示部と、

映像信号に基づいて各表示画素を駆動する駆動部とを備え、

前記調整用画素は、発光素子を含み、

前記駆動部は、前記複数種類の調整用画素に含まれる発光素子の電圧変動に応じた値の電源電圧を発光色ごとに導出し、導出した発光色ごとの電源電圧の中から最も大きな値の電源電圧を抽出し、抽出した電源電圧を、前記複数種類の表示画素および前記複数種類の調整用画素のうち少なくとも各表示画素に印加する

表示装置。

【請求項 8】

10

発光色の互いに異なる複数種類の表示画素が配置された表示領域と、前記表示画素の発光色と同一種類の色光を発する複数種類の調整用画素が配置された非表示領域とを有する表示部と、映像信号に基づいて各表示画素を駆動する駆動部とを備え、かつ調整用画素が発光素子を含む表示装置において、前記複数種類の調整用画素に含まれる発光素子の電圧変動に応じた値の電源電圧を発光色ごとに導出し、導出した発光色ごとの電源電圧を、前記複数種類の表示画素および前記複数種類の調整用画素のうち少なくとも各表示画素に、発光色ごとに対応させて印加するステップを含む

表示装置の駆動方法。

【請求項 9】

20

発光色の互いに異なる複数種類の表示画素が配置された表示領域と、前記表示画素の発光色と同一種類の色光を発する複数種類の調整用画素が配置された非表示領域とを有する表示部と、映像信号に基づいて各表示画素を駆動する駆動部とを備え、かつ調整用画素が発光素子を含む表示装置において、前記複数種類の調整用画素に含まれる発光素子の電圧変動に応じた値の電源電圧を発光色ごとに導出し、導出した発光色ごとの電源電圧の中から最も大きな値の電源電圧を抽出し、抽出した電源電圧を、前記複数種類の表示画素および前記複数種類の調整用画素のうち少なくとも各表示画素に印加するステップを含む

表示装置の駆動方法。

【請求項 10】

30

表示装置を備え、

前記表示装置は、

発光色の互いに異なる複数種類の表示画素が配置された表示領域と、前記表示画素の発光色と同一種類の色光を発する複数種類の調整用画素が配置された非表示領域とを有する表示部と、

映像信号に基づいて各表示画素を駆動する駆動部とを有し、

前記調整用画素は、発光素子を含み、

前記駆動部は、前記複数種類の調整用画素に含まれる発光素子の電圧変動に応じた値の電源電圧を発光色ごとに導出し、導出した発光色ごとの電源電圧を、前記複数種類の表示画素および前記複数種類の調整用画素のうち少なくとも各表示画素に、発光色ごとに対応させて印加する

40

電子機器。

【請求項 11】

表示装置を備え、

前記表示装置は、

発光色の互いに異なる複数種類の表示画素が配置された表示領域と、前記表示画素の発光色と同一種類の色光を発する複数種類の調整用画素が配置された非表示領域とを有する表示部と、

映像信号に基づいて各表示画素を駆動する駆動部とを有し、

前記調整用画素は、発光素子を含み、

50

前記駆動部は、前記複数種類の調整用画素に含まれる発光素子の電圧変動に応じた値の電源電圧を発光色ごとに導出し、導出した発光色ごとの電源電圧の中から最も大きな値の電源電圧を抽出し、抽出した電源電圧を、前記複数種類の表示画素および前記複数種類の調整用画素のうち少なくとも各表示画素に印加する

電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示パネルに発光素子が設けられた表示装置およびその駆動方法に関する。また、本発明は、上記表示装置を備えた電子機器に関する。

10

【背景技術】

【0002】

近年、画像表示を行う表示装置の分野では、画素の発光素子として、流れる電流値に応じて発光輝度が変化する電流駆動型の光学素子、例えば有機EL(electro luminescence)素子を用いた表示装置が開発され、商品化が進められている。有機EL素子は、液晶素子などとは異なり自発光素子である。そのため、有機EL素子を用いた表示装置（有機EL表示装置）では、光源（バックライト）が必要ないので、光源を必要とする液晶表示装置と比べて、薄型化、高輝度化することができる。特に、駆動方式としてアクティブマトリクス方式を用いた場合には、各画素をホールド点灯させることができ、低消費電力化することもできる。そのため、有機EL表示装置は、次世代のフラットパネルディスプレイの主流になると期待されている。

20

【0003】

有機EL素子は、電流駆動型の発光素子であり、有機EL素子に流れる電流量を制御することにより階調を調整することの可能な素子である。しかし、有機EL素子は、通電時間や素子温度に応じてI-V特性が変化する性質を有している。そのため、I-V特性が経時的に変化した場合であっても一定の輝度を得ることができるようするために、有機EL素子に流れる電流量を制御する駆動トランジスタは常に飽和領域で駆動される（特許文献1参照）。

【先行技術文献】

【特許文献】

30

【0004】

【特許文献1】特開2001-60076号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

ところで、有機EL素子のI-V特性が経時的に変動する状況下で、駆動トランジスタを常に飽和領域で駆動させるためには、電源電圧を、有機EL素子のI-V特性が変動したときに駆動トランジスタが線形駆動とはならない程度に十分に高い値に設定しておくことが必要となる。例えば、有機EL素子のI-V特性の変動によって有機EL素子の端子間電圧が2V程度大きくなることが予想される場合には、あらかじめ、電源電圧を、2V程度の余裕を持った電圧値に設定することが考えられる。しかし、電源電圧にあらかじめマージンを持たせた場合には、そのマージンの分だけ消費電力が余分に高くなってしまいうという問題があった。

40

【0006】

本発明はかかる問題点に鑑みてなされたものであり、その目的は、消費電力を低く抑えることの可能な表示装置およびその駆動方法ならびに電子機器を提供することにある。

【課題を解決するための手段】

【0007】

本発明による第1の表示装置は、発光色の互いに異なる複数種類の表示画素が配置された表示領域と、表示画素の発光色と同一種類の色光を発する複数種類の調整用画素が配置

50

された非表示領域とを有する表示部と、映像信号に基づいて各表示画素を駆動する駆動部とを備えたものである。ここで、調整用画素は、発光素子を含んで構成されている。また、駆動部は、複数種類の調整用画素に含まれる発光素子の電圧変動に応じた値の電源電圧を発光色ごとに導出し、導出した発光色ごとの電源電圧を、複数種類の表示画素および複数種類の調整用画素のうち少なくとも各表示画素に、発光色ごとに対応させて印加するようになっている。

【0008】

本発明による第1の電子機器は、上記第1の表示装置を備えたものである。

【0009】

本発明による第1の表示装置の駆動方法は、発光色の互いに異なる複数種類の表示画素が配置された表示領域と、表示画素の発光色と同一種類の色光を発する複数種類の調整用画素が配置された非表示領域とを有する表示部と、映像信号に基づいて各表示画素を駆動する駆動部とを備え、かつ調整用画素が発光素子を含む表示装置において、以下のステップを含むものである。

(1) 複数種類の調整用画素に含まれる発光素子の電圧変動に応じた値の電源電圧を発光色ごとに導出し、導出した発光色ごとの電源電圧を、複数種類の表示画素および複数種類の調整用画素のうち少なくとも各表示画素に、発光色ごとに対応させて印加するステップ

【0010】

本発明による第1の表示装置およびその駆動方法ならびに第1の電子機器では、複数種類の調整用画素に含まれる発光素子の電圧変動に応じた値の電源電圧が発光色ごとに導出され、導出された発光色ごとの電源電圧が、複数種類の表示画素および複数種類の調整用画素のうち少なくとも各表示画素に、発光色ごとに対応させて印加される。これにより、あらかじめ、電源電圧に、予想される発光素子の電圧変動の分だけ余裕を持たせた場合と比べて、電源電圧の値を小さく設定することができる。

【0011】

本発明による第2の表示装置は、発光色の互いに異なる複数種類の表示画素が配置された表示領域と、表示画素の発光色と同一種類の色光を発する複数種類の調整用画素が配置された非表示領域とを有する表示部と、映像信号に基づいて各表示画素を駆動する駆動部とを備えたものである。ここで、調整用画素は、発光素子を含んで構成されている。また、駆動部は、複数種類の調整用画素に含まれる発光素子の電圧変動に応じた値の電源電圧を発光色ごとに導出し、導出した発光色ごとの電源電圧の中から最も大きな値の電源電圧を抽出し、抽出した電源電圧を、複数種類の表示画素および複数種類の調整用画素のうち少なくとも各表示画素に印加するようになっている。

【0012】

本発明による第2の電子機器は、上記第2の表示装置を備えたものである。

【0013】

本発明による第2の表示装置の駆動方法は、発光色の互いに異なる複数種類の表示画素が配置された表示領域と、表示画素の発光色と同一種類の色光を発する複数種類の調整用画素が配置された非表示領域とを有する表示部と、映像信号に基づいて各表示画素を駆動する駆動部とを備え、かつ調整用画素が発光素子を含む表示装置において、以下のステップを含むものである。

(1) 複数種類の調整用画素に含まれる発光素子の電圧変動に応じた値の電源電圧を発光色ごとに導出し、導出した発光色ごとの電源電圧の中から最も大きな値の電源電圧を抽出し、抽出した電源電圧を、複数種類の表示画素および複数種類の調整用画素のうち少なくとも各表示画素に印加するステップ

【0014】

本発明による第2の表示装置およびその駆動方法ならびに第2の電子機器では、複数種類の調整用画素に含まれる発光素子の電圧変動に応じた値の電源電圧が発光色ごとに導出される。導出された発光色ごとの電源電圧の中から最も大きな値の電源電圧が抽出され、抽出された電源電圧が、複数種類の表示画素および複数種類の調整用画素のうち少なくと

10

20

30

40

50

も各表示画素に印加される。これにより、あらかじめ、電源電圧に、予想される発光素子の電圧変動の分だけ余裕を持たせた場合と比べて、電源電圧の値を小さく設定することができる。

【発明の効果】

【0015】

本発明による第1および第2の表示装置およびそれらの駆動方法ならびに第1および第2の電子機器によれば、あらかじめ、電源電圧に、予想される発光素子の電圧変動の分だけ余裕を持たせた場合と比べて、電源電圧の値を小さく設定することができるようにした。これにより、消費電力を低く抑えることができる。

【図面の簡単な説明】

10

【0016】

【図1】本発明による一実施の形態に係る表示装置の構成の一例を表す概略図である。

【図2】表示領域内の画素回路の構成の一例を表す概略図である。

【図3】非表示領域内の画素回路の構成の一例を表す概略図である。

【図4】図1の表示パネルの構成の一例を表す上面図である。

【図5】電源線駆動回路の構成の一例を表す概略図である。

【図6】電源電圧調整回路の構成の一例を表す概略図である。

【図7】駆動トランジスタの飽和領域と、階調との関係の一例を表す関係図である。

【図8】表示画面内の階調の一例と、1フィールド期間内の映像信号の一例を表す模式図である。

20

【図9】電源電圧と、有機EL素子の電圧および駆動トランジスタのドレイン・ソース間電圧との関係の一例を表す関係図である。

【図10】パネル温度と有機EL素子の電圧との関係の一例を表す関係図である。

【図11】有機EL素子の通電時間と、有機EL素子の電圧変動量との関係の一例を表す関係図である。

【図12】図1の表示装置の構成の他の例を表す概略図である。

【図13】図12の電源電圧調整回路の構成の一例を表す概略図である。

【図14】図12の非表示領域内の画素回路の構成の一例を表す概略図である。

【図15】図1の表示装置の構成のその他の例を表す概略図である。

【図16】図12の表示装置の構成の他の例を表す概略図である。

30

【図17】図15、図16の電源線駆動回路の構成の一例を表す概略図である。

【図18】上記実施の形態の発光装置の適用例1の外観を表す斜視図である。

【図19】(A)は適用例2の表側から見た外観を表す斜視図であり、(B)は裏側から見た外観を表す斜視図である。

【図20】適用例3の外観を表す斜視図である。

【図21】適用例4の外観を表す斜視図である。

【図22】(A)は適用例5の開いた状態の正面図、(B)はその側面図、(C)は閉じた状態の正面図、(D)は左側面図、(E)は右側面図、(F)は上面図、(G)は下面図である。

【発明を実施するための形態】

40

【0017】

以下、発明を実施するための形態について、図面を参照して詳細に説明する。なお、説明は以下の順序で行う。

1. 実施の形態(図1～図11)

2. 変形例(図12～図17)

3. 適用例(図18～図22)

【0018】

< 実施の形態 >

(表示装置1の概略構成)

50

図 1 は、本発明の一実施の形態に係る表示装置 1 の概略構成を表したものである。この表示装置 1 は、表示パネル 10（表示部）と、表示パネル 10 を駆動する駆動回路 20（駆動部）とを備えている。

【0019】

表示パネル 10 は、発光色の互いに異なる 3 種類の有機 EL 素子 11R, 11G, 11B が 2 次元配置された表示領域 10A を有している。有機 EL 素子 11R は赤色光を発する有機 EL 素子であり、有機 EL 素子 11G は緑色光を発する有機 EL 素子であり、有機 EL 素子 11B は青色光を発する有機 EL 素子である。なお、以下では、有機 EL 素子 11R, 11G, 11B の総称として有機 EL 素子 11 を適宜、用いるものとする。表示パネル 10 は、また、発光色の互いに異なる 3 種類の有機 EL 素子 12R, 12G, 12B（発光素子）が配置された非表示領域 10B を有している。有機 EL 素子 12R は赤色光を発する有機 EL 素子であり、有機 EL 素子 12G は緑色光を発する有機 EL 素子であり、有機 EL 素子 12B は青色光を発する有機 EL 素子である。なお、以下では、有機 EL 素子 12R, 12G, 12B の総称として有機 EL 素子 12 を適宜、用いるものとする。このように、非表示領域 10B には、表示領域 10A に設けられた有機 EL 素子 11 と同一種類の色光を発する有機 EL 素子 12 が設けられている。有機 EL 素子 12 は、有機 EL 素子 11 と同様の構造および材料によって構成されていることが好ましい。

10

【0020】

駆動回路 20 は、タイミング生成回路 21、映像信号処理回路 22、信号線駆動回路 23、書込線駆動回路 24、電源線駆動回路 25 および電源電圧調整回路 26 を有している。

20

【0021】

（表示画素 15）

図 2 は、表示領域 10A 内の回路構成の一例を表したものである。表示領域 10A 内には、複数の画素回路 13 が個々の有機 EL 素子 11 と対となって 2 次元配置されている。なお、本実施の形態では、一对の有機 EL 素子 11 および画素回路 13 が 1 つのサブピクセル 14 を構成している。より詳細には、図 1 に示したように、一对の有機 EL 素子 11R および画素回路 13 が 1 つのサブピクセル 14R を構成し、一对の有機 EL 素子 11G および画素回路 13 が 1 つのサブピクセル 14G を構成し、一对の有機 EL 素子 11B および画素回路 13 が 1 つのサブピクセル 14B を構成している。さらに、互いに隣り合う 3 つのサブピクセル 14R, 14G, 14B が 1 つの画素（表示画素 15）を構成している。

30

【0022】

各画素回路 13 は、例えば、駆動トランジスタ Tr_1 、書き込みトランジスタ Tr_2 および保持容量 C_{s1} によって構成されたものであり、 $2Tr_1C$ の回路構成となっている。駆動トランジスタ Tr_1 および書き込みトランジスタ Tr_2 は、例えば、n チャネル MOS 型の薄膜トランジスタ（TFT（Thin Film Transistor））により形成されている。駆動トランジスタ Tr_1 または書き込みトランジスタ Tr_2 は、例えば、p チャネル MOS 型の TFT であってもよい。

【0023】

表示領域 10A において、列方向には信号線 DTL が複数配置され、行方向には書込線 WSL および電源線 PSL（電源電圧の供給される部材）がそれぞれ複数配置されている。各信号線 DTL と各書込線 WSL との交差点近傍には、有機 EL 素子 11 が 1 つずつ設けられている。各信号線 DTL は、信号線駆動回路 23 の出力端（図示せず）と、書き込みトランジスタ Tr_2 のドレイン電極およびソース電極のいずれか一方（図示せず）に接続されている。各書込線 WSL は、書込線駆動回路 24 の出力端（図示せず）と、書き込みトランジスタ Tr_2 のゲート電極（図示せず）に接続されている。各電源線 PSL は、電源線駆動回路 25 の出力端（図示せず）と、駆動トランジスタ Tr_1 のドレイン電極およびソース電極のいずれか一方（図示せず）に接続されている。書き込みトランジスタ Tr_2 のドレイン電極およびソース電極のうち信号線 DTL に非接続の方（図示せず）は、

40

50

駆動トランジスタ T_{r1} のゲート電極（図示せず）と、保持容量 C_{s1} の一端に接続されている。駆動トランジスタ T_{r1} のドレイン電極およびソース電極のうち電源線 P_{SL} に非接続の方（図示せず）と保持容量 C_{s1} の他端とが、有機 EL 素子 11 のアノード電極（図示せず）に接続されている。有機 EL 素子 11 のカソード電極（図示せず）は、例えば、グラウンド線 GND に接続されている。

【0024】

（調整用画素 18 ）

図 3 は、非表示領域 $10B$ 内の回路構成の一例を表したものである。非表示領域 $10B$ には、 3 つの画素回路 16 が個々の有機 EL 素子 12 と対となって配置されている。なお、本実施の形態では、一对の有機 EL 素子 12 および画素回路 16 が一つのサブピクセル 17 を構成している。より詳細には、図 1 に示したように、一对の有機 EL 素子 $12R$ および画素回路 13 が一つのサブピクセル $17R$ を構成し、一对の有機 EL 素子 $12G$ および画素回路 13 が一つのサブピクセル $17G$ を構成し、一对の有機 EL 素子 $12B$ および画素回路 13 が一つのサブピクセル $17B$ を構成している。さらに、互いに隣り合う 3 つのサブピクセル $17R$ 、 $17G$ 、 $17B$ が一つの画素（調整用画素 18 ）を構成している。

10

【0025】

画素回路 16 は、上述の画素回路 13 と同様の構成となっている。具体的には、画素回路 16 は、駆動トランジスタ T_{r3} 、書き込みトランジスタ T_{r4} および保持容量 C_{s2} によって構成されたものであり、 $2T_{r1C}$ の回路構成となっている。駆動トランジスタ T_{r3} および書き込みトランジスタ T_{r4} は、例えば、 n チャネル MOS 型の TFT により形成されている。駆動トランジスタ T_{r3} または書き込みトランジスタ T_{r4} は、例えば、 p チャネル MOS 型の TFT であってもよい。

20

【0026】

非表示領域 $10B$ において、列方向には信号線 D_{TL} が 1 つ配置され、行方向には書込線 W_{SL} および電源線 P_{SL} がそれぞれ 1 つずつ配置されている。信号線 D_{TL} と書込線 W_{SL} との交差点近傍には、有機 EL 素子 12 が設けられている。信号線 D_{TL} は、信号線駆動回路 23 の出力端（図示せず）と、書き込みトランジスタ T_{r4} のドレイン電極およびソース電極のいずれか一方（図示せず）に接続されている。書込線 W_{SL} は、書込線駆動回路 24 の出力端（図示せず）と、書き込みトランジスタ T_{r4} のゲート電極（図示せず）に接続されている。各電源線 P_{SL} は、電源線駆動回路 25 の出力端（図示せず）と、駆動トランジスタ T_{r3} のドレイン電極およびソース電極のいずれか一方（図示せず）に接続されている。書き込みトランジスタ T_{r4} のドレイン電極およびソース電極のうち信号線 D_{TL} に非接続の方（図示せず）は、駆動トランジスタ T_{r3} のゲート電極（図示せず）と、保持容量 C_{s2} の一端に接続されている。駆動トランジスタ T_{r3} のドレイン電極およびソース電極のうち電源線 P_{SL} に非接続の方（図示せず）と保持容量 C_{s2} の他端とが、有機 EL 素子 12 のアノード電極（図示せず）に接続されている。有機 EL 素子 12 のカソード電極（図示せず）は、例えば、グラウンド線 GND に接続されている。有機 EL 素子 12 のアノード電極に、アノード信号線 A_{SL} の一端が接続されている。アノード信号線 A_{SL} の他端は、電源電圧調整回路 26 に接続されている。

30

40

【0027】

なお、サブピクセル $17R$ に接続されたアノード信号線 A_{SL} をアノード信号線 A_{SL1} と称し、サブピクセル $17G$ に接続されたアノード信号線 A_{SL} をアノード信号線 A_{SL2} と称しサブピクセル $17B$ に接続されたアノード信号線 A_{SL} をアノード信号線 A_{SL3} と称するものとする。また、これら 3 つのアノード信号線 A_{SL1} 、 A_{SL2} 、 A_{SL3} の総称として、アノード信号線 A_{SL} を適宜、用いるものとする。

【0028】

（表示パネル 10 の上面構成）

図 4 は、表示パネル 10 の上面構成の一例を表したものである。表示パネル 10 は、例えば、駆動パネル 30 と封止パネル 40 とが封止層（図示せず）を介して貼り合わされた

50

構造となっている。

【0029】

駆動パネル30は、図4には示していないが、表示領域10Aに、2次元配置された複数の有機EL素子11と、各有機EL素子11に隣接して配置された複数の画素回路13とを有している。駆動パネル30は、また、図4には示していないが、非表示領域10Bに、2次元配置された3つの有機EL素子12と、各有機EL素子12に隣接して配置された3つの画素回路16とを有している。

【0030】

駆動パネル30の一边(長辺)には、例えば、図4に示したように、複数の映像信号供給TAB51と、アノード信号出力TCP54が取り付けられている。駆動パネル30の他の辺(短辺)には、例えば、走査信号供給TAB52が取り付けられている。また、駆動パネル30の短辺であって、かつ走査信号供給TAB52とは異なる辺には、例えば、電源電圧供給TAB53が取り付けられている。映像信号供給TAB51は、信号線駆動回路23の集積されたICをフィルム状の配線基板の開口に中空配線したものである。走査信号供給TAB52は、書込線駆動回路24の集積されたICをフィルム状の配線基板の開口に中空配線したものである。電源電圧供給TAB53は、電源線駆動回路25の集積されたICをフィルム状の配線基板の開口に中空配線したものである。電源電圧供給TAB53は、電源電圧調整回路26の出力端(図示せず)に接続されている。アノード信号出力TCP54は、電源電圧調整回路26の入力端(図示せず)に接続されている。なお、信号線駆動回路23、書込線駆動回路24および電源線駆動回路25は、TABに形成されていなくてもよく、例えば、駆動パネル30に形成されていてもよい。

10

20

【0031】

封止パネル40は、例えば、有機EL素子11, 12を封止する封止基板(図示せず)と、カラーフィルタ(図示せず)とを有している。カラーフィルタは、例えば、封止基板の表面のうち有機EL素子11の光が通過する領域に設けられている。カラーフィルタは、例えば、有機EL素子11R, 11G, 11Bのそれぞれに対応して、赤色用のフィルタ、緑色用のフィルタおよび青色用のフィルタ(図示せず)を有している。

【0032】

(駆動回路20)

次に、駆動回路20内の各回路について、図1を参照して説明する。タイミング生成回路21は、映像信号処理回路22、信号線駆動回路23、書込線駆動回路24、電源線駆動回路25および電源電圧調整回路26が連動して動作するように制御するものである。

30

【0033】

タイミング生成回路21は、例えば、外部から入力された同期信号20Bに応じて(同期して)、上述した各回路に対して制御信号21Aを出力するようになっている。タイミング生成回路21は、例えば、映像信号処理回路22および電源電圧調整回路26などと共に、例えば、表示パネル10とは別体の制御回路基板(図示せず)上に形成されている。

【0034】

映像信号処理回路22は、例えば、外部から入力された同期信号20Bに応じて(同期して)、外部から入力されたデジタルの映像信号20Aを補正すると共に、補正した後の映像信号をアナログに変換して、アナログの映像信号22Aとして信号線駆動回路23に出力するものである。

40

【0035】

映像信号処理回路22は、1フィールドの映像信号20A(または補正した後の映像信号)の中で最大輝度となる映像信号を抽出し、抽出した映像信号を調整用画素18用の映像信号として、信号線駆動回路23に出力するようになっている。映像信号処理回路22は、例えば、1フィールドの映像信号20Aの中で最大輝度となる映像信号20Aを1水平期間ごとに抽出するようになっている。映像信号処理回路22は、最大輝度となる映像信号の抽出を発光色ごとに行うようになっている。

50

【0036】

具体的には、映像信号処理回路22は、1フィールドの赤色の映像信号20A（または補正した後の映像信号）の中で最大輝度となる映像信号（最大赤色映像信号）を抽出し、抽出した映像信号をサブピクセル17R用の映像信号として、信号線駆動回路23に出力するようになっている。また、映像信号処理回路22は、1フィールドの緑色の映像信号20A（または補正した後の映像信号）の中で最大輝度となる映像信号（最大緑色映像信号）を抽出し、抽出した映像信号をサブピクセル17G用の映像信号として、信号線駆動回路23に出力するようになっている。また、映像信号処理回路22は、1フィールドの青色の映像信号20A（または補正した後の映像信号）の中で最大輝度となる映像信号（最大青色映像信号）を抽出し、抽出した映像信号をサブピクセル17B用の映像信号として、信号線駆動回路23に出力するようになっている。

10

【0037】

信号線駆動回路23は、映像信号処理回路22から入力されたアナログの映像信号22Aを、制御信号21Aの入力に応じて（同期して）各信号線DTLに出力するものである。信号線駆動回路23は、表示画素15に対応する信号線DTLに対しては、映像信号処理回路22で補正処理のなされた映像信号22Aを出力するようになっている。信号線駆動回路23は、調整用画素18に対応する信号線DTLに対しては、映像信号処理回路22で抽出された最大輝度となる映像信号22Aを出力するようになっている。具体的には、信号線駆動回路23は、サブピクセル17Rに対応する信号線DTLに対しては、映像信号22Aとして最大赤色映像信号を出力するようになっている。また、信号線駆動回路23は、サブピクセル17Gに対応する信号線DTLに対しては、映像信号22Aとして最大緑色映像信号を出力するようになっている。また、信号線駆動回路23は、サブピクセル17Bに対応する信号線DTLに対しては、映像信号22Aとして最大青色映像信号を出力するようになっている。つまり、信号線駆動回路23は、アナログの映像信号22A（信号電圧）を、各表示画素15内の駆動トランジスタ Tr_1 および調整用画素18内の駆動トランジスタ Tr_3 のゲートに書き込むようになっている。信号線駆動回路23は、例えば、図4に示したように、駆動パネル30の一辺（長辺）に取り付けられた映像信号供給TAB51に設けられている。

20

【0038】

書込線駆動回路24は、制御信号21Aの入力に応じて（同期して）、複数の書込線WSLの中から一の書込線WSLを順次選択するものである。書込線駆動回路24は、例えば、図4に示したように、駆動パネル30の他の辺（短辺）に取り付けられた走査信号供給TAB52に設けられている。

30

【0039】

電源線駆動回路25は、制御信号21Aの入力に応じて（同期して）、複数の電源線PSLに、電源電圧調整回路26から出力された電源電圧 V_{cc} の値に応じた値の電源電圧を順次印加して、有機EL素子11, 12の発光および消光を制御するものである。

【0040】

電源線駆動回路25は、例えば、図5に示したように、個々の電源線PSLごとに設けられた電源電圧伝播線PDLと、グラウンド線GNDとの間に、互いに直列に接続されたスイッチング用のトランジスタ Tr_5 , Tr_6 を有している。トランジスタ Tr_5 とトランジスタ Tr_6 との接続点に電源線PSLが接続されており、トランジスタ Tr_5 , Tr_6 の双方のゲートが制御線CNLに接続されている。制御線CNLには、電源電圧 V_{cc} を所望の期間だけ電源線PSLに印加するための制御信号が入力される。

40

【0041】

電源電圧調整回路26は、制御信号21Aの入力に応じて（同期して）、調整用画素18に含まれる3つの有機EL素子12の電圧変動に応じた値の電源電圧を発生させるものである。電源電圧調整回路26は、例えば、図6に示したように、3つのADC（Analog Digital Converter）31と、記憶部32と、比較部33と、電圧発生部34とを有している。

50

【0042】

各ADC31の入力端（図示せず）は、図3、図6に示したように、アノード信号線ASLに接続されている。具体的には、1つ目のADC31の入力端は、サブピクセル17Rに接続されたアノード信号線ASL₁に接続されている。2つ目のADC31の入力端は、サブピクセル17Gに接続されたアノード信号線ASL₂に接続されている。3つ目のADC31の入力端は、サブピクセル17Bに接続されたアノード信号線ASL₃に接続されている。そして、各ADC31の出力端（図示せず）と、記憶部32の出力端（図示せず）とが比較部33の入力端（図示せず）に接続されている。比較部33の出力端（図示せず）は電圧発生部34の入力端（図示せず）に接続されており、電圧発生部34の出力端（図示せず）が電源電圧伝播線PDLに接続されている。

10

【0043】

各ADC31は、入力されたアナログ信号（アノードの電圧 V_{el} （ $V_{el}(R)$ 、 $V_{el}(G)$ 、 $V_{el}(B)$ ））をデジタル信号に変換するものである。記憶部32は、有機EL素子12（12R、12G、12B）の初期電圧 V_{ini} （ $V_{ini}(R)$ 、 $V_{ini}(G)$ 、 $V_{ini}(B)$ ）（基準電圧）を記憶している。比較部33は、各ADC31から入力されたデジタル信号（アノードの電圧 V_{el} （ $V_{el}(R)$ 、 $V_{el}(G)$ 、 $V_{el}(B)$ ））と、記憶部32から読み出した初期電圧 V_{ini} （ $V_{ini}(R)$ 、 $V_{ini}(G)$ 、 $V_{ini}(B)$ ）とを対比することにより、有機EL素子12（12R、12G、12B）の電圧変動量 ΔV （ ΔV_R 、 ΔV_G 、 ΔV_B ）を導出するようになっている。

【0044】

20

具体的には、比較部33は、アノードの電圧 $V_{el}(R)$ と初期電圧 $V_{ini}(R)$ との差分を取ることににより、アノードの電圧 $V_{el}(R)$ の電圧変動量 $\Delta V_R (= V_{el}(R) - V_{ini}(R))$ を導出するようになっている。また、比較部33は、アノードの電圧 $V_{el}(G)$ と初期電圧 $V_{ini}(G)$ との差分を取ることににより、アノードの電圧 $V_{el}(G)$ の電圧変動量 $\Delta V_G (= V_{el}(G) - V_{ini}(G))$ を導出するようになっている。また、比較部33は、アノードの電圧 $V_{el}(B)$ と初期電圧 $V_{ini}(B)$ との差分を取ることににより、アノードの電圧 $V_{el}(B)$ の電圧変動量 $\Delta V_B (= V_{el}(B) - V_{ini}(B))$ を導出するようになっている。

【0045】

電圧発生部34は、電圧変動量 ΔV （ ΔV_R 、 ΔV_G 、 ΔV_B ）を用いて各表示画素15に印加する電源電圧値を導出し、導出した電源電圧値の電源電圧 V_{cc} （ $V_{cc}(R)$ 、 $V_{cc}(G)$ 、 $V_{cc}(B)$ ）のうち最も大きな電圧 V_{cc} を、各表示画素15（各電源電圧伝播線PDL）に印加するようになっている。具体的には、電圧発生部34は、電圧変動量 ΔV （ ΔV_R 、 ΔV_G 、 ΔV_B ）を用いて、駆動トランジスタ T_{r1} を飽和領域で駆動させるのに必要な電源電圧値を導出し、導出した電源電圧値の電源電圧 V_{cc} のうち最も大きな電圧 V_{cc} を、各表示画素15（各電源電圧伝播線PDL）に印加するようになっている。なお、電圧発生部34は、電圧変動量 ΔV （ ΔV_R 、 ΔV_G 、 ΔV_B ）を用いて調整用画素18に印加する電源電圧値を導出し、導出した電源電圧値の電源電圧 V_{cc} を、調整用画素18（電源電圧伝播線PDL）に印加するようになっている。

30

【0046】

40

ここで、飽和領域とは、例えば、図7に示したように、有機EL素子11に流れる電流 I_{ds} が駆動トランジスタ T_{r1} のドレイン・ソース間電圧 V_{ds} の値に依らず一定となっている領域を指している。なお、飽和領域において、電流 I_{ds} が駆動トランジスタ T_{r1} のドレイン・ソース間電圧 V_{ds} の値に依らず完全に一定となっている必要はない。飽和領域は、電流 I_{ds} が駆動トランジスタ T_{r1} のドレイン・ソース間電圧 V_{ds} の値に依って大きく変動する線形領域と比べて電流 I_{ds} の変化率が緩やかな領域も含んでいる。

【0047】

（表示装置1の動作）

次に、本実施の形態の表示装置1の動作の一例について説明する。まず、表示装置1に対して外部から映像信号20Aおよび同期信号20Bが入力される。すると、タイミング

50

生成回路 21 から駆動回路 20 内の各回路に対して制御信号 21A が出力され、その制御信号 21A の指示に従って、駆動回路 20 内の各回路が動作する。具体的には、映像信号処理回路 22 において映像信号 22A が生成され、生成された映像信号 22A が信号線駆動回路 23 によって各信号線 DTL に出力されると同時に、書込線駆動回路 24 によって複数の書込線 WSL の中から一の書込線 WSL が順次選択される。さらに、映像信号処理回路 22 において調整用画素 18 用の映像信号が生成され、生成された調整用画素 18 用の映像信号が調整用画素 18 用の信号線 DTL に出力されると同時に、書込線駆動回路 24 によって調整用画素 18 用の書込線 WSL が選択される。調整用画素 18 に含まれる有機 EL 素子 12 の電圧変動に応じた値の電源電圧が電源電圧調整回路 26 から電源電圧伝播線 PDL に出力され、電源電圧伝播線 PDL に出力された電源電圧が電源線駆動回路 25 によって複数の電源線 PSL に順次印加される。これにより、各表示画素 15 および調整用画素 18 が駆動され、表示領域 10A に映像が表示される。

【0048】

(表示装置 1 の効果)

次に、本実施の形態の表示装置 1 の効果について説明する。図 7 に示したように、飽和領域の下端は、階調ごとに異なっており、階調が低くなる程、飽和領域の下端が、駆動トランジスタ T_{r1} のドレイン - ソース間電圧 V_{ds} が小さくなる方へ変位する。そのため、有機 EL 素子 11 の初期の I - V 特性が図中の曲線 A となっていたとすると、階調が高くなる程、動作点 (黒丸) が飽和領域の下端に近づく傾向となっており、階調が高くなる程、動作点 (黒丸) と飽和領域の下端とのマージンが小さくなる傾向となっている。従って、有機 EL 素子 11 の I - V 特性が変位したときに、変位した後の I - V 特性が図中の曲線 B となったとすると、中間階調や低階調においては動作点がまだ飽和領域に入っているが、高階調において動作点が線形領域に入る。

【0049】

このとき、仮に、1 水平期間後に各表示画素 15 に印加される映像信号 22A (1 フィールドの映像信号) の値に拘わらず、高階調において動作点が線形領域に入るように、電圧発生部 34 が、電源電圧 V_{cc} の値を設定したとする。1 水平期間後に各表示画素 15 に印加される映像信号 22A (1 フィールドの映像信号) に高階調に対応する値が含まれている場合 (例えば、図 8 (A) 参照) には、全ての表示画素 15 において駆動トランジスタ T_{r1} を飽和領域で駆動させることが可能となる。一方、1 水平期間後に各表示画素 15 に印加される映像信号 22A (1 フィールドの映像信号) に高階調に対応する値が含まれていない場合 (例えば、図 8 (B), (C) 参照) にも、全ての表示画素 15 において駆動トランジスタ T_{r1} を飽和領域で駆動させることが可能ではある。しかし、図 7 に示したように、中間階調や低階調においては、動作点が飽和領域の下端 ($V_{ds} = V_{gs} - V_{th}$) からかなり離れてしまうので、その分だけ電源電圧 V_{cc} の値が余分に大きくなっている。つまり、この場合には、消費電力が余分に大きくなっていると言える。

【0050】

一方、本実施の形態では、電圧発生部 34 において、各表示画素 15 に含まれる駆動トランジスタ T_{r1} において、動作点が常に飽和領域内となるのに必要な電源電圧 V_{cc} の値 (または、動作点が常に飽和領域内となるのに必要な最低限の電源電圧 V_{cc} の値) が設定される。さらに、電圧発生部 34 において、動作点が常に飽和領域内となるのに必要な電源電圧 V_{cc} の値 (または、動作点が常に飽和領域内となるのに必要な最低限の電源電圧 V_{cc} の値) が発光色ごとに求められ、その中で最も大きな値が最新の電源電圧 V_{cc} として設定される。

【0051】

例えば、1 水平期間後に各サブピクセル 14R に印加される映像信号 22A (1 フィールドの映像信号) 中で最大輝度となる映像信号 (最大赤色映像信号) が印加されるサブピクセル 14R 内の駆動トランジスタ T_{r1} において、動作点が飽和領域の下端となるように電源電圧 $V_{cc}(R)$ の値が求められる。すなわち、1 水平期間後に各サブピクセル 14R に印加される映像信号 22A (1 フィールドの映像信号) 中で最大輝度となる映像信号

10

20

30

40

50

(最大赤色映像信号)が印加されるサブピクセル14R内の有機EL素子11のアノードの電圧 V_{e1} と、駆動トランジスタ T_{r1} のドレイン-ソース間電圧 V_{ds} との和($V_{e1} + V_{ds}$)をとることにより、電源電圧 $V_{cc}(R)$ の値が求められる。

【0052】

また、1水平期間後に各サブピクセル14Gに印加される映像信号22A(1フィールドの映像信号)中で最大輝度となる映像信号(最大緑色映像信号)が印加されるサブピクセル14G内の駆動トランジスタ T_{r1} において、動作点が飽和領域の下端となるように電源電圧 $V_{cc}(G)$ の値が求められる。すなわち、1水平期間後に各サブピクセル14Gに印加される映像信号22A(1フィールドの映像信号)中で最大輝度となる映像信号(最大緑色映像信号)が印加されるサブピクセル14G内の有機EL素子11のアノードの電圧 V_{e1} と、駆動トランジスタ T_{r1} のドレイン-ソース間電圧 V_{ds} との和($V_{e1} + V_{ds}$)をとることにより、電源電圧 $V_{cc}(G)$ の値が求められる。

10

【0053】

さらに、1水平期間後に各サブピクセル14Bに印加される映像信号22A(1フィールドの映像信号)中で最大輝度となる映像信号(最大青色映像信号)が印加されるサブピクセル14B内の駆動トランジスタ T_{r1} において、動作点が飽和領域の下端となるように電源電圧 $V_{cc}(B)$ の値が求められる。すなわち、1水平期間後に各サブピクセル14Bに印加される映像信号22A(1フィールドの映像信号)中で最大輝度となる映像信号(最大青色映像信号)が印加されるサブピクセル14B内の有機EL素子11のアノードの電圧 V_{e1} と、駆動トランジスタ T_{r1} のドレイン-ソース間電圧 V_{ds} との和($V_{e1} + V_{ds}$)をとることにより、電源電圧 $V_{cc}(B)$ の値が求められる。

20

【0054】

その後、電源電圧 $V_{cc}(R)$ 、 $V_{cc}(G)$ 、 $V_{cc}(B)$ の中で最も大きな値が最新の電源電圧 V_{cc} として設定される。

【0055】

実際には、以下のようにして、最新の電源電圧 V_{cc} が設定される。例えば、まず、初期に設定したサブピクセル14Rの電源電圧 $V_{cc}(R0)$ ($= V_{e1}(R0) + V_{ds}(0)$)に、電圧変動量 $\Delta V(R)$ を加えることにより、電源電圧 $V_{cc}(R)$ ($= V_{cc}(R0) + \Delta V(R)$)が導出される。同様にして、初期に設定したサブピクセル14Gの電源電圧 $V_{cc}(G0)$ ($= V_{e1}(G0) + V_{ds}(0)$)に、電圧変動量 $\Delta V(G)$ を加えることにより、電源電圧 $V_{cc}(G)$ ($= V_{cc}(G0) + \Delta V(G)$)が導出される。初期に設定したサブピクセル14Bの電源電圧 $V_{cc}(B0)$ ($= V_{e1}(B0) + V_{ds}(0)$)に、電圧変動量 $\Delta V(B)$ を加えることにより、電源電圧 $V_{cc}(B)$ ($= V_{cc}(B0) + \Delta V(B)$)が導出される。その後、電源電圧 $V_{cc}(R)$ 、 $V_{cc}(G)$ 、 $V_{cc}(B)$ の中で最も大きな値が、最新の電源電圧 V_{cc} として設定される。

30

【0056】

なお、 $V_{e1}(R0)$ は、有機EL素子11Rの初期の電圧 V_{e1} であり、 $V_{e1}(G0)$ は、有機EL素子11Gの初期の電圧 V_{e1} であり、 $V_{e1}(B0)$ は、有機EL素子11Bの初期の電圧 V_{e1} である。また、 $V_{ds}(0)$ は、駆動トランジスタ T_{r1} の初期のドレイン-ソース間電圧 V_{ds} である。

40

【0057】

例えば、図9に示したように、初期において、有機EL素子11Rのアノードの電圧 V_{e1} ($= V_{e1}(R0)$)が6V、駆動トランジスタ T_{r1} のドレイン-ソース間電圧 V_{ds} ($= V_{ds}(0)$)が3V、電源電圧 V_{cc} ($= V_{cc}(R0)$)が9Vとなっていたとする。その後、有機EL素子11RのI-V特性が変化し、有機EL素子11Rのアノードの電圧 V_{e1} が7Vになったとする。このとき、本実施の形態では、例えば、 $\Delta V(R)$ が、最大階調において動作点が飽和領域の下端となるときの値(例えば、3V)に設定されず、1水平期間後に各サブピクセル14Rに印加される映像信号22A(1フィールドの映像信号)中で最大輝度となる映像信号(最大赤色映像信号)が印加されるサブピクセル14R内の駆動トランジスタ T_{r1} において、動作点が飽和領域の下端となるように $\Delta V(R)$

50

の値が設定される。例えば、最大赤色映像信号がサブピクセル 17 R に対応する信号線 DTL に出力されているときに得られた電圧変動量 $\Delta V(R)$ の値（例えば、1 V）が $\Delta V(R)$ の値として設定される。その後、 $\Delta V(R)$ が $V_{cc}(R0)$ に加えられ、10 V が新たな電源電圧 V_{cc} の値に設定される。このように、本実施の形態では、最大階調において動作点が飽和領域の下端となるように電源電圧 V_{cc} の値を設定した場合と比べて、中間階調や低階調において、電源電圧 V_{cc} の値を小さくすることができる。従って、中間階調や低階調において、消費電力を低く抑えることができる。

【0058】

ところで、図 7 に示したように、有機 EL 素子 11 の I - V 特性が変位したときに、変位した後の I - V 特性が図中の曲線 B となるのは、例えば、パネル温度が低くなったとき（図 10 参照）や、有機 EL 素子 11 の通電時間が長くなったとき（図 11 参照）である。従って、本実施の形態の駆動方法は、パネル温度が低くなったときや、有機 EL 素子 11 の通電時間が長くなったときに、特に有効である。

【0059】

< 変形例 >

上記実施の形態では、それぞれのサブピクセル 17 にアノード線 ASL が 1 つずつ接続され、それぞれのアノード線 ASL に ADC31 が 1 つずつ接続されていた。つまり、上記実施の形態では、3 つのアノード線 ASL が設けられていた。しかし、アノード線 ASL の数はそれに限られるものではない。例えば、アノード線 ASL の数は 1 つであってもよい。このときのサブピクセル 17 と ADC31 との接続態様は、例えば、図 12 に示したようになる。すなわち、アノード線 ASL の一端が 3 つに分枝されており、アノード線 ASL の一端側のそれぞれの枝が 1 つずつサブピクセル 17 のアノードに接続されている。さらに、アノード線 ASL の他端が電源電圧調整回路 26 に接続されている。これにより、例えば、図 13 に示したように、電源電圧調整回路 26 内の ADC31 の数をアノード線 ASL の数と同様、1 つにすることができるので、部品コストを低減することができる。

【0060】

ただし、この場合には、各サブピクセル 17 のアノードの電圧 V_{a1} を 1 つの ADC31 で検出することができるようにするために、例えば、図 14 に示したように、アノード線 ASL のそれぞれの枝に、スイッチング用のトランジスタ Tr_5 が設けられていることが好ましい。各トランジスタ Tr_5 は、それぞれのトランジスタ Tr_5 のゲートに接続された制御線 CNL2 を介してタイミング生成回路 21 の制御信号によってオンオフ制御される。各トランジスタ Tr_5 は、順次オンオフされることが好ましい。

【0061】

また、上記実施の形態では、一の表示画素 15 に含まれる各サブピクセル 14 が共通の電源線 PSL に接続されていたが、例えば、図 15、図 16 に示したように、別個の電源線 PSL ($PSL(R)$, $PSL(G)$, $PSL(B)$) に 1 つずつ接続されていてもよい。そのようにした場合には、電圧発生部 34 は、電圧変動量 $\Delta V(\Delta V_R, \Delta V_G, \Delta V_B)$ を用いて各表示画素 15 に印加する電源電圧値を導出したら、導出した電源電圧値の電源電圧 $V_{cc}(V_{cc}(R), V_{cc}(G), V_{cc}(B))$ を全て、電源線駆動回路 25 に出力すればよい。このとき、例えば、図 17 に示したように、電源電圧 $V_{cc}(R)$ が電源電圧伝播線 PDL (R) を介して電源線駆動回路 25 に入力される。同様に、電源電圧 $V_{cc}(G)$ が電源電圧伝播線 PDL (G) を介して電源線駆動回路 25 に入力され、電源電圧 $V_{cc}(B)$ が電源電圧伝播線 PDL (B) を介して電源線駆動回路 25 に入力される。

【0062】

電源線駆動回路 25 には、例えば、図 17 に示したように、電源電圧伝播線 PDL (R), PDL (G), PDL (B) ごとにスイッチング用のトランジスタ Tr_5 , Tr_6 が設けられている。さらに、トランジスタ Tr_5 , Tr_6 ごとに電源線 PSL ($PSL(R)$, $PSL(G)$, $PSL(B)$) が接続されており、各トランジスタ Tr_5 , Tr_6 のゲートに共通の制御線 CNL1 が接続されている。これにより、電源線駆動回路 25 は、サブピ

10

20

30

40

50

クセル 1 4 R に対して電源電圧 $V_{cc}(R)$ を印加することができる。同様に、電源線駆動回路 2 5 は、サブピクセル 1 4 G に対して電源電圧 $V_{cc}(G)$ を印加することができ、サブピクセル 1 4 B に対して電源電圧 $V_{cc}(B)$ を印加することができる。その結果、上記実施の形態の場合よりも、さらに消費電力を低く抑えることができる。

【0063】

また、上記実施の形態では、調整用画素 1 8 は 1 つだけ設けられていたが、複数設けられていてもよい。また、調整用画素 1 8 は非表示領域 1 0 B に設けられていたが、表示領域 1 0 A 内に設けられていてもよい。このとき、調整用画素 1 8 が表示領域 1 0 A 内の一の表示画素 1 5 またはサブピクセル 1 4 であってもよい。

【0064】

また、上記実施の形態では、複数の電源線 P S L が互いに電氣的に分離して設けられており、電源線駆動回路 2 5 によって複数の電源線 P S L が順次走査されている場合が例示されていたが、全ての電源線 P S L に対して固定電圧が印加されるようになっていてもよい。この場合には、電源電圧調整回路 2 6 の出力端が直接、各電源線 P S L に接続されていてもよい。ただし、その場合には、電源線駆動回路 2 5 の出力端を各電源線 P S L から切り離し、画素回路 1 3 , 1 6 の内部構成を上で例示したものと異ならせてもよい。

【0065】

また、上記実施の形態では、電源電圧 V_{cc} が調整されていたが、有機 E L 素子 1 1 のカソード電圧が調整されてもよい。

【0066】

< 適用例 >

以下、上記実施の形態およびその変形例で説明した表示装置 1 の適用例について説明する。上記実施の形態等の表示装置 1 は、テレビジョン装置、デジタルカメラ、ノート型パーソナルコンピュータ、携帯電話等の携帯端末装置あるいはビデオカメラなど、外部から入力された映像信号あるいは内部で生成した映像信号を、画像あるいは映像として表示するあらゆる分野の電子機器の表示装置に適用することが可能である。

【0067】

(適用例 1)

図 1 8 は、上記実施の形態の表示装置 1 が適用されるテレビジョン装置の外観を表したものである。このテレビジョン装置は、例えば、フロントパネル 3 1 0 およびフィルターガラス 3 2 0 を含む映像表示画面部 3 0 0 を有しており、この映像表示画面部 3 0 0 は、上記実施の形態等の表示装置 1 により構成されている。

【0068】

(適用例 2)

図 1 9 は、上記実施の形態等の表示装置 1 が適用されるデジタルカメラの外観を表したものである。このデジタルカメラは、例えば、フラッシュ用の発光部 4 1 0、表示部 4 2 0、メニュースイッチ 4 3 0 およびシャッターボタン 4 4 0 を有しており、その表示部 4 2 0 は、上記実施の形態等の表示装置 1 により構成されている。

【0069】

(適用例 3)

図 2 0 は、上記実施の形態等の表示装置 1 が適用されるノート型パーソナルコンピュータの外観を表したものである。このノート型パーソナルコンピュータは、例えば、本体 5 1 0、文字等の入力操作のためのキーボード 5 2 0 および画像を表示する表示部 5 3 0 を有しており、その表示部 5 3 0 は、上記実施の形態等の表示装置 1 により構成されている。

【0070】

(適用例 4)

図 2 1 は、上記実施の形態等の表示装置 1 が適用されるビデオカメラの外観を表したものである。このビデオカメラは、例えば、本体部 6 1 0、この本体部 6 1 0 の前方側面に設けられた被写体撮影用のレンズ 6 2 0、撮影時のスタート/ストップスイッチ 6 3 0 お

10

20

30

40

50

よび表示部 6 4 0 を有しており、その表示部 6 4 0 は、上記実施の形態等の表示装置 1 により構成されている。

【 0 0 7 1 】

(適用例 5)

図 2 2 は、上記実施の形態等の表示装置 1 が適用される携帯電話機の外観を表したものである。この携帯電話機は、例えば、上側筐体 7 1 0 と下側筐体 7 2 0 とを連結部（ヒンジ部）7 3 0 で連結したものであり、ディスプレイ 7 4 0、サブディスプレイ 7 5 0、ピクチャーライト 7 6 0 およびカメラ 7 7 0 を有している。そのディスプレイ 7 4 0 またはサブディスプレイ 7 5 0 は、上記実施の形態等の表示装置 1 により構成されている。

【符号の説明】

10

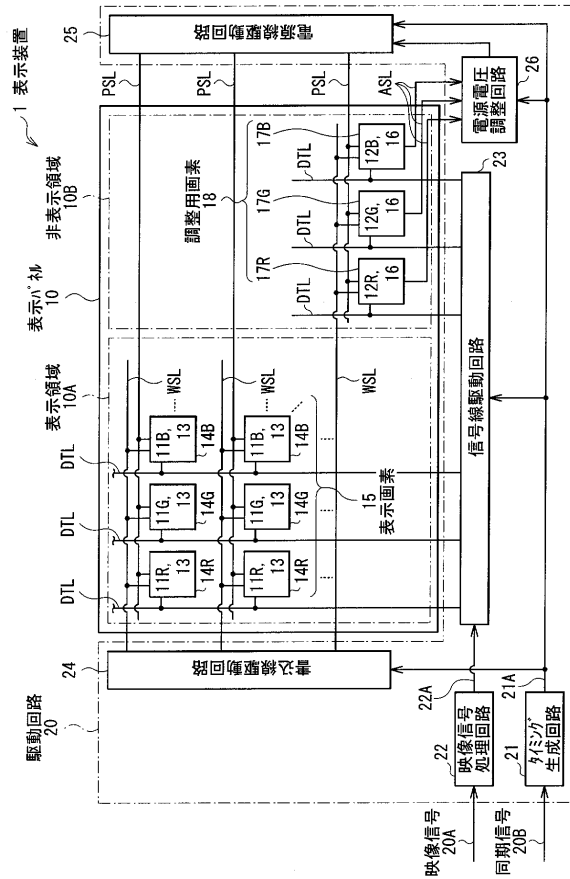
【 0 0 7 2 】

1 ... 表示装置、1 0 ... 表示パネル、1 0 A ... 表示領域、1 0 B ... 非表示領域、1 1, 1 1 R, 1 1 G, 1 1 B, 1 2, 1 2 R, 1 2 G, 1 2 B ... 有機 E L 素子、1 3, 1 6 ... 画素回路、1 4, 1 4 R, 1 4 G, 1 4 B, 1 7, 1 7 R, 1 7 G, 1 7 B ... サブピクセル、1 5 ... 表示画素、1 8 ... 調整用画素、2 0 ... 駆動回路、2 0 A, 2 2 A ... 映像信号、2 0 B ... 同期信号、2 1 ... タイミング生成回路、2 1 A ... 制御信号、2 2 ... 映像信号処理回路、2 3 ... 信号線駆動回路、2 4 ... 書込線駆動回路、2 5 ... 電源線駆動回路、2 6 ... 電源電圧調整回路、3 0 ... 駆動パネル、3 1 ... A D C、3 2 ... 記憶部、3 3 ... 比較部、3 4 ... 電圧発生部、4 0 ... 封止パネル、5 1 ... 映像信号供給 T A B、5 2 ... 走査信号供給 T A B、5 3 ... 電源電圧供給 T A B、5 4 ... アノード信号出力 T C P、3 0 0 ... 映像表示画面部、3 1 0 ... フロントパネル、3 2 0 ... フィルターガラス、4 1 0 ... 発光部、4 2 0, 5 3 0, 6 4 0 ... 表示部、4 3 0 ... メニュースイッチ、4 4 0 ... シャッターボタン、5 1 0 ... 本体、5 2 0 ... キーボード、6 1 0 ... 本体部、6 2 0 ... レンズ、6 3 0 ... スタート/ストップスイッチ、7 1 0 ... 上側筐体、7 2 0 ... 下側筐体、7 3 0 ... 連結部、7 4 0 ... ディスプレイ、7 5 0 ... サブディスプレイ、7 6 0 ... ピクチャーライト、7 7 0 ... カメラ、A, B ... 曲線、A S L ... アノード信号線、 C_{s1} , C_{s2} ... 保持容量、C N L ... 制御線、D T L ... 信号線、G N D ... グラウンド線、 I_{ds} ... 電流、P D L ... 電源電圧伝播線、P S L ... 電源線、 $T r_1$, $T r_3$... 駆動トランジスタ、 $T r_2$, $T r_4$... 書き込みトランジスタ、 $T r_5$, $T r_6$... トランジスタ、 V_{cc} , $V_{cc}(R0)$... 電源電圧、 V_{ds} , $V_{ds}(0)$... ドレイン - ソース間電圧、 V_{el} , $V_{el}(R0)$... 電圧、 V_{ini} ... 初期電圧、W S L ... 書込線、 ΔV ... 電圧変動量。

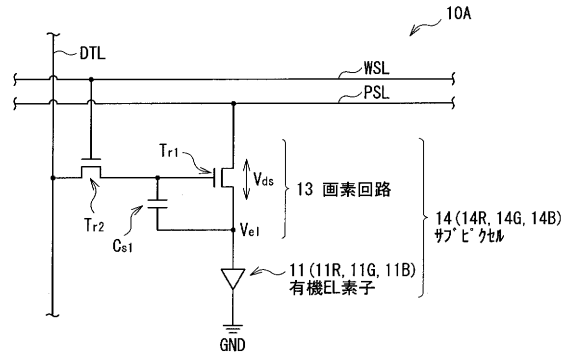
20

30

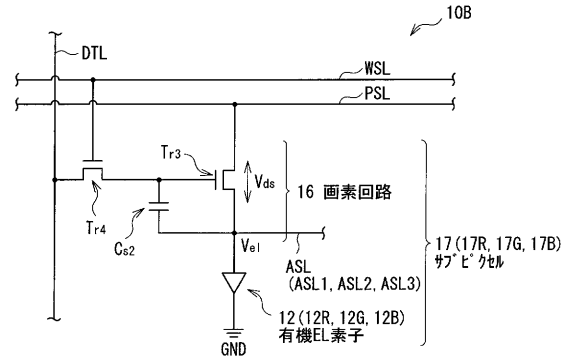
【図 1】



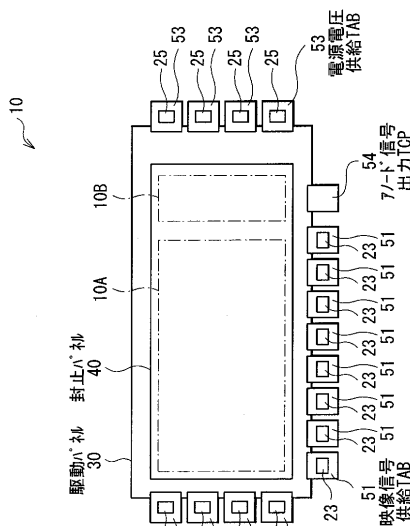
【図 2】



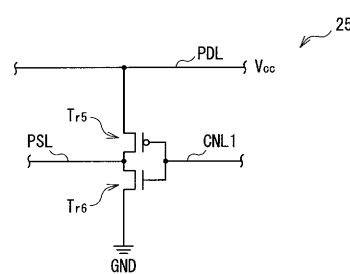
【図 3】



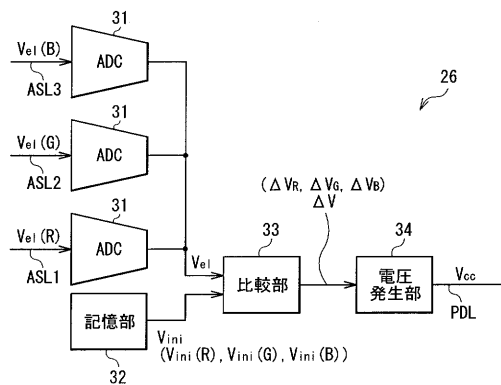
【図 4】



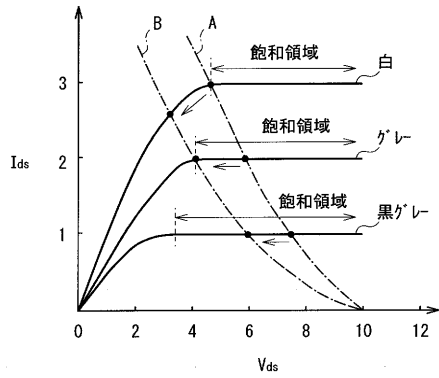
【図 5】



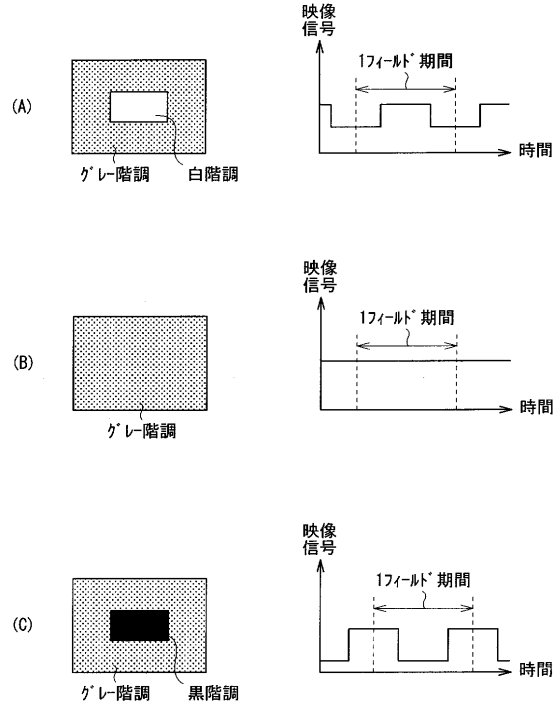
【図 6】



【図 7】



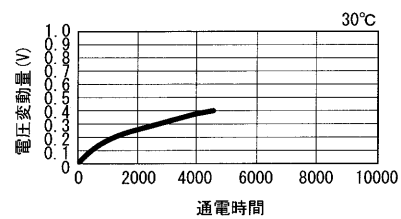
【図 8】



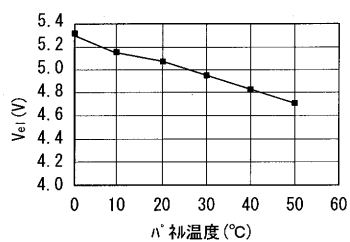
【図 9】

	初期	I-V特性 変化後
$V_{el}(R0)$	6	7
V_{ds}	3	3
V_{cc}	9 $V_{cc}(R0)$	10 $V_{cc}(R0) + \Delta V(R)$
$\Delta V(R)$	0	1

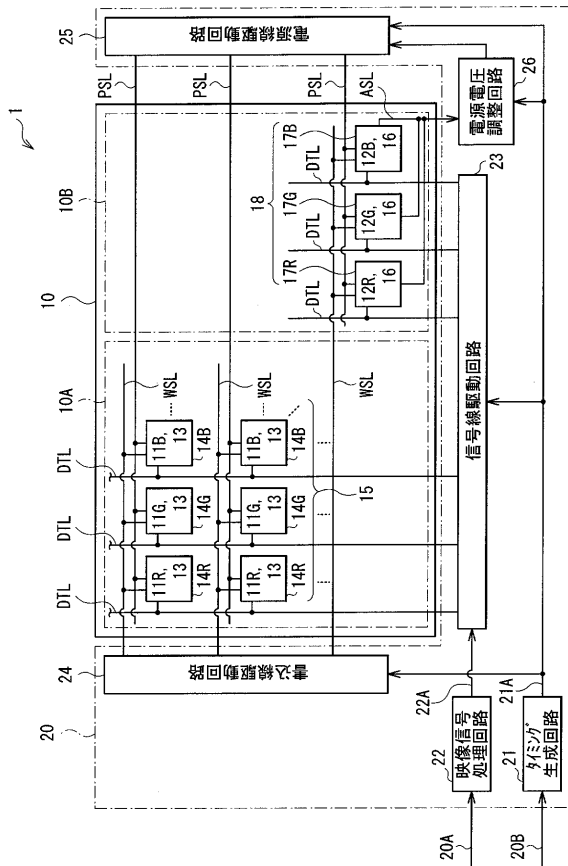
【図 11】



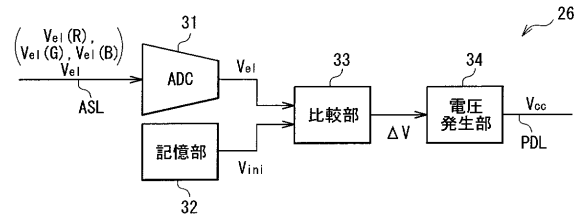
【図 10】



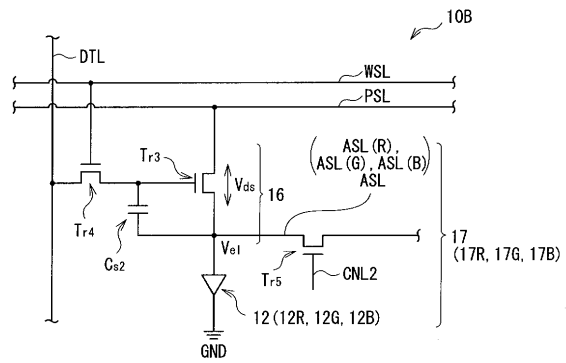
【図 1 2】



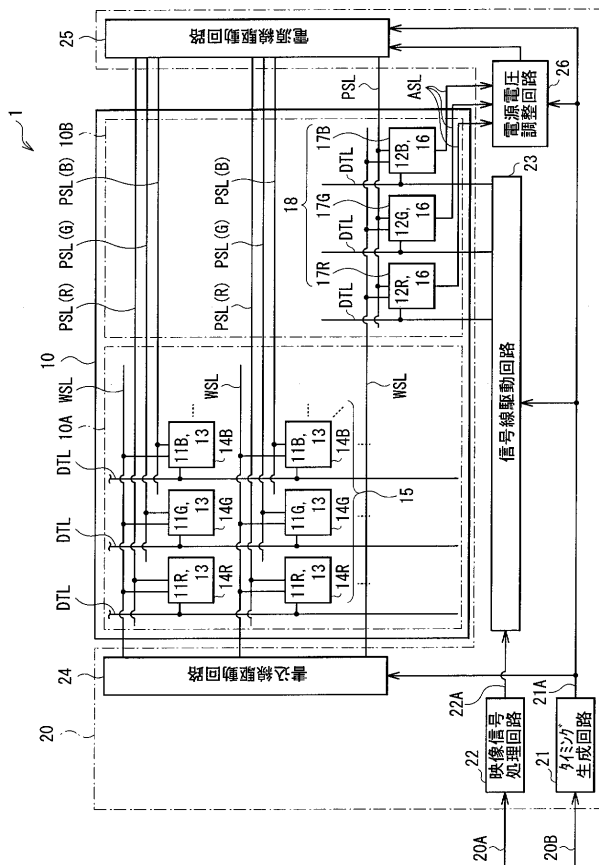
【図 1 3】



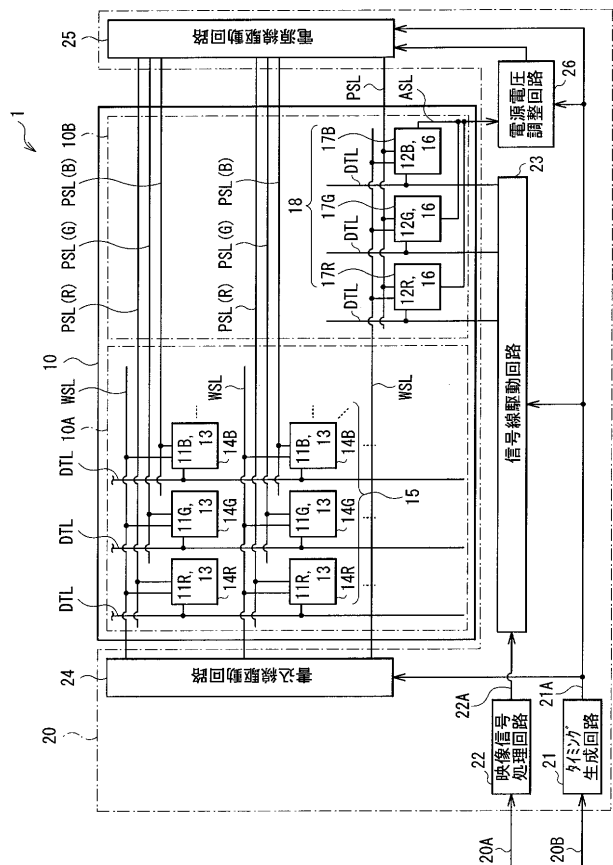
【図 1 4】



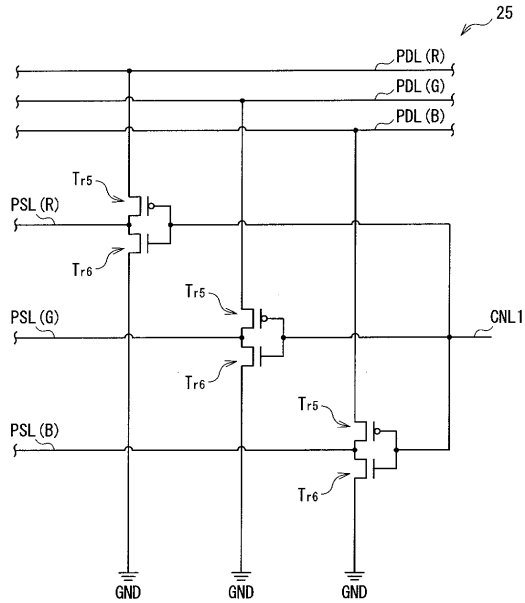
【図 1 5】



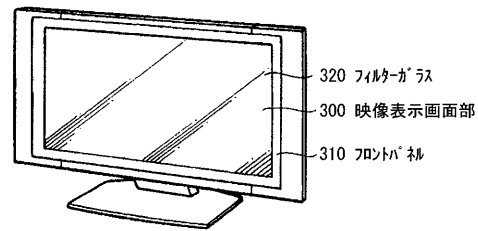
【図 1 6】



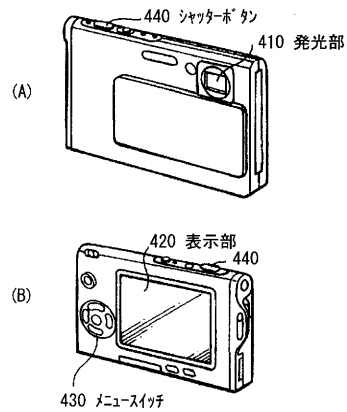
【図 17】



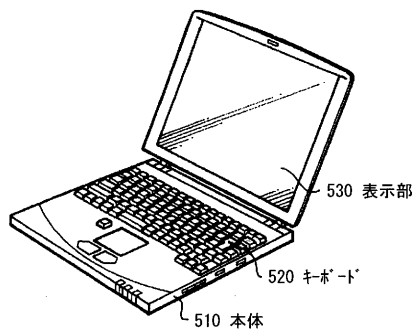
【図 18】



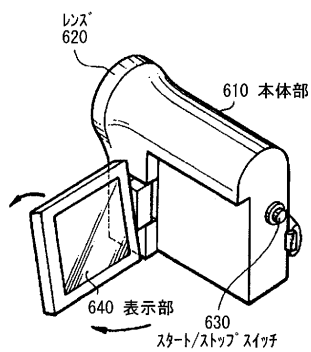
【図 19】



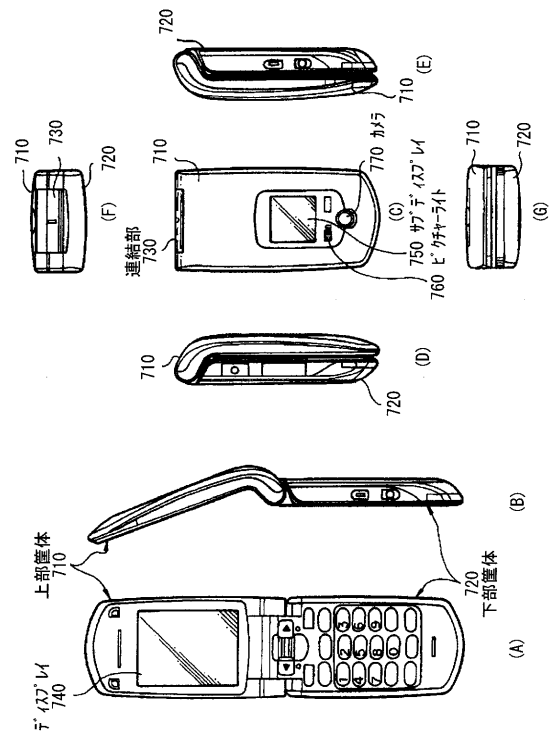
【図 20】



【図 21】



【図 22】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G	3/20	6 4 2 J
G 0 9 G	3/20	6 7 0 J
G 0 9 G	3/20	6 2 4 B
G 0 9 G	3/20	6 4 2 P
G 0 9 G	3/20	6 4 2 C
H 0 5 B	33/14	A

(72)発明者 内野 勝秀

東京都港区港南 1 丁目 7 番 1 号 ソニー株式会社内

F ターム(参考) 3K107 AA01 BB01 CC14 CC21 EE03 HH04

5C080	AA07	BB05	CC03	DD22	DD26	DD29	EE29	EE30	FF11	FF12
	HH10	JJ01	JJ02	JJ03	JJ04	JJ05	JJ06	KK02	KK07	KK43
										KK47

5C380	AA01	AB06	AB34	AB45	AB47	AC07	AC08	AC09	AC11	BA01
	BA05	BA13	BA28	BA37	BA42	BB15	BD04	CA02	CA08	CA12
	CB01	CB20	CB26	CC02	CC26	CC27	CC30	CC33	CC41	CC48
	CC62	CD012	CD013	CE08	CE19	CE21	CF01	CF48	CF49	CF61
	CF66	DA02	DA06	DA32	DA35	DA50	FA11	FA20	FA22	FA24
	FA26	FA28	GA08	HA05						

专利名称(译)	显示装置，其驱动方法和电子设备		
公开(公告)号	JP2011123213A	公开(公告)日	2011-06-23
申请号	JP2009279800	申请日	2009-12-09
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	山下淳一 内野胜秀		
发明人	山下 淳一 内野 胜秀		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
FI分类号	G09G3/30.K G09G3/30.J G09G3/20.611.A G09G3/20.612.E G09G3/20.612.U G09G3/20.642.J G09G3/20.670.J G09G3/20.624.B G09G3/20.642.P G09G3/20.642.C H05B33/14.A G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC14 3K107/CC21 3K107/EE03 3K107/HH04 5C080/AA07 5C080/BB05 5C080/CC03 5C080/DD22 5C080/DD26 5C080/DD29 5C080/EE29 5C080/EE30 5C080/FF11 5C080/FF12 5C080/HH10 5C080/JJ01 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C080/KK02 5C080/KK07 5C080/KK43 5C080/KK47 5C380/AA01 5C380/AB06 5C380/AB34 5C380/AB45 5C380/AB47 5C380/AC07 5C380/AC08 5C380/AC09 5C380/AC11 5C380/BA01 5C380/BA05 5C380/BA13 5C380/BA28 5C380/BA37 5C380/BA42 5C380/BB15 5C380/BD04 5C380/CA02 5C380/CA08 5C380/CA12 5C380/CB01 5C380/CB20 5C380/CB26 5C380/CC02 5C380/CC26 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC41 5C380/CC48 5C380/CC62 5C380/CD012 5C380/CD013 5C380/CE08 5C380/CE19 5C380/CE21 5C380/CF01 5C380/CF48 5C380/CF49 5C380/CF61 5C380/CF66 5C380/DA02 5C380/DA06 5C380/DA32 5C380/DA35 5C380/DA50 5C380/FA11 5C380/FA20 5C380/FA22 5C380/FA24 5C380/FA26 5C380/FA28 5C380/GA08 5C380/HA05		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供能够抑制功耗的显示装置，用于驱动该装置的方法和电子设备。ŽSOLUTION：显示装置包括显示面板10，显示面板10具有显示区域10A，其中包含有机EL元件11（11R，11G，11B）的多个显示像素15和像素电路13以二维方式排列为非显示区域10A显示区域10B，其中布置包含有机E1元件12（12R，12G，12B）和像素电路16的单个调节像素18。信号线驱动电路23将视频信号22A输出到与调节像素18对应的信号线DTL，其中视频信号表示在视频信号处理电路22中由每种发光颜色提取的最大亮度，以及电源电压调节电路26根据有机EL元件12中的发光颜色的电压变化导出电源电压；通过导出的发射颜色提取导出的电源电压中的最高电源电压；并将提取的电源电压施加到每个显示像素15

