

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-15185

(P2010-15185A)

(43) 公開日 平成22年1月21日(2010.1.21)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 624B	5C080
H01L 51/50 (2006.01)	G09G 3/20 641D	5C380
H05B 33/06 (2006.01)	G09G 3/20 611H	
	G09G 3/20 642A	
審査請求 有 請求項の数 5 O L (全 45 頁) 最終頁に続く		

(21) 出願番号	特願2009-241122 (P2009-241122)	(71) 出願人	000002185
(22) 出願日	平成21年10月20日 (2009.10.20)		ソニー株式会社
(62) 分割の表示	特願2007-274753 (P2007-274753) の分割	(74) 代理人	100094363
原出願日	平成19年10月23日 (2007.10.23)		弁理士 山本 孝久
		(74) 代理人	100118290
			弁理士 吉井 正明
		(74) 代理人	100120640
			弁理士 森 幸一
		(72) 発明者	山下 淳一
			東京都港区港南1丁目7番1号 ソニー株 式会社内
		(72) 発明者	内野 勝秀
			東京都港区港南1丁目7番1号 ソニー株 式会社内
		最終頁に続く	

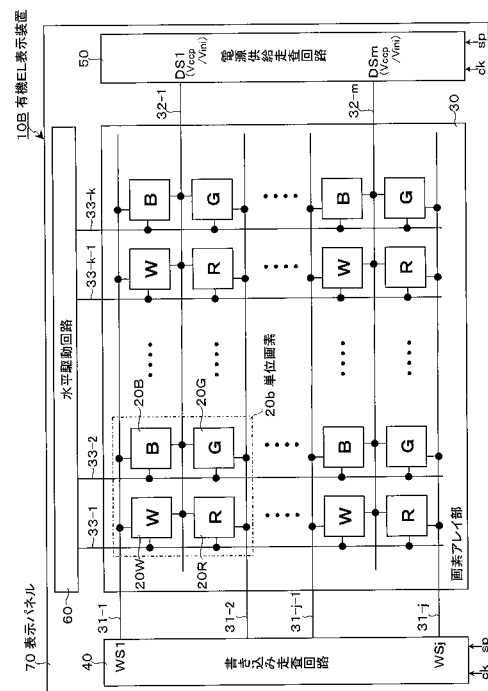
(54) 【発明の名称】 表示装置および電子機器

(57) 【要約】

【課題】複数行に属する隣接する複数のサブピクセルによって単位画素を構成するとともに、発光期間／非発光期間を制御する機能を駆動トランジスタに持たせる画素構成を採る場合において、表示パネルの高精細化および狭額縁化を可能にする。

【解決手段】上下2行に属する互いに隣接する4つのサブピクセル20W, 20R, 20G, 20Bによって単位画素20bを構成するとともに、有機EL素子21の発光期間／非発光期間を制御する機能を駆動トランジスタに持たせる画素構成を採るアクティブマトリクス型有機EL表示装置10Bにおいて、電源供給線32(32-1~32-m)をふりごとに1本ずつ配線して、当該1本の電源供給線32を同一の単位画素20bを構成する上下2行に属する4つのサブピクセル20W, 20R, 20G, 20Bに対して共通化する。

【選択図】 図10



【特許請求の範囲】**【請求項 1】**

電気光学素子と、映像信号を書き込む書き込みトランジスタと、前記書き込みトランジスタによって書き込まれた前記映像信号を保持する保持容量と、前記保持容量に保持された前記映像信号に基づいて前記電気光学素子を駆動する駆動トランジスタとを含むサブピクセルが行列状に配置され、複数行に属する隣接する複数の前記サブピクセルによって単位画素が構成された画素アレイ部と、

行方向に延び、前記駆動トランジスタに対して電位が異なる電源電位を選択的に供給する電源供給線、

とを備え、

前記電源供給線は、前記複数行ごとに 1 本ずつ配線されている表示装置。

10

【請求項 2】

行方向に延び、前記書き込みトランジスタの動作を制御する走査線を、更に備えており、

前記走査線は、前記サブピクセルの 1 行に 1 本、配線されている請求項 1 に記載の表示装置。

【請求項 3】

前記サブピクセルは、前記駆動トランジスタの閾値電圧のサブピクセルごとのばらつきを補正する閾値補正動作が可能であり、前記単位画素を構成する同一列に属するサブピクセルにおいて前記閾値補正動作の補正期間を同一にする請求項 1 又は請求項 2 に記載の表示装置。

20

【請求項 4】

前記複数行が 2 行であり、

前記 2 行に属する上下のサブピクセルにおいて、前記書き込みトランジスタ、前記保持容量および前記駆動トランジスタが前記 2 行の境界線に関して上下対称に配置されている請求項 1 乃至請求項 3 のいずれか 1 項に記載の表示装置。

【請求項 5】

電気光学素子と、映像信号を書き込む書き込みトランジスタと、前記書き込みトランジスタによって書き込まれた前記映像信号を保持する保持容量と、前記保持容量に保持された前記映像信号に基づいて前記電気光学素子を駆動する駆動トランジスタとを含むサブピクセルが行列状に配置され、複数行に属する隣接する複数の前記サブピクセルによって単位画素が構成された画素アレイ部と、

30

行方向に延び、前記駆動トランジスタに対して電位が異なる電源電位を選択的に供給する電源供給線、

とを備えた表示装置を有する電子機器であって、

前記電源供給線は、前記複数行ごとに 1 本ずつ配線されている電子機器。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、表示装置および電子機器に関し、特に電気光学素子を含む画素が行列状（マトリクス状）に配置されてなる平面型（フラットパネル型）の表示装置および当該表示装置を有する電子機器に関する。

40

【背景技術】**【0002】**

近年、画像表示を行う表示装置の分野では、発光素子を含む画素（画素回路）が行列状に配置されてなる平面型の表示装置が急速に普及している。平面型の表示装置としては、画素の発光素子として、デバイスに流れる電流値に応じて発光輝度が変化するいわゆる電流駆動型の電気光学素子、例えば有機薄膜に電界をかけると発光する現象を利用した有機 E L (Electro Luminescence) 素子を用いた有機 E L 表示装置が開発され、商品化が進められている。

50

【 0 0 0 3 】

有機 E L 表示装置は次のような特長を持っている。すなわち、有機 E L 素子が 1 0 V 以下の印加電圧で駆動できるために低消費電力であり、また自発光素子であることから、液晶セルを含む画素ごとに当該液晶セルにて光源（バックライト）からの光強度を制御することによって画像を表示する液晶表示装置に比べて、画像の視認性が高く、しかも液晶表示装置には必須なバックライト等の照明部材を必要としないために軽量化および薄型化が容易である。さらに、有機 E L 素子の応答速度が数 μs 程度と非常に高速であるために動画表示時の残像が発生しない。

【 0 0 0 4 】

有機 E L 表示装置では、液晶表示装置と同様、その駆動方式として単純（パッシブ）マトリクス方式とアクティブマトリクス方式を採ることができる。ただし、単純マトリクス方式の表示装置は、構造が簡単であるものの、電気光学素子の発光期間が走査線（即ち、画素数）の増加によって減少するために、大型でかつ高精細な表示装置の実現が難しいなどの問題がある。

【 0 0 0 5 】

そのため、近年、電気光学素子に流れる電流を、当該電気光学素子と同じ画素回路内に設けた能動素子、例えば絶縁ゲート型電界効果トランジスタ（一般には、T F T (Thin Film Transistor; 薄膜トランジスタ)）によって制御するアクティブマトリクス方式の表示装置の開発が盛んに行われている。アクティブマトリクス方式の表示装置は、電気光学素子が 1 フレームの期間に亘って発光を持続するために、大型でかつ高精細な表示装置の実

【 0 0 0 6 】

ところで、一般的に、有機 E L 素子の I - V 特性（電流 - 電圧特性）は、時間が経過すると劣化（いわゆる、経時劣化）することが知られている。有機 E L 素子を電流駆動するトランジスタ（以下、「駆動トランジスタ」と記述する）として N チャネル型の T F T を用いた画素回路では、駆動トランジスタのソース側に有機 E L 素子が接続されることになるために、有機 E L 素子の I - V 特性が経時劣化すると、駆動トランジスタのゲート - ソース間電圧 V_{gs} が変化し、その結果、有機 E L 素子の発光輝度も変化する。

【 0 0 0 7 】

このことについてより具体的に説明する。駆動トランジスタのソース電位は、当該駆動トランジスタと有機 E L 素子の動作点で決まる。そして、有機 E L 素子の I - V 特性が劣化すると、駆動トランジスタと有機 E L 素子の動作点が変わってしまうために、駆動トランジスタのゲートに同じ電圧を印加したとしても駆動トランジスタのソース電位が変化する。これにより、駆動トランジスタのソース - ゲート間電圧 V_{gs} が変化するために、当該駆動トランジスタに流れる電流値が変化する。その結果、有機 E L 素子に流れる電流値も変化するために、有機 E L 素子の発光輝度が変化するようになる。

【 0 0 0 8 】

また、ポリシリコン T F T を用いた画素回路では、有機 E L 素子の I - V 特性の経時劣化に加えて、駆動トランジスタの閾値電圧 V_{th} や、駆動トランジスタのチャネルを構成する半導体薄膜の移動度（以下、「駆動トランジスタの移動度」と記述する） μ が経時的に変化したり、製造プロセスのばらつきによって閾値電圧 V_{th} や移動度 μ が画素ごとに異なったりする（個々のトランジスタ特性にばらつきがある）。

【 0 0 0 9 】

駆動トランジスタの閾値電圧 V_{th} や移動度 μ が画素ごとに異なると、画素ごとに駆動トランジスタに流れる電流値にばらつきが生じるために、駆動トランジスタのゲートに画素間で同じ電圧を印加しても、有機 E L 素子の発光輝度に画素間でばらつきが生じ、その結果、画面の均一性（ユニフォームティ）が損なわれる。

【 0 0 1 0 】

そこで、有機 E L 素子の I - V 特性が経時劣化したり、駆動トランジスタの閾値電圧 V_{th} や移動度 μ が経時変化したりしても、それらの影響を受けることなく、有機 E L 素子

10

20

30

40

50

の発光輝度を一定に保つようにするために、有機EL素子の特性変動に対する補償機能、さらには駆動トランジスタの閾値電圧 V_{th} の変動に対する補正（以下、「閾値補正」と記述する）や、駆動トランジスタの移動度 μ の変動に対する補正（以下、「移動度補正」と記述する）の各補正機能を画素回路の各々に持たせる構成を採っている（例えば、特許文献1参照）。

【先行技術文献】

【特許文献】

【0011】

【特許文献1】特開2006-215213号公報

【発明の概要】

10

【発明が解決しようとする課題】

【0012】

特許文献1記載の従来技術では、画素回路の各々に、有機EL素子の特性変動に対する補償機能および駆動トランジスタの閾値電圧 V_{th} や移動度 μ の変動に対する補正機能を持たせることで、有機EL素子のI-V特性が経時劣化したり、駆動トランジスタの閾値電圧 V_{th} や移動度 μ が経時変化したりしたとしても、それらの影響を受けることなく、有機EL素子の発光輝度を一定に保つことができるが、その反面、画素回路を構成する素子数が多く、画素サイズの微細化の妨げとなる。

【0013】

これに対して、画素回路を構成する素子数や配線数の削減を図るために、例えば、画素回路の駆動トランジスタに供給する電源電位を切り替え可能な構成とし、当該電源電位の切り替えによって有機EL素子の発光期間/非発光期間を制御する機能を駆動トランジスタに持たせ、発光/非発光を制御する専用のトランジスタを省略する手法を採ることが考えられる。

20

【0014】

かかる手法を採ることにより、映像信号をサンプリングして画素内に書き込む書き込みトランジスタと、この書き込みトランジスタによって書き込まれた映像信号に基づいて有機EL素子を駆動する駆動トランジスタの必要最小限の2つのトランジスタ（容量素子を除く）によって画素回路を構成できる（その詳細については後述する）。

【0015】

30

ところで、カラー方式の表示装置において、単位画素（一画素）300aは、図20に示すように、同一の行に属する隣り合うR（赤色）G（緑色）B（青色）の三原色のサブピクセル301R、301G、301Bによって構成されているのが一般的である。

【0016】

これに対して、高輝度化や低消費電力化などを図るために、図21に示すように、RGBのサブピクセル301R、301G、301Bに加えて使用頻度の高い白色（W）のサブピクセル301Wを用いて、WRGBの4種のサブピクセル301W、301R、301G、201Bで単位画素300bを構成する場合もある。

【0017】

40

このように、単位画素300bを4種のサブピクセル301W、301R、301G、301Bで構成する場合、一般的には、図Bに示すように、正方形のサブピクセル301W、301R、301G、301Bを複数行、例えば2行に亘って上下左右に均等にレイアウトすることになる。この場合、単位画素当たりの信号線の本数を、RGBの場合の3本から2本へと削減することができる。

【0018】

しかしながら、単位画素300bが2行を単位としていることから、有機EL素子の発光期間/非発光期間を制御する機能を駆動トランジスタに持たせる画素構成を採る場合、駆動トランジスタに電源電位を供給する電源供給線としてRGBの場合の2倍の本数が必要になる。

【0019】

50

電源供給線の本数が２倍になると、当該電源供給線は画素面積にて占める割合が大きいために、画素の高精細度が低下してしまう。また、電源供給線の本数が２倍になると、当該電源供給線を駆動する電源供給走査回路の段数も２倍になるために、当該電源供給走査回路の回路規模が増大し、表示パネル上のいわゆる額縁と称される画素アレイ部の周辺部の狭額縁化が困難になる。

【００２０】

そこで、本発明は、複数行に属する隣接する複数のサブピクセルによって単位画素を構成するとともに、発光期間／非発光期間を制御する機能を駆動トランジスタに持たせる画素構成を採る場合において、表示パネルの高精細化および狭額縁化を可能にした表示装置および当該表示装置を有する電子機器を提供することを目的とする。

10

【課題を解決するための手段】

【００２１】

上記目的を達成するために、本発明は、電気光学素子と、映像信号を書き込む書き込みトランジスタと、前記書き込みトランジスタによって書き込まれた前記映像信号を保持する保持容量と、前記保持容量に保持された前記映像信号に基づいて前記電気光学素子を駆動する駆動トランジスタとを含むサブピクセルが行列状に配置され、複数行に属する隣接する複数の前記サブピクセルによって単位画素が構成された画素アレイ部と、前記駆動トランジスタに対して電位が異なる電源電位を選択的に供給する電源供給線とを備えた表示装置において、前記電源供給線を前記複数行ごとに、即ち単位画素ごとに１本ずつ配線する構成を採っている。

20

【００２２】

上記構成の表示装置および当該表示装置を用いた電子機器において、同一の単位画素を構成する複数行に属する複数のサブピクセルに対して、１本の電源供給線を共通化することで、複数行を例えば２行とした場合、即ち２行を単位として単位画素を構成した場合に電源供給線の本数が２倍にふやさなければならないところを増やさなくて済み、電源供給線を駆動する電源供給走査回路の回路構成もそのまま済むために、表示パネルの狭額縁化が可能になる。また、サブピクセル個々のサイズの縮小化を図ることができるために、表示パネルの高精細化を図ることが可能になる。

【発明の効果】

【００２３】

30

本発明によれば、複数行に属する隣接する複数のサブピクセルによって単位画素を構成するとともに、発光期間／非発光期間を制御する機能を駆動トランジスタに持たせる画素構成を採る場合において、電源供給線を前記複数行ごとに（単位画素ごとに）１本ずつ配線することにより、表示パネルの高精細化および狭額縁化が可能になる。

【図面の簡単な説明】

【００２４】

【図１】本発明の参考例に係る有機ＥＬ表示装置の構成の概略を示すシステム構成図である。

【図２】画素（画素回路）の回路構成の一例を示す回路図である。

【図３】画素の断面構造の一例を示す断面図である。

40

【図４】本発明の参考例に係る有機ＥＬ表示装置の動作説明に供するタイミング波形図である。

【図５】本発明の参考例に係る有機ＥＬ表示装置の回路動作の説明図（その１）である。

【図６】本発明の参考例に係る有機ＥＬ表示装置の回路動作の説明図（その２）である。

【図７】駆動トランジスタの閾値電圧 V_{th} のばらつきに起因する課題の説明に供する特性図である。

【図８】駆動トランジスタの移動度 μ のばらつきに起因する課題の説明に供する特性図である。

【図９】閾値補正、移動度補正の有無による映像信号の信号電圧 V_{sig} と駆動トランジスタのドレイン・ソース間電流 I_{ds} との関係の説明に供する特性図である。

50

【図 1 0】本発明の一実施形態に係る有機 E L 表示装置の構成の概略を示すシステム構成図である。

【図 1 1】電源供給線を 1 行につき 1 本ずつ配線した場合の単位画素の各サブピクセルの構成素子と走査線および電源供給線の配置関係を示すレイアウト図である。

【図 1 2】電源供給線を 2 行につき 1 本ずつ配線した場合の単位画素の各サブピクセルの構成素子と走査線および電源供給線の配置関係の第 1 例を示すレイアウト図である。

【図 1 3】電源供給線を 2 行につき 1 本ずつ配線した場合の単位画素の各サブピクセルの構成素子と走査線および電源供給線の配置関係の第 2 例を示すレイアウト図である。

【図 1 4】本実施形態に係る有機 E L 表示装置の動作説明に供するタイミング波形図である。

10

【図 1 5】本発明が適用されるテレビジョンセットの外観を示す斜視図である。

【図 1 6】本発明が適用されるデジタルカメラの外観を示す斜視図であり、(A) は表側から見た斜視図、(B) は裏側から見た斜視図である。

【図 1 7】本発明が適用されるノート型パーソナルコンピュータの外観を示す斜視図である。

【図 1 8】本発明が適用されるビデオカメラの外観を示す斜視図である。

【図 1 9】本発明が適用される携帯電話機を示す外観図であり、(A) は開いた状態での正面図、(B) はその側面図、(C) は閉じた状態での正面図、(D) は左側面図、(E) は右側面図、(F) は上面図、(G) は下面図である。

【図 2 0】同一の行に属する隣り合う R G B の三原色のサブピクセルによって構成された単位画素を有するカラー表示装置を示すシステム構成図である。

20

【図 2 1】上下 2 行に属する隣接する W R G B の 4 種のサブピクセルによって構成された単位画素を有するカラー表示装置を示すシステム構成図である。

【発明を実施するための形態】

【 0 0 2 5 】

以下、本発明の実施の形態について図面を参照して詳細に説明する。

【 0 0 2 6 】

[参考例に係る有機 E L 表示装置]

先ず、本発明の理解を容易にするために、本発明の前提となるアクティブマトリクス型表示装置について参考例として説明する。この参考例に係るアクティブマトリクス型表示装置は、本願出願人によって特願 2 0 0 6 - 1 4 1 8 3 6 号明細書にて提案された表示装置である。

30

【 0 0 2 7 】

図 1 は、参考例に係るアクティブマトリクス型表示装置の構成の概略を示すシステム構成図である。ここでは、一例として、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子、例えば有機 E L 素子（有機電界発光素子）をサブピクセル（サブ画素）の発光素子として用いたアクティブマトリクス型有機 E L 表示装置の場合を例に挙げて説明するものとする。

【 0 0 2 8 】

図 1 に示すように、参考例に係る有機 E L 表示装置 1 0 A は、同一の行に属する隣り合う R G B のサブピクセル 2 0 R , 2 0 G , 2 0 B からなる単位画素 2 0 a が行列状（マトリクス状）に 2 次元配置されてなる画素アレイ部 3 0 と、当該画素アレイ部 3 0 の周辺部（額縁）に配置され、各単位画素（1 ピクセル）2 0 a を駆動する駆動部とを有するシステム構成となっている。単位画素 2 0 a を駆動する駆動部としては、例えば、書き込み走査回路 4 0 、電源供給走査回路 5 0 および水平駆動回路 6 0 が設けられている。

40

【 0 0 2 9 】

画素アレイ部 3 0 には、m 行 n 列のサブピクセル配列に対して、行ごとに走査線 3 1 - 1 ~ 3 1 - m と電源供給線 3 2 - 1 ~ 3 2 - m とが配線され、列ごとに信号線 3 3 - 1 ~ 3 3 - n が配線されている。

【 0 0 3 0 】

50

画素アレイ部 30 は、通常、ガラス基板などの透明絶縁基板上に形成され、平面型（フラット型）のパネル構造となっている。画素アレイ部 30 の各サブピクセル 20 R, 20 G, 20 B は、アモルファスシリコン T F T (Thin Film Transistor; 薄膜トランジスタ) または低温ポリシリコン T F T を用いて形成することができる。低温ポリシリコン T F T を用いる場合には、書き込み走査回路 40、電源供給走査回路 50 および水平駆動回路 60 についても、画素アレイ部 30 を形成する表示パネル（基板）70 上に実装することができる。

【0031】

書き込み走査回路 40 は、クロックパルス ck に同期してスタートパルス sp を順にシフト（転送）するシフトレジスタ等によって構成され、画素アレイ部 30 の各サブピクセル 20 R, 20 G, 20 B への映像信号の書き込みに際して、走査線 31 - 1 ~ 31 - m に順次書き込み走査信号 $WS1 \sim WS_m$ を供給することによって画素アレイ部 30 の各サブピクセル 20 R, 20 G, 20 B を行単位で順番に走査（線順次走査）する。

【0032】

電源供給走査回路 50 は、クロックパルス ck に同期してスタートパルス sp を順にシフトするシフトレジスタ等によって構成され、書き込み走査回路 40 による線順次走査に同期して、第 1 電位 V_{ccp} と当該第 1 電位 V_{ccp} よりも低い第 2 電位 V_{ini} で切り替わる電源供給線電位 $DS1 \sim DS_m$ を電源供給線 32 - 1 ~ 32 - m に供給することにより、サブピクセル 20 R, 20 G, 20 B の発光 / 非発光の制御を行なう。

【0033】

すなわち、電源供給線 32 - 1 ~ 32 - m の電位 $DS1 \sim DS_m$ は、サブピクセル 20 R, 20 G, 20 B の発光 / 非発光の制御を行なう発光制御信号としての機能を持っている。また、電源供給走査回路 50 は、サブピクセル 20 R, 20 G, 20 B の発光駆動の制御を行なう発光駆動走査回路としての機能を持っている。

【0034】

水平駆動回路 60 は、信号供給源（図示せず）から供給される輝度情報に応じた映像信号の信号電圧（以下、単に「信号電圧」と記述する場合もある） V_{sig} とオフセット電圧 V_{ofs} のいずれか一方を適宜選択し、信号線 33 - 1 ~ 33 - n を介して画素アレイ部 30 の各サブピクセル 20 R, 20 G, 20 B に対して例えば行単位で書き込む。すなわち、水平駆動回路 60 は、映像信号の信号電圧 V_{sig} を行（ライン）単位で書き込む線順次書き込みの駆動形態を採る信号供給部である。

【0035】

ここで、オフセット電圧 V_{ofs} は、映像信号の信号電圧 V_{sig} の基準となる基準電圧（例えば、黒レベルに相当する電圧）である。また、第 2 電位 V_{ini} は、オフセット電圧 V_{ofs} よりも低い電位、例えば、駆動トランジスタ 22 の閾値電圧を V_{th} とするとき $V_{ofs} - V_{th}$ よりも低い電位、好ましくは $V_{ofs} - V_{th}$ よりも十分に低い電位に設定される。

【0036】

（サブピクセルの画素回路）

図 2 は、参考例に係る有機 EL 表示装置 10 A におけるサブピクセル 20 R, 20 G, 20 B の画素回路の具体的な構成例を示す回路図である。

【0037】

図 2 に示すように、サブピクセル 20 R, 20 G, 20 B は、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子、例えば有機 EL 素子 21 を発光素子として有し、当該有機 EL 素子 21 に加えて、駆動トランジスタ 22、書き込みトランジスタ 23 および保持容量 24 を有する画素構成となっている。

【0038】

ここで、駆動トランジスタ 22 および書き込みトランジスタ 23 として N チャネル型の T F T を用いている。ただし、ここでの駆動トランジスタ 22 および書き込みトランジスタ 23 の導電型の組み合わせは一例に過ぎず、これらの組み合わせに限られるものではない。

10

20

30

40

50

い。

【0039】

有機EL素子21は、全てのサブピクセル20R, 20G, 20Bに対して共通に配線された共通電源供給線34にカソード電極が接続されている。駆動トランジスタ22は、ソース電極が有機EL素子21のアノード電極に接続され、ドレイン電極が電源供給線32(32-1~32-m)に接続されている。

【0040】

書き込みトランジスタ23は、ゲート電極が走査線31(31-1~31-m)に接続され、一方の電極(ソース電極/ドレイン電極)が信号線33(33-1~33-n)に接続され、他方の電極(ドレイン電極/ソース電極)が駆動トランジスタ22のゲート電極に接続されている。

10

【0041】

保持容量24は、一方の電極が駆動トランジスタ22のゲート電極に接続され、他方の電極が駆動トランジスタ22のソース電極(有機EL素子21のアノード電極)に接続されている。なお、有機EL素子21のアノード電極と固定電位との間に補助容量を接続して有機EL素子21の容量不足分を補う構成を採る場合もある。

【0042】

上記構成のサブピクセル20R, 20G, 20Bにおいて、書き込みトランジスタ23は、書き込み走査回路40から走査線31を通してゲート電極に印加される書き込み走査信号WSに应答して導通状態となることにより、信号線33を通して水平駆動回路60から供給される輝度情報に応じた映像信号の信号電圧Vsigまたはオフセット電圧Vofsをサンプリングしてサブピクセル20R, 20G, 20B内に書き込む。

20

【0043】

この書き込まれた信号電圧Vsigまたはオフセット電圧Vofsは、駆動トランジスタ22のゲート電極に印加されるとともに保持容量24に保持される。駆動トランジスタ22は、電源供給線32(32-1~32-m)の電位DSが第1電位Vccpにあるときに、電源供給線32から電流の供給を受けて、保持容量24に保持された信号電圧Vsigの電圧値に応じた電流値の駆動電流を有機EL素子21に供給し、当該有機EL素子21を電流駆動することによって発光させる。

【0044】

30

(サブピクセルの構造)

図3は、サブピクセル20R, 20G, 20Bの断面構造の一例を示す断面図である。図3に示すように、サブピクセル20R, 20G, 20Bは、駆動トランジスタ22、書き込みトランジスタ23等の画素回路が形成されたガラス基板201上に絶縁膜202、絶縁平坦化膜203およびウインド絶縁膜204が順に形成され、当該ウインド絶縁膜204の凹部204Aに有機EL素子21が設けられた構成となっている。

【0045】

有機EL素子21は、上記ウインド絶縁膜204の凹部204Aの底部に形成された金属等からなるアノード電極205と、当該アノード電極205上に形成された有機層(電子輸送層、発光層、ホール輸送層/ホール注入層)206と、当該有機層206上に全画素共通に形成された透明導電膜等からなるカソード電極207とから構成されている。

40

【0046】

この有機EL素子21において、有機層206は、アノード電極205上にホール輸送層/ホール注入層2061、発光層2062、電子輸送層2063および電子注入層(図示せず)が順次堆積されることによって形成される。そして、図2の駆動トランジスタ22による電流駆動の下に、駆動トランジスタ22からアノード電極205を通して有機層206に電流が流れることで、当該有機層206内の発光層2062において電子と正孔が再結合する際に発光するようになっている。

【0047】

図3に示すように、画素回路が形成されたガラス基板201上に、絶縁膜202、絶縁

50

平坦化膜 203 およびウインド絶縁膜 204 を介して有機 EL 素子 21 がサブピクセル単位で形成された後は、パッシベーション膜 208 を介して封止基板 209 が接着剤 210 によって接合され、当該封止基板 209 によって有機 EL 素子 21 が封止されることにより、表示パネル 70 が形成される。

【0048】

(参考例に係る有機 EL 表示装置の回路動作)

次に、参考例に係る有機 EL 表示装置 10A の基本的な回路動作について、図 4 のタイミング波形図を基に、図 5 および図 6 の動作説明図を用いて説明する。なお、図 5 および図 6 の動作説明図では、図面の簡略化のために、書き込みトランジスタ 23 をスイッチのシンボルで図示している。有機 EL 素子 21 の容量成分 (EL 容量 25) についても図示

10

【0049】

図 4 のタイミング波形図においては、1H (H は水平期間) における走査線 31 (31 - 1 ~ 31 - m) の電位 (書き込み走査信号) WS の変化、電源供給線 32 (32 - 1 ~ 32 - m) の電位 DS の変化、信号線 33 (33 - 1 ~ 33 - n) の電位 (Vofs / Vsig) の変化、駆動トランジスタ 22 のゲート電位 Vg およびソース電位 Vs の変化を表している。

【0050】

< 発光期間 >

図 4 のタイミングチャートにおいて、時刻 t1 以前は有機 EL 素子 21 が発光状態にある (発光期間)。この発光期間では、電源供給線 32 の電位 DS が第 1 電位 Vccp にあり、また、書き込みトランジスタ 23 が非導通状態にある。このとき、駆動トランジスタ 22 は飽和領域で動作するように設定されているために、図 5 (A) に示すように、電源供給線 32 から駆動トランジスタ 22 を通して当該駆動トランジスタ 22 のゲート - ソース間電圧 Vgs に応じた駆動電流 (ドレイン - ソース間電流) Ids が有機 EL 素子 21 に供給される。よって、有機 EL 素子 21 が駆動電流 Ids の電流値に応じた輝度で発光する。

20

【0051】

< 閾値補正準備期間 >

そして、時刻 t1 になると、線順次走査の新しいフィールドに入り、図 5 (B) に示すように、電源供給線 32 の電位 DS が第 1 電位 (以下、「高電位」と記述する) Vccp から、信号線 33 のオフセット電圧 Vofs - Vth よりも十分に低い第 2 電位 (以下、「低電位」と記述する) Vini に切り替わる。

30

【0052】

ここで、有機 EL 素子 21 の閾値電圧を Vel、共通電源供給線 34 の電位を Vcath とするとき、低電位 Vini を $Vini < Vel + Vcath$ とすると、駆動トランジスタ 22 のソース電位 Vs が低電位 Vini にほぼ等しくなるために、有機 EL 素子 21 は逆バイアス状態となって消光する。

【0053】

次に、時刻 t2 で走査線 31 の電位 WS が低電位側から高電位側に遷移することで、図 5 (C) に示すように、書き込みトランジスタ 23 が導通状態となる。このとき、水平駆動回路 60 から信号線 33 に対してオフセット電圧 Vofs が供給されているために、駆動トランジスタ 22 のゲート電位 Vg がオフセット電圧 Vofs になる。また、駆動トランジスタ 22 のソース電位 Vs は、オフセット電圧 Vofs よりも十分に低い電位 Vini にある。

40

【0054】

このとき、駆動トランジスタ 22 のゲート - ソース間電圧 Vgs は $Vofs - Vini$ となる。ここで、 $Vofs - Vini$ が駆動トランジスタ 22 の閾値電圧 Vth よりも大きくないと、後述する閾値補正動作を行うことができないために、 $Vofs - Vini > Vth$ なる電位関係に設定する必要がある。このように、駆動トランジスタ 22 のゲート

50

電位 V_g をオフセット電圧 V_{ofs} に、ソース電位 V_s を低電位 V_{ini} にそれぞれ固定して（確定させて）初期化する動作が閾値補正準備の動作である。

【0055】

< 閾値補正期間 >

次に、時刻 t_3 で、図 5 (D) に示すように、電源供給線 32 の電位 D_S が低電位 V_{ini} から高電位 V_{ccp} に切り替わると、駆動トランジスタ 22 のソース電位 V_s が上昇を開始する。やがて、駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} が当該駆動トランジスタ 22 の閾値電圧 V_{th} に収束し、当該閾値電圧 V_{th} に相当する電圧が保持容量 24 に保持される。

【0056】

10

ここでは、便宜上、駆動トランジスタ 22 の閾値電圧 V_{th} に収束したゲート - ソース間電圧 V_{gs} を検出して当該閾値電圧 V_{th} に相当する電圧を保持容量 24 に保持する期間を閾値補正期間と呼んでいる。なお、この閾値補正期間において、電流が専ら保持容量 24 側に流れ、有機 EL 素子 21 側には流れないようにするために、有機 EL 素子 21 がカットオフ状態となるように共通電源供給線 34 の電位 V_{cat} を設定しておくこととする。

【0057】

次に、時刻 t_4 で走査線 31 の電位 W_S が低電位側に遷移することで、図 6 (A) に示すように、書き込みトランジスタ 23 が非導通状態となる。このとき、駆動トランジスタ 22 のゲート電極がフローティング状態になるが、ゲート - ソース間電圧 V_{gs} が駆動トランジスタ 22 の閾値電圧 V_{th} に等しいために、当該駆動トランジスタ 22 はカットオフ状態にある。したがって、駆動トランジスタ 22 にドレイン - ソース間電流 I_{ds} は流れない。

20

【0058】

< 書き込み期間 / 移動度補正期間 >

次に、時刻 t_5 で、図 6 (B) に示すように、信号線 33 の電位がオフセット電圧 V_{ofs} から映像信号の信号電圧 V_{sig} に切り替わる。続いて、時刻 t_6 で、走査線 31 の電位 W_S が高電位側に遷移することで、図 6 (C) に示すように、書き込みトランジスタ 23 が導通状態になって映像信号の信号電圧 V_{sig} をサンプリングして書き込む。

【0059】

30

この書き込みトランジスタ 23 による信号電圧 V_{sig} の書き込みにより、駆動トランジスタ 22 のゲート電位 V_g が信号電圧 V_{sig} となる。そして、映像信号の信号電圧 V_{sig} による駆動トランジスタ 22 の駆動の際に、当該駆動トランジスタ 22 の閾値電圧 V_{th} が保持容量 24 に保持された閾値電圧 V_{th} に相当する電圧と相殺されることによって閾値補正が行われる。閾値補正の原理については後述する。

【0060】

このとき、有機 EL 素子 21 は始め逆バイアス状態にあることによってカットオフ状態（ハイインピーダンス状態）にある。有機 EL 素子 21 は逆バイアス状態にあるときは容量性を示す。したがって、映像信号の信号電圧 V_{sig} に応じて電源供給線 32 から駆動トランジスタ 22 に流れる電流（ドレイン - ソース間電流 I_{ds} ）は有機 EL 素子 21 の EL 容量 25 に流れ込み、当該 EL 容量 25 の充電が開始される。

40

【0061】

この EL 容量 25 の充電により、駆動トランジスタ 22 のソース電位 V_s が時間の経過と共に上昇していく。このとき既に、駆動トランジスタ 22 の閾値電圧 V_{th} のばらつきは補正されており、駆動トランジスタ 22 のドレイン - ソース間電流 I_{ds} は当該駆動トランジスタ 22 の移動度 μ に依存したものとなる。

【0062】

ここで、書き込みゲイン（映像信号の信号電圧 V_{sig} に対する保持容量 24 の保持電圧 V_{gs} の比率）が 1（理想値）であると仮定すると、駆動トランジスタ 22 のソース電位 V_s が $V_{ofs} - V_{th} + \Delta V$ の電位まで上昇することで、駆動トランジスタ 22 のゲ-

50

ト - ソース間電圧 V_{gs} は $V_{sig} - V_{ofs} + V_{th} - \Delta V$ となる。

【0063】

すなわち、駆動トランジスタ 22 のソース電位 V_s の上昇分 ΔV は、保持容量 24 に保持された電圧 ($V_{sig} - V_{ofs} + V_{th}$) から差し引かれるように、換言すれば、保持容量 24 の充電電荷を放電するように作用し、負帰還がかけられたことになる。したがって、ソース電位 V_s の上昇分 ΔV は負帰還の帰還量となる。

【0064】

このように、駆動トランジスタ 22 に流れるドレイン - ソース間電流 I_{ds} を当該駆動トランジスタ 22 のゲート入力に、即ちゲート - ソース間電圧 V_{gs} に負帰還することにより、駆動トランジスタ 22 のドレイン - ソース間電流 I_{ds} の移動度 μ に対する依存性を打ち消す、即ち移動度 μ の画素ごとのばらつきを補正する移動度補正が行われる。

10

【0065】

より具体的には、映像信号の信号電圧 V_{sig} が高いほどドレイン - ソース間電流 I_{ds} が大きくなるために、負帰還の帰還量 (補正量) ΔV の絶対値も大きくなる。したがって、発光輝度レベルに応じた移動度補正が行われる。また、映像信号の信号電圧 V_{sig} を一定とした場合、駆動トランジスタ 22 の移動度 μ が大きいほど負帰還の帰還量 ΔV の絶対値も大きくなるために、画素 (サブピクセル) ごとの移動度 μ のばらつきを取り除くことができる。移動度補正の原理については後述する。

【0066】

< 発光期間 >

20

次に、時刻 t_7 で走査線 31 の電位 W_S が低電位側に遷移することで、図 6 (D) に示すように、書き込みトランジスタ 23 が非導通状態となる。これにより、駆動トランジスタ 22 のゲート電極は信号線 33 から切り離されてフローティング状態になる。

【0067】

ここで、駆動トランジスタ 22 のゲート電極がフローティング状態にあるときは、駆動トランジスタ 22 のゲート - ソース間に保持容量 24 が接続されていることにより、駆動トランジスタ 22 のソース電位 V_s が変動すると、当該ソース電位 V_s の変動に連動して (追従して) 駆動トランジスタ 22 のゲート電位 V_g も変動する。これが保持容量 24 によるブートストラップ動作である。

【0068】

30

駆動トランジスタ 22 のゲート電極がフローティング状態になり、それと同時に、駆動トランジスタ 22 のドレイン - ソース間電流 I_{ds} が有機 EL 素子 21 に流れ始めることにより、有機 EL 素子 21 のアノード電位は、駆動トランジスタ 22 のドレイン - ソース間電流 I_{ds} に応じて上昇する。

【0069】

有機 EL 素子 21 のアノード電位の上昇は、即ち駆動トランジスタ 22 のソース電位 V_s の上昇に他ならない。駆動トランジスタ 22 のソース電位 V_s が上昇すると、保持容量 24 のブートストラップ動作により、駆動トランジスタ 22 のゲート電位 V_g も連動して上昇する。

【0070】

40

このとき、ブートストラップゲインが 1 (理想値) であると仮定した場合、ゲート電位 V_g の上昇量はソース電位 V_s の上昇量に等しくなる。故に、発光期間中駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} は $V_{sig} - V_{ofs} + V_{th} - \Delta V$ で一定に保持される。

【0071】

そして、駆動トランジスタ 22 のソース電位 V_s の上昇に伴って、有機 EL 素子 21 の逆バイアス状態が解消され、順バイアス状態になると、駆動トランジスタ 22 から有機 EL 素子 21 に駆動電流が供給されるために、有機 EL 素子 21 が実際に発光を開始する。その後、時刻 t_8 で信号線 33 の電位が映像信号の信号電圧 V_{sig} からオフセット電圧 V_{ofs} に切り替わる。

50

【 0 0 7 2 】

(閾値補正の原理)

ここで、駆動トランジスタ 2 2 の閾値補正の原理について説明する。駆動トランジスタ 2 2 は、飽和領域で動作するように設計されているために定電流源として動作する。これにより、有機 E L 素子 2 1 には駆動トランジスタ 2 2 から、次式 (1) で与えられる一定のドレイン - ソース間電流 (駆動電流) I_{ds} が供給される。

$$I_{ds} = (1/2) \cdot \mu (W/L) C_{ox} (V_{gs} - V_{th})^2 \quad \dots \dots (1)$$

ここで、 W は駆動トランジスタ 2 2 のチャネル幅、 L はチャネル長、 C_{ox} は単位面積当たりのゲート容量である。

【 0 0 7 3 】

10

図 7 に、駆動トランジスタ 2 2 のドレイン - ソース間電流 I_{ds} 対ゲート - ソース間電圧 V_{gs} の特性を示す。

【 0 0 7 4 】

この特性図に示すように、駆動トランジスタ 2 2 の閾値電圧 V_{th} の画素 (サブピクセル) ごとのばらつきに対する補正を行わないと、閾値電圧 V_{th} が V_{th1} のとき、ゲート - ソース間電圧 V_{gs} に対応するドレイン - ソース間電流 I_{ds} が I_{ds1} になる。

【 0 0 7 5 】

これに対して、閾値電圧 V_{th} が V_{th2} ($V_{th2} > V_{th1}$) のとき、同じゲート - ソース間電圧 V_{gs} に対応するドレイン - ソース間電流 I_{ds} が I_{ds2} ($I_{ds2} < I_{ds1}$) になる。すなわち、駆動トランジスタ 2 2 の閾値電圧 V_{th} が変動すると、ゲート - ソース間電圧 V_{gs} が一定であってもドレイン - ソース間電流 I_{ds} が変動する。

20

【 0 0 7 6 】

一方、上記構成の画素回路では、先述したように、発光時の駆動トランジスタ 2 2 のゲート - ソース間電圧 V_{gs} が $V_{sig} - V_{ofs} + V_{th} - \Delta V$ であるために、これを式 (1) に代入すると、ドレイン - ソース間電流 I_{ds} は、

$$I_{ds} = (1/2) \cdot \mu (W/L) C_{ox} (V_{sig} - V_{ofs} - \Delta V)^2 \quad \dots \dots (2)$$

で表される。

【 0 0 7 7 】

すなわち、駆動トランジスタ 2 2 の閾値電圧 V_{th} の項がキャンセルされており、駆動トランジスタ 2 2 から有機 E L 素子 2 1 に供給されるドレイン - ソース間電流 I_{ds} は、駆動トランジスタ 2 2 の閾値電圧 V_{th} に依存しない。その結果、駆動トランジスタ 2 2 の製造プロセスのばらつきや経時変化により、駆動トランジスタ 2 2 の閾値電圧 V_{th} が画素ごとに変動しても、ドレイン - ソース間電流 I_{ds} が変動しないために、有機 E L 素子 2 1 の発光輝度を一定に保つことができる。

30

【 0 0 7 8 】

(移動度補正の原理)

次に、駆動トランジスタ 2 2 の移動度補正の原理について説明する。ここでは、説明の都合上、「サブピクセル」を「画素」と記述するものとする。

【 0 0 7 9 】

40

図 8 に、駆動トランジスタ 2 2 の移動度 μ が相対的に大きい画素 A と、駆動トランジスタ 2 2 の移動度 μ が相対的に小さい画素 B とを比較した状態で特性カーブを示す。駆動トランジスタ 2 2 をポリシリコン薄膜トランジスタなどで構成した場合、画素 A や画素 B のように、画素間で移動度 μ がばらつくことは避けられない。

【 0 0 8 0 】

画素 A と画素 B で移動度 μ にばらつきがある状態で、例えば両画素 A , B に同レベルの映像信号の信号電圧 V_{sig} を書き込んだ場合に、何ら移動度 μ の補正を行わないと、移動度 μ の大きい画素 A に流れるドレイン - ソース間電流 I_{ds1}' と移動度 μ の小さい画素 B に流れるドレイン - ソース間電流 I_{ds2}' との間には大きな差が生じてしまう。このように、移動度 μ の画素ごとのばらつきに起因してドレイン - ソース間電流 I_{ds} に画

50

素間で大きな差が生じると、画面のユニフォーミティが損なわれることになる。

【 0 0 8 1 】

ここで、先述した式 (1) のトランジスタ特性式から明らかなように、移動度 μ が大きいとドレイン - ソース間電流 I_{ds} が大きくなる。したがって、負帰還における帰還量 ΔV は移動度 μ が大きくなるほど大きくなる。図 8 に示すように、移動度 μ の大きな画素 A の帰還量 ΔV_1 は、移動度の小さな画素 B の帰還量 ΔV_2 に比べて大きい。

【 0 0 8 2 】

そこで、移動度補正動作によって駆動トランジスタ 2 2 のドレイン - ソース間電流 I_{ds} を映像信号の信号電圧 V_{sig} 側に負帰還させることにより、移動度 μ が大きいほど負帰還が大きくなることとなるために、移動度 μ の画素ごとのばらつきを抑制することができる。

10

【 0 0 8 3 】

具体的には、移動度 μ の大きな画素 A で帰還量 ΔV_1 の補正をかけると、ドレイン - ソース間電流 I_{ds} は I_{ds1}' から I_{ds1} まで大きく下降する。一方、移動度 μ の小さな画素 B の帰還量 ΔV_2 は小さいために、ドレイン - ソース間電流 I_{ds} は I_{ds2}' から I_{ds2} までの下降となり、それ程大きく下降しない。結果的に、画素 A のドレイン - ソース間電流 I_{ds1} と画素 B のドレイン - ソース間電流 I_{ds2} とはほぼ等しくなるために、移動度 μ の画素ごとのばらつきが補正される。

【 0 0 8 4 】

以上をまとめると、移動度 μ の異なる画素 A と画素 B があつた場合、移動度 μ の大きい画素 A の帰還量 ΔV_1 は移動度 μ の小さい画素 B の帰還量 ΔV_2 に比べて大きくなる。つまり、移動度 μ が大きい画素ほど帰還量 ΔV が大きく、ドレイン - ソース間電流 I_{ds} の減少量が大きくなる。

20

【 0 0 8 5 】

したがって、駆動トランジスタ 2 2 のドレイン - ソース間電流 I_{ds} を映像信号の信号電圧 V_{sig} 側に負帰還させることにより、移動度 μ の異なる画素のドレイン - ソース間電流 I_{ds} の電流値が均一化される。その結果、移動度 μ の画素ごとのばらつきを補正することができる。

【 0 0 8 6 】

ここで、図 2 に示した画素回路において、閾値補正、移動度補正の有無による映像信号の信号電位 (サンプリグ電位) V_{sig} と駆動トランジスタ 2 2 のドレイン・ソース間電流 I_{ds} との関係について図 9 を用いて説明する。

30

【 0 0 8 7 】

図 9 において、(A) は閾値補正および移動度補正を共に行わない場合、(B) は移動度補正を行わず、閾値補正のみを行った場合、(C) は閾値補正および移動度補正を共に行った場合をそれぞれ示している。図 9 (A) に示すように、閾値補正および移動度補正を共に行わない場合には、閾値電圧 V_{th} および移動度 μ の画素 A , B ごとのばらつきに起因してドレイン・ソース間電流 I_{ds} に画素 A , B 間で大きな差が生じることになる。

【 0 0 8 8 】

これに対して、閾値補正のみを行った場合は、図 9 (B) に示すように、当該閾値補正によってドレイン - ソース間電流 I_{ds} のばらつきをある程度低減できるものの、移動度 μ の画素 A , B ごとのばらつきに起因する画素 A , B 間でのドレイン - ソース間電流 I_{ds} の差は残る。

40

【 0 0 8 9 】

そして、閾値補正および移動度補正を共に行うことにより、図 9 (C) に示すように、閾値電圧 V_{th} および移動度 μ の画素 A , B ごとのばらつきに起因する画素 A , B 間でのドレイン - ソース間電流 I_{ds} の差をほぼ無くすることができるために、どの階調においても有機 EL 素子 2 1 の輝度ばらつきは発生せず、良好な画質の表示画像を得ることができる。

【 0 0 9 0 】

50

また、図 2 に示した画素 20 は、閾値補正および移動度補正の各補正機能に加えて、先述したブートストラップ機能を備えていることで、次のような作用効果を得ることができる。

【0091】

すなわち、有機 EL 素子 21 の I - V 特性が経時変化し、これに伴って駆動トランジスタ 22 のソース電位 V_s が変化したとしても、保持容量 24 によるブートストラップ動作により、駆動トランジスタ 22 のゲート - ソース間電位 V_{gs} が一定に維持されるため、有機 EL 素子 21 に流れる電流は変化しない。したがって、有機 EL 素子 21 の発光輝度も一定に保たれるために、有機 EL 素子 21 の I - V 特性が経時変化しても、それに伴う輝度劣化のない画像表示を実現できる。

10

【0092】

以上説明したことから明らかなように、参考例に係る有機 EL 表示装置 10A は、サブピクセル 20R, 20G, 20B が、駆動トランジスタ 22 および書き込みトランジスタ 23 の 2 つのトランジスタを有する画素構成にて、これらトランジスタに加えて数個のトランジスタを有する画素構成の特許文献 1 記載の有機 EL 表示装置と同等に、有機 EL 素子 21 の特性変動に対する補償機能や、閾値補正および移動度補正の各補正機能を実現できるとともに、画素回路の構成素子が少ない分だけ画素サイズを微細化でき、表示パネル 70 の高精細化を図ることができる。

【0093】

[本実施形態に係る有機 EL 表示装置]

20

図 10 は、本発明の一実施形態に係るアクティブマトリクス型表示装置の構成の概略を示すシステム構成図であり、図中、図 1 と同等部分には同一符号を付して示している。

【0094】

本実施形態においても、一例として、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子、例えば有機 EL 素子をサブピクセルの発光素子として用いたアクティブマトリクス型有機 EL 表示装置の場合を例に挙げて説明するものとする。

【0095】

図 10 に示すように、本実施形態に係る有機 EL 表示装置 10B は、単位画素 20b が行列状に 2 次元配置されてなる画素アレイ部 30 と、当該画素アレイ部 30 の周辺部（額縁）に配置され、各単位画素 20b を駆動する駆動部、例えば、書き込み走査回路 40、電源供給走査回路 50 および水平駆動回路 60 とを有し、基本的には、参考例に係る有機 EL 表示装置 10A と同じシステム構成となっている。

30

【0096】

そして、本実施形態に係る有機 EL 表示装置 10B は、単位画素 20b の構成とそれに伴う駆動系の構成の点で参考例に係る有機 EL 表示装置 10A と相違している。具体的には、参考例に係る有機 EL 表示装置 10A では、単位画素 20a が同一の行に属するサブピクセル 20R, 20G, 20B によって構成されているのに対して、本実施形態に係る有機 EL 表示装置 10B では、単位画素 20b が複数行、例えば上下 2 行に属する隣接する複数のサブピクセルによって構成されている。

【0097】

40

そして、本例に係る単位画素 20b は、高輝度化や低消費電力化などを目的として、RGB のサブピクセル 20R, 20G, 20B に加えて使用頻度の高い W（白色）のサブピクセル 20W を有する 4 種のサブピクセル 20W, 20R, 20G, 20B により、2 行 2 列を単位として構成されている。

【0098】

4 種のサブピクセル 20W, 20R, 20G, 20B のうち、例えばサブピクセル 20W と 20B が上の行に属し、サブピクセル 20R と 20G が下の行に属している。また、サブピクセル 20W と 20R が左の列に属し、サブピクセル 20B と 20G が右の列に属している。4 種のサブピクセル 20W, 20R, 20G, 20B の個々の画素回路は、図 2 に示した画素回路と同じである。

50

【 0 0 9 9 】

このように、単位画素 2 0 b が 2 行 2 列を単位としていることから、1 行 3 列を単位とする単位画素 2 0 a の場合（参考例に係る有機 E L 表示装置 1 0 A の場合）に比べて、画素アレイ部 3 0 の行数が 2 倍となり、列数が $2 / 3$ となる。したがって、画素アレイ部 3 0 のサブピクセルの配列は、j 行 ($j = 2 m$) k 列 ($k = (2 / 3) \times n$) となる。

【 0 1 0 0 】

この j 行 k 列のサブピクセル配列に対して行ごとに走査線 3 1 - 1 ~ 3 1 - j が配線され、列ごとに信号線 3 3 - 1 ~ 3 3 - k が配線されている。すなわち、1 行 3 列を単位とする単位画素 2 0 a の場合に対して、走査線 3 1 - 1 ~ 3 1 - j の本数が 2 倍に増えるものの、信号線 3 3 - 1 ~ 3 3 - k については、単位画素当たり 3 本から 2 本に削減することができる。

10

【 0 1 0 1 】

通常は、電源供給線 3 2 についても、走査線 3 1 と同様に行ごとに配線されることになるが、本実施形態に係る有機 E L 表示装置 1 0 B においては、単位画素 2 0 b (4 つのサブピクセル 2 0 W, 2 0 R, 2 0 G, 2 0 B) 当たり 1 本ずつ、即ち 2 行に 1 本ずつ電源供給線 3 2 - 1 ~ 3 2 - m が配線されている。すなわち、本実施形態に係る有機 E L 表示装置 1 0 B では、同一の単位画素 2 0 b を構成する 4 つのサブピクセル 2 0 W, 2 0 R, 2 0 G, 2 0 B 間で 1 本の電源供給線 3 2 (3 2 - 1 ~ 3 2 - m) を共用した構成を採っている。

【 0 1 0 2 】

20

このように、同一の単位画素 2 0 b を構成する上下 2 行に属する 4 つのサブピクセル 2 0 W, 2 0 R, 2 0 G, 2 0 B に対して、1 本の電源供給線 3 2 (3 2 - 1 ~ 3 2 - m) を共通化するようにした点が本実施形態の特徴とするところである。1 本の電源供給線 3 2 (3 2 - 1 ~ 3 2 - m) を介して電源供給走査回路 5 0 により 4 つのサブピクセル 2 0 W, 2 0 R, 2 0 G, 2 0 B を駆動する場合の具体的な回路動作等については後述する。

【 0 1 0 3 】

単位画素 2 0 b を構成する 4 つのサブピクセル 2 0 W, 2 0 R, 2 0 G, 2 0 B に対して、1 本の電源供給線 3 2 を共通化したことにより、1 行 3 列を単位とする単位画素 2 0 a の場合に対して行数が 2 倍に増えるものの、電源供給走査回路 5 0 としては、1 行 3 列を単位とする単位画素 2 0 a の場合と同じ m 段の回路構成のままでよい。

30

【 0 1 0 4 】

書き込み走査回路 4 0 については、行数分の j 個の書き込み走査信号を出力する回路構成のものでなければならないが、後述する理由により、シフトレジスタの段数としては m 段の回路構成のものでよい。そして、m 段のシフトレジスタから出力される m 個の書き込み走査信号を基に、シフトレジスタの後段のロジック回路において、2 倍の j 個の書き込み走査信号を生成するようにすればよい（その詳細については後述する）。

【 0 1 0 5 】

また、水平駆動回路 6 0 については、1 行 3 列を単位とする単位画素 2 0 a の場合に対して列数が $2 / 3$ に減るために、それに対応して水平駆動回路 6 0 の回路規模の縮小化を図ることができる。

40

【 0 1 0 6 】

（単位画素のレイアウト）

ここで、単位画素 2 0 b の各サブピクセルの構成素子と走査線 3 1 および電源供給線 3 2 の配置関係について説明する。ここでは、保持容量 (C s) 2 4 に加えて、有機 E L 素子 2 1 の容量不足を補うための補助容量 (C s u b) 2 5 が設けられた場合を例に挙げて示している。なお、補助容量 (C s u b) 2 5 のサイズが発光色によって異なるのは次の理由による。

【 0 1 0 7 】

すなわち、有機 E L 素子 2 1 は発光色によって発光効率が異なる。そのため、有機 E L 素子 2 1 を電流駆動する駆動トランジスタ 2 2 のサイズは有機 E L 素子 2 1 の発光色によ

50

って異なる。駆動トランジスタ 22 のサイズが有機 EL 素子 21 の発光色によって異なると、移動度補正を行う際の補正時間に、有機 EL 素子 21 の発光色によって違いが生じることになる。

【0108】

移動度補正時間は、有機 EL 素子 21 が持つ容量成分 (EL 容量) によって決まる。したがって、移動度補正時間を有機 EL 素子 21 の発光色に関係なく一定にするには、駆動トランジスタ 22 のサイズに応じて有機 EL 素子 21 のサイズを変えることにより、有機 EL 素子 21 の発光色間で EL 容量に違いをもたせるようにすれば良い。しかしながら、画素の開口率などの関係から、有機 EL 素子 21 のサイズを大きくするにも限界がある。

【0109】

このため、補助容量 (Csub) 25 を用いてその一方の電極を有機 EL 素子 21 のアノード電極に、他方の電極を固定電位、例えば共通電源供給線 34 に接続し、当該補助容量 25 のサイズを有機 EL 素子 21 の発光色ごとに变えることによって EL 容量の容量不足を補いつつ、移動度補正時間を有機 EL 素子 21 の発光色に関係なく一定にするようにしているからである。

【0110】

< 参考例 >

先ず、電源供給線 32 を 1 行につき 1 本ずつ配線した場合の単位画素 20a の各サブピクセルの構成素子と走査線 31 および電源供給線 32 の配置関係について参考例として、図 11 を用いて説明する。

【0111】

図 11 に示すように、WRGB の 4 種のサブピクセル 20W, 20R, 20G, 20B のうち、例えばサブピクセル 20W と 20B が上の行に属し、サブピクセル 20R と 20G が下の行に属している。また、サブピクセル 20W と 20R が左の列に属し、サブピクセル 20B と 20G が右の列に属している。

【0112】

これらサブピクセル 20W, 20R, 20G, 20B はいずれも、上側部分が配線領域となっており、中央部から下側に保持容量 (Cs) 24 や補助容量 (Csub) 25 を含む構成素子が形成されている。

【0113】

そして、サブピクセル 20W, 20B の配線領域には、上側の行の走査線 31U と電源供給線 32U が所定の間隔 d をもって行方向 (行のサブピクセル配列方向) に沿って配線されている。同様に、サブピクセル 20R, 20G の配線領域には、下側の行の走査線 31L と電源供給線 32L が所定の間隔 d をもって行方向に沿って配線されている。

【0114】

ここで、電源供給線 32U, 32L は、駆動トランジスタ 22 に駆動電流を供給し、かつ有機 EL 素子 21 の発光 / 非発光を制御するための配線である。したがって、電源供給線 32U, 32L の配線幅 w2 は、書き込み走査信号を伝送する走査信号 31U, 31L の配線幅 w1 に比べて広がっている。

【0115】

上述したように、電源供給線 32 (32U, 32L) を 1 行につき 1 本ずつ配線する構成を採った場合は、上述したことから明らかなように、当該電源供給線 32 は画素面積にて占める割合が大きいために、画素 (サブピクセル) の高精細度が低下してしまう。

【0116】

< 第 1 例 >

図 12 は、電源供給線 32 を 2 行につき 1 本ずつ配線した場合の単位画素 20b の各サブピクセルの構成素子と走査線 31 および電源供給線 32 の配置関係の第 1 例を示すレイアウト図である。図中、図 11 と同等部分には同一符号を付して示している。

【0117】

図 12 に示すように、WRGB の 4 種のサブピクセル 20W, 20R, 20G, 20B

10

20

30

40

50

のうち、例えばサブピクセル 20W と 20B が上の行に属し、サブピクセル 20R と 20G が下の行に属している。また、サブピクセル 20W と 20R が左の列に属し、サブピクセル 20B と 20G が右の列に属している。

【0118】

また、図 12 から明らかなように、上の行に属するサブピクセル 20W, 20B と下の行に属するサブピクセル 20R, 20G とは、保持容量 (Cs) 24 や補助容量 (Csub) 25 を含む構成素子の配置について、上の行と下の行の境界線 O に関して上下対称な関係となっている。これにより、サブピクセル 20W, 20B の下端部分とサブピクセル 20R, 20G の上端部分との間に広い配線領域を確保することができる。

【0119】

そして、上側の行の走査線 31U がサブピクセル 20W, 20B の上端の配線領域に行方向に沿って配線され、下側の行の走査線 31L がサブピクセル 20R, 20G の下端の配線領域に行方向に沿って配線されている。また、上下 2 行に共通の電源供給線 32 がサブピクセル 20W, 20B の下端の配線領域およびサブピクセル 20R, 20G の上端の配線領域に配線幅 2w2 で行方向に沿って配線されている。

【0120】

このように、上の行に属するサブピクセル 20W, 20B と下の行に属するサブピクセル 20R, 20G の各構成素子が境界線 O に関して上下対称な配置関係にあり、これら上下のサブピクセルの各構成素子間の配線領域に電源供給線 32 を配線することにより、当該電源供給線 32 と上下のサブピクセルの各駆動トランジスタ 22 のドレイン電極との間の距離が近くなるために、両者間の電氣的接続が簡単になるという利点がある。

【0121】

このように、電源供給線 32 を 2 行につき 1 本ずつ、即ち同一の単位画素 20 の 4 つのサブピクセル 20W, 20R, 20G, 20B につき 1 本ずつ配線する構成を採ることにより、図 12 における上側の行の走査線 31U - 電源供給線 32U 間の間隔 d および下側の行の走査線 31L - 電源供給線 32L 間の間隔 d を確保する必要がなくなるために、その分だけ画素 (サブピクセル) の高精細度を上げることができるとともに、レイアウトの自由度を上げることができる。

【0122】

また、電源供給線 32 の配線幅 2w2 が、電源供給線 32 を 1 行につき 1 本ずつ配線する場合の配線幅 w2 の 2 倍になることにより、単色発光の場合、具体的にはサブピクセル 20R, 20G, 20B が単独で発光する場合の 1 サブピクセル当たりの配線抵抗を小さくできるために、電源供給走査回路 50 から遠いサブピクセルと近いサブピクセルとの間での伝播遅延の差を小さくすることができる。

【0123】

< 第 2 例 >

図 13 は、電源供給線 32 を 2 行につき 1 本ずつ配線した場合の単位画素 20b の各サブピクセルの構成素子と走査線 31 および電源供給線 32 の配置関係の第 2 例を示すレイアウト図である。図中、図 12 と同等部分には同一符号を付して示している。

【0124】

第 1 例では、電源供給線 32 の配線幅 2w2 を、電源供給線 32 を 1 行につき 1 本ずつ配線する場合の配線幅 w2 の 2 倍に設定した構成を採っているのに対して、第 2 例では、図 13 から明らかなように、電源供給線 32 の配線幅 w3 を配線幅 2w2 よりも狭く設定した構成を採っている。

【0125】

このように、電源供給線 32 の配線幅 w3 を配線幅 2w2 よりも狭く設定することにより、単色発光の場合の 1 サブピクセル当たりの配線抵抗が上がるものの、サブピクセル 20W, 20R, 20G, 20B 個々の素子の配置スペースを十分にとることができるために、その分だけ画素回路の構成素子数を増やすことが可能になる。また、サブピクセル 20W, 20R, 20G, 20B 個々のサイズの縮小化を図ることができるために、表示バ

10

20

30

40

50

ネル 70 の高精細化を図ることが可能になる。

【0126】

(回路動作)

続いて、本実施形態に係る有機 EL 表示装置 10B の回路動作について、図 14 のタイミング波形図を用いて説明する。

【0127】

図 14 には、1F (F はフィールド / フレーム期間) における信号線 33 の電位 (V_{ofs} / V_{sig}) の変化、上下 2 行の走査線 31U, 31L の電位 (書き込み走査信号) WSU, WSL の変化、電源供給線 32 の電位 DS の変化駆動トランジスタ 22 のゲート電位 Vg およびソース電位 Vs の変化を表している。

10

【0128】

なお、4 種のサブピクセル 20W, 20R, 20G, 20B における閾値補正準備、閾値補正、信号書き込み & 移動度補正および発光の各具体的な動作については、先述した参考例に係る有機 EL 表示装置 10A の回路動作の場合と基本的に同じである。

【0129】

非発光の状態において、時刻 t_{11} で上下 2 行の走査線 31U, 31L の電位 WSU, WSL が共に低電位側から高電位側に遷移する。時刻 t_{11} は、図 4 のタイミング波形図における時刻 t_2 に相当する。このとき、信号線 33 の電位がオフセット電圧 V_{ofs} の状態にあり、上下 2 行のサブピクセル 20W, 20R, 20G, 20B において、オフセット電圧 V_{ofs} が書き込みトランジスタ 23 によって駆動トランジスタ 22 のゲート電極に書き込まれる。

20

【0130】

次に、時刻 t_{12} で電源供給線 32 の電位 DS が低電位 V_{ini} から高電位 V_{ccp} に切り替わることで、上下 2 行のサブピクセル 20W, 20R, 20G, 20B において、閾値補正動作が開始される。時刻 t_{12} は、図 4 のタイミング波形図における時刻 t_3 に相当する。閾値補正動作は、時刻 t_{12} から走査線 31U, 31L の電位 WSU, WSL が共に高電位側から低電位側に遷移する時刻 t_{13} までの期間 (閾値補正期間) で行われる。

【0131】

次に、時刻 t_{14} で水平駆動回路 60 から信号線 33 に対して上の行についての映像信号の信号電圧 V_{sig} が供給され、次いで、時刻 t_{15} で上の行の走査線 31U の電位 WSU が再び低電位側から高電位側に遷移することにより、上の行のサブピクセル 20W, 20B において、書き込みトランジスタ 23 によって映像信号の信号電圧 V_{sig} が駆動トランジスタ 22 のゲート電極に書き込まれる。時刻 t_{14}, t_{15} は、図 4 のタイミング波形図における時刻 t_5, t_6 に相当する。

30

【0132】

次に、時刻 t_{16} で上の行の走査線 31U の電位 WSU が高電位側から低電位側に遷移するとともに、水平駆動回路 60 から信号線 33 に対して下の行についての映像信号の信号電圧 V_{sig} が供給され、次いで、時刻 t_{17} で下の行の走査線 31L の電位 WSL が再び低電位側から高電位側に遷移することにより、下の行のサブピクセル 20R, 20G において、書き込みトランジスタ 23 によって映像信号の信号電圧 V_{sig} が駆動トランジスタ 22 のゲート電極に書き込まれる。そして、時刻 t_{18} で下の行の走査線 31L の電位 WSL が高電位側から低電位側に遷移することによって発光期間に入る。

40

【0133】

上述した一連の動作説明から明らかなように、電源供給線 32 を 2 行につき 1 本ずつ配線し、当該電源供給線 32 を介して電源供給走査回路 50 から与えられ、有機 EL 素子 21 の発光期間を制御する電源電位 DS (V_{ccp} / V_{ini}) を同一の単位画素 20b の 4 つのサブピクセル 20W, 20R, 20G, 20B で共通化する場合、電源電位 DS の低電位 V_{ini} から高電位 V_{ccp} への遷移タイミングで決まる閾値補正期間が上の行のサブピクセル 20W, 20B と下の行のサブピクセル 20R, 20G で同一になる。閾値

50

補正動作については、上下2行間で同時に実行されても回路動作上何ら問題となることはない。

【0134】

一方、信号書き込み&移動度補正の動作については、閾値補正期間を含む1H期間内において、上の行のサブピクセル20W, 20Bと下の行のサブピクセル20R, 20Gで一定時間($t_{16} - t_{17}$)、例えば数 μsec の時間のずれをもって実行する。これらの動作により、上の行のサブピクセル20W, 20Bと下の行のサブピクセル20R, 20Gで発光期間に差異が生じるが、その差は数 μsec の値であり、発光輝度差としては視認されないレベルであるために、何ら問題となることはない。

【0135】

また、上の行のサブピクセル20W, 20Bと下の行のサブピクセル20R, 20Gで信号書き込み&移動度補正の動作を1H期間内に時間をずらして行うことにより、垂直走査の走査周期としては、行数がmの場合と同じ1H周期でよいことになるために、先述したように、書き込み走査信号を発生する書き込み走査回路40を構成するシフトレジスタの段数を、行数j ($j = 2m$)の半分に相当するm段にすることができる。

【0136】

そして、m段のシフトレジスタから出力されるm個の書き込み走査信号を基に、シフトレジスタの後段のロジック回路において、2倍のj個の書き込み走査信号を生成するようにすればよい。より具体的には、ロジック回路において、例えば、シフトレジスタから出力される書き込み走査信号を上行の書き込み走査信号として用いる一方、当該上行の書き込み走査信号を基に上記一定時間だけ遅れた書き込み走査信号を生成し、当該書き込み走査信号を下行の書き込み走査信号として用いるようにすればよい。

【0137】

(本実施形態の作用効果)

以上説明したように、複数行、例えば上下2行に属する互いに隣接する4つのサブピクセル20W, 20R, 20G, 20Bによって単位画素20bを構成するとともに、有機EL素子21の発光期間/非発光期間を制御する機能を駆動トランジスタ22に持たせる画素構成を採るアクティブマトリクス型有機EL表示装置10Bにおいて、同一の単位画素20bを構成する上下2行に属する4つのサブピクセル20W, 20R, 20G, 20Bに対して、1本の電源供給線32 ($32 - 1 \sim 32 - m$)を共通化することで、書き込み走査回路40のシフトレジスタおよび電源供給走査回路50としてはm段の回路構成のままでよく、書き込み走査回路40については回路規模を削減できるために、表示パネル70の狭額縁化を図ることができる。

【0138】

また、同一の単位画素20bを構成する上下2行に属する4つのサブピクセル20W, 20R, 20G, 20Bに対して、1本の電源供給線32 ($32 - 1 \sim 32 - m$)を共通化することで、サブピクセル20W, 20R, 20G, 20B個々の面積を十分にとることができるために、その分だけ画素回路の構成素子数を増やすことが可能になり、また、サブピクセル20W, 20R, 20G, 20B個々のサイズの縮小化を図ることができるために、表示パネル70の高精細化を図ることが可能になる。

【0139】

[変形例]

上記実施形態では、サブピクセル20W, 20R, 20G, 20Bの電気光学素子として、有機EL素子を用いた有機EL表示装置に適用した場合を例に挙げて説明したが、本発明はこの適用例に限られるものではなく、複数の行に属する複数のサブピクセルからなる単位画素が行列状に2次元配置されてなる平面型(フラットパネル型)の表示装置全般に対して適用可能である。

【0140】

[適用例]

以上説明した本発明による表示装置は、一例として、図15~図19に示す様々な電子

10

20

30

40

50

機器、例えば、デジタルカメラ、ノート型パーソナルコンピュータ、携帯電話等の携帯端末装置、ビデオカメラなど、電子機器に入力された映像信号、若しくは、電子機器内で生成した映像信号を、画像若しくは映像として表示するあらゆる分野の電子機器の表示装置に適用することが可能である。

【 0 1 4 1 】

このように、あらゆる分野の電子機器の表示装置として本発明による表示装置を用いることにより、先述した実施形態の説明から明らかなように、本発明による表示装置は、表示パネル 70 の狭額縁化および高精細化を図ることができるために、各種の電子機器において、機器本体の小型化に寄与できるとともに、高精細な画像表示を実現できる。

【 0 1 4 2 】

なお、本発明による表示装置は、封止された構成のモジュール形状のものをも含む。例えば、画素アレイ部 30 に透明なガラス等の対向部に貼り付けられて形成された表示モジュールが該当する。この透明な対向部には、カラーフィルタ、保護膜等、更には、上記した遮光膜が設けられてもよい。尚、表示モジュールには、外部から画素アレイ部への信号等を入出力するための回路部や F P C (フレキシブルプリントサーキット) 等が設けられていてもよい。

【 0 1 4 3 】

以下に、本発明が適用される電子機器の具体例について説明する。

【 0 1 4 4 】

図 15 は、本発明が適用されるテレビジョンセットの外観を示す斜視図である。本適用例に係るテレビジョンセットは、フロントパネル 102 やフィルターガラス 103 等から構成される映像表示画面部 101 を含み、その映像表示画面部 101 として本発明による表示装置を用いることにより作成される。

【 0 1 4 5 】

図 16 は、本発明が適用されるデジタルカメラの外観を示す斜視図であり、(A) は表側から見た斜視図、(B) は裏側から見た斜視図である。本適用例に係るデジタルカメラは、フラッシュ用の発光部 111、表示部 112、メニュースイッチ 113、シャッターボタン 114 等を含み、その表示部 112 として本発明による表示装置を用いることにより作製される。

【 0 1 4 6 】

図 17 は、本発明が適用されるノート型パーソナルコンピュータの外観を示す斜視図である。本適用例に係るノート型パーソナルコンピュータは、本体 121 に、文字等を入力するとき操作されるキーボード 122、画像を表示する表示部 123 等を含み、その表示部 123 として本発明による表示装置を用いることにより作製される。

【 0 1 4 7 】

図 18 は、本発明が適用されるビデオカメラの外観を示す斜視図である。本適用例に係るビデオカメラは、本体部 131、前方を向いた側面に被写体撮影用のレンズ 132、撮影時のスタート/ストップスイッチ 133、表示部 134 等を含み、その表示部 134 として本発明による表示装置を用いることにより作製される。

【 0 1 4 8 】

図 19 は、本発明が適用される携帯端末装置、例えば携帯電話機を示す外観図であり、(A) は開いた状態での正面図、(B) はその側面図、(C) は閉じた状態での正面図、(D) は左側面図、(E) は右側面図、(F) は上面図、(G) は下面図である。本適用例に係る携帯電話機は、上側筐体 141、下側筐体 142、連結部(ここではヒンジ部) 143、ディスプレイ 144、サブディスプレイ 145、ピクチャーライト 146、カメラ 147 等を含み、そのディスプレイ 144 やサブディスプレイ 145 として本発明による表示装置を用いることにより作製される。

【 符号の説明 】

【 0 1 4 9 】

10A, 10B ... 有機 EL 表示装置、20 ... 単位画素、20W, 20R, 20G, 20B

10

20

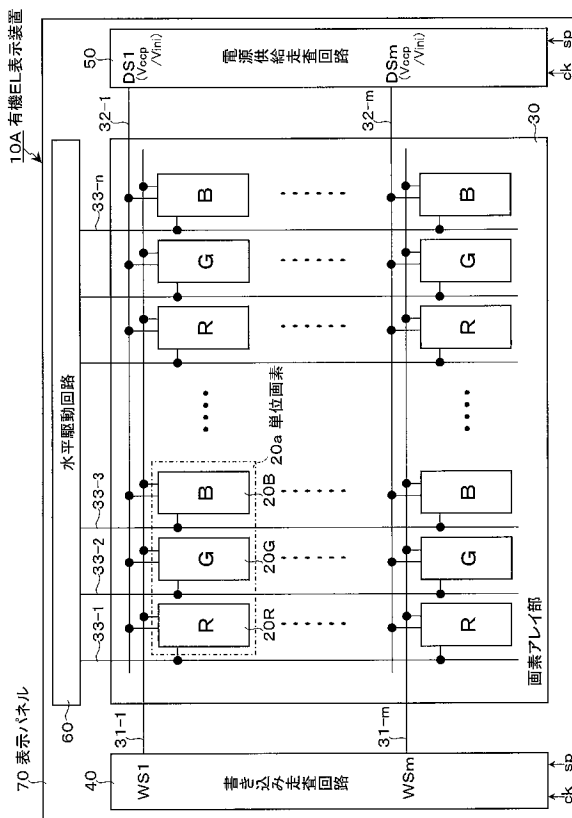
30

40

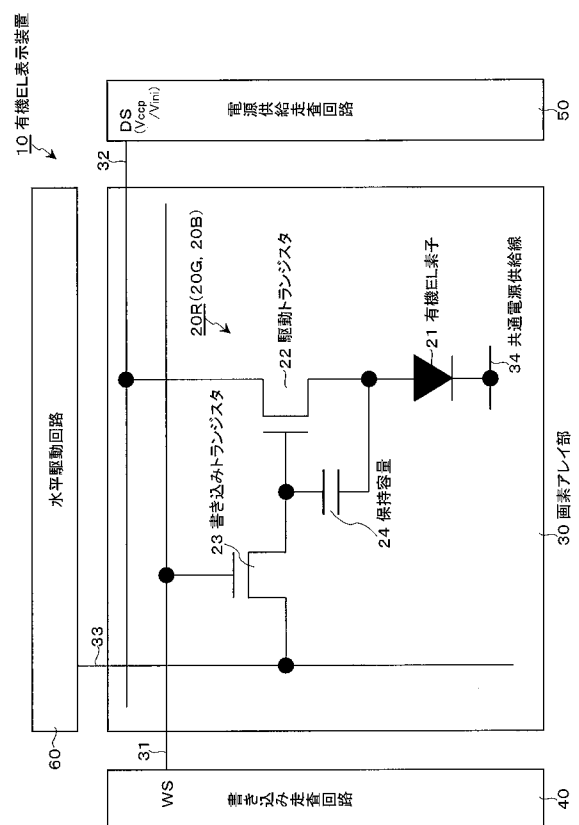
50

...サブピクセル、２１...有機ＥＬ素子、２２...駆動トランジスタ、２３...書き込みトランジスタ、２４...保持容量、２５...補助容量、３０...画素アレイ部、３１（３１－１～３１－ｊ，３１－１～３１－ｍ）...走査線、３２（３２－１～３２－ｍ）...電源供給線、３３（３３－１～３３－ｋ，３３－１～３３－ｎ）...信号線、３４...共通電源供給線、４０...書き込み走査回路、５０...電源供給走査回路、６０...水平駆動回路、７０...表示パネル

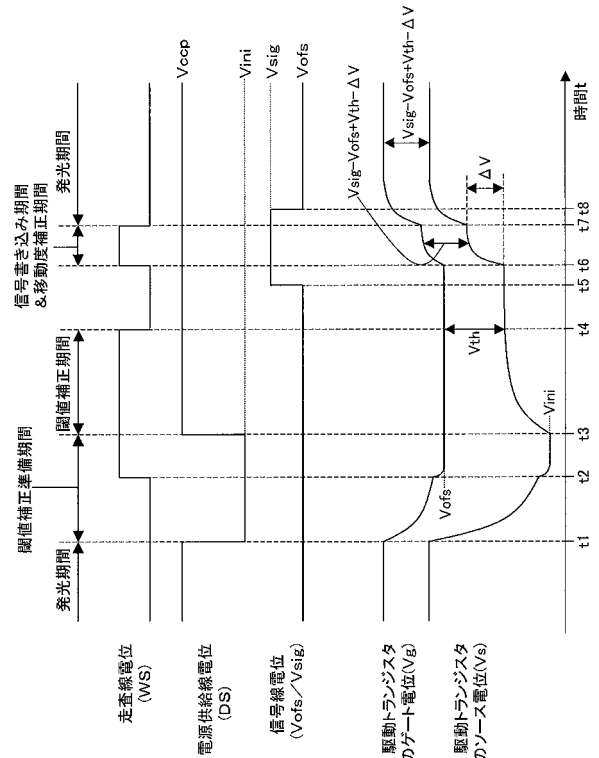
【 図 1 】



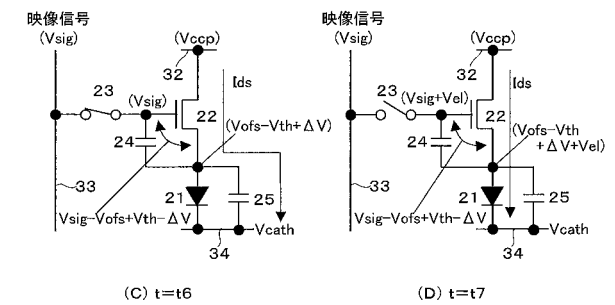
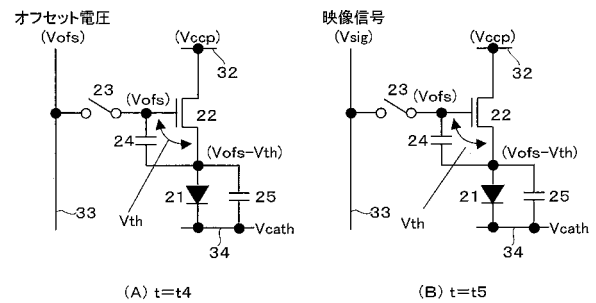
【圖 2】



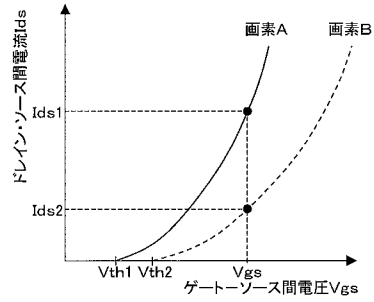
【 図 4 】



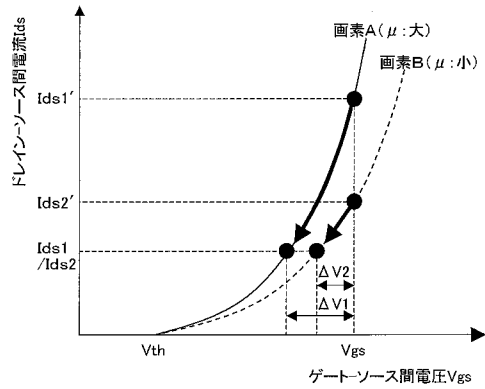
【 図 6 】



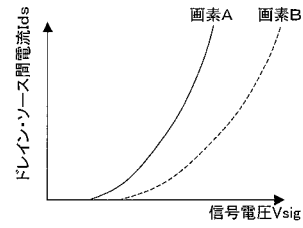
【図 7】



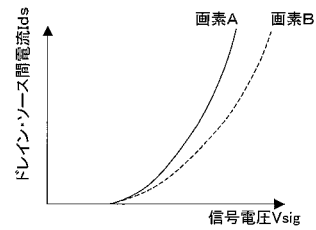
【図 8】



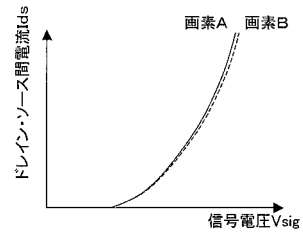
【図 9】



(A) 閾値補正: 無、移動度補正: 無

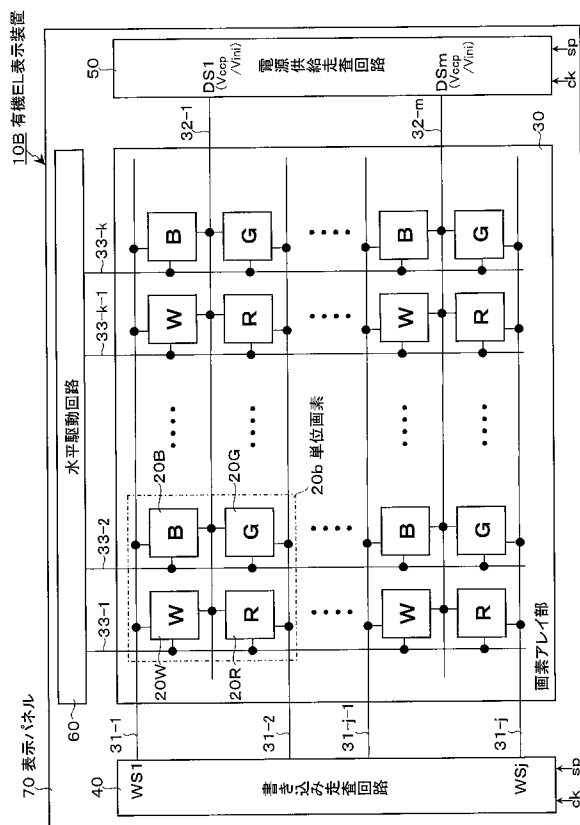


(B) 閾値補正: 有、移動度補正: 無

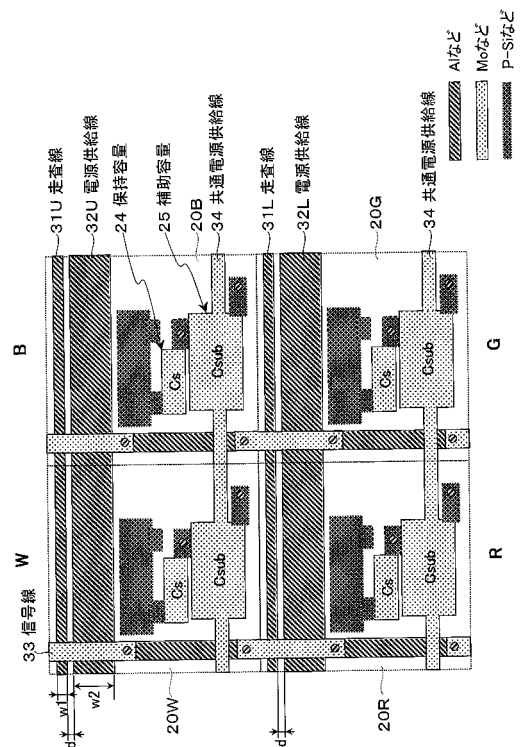


(C) 閾値補正: 有、移動度補正: 有

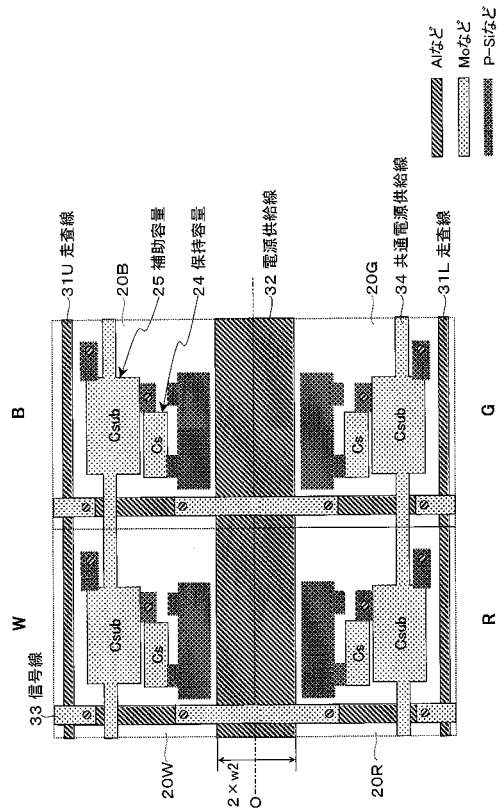
【図 10】



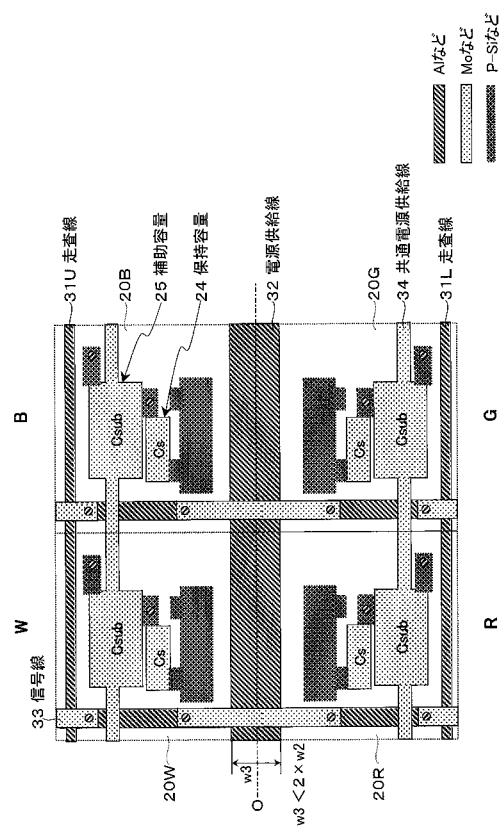
【図 11】



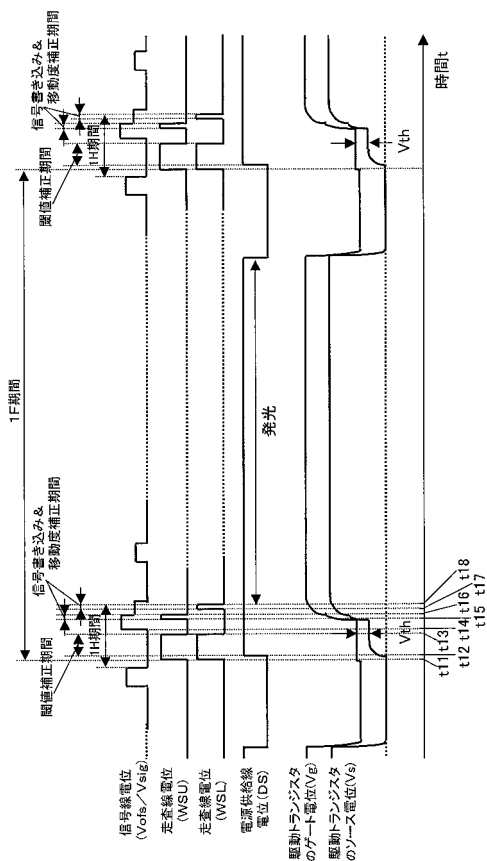
【図 1 2】



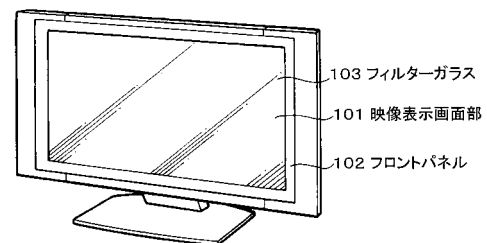
【図 1 3】



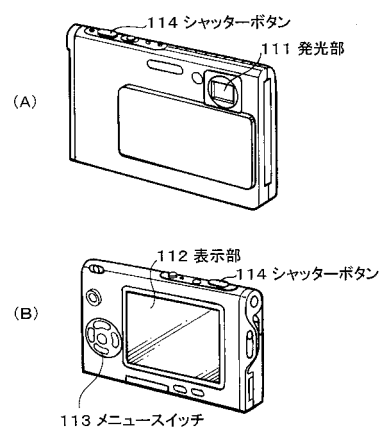
【図 1 4】



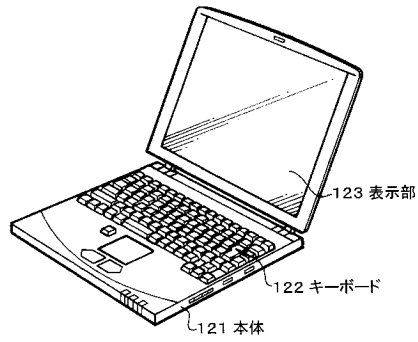
【図 1 5】



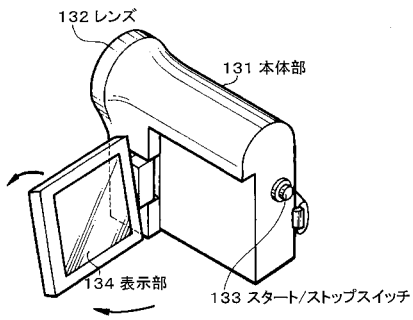
【図 1 6】



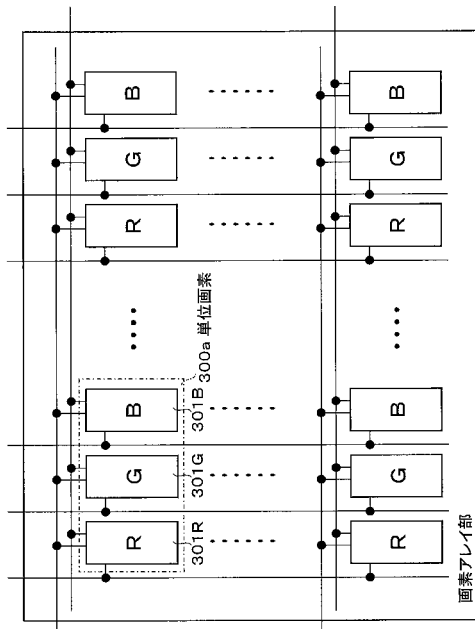
【図 17】



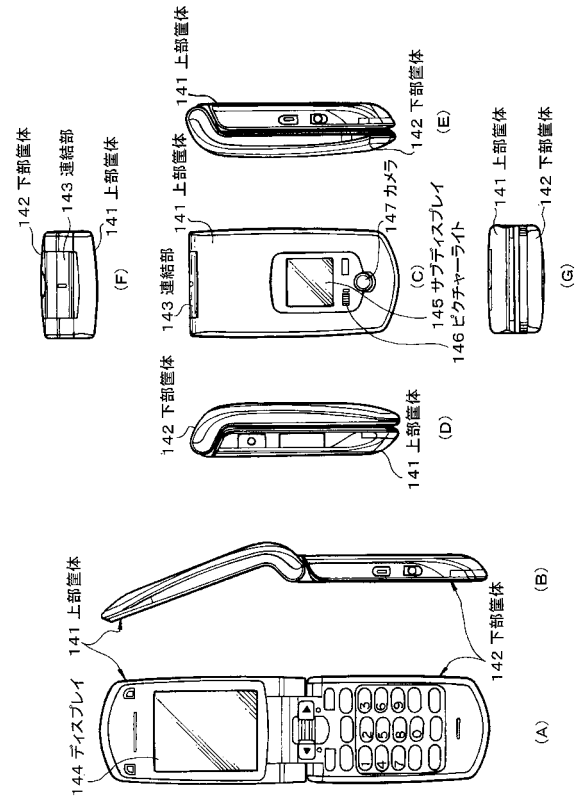
【図 18】



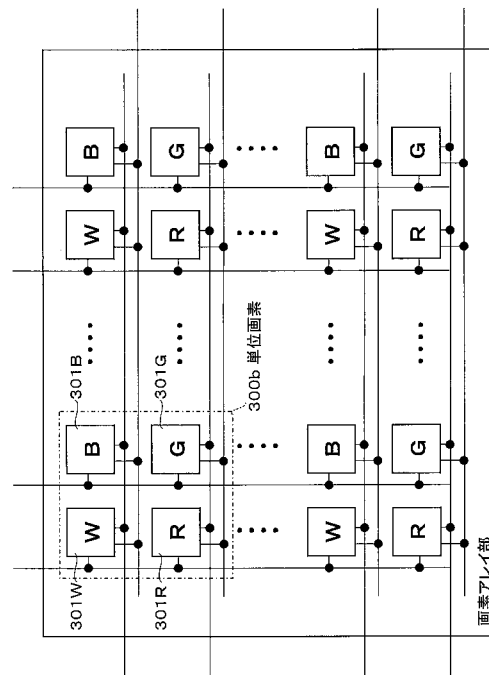
【図 20】



【図 19】



【図 21】



【手続補正書】

【提出日】平成21年11月16日(2009.11.16)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置および電子機器に関し、特に電気光学素子を含む画素が行列状（マトリクス状）に配置されてなる平面型（フラットパネル型）の表示装置および当該表示装置を有する電子機器に関する。

【背景技術】

【0002】

近年、画像表示を行う表示装置の分野では、発光素子を含む画素（画素回路）が行列状に配置されてなる平面型の表示装置が急速に普及している。平面型の表示装置としては、画素の発光素子として、デバイスに流れる電流値に応じて発光輝度が変化するいわゆる電流駆動型の電気光学素子、例えば有機薄膜に電界をかけると発光する現象を利用した有機 E L (Electro Luminescence) 素子を用いた有機 E L 表示装置が開発され、商品化が進められている。

【0003】

有機 E L 表示装置は次のような特長を持っている。すなわち、有機 E L 素子が 10 V 以下の印加電圧で駆動できるために低消費電力であり、また自発光素子であることから、液晶セルを含む画素ごとに当該液晶セルにて光源（バックライト）からの光強度を制御することによって画像を表示する液晶表示装置に比べて、画像の視認性が高く、しかも液晶表示装置には必須なバックライト等の照明部材を必要としないために軽量化および薄型化が容易である。さらに、有機 E L 素子の応答速度が数 μs 程度と非常に高速であるために動画表示時の残像が発生しない。

【0004】

有機 E L 表示装置では、液晶表示装置と同様、その駆動方式として単純（パッシブ）マトリクス方式とアクティブマトリクス方式を採ることができる。ただし、単純マトリクス方式の表示装置は、構造が簡単であるものの、電気光学素子の発光期間が走査線（即ち、画素数）の増加によって減少するために、大型でかつ高精細な表示装置の実現が難しいなどの問題がある。

【0005】

そのため、近年、電気光学素子に流れる電流を、当該電気光学素子と同じ画素回路内に設けた能動素子、例えば絶縁ゲート型電界効果トランジスタ（一般には、T F T (Thin Film Transistor; 薄膜トランジスタ)）によって制御するアクティブマトリクス方式の表示装置の開発が盛んに行われている。アクティブマトリクス方式の表示装置は、電気光学素子が 1 フレームの期間に亘って発光を持続するために、大型でかつ高精細な表示装置の実現が容易である。

【0006】

ところで、一般的に、有機 E L 素子の I - V 特性（電流 - 電圧特性）は、時間が経過すると劣化（いわゆる、経時劣化）することが知られている。有機 E L 素子を電流駆動するトランジスタ（以下、「駆動トランジスタ」と記述する）として N チャネル型の T F T を用いた画素回路では、駆動トランジスタのソース側に有機 E L 素子が接続されることになるために、有機 E L 素子の I - V 特性が経時劣化すると、駆動トランジスタのゲート - ソース間電圧 V_{gs} が変化し、その結果、有機 E L 素子の発光輝度も変化する。

【0007】

このことについてより具体的に説明する。駆動トランジスタのソース電位は、当該駆動トランジスタと有機EL素子の動作点で決まる。そして、有機EL素子のI-V特性が劣化すると、駆動トランジスタと有機EL素子の動作点が変わってしまうために、駆動トランジスタのゲートに同じ電圧を印加したとしても駆動トランジスタのソース電位が変化する。これにより、駆動トランジスタのソース-ゲート間電圧 V_{gs} が変化するために、当該駆動トランジスタに流れる電流値が変化する。その結果、有機EL素子に流れる電流値も変化するために、有機EL素子の発光輝度が変化するようになる。

【0008】

また、ポリシリコンTFTを用いた画素回路では、有機EL素子のI-V特性の経時劣化に加えて、駆動トランジスタの閾値電圧 V_{th} や、駆動トランジスタのチャネルを構成する半導体薄膜の移動度（以下、「駆動トランジスタの移動度」と記述する） μ が経時的に変化したり、製造プロセスのばらつきによって閾値電圧 V_{th} や移動度 μ が画素ごとに異なったりする（個々のトランジスタ特性にばらつきがある）。

【0009】

駆動トランジスタの閾値電圧 V_{th} や移動度 μ が画素ごとに異なると、画素ごとに駆動トランジスタに流れる電流値にばらつきが生じるために、駆動トランジスタのゲートに画素間で同じ電圧を印加しても、有機EL素子の発光輝度に画素間でばらつきが生じ、その結果、画面の一様性（ユニフォームティ）が損なわれる。

【0010】

そこで、有機EL素子のI-V特性が経時劣化したり、駆動トランジスタの閾値電圧 V_{th} や移動度 μ が経時変化したりしても、それらの影響を受けることなく、有機EL素子の発光輝度を一定に保つようにするために、有機EL素子の特性変動に対する補償機能、さらには駆動トランジスタの閾値電圧 V_{th} の変動に対する補正（以下、「閾値補正」と記述する）や、駆動トランジスタの移動度 μ の変動に対する補正（以下、「移動度補正」と記述する）の各補正機能を画素回路の各々に持たせる構成を採っている（例えば、特許文献1参照）。

【先行技術文献】

【特許文献】

【0011】

【特許文献1】特開2006-215213号公報

【発明の概要】

【発明が解決しようとする課題】

【0012】

特許文献1記載の従来技術では、画素回路の各々に、有機EL素子の特性変動に対する補償機能および駆動トランジスタの閾値電圧 V_{th} や移動度 μ の変動に対する補正機能を持たせることで、有機EL素子のI-V特性が経時劣化したり、駆動トランジスタの閾値電圧 V_{th} や移動度 μ が経時変化したりしたとしても、それらの影響を受けることなく、有機EL素子の発光輝度を一定に保つことができるが、その反面、画素回路を構成する素子数が多く、画素サイズの微細化の妨げとなる。

【0013】

これに対して、画素回路を構成する素子数や配線数の削減を図るために、例えば、画素回路の駆動トランジスタに供給する電源電位を切り替え可能な構成とし、当該電源電位の切り替えによって有機EL素子の発光期間/非発光期間を制御する機能を駆動トランジスタに持たせ、発光/非発光を制御する専用のトランジスタを省略する手法を採ることが考えられる。

【0014】

かかる手法を採ることにより、映像信号をサンプリングして画素内に書き込む書き込みトランジスタと、この書き込みトランジスタによって書き込まれた映像信号に基づいて有機EL素子を駆動する駆動トランジスタの必要最小限の2つのトランジスタ（容量素子を除く）によって画素回路を構成できる（その詳細については後述する）。

【 0 0 1 5 】

ところで、カラー方式の表示装置において、単位画素（一画素）3 0 0 a は、図 2 0 に示すように、同一の行に属する隣り合う R（赤色）G（緑色）B（青色）の三原色のサブピクセル 3 0 1 R，3 0 1 G，3 0 1 B によって構成されているのが一般的である。

【 0 0 1 6 】

これに対して、高輝度化や低消費電力化などを図るために、図 2 1 に示すように、R G B のサブピクセル 3 0 1 R，3 0 1 G，3 0 1 B に加えて使用頻度の高い白色（W）のサブピクセル 3 0 1 W を用いて、W R G B の 4 種のサブピクセル 3 0 1 W，3 0 1 R，3 0 1 G，2 0 1 B で単位画素 3 0 0 b を構成する場合もある。

【 0 0 1 7 】

このように、単位画素 3 0 0 b を 4 種のサブピクセル 3 0 1 W，3 0 1 R，3 0 1 G，3 0 1 B で構成する場合、一般的には、図 B に示すように、正方形のサブピクセル 3 0 1 W，3 0 1 R，3 0 1 G，3 0 1 B を複数行、例えば 2 行に亘って上下左右に均等にレイアウトすることになる。この場合、単位画素当たりの信号線の本数を、R G B の場合の 3 本から 2 本へと削減することができる。

【 0 0 1 8 】

しかしながら、単位画素 3 0 0 b が 2 行を単位としていることから、有機 E L 素子の発光期間 / 非発光期間を制御する機能を駆動トランジスタに持たせる画素構成を採る場合、駆動トランジスタに電源電位を供給する電源供給線として R G B の場合の 2 倍の本数が必要になる。

【 0 0 1 9 】

電源供給線の本数が 2 倍になると、当該電源供給線は画素面積にて占める割合が大きいために、画素の高精細度が低下してしまう。また、電源供給線の本数が 2 倍になると、当該電源供給線を駆動する電源供給走査回路の段数も 2 倍になるために、当該電源供給走査回路の回路規模が増大し、表示パネル上のいわゆる額縁と称される画素アレイ部の周辺部の狭額縁化が困難になる。

【 0 0 2 0 】

そこで、本発明は、複数行に属する隣接する複数のサブピクセルによって単位画素を構成するとともに、発光期間 / 非発光期間を制御する機能を駆動トランジスタに持たせる画素構成を採る場合において、表示パネルの高精細化および狭額縁化を可能にした表示装置および当該表示装置を有する電子機器を提供することを目的とする。

【課題を解決するための手段】

【 0 0 2 1 】

上記目的を達成するために、本発明は、電気光学素子と、映像信号を書き込む書き込みトランジスタと、前記書き込みトランジスタによって書き込まれた前記映像信号を保持する保持容量と、前記保持容量に保持された前記映像信号に基づいて前記電気光学素子を駆動する駆動トランジスタとを含むサブピクセルが行列状に配置され、複数行に属する隣接する複数の前記サブピクセルによって単位画素が構成された画素アレイ部と、前記駆動トランジスタに対して電位が異なる電源電位を選択的に供給する電源供給線とを備えた表示装置において、前記電源供給線を前記複数行ごとに、即ち単位画素ごとに 1 本ずつ配線する構成を採っている。

【 0 0 2 2 】

上記構成の表示装置および当該表示装置を用いた電子機器において、同一の単位画素を構成する複数行に属する複数のサブピクセルに対して、1 本の電源供給線を共通化することで、複数行を例えば 2 行とした場合、即ち 2 行を単位として単位画素を構成した場合に電源供給線の本数が 2 倍にふやさなければならないところを増やさなくて済み、電源供給線を駆動する電源供給走査回路の回路構成もそのまま済むために、表示パネルの狭額縁化が可能になる。また、サブピクセル個々のサイズの縮小化を図ることができるために、表示パネルの高精細化を図ることが可能になる。

【発明の効果】

【 0 0 2 3 】

本発明によれば、複数行に属する隣接する複数のサブピクセルによって単位画素を構成するとともに、発光期間 / 非発光期間を制御する機能を駆動トランジスタに持たせる画素構成を採る場合において、電源供給線を前記複数行ごとに（単位画素ごとに）1本ずつ配線することにより、表示パネルの高精細化および狭額縁化が可能になる。

【図面の簡単な説明】

【 0 0 2 4 】

【図 1】図 1 は、本発明の参考例に係る有機 EL 表示装置の構成の概略を示すシステム構成図である。

【図 2】図 2 は、画素（画素回路）の回路構成の一例を示す回路図である。

【図 3】図 3 は、画素の断面構造の一例を示す断面図である。

【図 4】図 4 は、本発明の参考例に係る有機 EL 表示装置の動作説明に供するタイミング波形図である。

【図 5】図 5 は、本発明の参考例に係る有機 EL 表示装置の回路動作の説明図（その 1）である。

【図 6】図 6 は、本発明の参考例に係る有機 EL 表示装置の回路動作の説明図（その 2）である。

【図 7】図 7 は、駆動トランジスタの閾値電圧 V_{th} のばらつきに起因する課題の説明に供する特性図である。

【図 8】図 8 は、駆動トランジスタの移動度 μ のばらつきに起因する課題の説明に供する特性図である。

【図 9】図 9 は、閾値補正、移動度補正の有無による映像信号の信号電圧 V_{sig} と駆動トランジスタのドレイン・ソース間電流 I_{ds} との関係の説明に供する特性図である。

【図 10】図 10 は、本発明の一実施形態に係る有機 EL 表示装置の構成の概略を示すシステム構成図である。

【図 11】図 11 は、電源供給線を 1 行につき 1 本ずつ配線した場合の単位画素の各サブピクセルの構成素子と走査線および電源供給線の配置関係を示すレイアウト図である。

【図 12】図 12 は、電源供給線を 2 行につき 1 本ずつ配線した場合の単位画素の各サブピクセルの構成素子と走査線および電源供給線の配置関係の第 1 例を示すレイアウト図である。

【図 13】図 13 は、電源供給線を 2 行につき 1 本ずつ配線した場合の単位画素の各サブピクセルの構成素子と走査線および電源供給線の配置関係の第 2 例を示すレイアウト図である。

【図 14】図 14 は、本実施形態に係る有機 EL 表示装置の動作説明に供するタイミング波形図である。

【図 15】図 15 は、本発明が適用されるテレビジョンセットの外観を示す斜視図である。

【図 16】図 16 は、本発明が適用されるデジタルカメラの外観を示す斜視図であり、（A）は表側から見た斜視図、（B）は裏側から見た斜視図である。

【図 17】図 17 は、本発明が適用されるノート型パーソナルコンピュータの外観を示す斜視図である。

【図 18】図 18 は、本発明が適用されるビデオカメラの外観を示す斜視図である。

【図 19】図 19 は、本発明が適用される携帯電話機を示す外観図であり、（A）は開いた状態での正面図、（B）はその側面図、（C）は閉じた状態での正面図、（D）は左側面図、（E）は右側面図、（F）は上面図、（G）は下面図である。

【図 20】図 20 は、同一の行に属する隣り合う RGB の三原色のサブピクセルによって構成された単位画素を有するカラー表示装置を示すシステム構成図である。

【図 21】図 21 は、上下 2 行に属する隣接する WRGB の 4 種のサブピクセルによって構成された単位画素を有するカラー表示装置を示すシステム構成図である。

【発明を実施するための形態】

【 0 0 2 5 】

以下、本発明の実施の形態について図面を参照して詳細に説明する。

【 0 0 2 6 】

[参考例に係る有機 E L 表示装置]

先ず、本発明の理解を容易にするために、本発明の前提となるアクティブマトリクス型表示装置について参考例として説明する。この参考例に係るアクティブマトリクス型表示装置は、本願出願人によって特願 2 0 0 6 - 1 4 1 8 3 6 号明細書にて提案された表示装置である。

【 0 0 2 7 】

図 1 は、参考例に係るアクティブマトリクス型表示装置の構成の概略を示すシステム構成図である。ここでは、一例として、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子、例えば有機 E L 素子（有機電界発光素子）をサブピクセル（サブ画素）の発光素子として用いたアクティブマトリクス型有機 E L 表示装置の場合を例に挙げて説明するものとする。

【 0 0 2 8 】

図 1 に示すように、参考例に係る有機 E L 表示装置 1 0 A は、同一の行に属する隣り合う R G B のサブピクセル 2 0 R , 2 0 G , 2 0 B からなる単位画素 2 0 a が行列状（マトリクス状）に 2 次元配置されてなる画素アレイ部 3 0 と、当該画素アレイ部 3 0 の周辺部（額縁）に配置され、各単位画素（1 ピクセル）2 0 a を駆動する駆動部とを有するシステム構成となっている。単位画素 2 0 a を駆動する駆動部としては、例えば、書き込み走査回路 4 0 、電源供給走査回路 5 0 および水平駆動回路 6 0 が設けられている。

【 0 0 2 9 】

画素アレイ部 3 0 には、m 行 n 列のサブピクセル配列に対して、行ごとに走査線 3 1 - 1 ~ 3 1 - m と電源供給線 3 2 - 1 ~ 3 2 - m とが配線され、列ごとに信号線 3 3 - 1 ~ 3 3 - n が配線されている。

【 0 0 3 0 】

画素アレイ部 3 0 は、通常、ガラス基板などの透明絶縁基板上に形成され、平面型（フラット型）のパネル構造となっている。画素アレイ部 3 0 の各サブピクセル 2 0 R , 2 0 G , 2 0 B は、アモルファスシリコン T F T (Thin Film Transistor; 薄膜トランジスタ) または低温ポリシリコン T F T を用いて形成することができる。低温ポリシリコン T F T を用いる場合には、書き込み走査回路 4 0 、電源供給走査回路 5 0 および水平駆動回路 6 0 についても、画素アレイ部 3 0 を形成する表示パネル（基板）7 0 上に実装することができる。

【 0 0 3 1 】

書き込み走査回路 4 0 は、クロックパルス c k に同期してスタートパルス s p を順にシフト（転送）するシフトレジスタ等によって構成され、画素アレイ部 3 0 の各サブピクセル 2 0 R , 2 0 G , 2 0 B への映像信号の書き込みに際して、走査線 3 1 - 1 ~ 3 1 - m に順次書き込み走査信号 W S 1 ~ W S m を供給することによって画素アレイ部 3 0 の各サブピクセル 2 0 R , 2 0 G , 2 0 B を行単位で順番に走査（線順次走査）する。

【 0 0 3 2 】

電源供給走査回路 5 0 は、クロックパルス c k に同期してスタートパルス s p を順にシフトするシフトレジスタ等によって構成され、書き込み走査回路 4 0 による線順次走査に同期して、第 1 電位 V_{ccp} と当該第 1 電位 V_{ccp} よりも低い第 2 電位 V_{ini} で切り替わる電源供給線電位 D S 1 ~ D S m を電源供給線 3 2 - 1 ~ 3 2 - m に供給することにより、サブピクセル 2 0 R , 2 0 G , 2 0 B の発光 / 非発光の制御を行なう。

【 0 0 3 3 】

すなわち、電源供給線 3 2 - 1 ~ 3 2 - m の電位 D S 1 ~ D S m は、サブピクセル 2 0 R , 2 0 G , 2 0 B の発光 / 非発光の制御を行なう発光制御信号としての機能を持っている。また、電源供給走査回路 5 0 は、サブピクセル 2 0 R , 2 0 G , 2 0 B の発光駆動の制御を行なう発光駆動走査回路としての機能を持っている。

【 0 0 3 4 】

水平駆動回路 6 0 は、信号供給源（図示せず）から供給される輝度情報に応じた映像信号の信号電圧（以下、単に「信号電圧」と記述する場合もある） V_{sig} とオフセット電圧 V_{ofs} のいずれか一方を適宜選択し、信号線 3 3 - 1 ~ 3 3 - n を介して画素アレイ部 3 0 の各サブピクセル 2 0 R , 2 0 G , 2 0 B に対して例えば行単位で書き込む。すなわち、水平駆動回路 6 0 は、映像信号の信号電圧 V_{sig} を行（ライン）単位で書き込む線順次書き込みの駆動形態を採る信号供給部である。

【 0 0 3 5 】

ここで、オフセット電圧 V_{ofs} は、映像信号の信号電圧 V_{sig} の基準となる基準電圧（例えば、黒レベルに相当する電圧）である。また、第 2 電位 V_{ini} は、オフセット電圧 V_{ofs} よりも低い電位、例えば、駆動トランジスタ 2 2 の閾値電圧を V_{th} とするとき $(V_{ofs} - V_{th})$ よりも低い電位、好ましくは $(V_{ofs} - V_{th})$ よりも十分に低い電位に設定される。

【 0 0 3 6 】

（サブピクセルの画素回路）

図 2 は、参考例に係る有機 E L 表示装置 1 0 A におけるサブピクセル 2 0 R , 2 0 G , 2 0 B の画素回路の具体的な構成例を示す回路図である。

【 0 0 3 7 】

図 2 に示すように、サブピクセル 2 0 R , 2 0 G , 2 0 B は、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子、例えば有機 E L 素子 2 1 を発光素子として有し、当該有機 E L 素子 2 1 に加えて、駆動トランジスタ 2 2 、書き込みトランジスタ 2 3 および保持容量 2 4 を有する画素構成となっている。

【 0 0 3 8 】

ここで、駆動トランジスタ 2 2 および書き込みトランジスタ 2 3 として N チャネル型の T F T を用いている。ただし、ここでの駆動トランジスタ 2 2 および書き込みトランジスタ 2 3 の導電型の組み合わせは一例に過ぎず、これらの組み合わせに限られるものではない。

【 0 0 3 9 】

有機 E L 素子 2 1 は、全てのサブピクセル 2 0 R , 2 0 G , 2 0 B に対して共通に配線された共通電源供給線 3 4 にカソード電極が接続されている。駆動トランジスタ 2 2 は、ソース電極が有機 E L 素子 2 1 のアノード電極に接続され、ドレイン電極が電源供給線 3 2 (3 2 - 1 ~ 3 2 - m) に接続されている。

【 0 0 4 0 】

書き込みトランジスタ 2 3 は、ゲート電極が走査線 3 1 (3 1 - 1 ~ 3 1 - m) に接続され、一方の電極（ソース電極 / ドレイン電極）が信号線 3 3 (3 3 - 1 ~ 3 3 - n) に接続され、他方の電極（ドレイン電極 / ソース電極）が駆動トランジスタ 2 2 のゲート電極に接続されている。

【 0 0 4 1 】

保持容量 2 4 は、一方の電極が駆動トランジスタ 2 2 のゲート電極に接続され、他方の電極が駆動トランジスタ 2 2 のソース電極（有機 E L 素子 2 1 のアノード電極）に接続されている。なお、有機 E L 素子 2 1 のアノード電極と固定電位との間に補助容量を接続して有機 E L 素子 2 1 の容量不足分を補う構成を採る場合もある。

【 0 0 4 2 】

上記構成のサブピクセル 2 0 R , 2 0 G , 2 0 B において、書き込みトランジスタ 2 3 は、書き込み走査回路 4 0 から走査線 3 1 を通してゲート電極に印加される書き込み走査信号 W S に応答して導通状態となることにより、信号線 3 3 を通して水平駆動回路 6 0 から供給される輝度情報に応じた映像信号の信号電圧 V_{sig} またはオフセット電圧 V_{ofs} をサンプリングしてサブピクセル 2 0 R , 2 0 G , 2 0 B 内に書き込む。

【 0 0 4 3 】

この書き込まれた信号電圧 V_{sig} またはオフセット電圧 V_{ofs} は、駆動トランジスタ 2 2

のゲート電極に印加されるとともに保持容量 24 に保持される。駆動トランジスタ 22 は、電源供給線 32 (32 - 1 ~ 32 - m) の電位 D_S が第 1 電位 V_{ccp} にあるときに、電源供給線 32 から電流の供給を受けて、保持容量 24 に保持された信号電圧 V_{sig} の電圧値に応じた電流値の駆動電流を有機 EL 素子 21 に供給し、当該有機 EL 素子 21 を電流駆動することによって発光させる。

【0044】

(サブピクセルの構造)

図 3 は、サブピクセル 20R, 20G, 20B の断面構造の一例を示す断面図である。図 3 に示すように、サブピクセル 20R, 20G, 20B は、駆動トランジスタ 22、書き込みトランジスタ 23 等の画素回路が形成されたガラス基板 201 上に絶縁膜 202、絶縁平坦化膜 203 およびウインド絶縁膜 204 が順に形成され、当該ウインド絶縁膜 204 の凹部 204A に有機 EL 素子 21 が設けられた構成となっている。

【0045】

有機 EL 素子 21 は、上記ウインド絶縁膜 204 の凹部 204A の底部に形成された金属等からなるアノード電極 205 と、当該アノード電極 205 上に形成された有機層 (電子輸送層、発光層、ホール輸送層/ホール注入層) 206 と、当該有機層 206 上に全画素共通に形成された透明導電膜等からなるカソード電極 207 とから構成されている。

【0046】

この有機 EL 素子 21 において、有機層 206 は、アノード電極 205 上にホール輸送層/ホール注入層 2061、発光層 2062、電子輸送層 2063 および電子注入層 (図示せず) が順次堆積されることによって形成される。そして、図 2 の駆動トランジスタ 22 による電流駆動の下に、駆動トランジスタ 22 からアノード電極 205 を通して有機層 206 に電流が流れることで、当該有機層 206 内の発光層 2062 において電子と正孔が再結合する際に発光するようになっている。

【0047】

図 3 に示すように、画素回路が形成されたガラス基板 201 上に、絶縁膜 202、絶縁平坦化膜 203 およびウインド絶縁膜 204 を介して有機 EL 素子 21 がサブピクセル単位で形成された後は、パッシベーション膜 208 を介して封止基板 209 が接着剤 210 によって接合され、当該封止基板 209 によって有機 EL 素子 21 が封止されることにより、表示パネル 70 が形成される。

【0048】

(参考例に係る有機 EL 表示装置の回路動作)

次に、参考例に係る有機 EL 表示装置 10A の基本的な回路動作について、図 4 のタイミング波形図を基に、図 5 および図 6 の動作説明図を用いて説明する。なお、図 5 および図 6 の動作説明図では、図面の簡略化のために、書き込みトランジスタ 23 をスイッチのシンボルで図示している。有機 EL 素子 21 の容量成分 (EL 容量 25) についても図示している。

【0049】

図 4 のタイミング波形図においては、1H (H は水平期間) における走査線 31 (31 - 1 ~ 31 - m) の電位 (書き込み走査信号) W_S の変化、電源供給線 32 (32 - 1 ~ 32 - m) の電位 D_S の変化、信号線 33 (33 - 1 ~ 33 - n) の電位 (V_{ofs}/V_{sig}) の変化、駆動トランジスタ 22 のゲート電位 V_g およびソース電位 V_s の変化を表している。

【0050】

< 発光期間 >

図 4 のタイミングチャートにおいて、時刻 t_1 以前は有機 EL 素子 21 が発光状態にある (発光期間)。この発光期間では、電源供給線 32 の電位 D_S が第 1 電位 V_{ccp} にあり、また、書き込みトランジスタ 23 が非導通状態にある。このとき、駆動トランジスタ 22 は飽和領域で動作するように設定されているために、図 5 (A) に示すように、電源供給線 32 から駆動トランジスタ 22 を通して当該駆動トランジスタ 22 のゲート - ソース

間電圧 V_{gs} に応じた駆動電流（ドレイン - ソース間電流） I_{ds} が有機 EL 素子 2 1 に供給される。よって、有機 EL 素子 2 1 が駆動電流 I_{ds} の電流値に応じた輝度で発光する。

【0051】

< 閾値補正準備期間 >

そして、時刻 t_1 になると、線順次走査の新しいフィールドに入り、図 5 (B) に示すように、電源供給線 3 2 の電位 DS が第 1 電位（以下、「高電位」と記述する） V_{ccp} から、信号線 3 3 のオフセット電圧（ $V_{ofs} - V_{th}$ ）よりも十分に低い第 2 電位（以下、「低電位」と記述する） V_{ini} に切り替わる。

【0052】

ここで、有機 EL 素子 2 1 の閾値電圧を V_{el} 、共通電源供給線 3 4 の電位を V_{cath} とするとき、低電位 V_{ini} を $V_{ini} < (V_{el} + V_{cath})$ とすると、駆動トランジスタ 2 2 のソース電位 V_s が低電位 V_{ini} にほぼ等しくなるために、有機 EL 素子 2 1 は逆バイアス状態となって消光する。

【0053】

次に、時刻 t_2 で走査線 3 1 の電位 WS が低電位側から高電位側に遷移することで、図 5 (C) に示すように、書き込みトランジスタ 2 3 が導通状態となる。このとき、水平駆動回路 6 0 から信号線 3 3 に対してオフセット電圧 V_{ofs} が供給されているために、駆動トランジスタ 2 2 のゲート電位 V_g がオフセット電圧 V_{ofs} になる。また、駆動トランジスタ 2 2 のソース電位 V_s は、オフセット電圧 V_{ofs} よりも十分に低い電位 V_{ini} にある。

【0054】

このとき、駆動トランジスタ 2 2 のゲート - ソース間電圧 V_{gs} は $(V_{ofs} - V_{ini})$ となる。ここで、 $(V_{ofs} - V_{ini})$ が駆動トランジスタ 2 2 の閾値電圧 V_{th} よりも大きくないと、後述する閾値補正動作を行うことができないために、 $(V_{ofs} - V_{ini}) > V_{th}$ なる電位関係に設定する必要がある。このように、駆動トランジスタ 2 2 のゲート電位 V_g をオフセット電圧 V_{ofs} に、ソース電位 V_s を低電位 V_{ini} にそれぞれ固定して（確定させて）初期化する動作が閾値補正準備の動作である。

【0055】

< 閾値補正期間 >

次に、時刻 t_3 で、図 5 (D) に示すように、電源供給線 3 2 の電位 DS が低電位 V_{ini} から高電位 V_{ccp} に切り替わると、駆動トランジスタ 2 2 のソース電位 V_s が上昇を開始する。やがて、駆動トランジスタ 2 2 のゲート - ソース間電圧 V_{gs} が当該駆動トランジスタ 2 2 の閾値電圧 V_{th} に収束し、当該閾値電圧 V_{th} に相当する電圧が保持容量 2 4 に保持される。

【0056】

ここでは、便宜上、駆動トランジスタ 2 2 の閾値電圧 V_{th} に収束したゲート - ソース間電圧 V_{gs} を検出して当該閾値電圧 V_{th} に相当する電圧を保持容量 2 4 に保持する期間を閾値補正期間と呼んでいる。なお、この閾値補正期間において、電流が専ら保持容量 2 4 側に流れ、有機 EL 素子 2 1 側には流れないようにするために、有機 EL 素子 2 1 がカットオフ状態となるように共通電源供給線 3 4 の電位 V_{cath} を設定しておくこととする。

【0057】

次に、時刻 t_4 で走査線 3 1 の電位 WS が低電位側に遷移することで、図 6 (A) に示すように、書き込みトランジスタ 2 3 が非導通状態となる。このとき、駆動トランジスタ 2 2 のゲート電極がフローティング状態になるが、ゲート - ソース間電圧 V_{gs} が駆動トランジスタ 2 2 の閾値電圧 V_{th} に等しいために、当該駆動トランジスタ 2 2 はカットオフ状態にある。したがって、駆動トランジスタ 2 2 にドレイン - ソース間電流 I_{ds} は流れない。

【0058】

< 書き込み期間 / 移動度補正期間 >

次に、時刻 t_5 で、図 6 (B) に示すように、信号線 3 3 の電位がオフセット電圧 V_{ofs} から映像信号の信号電圧 V_{sig} に切り替わる。続いて、時刻 t_6 で、走査線 3 1 の電位 WS

Sが高電位側に遷移することで、図6(C)に示すように、書き込みトランジスタ23が導通状態になって映像信号の信号電圧 V_{sig} をサンプリングして書き込む。

【0059】

この書き込みトランジスタ23による信号電圧 V_{sig} の書き込みにより、駆動トランジスタ22のゲート電位 V_g が信号電圧 V_{sig} となる。そして、映像信号の信号電圧 V_{sig} による駆動トランジスタ22の駆動の際に、当該駆動トランジスタ22の閾値電圧 V_{th} が保持容量24に保持された閾値電圧 V_{th} に相当する電圧と相殺されることによって閾値補正が行われる。閾値補正の原理については後述する。

【0060】

このとき、有機EL素子21は始め逆バイアス状態にあることによってカットオフ状態（ハイインピーダンス状態）にある。有機EL素子21は逆バイアス状態にあるときは容量性を示す。したがって、映像信号の信号電圧 V_{sig} に応じて電源供給線32から駆動トランジスタ22に流れる電流（ドレイン・ソース間電流 I_{ds} ）は有機EL素子21のEL容量25に流れ込み、当該EL容量25の充電が開始される。

【0061】

このEL容量25の充電により、駆動トランジスタ22のソース電位 V_s が時間の経過と共に上昇していく。このとき既に、駆動トランジスタ22の閾値電圧 V_{th} のばらつきは補正されており、駆動トランジスタ22のドレイン・ソース間電流 I_{ds} は当該駆動トランジスタ22の移動度 μ に依存したものとなる。

【0062】

ここで、書き込みゲイン（映像信号の信号電圧 V_{sig} に対する保持容量24の保持電圧 V_{gs} の比率）が1（理想値）であると仮定すると、駆動トランジスタ22のソース電位 V_s が $(V_{ofs} - V_{th} + \Delta V)$ の電位まで上昇することで、駆動トランジスタ22のゲート・ソース間電圧 V_{gs} は $(V_{sig} - V_{ofs} + V_{th} - \Delta V)$ となる。

【0063】

すなわち、駆動トランジスタ22のソース電位 V_s の上昇分 ΔV は、保持容量24に保持された電圧 $(V_{sig} - V_{ofs} + V_{th})$ から差し引かれるように、換言すれば、保持容量24の充電電荷を放電するように作用し、負帰還がかけられたことになる。したがって、ソース電位 V_s の上昇分 ΔV は負帰還の帰還量となる。

【0064】

このように、駆動トランジスタ22に流れるドレイン・ソース間電流 I_{ds} を当該駆動トランジスタ22のゲート入力に、即ちゲート・ソース間電圧 V_{gs} に負帰還することにより、駆動トランジスタ22のドレイン・ソース間電流 I_{ds} の移動度 μ に対する依存性を打ち消す、即ち移動度 μ の画素ごとのばらつきを補正する移動度補正が行われる。

【0065】

より具体的には、映像信号の信号電圧 V_{sig} が高いほどドレイン・ソース間電流 I_{ds} が大きくなるために、負帰還の帰還量（補正量） ΔV の絶対値も大きくなる。したがって、発光輝度レベルに応じた移動度補正が行われる。また、映像信号の信号電圧 V_{sig} を一定とした場合、駆動トランジスタ22の移動度 μ が大きいほど負帰還の帰還量 ΔV の絶対値も大きくなるために、画素（サブピクセル）ごとの移動度 μ のばらつきを取り除くことができる。移動度補正の原理については後述する。

【0066】

< 発光期間 >

次に、時刻 t_7 で走査線31の電位WSが低電位側に遷移することで、図6(D)に示すように、書き込みトランジスタ23が非導通状態となる。これにより、駆動トランジスタ22のゲート電極は信号線33から切り離されてフローティング状態になる。

【0067】

ここで、駆動トランジスタ22のゲート電極がフローティング状態にあるときは、駆動トランジスタ22のゲート・ソース間に保持容量24が接続されていることにより、駆動トランジスタ22のソース電位 V_s が変動すると、当該ソース電位 V_s の変動に連動して（

追従して) 駆動トランジスタ 22 のゲート電位 V_g も変動する。これが保持容量 24 によるブートストラップ動作である。

【0068】

駆動トランジスタ 22 のゲート電極がフローティング状態になり、それと同時に、駆動トランジスタ 22 のドレイン - ソース間電流 I_{ds} が有機 EL 素子 21 に流れ始めることにより、有機 EL 素子 21 のアノード電位は、駆動トランジスタ 22 のドレイン - ソース間電流 I_{ds} に応じて上昇する。

【0069】

有機 EL 素子 21 のアノード電位の上昇は、即ち駆動トランジスタ 22 のソース電位 V_s の上昇に他ならない。駆動トランジスタ 22 のソース電位 V_s が上昇すると、保持容量 24 のブートストラップ動作により、駆動トランジスタ 22 のゲート電位 V_g も連動して上昇する。

【0070】

このとき、ブートストラップゲインが 1 (理想値) であると仮定した場合、ゲート電位 V_g の上昇量はソース電位 V_s の上昇量に等しくなる。故に、発光期間中駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} は $(V_{sig} - V_{ofs} + V_{th} - \Delta V)$ で一定に保持される。

【0071】

そして、駆動トランジスタ 22 のソース電位 V_s の上昇に伴って、有機 EL 素子 21 の逆バイアス状態が解消され、順バイアス状態になると、駆動トランジスタ 22 から有機 EL 素子 21 に駆動電流が供給されるために、有機 EL 素子 21 が実際に発光を開始する。その後、時刻 t_8 で信号線 33 の電位が映像信号の信号電圧 V_{sig} からオフセット電圧 V_{ofs} に切り替わる。

【0072】

(閾値補正の原理)

ここで、駆動トランジスタ 22 の閾値補正の原理について説明する。駆動トランジスタ 22 は、飽和領域で動作するように設計されているために定電流源として動作する。これにより、有機 EL 素子 21 には駆動トランジスタ 22 から、次式 (1) で与えられる一定のドレイン - ソース間電流 (駆動電流) I_{ds} が供給される。

$$I_{ds} = (1/2) \cdot \mu (W/L) C_{ox} (V_{gs} - V_{th})^2 \quad (1)$$

ここで、 W は駆動トランジスタ 22 のチャネル幅、 L はチャネル長、 C_{ox} は単位面積当たりのゲート容量である。

【0073】

図 7 に、駆動トランジスタ 22 のドレイン - ソース間電流 I_{ds} 対ゲート - ソース間電圧 V_{gs} の特性を示す。

【0074】

この特性図に示すように、駆動トランジスタ 22 の閾値電圧 V_{th} の画素 (サブピクセル) ごとのばらつきに対する補正を行わないと、閾値電圧 V_{th} が V_{th1} のとき、ゲート - ソース間電圧 V_{gs} に対応するドレイン - ソース間電流 I_{ds} が I_{ds1} になる。

【0075】

これに対して、閾値電圧 V_{th} が V_{th2} ($V_{th2} > V_{th1}$) のとき、同じゲート - ソース間電圧 V_{gs} に対応するドレイン - ソース間電流 I_{ds} が I_{ds2} ($I_{ds2} < I_{ds}$) になる。すなわち、駆動トランジスタ 22 の閾値電圧 V_{th} が変動すると、ゲート - ソース間電圧 V_{gs} が一定であってもドレイン - ソース間電流 I_{ds} が変動する。

【0076】

一方、上記構成の画素回路では、先述したように、発光時の駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} が $(V_{sig} - V_{ofs} + V_{th} - \Delta V)$ であるために、これを式 (1) に代入すると、ドレイン - ソース間電流 I_{ds} は、

$$I_{ds} = (1/2) \cdot \mu (W/L) C_{ox} (V_{sig} - V_{ofs} - \Delta V)^2 \quad (2)$$

で表される。

【0077】

すなわち、駆動トランジスタ 22 の閾値電圧 V_{th} の項がキャンセルされており、駆動トランジスタ 22 から有機 EL 素子 21 に供給されるドレイン - ソース間電流 I_{ds} は、駆動トランジスタ 22 の閾値電圧 V_{th} に依存しない。その結果、駆動トランジスタ 22 の製造プロセスのばらつきや経時変化により、駆動トランジスタ 22 の閾値電圧 V_{th} が画素ごとに変動しても、ドレイン - ソース間電流 I_{ds} が変動しないために、有機 EL 素子 21 の発光輝度を一定に保つことができる。

【0078】

(移動度補正の原理)

次に、駆動トランジスタ 22 の移動度補正の原理について説明する。ここでは、説明の都合上、「サブピクセル」を「画素」と記述するものとする。

【0079】

図 8 に、駆動トランジスタ 22 の移動度 μ が相対的に大きい画素 A と、駆動トランジスタ 22 の移動度 μ が相対的に小さい画素 B とを比較した状態で特性カーブを示す。駆動トランジスタ 22 をポリシリコン薄膜トランジスタなどで構成した場合、画素 A や画素 B のように、画素間で移動度 μ がばらつくことは避けられない。

【0080】

画素 A と画素 B で移動度 μ にばらつきがある状態で、例えば両画素 A, B に同レベルの映像信号の信号電圧 V_{sig} を書き込んだ場合に、何ら移動度 μ の補正を行わないと、移動度 μ の大きい画素 A に流れるドレイン - ソース間電流 I_{ds1} と移動度 μ の小さい画素 B に流れるドレイン - ソース間電流 I_{ds2} との間には大きな差が生じてしまう。このように、移動度 μ の画素ごとのばらつきに起因してドレイン - ソース間電流 I_{ds} に画素間で大きな差が生じると、画面のユニフォームリティが損なわれることになる。

【0081】

ここで、先述した式 (1) のトランジスタ特性式から明らかなように、移動度 μ が大きいとドレイン - ソース間電流 I_{ds} が大きくなる。したがって、負帰還における帰還量 ΔV は移動度 μ が大きくなるほど大きくなる。図 8 に示すように、移動度 μ の大きな画素 A の帰還量 ΔV_1 は、移動度の小さな画素 B の帰還量 ΔV_2 に比べて大きい。

【0082】

そこで、移動度補正動作によって駆動トランジスタ 22 のドレイン - ソース間電流 I_{ds} を映像信号の信号電圧 V_{sig} 側に負帰還させることにより、移動度 μ が大きいほど負帰還が大きくなることになるために、移動度 μ の画素ごとのばらつきを抑制することができる。

【0083】

具体的には、移動度 μ の大きな画素 A で帰還量 ΔV_1 の補正をかけると、ドレイン - ソース間電流 I_{ds} は I_{ds1} から I_{ds1} まで大きく下降する。一方、移動度 μ の小さな画素 B の帰還量 ΔV_2 は小さいために、ドレイン - ソース間電流 I_{ds} は I_{ds2} から I_{ds2} までの下降となり、それ程大きく下降しない。結果的に、画素 A のドレイン - ソース間電流 I_{ds1} と画素 B のドレイン - ソース間電流 I_{ds2} とはほぼ等しくなるために、移動度 μ の画素ごとのばらつきが補正される。

【0084】

以上をまとめると、移動度 μ の異なる画素 A と画素 B があった場合、移動度 μ の大きい画素 A の帰還量 ΔV_1 は移動度 μ の小さい画素 B の帰還量 ΔV_2 に比べて大きくなる。つまり、移動度 μ が大きい画素ほど帰還量 ΔV が大きく、ドレイン - ソース間電流 I_{ds} の減少量が大きくなる。

【0085】

したがって、駆動トランジスタ 22 のドレイン - ソース間電流 I_{ds} を映像信号の信号電圧 V_{sig} 側に負帰還させることにより、移動度 μ の異なる画素のドレイン - ソース間電流 I_{ds} の電流値が均一化される。その結果、移動度 μ の画素ごとのばらつきを補正することができる。

【0086】

ここで、図 2 に示した画素回路において、閾値補正、移動度補正の有無による映像信号の信号電位（サンプリング電位） V_{sig} と駆動トランジスタ 22 のドレイン・ソース間電流 I_{ds} との関係について図 9 を用いて説明する。

【0087】

図 9 において、(A) は閾値補正および移動度補正を共に行わない場合、(B) は移動度補正を行わず、閾値補正のみを行った場合、(C) は閾値補正および移動度補正を共に行った場合をそれぞれ示している。図 9 (A) に示すように、閾値補正および移動度補正を共に行わない場合には、閾値電圧 V_{th} および移動度 μ の画素 A, B ごとのばらつきに起因してドレイン・ソース間電流 I_{ds} に画素 A, B 間で大きな差が生じることになる。

【0088】

これに対して、閾値補正のみを行った場合は、図 9 (B) に示すように、当該閾値補正によってドレイン・ソース間電流 I_{ds} のばらつきをある程度低減できるものの、移動度 μ の画素 A, B ごとのばらつきに起因する画素 A, B 間でのドレイン・ソース間電流 I_{ds} の差は残る。

【0089】

そして、閾値補正および移動度補正を共に行うことにより、図 9 (C) に示すように、閾値電圧 V_{th} および移動度 μ の画素 A, B ごとのばらつきに起因する画素 A, B 間でのドレイン・ソース間電流 I_{ds} の差をほぼ無くすることができるために、どの階調においても有機 EL 素子 21 の輝度ばらつきは発生せず、良好な画質の表示画像を得ることができる。

【0090】

また、図 2 に示した画素 20 は、閾値補正および移動度補正の各補正機能に加えて、先述したブートストラップ機能を備えていることで、次のような作用効果を得ることができる。

【0091】

すなわち、有機 EL 素子 21 の I - V 特性が経時変化し、これに伴って駆動トランジスタ 22 のソース電位 V_s が変化したとしても、保持容量 24 によるブートストラップ動作により、駆動トランジスタ 22 のゲート・ソース間電位 V_{gs} が一定に維持されるため、有機 EL 素子 21 に流れる電流は変化しない。したがって、有機 EL 素子 21 の発光輝度も一定に保たれるために、有機 EL 素子 21 の I - V 特性が経時変化しても、それに伴う輝度劣化のない画像表示を実現できる。

【0092】

以上説明したことから明らかなように、参考例に係る有機 EL 表示装置 10A は、サブピクセル 20R, 20G, 20B が、駆動トランジスタ 22 および書き込みトランジスタ 23 の 2 つのトランジスタを有する画素構成にて、これらトランジスタに加えて数個のトランジスタを有する画素構成の特許文献 1 記載の有機 EL 表示装置と同等に、有機 EL 素子 21 の特性変動に対する補償機能や、閾値補正および移動度補正の各補正機能を実現できるとともに、画素回路の構成素子が少ない分だけ画素サイズを微細化でき、表示パネル 70 の高精細化を図ることができる。

【0093】

[本実施形態に係る有機 EL 表示装置]

図 10 は、本発明の一実施形態に係るアクティブマトリクス型表示装置の構成の概略を示すシステム構成図であり、図中、図 1 と同等部分には同一符号を付して示している。

【0094】

本実施形態においても、一例として、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子、例えば有機 EL 素子をサブピクセルの発光素子として用いたアクティブマトリクス型有機 EL 表示装置の場合を例に挙げて説明するものとする。

【0095】

図 10 に示すように、本実施形態に係る有機 EL 表示装置 10B は、単位画素 20b が行列状に 2 次元配置されてなる画素アレイ部 30 と、当該画素アレイ部 30 の周辺部（額縁）に配置され、各単位画素 20b を駆動する駆動部、例えば、書き込み走査回路 40、

電源供給走査回路 50 および水平駆動回路 60 とを有し、基本的には、参考例に係る有機 EL 表示装置 10A と同じシステム構成となっている。

【0096】

そして、本実施形態に係る有機 EL 表示装置 10B は、単位画素 20b の構成とそれに伴う駆動系の構成の点で参考例に係る有機 EL 表示装置 10A と相違している。具体的には、参考例に係る有機 EL 表示装置 10A では、単位画素 20a が同一の行に属するサブピクセル 20R, 20G, 20B によって構成されているのに対して、本実施形態に係る有機 EL 表示装置 10B では、単位画素 20b が複数行、例えば上下 2 行に属する隣接する複数のサブピクセルによって構成されている。

【0097】

そして、本例に係る単位画素 20b は、高輝度化や低消費電力化などを目的として、RGB のサブピクセル 20R, 20G, 20B に加えて使用頻度の高い W (白色) のサブピクセル 20W を有する 4 種のサブピクセル 20W, 20R, 20G, 20B により、2 行 2 列を単位として構成されている。

【0098】

4 種のサブピクセル 20W, 20R, 20G, 20B のうち、例えばサブピクセル 20W と 20B が上の行に属し、サブピクセル 20R と 20G が下の行に属している。また、サブピクセル 20W と 20R が左の列に属し、サブピクセル 20B と 20G が右の列に属している。4 種のサブピクセル 20W, 20R, 20G, 20B の個々の画素回路は、図 2 に示した画素回路と同じである。

【0099】

このように、単位画素 20b が 2 行 2 列を単位としていることから、1 行 3 列を単位とする単位画素 20a の場合 (参考例に係る有機 EL 表示装置 10A の場合) に比べて、画素アレイ部 30 の行数が 2 倍となり、列数が $2/3$ となる。したがって、画素アレイ部 30 のサブピクセルの配列は、 j 行 ($j = 2m$) k 列 ($k = (2/3) \times n$) となる。

【0100】

この j 行 k 列のサブピクセル配列に対して行ごとに走査線 31-1 ~ 31- j が配線され、列ごとに信号線 33-1 ~ 33- k が配線されている。すなわち、1 行 3 列を単位とする単位画素 20a の場合に対して、走査線 31-1 ~ 31- j の本数が 2 倍に増えるものの、信号線 33-1 ~ 33- k については、単位画素当たり 3 本から 2 本に削減することができる。

【0101】

通常は、電源供給線 32 についても、走査線 31 と同様に行ごとに配線されることになるが、本実施形態に係る有機 EL 表示装置 10B においては、単位画素 20b (4 つのサブピクセル 20W, 20R, 20G, 20B) 当たり 1 本ずつ、即ち 2 行に 1 本ずつ電源供給線 32-1 ~ 32- m が配線されている。すなわち、本実施形態に係る有機 EL 表示装置 10B では、同一の単位画素 20b を構成する 4 つのサブピクセル 20W, 20R, 20G, 20B 間で 1 本の電源供給線 32 (32-1 ~ 32- m) を共用した構成を採っている。

【0102】

このように、同一の単位画素 20b を構成する上下 2 行に属する 4 つのサブピクセル 20W, 20R, 20G, 20B に対して、1 本の電源供給線 32 (32-1 ~ 32- m) を共通化するようにした点が本実施形態の特徴とするところである。1 本の電源供給線 32 (32-1 ~ 32- m) を介して電源供給走査回路 50 により 4 つのサブピクセル 20W, 20R, 20G, 20B を駆動する場合の具体的な回路動作等については後述する。

【0103】

単位画素 20b を構成する 4 つのサブピクセル 20W, 20R, 20G, 20B に対して、1 本の電源供給線 32 を共通化したことにより、1 行 3 列を単位とする単位画素 20a の場合に対して行数が 2 倍に増えるものの、電源供給走査回路 50 としては、1 行 3 列を単位とする単位画素 20a の場合と同じ m 段の回路構成のままでよい。

【0104】

書き込み走査回路40については、行数分の j 個の書き込み走査信号を出力する回路構成のものでなければならないが、後述する理由により、シフトレジスタの段数としては m 段の回路構成のものでよい。そして、 m 段のシフトレジスタから出力される m 個の書き込み走査信号を基に、シフトレジスタの後段のロジック回路において、2倍の j 個の書き込み走査信号を生成するようにすればよい（その詳細については後述する）。

【0105】

また、水平駆動回路60については、1行3列を単位とする単位画素20aの場合に対して列数が2/3に減るために、それに対応して水平駆動回路60の回路規模の縮小化を図ることができる。

【0106】

（単位画素のレイアウト）

ここで、単位画素20bの各サブピクセルの構成素子と走査線31および電源供給線32の配置関係について説明する。ここでは、保持容量（Cs）24に加えて、有機EL素子21の容量不足を補うための補助容量（Csub）25が設けられた場合を例に挙げて示している。なお、補助容量（Csub）25のサイズが発光色によって異なるのは次の理由による。

【0107】

すなわち、有機EL素子21は発光色によって発光効率が異なる。そのため、有機EL素子21を電流駆動する駆動トランジスタ22のサイズは有機EL素子21の発光色によって異なる。駆動トランジスタ22のサイズが有機EL素子21の発光色によって異なると、移動度補正を行う際の補正時間に、有機EL素子21の発光色によって違いが生じることになる。

【0108】

移動度補正時間は、有機EL素子21が持つ容量成分（EL容量）によって決まる。したがって、移動度補正時間を有機EL素子21の発光色に関係なく一定にするには、駆動トランジスタ22のサイズに応じて有機EL素子21のサイズを変えることにより、有機EL素子21の発光色間でEL容量に違いをもたせるようにすれば良い。しかしながら、画素の開口率などの関係から、有機EL素子21のサイズを大きくするにも限界がある。

【0109】

このため、補助容量（Csub）25を用いてその一方の電極を有機EL素子21のアノード電極に、他方の電極を固定電位、例えば共通電源供給線34に接続し、当該補助容量25のサイズを有機EL素子21の発光色ごとに变えることによってEL容量の容量不足を補いつつ、移動度補正時間を有機EL素子21の発光色に関係なく一定にするようにしているからである。

【0110】

<参考例>

先ず、電源供給線32を1行につき1本ずつ配線した場合の単位画素20aの各サブピクセルの構成素子と走査線31および電源供給線32の配置関係について参考例として、図11を用いて説明する。

【0111】

図11に示すように、WRGBの4種のサブピクセル20W, 20R, 20G, 20Bのうち、例えばサブピクセル20Wと20Bが上の行に属し、サブピクセル20Rと20Gが下の行に属している。また、サブピクセル20Wと20Rが左の列に属し、サブピクセル20Bと20Gが右の列に属している。

【0112】

これらサブピクセル20W, 20R, 20G, 20Bはいずれも、上側部分が配線領域となっており、中央部から下側に保持容量（Cs）24や補助容量（Csub）25を含む構成素子が形成されている。

【0113】

そして、サブピクセル 20W, 20B の配線領域には、上側の行の走査線 31U と電源供給線 32U が所定の間隔 d をもって行方向（行のサブピクセル配列方向）に沿って配線されている。同様に、サブピクセル 20R, 20G の配線領域には、下側の行の走査線 31L と電源供給線 32L が所定の間隔 d をもって行方向に沿って配線されている。

【0114】

ここで、電源供給線 32U, 32L は、駆動トランジスタ 22 に駆動電流を供給し、かつ有機 EL 素子 21 の発光 / 非発光を制御するための配線である。したがって、電源供給線 32U, 32L の配線幅 w_2 は、書き込み走査信号を伝送する走査信号 31U, 31L の配線幅 w_1 に比べて広がっている。

【0115】

上述したように、電源供給線 32 (32U, 32L) を 1 行につき 1 本ずつ配線する構成を採った場合は、上述したことから明らかなように、当該電源供給線 32 は画素面積にて占める割合が大きいために、画素（サブピクセル）の高精細度が低下してしまう。

【0116】

< 第 1 例 >

図 12 は、電源供給線 32 を 2 行につき 1 本ずつ配線した場合の単位画素 20b の各サブピクセルの構成素子と走査線 31 および電源供給線 32 の配置関係の第 1 例を示すレイアウト図である。図中、図 11 と同等部分には同一符号を付して示している。

【0117】

図 12 に示すように、WRGB の 4 種のサブピクセル 20W, 20R, 20G, 20B のうち、例えばサブピクセル 20W と 20B が上の行に属し、サブピクセル 20R と 20G が下の行に属している。また、サブピクセル 20W と 20R が左の列に属し、サブピクセル 20B と 20G が右の列に属している。

【0118】

また、図 12 から明らかなように、上の行に属するサブピクセル 20W, 20B と下の行に属するサブピクセル 20R, 20G とは、保持容量 (C_s) 24 や補助容量 (C_{sub}) 25 を含む構成素子の配置について、上の行と下の行の境界線 O に関して上下対称な関係となっている。これにより、サブピクセル 20W, 20B の下端部分とサブピクセル 20R, 20G の上端部分との間に広い配線領域を確保することができる。

【0119】

そして、上側の行の走査線 31U がサブピクセル 20W, 20B の上端の配線領域に行方向に沿って配線され、下側の行の走査線 31L がサブピクセル 20R, 20G の下端の配線領域に行方向に沿って配線されている。また、上下 2 行に共通の電源供給線 32 がサブピクセル 20W, 20B の下端の配線領域およびサブピクセル 20R, 20G の上端の配線領域に配線幅 $2w_2$ で行方向に沿って配線されている。

【0120】

このように、上の行に属するサブピクセル 20W, 20B と下の行に属するサブピクセル 20R, 20G の各構成素子が境界線 O に関して上下対称な配置関係にあり、これら上下のサブピクセルの各構成素子間の配線領域に電源供給線 32 を配線することにより、当該電源供給線 32 と上下のサブピクセルの各駆動トランジスタ 22 のドレイン電極との間の距離が近くなるために、両者間の電氣的接続が簡単になるという利点がある。

【0121】

このように、電源供給線 32 を 2 行につき 1 本ずつ、即ち同一の単位画素 20 の 4 つのサブピクセル 20W, 20R, 20G, 20B につき 1 本ずつ配線する構成を採ることにより、図 12 における上側の行の走査線 31U - 電源供給線 32U 間の間隔 d および下側の行の走査線 31L - 電源供給線 32L 間の間隔 d を確保する必要がなくなるために、その分だけ画素（サブピクセル）の高精細度を上げることができるとともに、レイアウトの自由度を上げることができる。

【0122】

また、電源供給線 32 の配線幅 $2w_2$ が、電源供給線 32 を 1 行につき 1 本ずつ配線す

る場合の配線幅 w_2 の 2 倍になることにより、単色発光の場合、具体的にはサブピクセル 20R, 20G, 20B が単独で発光する場合の 1 サブピクセル当たりの配線抵抗を小さくするために、電源供給走査回路 50 から遠いサブピクセルと近いサブピクセルとの間の伝播遅延の差を小さくすることができる。

【0123】

< 第 2 例 >

図 13 は、電源供給線 32 を 2 行につき 1 本ずつ配線した場合の単位画素 20b の各サブピクセルの構成素子と走査線 31 および電源供給線 32 の配置関係の第 2 例を示すレイアウト図である。図中、図 12 と同等部分には同一符号を付して示している。

【0124】

第 1 例では、電源供給線 32 の配線幅 $2w_2$ を、電源供給線 32 を 1 行につき 1 本ずつ配線する場合の配線幅 w_2 の 2 倍に設定した構成を採用しているのに対して、第 2 例では、図 13 から明らかなように、電源供給線 32 の配線幅 w_3 を配線幅 $2w_2$ よりも狭く設定した構成を採用している。

【0125】

このように、電源供給線 32 の配線幅 w_3 を配線幅 $2w_2$ よりも狭く設定することにより、単色発光の場合の 1 サブピクセル当たりの配線抵抗が上がるものの、サブピクセル 20W, 20R, 20G, 20B 個々の素子の配置スペースを十分にとることができるために、その分だけ画素回路の構成素子数を増やすことが可能になる。また、サブピクセル 20W, 20R, 20G, 20B 個々のサイズの縮小化を図ることができるために、表示パネル 70 の高精細化を図ることが可能になる。

【0126】

(回路動作)

続いて、本実施形態に係る有機 EL 表示装置 10B の回路動作について、図 14 のタイミング波形図を用いて説明する。

【0127】

図 14 には、1F (F はフィールド / フレーム期間) における信号線 33 の電位 (V_{ofs} / V_{sig}) の変化、上下 2 行の走査線 31U, 31L の電位 (書き込み走査信号) W S U, W S L の変化、電源供給線 32 の電位 D S の変化駆動トランジスタ 22 のゲート電位 V_{g} およびソース電位 V_s の変化を表している。

【0128】

なお、4 種のサブピクセル 20W, 20R, 20G, 20B における閾値補正準備、閾値補正、信号書き込み & 移動度補正および発光の各具体的な動作については、先述した参考例に係る有機 EL 表示装置 10A の回路動作の場合と基本的に同じである。

【0129】

非発光の状態において、時刻 t_{11} で上下 2 行の走査線 31U, 31L の電位 W S U, W S L が共に低電位側から高電位側に遷移する。時刻 t_{11} は、図 4 のタイミング波形図における時刻 t_2 に相当する。このとき、信号線 33 の電位がオフセット電圧 V_{ofs} の状態にあり、上下 2 行のサブピクセル 20W, 20R, 20G, 20B において、オフセット電圧 V_{ofs} が書き込みトランジスタ 23 によって駆動トランジスタ 22 のゲート電極に書き込まれる。

【0130】

次に、時刻 t_{12} で電源供給線 32 の電位 D S が低電位 V_{ini} から高電位 V_{ccp} に切り替わることで、上下 2 行のサブピクセル 20W, 20R, 20G, 20B において、閾値補正動作が開始される。時刻 t_{12} は、図 4 のタイミング波形図における時刻 t_3 に相当する。閾値補正動作は、時刻 t_{12} から走査線 31U, 31L の電位 W S U, W S L が共に高電位側から低電位側に遷移する時刻 t_{13} までの期間 (閾値補正期間) で行われる。

【0131】

次に、時刻 t_{14} で水平駆動回路 60 から信号線 33 に対して上の行についての映像信号の信号電圧 V_{sig} が供給され、次いで、時刻 t_{15} で上の行の走査線 31U の電位 W S

Uが再び低電位側から高電位側に遷移することにより、上の行のサブピクセル20W, 20Bにおいて、書き込みトランジスタ23によって映像信号の信号電圧 V_{sig} が駆動トランジスタ22のゲート電極に書き込まれる。時刻 t_{14} , t_{15} は、図4のタイミング波形図における時刻 t_5 , t_6 に相当する。

【0132】

次に、時刻 t_{16} で上の行の走査線31Uの電位WSUが高電位側から低電位側に遷移するとともに、水平駆動回路60から信号線33に対して下の行についての映像信号の信号電圧 V_{sig} が供給され、次いで、時刻 t_{17} で下の行の走査線31Lの電位WSLが再び低電位側から高電位側に遷移することにより、下の行のサブピクセル20R, 20Gにおいて、書き込みトランジスタ23によって映像信号の信号電圧 V_{sig} が駆動トランジスタ22のゲート電極に書き込まれる。そして、時刻 t_{18} で下の行の走査線31Lの電位WSLが高電位側から低電位側に遷移することによって発光期間に入る。

【0133】

上述した一連の動作説明から明らかなように、電源供給線32を2行につき1本ずつ配線し、当該電源供給線32を介して電源供給走査回路50から与えられ、有機EL素子21の発光期間を制御する電源電位DS(V_{ccp}/V_{ini})を同一の単位画素20bの4つのサブピクセル20W, 20R, 20G, 20Bで共通化する場合、電源電位DSの低電位 V_{ini} から高電位 V_{ccp} への遷移タイミングで決まる閾値補正期間が上の行のサブピクセル20W, 20Bと下の行のサブピクセル20R, 20Gで同一になる。閾値補正動作については、上下2行間で同時に実行されても回路動作上何ら問題となることはない。

【0134】

一方、信号書き込み&移動度補正の動作については、閾値補正期間を含む1H期間内において、上の行のサブピクセル20W, 20Bと下の行のサブピクセル20R, 20Gで一定時間($t_{16} - t_{17}$)、例えば数 μsec の時間のずれをもって実行する。これらの動作により、上の行のサブピクセル20W, 20Bと下の行のサブピクセル20R, 20Gで発光期間に差異が生じるが、その差は数 μsec の値であり、発光輝度差としては視認されないレベルであるために、何ら問題となることはない。

【0135】

また、上の行のサブピクセル20W, 20Bと下の行のサブピクセル20R, 20Gで信号書き込み&移動度補正の動作を1H期間内に時間をずらして行うことにより、垂直走査の走査周期としては、行数がmの場合と同じ1H周期でよいことになるために、先述したように、書き込み走査信号を発生する書き込み走査回路40を構成するシフトレジスタの段数を、行数j($j = 2m$)の半分に相当するm段にすることができる。

【0136】

そして、m段のシフトレジスタから出力されるm個の書き込み走査信号を基に、シフトレジスタの後段のロジック回路において、2倍のj個の書き込み走査信号を生成するようにすればよい。より具体的には、ロジック回路において、例えば、シフトレジスタから出力される書き込み走査信号を上行の書き込み走査信号として用いる一方、当該上行の書き込み走査信号を基に上記一定時間だけ遅れた書き込み走査信号を生成し、当該書き込み走査信号を下行の書き込み走査信号として用いるようにすればよい。

【0137】

(本実施形態の作用効果)

以上説明したように、複数行、例えば上下2行に属する互いに隣接する4つのサブピクセル20W, 20R, 20G, 20Bによって単位画素20bを構成するとともに、有機EL素子21の発光期間/非発光期間を制御する機能を駆動トランジスタ22に持たせる画素構成を採るアクティブマトリクス型有機EL表示装置10Bにおいて、同一の単位画素20bを構成する上下2行に属する4つのサブピクセル20W, 20R, 20G, 20Bに対して、1本の電源供給線32(32-1~32-m)を共通化することで、書き込み走査回路40のシフトレジスタおよび電源供給走査回路50としてはm段の回路構成のままでよく、書き込み走査回路40については回路規模を削減できるために、表示パネル

70の狭額縁化を図ることができる。

【0138】

また、同一の単位画素20bを構成する上下2行に属する4つのサブピクセル20W, 20R, 20G, 20Bに対して、1本の電源供給線32(32-1~32-m)を共通化することで、サブピクセル20W, 20R, 20G, 20B個々の面積を十分にとることができるために、その分だけ画素回路の構成素子数を増やすことが可能になり、また、サブピクセル20W, 20R, 20G, 20B個々のサイズの縮小化を図ることができるために、表示パネル70の高精細化を図ることが可能になる。

【0139】

[変形例]

上記実施形態では、サブピクセル20W, 20R, 20G, 20Bの電気光学素子として、有機EL素子を用いた有機EL表示装置に適用した場合を例に挙げて説明したが、本発明はこの適用例に限られるものではなく、複数の行に属する複数のサブピクセルからなる単位画素が行列状に2次元配置されてなる平面型(フラットパネル型)の表示装置全般に対して適用可能である。

【0140】

[適用例]

以上説明した本発明による表示装置は、一例として、図15~図19に示す様々な電子機器、例えば、デジタルカメラ、ノート型パーソナルコンピュータ、携帯電話等の携帯端末装置、ビデオカメラなど、電子機器に入力された映像信号、若しくは、電子機器内で生成した映像信号を、画像若しくは映像として表示するあらゆる分野の電子機器の表示装置に適用することが可能である。

【0141】

このように、あらゆる分野の電子機器の表示装置として本発明による表示装置を用いることにより、先述した実施形態の説明から明らかなように、本発明による表示装置は、表示パネル70の狭額縁化および高精細化を図ることができるために、各種の電子機器において、機器本体の小型化に寄与できるとともに、高精細な画像表示を実現できる。

【0142】

なお、本発明による表示装置は、封止された構成のモジュール形状のものをも含む。例えば、画素アレイ部30に透明なガラス等の対向部に貼り付けられて形成された表示モジュールが該当する。この透明な対向部には、カラーフィルタ、保護膜等、更には、上記した遮光膜が設けられてもよい。尚、表示モジュールには、外部から画素アレイ部への信号等を入出力するための回路部やFPC(フレキシブルプリントサーキット)等が設けられていてもよい。

【0143】

以下に、本発明が適用される電子機器の具体例について説明する。

【0144】

図15は、本発明が適用されるテレビジョンセットの外観を示す斜視図である。本適用例に係るテレビジョンセットは、フロントパネル102やフィルターガラス103等から構成される映像表示画面部101を含み、その映像表示画面部101として本発明による表示装置を用いることにより作成される。

【0145】

図16は、本発明が適用されるデジタルカメラの外観を示す斜視図であり、(A)は表側から見た斜視図、(B)は裏側から見た斜視図である。本適用例に係るデジタルカメラは、フラッシュ用の発光部111、表示部112、メニュースイッチ113、シャッターボタン114等を含み、その表示部112として本発明による表示装置を用いることにより作製される。

【0146】

図17は、本発明が適用されるノート型パーソナルコンピュータの外観を示す斜視図である。本適用例に係るノート型パーソナルコンピュータは、本体121に、文字等を入力

するとき操作されるキーボード 1 2 2、画像を表示する表示部 1 2 3 等を含み、その表示部 1 2 3 として本発明による表示装置を用いることにより作製される。

【 0 1 4 7 】

図 1 8 は、本発明が適用されるビデオカメラの外観を示す斜視図である。本適用例に係るビデオカメラは、本体部 1 3 1、前方を向いた側面に被写体撮影用のレンズ 1 3 2、撮影時のスタート/ストップスイッチ 1 3 3、表示部 1 3 4 等を含み、その表示部 1 3 4 として本発明による表示装置を用いることにより作製される。

【 0 1 4 8 】

図 1 9 は、本発明が適用される携帯端末装置、例えば携帯電話機を示す外観図であり、(A) は開いた状態での正面図、(B) はその側面図、(C) は閉じた状態での正面図、(D) は左側面図、(E) は右側面図、(F) は上面図、(G) は下面図である。本適用例に係る携帯電話機は、上側筐体 1 4 1、下側筐体 1 4 2、連結部(ここではヒンジ部) 1 4 3、ディスプレイ 1 4 4、サブディスプレイ 1 4 5、ピクチャーライト 1 4 6、カメラ 1 4 7 等を含み、そのディスプレイ 1 4 4 やサブディスプレイ 1 4 5 として本発明による表示装置を用いることにより作製される。

【 符号の説明 】

【 0 1 4 9 】

1 0 A , 1 0 B ... 有機 E L 表示装置、2 0 ... 単位画素、2 0 W , 2 0 R , 2 0 G , 2 0 B ... サブピクセル、2 1 ... 有機 E L 素子、2 2 ... 駆動トランジスタ、2 3 ... 書き込みトランジスタ、2 4 ... 保持容量、2 5 ... 補助容量、3 0 ... 画素アレイ部、3 1 (3 1 - 1 ~ 3 1 - j , 3 1 - 1 ~ 3 1 - m) ... 走査線、3 2 (3 2 - 1 ~ 3 2 - m) ... 電源供給線、3 3 (3 3 - 1 ~ 3 3 - k , 3 3 - 1 ~ 3 3 - n) ... 信号線、3 4 ... 共通電源供給線、4 0 ... 書き込み走査回路、5 0 ... 電源供給走査回路、6 0 ... 水平駆動回路、7 0 ... 表示パネル

 フロントページの続き

(51) Int.Cl.

F I

テーマコード (参考)

G 0 9 G 3/20 6 2 1 M
 G 0 9 G 3/20 6 8 0 G
 H 0 5 B 33/14 A
 H 0 5 B 33/06

F ターム(参考) 3K107 AA01 BB01 CC35 CC43 DD39 EE03 EE07 HH04
 5C080 AA06 BB05 CC03 DD03 DD22 EE29 EE30 JJ02 JJ03 JJ04
 JJ05 JJ06
 5C380 AA01 AB06 AB23 AB34 AB46 AC07 AC08 AC09 AC11 AC12
 BA11 BA17 BB02 CA08 CA12 CA53 CB01 CB16 CB31 CC04
 CC06 CC07 CC27 CC30 CC33 CC62 CD012 DA02 DA06

专利名称(译)	显示设备和电子设备		
公开(公告)号	JP2010015185A	公开(公告)日	2010-01-21
申请号	JP2009241122	申请日	2009-10-20
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	山下 淳一 内野 勝秀		
发明人	山下 淳一 内野 勝秀		
IPC分类号	G09G3/30 G09G3/20 H01L51/50 H05B33/06		
FI分类号	G09G3/30.J G09G3/20.624.B G09G3/20.641.D G09G3/20.611.H G09G3/20.642.A G09G3/20.621.M G09G3/20.680.G H05B33/14.A H05B33/06 G09G3/20.611.F G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC35 3K107/CC43 3K107/DD39 3K107/EE03 3K107/EE07 3K107/HH04 5C080/AA06 5C080/BB05 5C080/CC03 5C080/DD03 5C080/DD22 5C080/EE29 5C080/EE30 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C380/AA01 5C380/AB06 5C380/AB23 5C380/AB34 5C380/AB46 5C380/AC07 5C380/AC08 5C380/AC09 5C380/AC11 5C380/AC12 5C380/BA11 5C380/BA17 5C380/BB02 5C380/CA08 5C380/CA12 5C380/CA53 5C380/CB01 5C380/CB16 5C380/CB31 5C380/CC04 5C380/CC06 5C380/CC07 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC62 5C380/CD012 5C380/DA02 5C380/DA06		
代理人(译)	山本隆久 吉井正明 森浩一		
其他公开文献	JP4998538B2		
外部链接	Espacenet		

摘要(译)

解决的问题：在采用其中单位像素由属于多行的多个相邻子像素组成并且驱动晶体管具有控制发光周期/非发光周期的功能的像素结构的情况下，为了增加显示面板的清晰度。并可以缩小边框。解决方案：单位像素20b由彼此相邻并属于上下两行的四个子像素20W，20R，20G，20B和具有控制有机EL元件21的发光周期/非发光周期的功能的驱动晶体管构成。在采用所提供的像素配置的有源矩阵型有机EL显示装置10B中，电源线32（32-1至32-m）每行一根地布线，并且设置一条电源线32。由属于形成同一单位像素20b的上下两行的四个子像素20W，20R，20G，20B共享。[选择图]图10

