(19) 日本国特許庁(JP)　　(12) 公 開 特 許 公 報(A)　　(11) 特許出願公開番号

特開2010-10098

(P2010-10098A)

(43) 公開日　平成22年1月14日(2010.1.14)

(51) Int.Cl.		F I			テーマコード (参考)
H05B 33/22	(2006.01)	H05B	33/22	Z	3K107
G09F 9/30	(2006.01)	G09F	9/30	349C	5C094
H01L 27/32	(2006.01)	G09F	9/30	365Z	
H01L 51/50	(2006.01)	H05B	33/14	A	
H05B 33/12	(2006.01)	H05B	33/12	B	

審査請求 未請求　請求項の数 6　OL　(全 15 頁)　最終頁に続く

(21) 出願番号　特願2008-171445 (P2008-171445)

(22) 出願日　平成20年6月30日 (2008.6.30)

(71) 出願人　000001443
カシオ計算機株式会社
東京都渋谷区本町１丁目６番２号

(74) 代理人　100090033
弁理士　荒船　博司

(74) 代理人　100093045
弁理士　荒船　良男

(72) 発明者　森本　和紀
東京都八王子市石川町２９５１番地５　カシオ計算機株式会社八王子技術センター内

(72) 発明者　水谷　康司
東京都八王子市石川町２９５１番地５　カシオ計算機株式会社八王子技術センター内

最終頁に続く

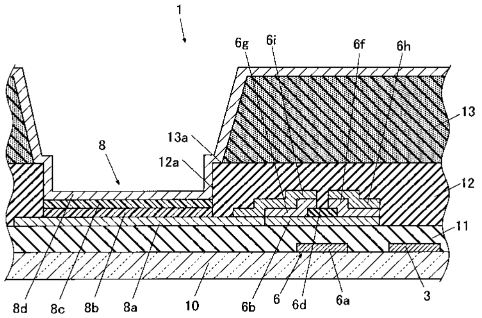
(54)【発明の名称】ＥＬパネル及びＥＬパネルの製造方法

(57)【要約】

【課題】ＥＬ素子から放射される光により画素トランジスタが劣化することを防止する。

【解決手段】ＥＬパネル１において、画素トランジスタ（駆動トランジスタ６、スイッチトランジスタ５）を被覆する保護絶縁膜１２上に形成するバンク１３を着色するなどして光吸収性を付与することによって、ＥＬ素子８から放射された光はバンク１３に吸収されることとなるので、ＥＬ素子８の発光がバンク１３上の対向電極８ｄで反射することを防ぐことができ、その反射光を画素トランジスタに到達させないことで、画素トランジスタの劣化を防止する。

【選択図】図５



【特許請求の範囲】
【請求項１】
基板の上面に形成された第１電極及び画素トランジスタと、
前記第１電極に接続された前記画素トランジスタを被覆するように形成された保護絶縁膜と、
前記保護絶縁膜の上部に形成された光吸収性を有する隔壁と、
前記第１電極の上部に形成された有機化合物層と、
前記有機化合物層及び前記隔壁の上部を覆うように形成された第２電極と、
を備えることを特徴とするＥＬパネル。
【請求項２】
前記隔壁は、色素が添加されて着色された材料からなることを特徴とする請求項１に記載のＥＬパネル。
【請求項３】
前記隔壁は、光透過率９０％以下の材料からなることを特徴とする請求項１又は２に記載のＥＬパネル。
【請求項４】
第１電極と、第２電極と、前記第１電極と前記第２電極との間に介在する有機化合物層と、前記第１電極に接続された画素トランジスタと、を有する基板を備えたＥＬパネルの製造方法であって、
前記保護絶縁膜上の前記第１電極と対応しない部分に光吸収性を有する隔壁を形成することを特徴とするＥＬパネルの製造方法。
【請求項５】
前記隔壁を、色素が添加されて着色される材料から形成することを特徴とする請求項４に記載のＥＬパネルの製造方法。
【請求項６】
前記隔壁を、光透過率９０％以下の材料から形成することを特徴とする請求項４又は５に記載のＥＬパネルの製造方法。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明は、ＥＬパネル及びＥＬパネルの製造方法に関する。
【背景技術】
【０００２】
有機エレクトロルミネッセンス素子（有機ＥＬ（Electro Luminescence）素子）は、アノードとカソードとの間に有機化合物層が介在した積層構造を為しており、アノードとカソードの間に順バイアス電圧が印加されると、有機化合物層内で電子と正孔が再結合して有機化合物層が発光する。それぞれ赤、緑、青に発光する複数の有機ＥＬ素子をサブピクセルとして基板上にマトリクス状に配列し、画像表示を行うＥＬパネルが実現化されている。
【０００３】
アクティブ駆動の場合、画素トランジスタを基板上に形成した後、画素トランジスタを覆う保護絶縁膜を形成し、保護絶縁膜の上に画素電極を形成した後に画素電極上に有機化合物層を形成する構造が知られている（例えば、特許文献１参照）。
【特許文献１】特開２００７－２３４３９１号公報
【発明の開示】
【発明が解決しようとする課題】
【０００４】
ところで、図１８に示すように、基板１０上のゲート絶縁膜１１に対して形成された画素トランジスタ６と透明画素電極８ａとを覆う保護絶縁膜１２を成膜して、その保護絶縁膜１２に透明画素電極８ａを露出させる開口を形成し、保護絶縁膜１２上にバンク３３を

設けた後に、そのバンク３３間となる透明画素電極８ａ上に有機化合物層（８ｂ、８ｃ）と対向電極８ｄとを積層してなる構造のＥＬ素子８を備えるＥＬパネル１００が知られている。

【０００５】

しかしながら、バンク３３は光透過性を有しているため、この構造では、図１８に示すように、有機化合物層から放出された光がバンク３３を透過し、そのバンク３３上の対向電極８ｄ面で反射されて反射光となった光が画素トランジスタ６に到達することが考えられる。このような場合、画素トランジスタ６にオフリーク電流が生じてしまう、或いは画素トランジスタ６に光劣化を引き起こしてしまう等の原因により、ＥＬパネル１００の表示特性が劣化してしまうことがある。

【０００６】

本発明の課題は、ＥＬ素子から放射される光が画素トランジスタに到達することによるＥＬパネルの表示特性の劣化を抑制することである。

【課題を解決するための手段】

【０００７】

以上の課題を解決するため、請求項１に記載の発明は、ＥＬパネルであって、

基板の上面に形成された第１電極及び画素トランジスタと、

前記第１電極に接続された前記画素トランジスタを被覆するように形成された保護絶縁膜と、

前記保護絶縁膜の上部に形成された光吸収性を有する隔壁と、

前記第１電極の上部に形成された有機化合物層と、

前記有機化合物層及び前記隔壁の上部を覆うように形成された第２電極と、

を備えることを特徴としている。

【０００８】

請求項２に記載の発明は、請求項１に記載のＥＬパネルにおいて、

前記隔壁は、色素が添加されて着色された材料からなることを特徴としている。

【０００９】

請求項３に記載の発明は、請求項１又は２に記載のＥＬパネルにおいて、

前記隔壁は、光透過率９０％以下の材料からなることを特徴としている。

【００１０】

請求項４に記載の発明は、

第１電極と、第２電極と、前記第１電極と前記第２電極との間に介在する有機化合物層と、前記第１電極に接続された画素トランジスタと、を有する基板を備えたＥＬパネルの製造方法であって、

前記保護絶縁膜上の前記第１電極と対応しない部分に光吸収性を有する隔壁を形成することを特徴としている。

【００１１】

請求項５に記載の発明は、請求項４に記載のＥＬパネルの製造方法において、

前記隔壁を、色素が添加されて着色される材料から形成することを特徴としている。

【００１２】

請求項６に記載の発明は、請求項４又は５に記載のＥＬパネルの製造方法において、

前記隔壁を、光透過率９０％以下の材料から形成することを特徴としている。

【発明の効果】

【００１３】

本発明によれば、ＥＬ素子から放射される光による画素トランジスタの劣化や、オフリーク電流の増大を防止することができる。

【発明を実施するための最良の形態】

【００１４】

以下に、本発明を実施するための好ましい形態について図面を用いて説明する。但し、以下に述べる実施形態には、本発明を実施するために技術的に好ましい種々の限定が付さ

れているが、発明の範囲を以下の実施形態及び図示例に限定するものではない。
【００１５】
図１は、ＥＬパネル１における複数の画素Ｐの配置構成を示す平面図であり、図２は、ＥＬパネル１の概略構成を示す平面図である。
【００１６】
図１、図２に示すように、ＥＬパネル１には、Ｒ（赤），Ｇ（緑），Ｂ（青）をそれぞれ発光する複数の画素Ｐが所定のパターンでマトリクス状に配置されている。
このＥＬパネル１には、複数の走査線２が行方向に沿って互いに略平行となるよう配列され、複数の信号線３が平面視して走査線２と略直交するよう列方向に沿って互いに略平行となる配列されている。また、隣り合う走査線２の間において電圧供給線４が走査線２に沿って設けられている。そして、これら各走査線２と隣接する二本の信号線３と各電圧供給線４とによって囲われる範囲が、画素Ｐに相当する。
また、ＥＬパネル１には、走査線２、信号線３、電圧供給線４の上方を覆うように、格子状の隔壁であるバンク１３が設けられている。このバンク１３によって囲われてなる略長方形状の複数の開口部１３ａが画素Ｐごとに形成されており、この開口部１３ａ内に所定の有機化合物層（後述する正孔注入層８ｂ、発光層８ｃ）が設けられて、画素Ｐの発光領域となる。有機化合物層とは、電圧が印加されることによって正孔又は電子を輸送し、発光する層である。
【００１７】
図３は、アクティブマトリクス駆動方式で動作するＥＬパネル１の１画素に相当する回路を示した回路図である。
【００１８】
図３に示すように、ＥＬパネル１には、走査線２と、走査線２と交差する信号線３と、走査線２に沿う電圧供給線４とが設けられており、このＥＬパネル１の１画素Ｐにつき、画素トランジスタであるスイッチトランジスタ５と、画素トランジスタである駆動トランジスタ６と、キャパシタ７と、ＥＬ素子８とが設けられている。
【００１９】
各画素Ｐにおいては、スイッチトランジスタ５のゲートが走査線２に接続され、スイッチトランジスタ５のドレインとソースのうちの一方が信号線３に接続され、スイッチトランジスタ５のドレインとソースのうちの他方がキャパシタ７の一方の電極及び駆動トランジスタ６のゲートに接続されている。駆動トランジスタ６のソースとドレインのうちの一方が電圧供給線４に接続され、駆動トランジスタ６のソースとドレインのうち他方がキャパシタ７の他方の電極及びＥＬ素子８のアノードに接続されている。なお、全ての画素ＰのＥＬ素子８のカソードは、一定電圧Ｖcomに保たれている（例えば、接地されている）。
【００２０】
また、このＥＬパネル１の周囲において各走査線２が走査ドライバに接続され、各電圧供給線４が一定電圧源又は適宜電圧信号を出力するドライバに接続され、各信号線３がデータドライバに接続され、これらドライバによってＥＬパネル１がアクティブマトリクス駆動方式で駆動される。電圧供給線４には、一定電圧源又はドライバによって所定の電力が供給される。
【００２１】
次に、ＥＬパネル１と、その画素Ｐの回路構造について、図４、図５を用いて説明する。ここで、図４は、ＥＬパネル１の１画素Ｐに相当する平面図であり、図５は、図４のV－V線に沿った面の矢視断面図である。なお、図４においては、電極及び配線を主に示す。
【００２２】
図４に示すように、スイッチトランジスタ５及び駆動トランジスタ６は、信号線３に沿うように配列され、スイッチトランジスタ５の近傍にキャパシタ７が配置され、駆動トランジスタ６の近傍にＥＬ素子８が配置されている。また、走査線２と電圧供給線４の間に

、スイッチトランジスタ５、駆動トランジスタ６、キャパシタ７及びＥＬ素子８が配置されている。

【００２３】

図４、図５に示すように、基板１０上の一面にゲート絶縁膜１１が成膜されており、そのゲート絶縁膜１１の上に保護絶縁膜１２が成膜されている。信号線３はゲート絶縁膜１１と基板１０との間に形成され、走査線２及び電圧供給線４はゲート絶縁膜１１と保護絶縁膜１２との間に形成されている。

【００２４】

また、図５に示すように、駆動トランジスタ６は、逆スタガ構造の薄膜トランジスタである。この駆動トランジスタ６は、ゲート電極６ａ、半導体膜６ｂ、チャネル保護膜６ｄ、不純物半導体膜６ｆ，６ｇ、ドレイン電極６ｈ、ソース電極６ｉ等を有するものである。

【００２５】

ゲート電極６ａは、基板１０とゲート絶縁膜１１の間に形成されている。このゲート電極６ａは、例えば、Ｃｒ膜、Ａｌ膜、Ｃｒ／Ａｌ積層膜、ＡｌＴｉ合金膜又はＡｌＴｉＮｄ合金膜からなる。また、ゲート電極６ａの上に絶縁性のゲート絶縁膜１１が成膜されており、そのゲート絶縁膜１１によってゲート電極６ａが被覆されている。

ゲート絶縁膜１１は、例えば、シリコン窒化物又はシリコン酸化物からなる。このゲート絶縁膜１１上であってゲート電極６ａに対応する位置に真性な半導体膜６ｂが形成されており、半導体膜６ｂがゲート絶縁膜１１を挟んでゲート電極６ａと相対している。

半導体膜６ｂは、例えば、アモルファスシリコン又は多結晶シリコンからなり、この半導体膜６ｂにチャネルが形成される。また、半導体膜６ｂの中央部上には、絶縁性のチャネル保護膜６ｄが形成されている。このチャネル保護膜６ｄは、例えば、シリコン窒化物又はシリコン酸化物からなる。

また、半導体膜６ｂの一端部の上には、不純物半導体膜６ｆが一部チャネル保護膜６ｄに重なるようにして形成されており、半導体膜６ｂの他端部の上には、不純物半導体膜６ｇが一部チャネル保護膜６ｄに重なるようにして形成されている。そして、不純物半導体膜６ｆ，６ｇはそれぞれ半導体膜６ｂの両端側に互いに離間して形成されている。なお、不純物半導体膜６ｆ，６ｇはｎ型半導体であるが、これに限らず、ｐ型半導体であってもよい。

不純物半導体膜６ｆの上には、ドレイン電極６ｈが形成されている。不純物半導体膜６ｇの上には、ソース電極６ｉが形成されている。ドレイン電極６ｈ，ソース電極６ｉは、例えば、Ｃｒ膜、Ａｌ膜、Ｃｒ／Ａｌ積層膜、ＡｌＴｉ合金膜又はＡｌＴｉＮｄ合金膜からなる。

チャネル保護膜６ｄ、ドレイン電極６ｈ及びソース電極６ｉの上には、絶縁性の保護絶縁膜１２が成膜され、チャネル保護膜６ｄ、ドレイン電極６ｈ及びソース電極６ｉが保護絶縁膜１２によって被覆されている。

そして、駆動トランジスタ６は、保護絶縁膜１２によって被覆されるようになっている。なお、保護絶縁膜１２は、例えば、厚さが１００ｎｍ～２００ｎｍの窒化シリコン又は酸化シリコンからなる。

【００２６】

同様にスイッチトランジスタ５は、ゲート電極５ａ、半導体膜５ｂ、チャネル保護膜５ｄ、不純物半導体膜５ｆ，５ｇ、ドレイン電極５ｈ、ソース電極５ｉ等を有するものである。

なお、スイッチトランジスタ５の構成は、駆動トランジスタ６と同様であるので、詳述しない。

【００２７】

キャパシタ７は、駆動トランジスタ６のゲート電極６ａとソース電極６ｉとの間に接続されており、図４に示すように、基板１０とゲート絶縁膜１１との間に一方の電極７ａが形成され、ゲート絶縁膜１１と保護絶縁膜１２との間に他方の電極７ｂが形成され、電極

７ａと電極７ｂが誘電体であるゲート絶縁膜１１を挟んで相対している。

【００２８】

なお、信号線３、キャパシタ７の電極７ａ、スイッチトランジスタ５のゲート電極５ａ及び駆動トランジスタ６のゲート電極６ａは、基板１０に一面に成膜された導電膜をフォトリソグラフィー法及びエッチング法等によって形状加工することで一括して形成されたものである。

また、走査線２、電圧供給線４、キャパシタ７の電極７ｂ、スイッチトランジスタ５のドレイン電極５ｈ，ソース電極５ｉ及び駆動トランジスタ６のドレイン電極６ｈ，ソース電極６ｉは、ゲート絶縁膜１１の上面側に一面に成膜された導電膜をフォトリソグラフィー法及びエッチング法等によって形状加工することで形成されたものである。

【００２９】

また、ゲート絶縁膜１１には、ゲート電極５ａと走査線２とが重なる領域にコンタクトホール１１ａが形成され、ドレイン電極５ｈと信号線３とが重なる領域にコンタクトホール１１ｂが形成され、ゲート電極６ａとソース電極５ｉとが重なる領域にコンタクトホール１１ｃが形成されており、コンタクトホール１１ａ～１１ｃ内にコンタクトプラグ２０ａ～２０ｃがそれぞれ埋め込まれている。コンタクトプラグ２０ａによってスイッチトランジスタ５のゲート電極５ａと走査線２が電気的に導通し、コンタクトプラグ２０ｂによってスイッチトランジスタ５のドレイン電極５ｈと信号線３が電気的に導通し、コンタクトプラグ２０ｃによってスイッチトランジスタ５のソース電極５ｉとキャパシタ７の電極７ａが電気的に導通するとともにスイッチトランジスタ５のソース電極５ｉと駆動トランジスタ６のゲート電極６ａが電気的に導通する。このコンタクトプラグ２０ａ～２０ｃを介することなく、走査線２が直接ゲート電極５ａと接触し、ドレイン電極５ｈが信号線３と接触し、ソース電極５ｉがゲート電極６ａと接触してもよい。

なお、駆動トランジスタ６のゲート電極６ａがキャパシタ７の電極７ａに一体に連なっており、駆動トランジスタ６のドレイン電極６ｈが電圧供給線４に一体に連なっており、駆動トランジスタ６のソース電極６ｉがキャパシタ７の電極７ｂに一体に連なっている。

【００３０】

ＥＬ素子８は、図４、図５に示すように、アノードとなる第１電極としての画素電極８ａと、画素電極８ａの上に形成された有機化合物膜である正孔注入層８ｂと、正孔注入層８ｂの上に形成された有機化合物膜である発光層８ｃと、発光層８ｃの上に形成された第２電極としての対向電極８ｄとを備えている。対向電極８ｄは全画素Ｐに共通の単一電極であって、全画素Ｐに連続して形成されている。

【００３１】

画素電極８ａは、ゲート絶縁膜１１を介して基板１０上に設けられており、画素Ｐごとに独立して形成されている。この画素電極８ａは透明電極であって、例えば、錫ドープ酸化インジウム（ＩＴＯ）、亜鉛ドープ酸化インジウム、酸化インジウム（In_2O_3）、酸化スズ（SnO_2）、酸化亜鉛（ＺｎＯ）又はカドミウム－錫酸化物（ＣＴＯ）からなる。なお、画素電極８ａは一部、駆動トランジスタ６のソース電極６ｉに重なり、画素電極８ａとソース電極６ｉが接続している。

そして、図４、図５に示すように、保護絶縁膜１２が、走査線２、信号線３、電圧供給線４、スイッチトランジスタ５、駆動トランジスタ６、画素電極８ａの周縁部、キャパシタ７の電極７ｂ及びゲート絶縁膜１１を被覆するように形成されている。なお、保護絶縁膜１２には、各画素電極８ａの中央部が露出するように開口部１２ａが形成されている。そのため、保護絶縁膜１２は平面視して格子状に形成されている。

【００３２】

正孔注入層８ｂは、例えば、導電性高分子であるＰＥＤＯＴ（poly(ethylenedioxy)thiophene；ポリエチレンジオキシチオフェン）及びドーパントであるＰＳＳ（polystyrene sulfonate；ポリスチレンスルホン酸）からなる有機化合物層の一部を成し、画素電極８ａから発光層８ｃに向けて正孔を注入するキャリア注入層である。

【００３３】

発光層８ｃは、画素Ｐ毎にＲ（赤），Ｇ（緑），Ｂ（青）のいずれかを発光する材料を含み、例えば、ポリフルオレン系発光材料やポリフェニレンビニレン系発光材料からなり、対向電極８ｄから供給される電子と、正孔注入層８ｂから注入される正孔との再結合に伴い発光する有機化合物層の一部を成す。このため、Ｒ（赤）を発光する画素Ｐ、Ｇ（緑）を発光する画素Ｐ、Ｂ（青）を発光する画素Ｐは、それぞれ発光層８ｃに含まれる発光材料が異なる。画素ＰのＲ（赤），Ｇ（緑），Ｂ（青）のパターンは、デルタ配列であってもよく、また縦方向に同色画素が配列されるストライプパターンであってもよい。

【００３４】

対向電極８ｄは、画素電極８ａよりも仕事関数の低い材料で形成されており、例えば、インジウム、マグネシウム、カルシウム、リチウム、バリウムの少なくとも一種を含む単体又は合金とアルミニウム等の低抵抗金属とで形成されている。

この対向電極８ｄは全ての画素Ｐに共通した電極であり、発光層８ｃなどの化合物膜とともに後述するバンク１３を被覆している。

【００３５】

バンク１３は、保護絶縁膜１２の上面を覆うように、保護絶縁膜１２の上部に形成されている。このバンク１３は、光吸収性（遮光性）を有しており、ＥＬ素子８から放出される光を吸収する材料からなる。

バンク１３を構成する材料としては、例えば、ＴＦＴ－ＬＣＤでブラックマトリックス（ＢＭ）として汎用されている樹脂ＢＭを使用することができる。汎用型樹脂ＢＭの多くはネガ型の感光性樹脂の中にカーボンブラックやチタンブラックなどの黒色顔料を分散させたものである。また、例えば、株式会社イーエッチシー社製有機ＥＬ隔壁用感光性黒色ポリイミドを用いることもできる。

また、バンク１３を構成する材料は、不透明な材料や、所定の色素が添加されて着色されたものであってもよい。なお、この色素としては、例えば、感熱性色素、感光性色素、空気雰囲気中で酸化されて着色する色素などを用いて、ＥＬパネル１の製造過程でバンク１３に光吸収性（遮光性）を付与するようにしてもよく、また、当初より色彩を有する色素であってもよい。

なお、このバンク１３を構成する材料は、波長５８０ｎｍ以下の光の透過率９０％以下の材料であることが好ましい。

【００３６】

そして、保護絶縁膜１２とバンク１３によって発光部位となる発光層８ｃが画素Ｐごとに仕切られている。

このバンク１３の開口部１３ａ内における保護絶縁膜１２の開口部１２ａ内において、正孔注入層８ｂ及び発光層８ｃが、画素電極８ａ上に積層されている。

【００３７】

具体的には、バンク１３は、正孔注入層８ｂや発光層８ｃを湿式法により形成するに際して、正孔注入層８ｂや発光層８ｃとなる材料が溶媒に溶解または分散された液状体が隣接する画素Ｐに滲み出ないようにする隔壁として機能する。

例えば、図５に示すように、保護絶縁膜１２の上に設けられたバンク１３には開口部１３ａが形成されており、その開口部１３ａより内側に保護絶縁膜１２の開口部１２ａが形成されている。

そして、開口部１３ａおよび開口部１２ａに囲まれた各画素電極８ａ上に、正孔注入層８ｂとなる材料が含有される液状体を塗布し、基板１０ごと加熱してその液状体を乾燥させ成膜させた化合物膜が正孔注入層８ｂとなる。更に、開口部１３ａおよび開口部１２ａに囲まれた各正孔注入層８ｂ上に、発光層８ｃとなる材料が含有される液状体を塗布し、基板１０ごと加熱してその液状体を乾燥させ成膜させた化合物膜が発光層８ｃとなる。

なお、この発光層８ｃとバンク１３を覆うように対向電極８ｄが設けられている。

【００３８】

そして、このＥＬパネル１においては、画素電極８ａ、基板１０及びゲート絶縁膜１１が透明であり、発光層８ｃから発した光が画素電極８ａ、ゲート絶縁膜１１及び基板１０

を透過して出射する。そのため、基板１０の裏面が表示面となる。

【００３９】

このＥＬパネル１は、次のように駆動されて発光する。

全ての電圧供給線４に所定レベルの電圧が印加された状態で、走査ドライバによって走査線２に順次電圧が印加されることで、これら走査線２が順次選択される。

各走査線２が選択されている時に、データドライバによって階調に応じたレベルの電圧が全ての信号線３に印加されると、その選択されている走査線２に対応するスイッチトランジスタ５がオンになっていることから、その階調に応じたレベルの電圧が駆動トランジスタ６のゲート電極６ａに印加される。

この駆動トランジスタ６のゲート電極６ａに印加された電圧に応じて、駆動トランジスタ６のゲート電極６ａとソース電極６ｉとの間の電位差が定まって、駆動トランジスタ６におけるドレイン－ソース電流の大きさが定まり、ＥＬ素子８がそのドレイン－ソース電流に応じた明るさで発光する。

その後、その走査線２の選択が解除されると、スイッチトランジスタ５がオフとなるので、駆動トランジスタ６のゲート電極６ａに印加された電圧にしたがった電荷がキャパシタ７に蓄えられて、駆動トランジスタ６のゲート電極６ａとソース電極６ｉ間の電位差は保持される。

このため、駆動トランジスタ６は選択時と同じ電流値のドレイン－ソース電流を流し続け、ＥＬ素子８の輝度を維持するようになっている。

【００４０】

次に、ＥＬパネル１の製造方法について、図４に示す平面図や、図５～図１５に示す断面図を用いて説明する。

なお、図６から図１５および図５は、本実施形態に係るＥＬパネル１の製造過程の一例を示す工程断面図である。この工程断面図は、図４に示したV－V線に沿った断面部分を示す説明図であり、これらの図を参照して製造方法の概略を説明する。

また、ここでは、図４のV－V線に沿った断面部分によって駆動トランジスタ６の製造過程を例示し、同様の製造過程を経るスイッチトランジスタ５に関する図示は省略する。

【００４１】

まず、気相成長法（スパッタリング法、ＣＶＤ法、ＰＶＤ法、蒸着法等）によって基板１０の表面に、例えば、アルミニウムなどの導電膜を成膜し、フォトリソグラフィー法・エッチング法等によってその導電膜をパターニングする。これにより図６などに示すように、基板１０上に信号線３、駆動トランジスタ６のゲート電極６ａ、スイッチトランジスタ５のゲート電極５ａ（図４参照）、キャパシタ７の電極７ａ（図４参照）を形成する。

【００４２】

次いで、信号線３、駆動トランジスタ６のゲート電極６ａ等を含む基板１０の全域を被覆するようにＣＶＤ法等によって、例えば、図７などに示すように、シリコン窒化物などからなりゲート絶縁膜１１となる絶縁体層、アモルファスシリコン等からなり半導体膜６ｂ、５ｂとなる半導体層、シリコン窒化物などからなりチャネル保護膜６ｄ、５ｄとなる絶縁体層を順次積層する。

【００４３】

次いで、最上層の絶縁体層をフォトリソグラフィー法・エッチング法等によってパターニングし、図８などに示すように、チャネル保護膜６ｄ、５ｄを形成する。

【００４４】

次いで、図９などに示すように、チャネル保護膜６ｄ、５ｄを含む半導体層上である基板１０の全域を被覆するようにＣＶＤ法等によって、不純物をドープした不純物シリコン層を形成する。

更に、図１０などに示すように、その不純物シリコン層と半導体層を連続的にドライエッチングすることで、半導体層６ｂ、５ｂや、不純物半導体膜６ｆ、６ｇ、５ｆ、５ｇを形成する。

【００４５】

次いで、ゲート絶縁膜１１上にスパッタリング法等によって、例えば、ＩＴＯなどの透明電極材料からなる透明導電膜を成膜し、フォトリソグラフィー法・エッチング法等によってその透明導電膜をパターニングする。これにより図１１などに示すように、ゲート絶縁膜１１上にＥＬ素子８の画素電極８ａを形成する。

【００４６】

次いで、その不純物シリコン層上である基板１０の全域を被覆するように気相成長法等によって、例えば、アルミニウムなどの導電膜を成膜する。

その導電膜上にパターニングされたマスクを用いてエッチングして、図１２などに示すように、駆動トランジスタ６の電極６ｈ、６ｉ、スイッチトランジスタ５の電極５ｈ、５ｉ（図４参照）、キャパシタ７の電極７ｂ（図４参照）、走査線２や電圧供給線４（図４参照）を形成する。

【００４７】

次いで、駆動トランジスタ６、スイッチトランジスタ５、画素電極８ａなどを含む基板１０の全域を被覆するようにＣＶＤ法等によって、シリコン窒化物などからなる絶縁体層を形成し、その絶縁体層をフォトリソグラフィー法・エッチング法等によってパターニングして画素電極８ａの中央側を露出させる開口部１２ａを形成することで、図１３などに示すように、画素トランジスタである駆動トランジスタ６やスイッチトランジスタ５を被覆し、画素電極８ａの周縁部を被覆する保護絶縁膜１２を形成する。

【００４８】

次いで、保護絶縁膜１２を含む基板１０の全域を被覆するように、例えば、ポリイミド系やアクリル系の樹脂材料層を成膜し、フォトリソグラフィー法・エッチング法等によってその樹脂材料層をパターニングする。これにより図１４などに示すように、保護絶縁膜１２の上面を覆い開口部１３ａを有するバンク１３を形成する。

そして、このバンク１３が形成された基板１０を純水で洗浄した後、$Ｏ_2$プラズマ処理またはＵＶオゾン処理を施すことで、画素電極８ａの表面を親水化し、後述するノズルプリント方式により塗布する液状体が画素電極８ａに馴染みやすくする。なお、バンク１３の表面は撥水化処理を施すことが好ましい。

【００４９】

次いで、バンク１３の開口部１３ａにおける保護絶縁膜１２の開口部１２ａ内に、正孔注入層８ｂを構成する有機材料（例えば、ＰＥＤＯＴ／ＰＳＳ）が含有される液状体をノズルプリント方式で塗布し、その液状体を乾燥させ成膜させることで、図１５などに示すように、有機化合物層における正孔注入層８ｂを形成する。

更に、開口部１２ａ内の正孔注入層８ｂ上に、発光層８ｃを構成する有機材料（例えば、ポリフルオレン系発光材料）が含有される液状体をノズルプリント方式で塗布し、その液状体を乾燥させ成膜させることで、図１５などに示すように、有機化合物層における発光層８ｃを形成する。

【００５０】

そして、有機化合物層である発光層８ｃ及びバンク１３を覆い、基板１０の全域を被覆するように蒸着法等によって、例えば、バリウムなどのカソードを形成し、さらにカソード上にアルミを蒸着法等で形成することで、図５に示すように、光反射性を有する対向電極８ｄを形成する。

こうしてＥＬパネル１が製造される。

【００５１】

ここで、光吸収性を有するバンク１３を備えるＥＬパネル１と、従来のＥＬパネル１００（図１８参照）の駆動寿命に関して説明する。

【００５２】

ＥＬパネル１のバンク１３は、着色ポリイミド系樹脂材料（着色ＰＩ）からなり、ＥＬパネル１００のバンク３３は、光透過性を有する通常のポリイミド系樹脂材料（通常ＰＩ）からなる。

このバンク１３の着色ポリイミド系樹脂材料（着色ＰＩ）としては、例えば、図１６に

示すように、波長６００［ｎｍ］以上の光に対してその透過率が９０％以上となり、波長５００［ｎｍ］以下の光に対してその透過率が２０％以下となるものを用いた。
一方、バンク３３の通常ポリイミド系樹脂材料（通常ＰＩ）としては、例えば、図１６に示すように、波長５００［ｎｍ］以上の光に対してその透過率が９０％以上となり、波長３５０［ｎｍ］以下の光に対してその透過率が２０％程度となるものを用いた。
【００５３】
そして、駆動しているＥＬパネル１に外部から蛍光灯により１０００［Ｌｕｘ］の光を照射した場合、画素トランジスタにオフリーク電流は発生しない。
これに対し駆動しているＥＬパネル１００に外部から蛍光灯により１０００［Ｌｕｘ］の光を照射したところ、画素トランジスタに４８［ｎＡ］のオフリーク電流が発生した。
つまり、光透過性を有する通常ポリイミド系樹脂材料からなるバンク３３を備えるＥＬパネル１００は光感度を有しているので、それにより画素トランジスタなどの回路に悪影響を及ぼす可能性があることがわかる。
【００５４】
また、７０℃、ドライ設定の恒温恒湿槽内にて、ＥＬパネル１と従来のＥＬパネル１００の駆動試験を行い、各ＥＬパネルの輝度［ｃｄ／$ｍ^2$］の変化を測定した。
着色ポリイミド系樹脂材料からなるバンク１３を備えるＥＬパネル１の初期輝度は１４５．６（１００％）であり、１時間後の輝度が１３９．１（９５％）、６６時間後の輝度が１２５．１（８６％）、１３７時間後の輝度が１０９．２（７５％）、２４８時間後の輝度が１０９．７（７５％）であった（図１７参照）。
これに対し通常ポリイミド系樹脂材料からなるバンク３３を備えるＥＬパネル１００の初期輝度は１４６．３（１００％）であり、１時間後の輝度が１３９．５（９５％）、６６時間後の輝度が１１２．３（７７％）、１３７時間後の輝度が１００．８（６９％）、２４８時間後の輝度が９２．１（６３％）であった（図１７参照）。
以上のように、この２４８時間の駆動試験後に、光吸収性を有するバンク１３を備えるＥＬパネル１の輝度が７５％に低下したことに対し、光透過性のバンク３３を備えるＥＬパネル１００の輝度は６３％まで低下しており、従来のＥＬパネル１００の方が劣化したことがわかる。
つまり、光吸収性を有するバンク１３によって、画素トランジスタなどの回路に光が到達し難くなり、駆動トランジスタ６やスイッチトランジスタ５の光劣化が低減され、ＥＬパネル１の駆動寿命が従来のＥＬパネル１００よりも長くなったといえる。
【００５５】
このように、ＥＬパネル１におけるバンク１３は光吸収性を有しているため、ＥＬ素子８から放射された光はバンク１３に吸収されることとなるので、ＥＬ素子８の発光がバンク１３上の対向電極８ｄで反射することを低減し、反射光が画素トランジスタ（駆動トランジスタ６、スイッチトランジスタ５）に作用することを防ぐことができ、画素トランジスタが光劣化してしまうことを防止することができる。
また、非選択時の駆動トランジスタ６のソース・ドレイン電圧のリーク電流による低下を抑制することが可能となり、輝度の低下を防ぐことが可能となる。
【００５６】
なお、以上の実施の形態においては、正孔注入層８ｂと発光層８ｃとの２層よりなる有機化合物層を例に説明したが、本発明はこれに限定されるものではなく、例えば、発光層１層のみからなる有機化合物層や、正孔注入層の他に電子注入層などを有する３層以上の有機化合物層を備えるＥＬ素子であってもよい。
また、以上の実施の形態においては、ＥＬパネル１が基板１０側から外部に光出射するいわゆるボトムエミッション型のパネルであったが、対向電極８ｄを透明電極材料で形成することで、対向電極８ｄ側から外部に光出射するトップエミッション型のパネルにすることもできる。
【００５７】
また、その他、具体的な細部構造等についても適宜に変更可能であることは勿論である

。

【図面の簡単な説明】

【００５８】

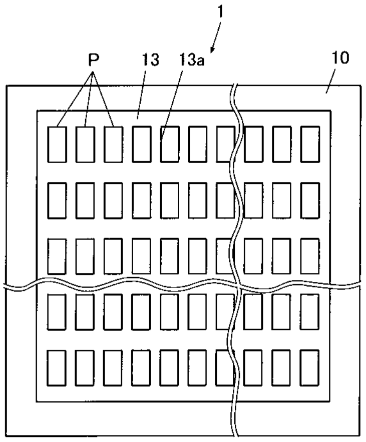
【図１】ＥＬパネルの画素の配置構成を示す平面図である。
【図２】ＥＬパネルの概略構成を示す平面図である。
【図３】ＥＬパネルの１画素に相当する回路を示した回路図である。
【図４】ＥＬパネルの１画素を示した平面図である。
【図５】図４のV－V線に沿った面の矢視断面図である。
【図６】ＥＬパネルの製造過程における第一工程を示す断面図である。
【図７】ＥＬパネルの製造過程における第二工程を示す断面図である。
【図８】ＥＬパネルの製造過程における第三工程を示す断面図である。
【図９】ＥＬパネルの製造過程における第四工程を示す断面図である。
【図１０】ＥＬパネルの製造過程における第五工程を示す断面図である。
【図１１】ＥＬパネルの製造過程における第六工程を示す断面図である。
【図１２】ＥＬパネルの製造過程における第七工程を示す断面図である。
【図１３】ＥＬパネルの製造過程における第八工程を示す断面図である。
【図１４】ＥＬパネルの製造過程における第九工程を示す断面図である。
【図１５】ＥＬパネルの製造過程における第十工程を示す断面図である。
【図１６】ポリイミド材料の透過率を示す説明図である。
【図１７】ＥＬパネルの輝度変化の測定結果を示す説明図である。
【図１８】従来のＥＬパネルを示す断面図である。

【符号の説明】

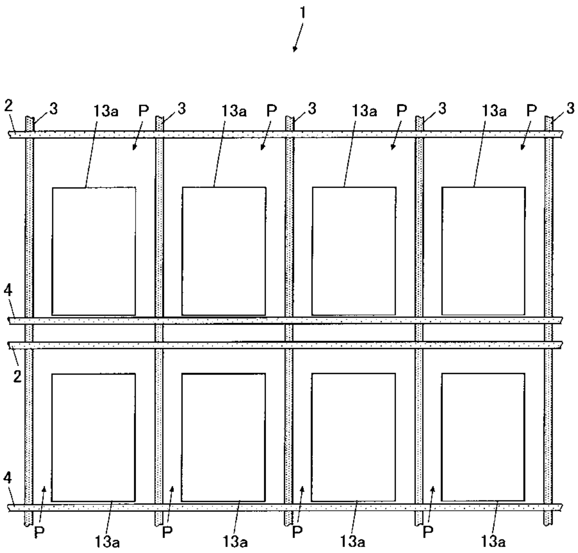
【００５９】

１　　ＥＬパネル
５　　スイッチトランジスタ（画素トランジスタ）
６　　駆動トランジスタ（画素トランジスタ）
７　　キャパシタ
８　　ＥＬ素子
８ａ　画素電極（第１電極）
８ｂ　正孔注入層（有機化合物層）
８ｃ　発光層（有機化合物層）
８ｄ　対向電極（第２電極）
１０　基板
１１　ゲート絶縁膜
１２　保護絶縁膜
１２ａ　開口部
１３　バンク（隔壁）
１３ａ　開口部
Ｐ　　画素

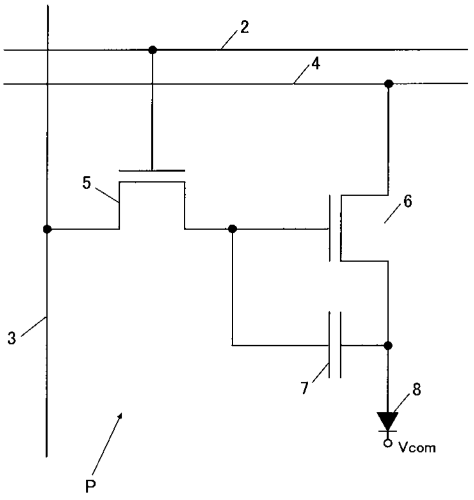
【図１】


1
P
13
13a
10

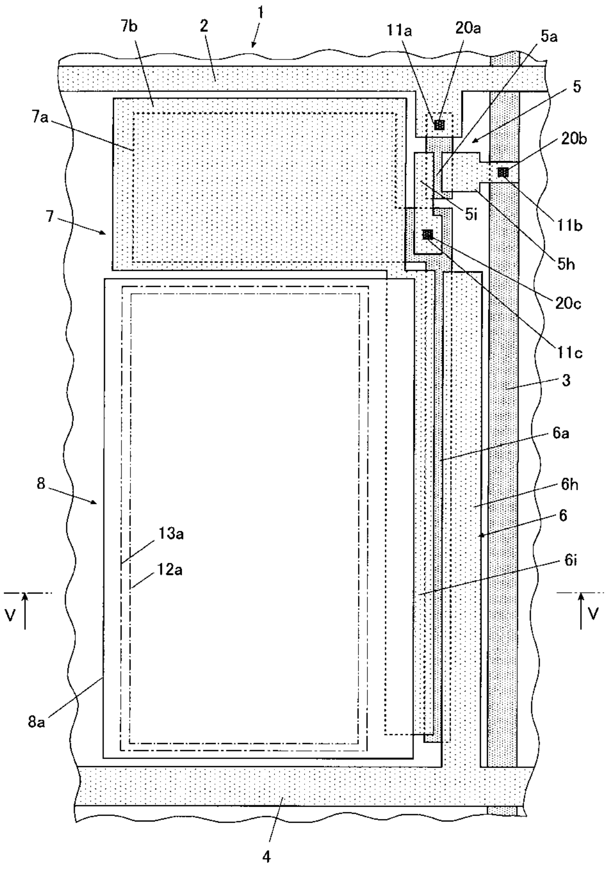
【図２】


1
2
3
13a
P
4
2
4
P
13a

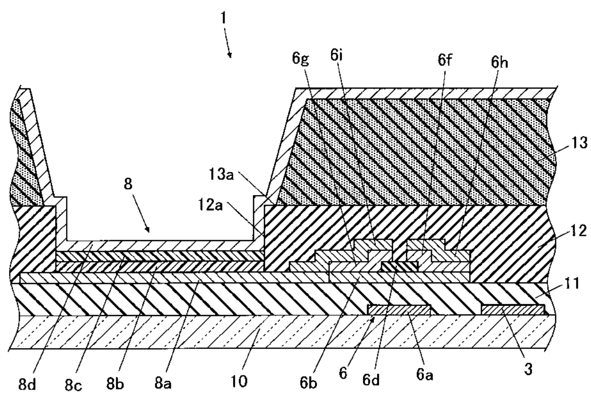
【図３】


2
4
5
6
3
7
8
Vcom
P

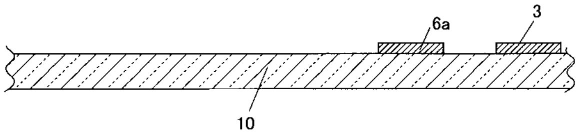
【図４】


7b
2
1
11a
20a
5a
5
7a
20b
5i
7
11b
5h
20c
11c
3
6a
8
6h
6
13a
6i
12a
V
V
8a
4

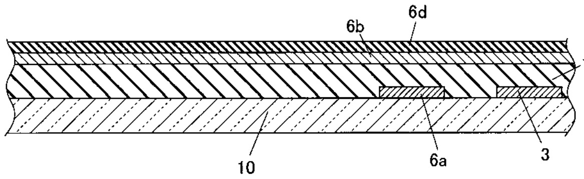
【図５】



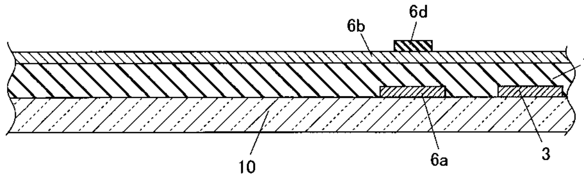
【図６】



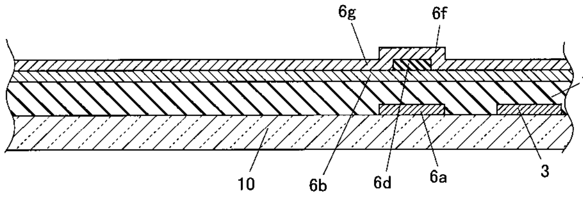
【図７】



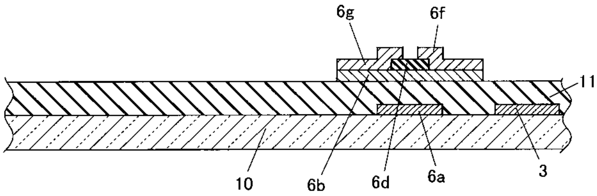
【図８】



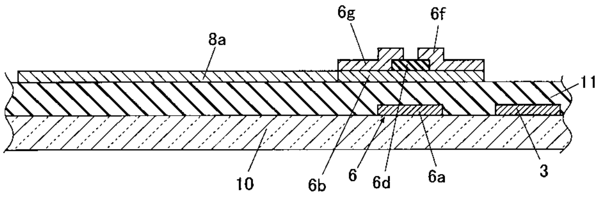
【図９】



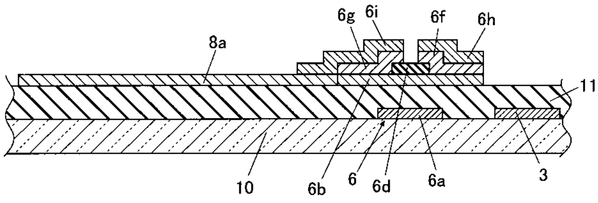
【図１０】



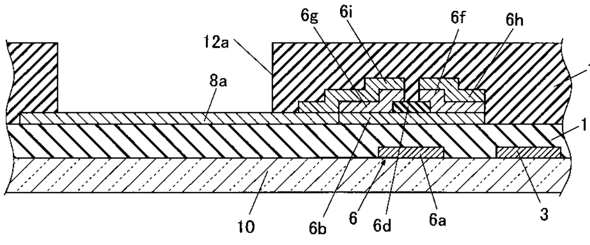
【図１１】



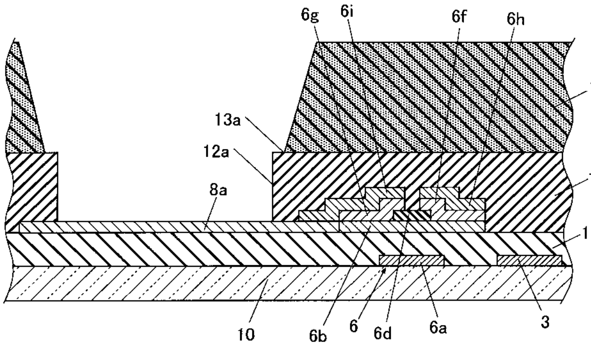
【図１２】



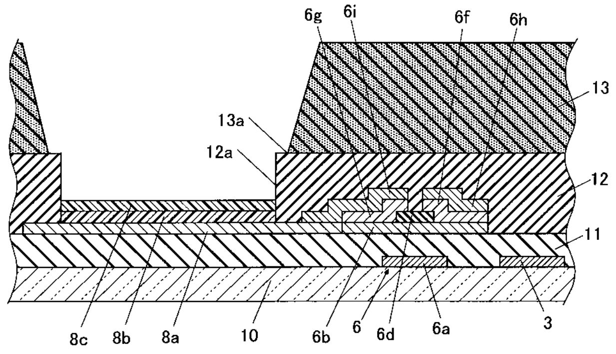
【図１３】



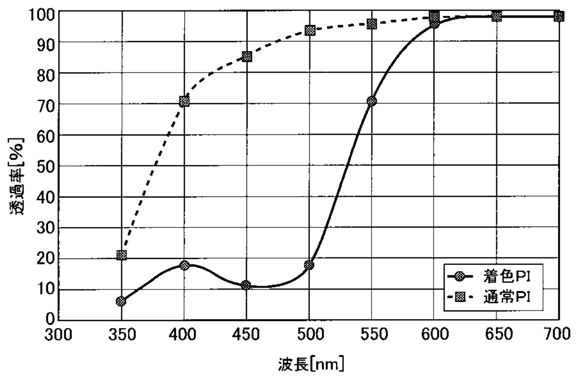
【図１４】



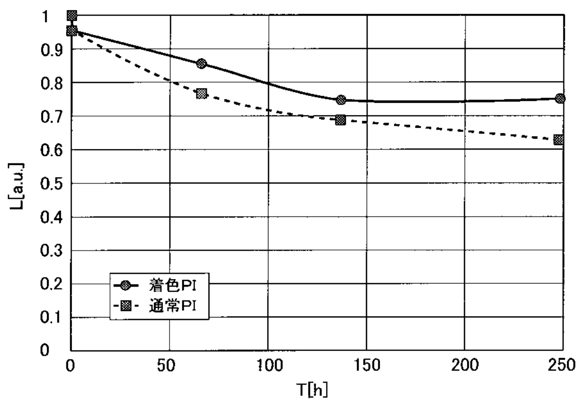
【図１５】



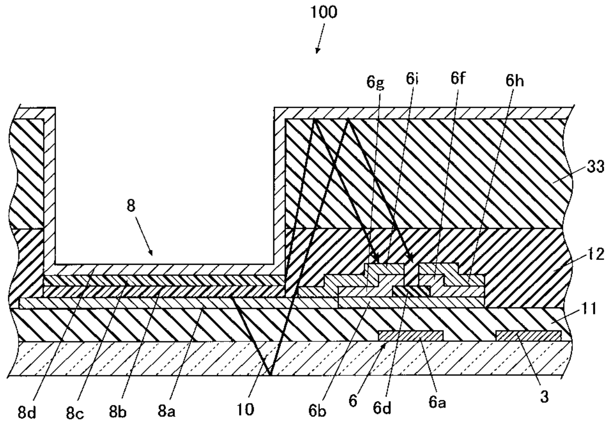
【図１６】



【図１７】



【図１８】



フロントページの続き

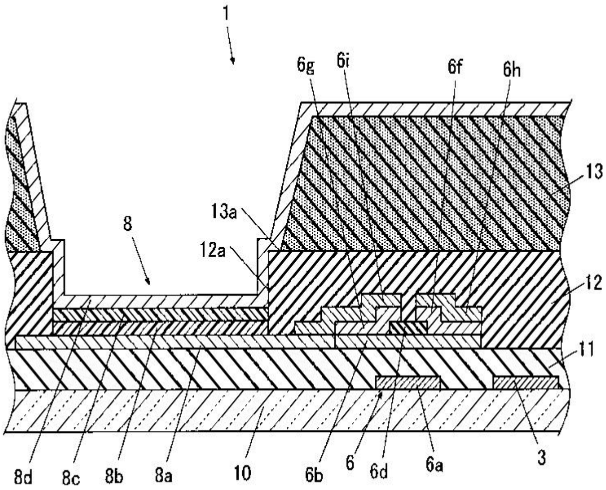
(51)Int.Cl.　　　　　　　　ＦＩ　　　　　　　　テーマコード（参考）
Ｈ０５Ｂ　33/10　　(2006.01)　　　Ｈ０５Ｂ　33/10

(72)発明者　小林　啓和
東京都八王子市石川町２９５１番地５　カシオ計算機株式会社八王子技術センター内
(72)発明者　東　俊明
東京都八王子市石川町２９５１番地５　カシオ計算機株式会社八王子技術センター内

Ｆターム(参考) 3K107 AA01 BB01 CC21 DD89 DD90 EE03 EE27 FF06
5C094 AA07 AA08 AA21 AA53 BA03 BA27 CA19 DA13 ED15 FA02
FB01 FB02 FB12 FB14 FB15 JA11

patsnap

专利名称(译)	EL面板和制造EL面板的方法		
公开(公告)号	JP2010010098A	公开(公告)日	2010-01-14
申请号	JP2008171445	申请日	2008-06-30
[标]申请(专利权)人(译)	卡西欧计算机株式会社		
申请(专利权)人(译)	卡西欧计算机有限公司		
[标]发明人	森本和紀 水谷康司 小林啓和 東俊明		
发明人	森本 和紀 水谷 康司 小林 啓和 東 俊明		
IPC分类号	H05B33/22 G09F9/30 H01L27/32 H01L51/50 H05B33/12 H05B33/10		
FI分类号	H05B33/22.Z G09F9/30.349.C G09F9/30.365.Z H05B33/14.A H05B33/12.B H05B33/10 G09F9/30.365 H01L27/32		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC21 3K107/DD89 3K107/DD90 3K107/EE03 3K107/EE27 3K107/FF06 5C094/AA07 5C094/AA08 5C094/AA21 5C094/AA53 5C094/BA03 5C094/BA27 5C094/CA19 5C094/DA13 5C094/ED15 5C094/FA02 5C094/FB01 5C094/FB02 5C094/FB12 5C094/FB14 5C094/FB15 5C094/JA11		
外部链接	Espacenet		

摘要(译)

要解决的问题：防止像素晶体管因EL元件发出的光而劣化。ŽSOLUTION：在EL面板1中，通过使形成在覆盖像素晶体管（驱动晶体管6和开关晶体管5）的保护绝缘膜12上的堤13着色，从EL元件8发出的光被堤13吸收。增加光学吸收。可以防止相对电极8d在EL元件8的发光堤13上的反射，并且可以通过不使反射光到达像素晶体管来防止像素晶体管的劣化。Ž