

(19) 日本国特許庁 (JP)

(12) 公表特許公報 (A)

(11) 特許出願公表番号

特表2008-519305

(P2008-519305A)

(43) 公表日 平成20年6月5日 (2008. 6. 5)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09F 9/30 (2006.01)	G09F 9/30 338	5C080
H01L 27/32 (2006.01)	G09F 9/30 365Z	5C094
G09G 3/20 (2006.01)	G09F 9/30 330Z	
H01L 51/50 (2006.01)	G09G 3/20 624B	

審査請求 未請求 予備審査請求 未請求 (全 10 頁) 最終頁に続く

(21) 出願番号 特願2007-539668 (P2007-539668)
 (86) (22) 出願日 平成17年10月28日 (2005.10.28)
 (85) 翻訳文提出日 平成19年5月2日 (2007.5.2)
 (86) 国際出願番号 PCT/IB2005/053524
 (87) 国際公開番号 W02006/048801
 (87) 国際公開日 平成18年5月11日 (2006.5.11)
 (31) 優先権主張番号 04105468.5
 (32) 優先日 平成16年11月3日 (2004.11.3)
 (33) 優先権主張国 欧州特許庁 (EP)

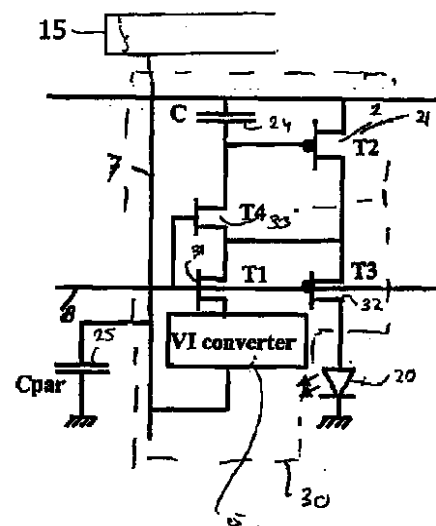
(71) 出願人 590000248
 コーニンクレッカ フィリップス エレク
 トロニクス エヌ ヴィ
 オランダ国 5621 ペーアー アイン
 ドーフェン フルーネヴァウツウェッハ
 1
 (74) 代理人 100070150
 弁理士 伊東 忠彦
 (74) 代理人 100091214
 弁理士 大貫 進介
 (74) 代理人 100107766
 弁理士 伊東 忠重

最終頁に続く

(54) 【発明の名称】 電界発光ディスプレイ装置

(57) 【要約】

(アクティブ・アドレッシング・マトリクス) 発光ディスプレイ画素回路における抵抗性又は容量性の電圧 - 電流変換器 (35) の使用は、改善された表示均一性のために、高速なプログラミングと、非常に正確な画素電流決定とを可能にする。



【特許請求の範囲】**【請求項 1】**

交差電極の領域で画素を有し、
夫々の画素は、メモリ素子に基づく電流調整回路を少なくとも有し、
前記調整回路の接続点は、発光素子に直列に接続可能であるディスプレイ装置であって

、
列電極と前記メモリ素子の接続点との間で前記発光素子を通る電流を調整するために
画素の領域で電圧 - 電流変換手段を有する、ディスプレイ装置。

【請求項 2】

前記電圧 - 電流変換手段は、前記列電極と前記メモリ素子の接続点との間に直流遮断回路を有する、請求項 1 記載のディスプレイ装置。

10

【請求項 3】

前記電圧 - 電流変換手段は、前記列電極と前記メモリ素子の接続点との間に静電容量を有する、請求項 2 記載のディスプレイ装置。

【請求項 4】

プログラム可能な電圧ランプ発生器を更に有する、請求項 3 記載のディスプレイ装置。

【請求項 5】

前記電圧 - 電流変換手段は、前記列電極と前記メモリ素子の接続点との間に抵抗を有する、請求項 1 記載のディスプレイ装置。

【請求項 6】

前記発光素子は、有機 LED 又はポリマー LED を有することを特徴とする、請求項 1 記載のディスプレイ装置。

20

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、交差電極の領域で画素を有し、夫々の画素はメモリ素子に基づく電流調整回路を少なくとも有し、調整回路の接続点は発光素子に直列に接続可能である、ディスプレイ装置に関する。

【背景技術】**【0002】**

このような電界発光型ディスプレイ装置は、ますます（ポリマー）半導体有機材料、半導体無機材料又は電子発光材料に基づく。ディスプレイ装置は、セグメント化された画素（又は固定パターン）を介して発光しうが、また、マトリクスパターンを用いるディスプレイも可能である。メモリ素子を介する画素の調整は、画素によって発光されるべき光の強度を決定する。メモリ素子による上記調整は、特別な切替え素子が用いられるところの調整（所謂、アクティブ駆動）であって、ますます幅広い用途を見いだす。

30

【0003】

ディスプレイ装置の適切な用途分野は、例えば、携帯電話、システム手帳などである。

【0004】

上述のような形式のディスプレイ装置は、国際特許出願 W O 0 1 9 1 0 9 5 に記載されている。この文献では、発光デバイスを通る電流は、発光画素のマトリクスにおける画素ごとの個々の T F T トランジスタ回路により調整される。この目的のために、電荷は 2 つのトランジスタの枝を介してコンデンサの両端に生成される。調整回路の接続点は発光素子に直列に接続可能であり、更なるトランジスタ及びコンデンサはメモリ素子を構成する。

40

【0005】

第 1 の T F T トランジスタがオフされた後、コンデンサの電荷は、更なる T F T トランジスタを通る電流、ひいては発光デバイスを通る電流を決定する。その後の選択の際に、これは繰り返される。

【0006】

50

このような駆動方法は電流プログラミングと呼ばれ、基本的には、入力データ電圧信号がコンデンサに蓄えられるところの電圧プログラミングに比べて、トランジスタ出力電流を決定するための、より正確な方法を可能にする。出力トランジスタは、この電圧を電流に変換して、表示相の間、発光素子を駆動する。その欠点は、生成された出力電流の正確さである。TFTトランジスタの閾値電圧及びキャリア移動度の広がり、この正確さを著しく制限する。

【0007】

しかし、電流プログラミングでは、その欠点は、プログラミング相の間に起こり得る限界速度である。小さな電流は、その内在する大きな寄生容量を有する長い列ラインを介して画素へ供給される。画素回路が所謂レイシオド(ratio-ed)ミラー回路から成る場合に、入力トランジスタは、出力トランジスタよりも大きく作られる。これは、データ入力電流の増大(up-scaling)を可能にし、一方、出力電流は、発光素子を駆動することができるほど十分に低い。高いデータ入力電流は、実際には、画素回路のプログラミング速度を増大させるが、この場合に、これは2つのミラー回路の整合に依存する。このような整合は、最低輝度レベルで、特に低い電流レベルに関して、電流の正確さをやはり制限する。

【特許文献1】国際特許出願W00191095

【発明の開示】

【発明が解決しようとする課題】

【0008】

国際特許出願W00191095(所謂、切替えミラーアプローチ)では、入力電流に直接関連する蓄積されたコンデンサ電圧を決定し、次の期間に、同一の画素出力電流を伝送するために、1つのトランジスタしか用いられない。同じトランジスタが両方の時間期間で用いられるので、トランジスタの広がり著しく回避される。しかし、この方法は、2つの時間期間の間の電流スケールを全く認めない。結果として、プログラミング時間は、正確な列データ入力電流が画素トランジスタに流れ込む前に寄生列容量が十分に充電されることを確実にするほど、十分に長いことを必要とされる。

【0009】

特に、本発明は、上記問題がより小さい範囲で起こるところの、上記形式のディスプレイ装置を提供することを目的とする。

【課題を解決するための手段】

【0010】

上記目的のために、当該ディスプレイ装置は、列電極と前記メモリ素子の接続点との間で前記発光素子を通る電流を調整するために画素の領域で電圧-電流変換手段を有する。

【0011】

夫々の画素に正確な電圧-電流変換器を与えることによって、プログラミング相時間の間一定である入力電圧は、電流に変換される。この場合に、この電流は、例えば切替え電流ミラーに蓄えられる。プログラミング相の後、切替えミラーは、プログラム電流を画素に伝送するよう出力モードに接続される。

【0012】

最も簡単な変換方法は、単一の抵抗を用いることにある。しかし、複数の抵抗又は抵抗として用いられる複数のトランジスタは広がり示す。

【0013】

従って、本発明の好ましい実施例は、電圧-電流変換器としてコンデンサを用いる。これは、入力電圧がプログラミング相の間に変化する場合に可能性がある。例えば、三角ランプ電圧を用いると、列電極における電流は：

$$Q = C \times V = I \times t \rightarrow I = C \times dV / dt$$

から得られる。なお、 dV / dt はプログラミングの間の電圧ランプを示す。

【0014】

10

20

30

40

50

有利な点は、コンデンサがトランジスタよりも良い精度で作成可能である点である。このようにして、より良い表示均一性が得られる。

【発明を実施するための最良の形態】

【0015】

本発明の上記及び他の態様について、以下に記載される実施例を参照して説明することにより明らかとする。

【0016】

図面は概略であり、対応する部品は、全体として同じ参照番号によって表される。

【0017】

図1は、本発明に従うディスプレイ装置1の一部の等価回路図を概略的に示す。このディスプレイ装置は、m本の行8(1, 2, . . . , m)及びn本の列7(1, 2, . . . , n)とともに、ポリマーLED又は有機LED20のマトリクスを有する。行及び列が述べられる場合、それらは、望まれるならば交換されても良い。この装置は、更に、行選択回路16及びデータレジスタ15を有する。外部から提供される情報17、例えばビデオ信号は、処理ユニット18で処理される。処理ユニット18は、表示されるべき情報に依存して、供給ライン19を介してデータレジスタ15の別個の部分15-1, . . . , 15-nを充電する。

【0018】

行の選択は、ライン8、本例ではTFTトランジスタ又はMOSトランジスタ22のゲート電極を介して、行選択回路16を用いて、それらのトランジスタのゲート電極に、必要とされる選択電圧を与えることによって行われる。

【0019】

この従来技術の装置におけるデータ書込は、電流プログラミングを介して行われる。これは、選択の間に、理想的な電流源であるとみなされる電流源10が、例えばスイッチ9を介して、データレジスタ15によりオンに切り替えられることを意味する。電流の値は、データレジスタの内容によって決定される。一般的に、電流源10は、複数の行に共通している。

【0020】

アドレス指定の間、コンデンサ24は、トランジスタ21、22及び23を介して、ある電荷を供給される。このコンデンサは、後述されるように、トランジスタ21の調整、ひいては、駆動期間中にLED20を流れる実際の電流、及び(本例では)画素(n, 1)の輝度を決定する(更に、それらとともに上記メモリ回路を構成する)。行8の選択と列7への電圧供給との間の相互同期は、駆動ライン14を介して駆動ユニット18により行われる。コンデンサ24は、トランジスタ21、22及び23とともに、画素駆動回路30として考えられる。

【0021】

行、本例では行1が、選択される時点で、電流源10は電流を流し始める。選択中に、情報は、(本例では)ライン7を介して列レジスタ15から提供される。この情報は、伝送電流及び時間期間に依存して、コンデンサ24が所与の電荷を得るように、(調整)トランジスタ21、22及び23を流れる電流を決定する。コンデンサ24の他の面は、正極の電源ライン12へ接続されている。選択後、プログラミング相の終了時に(スイッチ22の閉成後)、このコンデンサは、(制御)トランジスタ21のゲートでの電圧を決定する特定の電荷を有する。ダイオード(LED)20は、画素が調整されるまで、即ち、関連するトランジスタ21が同様の方法で調整されるまで導通を開始しない。(ライン時間の終了時又はフレーム時間の終了時である)その時点で、例えば、1又はそれ以上のLED20と、例えば接地との間の(本例ではライン13を介する)共通スイッチ11は、LEDの輝度が調整値に一致するように電流がトランジスタ21及びLED20を流れることができるよう短時間閉じられる。

【0022】

電流プログラミングは、基本的には、トランジスタ21の出力電流を決定するための極

10

20

30

40

50

めて正確な方法を可能にする。しかし、その欠点は、プログラミング相の間に起こり得る限界速度である。小さな電流は、その内在する大きな寄生容量 25 を有する長い列ラインを介して画素へ供給される。

【0023】

データ入力の増大 (up-scaling) は、出力電流が有機 LED を駆動することができるほど十分に小さく保たれる間、レイシオド (ratio-ed) ミラー回路を画素駆動回路として用いることによって可能である。そのミラー回路では、入力トランジスタは、出力トランジスタよりも大きく作られる。高いデータ入力電流は、画素回路のプログラミング速度を増大させる。たとえその速度がより速いとしても、この電流プログラミングの方法は 2 つのミラー回路の整合に依存し、このような整合は、最低輝度レベルで、特に低い電流レベルに関して、電流の正確さをやはり制限する。

10

【0024】

正確さを高める方法は、切替えミラーアプローチである。このアプローチでは、入力電流に直接関連する蓄積されたコンデンサ電圧を決定し (プログラミング相)、次の期間に、同一の画素出力電流を伝送する (駆動相) ために、1 つのトランジスタしか用いられない。同じトランジスタが両方の時間期間で用いられるので、トランジスタの広がり著しく回避される。しかし、この方法は、2 つの時間期間の間の電流スケールを全く認めない。結果として、プログラミング時間は、正確な列データ入力電流が画素トランジスタに流れ込む前に、寄生 (列) 容量 25 が十分に充電されることを確実にするほど十分に長いことを必要とされる。

20

【0025】

図 2 は、本発明に従う装置の一部を示す。この場合に、画素駆動回路 30 は、p 形 TFT 31、33 (T1、T4) 及び n 形 TFT 32、21 (T3、T2) と、コンデンサ 24 とを有する。この場合に、行の選択は、先と同じく、ライン 8、本例では TFT トランジスタ又は MOS トランジスタ 31、32、33 のゲート電極を介して、行選択回路 16 を用いて、それらのトランジスタのゲート電極に、必要とされる選択電圧を与えることによって行われる。同時に、列 7 はデータ電圧を供給される。

【0026】

データ電圧は列 7 へ供給されるが、それにも関わらず、この装置での書込データは、画素駆動回路 30 に電圧 - 電流変換器 35 を組み込むことによって、電流プログラミングを介して行われる。これは、選択の間に、理想的な電流源とみなされる画素駆動回路 30 内の電流源 31、33、35 が、プログラミングデータ電圧を介してデータレジスタ 15 によりオンに切り替えられることを意味する。

30

【0027】

コンデンサ 24 は、プログラミング相の間、電流源 31、33、35 を介してある電荷を速やかに供給される。このコンデンサは、先と同じく、トランジスタ 21 の調整、ひいては、駆動期間中に n 形 TFT 32、21 (T3、T2) 及び LED 20 を流れる実際の電流を決定する (更に、それらとともに上記メモリ回路を構成する)。電流源 31、33、35 は、もはや寄生 (列) 容量 25 へ接続されていないので、この寄生容量 25 の充電は、もはやプログラミング相の速度に影響を及ぼさない。(短い) プログラミング相の終了時に、電流源 31、33、35 は、p 形 TFT 31、33 (T1、T4) を無効にすることによって無効にされ、同じ電流が、その後 n 形 TFT 32、21 (T3、T2) を有効にすることによって LED 20 へ供給される。

40

【0028】

図 3 は、電圧 - 電流変換器 35 の第 1 の可能な実施例を示す。この実施例は、抵抗 36 によって実現される。プログラミング相の間に、レジスタ 15 での電圧 V は、抵抗 36 を流れる一定電流をもたらす。

【0029】

図 3 の電圧 - 電流変換器は、電圧プログラミングに起因して速い。しかし、全ての広がり、閾値電圧の変動として取り除かれるわけではなく、トランジスタ 21 (T2) の移

50

動度の変動は、コンデンサ 24 (C) に蓄積された電圧に広がりを見せる。これは、プログラミング相の間、抵抗 36 を流れる電流に影響を及ぼす。更に、抵抗 36 の値も、LED 20 に流される電流の広がりをもたらすよう、幾らかの広がりを見せる。

【0030】

これは、VI 変換器機能がコンデンサ 37 によって実行される場所の図 4 の実施例において解決されている。この場合、入力電流は動的な方法で決定される。即ち、プログラミング相の間、プログラミング電圧は、所望のプログラミング電流に関連する $\lambda \frac{dV}{dt}$ を有しながら列 7 で供給される。コンデンサ 37 はその 2 つのノードで直流電圧を分離するので、T2 の広がりへの影響はない。この実施例は高速である。たとえ列 (伝送) ラインにかかる電圧が、その伝送ラインの特性に起因して、まだ十分に安定していない場合でさえ、入力電流はより良く決定される。

10

【0031】

一実施例で、低抵抗の出力インピーダンスを有するバッファ増幅器は、ランプ電圧を発生させる。例えば、列ドライバ 15 は、内部で、低抵抗の出力インピーダンスを有するバッファ増幅器の前にある、コンデンサを充電する低電流発生器によりランプ電圧を発生させる。この増幅器は、列ライン 7 を駆動する。他の実施例では、データライン 7 は、定電流源によって直接的に充電される。大きな寄生列ラインコンデンサ 25 により、ランプ電圧は生成され、一定電流の (コンデンサ 25、37 によって決定される) 一部は、充電コンデンサ 37 を充電するために、ひいては画素回路をプログラミングするために使用される。

20

【0032】

更に一般的には、図 4 の回路は、例えば充電電流を増幅する (又は、必要ならば弱める) よう、容量性素子及び信号処理のための更なる回路を含む所謂直流遮断回路として実現される。

【0033】

幾つかの変形例は、本発明の適用範囲内で可能である。例えば、バイポーラトランジスタによる実現も実行可能である。実用的な回路では、更なるトランジスタ/スイッチが、付加的なトランジスタ、コンデンサを充電/予備充電するためのスイッチ、キックバック補償など、回路動作を改善するよう加えられても良い。

【0034】

また、本案は、切替えミラー画素回路に限定されない。

30

【0035】

本発明の保護の適用範囲は、記載された実施例に限定されない。本発明は、夫々及び全ての新規な特徴的特性並びに夫々及び全ての機能の組合せに属する。特許請求の範囲における参照番号は、これらの請求項の保護範囲を限定しているわけではない。語「有する」及びその活用形の使用は、特許請求の範囲で挙げられている以外の要素の存在を除外するわけではない。要素の前に置かれた語「1つの」の使用は、このような要素の複数個の存在を除外するわけではない。

【図面の簡単な説明】

【0036】

40

【図 1】従来技術に従うディスプレイ装置を概略的に示す。

【図 2】本発明に従う装置の一部を示す。

【図 3】図 2 の可能な実施例を示す。

【図 4】更なる実施例を示す。

【 図 1 】

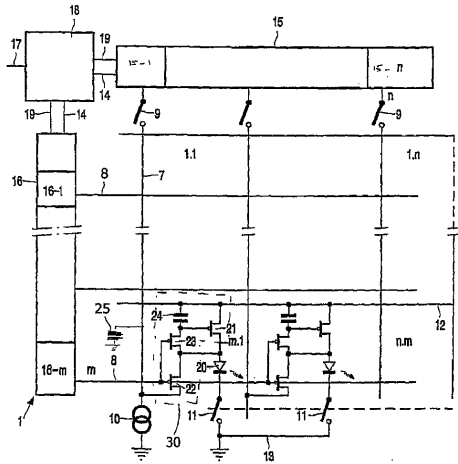
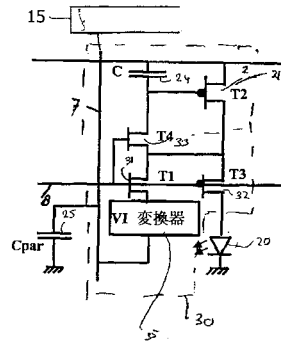


FIG.1

【 図 2 】



【 図 3 】

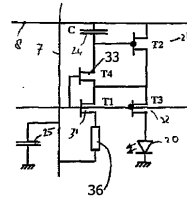


FIG.3

【 図 4 】

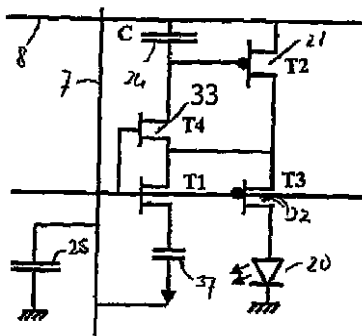


FIG.4

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No PCT/IB2005/053524
A. CLASSIFICATION OF SUBJECT MATTER INV. G09G3/32		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) G09G		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the International search (name of data base and, where practical, search terms used) EPO-Internal, WPI Data		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 6 091 203 A (KAWASHIMA ET AL) 18 July 2000 (2000-07-18)	1,5,6
Y	abstract; figures 7,12,13 column 7, line 59 - column 8, line 17 column 10, lines 37-44	2-4
Y	US 2003/214469 A1 (KAGEYAMA HIROSHI ET AL) 20 November 2003 (2003-11-20) figures 1,3a	2-4
A	WO 01/91095 A (KONINKLIJKE PHILIPS ELECTRONICS N.V) 29 November 2001 (2001-11-29) cited in the application the whole document	1-6
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents : *A* document defining the general state of the art which is not considered to be of particular relevance *E* earlier document but published on or after the International filing date *L* document which may throw doubt on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) *O* document referring to an oral disclosure, use, exhibition or other means *P* document published prior to the international filing date but later than the priority date claimed *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art. *Z* document member of the same patent family		
Date of the actual completion of the International search 10 Apr11 2006		Date of mailing of the international search report 20/04/2006
Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel: (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016		Authorized officer Fulcher1, A

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/IB2005/053524

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
US 6091203	A	18-07-2000	JP 3252897 B2	04-02-2002
			JP 11282419 A	15-10-1999
			TW 477156 B	21-02-2002
US 2003214469	A1	20-11-2003	JP 2003330415 A	19-11-2003
WO 0191095	A	29-11-2001	CN 1381032 A	20-11-2002
			JP 2003534574 T	18-11-2003
			TW 493153 B	01-07-2002
			US 2001052606 A1	20-12-2001

フロントページの続き

(51) Int. Cl.

F I

テーマコード (参考)

G 0 9 G	3/20	6 4 1 D
G 0 9 G	3/20	6 1 1 H
G 0 9 G	3/20	6 4 2 A
H 0 5 B	33/14	A
G 0 9 G	3/20	6 2 1 F

(81) 指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW

(72) 発明者 センベル, アドリアニユス

イギリス国, サリー アールエイチ 1 5 エイチエイ, レッドヒル, クロス・オーク・レーン, フィリップス インテレクチュアル プロパティ アンド スタンダーズ内 (番地なし)

F ターム (参考) 3K107 AA01 BB01 CC11 CC31 EE04 HH05

5C080 AA06 BB05 DD05 EE28 EE29 FF11 JJ02 JJ03

5C094 AA02 AA13 AA21 BA03 BA27 DA20 DB04 EA10

专利名称(译)	电致发光显示装置		
公开(公告)号	JP2008519305A	公开(公告)日	2008-06-05
申请号	JP2007539668	申请日	2005-10-28
[标]申请(专利权)人(译)	皇家飞利浦电子股份有限公司		
申请(专利权)人(译)	皇家飞利浦电子股份有限公司的Vie		
[标]发明人	センペルアドリアニユス		
发明人	センペル,アドリアニユス		
IPC分类号	G09G3/30 G09F9/30 H01L27/32 G09G3/20 H01L51/50		
CPC分类号	G09G3/325 G09G2300/0809 G09G2300/0842 G09G2300/0852 G09G2300/0861 G09G2310/0259 G09G2320/0252		
FI分类号	G09G3/30.J G09F9/30.338 G09F9/30.365.Z G09F9/30.330.Z G09G3/20.624.B G09G3/20.641.D G09G3/20.611.H G09G3/20.642.A H05B33/14.A G09G3/20.621.F		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC11 3K107/CC31 3K107/EE04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD05 5C080/EE28 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C094/AA02 5C094/AA13 5C094/AA21 5C094/BA03 5C094/BA27 5C094/DA20 5C094/DB04 5C094/EA10		
代理人(译)	伊藤忠彦		
优先权	2004105468 2004-11-03 EP		
外部链接	Espacenet		

摘要(译)

(有源寻址矩阵)电阻在发光显示器的像素电路或电容式电压 - 使用电流互感器 (35) 的, 用于改善显示的均匀性, 和高速编程, 非常精确的像素而目前的决心。

