

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-203661

(P2008-203661A)

(43) 公開日 平成20年9月4日(2008.9.4)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 624B	5C080
H01L 51/50 (2006.01)	G09G 3/20 611H	
	G09G 3/20 622A	
	G09G 3/20 670J	
審査請求 未請求 請求項の数 4 O L (全 23 頁) 最終頁に続く		

(21) 出願番号 特願2007-41198 (P2007-41198)
 (22) 出願日 平成19年2月21日 (2007.2.21)

(71) 出願人 000002185
 ソニー株式会社
 東京都港区港南1丁目7番1号
 (74) 代理人 100092336
 弁理士 鈴木 晴敏
 (72) 発明者 内野 勝秀
 東京都港区港南1丁目7番1号 ソニー株式会社内
 (72) 発明者 山本 哲郎
 東京都港区港南1丁目7番1号 ソニー株式会社内
 Fターム(参考) 3K107 AA01 BB01 CC33 EE03 HH04
 HH05
 5C080 AA06 BB05 DD03 DD05 DD29
 EE28 JJ02 JJ03 JJ04 JJ05
 JJ06 KK02 KK07 KK43

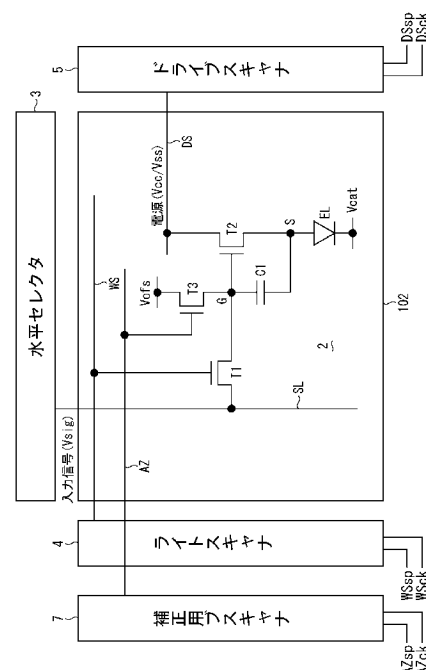
(54) 【発明の名称】 表示装置及びその駆動方法

(57) 【要約】

【課題】信号線に映像信号を供給する駆動部の負荷を軽減する。

【解決手段】サンプリング用トランジスタT1は、信号線SLから供給された信号電位Vsigをサンプリングして保持容量C1に保持する。駆動用トランジスタT2は、給電線DSから電流の供給を受け保持された信号電位Vsigに応じて駆動電流を発光素子ELに流す。スイッチングトランジスタT3は、映像信号Vsigのサンプリングに先立ってオンし駆動用トランジスタの制御端Gを固定電位Vofsにセットするとともに、駆動用トランジスタT2の電流端Sを接地電位Vssにセットする。これにより駆動部は、信号線SLに対して信号電位Vsigのほかに固定電位Vofsを供給する必要がなくなる。電源スキャナ5は給電線DSを接地電位Vssから電源電位Vccに切り換えて駆動用トランジスタのT2の閾電圧Vthに相当する電圧を保持容量C1に保持する。

【選択図】 図13



【特許請求の範囲】**【請求項 1】**

画素アレイ部とこれを駆動する駆動部とからなり、

前記画素アレイ部は、行状の第 1 走査線及び第 2 走査線と、列状の信号線と、各第 1 走査線と各信号線とが交差する部分に配された行列状の画素と、画素の各行に対応して配された給電線とを備え、

前記駆動部は、各第 1 走査線に順次制御信号を出力し、画素を行単位で線順次走査する第 1 スキャナと、

該線順次走査に合わせて制御信号を各第 2 走査線に出力する第 2 スキャナと、

該線順次走査に合わせて各給電線に第 1 電位と第 2 電位で切り換わる電源電圧を供給する電源スキャナと、

該線順次走査に合わせて列状の信号線に映像信号となる信号電位を供給する信号セレクトアとを備え、

前記画素は、発光素子と、サンプリング用トランジスタと、駆動用トランジスタと、スイッチングトランジスタと、保持容量とを含み、

前記サンプリング用トランジスタは、その制御端が該第 1 走査線に接続し、一対の電流端の一方が該信号線に接続し、他方が該駆動用トランジスタの制御端に接続し、

前記駆動用トランジスタは、一対の電流端の一方が該発光素子に接続し、他方が該給電線に接続し、

前記スイッチングトランジスタは、その制御端が第 2 走査線に接続し、一対の電流端が固定電位と該駆動用トランジスタの制御端との間に接続し、

前記保持容量は、該駆動用トランジスタの制御端と他方の電流端との間に接続している表示装置であって、

前記サンプリング用トランジスタは、該第 1 走査線から供給された制御信号に応じて導通し、該信号線から供給された信号電位をサンプリングして該保持容量に保持し、

前記駆動用トランジスタは、第 1 電位にある該給電線から電流の供給を受け該保持された信号電位に応じて駆動電流を該発光素子に流し、

前記スイッチングトランジスタは、映像信号のサンプリングに先立って該給電線が第 2 電位にあるとき、第 2 走査線から供給される制御信号に応じてオンし該駆動用トランジスタの制御端を固定電位にセットするとともに、該駆動用トランジスタの他方の電流端を第 2 電位にセットし、

続いて前記電源スキャナは、該給電線を第 2 電位から第 1 電位に切り換えて該駆動用トランジスタの閾電圧に相当する電圧を該保持容量に保持することを特徴とする表示装置。

【請求項 2】

前記第 1 スキャナは、該駆動用トランジスタの閾電圧に相当する電圧を該保持容量に保持した後、所定の時間幅の制御信号を第 1 走査線に出力し、以って前記保持容量に信号電位を保持すると同時に該駆動用トランジスタの移動度に対する補正を信号電位に加えることを特徴とする請求項 1 記載の表示装置。

【請求項 3】

前記第 1 スキャナは、該保持容量に信号電位が保持された時点で、該サンプリング用トランジスタを非導通状態にして該駆動用トランジスタの制御端を該信号線から電氣的に切り離し、以って該駆動用トランジスタの他方の電流端の電位変動に制御端の電位が連動し両者間の電圧を一定に維持することを特徴とする請求項 1 記載の表示装置。

【請求項 4】

画素アレイ部とこれを駆動する駆動部とからなり、

前記画素アレイ部は、行状の第 1 走査線及び第 2 走査線と、列状の信号線と、各第 1 走査線と各信号線とが交差する部分に配された行列状の画素と、画素の各行に対応して配された給電線とを備え、

前記駆動部は、各第 1 走査線に順次制御信号を出力し、画素を行単位で線順次走査する第 1 スキャナと、

10

20

30

40

50

該線順次走査に合わせて制御信号を各第 2 走査線に出力する第 2 スキャナと、

該線順次走査に合わせて各給電線に第 1 電位と第 2 電位で切り換わる電源電圧を供給する電源スキャナと、

該線順次走査に合わせて列状の信号線に映像信号となる信号電位を供給する信号セクタとを備え、

前記画素は、発光素子と、サンプリング用トランジスタと、駆動用トランジスタと、スイッチングトランジスタと、保持容量とを含み、

前記サンプリング用トランジスタは、その制御端が該第 1 走査線に接続し、一対の電流端の一方が該信号線に接続し、他方が該駆動用トランジスタの制御端に接続し、

前記駆動用トランジスタは、一対の電流端の一方が該発光素子に接続し、他方が該給電線に接続し、

前記スイッチングトランジスタは、その制御端が第 2 走査線に接続し、一対の電流端が固定電位と該駆動用トランジスタの制御端との間に接続し、

前記保持容量は、該駆動用トランジスタの制御端と他方の電流端との間に接続している表示装置の駆動方法であって、

前記サンプリング用トランジスタが、該第 1 走査線から供給された制御信号に応じて導通し、該信号線から供給された信号電位をサンプリングして該保持容量に保持し、

前記駆動用トランジスタが、第 1 電位にある該給電線から電流の供給を受け該保持された信号電位に応じて駆動電流を該発光素子に流し、

映像信号のサンプリングに先立って該給電線が第 2 電位にあるとき、前記スイッチングトランジスタが第 2 走査線から供給される制御信号に応じてオンし、該駆動用トランジスタの制御端を固定電位にセットするとともに、該駆動用トランジスタの他方の電流端を第 2 電位にセットし、

続いて前記電源スキャナが、該給電線を第 2 電位から第 1 電位に切り換えて該駆動用トランジスタの閾電圧に相当する電圧を該保持容量に保持することを特徴とする表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は発光素子を画素に用いたアクティブマトリクス型の表示装置及びその駆動方法に関する。

【背景技術】

【0002】

発光素子として有機 EL デバイスを用いた平面自発光型の表示装置の開発が近年盛んになっている。有機 EL デバイスは有機薄膜に電界をかけると発光する現象を利用したデバイスである。有機 EL デバイスは印加電圧が 10 V 以下で駆動するため低消費電力である。また有機 EL デバイスは自ら光を発する自発光素子であるため、照明部材を必要とせず軽量化及び薄型化が容易である。さらに有機 EL デバイスの応答速度は数 μ s 程度と非常に高速であるので、動画表示時の残像が発生しない。

【0003】

有機 EL デバイスを画素に用いた平面自発光型の表示装置の中でも、とりわけ駆動素子として薄膜トランジスタを各画素に集積形成したアクティブマトリクス型の表示装置の開発が盛んである。アクティブマトリクス型平面自発光表示装置は、例えば以下の特許文献 1 ないし 5 に記載されている。

【特許文献 1】特開 2003 - 255856

【特許文献 2】特開 2003 - 271095

【特許文献 3】特開 2004 - 133240

【特許文献 4】特開 2004 - 029791

【特許文献 5】特開 2004 - 093682

【0004】

10

20

30

40

50

図 2 1 は従来のアクティブマトリクス型表示装置の一例を示す模式的な回路図である。表示装置は画素アレイ部 1 と周辺の駆動部とで構成されている。駆動部は水平セクタ 3 とライトスキャナ 4 を備えている。画素アレイ部 1 は列状の信号線 S L と行状の走査線 W S を備えている。各信号線 S L と走査線 W S の交差する部分に画素 2 が配されている。図では理解を容易にするため、1 個の画素 2 のみを表してある。ライトスキャナ 4 はシフトレジスタを備えており、外部から供給されるクロック信号 c k に応じて動作し同じく外部から供給されるスタートパルス s p を順次転送することで、走査線 W S に順次制御信号を出力する。水平セクタ 3 はライトスキャナ 4 側の線順次走査に合わせて映像信号を信号線 S L に供給する。

【 0 0 0 5 】

画素 2 はサンプリング用トランジスタ T 1 と駆動用トランジスタ T 2 と保持容量 C 1 と発光素子 E L とで構成されている。駆動用トランジスタ T 2 は P チャネル型であり、そのソースは電源ラインに接続し、そのドレインは発光素子 E L に接続している。駆動用トランジスタ T 2 のゲートはサンプリング用トランジスタ T 1 を介して信号線 S L に接続している。サンプリング用トランジスタ T 1 はライトスキャナ 4 から供給される制御信号に応じて導通し、信号線 S L から供給される映像信号をサンプリングして保持容量 C 1 に書き込む。駆動用トランジスタ T 2 は保持容量 C 1 に書き込まれた映像信号をゲート電圧 V g s としてそのゲートに受け、ドレイン電流 I d s を発光素子 E L に流す。これにより発光素子 E L は映像信号に応じた輝度で発光する。ゲート電圧 V g s は、ソースを基準にしたゲートの電位を表している。

【 0 0 0 6 】

駆動用トランジスタ T 2 は飽和領域で動作し、ゲート電圧 V g s とドレイン電流 I d s の関係は以下の特性式で表される。

$$I d s = (1 / 2) \mu (W / L) C o x (V g s - V t h) ^ 2$$

ここで μ は駆動用トランジスタの移動度、W は駆動用トランジスタのチャネル幅、L は同じくチャネル長、C o x は同じくゲート絶縁容量、V t h は同じく閾電圧である。この特性式から明らかなように駆動用トランジスタ T 2 は飽和領域で動作するとき、ゲート電圧 V g s に応じてドレイン電流 I d s を供給する定電流源として機能する。

【 0 0 0 7 】

図 2 2 は、発光素子 E L の電圧 / 電流特性を示すグラフである。横軸にアノード電圧 V を示し、縦軸に駆動電流 I d s をとってある。なお発光素子 E L のアノード電圧は駆動用トランジスタ T 2 のドレイン電圧となっている。発光素子 E L は電流 / 電圧特性が経時変化し、特性カーブが時間の経過と共に寝ていく傾向にある。このため駆動電流 I d s が一定であってもアノード電圧 (ドレイン電圧) V が変化してくる。その点、図 2 1 に示した画素回路 2 は駆動用トランジスタ T 2 が飽和領域で動作し、ドレイン電圧の変動に関わらずゲートで電圧 V g s に応じた駆動電流 I d s を流すことができるので、発光素子 E L の特性経時変化に関わらず発光輝度を一定に保つことが可能である。

【 0 0 0 8 】

図 2 3 は、従来の画素回路の他の例を示す回路図である。先に示した図 2 1 の画素回路と異なる点は、駆動用トランジスタ T 2 が P チャネル型から N チャネル型に変わっていることである。回路の製造プロセス上は、画素を構成する全てのトランジスタを N チャネル型にすることが有利である場合が多い。

【 発明の開示 】

【 発明が解決しようとする課題 】

【 0 0 0 9 】

しかしながら図 2 3 の回路構成では、駆動用トランジスタ T 2 が N チャネル型であるため、そのドレインが電源ラインに接続する一方、ソース S が発光素子 E L のアノードに接続することになる。したがって発光素子 E L の特性が経時変化した場合、ソース S の電位に影響が現れるため、V g s が変動し駆動用トランジスタ T 2 が供給するドレイン電流 I d s が経時的に変化してしまう。このため発光素子 E L の輝度が経時的に変化するという

10

20

30

40

50

課題がある。

【 0 0 1 0 】

また駆動用トランジスタ T_2 の閾電圧 V_{th} や移動度 μ も画素毎にばらつく。これらのパラメータ μ や V_{th} は前述したトランジスタ特性式に含まれるため、 V_{gs} が一定でも I_{ds} が変化してしまう。これにより画素毎に発光輝度が変化し、解決すべき課題となっている。

【課題を解決するための手段】

【 0 0 1 1 】

上述した従来の技術の課題に鑑み、本発明は少ない素子数で構成された単純な画素回路で、発光素子の特性変動、駆動用トランジスタの閾電圧や移動度のばらつきなどの影響を受けることなく、発光輝度の様な表示装置を提供することを目的とする。特に本発明は、信号線に映像信号を供給する駆動部の負荷を軽減することが可能な表示装置及びその駆動方法を提供することを目的とする。かかる目的を達成するために以下の手段を講じた。即ち本発明は、画素アレイ部とこれを駆動する駆動部とからなり、前記画素アレイ部は、行状の第1走査線及び第2走査線と、列状の信号線と、各第1走査線と各信号線とが交差する部分に配された行列状の画素と、画素の各行に対応して配された給電線とを備え、前記駆動部は、各第1走査線に順次制御信号を出力し、画素を行単位で線順次走査する第1スキャナと、該線順次走査に合わせて制御信号を各第2走査線に出力する第2スキャナと、該線順次走査に合わせて各給電線に第1電位と第2電位で切り換わる電源電圧を供給する電源スキャナと、該線順次走査に合わせて列状の信号線に映像信号となる信号電位を供給する信号セクタとを備え、前記画素は、発光素子と、サンプリング用トランジスタと、駆動用トランジスタと、スイッチングトランジスタと、保持容量とを含み、前記サンプリング用トランジスタは、その制御端が該第1走査線に接続し、一方の電流端の一方が該信号線に接続し、他方が該駆動用トランジスタの制御端に接続し、前記駆動用トランジスタは、一方の電流端の一方が該発光素子に接続し、他方が該給電線に接続し、前記スイッチングトランジスタは、その制御端が第2走査線に接続し、一方の電流端が固定電位と該駆動用トランジスタの制御端との間に接続し、前記保持容量は、該駆動用トランジスタの制御端と他方の電流端との間に接続している表示装置であって、前記サンプリング用トランジスタは、該第1走査線から供給された制御信号に応じて導通し、該信号線から供給された信号電位をサンプリングして該保持容量に保持し、前記駆動用トランジスタは、第1電位にある該給電線から電流の供給を受け該保持された信号電位に応じて駆動電流を該発光素子に流し、前記スイッチングトランジスタは、映像信号のサンプリングに先立って該給電線が第2電位にあるとき、第2走査線から供給される制御信号に応じてオンし該駆動用トランジスタの制御端を固定電位にセットするとともに、該駆動用トランジスタの他方の電流端を第2電位にセットし、続いて前記電源スキャナは、該給電線を第2電位から第1電位に切り換えて該駆動用トランジスタの閾電圧に相当する電圧を該保持容量に保持することを特徴とする。

【 0 0 1 2 】

好ましくは前記第1スキャナは、該駆動用トランジスタの閾電圧に相当する電圧を該保持容量に保持した後、所定の時間幅の制御信号を第1走査線に出力し、以って前記保持容量に信号電位を保持すると同時に該駆動用トランジスタの移動度に対する補正を信号電位に加える。また前記第1スキャナは、該保持容量に信号電位が保持された時点で、該サンプリング用トランジスタを非導通状態にして該駆動用トランジスタの制御端を該信号線から電氣的に切り離し、以って該駆動用トランジスタの他方の電流端の電位変動に制御端の電位が連動し両者間の電圧を一定に維持する。

【発明の効果】

【 0 0 1 3 】

本発明によれば、有機ELデバイスなどの発光素子を画素に用いたアクティブマトリクス型の表示装置において、各画素が駆動用トランジスタの閾電圧補正機能を備えており、望ましくは駆動用トランジスタの移動度補正機能や有機ELデバイスの経時変動補正機能

10

20

30

40

50

(ブートストラップ機能)も備えており、高品位の画質を得ることができる。本発明では電源電圧をスイッチングすることにより構成素子数と配線数を最低限に抑えた回路構成で、上述した多様な補正機能を実装することができる。個々の画素の構成素子数がトランジスタ3個と保持容量1個と発光素子1個と少なく、これにより画素のレイアウト面積を小さくすることができる。よって高品位且つ高精細なフラットディスプレイを提供することが可能になる。

【0014】

本発明では特に画素アレイ部に対して映像信号を供給する駆動部の負荷を軽減するため、スイッチングトランジスタを駆動用トランジスタの制御端(ゲート)と所定の固定電位との間に接続している。このスイッチングトランジスタは閾電圧補正動作の準備段階で機能し、給電線が低電位にあるときオンして駆動用トランジスタの制御端(ゲート)を固定電位にセットすると共に、駆動用トランジスタの電流端(ソース)を低電位にセットする。その後駆動部は、給電線を低電位(第2電位)から高電位(第1電位)に切り換えて駆動用トランジスタの閾電圧に相当する電圧を保持容量に保持する。その際、駆動部は信号線の電位を基準電位と信号電位で切り換える必要はなく、その負荷を軽減することが可能である。換言すると、本発明では特に信号線を基準電位と信号電位で切り換える代わりに、スイッチングトランジスタを用いて駆動用トランジスタのゲートに固定電位を書き込んでいる。この固定電位は信号線から供給される基準電位の代わりとなるものである。かかる構成により、駆動部は信号線に対して線順次で映像信号の信号電位だけを供給すれば良く、表示装置で一般に使われている汎用のシグナルドライバを用いることが可能となり、低コスト化並びに低消費電力化を実現できる。また信号線に供給する信号をパルス化する必要がないため、配線抵抗や配線容量によるパルス波形の劣化を考慮する必要がなくなり、その分配線に対する制限が少なくなり、パネルの大型化及び高精細化が可能になる。

【発明を実施するための最良の形態】

【0015】

以下図面を参照して本発明の実施の形態を詳細に説明する。図1は本発明の元になった先行開発にかかる表示装置の全体構成を示すブロック図である。図示するように、本表示装置は、画素アレイ部1とこれを駆動する駆動部(3, 4, 5)とからなる。画素アレイ部1は、行状の走査線WSと、列状の信号線SLと、両者が交差する部分に配された行列状の画素2と、各画素2の各行に対応して配された給電線DSとを備えている。駆動部(3, 4, 5)は、各走査線WSに順次制御信号を供給して画素2を行単位で線順次走査する制御用スキャナ(ライトスキャナ)4と、この線順次走査に合わせて各給電線DSに第1電位と第2電位で切換る電源電圧を供給する電源スキャナ(ドライブスキャナ)5と、この線順次走査に合わせて列状の信号線SLに映像信号となる信号電位と基準電位を供給する信号セクタ(水平セクタ)3とを備えている。なおライトスキャナ4は外部から供給されるクロック信号WSCkに応じて動作し同じく外部から供給されるスタートパルスWSspを順次転送することで、各走査線WSに制御信号を出力している。ドライブスキャナ5は外部から供給されるクロック信号DSCkに応じて動作し、同じく外部から供給されるスタートパルスDSSpを順次転送することで、給電線DSの電位を線順次で切り換えている。

【0016】

図2は、図1に示した表示装置に組み込まれる画素の構成を示す回路図である。この画素回路は先行開発にかかるものであり、本発明の背景となっている。本発明の理解を容易にするため、この先行開発にかかる画素回路の構成並びに動作を本発明の一部として詳細に説明する。図示するように本画素回路2は、有機ELデバイスなどで代表される二端子型(ダイオード型)の発光素子ELと、Nチャネル型のサンプリング用トランジスタT1と、同じくNチャネル型の駆動用トランジスタT2と、薄膜タイプの保持容量C1とで構成されている。サンプリング用トランジスタT1はそのゲートが走査線WSに接続し、そのソース及びドレインの一方が信号線SLに接続し、他方が駆動用トランジスタT2のゲートGに接続している。駆動用トランジスタT2は、そのソース及びドレインの一方が発

光素子 E L に接続し、他方が給電線 D S に接続している。本形態は駆動用トランジスタ T 2 が N チャネル型であり、ドレイン側が給電線 D S に接続し、ソース S 側が発光素子 E L のアノード側に接続している。発光素子 E L のカソードは所定のカソード電位 V_{cat} に固定されている。保持容量 C 1 は駆動用トランジスタ T 2 のソース S とゲート G との間に接続している。かかる構成を有する画素 2 に対して、制御用スキャナ（ライトスキャナ）4 は、走査線 W S を低電位と高電位の間で切り換えることで順次制御信号を出力し、画素 2 を行単位で線順次走査する。電源スキャナ（ドライブスキャナ）5 は、線順次走査に合わせて各給電線 D S に第 1 電位 V_{cc} と第 2 電位 V_{ss} で切換る電源電圧を供給している。信号セレクト（水平セレクト）3 は、線順次走査に合わせて列状の信号線 S L に映像信号となる信号電位 V_{sig} と基準電位 V_{ofs} を供給している。

10

【0017】

かかる構成において、サンプリング用トランジスタ T 1 は、走査線 W S から供給された制御信号に応じて導通し、信号線 S L から供給された信号電位 V_{sig} をサンプリングして保持容量 C 1 に保持する。駆動用トランジスタ T 2 は、第 1 電位 V_{cc} にある給電線 D S から電流の供給を受け保持容量 C 1 に保持された信号電位 V_{sig} に応じて駆動電流を発光素子 E L に流す。制御用スキャナ 4 は、信号線 S L が信号電位 V_{sig} にある時間帯にサンプリング用トランジスタ T 1 を導通状態にするため、所定の時間幅の制御信号を走査線 W S に出力し、以って保持容量 C 1 に信号電位 V_{sig} を保持すると同時に駆動用トランジスタ T 2 の移動度 μ に対する補正を信号電位 V_{sig} に加える。

20

【0018】

図 2 に示した画素回路は、上述した移動度補正機能に加え閾電圧補正機能も備えている。即ち電源スキャナ（ドライブスキャナ）5 はサンプリング用トランジスタ T 1 が信号電位 V_{sig} をサンプリングする前に、第 1 タイミングで給電線 D S を第 1 電位 V_{cc} から第 2 電位 V_{ss} に切り換える。制御用スキャナ（ライトスキャナ）4 は、同じくサンプリング用トランジスタ T 1 が信号電位 V_{sig} をサンプリングする前に、第 2 タイミングでサンプリング用トランジスタ T 1 を導通させて信号線 S L から基準電位 V_{ofs} を駆動用トランジスタ T 2 のゲート G に印加すると共に、駆動用トランジスタ T 2 のソース S を第 2 電位 V_{ss} にセットする。電源スキャナ（ドライブスキャナ）5 は、第 2 タイミングの後の第 3 タイミングで、給電線 D S を第 2 電位 V_{ss} から第 1 電位 V_{cc} に切り換えて、駆動用トランジスタ T 2 の閾電圧 V_{th} に相当する電圧を保持容量 C 1 に保持する。かかる閾電圧補正機能より、本表示装置は画素毎にばらつく駆動用トランジスタ T 2 の閾電圧 V_{th} の影響をキャンセルすることができる。なお、第 1 タイミングと第 2 タイミングの前後は問わない。

30

【0019】

図 2 に示した画素回路 2 はさらにブートストラップ機能も備えている。即ちライトスキャナ 4 は、保持容量 C 1 に信号電位 V_{sig} が保持された時点で、サンプリング用トランジスタ T 1 を非導通状態にして駆動用トランジスタ T 2 のゲート G を信号線 S L から電氣的に切り離し、以って駆動用トランジスタ T 2 のソース電位の変動にゲート電位が連動しゲート G とソース S 間の電圧 V_{gs} を一定に維持する。発光素子 E L の電流 / 電圧特性が経時変動しても、ゲート電圧 V_{gs} を一定に維持することができ、輝度の変化が生じない。

40

【0020】

図 3 は、図 2 に示した画素の動作説明に供するタイミングチャートである。なおこのタイミングチャートは一例であって、図 2 に示した画素回路の制御シーケンスは図 3 のタイミングチャートに限られるものではない。このタイミングチャートは時間軸を共通にして、走査線 W S の電位変化、給電線 D S の電位変化、信号線 S L の電位変化を表してある。走査線 W S の電位変化は制御信号を表し、サンプリング用トランジスタ T 1 の開閉制御を行っている。給電線 D S の電位変化は、電源電圧 V_{cc} , V_{ss} の切り換えを表している。また信号線 S L の電位変化は入力信号の信号電位 V_{sig} と基準電位 V_{ofs} の切り換えを表している。またこれらの電位変化と並行に、駆動用トランジスタ T 2 のゲート G 及

50

びソースSの電位変化も表している。前述したようにゲートGとソースSの電位差が V_{gs} である。

【0021】

このタイミングチャートは画素の動作の遷移に合わせて期間を(1)～(7)のように便宜的に区切っている。当該フィールドに入る直前の期間(1)では発光素子ELが発光状態にある。その後線順次走査の新しいフィールドに入ってまず最初の期間(2)で給電線DSを第1電位 V_{cc} から第2電位 V_{ss} に切り換える。次の期間(3)に進み入力信号を V_{sig} から V_{ofs} に切り換える。さらに次の期間(4)でサンプリングトランジスタT1をオンする。この期間(2)～(4)で駆動用トランジスタT2のゲート電圧及びソース電圧を初期化する。その期間(2)～(4)は閾電圧補正のための準備期間であり、駆動用トランジスタT2のゲートGが V_{ofs} に初期化される一方、ソースSが V_{ss} に初期化される。続いて閾値補正期間(5)で実際に閾電圧補正動作が行われ、駆動用トランジスタT2のゲートGとソースSとの間に閾電圧 V_{th} に相当する電圧が保持される。実際には V_{th} に相当する電圧が、駆動用トランジスタT2のゲートGとソースSとの間に接続された保持容量C1に書き込まれることになる。この後書き込み期間/移動度補正期間(6)に進む。ここで映像信号の信号電位 V_{sig} が V_{th} に足し込まれる形で保持容量C1に書き込まれると共に、移動度補正用の電圧 ΔV が保持容量C1に保持された電圧から差し引かれる。この書き込み期間/移動度補正期間(6)では、信号線SLが信号電位 V_{sig} にある時間帯にサンプリング用トランジスタT1を導通状態にする必要がある。この後発光期間(7)に進み、信号電位 V_{sig} に応じた輝度で発光素子が発光する。その際信号電位 V_{sig} は閾電圧 V_{th} に相当する電圧と移動度補正用の電圧 ΔV によって調整されているため、発光素子ELの発光輝度は駆動用トランジスタT2の閾電圧 V_{th} や移動度 μ のばらつきの影響を受けることはない。なお発光期間(7)の最初でブートストラップ動作が行われ、駆動用トランジスタT2のゲートG/ソースS間電圧 V_{gs} を一定に維持したまま、駆動用トランジスタT2のゲート電位及びソース電位が上昇する。

10

20

【0022】

この先行開発にかかる画素回路は、構成素子数がトランジスタ2個と容量1個と発光素子1個で少ないにもかかわらず、駆動用トランジスタの閾電圧補正機能、移動度補正機能及び発光素子の経時劣化補正機能など多彩な機能を備えている。その分制御シーケンスが複雑となり、駆動部側の電源スキャナは、給電線に対して第1電位(高電位 V_{cc})と第2電位(低電位 V_{ss})とで切換る電源電圧を供給しなければならない。また駆動部側の信号線セレクトも、信号線SLに対して1水平周期(1H)ごとに信号電位 V_{sig} と基準電位 V_{ofs} とで切換るパルス状の入力信号を供給する必要がある。

30

【0023】

以下図4～図11を参照して、図2に示した先行開発にかかる画素回路の動作をさらに詳しく説明する。まず図4に示したように発光期間(1)では、電源電位が V_{cc} にセットされ、サンプリング用トランジスタT1はオフしている。このとき駆動用トランジスタT2は飽和領域で動作するようにセットされているため、発光素子ELに流れる駆動電流 I_{ds} は駆動用トランジスタT2のゲートG/ソースS間に印加される電圧 V_{gs} に応じて、前述したトランジスタ特性式で示される値を取る。

40

【0024】

続いて図5に示すように準備期間(2)，(3)に入ると給電線(電源ライン)の電位を V_{ss} にする。このとき V_{ss} は発光素子ELの閾電圧 V_{thel} とカソード電圧 V_{cat} の和よりも小さくなるように設定している。即ち $V_{ss} < V_{thel} + V_{cat}$ であるので、発光素子ELは消灯し、電源ライン側が駆動用トランジスタT2のソースとなる。このとき発光素子ELのアノードは V_{ss} に充電される。

【0025】

さらに図6に示すように次の準備期間(4)に入ると、信号線SLの電位が V_{ofs} になる一方サンプリング用トランジスタT1がオンして、駆動用トランジスタT2のゲート

50

電位を V_{ofs} とする。この様にして発光素子 E_L のアノード (S) 及び駆動用トランジスタ T_2 のゲート G が初期化され、このときのゲート電圧 V_{gs} は $V_{ofs} - V_{ss}$ の値となる。 $V_{gs} = V_{ofs} - V_{ss}$ は駆動用トランジスタ T_2 の閾電圧 V_{th} よりも大きな値となるように設定されている。この様に $V_{gs} > V_{th}$ になるように駆動用トランジスタ T_2 を初期化することで、次に来る閾電圧補正動作の準備が完了する。

【 0 0 2 6 】

続いて図 7 に示すように閾電圧補正期間 (5) に進むと、給電線 DS (電源ライン) の電位が V_{cc} に戻る。電源電圧を V_{cc} とすることで発光素子 E_L のアノードが駆動用トランジスタ T_2 のソース S となり、図示のように電流が流れる。このとき発光素子 E_L の等価回路は図示のようにダイオード Te_1 と容量 C_{e1} の並列接続で表される。アノード電位 (即ちソース電位 V_{ss}) が $V_{cat} + V_{the1}$ よりも低いので、ダイオード Te_1 はオフ状態にあり、そこに流れるリーク電流は駆動用トランジスタ T_2 に流れる電流よりもかなり小さい。よって駆動用トランジスタ T_2 に流れる電流はほとんどが保持容量 C_1 と等価容量 C_{e1} を充電するために使われる。

10

【 0 0 2 7 】

図 8 は図 7 に示した閾電圧補正期間 (5) における駆動用トランジスタ T_2 のソース電圧の時間変化を表している。図示するように、駆動用トランジスタ T_2 のソース電圧 (即ち発光素子 E_L のアノード電圧) は時間と共に V_{ss} から上昇する。閾電圧補正期間 (5) が経過すると駆動用トランジスタ T_2 はカットオフし、そのソース S とゲート G との間の電圧 V_{gs} は V_{th} となる。このときソース電位は $V_{ofs} - V_{th}$ で与えられる。この値 $V_{ofs} - V_{th}$ は依然として $V_{cat} + V_{the1}$ よりも低くなっており、発光素子 E_L は遮断状態にある。

20

【 0 0 2 8 】

次に図 9 に示すように書き込み期間 / 移動度補正期間 (6) に入ると、サンプリング用トランジスタ T_1 を引き続きオンした状態で信号線 SL の電位を V_{ofs} から V_{sig} に切り換える。このとき信号電位 V_{sig} は階調に応じた電圧となっている。駆動用トランジスタ T_2 のゲート電位はサンプリング用トランジスタ T_1 をオンしているため V_{sig} となる。一方ソース電位は電源 V_{cc} から電流が流れるため時間と共に上昇していく。この時点でも駆動用トランジスタ T_2 のソース電位が発光素子 E_L の閾電圧 V_{the1} とカソード電圧 V_{cat} の和を超えていないので、駆動用トランジスタ T_2 から流れる電流はもっぱら等価容量 C_{e1} と保持容量 C_1 の充電に使われる。このとき既に駆動用トランジスタ T_2 の閾電圧補正動作は完了しているため、駆動用トランジスタ T_2 が流す電流は移動度 μ を反映したものとなる。具体的に言うと移動度 μ が大きい駆動用トランジスタ T_2 はこのときの電流量が大きく、ソースの電位上昇分 ΔV も大きい。逆に移動度 μ が小さい場合駆動用トランジスタ T_2 の電流量が小さく、ソースの上昇分 ΔV は小さくなる。かかる動作により駆動用トランジスタ T_2 のゲート電圧 V_{gs} は移動度 μ を反映して ΔV だけ圧縮され、移動度補正期間 (6) が完了した時点で完全に移動度 μ を補正した V_{gs} が得られる。

30

【 0 0 2 9 】

図 10 は、上述した移動度補正期間 (6) における駆動用トランジスタ T_2 のソース電圧の時間的な変化を示すグラフである。図示するように駆動用トランジスタ T_2 の移動度が大きいとソース電圧は速く上昇し、それだけ V_{gs} が圧縮される。即ち移動度 μ が大きいとその影響を打ち消すように V_{gs} が圧縮され、駆動電流が抑制できる。一方移動度 μ が小さい場合駆動用トランジスタ T_2 のソース電圧はそれほど速く上昇しないので、 V_{gs} も強く圧縮を受けることはない。したがって移動度 μ が小さい場合、駆動用トランジスタの V_{gs} は小さい駆動能力を補うように大きな圧縮がかからない。

40

【 0 0 3 0 】

図 11 は発光期間 (7) の動作状態を表している。この発光期間 (7) ではサンプリング用トランジスタ T_1 をオフして発光素子 E_L を発光させる。駆動用トランジスタ T_2 のゲート電圧 V_{gs} は一定に保たれており、駆動用トランジスタ T_2 は前述した特性式に従

50

って一定の電流 $I_{ds'}$ を発光素子 E_L に流す。発光素子 E_L のアノード電圧（即ち駆動用トランジスタ T_2 のソース電圧）は発光素子 E_L に $I_{ds'}$ という電流が流れるため、 V_x まで上昇しこれが $V_{cat} + V_{thel}$ を超えた時点で発光素子 E_L が発光する。発光素子 E_L は発光時間が長くなるとその電流 / 電圧特性は変化してしまう。そのため図 1 に示したソース S の電位が変化する。しかしながら駆動用トランジスタ T_2 のゲート電圧 V_{gs} はブートストラップ動作により一定値に保たれているので、発光素子 E_L に流れる電流 $I_{ds'}$ は変化しない。よって発光素子 E_L の電流 / 電圧特性が劣化しても、一定の駆動電流 $I_{ds'}$ が常に流れていて、発光素子 E_L の輝度が変化することはない。

【0031】

以上の説明から明らかなように先行開発にかかる表示装置は、1 水平周期（1 H）内で駆動用トランジスタの閾電圧補正動作や映像信号の書き込み動作並びに駆動用トランジスタの移動度補正動作を行っている。少ない素子数でこの複雑な動作を実現するため、駆動部側のシグナルドライバ（水平セレクタ）3 は、1 H 内で信号電位と基準電位が切換るパルス状の入力信号を供給している。ここで表示装置を構成するパネルの大型化及び高精細化が進むと、信号線が長くなり配線抵抗や配線容量が大きくなる傾向になる。このためシグナルドライバから出力された映像信号は、そのパルス波形が信号線を伝搬する過程で大きく鈍ってしまい、大型のパネルでは正常な動作を行うことが難しい場合がある。また先行開発に使うシグナルドライバは 1 H ごとに信号電位と基準電位を切り換える必要があるため、出力周波数が高くなり、その分電力消費が大きくなるので、低消費電力化の障害となっている。

10

20

【0032】

図 12 は本発明にかかる表示装置の全体構成を表しており、上述した先行開発にかかる表示装置の問題点に対策を施したものである。理解を容易にするため、図 1 に示した先行開発にかかる表示装置と対応する部分には対応する参照番号を付してある。図示するように本表示装置は、基本的に画素アレイ部 1 とこれを駆動する駆動部とからなる。好ましくは画素アレイ部 1 と駆動部は 1 枚のパネルに一体的に形成されて、フラット形の表示装置となっている。

【0033】

画素アレイ部 1 は行状の第 1 走査線 WS 及び第 2 走査線 AZ と、列状の信号線 SL と、各第 1 走査線 WS と各信号線 SL とが交差する部分に配された行列状の画素 2 と、画素 2 の各行に対応して配された給電線 DS とを備えている。駆動部は第 1 スキャナ（ライトスキャナ）4 と第 2 スキャナ（補正用スキャナ）7 と、電源スキャナ（ドライブスキャナ）5 と、信号セレクタ（水平セレクタ）3 とを備えている。第 1 スキャナ 4 は、第 1 走査線 WS を低電位と高電位との間で切り換えることで順次制御信号を出力し、画素 2 を行単位で線順次走査する。第 2 スキャナ（補正用スキャナ）7 は、この線順次走査に合わせて制御信号を各第 2 走査線 AZ に出力する。電源スキャナ（ドライブスキャナ）5 は、線順次走査に合わせて各給電線 DS に第 1 電位（高電位）と第 2 電位（低電位）で切換る電源電圧を供給する。信号セレクタ 3 は、スキャナ側の線順次走査に合わせて列状の信号線 SL に映像信号となる信号電位を供給する。

30

【0034】

図 13 は、図 12 に示した本発明にかかる表示装置に組み込まれる画素の構成を示す回路図である。理解を容易にするため、図 2 に示した先行開発にかかる画素回路と対応する部分には対応する参照番号を付してある。本画素回路は発光素子 E_L とサンプリング用トランジスタ T_1 と駆動用トランジスタ T_2 とスイッチングトランジスタ T_3 と保持容量 C_1 とで構成されている。図 2 に示した先行開発例と比較すれば明らかなように、本発明の画素回路はスイッチングトランジスタ T_3 が増えている。これに対応して走査線 AZ と補正用スキャナ 7 が追加になっている。これにより水平セレクタ 3 は 1 H ごとに信号電位と基準電位を切り換える必要がなくなり、表示装置で一般に使われているシグナルドライバをそのまま用いることが出来る。このシグナルドライバは各信号線 SL に対して線順次走査に同期し所定の信号電位 V_{sig} を供給するようになっている。

40

50

【 0 0 3 5 】

サンプリング用トランジスタ T 1 は、その制御端（ゲート）が第 1 走査線 W S に接続し、一対の電流端（ソース及びドレイン）の一方が信号線 S L に接続し、他方が駆動用トランジスタ T 2 の制御端（ゲート G ）に接続している。駆動用トランジスタ T 2 は一対の電流端（ソース及びドレイン）の一方が発光素子 E L に接続し、他方が給電線 D S に接続している。本実施形態ではこの駆動用トランジスタ T 2 が N チャネル型であり、ソース S が発光素子 E L のアノードに接続する一方ドレインが給電線 D S に接続している。なお発光素子 E L のカソードは所定のカソード電位 V c a t に接続している。スイッチングトランジスタ T 3 はその制御端（ゲート）が第 2 走査線 A Z に接続し、一対の電流端（ソース及びドレイン）が固定電位 V o f s と駆動用トランジスタ T 2 の制御端（ゲート G ）との間に接続している。保持容量 C 1 は駆動用トランジスタ T 2 の制御端（ゲート G ）と他方の電流端（ソース S ）との間に接続している。

10

【 0 0 3 6 】

かかる構成において、サンプリング用トランジスタ T 1 は、第 1 走査線 W S から供給された制御信号に応じて導通し、信号線 S L から供給された信号電位 V s i g をサンプリングして保持容量 C 1 に保持する。駆動用トランジスタ T 2 は、第 1 電位（高電位 V c c ）にある給電線 D S から電流の供給を受け保持された信号電位 V s i g に応じて駆動電流を発光素子 E L に流す。スイッチングトランジスタ T 3 は、映像信号のサンプリングに先立って給電線 D S が第 2 電位（低電位 V s s ）にあるとき、第 2 走査線 A Z から供給される制御信号に応じてオンし駆動トランジスタ T 2 の制御端（ゲート G ）を固定電位 V o f s にセットすると共に、駆動用トランジスタ T 2 の他方の電流端（ソース S ）を第 2 電位（低電位 V s s ）にセットする。続いて電源スキャナ（ドライブスキャナ）5 は、給電線 D S を第 2 電位 V s s から第 1 電位 V c c に切り換えて駆動用トランジスタ T 2 の閾電圧 V t h に相当する電圧を保持容量 C 1 に保持する。かかる構成により、本表示装置は各画素 2 に形成されている駆動用トランジスタ T 2 の閾電圧 V t h のばらつきを補正することが出来る。

20

【 0 0 3 7 】

本表示装置は上述した閾電圧補正機能に加え、駆動用トランジスタ T 2 の移動度補正機能も備えている。即ち第 1 スキャナ（ライトスキャナ）4 は、駆動用トランジスタ T 2 の閾電圧 V t h に相当する電圧を保持容量 C 1 に保持した後、所定の時間幅の制御信号を第 1 走査線 W S に出力し、以って保持容量 C 1 に信号電位 V s i g を保持すると同時に駆動用トランジスタ T 2 の移動度 μ に対する補正を信号電位 V s i g に加える。

30

【 0 0 3 8 】

また本発明にかかる表示装置はいわゆるブートストラップ機能を備えており、発光素子 E L の電流 / 電圧特性の経時変化を補正している。即ち第 1 スキャナ（ライトスキャナ）4 は、保持容量 C 1 に信号電位 V s i g が保持された時点で、サンプリング用トランジスタ T 1 を非導通状態にして駆動用トランジスタ T 2 の制御端（ゲート G ）を信号線 S L から電氣的に切り離し、以って駆動用トランジスタ T 2 の他方の電流端（ソース S ）の電位変動に制御端（ゲート G ）の電位が連動し両者間の電圧 V g s を一定に維持している。経時劣化で発光素子 E L のアノード電位（即ち駆動トランジスタ T 2 のソース電位）が変動しても、V g s が一定に保たれるため駆動用トランジスタ T 2 は定電流源として機能し、アノード電位の変動に関わらず常に一定の駆動電流を発光素子 E L に供給することが出来る。

40

【 0 0 3 9 】

図 1 4 は、図 1 3 に示した本発明にかかる画素回路の動作説明に供するタイミングチャートである。理解を容易にするため図 3 に示した先行開発にかかる画素回路のタイミングチャートと同じ表記を採用している。即ちこのタイミングチャートは、走査線 W S 、走査線 A Z 及び給電線（電源）D S の電位変化を表している。走査線 W S がハイレベルになるとサンプリング用トランジスタ T 1 がオンし、走査線 A Z がハイレベルになるとスイッチングトランジスタ T 3 がオンする。給電線 D S （電源ライン）は低電位 V s s と高電位 V

50

c cとの間で切換る。なお先行開発例と異なり本画素回路は汎用のシグナルドライバで信号線に映像信号を供給しており、その図示を省略している。通常のシグナルドライバは、線順次走査に合わせて1水平周期(1H)ごとに所定の信号電位を列状の信号線に供給している。なおこのタイミングチャートは、走査線や給電線の電位変化に合わせて、駆動用トランジスタT2のゲートG及びソースSの電位変化も表してある。ゲートGとソースSとの間の電位差が V_{gs} であり、駆動用トランジスタT2の出力電流を規定している。

【0040】

まず発光期間(1)ではトランジスタT1及びT3がオフであり、電源が高電位 V_{cc} にある。この時駆動用トランジスタT2は V_{gs} に応じた駆動電流を発光素子ELに供給する。この後当該フィールドに入ればばらく非発光期間となる。まず最初の準備期間(2)で電源ラインが V_{cc} から V_{ss} に切換り、駆動用トランジスタT2のソースSが V_{ss} になる。次の準備期間(4)でスイッチングトランジスタT3がオンし、駆動用トランジスタT2のゲートGに固定電位 V_{ofs} が書き込まれる。これにより駆動用トランジスタT2は $V_{gs} = V_{ofs} - V_{ss}$ となって閾電圧補正のための準備が完了する。

【0041】

続いて閾電圧補正期間(5)に入り電源ラインが V_{ss} から V_{cc} に切換る。これにより駆動用トランジスタT2のソースSの電位が上昇をはじめ、 $V_{gs} = V_{th}$ となった所で、駆動用トランジスタT2はカットオフする。その後スイッチングトランジスタT3がオフし、閾電圧補正期間(5)が完了する。この様に本発明では、スイッチングトランジスタT3のオン時間により閾電圧補正期間(5)を規定することが出来る。先行開発例のように閾電圧補正期間を1水平期間(1H)内に収める必要はなく、駆動用トランジスタT2がカットオフするために十分な時間を確保することが出来る。これにより、駆動用トランジスタT2の閾電圧のばらつきを完全にキャンセルすることが可能である。

【0042】

その後期間(5a)を経て書き込み期間(6)に進む。この時信号線SL上には当該行に割り当てられた信号電位 V_{sig} が出力されており、このタイミングでサンプリング用トランジスタT1がオンする。これにより信号電位 V_{sig} が駆動用トランジスタT2のゲートGに書き込まれる。この時同時に駆動トランジスタT2に流れる電流が保持容量C1に負帰還され、ソースSの電位が ΔV だけ上昇する。この負帰還量 ΔV が移動度補正量分である。その後非発光期間が終わり発光期間(7)に進んで、駆動用トランジスタT2は V_{gs} に応じて駆動電流を発光素子に供給する。

【0043】

図15～図20を参照して、図13に示した本発明にかかる画素回路の動作をさらに詳細に説明する。まず図15に示すように発光期間(1)では、サンプリング用トランジスタT1及びスイッチング用トランジスタT3がオフした状態にある。この時駆動用トランジスタT2は飽和領域で動作するように設定されているため、駆動用トランジスタT2は定電源として動作し所定の駆動電流 I_{ds} を発光素子ELに供給する。発光素子ELに流れる電流 I_{ds} は V_{gs} に応じて前述したトランジスタ特性式に示される値を取る。

【0044】

続いて図16に示すように前フィールドの発光期間から当該フィールドの非発光期間に入り、最初の準備期間(2)で電源電圧を V_{cc} から V_{ss} に切り換える。この時駆動用トランジスタT2は線形領域で動作して、発光素子ELのアノード(S)には電源電位 V_{ss} が充電される。ここで電源電位 V_{ss} は発光素子ELの閾電圧 V_{thel} とカソード電位 V_{cat} の和よりも小さく設定されており、 $V_{ss} < V_{thel} + V_{cat}$ である。 V_{ss} をこの様に設定することで、発光素子ELは逆バイアス状態となり消光する。このときに流れる電流経路を点線で表してある。

【0045】

続いて図17に示すように次の準備期間(4)に入るとスイッチングトランジスタT3をオンして駆動用トランジスタT2のゲートGの電位を固定電位 V_{ofs} にセットする。これにより駆動用トランジスタT2のゲート/ソース間電圧 V_{gs} は $V_{ofs} - V_{ss}$ と

いう値になる。 $V_{gs} = V_{ofs} - V_{ss} > V_{th}$ に設定して、閾電圧補正のための準備動作を完了する。仮に $V_{gs} = V_{ofs} - V_{ss}$ の値が駆動用トランジスタT2の閾電圧 V_{th} より小さいと、次の閾電圧補正動作を行うことは出来ない。

【0046】

次に図18に示すように閾電圧補正期間(5)に入り、電源電圧を V_{ss} から V_{cc} に切り換える。これにより電源から保持容量C1に向かって点線のように電流が流れ始める。発光素子ELの等価回路は、図18に示すようにダイオード接続されたトランジスタTe1と容量Ce1とで表される。この時ソースSの電位が $V_{cat} + V_{the1}$ の値よりも低い限り、発光素子ELに流れるリーク電流は駆動用トランジスタT2が供給する電流よりもかなり小さい。よって駆動用トランジスタT2が供給する電流はもっぱら保持容量C1と等価容量Ce1を充電するために使われる。この充電によりソースSの電位は上昇していき、一定時間経過後ゲートGとソースSとの間の電圧 V_{gs} が V_{th} に達したところで駆動用トランジスタT2がカットオフする。このときのソースSの電位は $V_{ofs} - V_{th}$ で表され、これは依然として $V_{cat} + V_{the1}$ よりも低いいため、発光素子ELには電流がほとんど流れない。

【0047】

この後図19に示すように、中間期間(5a)を経て書き込み期間/移動度補正期間(6)に進む。即ちスイッチングトランジスタT3をオフして閾電圧キャンセル動作を終了した後、信号線SLの電位を V_{sig} にする。ここで V_{sig} は階調に応じた電圧となっている。続いてサンプリング用トランジスタT1をオンして、駆動用トランジスタT2のゲートGに所望の信号電位である V_{sig} を書き込む。ここで駆動用トランジスタT2のゲートGの電位はサンプリング用トランジスタT1をオンしているために V_{sig} となる。そのため駆動用トランジスタT2がオンし電源 V_{cc} から電流が流れ込み、ソースSの電位は時間と共に上昇していく。この時駆動用トランジスタT2のソース電圧は依然として発光素子ELの閾電圧 V_{th} とカソード電圧 V_{cat} の和を超えないので、発光素子ELのリーク電流は駆動用トランジスタT2の出力電流よりもかなり小さく、駆動用トランジスタT2の出力電流はほぼ保持容量C1と等価容量Ce1を充電するために使われる。この時点では駆動用トランジスタT2の閾電圧補正動作は完了しているため、駆動用トランジスタT2が保持容量C1に負帰還する電流量は、駆動用トランジスタT2の移動度 μ を反映したものとなる。具体的には駆動用トランジスタT2の移動度 μ が大きいとき、その出力電流量が大きくなりソースSの電位上昇が早い。逆に駆動用トランジスタT2の移動度 μ が小さいとき出力電流も小さく、ソースSの電位上昇は遅くなる。このような負帰還動作によって駆動用トランジスタT2のゲート/ソース間電圧 V_{gs} は移動度 μ を反映したものとなり、書き込み期間/移動度補正期間(6)が完了した時点で、完全に移動度 μ のばらつきが補正された V_{gs} を保持容量C1に保持することが出来る。

【0048】

最後に図20に示すように発光期間(7)に入ると、サンプリング用トランジスタT1をオフして発光素子ELを発光させる。駆動用トランジスタT2のゲート/ソース間電圧 V_{gs} はブートストラップ動作により一定に保たれるため、駆動用トランジスタT2は一定の電流 $I_{ds'}$ を発光素子ELに流し、ソースSの電位は発光素子ELに $I_{ds'}$ という電流が流れる電圧 V_x まで上昇し、発光素子ELは発光する。ここで発光素子ELは発光時間が長くなるとその電流/電圧特性は変化してしまう。このためソースSの電位も変動する。しかしながら駆動用トランジスタT2のゲート/ソース間電圧 V_{gs} は常に一定値に保たれているので、発光素子ELに流れる電流は変化しない。よって発光素子ELの電流/電圧特性が変化しても、一定電流 I_{ds} が常に流れ続け、発光素子ELの輝度が変化することはない。

【0049】

以上の説明から明らかなように、本発明の画素回路は駆動用トランジスタT2のゲートGに固定電位 V_{ofs} を書き込むためのスイッチングトランジスタを追加しているため、駆動部側は信号線に1Hで基準電位 V_{ofs} と信号電位 V_{sig} が切換る映像信号を出力

する必要がなくなる。よって駆動部側は汎用のシグナルドライバを用いることが可能となり、低コスト化及び低消費電力化が実現できる。また閾電圧補正期間（５）はスイッチングトランジスタＴ３のオン時間によって決定されるため、先行開発例のような１Ｈの制限幅を超えて閾電圧補正期間（５）の時間長を自在に決定することが可能であり、完全に閾電圧補正動作を行うことが出来る。この様にして本発明にかかる表示装置は、駆動用トランジスタＴ２の閾電圧 V_{th} 及び移動度 μ のばらつきを抑えることが出来るため、ムラやざらつきのない均一な画質を得ることが出来る。本発明によって駆動部側は信号線に１Ｈごとで電位が切換るパルス信号を供給する必要がないため、ドライバの消費電力を小さく抑えることが出来る。本発明により、駆動部側は信号線に対してパルス状の信号を供給する必要がなくなり、信号線の配線抵抗や配線容量の影響によるパルス波形の劣化を考慮する必要がなく、パネルの大型化及び高精細化が可能になる。

10

【００５０】

本発明にかかる表示装置は、図２４に示すような薄膜デバイス構成を有する。本図は、絶縁性の基板に形成された画素の模式的な断面構造を表している。図示するように、画素は、複数の薄膜トランジスタを含むトランジスタ部（図では１個のＴＦＴを例示）、保持容量などの容量部及び有機ＥＬ素子などの発光部とを含む。基板の上にＴＦＴプロセスでトランジスタ部や容量部が形成され、その上に有機ＥＬ素子などの発光部が積層されている。その上に接着剤を介して透明な対向基板を貼り付けてフラットパネルとしている。

【００５１】

本発明にかかる表示装置は、図２５に示すようにフラット型のモジュール形状のものを含む。例えば絶縁性の基板上に、有機ＥＬ素子、薄膜トランジスタ、薄膜容量等からなる画素をマトリックス状に集積形成した画素アレイ部を設ける、この画素アレイ部（画素マトリックス部）を囲むように接着剤を配し、ガラス等の対向基板を貼り付けて表示モジュールとする。この透明な対向基板には必要に応じて、カラーフィルタ、保護膜、遮光膜等を設けてもよい。表示モジュールには、外部から画素アレイ部への信号等を入出力するためのコネクタとして例えばＦＰＣ（フレキシブルプリントサーキット）を設けてもよい。

20

【００５２】

以上説明した本発明における表示装置は、フラットパネル形状を有し、様々な電子機器、例えば、デジタルカメラ、ノート型パーソナルコンピューター、携帯電話、ビデオカメラなど、電子機器に入力された、若しくは、電子機器内で生成した映像信号を画像若しくは映像として表示するあらゆる分野の電子機器のディスプレイに適用することが可能である。以下この様な表示装置が適用された電子機器の例を示す。

30

【００５３】

図２６は本発明が適用されたテレビであり、フロントパネル１２、フィルターガラス１３等から構成される映像表示画面１１を含み、本発明の表示装置をその映像表示画面１１に用いることにより作製される。

【００５４】

図２７は本発明が適用されたデジタルカメラであり、上が正面図で下が背面図である。このデジタルカメラは、撮像レンズ、フラッシュ用の発光部１５、表示部１６、コントロールスイッチ、メニュースイッチ、シャッター１９等を含み、本発明の表示装置をその表示部１６に用いることにより作製される。

40

【００５５】

図２８は本発明が適用されたノート型パーソナルコンピュータであり、本体２０には文字等を入力するとき操作されるキーボード２１を含み、本体カバーには画像を表示する表示部２２を含み、本発明の表示装置をその表示部２２に用いることにより作製される。

【００５６】

図２９は本発明が適用された携帯端末装置であり、左が開いた状態を表し、右が閉じた状態を表している。この携帯端末装置は、上側筐体２３、下側筐体２４、連結部（ここではヒンジ部）２５、ディスプレイ２６、サブディスプレイ２７、ピクチャーライト２８、

50

カメラ 29 等を含み、本発明の表示装置をそのディスプレイ 26 やサブディスプレイ 27 に用いることにより作製される。

【0057】

図 30 は本発明が適用されたビデオカメラであり、本体部 30、前方を向いた側面に被写体撮影用のレンズ 34、撮影時のスタート/ストップスイッチ 35、モニター 36 等を含み、本発明の表示装置をそのモニター 36 に用いることにより作製される。

【図面の簡単な説明】

【0058】

【図 1】先行開発にかかる表示装置の全体構成を示すブロック図である。

【図 2】先行開発にかかる画素回路の構成を示す回路図である。

10

【図 3】図 2 に示した画素回路の動作説明に供するタイミングチャートである。

【図 4】図 2 に示した画素回路の動作説明に供する模式図である。

【図 5】同じく動作説明に供する模式図である。

【図 6】同じく動作説明に供する模式図である。

【図 7】同じく動作説明に供する模式図である。

【図 8】同じく動作説明に供するグラフである。

【図 9】同じく動作説明に供する模式図である。

【図 10】同じく動作説明に供するグラフである。

【図 11】同じく動作説明に供する模式図である。

【図 12】本発明にかかる表示装置の全体構成を示すブロック図である。

20

【図 13】図 12 に示した本発明にかかる表示装置に組み込まれる画素回路の構成を示す回路図である。

【図 14】図 13 に示した画素回路の動作説明に供するタイミングチャートである。

【図 15】図 13 に示した画素回路の動作説明に供する模式図である。

【図 16】同じく動作説明に供する模式図である。

【図 17】同じく動作説明に供する模式図である。

【図 18】同じく動作説明に供する模式図である。

【図 19】同じく動作説明に供する模式図である。

【図 20】同じく動作説明に供する模式図である。

【図 21】従来の表示装置の一例を示す回路図である。

30

【図 22】従来の表示装置の課題を説明するグラフである。

【図 23】従来の表示装置の別の例を示す回路図である。

【図 24】本発明にかかる表示装置のデバイス構成を示す断面図である。

【図 25】本発明にかかる表示装置のモジュール構成を示す平面図である。

【図 26】本発明にかかる表示装置を備えたテレビジョンセットを示す斜視図である。

【図 27】本発明にかかる表示装置を備えたデジタルスチルカメラを示す斜視図である。

【図 28】本発明にかかる表示装置を備えたノート型パーソナルコンピュータを示す斜視図である。

【図 29】本発明にかかる表示装置を備えた携帯端末装置を示す模式図である。

【図 30】本発明にかかる表示装置を備えたビデオカメラを示す斜視図である。

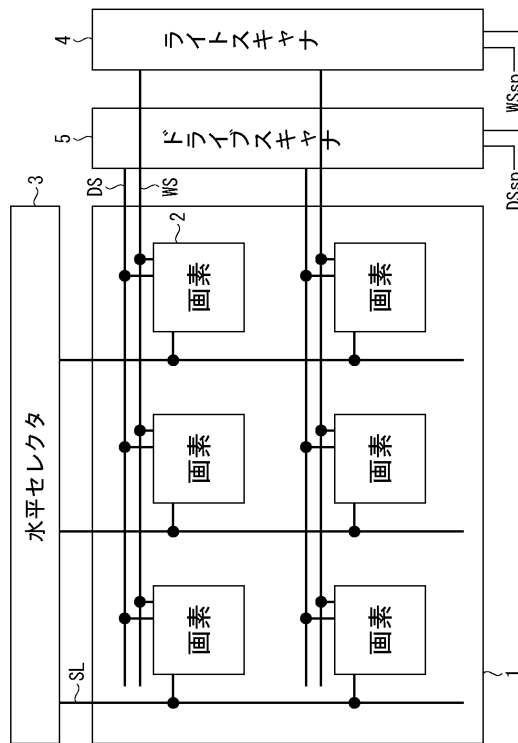
40

【符号の説明】

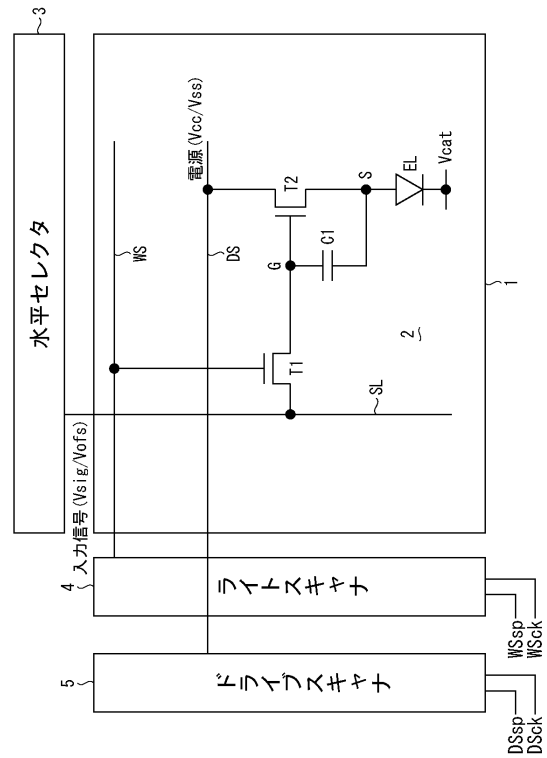
【0059】

1・・・画素アレイ、2・・・画素、3・・・信号セレクタ、4・・・制御用スキャナ（第 1 スキャナ）、5・・・電源スキャナ、7・・・補正用スキャナ（第 2 スキャナ）、T1・・・サンプリング用トランジスタ、T2・・・駆動用トランジスタ、T3・・・スイッチングトランジスタ、C1・・・保持容量、EL・・・発光素子、WS・・・走査線、AZ・・・走査線、DS・・・給電線、SL・・・信号線

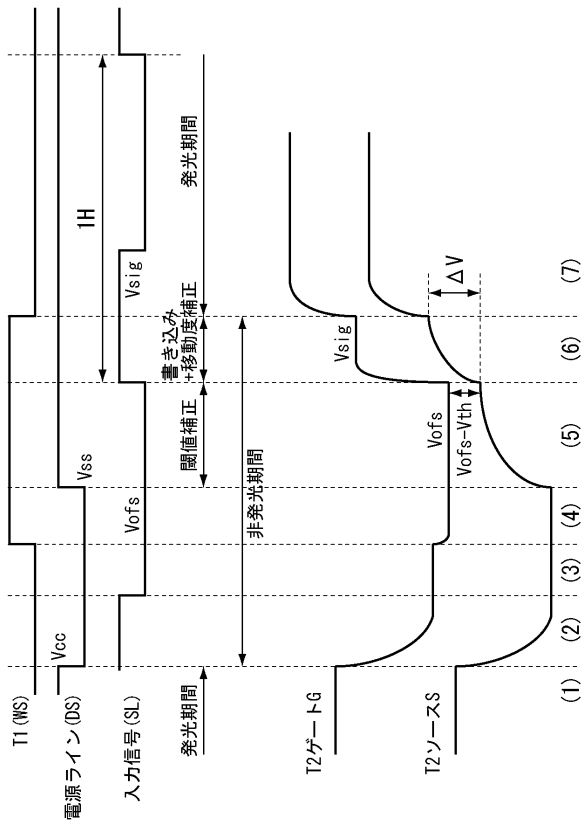
【図 1】



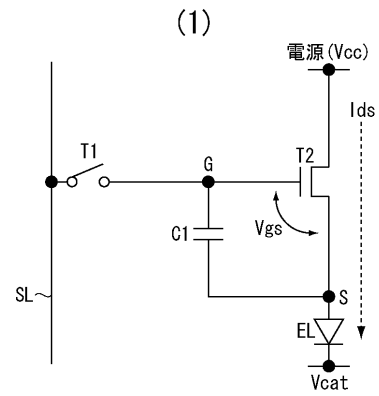
【図 2】



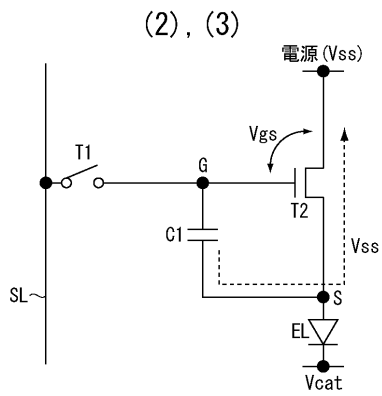
【図 3】



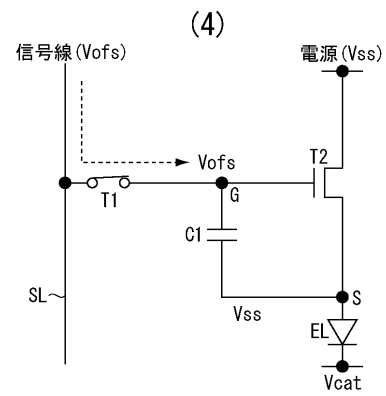
【図 4】



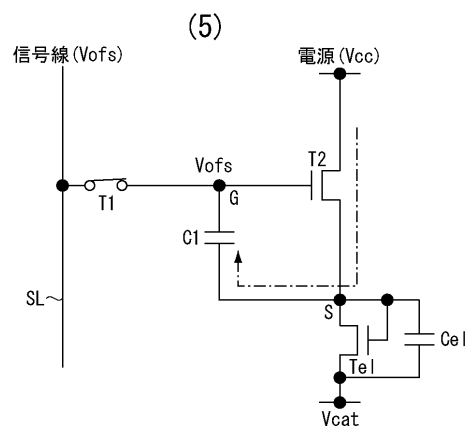
【図 5】



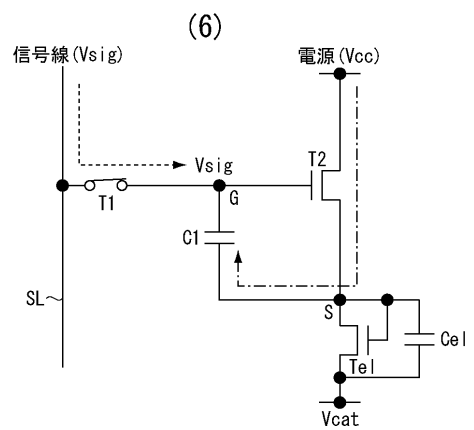
【図 6】



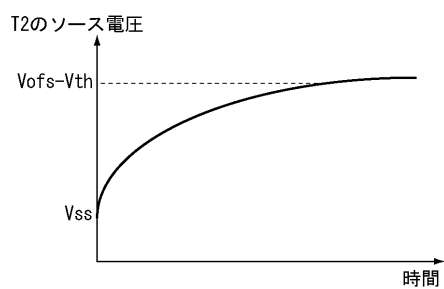
【図 7】



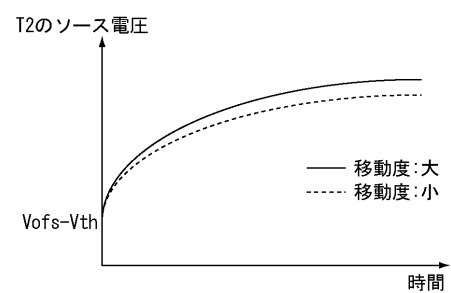
【図 9】



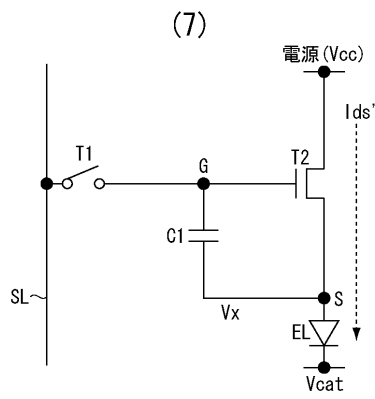
【図 8】



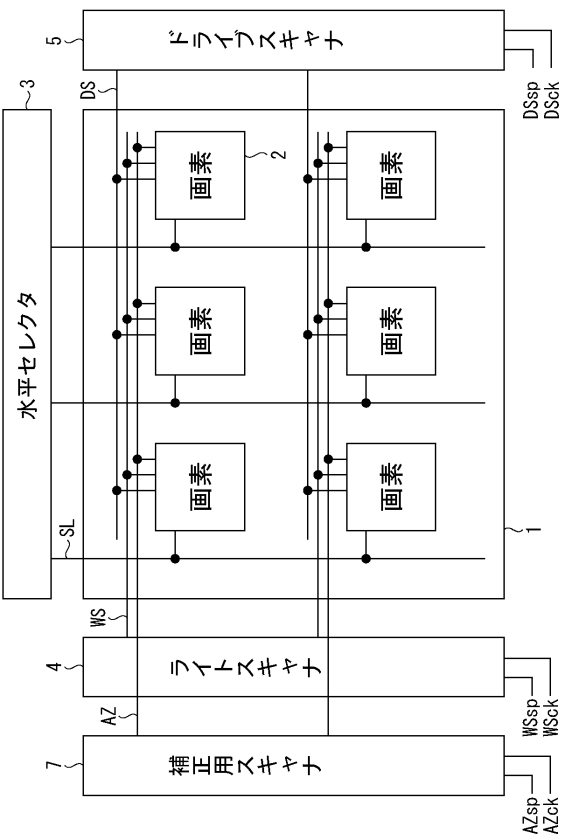
【図 10】



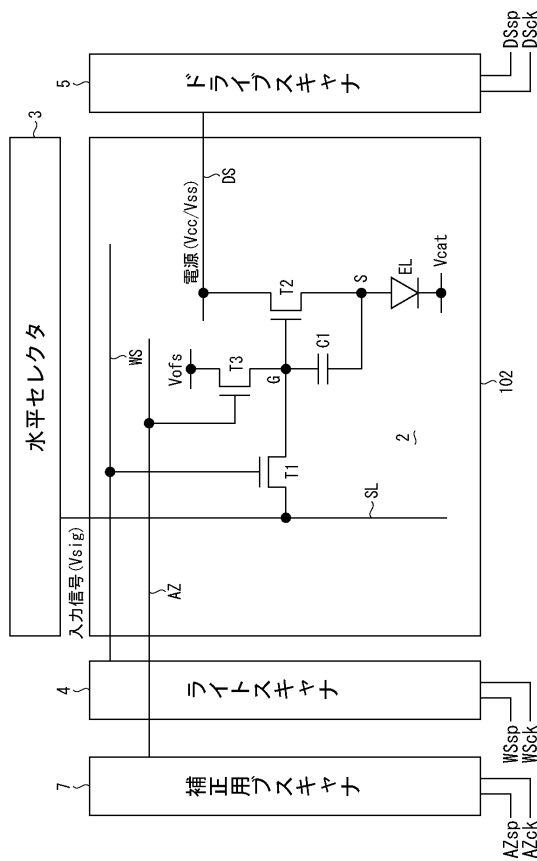
【図 1 1】



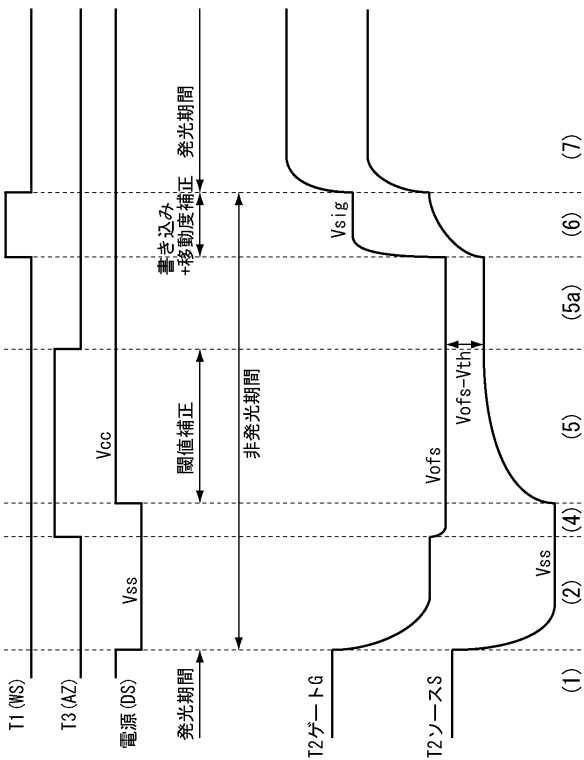
【図 1 2】



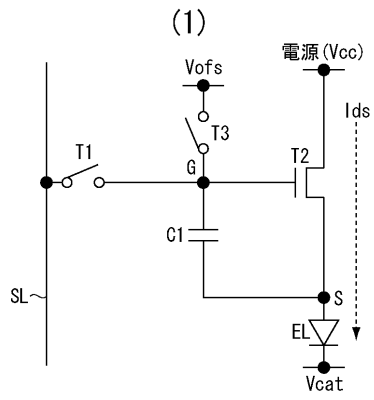
【図 1 3】



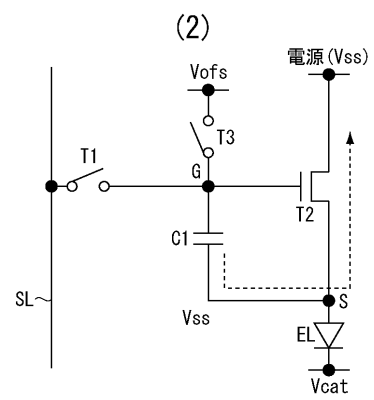
【図 1 4】



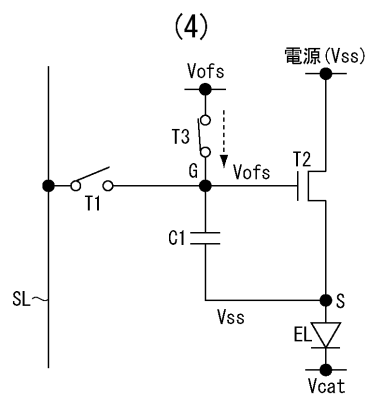
【図 15】



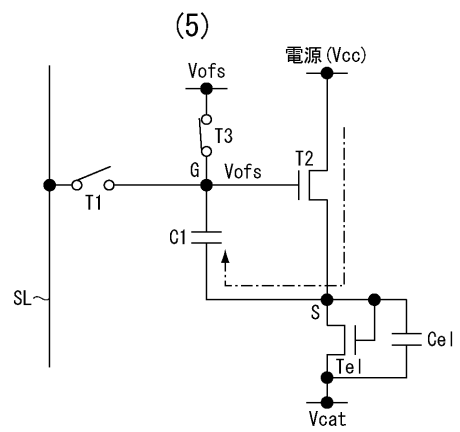
【図 16】



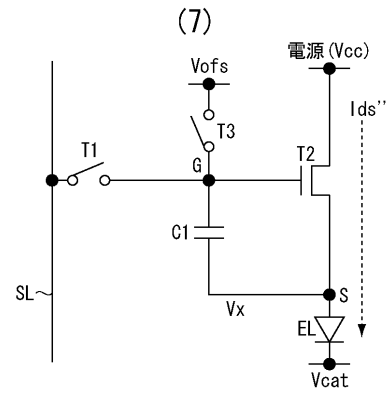
【図 17】



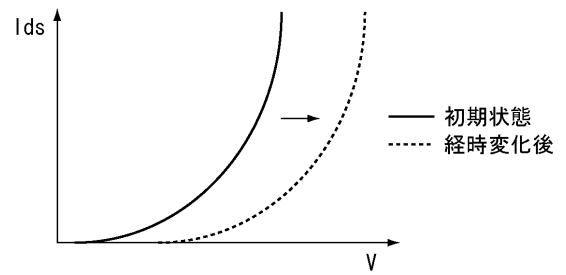
【図 18】



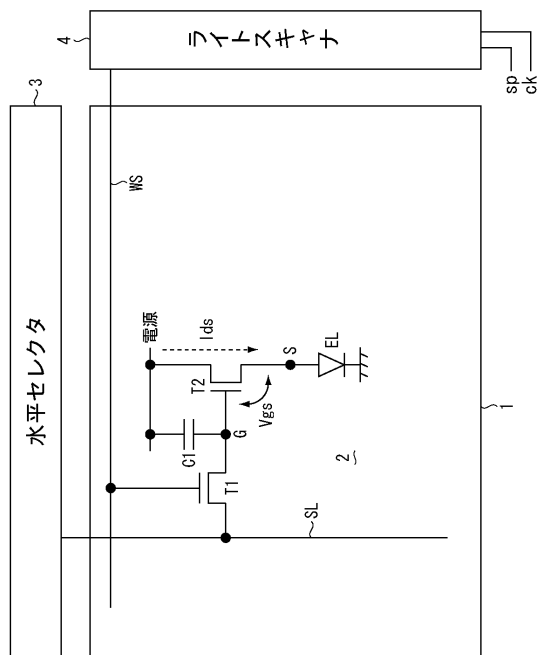
【 図 2 0 】



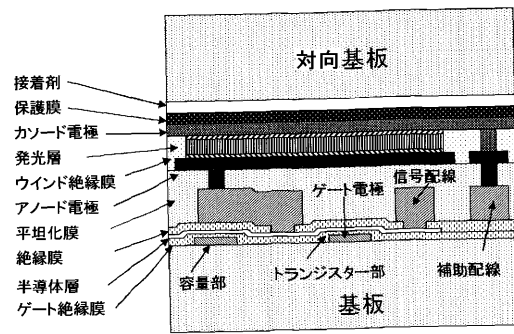
【 ㄨ 2 2 】



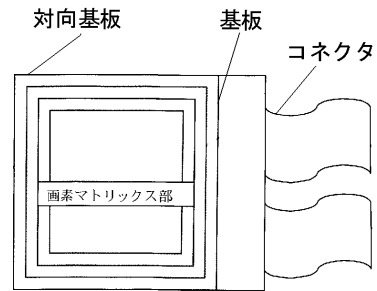
【図 2 3】



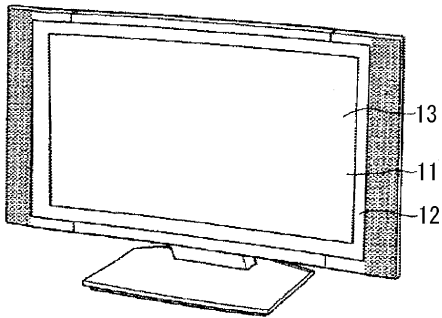
【図 2 4】



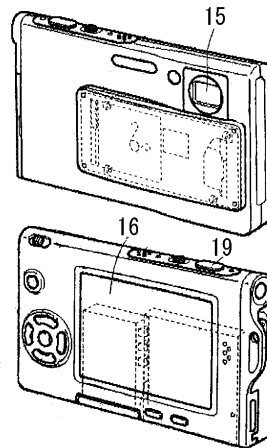
【図 2 5】



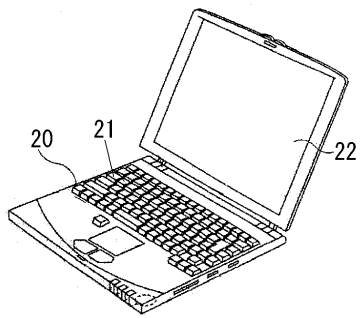
【図 2 6】



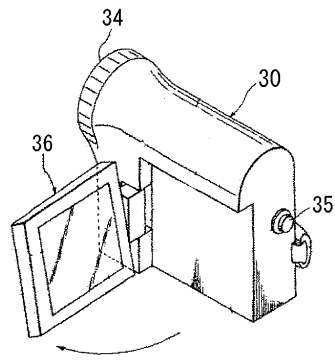
【図 2 7】



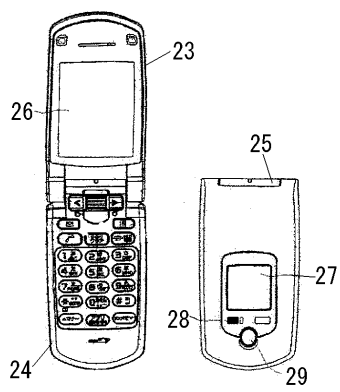
【図 28】



【図 30】



【図 29】



フロントページの続き

(51) Int.Cl.

F I

テーマコード (参考)

G 0 9 G 3/20 6 4 2 C

G 0 9 G 3/20 6 4 2 A

H 0 5 B 33/14 A

专利名称(译)	显示装置及其驱动方法		
公开(公告)号	JP2008203661A	公开(公告)日	2008-09-04
申请号	JP2007041198	申请日	2007-02-21
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	内野勝秀 山本哲郎		
发明人	内野 勝秀 山本 哲郎		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
FI分类号	G09G3/30.J G09G3/20.624.B G09G3/20.611.H G09G3/20.622.A G09G3/20.670.J G09G3/20.642.C G09G3/20.642.A H05B33/14.A G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/EE03 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD03 5C080/DD05 5C080/DD29 5C080/EE28 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C080/KK02 5C080/KK07 5C080/KK43 5C380/AA01 5C380/AB06 5C380/AB11 5C380/AB18 5C380/AB22 5C380/AB24 5C380/AB31 5C380/AB32 5C380/AC04 5C380/AC07 5C380/AC08 5C380/AC09 5C380/AC11 5C380/BA01 5C380/BA06 5C380/BA11 5C380/BA13 5C380/BA19 5C380/BA30 5C380/BA36 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BB21 5C380/BD02 5C380/BD05 5C380/CA08 5C380/CA12 5C380/CA53 5C380/CA54 5C380/CB01 5C380/CB16 5C380/CB20 5C380/CB26 5C380/CB27 5C380/CB31 5C380/CC02 5C380/CC03 5C380/CC04 5C380/CC06 5C380/CC07 5C380/CC26 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC41 5C380/CC61 5C380/CC62 5C380/CC63 5C380/CD012 5C380/CD013 5C380/DA02 5C380/DA06 5C380/DA47		
外部链接	Espacenet		

摘要(译)

要解决的问题：减少向信号线提供图像信号的驱动器的负载。

ΣSOLUTION：采样晶体管T1对从信号线SL提供的图像信号的信号电势Vsig进行采样，并将其存储在保持电容器C1中。驱动晶体管T2接收来自馈线DS的电流，并根据存储的信号电势Vsig将驱动电流馈送到发光元件EL。开关晶体管T3在对图像信号Vsig进行采样之前导通，并且将驱动晶体管的控制端G设置为固定电势Vofs，并将其电流端S设置为地电势Vss。因此，除了信号电势Vsig之外，驱动器不需要将固定电势Vofs提供给信号线SL。电源扫描器5将馈线DS从地电势Vss切换到电源电势Vcc，并将与驱动晶体管T2的阈值电压Vth匹配的电压存储在保持电容器C1中。Z

