

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-176274

(P2008-176274A)

(43) 公開日 平成20年7月31日(2008.7.31)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 K	3K107
G09G 3/20 (2006.01)	G09G 3/20 642A	5C080
H01L 51/50 (2006.01)	G09G 3/20 670J	
	G09G 3/20 670K	
	G09G 3/20 642P	
審査請求 未請求 請求項の数 10 O L (全 12 頁) 最終頁に続く		

(21) 出願番号	特願2007-193731 (P2007-193731)	(71) 出願人	590000846
(22) 出願日	平成19年7月25日 (2007.7.25)		イーストマン コダック カンパニー
(31) 優先権主張番号	特願2006-343194 (P2006-343194)		アメリカ合衆国, ニューヨーク14650
(32) 優先日	平成18年12月20日 (2006.12.20)		, ロチェスター, ステイト ストリート3
(33) 優先権主張国	日本国 (JP)		43
		(74) 代理人	100075258
			弁理士 吉田 研二
		(74) 代理人	100096976
			弁理士 石田 純
		(72) 発明者	川辺 和佳
			東京都中央区新川2丁目27番1号 コダ
			ック株式会社内
		Fターム(参考)	3K107 AA01 BB01 CC31 EE03 HH04
			5C080 AA06 BB05 DD05 DD29 EE29
			FF11 HH09 JJ02 JJ03 JJ05

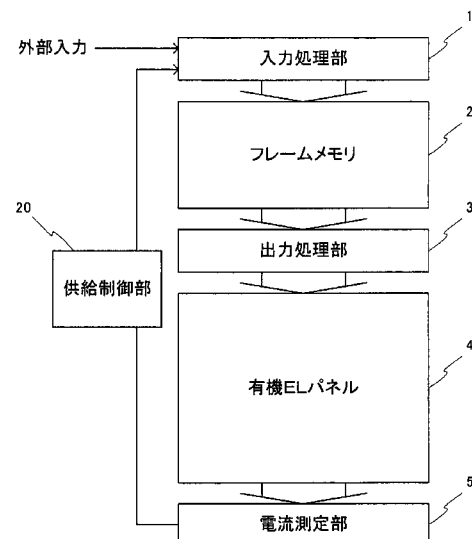
(54) 【発明の名称】 表示装置

(57) 【要約】

【課題】自発光型発光素子を各画素に有する表示装置において、劣化の程度の差による焼付きが発生することを防止する。

【解決手段】有機ELパネル4の特定の画素のみを特定の輝度データに応じて順次発光させ、そのときの発光量についての発光データを検出する電流測定部5により検出する。そして、供給制御部20において検出結果に応じて、各画素についての均一化処理の発光量を決定し、各画素に決定した発光量で発光させるデータを入力処理部1を介し有機ELパネル4に供給する。

【選択図】図1



【特許請求の範囲】**【請求項 1】**

各画素に自発光型の表示素子を備える表示装置であって、
特定の画素のみを特定の輝度データに応じて順次発光させ、そのときの発光量についての発光データを検出する検出回路と、
この検出手段による検出結果に応じて、各画素についての均一化処理の発光量を決定し、各画素に決定した発光量で発光させる発光データを供給する供給制御部と、
を有することを特徴とする表示装置。

【請求項 2】

請求項 1 に記載の表示装置において、
前記検出手段は、特定の画素が発光した状態における表示装置における電流量を該当画素の発光データとして検出することを特徴とする表示装置。

10

【請求項 3】

請求項 1 または 2 に記載の表示装置において、
前記供給制御部は、前記検出手段において検出した発光データに基づいて決定して均一化輝度データを通常の画素毎の輝度データに代えて各画素に供給することで前記均一化処理を行うことを特徴とする表示装置。

【請求項 4】

請求項 1 ～ 3 のいずれか 1 つに記載の表示装置において、
外部から供給される映像データにより各画素の表示を行う場合に、各画素の映像データに応じた輝度データを該当画素に供給し、各画素の発光輝度の階調を制御するアナログ駆動であり、
前記検出回路において発光データを検出するときには、一定でかつ発光素子の劣化を検出可能な輝度データを供給してその時の発光量を検出することを特徴とする表示装置。

20

【請求項 5】

請求項 1 ～ 3 のいずれか 1 つに記載の表示装置において、
外部から供給される映像データにより各画素の表示を行う場合に、各画素の映像データに応じた発光期間制御データを該当画素に供給し、各画素の発光輝度の階調を制御するデジタル駆動であり、
前記検出回路において発光データを検出するときには、一定でかつ発光素子の劣化を検出可能な発光期間制御データを供給し、デジタル駆動における発光時における発光量を検出することを特徴とする表示装置。

30

【請求項 6】

請求項 1 ～ 3 のいずれか 1 つに記載の表示装置において、
前記自発光型の表示素子は、有機 EL 素子であることを特徴とする表示装置。

【請求項 7】

請求項 6 に記載の表示装置において、前記検出回路において発光データを検出するときには、有機 EL 素子に定電圧を印加し、電流を測定することで発光データを検出することを特徴とする表示装置。

【請求項 8】

請求項 1 ～ 7 のいずれか 1 つに記載の表示装置において、
前記発光量についての発光データは、所定の基準値と比較して得られた 1 ビットデータであることを特徴とする表示装置。

40

【請求項 9】

請求項 1 に記載の表示装置において、
前記検出手段は、特定の画素が発光した状態における表示装置におけるアナログの電流量を検出し、これを A / D 変換して該当画素のデジタルの発光データとすることを特徴とする表示装置。

【請求項 10】

請求項 9 に記載の表示装置において、

50

前記検出手段は、検出したアナログ電流量を可変基準値と順次比較して複数ビットのデジタルの発光データを得ることを特徴とする表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、自発光型素子を表示素子として備える表示装置に関する。

【背景技術】

【0002】

フラットパネルディスプレイとして、液晶表示装置（LCD）が広く普及しているが、このLCDは各画素における光の透過量を制御するだけであり、バックライトなどを必要とする。一方、有機ELディスプレイは自発光型であり、各画素の発光量を制御することができるため、コントラストが高く、広視野角であり、次世代ディスプレイとして注目されている。

【0003】

しかし、自発光型のディスプレイは映像の内容に依存して、各画素の発光の程度が異なる。このため、有機EL素子の劣化具合が画素毎にばらつき、表示に関係しない以前の映像が人間に見えるくらいに残るとい、いわゆる焼き付きが発生しやすい。

【0004】

この焼き付きを低減するために、映像データから有機EL素子の劣化を予測し、その予測に基づいてディスプレイの非使用期間に劣化を均一化する方法が開示されている（特許文献1）。

【0005】

【特許文献1】特開2003-228329

【発明の開示】

【発明が解決しようとする課題】

【0006】

しかし、上記従来技術では、映像データから有機EL素子の劣化を予測しており、温度等の使用環境に依存した劣化の考慮に欠けている。このため、予測が必ずしも実際と一致しないため、効果的な劣化の均一化を図ることができない場合もあり、また均一化によって次の焼き付きを生じる可能性もある。

【課題を解決するための手段】

【0007】

本発明は、各画素に自発光型の表示素子を備える表示装置であって、特定の画素のみを特定の輝度データに応じて順次発光させ、そのときの発光量についての発光データを検出する検出回路と、この検出手段による検出結果に応じて、各画素についての均一化処理の発光量を決定し、各画素に決定した発光量で発光させる発光データを供給する供給制御部と、を有することを特徴とする。

【0008】

また、前記検出手段は、特定の画素が発光した状態における表示装置における電流量を該当画素の発光データとして検出することが好適である。

【0009】

また、前記供給制御部は、前記検出手段において検出した発光データに基づいて決定して均一化輝度データを通常の画素毎の輝度データに代えて各画素に供給することで前記均一化処理を行うことが好適である。

【0010】

また、外部から供給される映像データにより各画素の表示を行う場合に、各画素の映像データに応じた輝度データを該当画素に供給し、各画素の発光輝度の階調を制御するアナログ駆動であり、前記検出回路において発光データを検出するときには、一定の輝度データを供給してその時の発光量を検出することが好適である。

【0011】

10

20

30

40

50

また、外部から供給される映像データにより各画素の表示を行う場合に、各画素の映像データに応じた発光期間制御データを該当画素に供給し、各画素の発光輝度の階調を制御するデジタル駆動であり、前記検出回路において発光データを検出するときには、デジタル駆動における発光時における発光量を検出することが好適である。

【0012】

また、前記自発光型の表示素子は、有機EL素子であることが好適である。

【0013】

また、前記検出回路において発光データを検出するときには、有機EL素子に定電圧を印加し、電流を測定することで発光データを検出することが好適である。

【0014】

また、前記発光量についての発光データは、所定の基準値と比較して得られた1ビットデータであることが好適である。

【0015】

また、前記検出手段は、特定の画素が発光した状態における表示装置におけるアナログの電流量を検出し、これをA/D変換して該当画素のデジタルの発光データとすることが好適である。

【0016】

また、前記検出手段は、検出したアナログ電流量を可変基準値と順次比較して複数ビットのデジタルの発光データを得ることが好適である。

【発明の効果】

【0017】

本発明によれば、均一化処理によって、各画素の劣化状態を均一化することができ、焼き付きの発生を効果的に抑制できる。

【発明を実施するための最良の形態】

【0018】

以下、図面を用いて本発明の実施の形態を詳細に説明する。

【0019】

図1には、実施形態に係る表示装置の全体構成が示されている。外部入力から入力処理部1へ入力される入力データは、フルカラー表示の場合、赤(R)、緑(G)、青(B)もしくはこれに白(W)を加えた1ないし数ピクセル単位で転送される映像データ及びそれらを転送するクロック信号やタイミング信号である。この入力データ中の映像データは、入力処理部1で1ラインの映像データとして蓄積され、フレームメモリ2へライン単位で格納される。フレームメモリ2に格納された1画面分の映像データは、ライン単位で読み出され、出力処理部3により、有機ELパネル4にライン単位で出力される。有機ELパネル4は、供給される映像データを表示に反映させる。ただし、ここではフレームメモリ2へ格納するタイミング信号や、読み出し、有機ELパネル4へ出力するためのタイミング信号については説明を省略する。

【0020】

このように、入力処理部1と出力処理部3の間にフレームメモリ2を導入した構成では、一旦フレームメモリ2に映像データが格納されると、外部より映像データを入力しなくても有機ELパネルにフレームメモリ2より映像データを供給できるため、外部より映像データを入力し続ける必要がない。すなわち、外部からのデータ転送に要する消費電力を低減できることから、低消費電力化が必要な携帯端末に搭載されているLCD(Liquid Crystal Display)などでよく用いられている。その場合、入力処理部1、フレームメモリ2、出力処理部3はドライバICとして実現されていることが多い。

【0021】

なお、有機ELパネル4に流れる電流は、電流測定部5によって測定され、供給制御部20が電流測定部5の測定結果に応じて均一化処理のための均一化輝度データを入力処理部1に供給するが、これについては後述する。

10

20

30

40

50

【 0 0 2 2 】

図 2 には、有機 E L パネル 4 の内部構成が示されている。有機 E L パネルにはアクティブ型とパッシブ型とあるが、図 2 ではアクティブ型の例が示されている。有機 E L パネル 4 は画素 7 がマトリクス状に配置され、各画素の列方向にデータライン 1 2 及び電源ライン 1 4、行方向にゲートライン 1 3 が配線されている。データライン 1 2 へは、出力処理部 3 により処理されたデータ信号が出力され、ゲートライン 1 3 にはゲートドライバ 6 からの選択信号が出力される。ゲートドライバ 6 は有機 E L パネル 4 が低温ポリシリコンなどの高移動度トランジスタで形成されている場合にはそれを用いて同一ガラス基板上に形成されるが、別個の I C (I n t e g r a t e d C i r c u i t) として提供され、有機 E L パネル 4 に接続されていてもよい。

10

【 0 0 2 3 】

列方向に配線された全電源ライン 1 4 は端部で共有され、V D D の電位が与えられており、有機 E L 素子 8 のカソード電極 1 5 は全画素で共有され、V S S の電位が与えられている。

【 0 0 2 4 】

有機 E L 素子 8 のアノードは、駆動トランジスタ 9 のドレイン端子へ接続され、この駆動トランジスタ 9 のソース端子は電源ライン 1 4 へ、ゲート端子は保持容量 1 1 の一端とゲートトランジスタ 1 0 のソース端子へ接続されている。なお、保持容量 1 1 の他端は電源ライン 1 4 へ接続されて画素 7 が形成されている。また、ゲートトランジスタ 1 0 のゲート端子は、ゲートライン 1 3 へ、ドレイン端子はデータライン 1 2 へ接続されている。

20

【 0 0 2 5 】

ゲートドライバ 6 によりゲートライン 1 3 が選択される (L o w レベルにされる) と、ゲートトランジスタ 1 0 は導通し、出力処理部 3 からデータライン 1 2 に供給されているデータ信号が保持容量 1 1 に書き込まれる。ゲートライン 1 3 が非選択となる (H i g h レベルにされる) と保持容量 1 1 に書き込まれたデータ信号はそれ以降保持され、その間、有機 E L 素子 8 の発光状態が維持される。

【 0 0 2 6 】

画素 7 の構成ならば、駆動トランジスタ 9 のゲート端子に適切なアナログ電圧が供給されるとそのアナログ電圧に対応した定電流が有機 E L 素子 8 に流れるため、アナログ定電流駆動が可能となるし、駆動トランジスタ 9 を導通するのに十分低い電圧が供給されれば、有機 E L 素子 8 に定電圧 V D D - V S S が印加されるため、定電圧が印加される時間を制御することで定電圧のデジタル駆動を適用することも可能である。

30

【 0 0 2 7 】

外部入力映像を表示する際は、上記のアナログ定電流駆動で行っても、定電圧のデジタル駆動で行ってもよいが、有機 E L 素子 8 の劣化度合いを測定するためには定電圧を与えるほうが都合がよい。図 3 を用いてその理由について説明する。

【 0 0 2 8 】

図 3 A には、有機 E L 素子を定電流駆動した際の輝度と駆動電圧の経時劣化、図 3 B には有機 E L 素子の電圧電流特性の変化が示されている。一般的な有機 E L 素子では、図 3 A に示すように、輝度は時間の経過と共に減少し、また同じ電流を流す駆動電圧は時間の経過と共に上昇する。これは、定電流を流す時間が長ければ長いほど、輝度が減少し、同一輝度を得るために必要な駆動電圧が上昇することを示しており、駆動電圧の上昇分が分かれば輝度の劣化の程度を予測できるということを意味している。

40

【 0 0 2 9 】

異なる定電流を流して劣化させた有機 E L 素子 a、b の電流電圧特性は、図 3 B に示すように、定電圧を与えることで異なる電流 I a、I b を生成するため、この違いにより、輝度の劣化を推測できる。つまり、駆動トランジスタ 9 のゲート端子に駆動トランジスタ 9 がオンする電圧を与えて有機 E L 素子 8 に V D D - V S S の電圧を与え、その電流を測定すれば劣化の度合いが推測できる。

【 0 0 3 0 】

50

例えば、外部入力映像表示を行っていない任意のタイミングで、一旦全画面の発光を停止した後、任意の1画素のみ駆動トランジスタ9をオンして有機EL素子8を定電圧で発光させ、電流測定部5によってそのときの電流を測定する。電流測定部5による電流測定は、カソード電極15に供給されるVSSに流れる電流を測定することで実現できる。例えば、カソード電極15と電源VSSの間に電流検出抵抗を配置しここにおける電圧降下を測定することで電流量を検出する。

【0031】

そして、この場合、発光している画素は1画素のみであるため、測定された電流はその画素の有機EL素子の劣化を反映した電流である。測定された電流データは、供給制御部20に送られる。この供給制御部20は、測定された電流データをデジタルデータに変換するとともに、外部入力による映像データの入力がないタイミングにおいて測定された電流データを入力処理部1に送る。なお、供給制御部20は、電源オフ時に、画面に「輝度補正処理を行いますか？」などの表示を行い、「行う」との入力を受け付けたときに入力処理部1に電流データを供給し、輝度均一化処理を行うことが好適である。また、所定時間経過したときであって、表示を行っていないタイミングに自動的または問い合わせた後輝度均一化処理を行ったり、劣化の画素毎の差が一定以上になったときに自動的または問い合わせの後輝度均一化処理を行うことも好適である。

10

【0032】

入力処理部1は、送られてきた測定データを順次取り込んで1ライン分蓄積し、フレームメモリ2へ1ライン毎に格納する。同様な1画素ずつの測定を全画素に対して行うことで、全画素の電流測定データがフレームメモリ2に格納される。

20

【0033】

フレームメモリ2に格納された測定データは、ライン単位で読み出され、出力処理部3に転送されて、有機ELパネル4のデータライン12に出力される。この場合、測定データが有機EL素子8に流れる電流が大きいときに大きな値となるものとすれば、出力データも同様に、有機EL素子8に流れる電流が大きい画素、つまり劣化の少ない画素にはより大きな電流を流し、有機EL素子8に流れる電流が小さい画素、つまり劣化の大きい画素にはより小さな電流を流すように有機ELパネル4は駆動される。従って、劣化の少ない画素について劣化が大きく、劣化の大きな画素についての劣化は小さくなり、各画素の輝度劣化が均一化される。

30

【0034】

この輝度均一化表示をある期間行った後、再び前述の方法で定電圧を有機EL素子8に印加して流れる電流を測定し、フレームメモリ2に測定データを書き込んで輝度均一化表示を更新していくとやがて測定データに差が生じなくなり、輝度均一化表示は終了する。

【0035】

有機EL素子8の電流測定時に測定データの最大値、最小値、平均値を抽出しておけば、劣化のばらつき範囲を常に監視できるため、例えば最大値と最小値の差がある範囲内に到達した場合に輝度均一化表示を終了するように制御可能であり、過度な均一化表示が行われることを抑制することができる。また、均一化表示においては、劣化が最大の画素またはある程度劣化の大きな画素についての電流を0に設定することで不要な劣化を防止できる。

40

【0036】

なお、この輝度均一化表示期間に行う駆動は、アナログ定電流駆動、定電圧デジタル駆動いずれの方法も適用可能である。特に、定電圧デジタル駆動の場合には、フレームメモリ2を用いて能動的に劣化の程度に応じた輝度均一化表示を行わなくても、定電圧を印加することで、劣化の小さい画素にはより大きな電流が流れ、劣化の大きい画素にはより大きな電流が流れるため、受動的に輝度の均一化が行われる。図3A、図3Bを用いて説明するならば、劣化の小さい有機EL素子aと劣化の大きい有機EL素子bでは電圧印加時に生成する電流が劣化の少ない有機EL素子aの方がより大きく、劣化がより加速されるはずであるから、自動的に輝度均一化の方向へ向かうので都合がよい。

50

【 0 0 3 7 】

ただし、いずれの駆動にしても、輝度均一化の過程で劣化の大きい素子に多くの電流を流してしまうと、かえって劣化を加速させることになるため、劣化の大きい素子に電流があまり流れないように、輝度均一化表示を行うことが望ましい。そうすることで、余計な電力を消費する必要もなくなるため効果的である。

【 0 0 3 8 】

輝度均一化表示の途中に外部より映像入力があれば、輝度均一化表示を中断し、外部映像を表示するように切り替わる。そして外部より映像入力がなくなると、輝度均一化表示が開始される。

【 0 0 3 9 】

図 1 の入力処理部 1、フレームメモリ 2、出力処理部 3、電流測定部 5 は同一のドライバ IC に組み込んでよいし、フレームメモリ 2 や電流測定部 5 は別々の IC で提供されていてもよい。

【 0 0 4 0 】

また、駆動トランジスタ 9、ゲートトランジスタ 10 がアモルファスシリコンで構成される場合にも同様な方法で輝度劣化を均一化することができる。アモルファスシリコンを駆動トランジスタ 9 に用いた場合、駆動トランジスタ 9 のゲート端子に、より大きなゲート電圧が長時間印加されると、閾値電圧上昇が加速され、有機 EL 素子 8 に流れる電流が減少し、焼き付きの原因となる。そこで、フレームメモリに格納された各画素の電流測定データを用いて、輝度均一化表示期間に、電流減少の多い画素の駆動トランジスタには小さいゲート電圧を印加し、電流減少の少ない画素の駆動トランジスタには大きなゲート電圧を印加することで閾値電圧の上昇を均一化することができる。

【 0 0 4 1 】

輝度均一化表示は繰り返し行われる電流測定において抽出された、全画素の測定データの最大値、最小値、平均値などが、あらかじめ定められた条件に到達した場合に終了される。

【 0 0 4 2 】

この場合も最も劣化の程度の大きい、すなわち閾値電圧上昇が大きい画素の駆動トランジスタにより小さなゲート電圧が印加されるように輝度均一化表示が行われることが望ましい。

【 0 0 4 3 】

なお、上述の説明では、1 つの画素のみを発光させたときの電流量を検出したが、発光量を受光素子などを用いて検出することも可能である。また、複数画素からなるブロックごとに発光させて電流量を検出し、平均的な電流量に比べ電流量の差が大きいブロックのみ画素を 1 つずつ発光させて、電流量を検出し均一化処理を行ってもよい。

【 0 0 4 4 】

「基準値比較型画素毎均一化処理」

測定電流に閾値、もしくは基準電流値を設定し、ある時点で 1 画素を点灯して測定した電流値が基準値より大きい場合には点灯、基準値より小さい場合には非点灯となるようにフレームメモリ 2 に 1 ビットのデータを格納して均一化期間に反映してもよい。例えば、基準電流を I_b に設定し、画素 a の測定電流 I_a が基準電流 I_b より大きい場合には、この画素 a は均一化期間には点灯するように制御される。また、画素 c (図示せず) の測定電流 I_c が基準電流 I_b よりもほんのわずかに測定電流が大きい場合、この画素 c も同様に点灯する。しかし、この画素 c の測定電流 I_c は、1 ビットの均一化処理によって比較的速く基準電流 I_b に到達する。従って、画素 c の測定電流 I_c は、次の測定の際には、基準電流 I_b に到達しており、次の均一化期間には点灯しない。このような処理を繰り返すと、基準値より多く電流が流れて点灯する画素の数が減っていき、やがてすべて消灯し、均一化は自動的に完了する。

【 0 0 4 5 】

このように、均一化処理を複数の期間に分け、各期間で電流測定を行い、フレームメモ

10

20

30

40

50

り 2 の 1 ビットデータを更新しながら、均一化処理を行うことで、画素毎の劣化の程度に応じた均一化処理が行える。

【 0 0 4 6 】

均一化処理期間では点灯する画素の有機 E L 素子はすべて同じ定電流、もしくは定電圧で駆動されるが、あまり明るくなりすぎると均一化処理が目立ってしまったたり、消費電力が大きくなったりするため、一定期間経過した後に全画素を消灯して、連続して電流を流すのではなく、適当なデューティ比でオン期間を設定するデューティ制御を施してもよい。この際に、デューティ周期が長ければ点滅して見えるし、短いと中間調表示に見え、より目立たない。

【 0 0 4 7 】

このような 1 ビット均一化処理は、図 1 の供給制御部 2 0 に図 4 のようなシステムを導入することにより実現できる。まず基準電流値を設定するため、画面内任意の 1 画素を点灯後、電流測定部 5 で電流値を算出し、その電流データはスイッチ 2 1 により基準電流データ保持部 2 2 に基準電流データとして格納される。ここで基準電流値を設定するため、画面内の任意の 1 画素を選択点灯して電流を測定したが、複数画素の平均値を基準電流値に設定してもよいし、あらかじめ表示に使わない基準画素を画面外に設け、ディスプレイが使用している期間常に点灯させるように制御した基準画素の電流を測定して設定してもよい。

【 0 0 4 8 】

次に、スイッチ 2 1 が画素電流データ保持部 2 3 に切り替えられると、画面内の画素が 1 画素ずつ順次点灯され、電流測定部 5 で測定された各画素の電流値が画素電流データ保持部 2 3 へ格納される。

【 0 0 4 9 】

ここで、電流測定部 5 で測定される電流データがアナログデジタル変換 (A D 変換) を施されてデジタルデータで出力される場合、基準電流データ保持部 2 2 と画素電流データ保持部 2 3 はレジスタで構成されるし、電流データがアナログの電圧値として検出されるのであれば基準電流データ保持部 2 2 と画素電流データ保持部 2 3 は保持容量などで構成される。

【 0 0 5 0 】

そして、基準電流データと画素電流データは比較器 2 4 で比較され、例えば基準電流データより画素電流データが大きい場合には “ 1 ”、小さい場合には “ 0 ” (あるいはその逆) となる 1 ビットのデータが出力される。この 1 ビットのデータは入力処理部 1 を介してフレームメモリ 2 へ格納され、均一化処理期間に表示に反映される。

【 0 0 5 1 】

このような処理を表示装置の非使用期間内の例えば 1、2 時間毎に繰り返し、フレームメモリ 2 の 1 ビットデータを更新することで均一化処理が行われる。

【 0 0 5 2 】

「 A D 変換を行う構成」

電流測定部 5 に A D 変換器 (A D 変換器) が導入されていない場合でも、図 5 のように比較器 2 4 の 1 入力に可変基準値生成部 2 5 からの信号を入力すれば測定電流の程度をデジタル化する、つまり A D 変換を行うことができる。

【 0 0 5 3 】

例えば、可変基準値生成部 2 5 から電流データ I_0 の信号が比較器 2 4 に入力され、画素電流データ I_a との比較の結果、 $I_a > I_0$ となると、“ 1 ” が出力される。次に電流データ I_1 の信号が比較器 2 4 に入力され、比較の結果、 $I_a < I_1$ となり、“ 0 ” が出力されたとすると、両者の出力から “ 0 1 ” という 2 ビットのデータが得られ、画素電流値は I_0 と I_1 の間であるということを知ることができる。

【 0 0 5 4 】

このようにして得た多ビットのデータをフレームメモリ 2 に格納し、そのデータに応じて均一化処理の際の電流値を決定すればよい。

10

20

30

40

50

【 0 0 5 5 】

この機能をより具体的に実現する例を示したのが図 6 であり、図 6 に示される保持容量 2 6 とインバータ（比較器）2 7 とスイッチ 2 8 による単純なスイッチトキャパシタ回路で電流値の比較を行うことができる。

【 0 0 5 6 】

基準電流信号の格納時にはスイッチ 2 8 をオンしてインバータ 2 7 の入力と出力をショートし、保持容量 2 6 のインバータ 2 7 の入力に接続された一端をインバータ出力の H i g h と L o w の中間レベルにする。それと同時に基準電流データを保持容量 2 6 の他端に電流測定部 5 から供給する。これによって、保持容量 2 6 に基準電流信号が入力された場合にインバータ 2 7 の出力が中間レベルとなるように保持容量 2 6 にデータを書き込むことができる。続いてスイッチ 2 8 をオフし、画素電流信号を電流測定部 5 より入力すると、画素電流信号が基準電流信号より低い場合、インバータ 2 7 の入力は L o w 側へシフトすることで出力は H i g h となり、高い場合には L o w が出力され、電流値の比較が行われる。

【 0 0 5 7 】

図 6 のスイッチトキャパシタ型の比較器はダイナミック回路であるため、ある基準となる 1 画素を点灯して電流測定部 5 で生成した基準電流信号を正しい値で保持する期間は短い。したがって、各画素との電流信号比較の際は、毎回同じ基準となる 1 画素を測定して比較することが望ましい。

【 0 0 5 8 】

図 5 と同様に、基準電流信号の代わりにいくつかの可変基準電流信号を入力して、比較結果をビット列に合成すれば、前述同様の A D 変換も実現できる。図 6 のようなスイッチトキャパシタ型の比較器は簡単な回路で構成できるため、画素が形成されている基板上に形成することができ低コスト化に有利である。

【 0 0 5 9 】

なお、図 5 の構成において、可変基準値生成部 2 5 において、1 つの基準値のみを生成することもできる。この構成では、図 4 に示すように、電流測定部 5 において、測定電流値についてアナログの電圧値で出力し、この電圧値が基準値以上であることを示す 1 ビットの信号を出力することができる。そして、この回路として図 6 のスイッチトキャパシタ型の比較器を用いることができる。

【 図面の簡単な説明 】

【 0 0 6 0 】

【 図 1 】 本発明の表示装置の全体構成図である。

【 図 2 】 アクティブマトリクス型有機 E L パネルの全体構成図である。

【 図 3 A 】 有機 E L 素子の劣化特性（起動電圧および輝度の経時変化）を示す図である。

【 図 3 B 】 有機 E L 素子の劣化特性（電圧と電流の関係）を示す図である。

【 図 4 】 供給制御部 2 0 の基準値比較型の構成例を示す図である。

【 図 5 】 A / D 変換を行うための構成を示す図である。

【 図 6 】 スwitchトキャパシタ型の比較器の構成を示す図である。

【 符号の説明 】

【 0 0 6 1 】

1 入力処理部、2 フレームメモリ、3 出力処理部、4 有機 E L パネル、5 電流測定部、6 ゲートドライバ、7 画素、8 有機 E L 素子、9 駆動トランジスタ、10 ゲートトランジスタ、11 保持容量、12 データライン、13 ゲートライン、14 電源ライン、15 カソード電極、20 供給制御部。

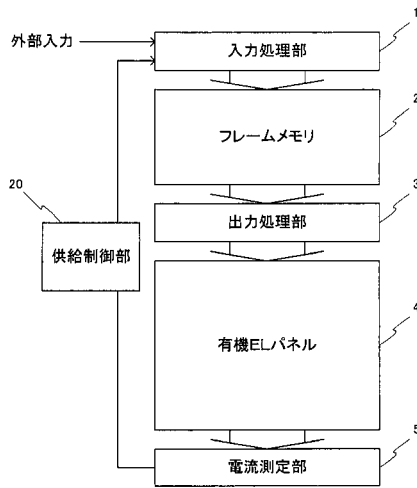
10

20

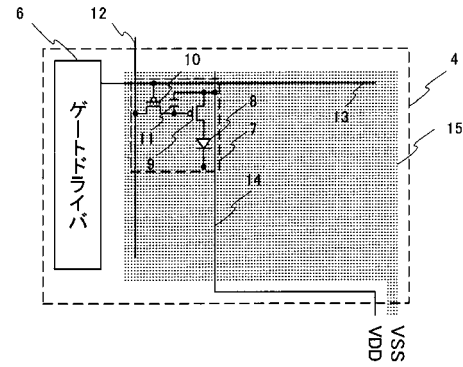
30

40

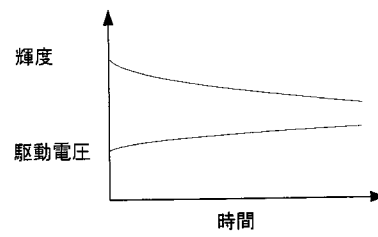
【図 1】



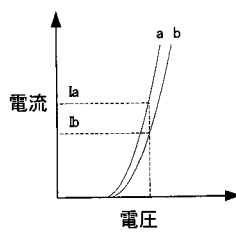
【図 2】



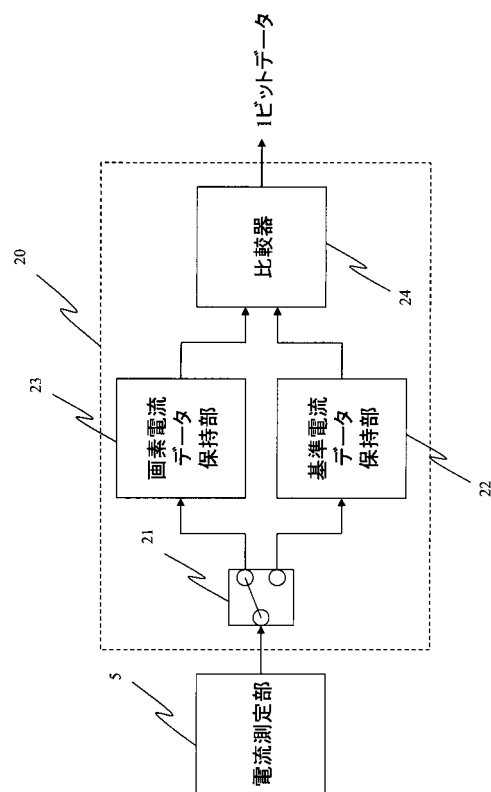
【図 3 A】



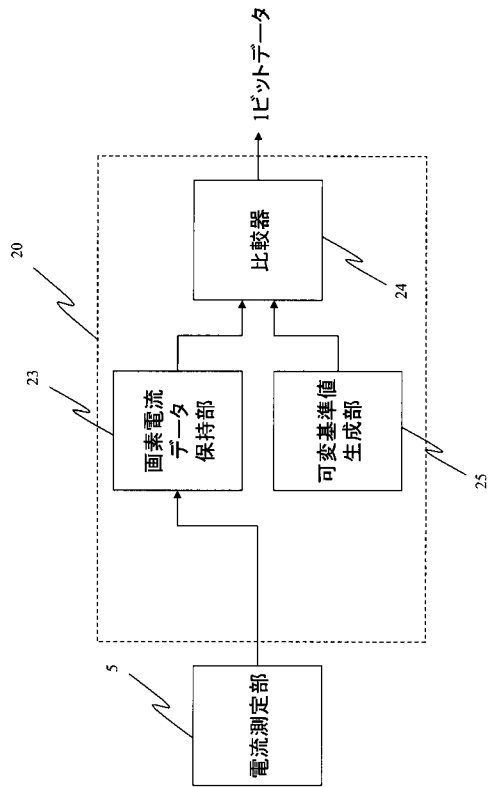
【図 3 B】



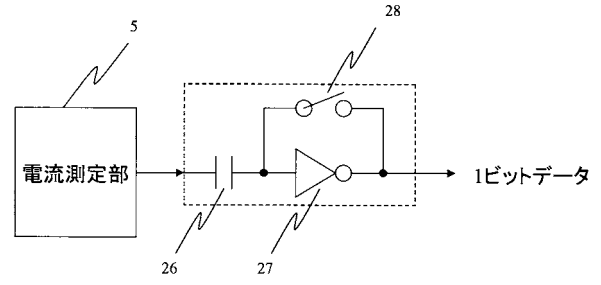
【図 4】



【図 5】



【図 6】



フロントページの続き

(51) Int.Cl.

F I

テーマコード (参考)

G 0 9 G 3/20 6 2 1 K

G 0 9 G 3/20 6 4 1 A

H 0 5 B 33/14 A

专利名称(译)	表示装置		
公开(公告)号	JP2008176274A	公开(公告)日	2008-07-31
申请号	JP2007193731	申请日	2007-07-25
[标]申请(专利权)人(译)	伊斯曼柯达公司		
申请(专利权)人(译)	伊士曼柯达公司		
[标]发明人	川辺 和佳		
发明人	川辺 和佳		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
FI分类号	G09G3/30.K G09G3/20.642.A G09G3/20.670.J G09G3/20.670.K G09G3/20.642.P G09G3/20.621.K G09G3/20.641.A H05B33/14.A G09G3/3233 G09G3/3258 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC31 3K107/EE03 3K107/HH04 5C080/AA06 5C080/BB05 5C080/DD05 5C080/DD29 5C080/EE29 5C080/FF11 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ05 5C380/AA01 5C380/AB06 5C380/AB18 5C380/AB22 5C380/AB24 5C380/AB27 5C380/AB34 5C380/AB36 5C380/AB46 5C380/BA01 5C380/BA11 5C380/BA28 5C380/BA36 5C380/BA45 5C380/BA47 5C380/BD02 5C380/BD09 5C380/BD10 5C380/BD12 5C380/CA12 5C380/CA20 5C380/CA39 5C380/CA53 5C380/CA54 5C380/CC02 5C380/CC26 5C380/CC29 5C380/CC30 5C380/CC33 5C380/CC62 5C380/CD012 5C380/CE04 5C380/CF02 5C380/CF06 5C380/CF23 5C380/CF41 5C380/CF43 5C380/CF49 5C380/CF51 5C380/CF61 5C380/CF68 5C380/DA01 5C380/DA02 5C380/DA06 5C380/DA07 5C380/DA34 5C380/DA35 5C380/DA40 5C380/DA47 5C380/DA50 5C380/DA56 5C380/EA01 5C380/FA03 5C380/FA05 5C380/FA09 5C380/FA18 5C380/FA20 5C380/FA21 5C380/FA23 5C380/FA28 5C380/HA06		
代理人(译)	吉田健治 石田 纯		
优先权	2006343194 2006-12-20 JP		
外部链接	Espacenet		

摘要(译)

要解决的问题：为了防止由于显示装置中的劣化程度的差异而导致的图像残留的发生，在每个像素中具有自发射型发光元件。ŽSOLUTION：根据特定的亮度数据，仅依次闪烁有机EL面板4的指定像素，并且通过电流测量部分5检测发光量的发光数据。根据检测结果，供应控制部分图20的每个像素确定用于每个像素的均衡处理的光发射量，并且提供数据，通过输入处理部分1使每个像素以确定的光发射量闪烁到有机EL面板4。

