(19)日本国特許庁(JP)　(12)公開特許公報(A)　(11)特許出願公開番号
特開2006-163404
(P2006-163404A)
(43)公開日　平成18年6月22日(2006.6.22)

(51)Int.Cl.		F I			テーマコード（参考）
G09G 3/30	(2006.01)	G09G	3/30	J	3K007
G09G 3/20	(2006.01)	G09G	3/20	623R	5C080
H01L 51/50	(2006.01)	G09G	3/20	623Y	
		G09G	3/20	612U	
		G09G	3/20	641C	

審査請求 未請求　請求項の数 10　ＯＬ　外国語出願　（全 26 頁）　最終頁に続く

(21)出願番号　特願2005-350617 (P2005-350617)
(22)出願日　平成17年12月5日 (2005.12.5)
(31)優先権主張番号　0452867
(32)優先日　平成16年12月6日 (2004.12.6)
(33)優先権主張国　フランス(FR)

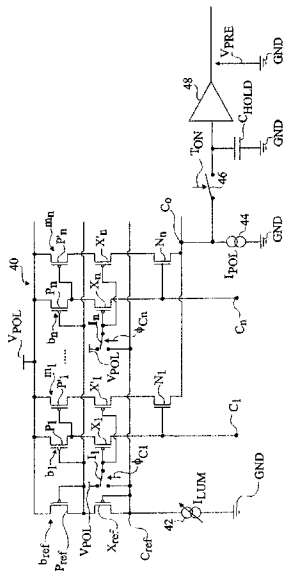
(71)出願人　591035139
エステーミクロエレクトロニクス　ソシエテ　アノニム
フランス国，９２１２０　モンルージュ，ブールバール　ロマン　ロラン，２９番地
(74)代理人　100074930
弁理士　山本　恵一
(72)発明者　ダニカ　ショースィ
フランス国，　３８３２０　プリー　エアンゴーヌ，　ル　モン　ロラン
(72)発明者　セリーヌ　マス
フランス国，　３８３２０　プワサ，　アレー　フローラ　トリスタン，　１７番地

Ｆターム(参考)　3K007 AB17　BA06　DB03　GA00　GA04

最終頁に続く

(54)【発明の名称】エレクトロルミネッセンスディスプレイのプリチャージ電圧の自動適応

(57)【要約】
【課題】連続的にスクリーンのラインを選択し、選択された一組のラインの各ラインに対して、カラムを選択し、選択されたカラムの電圧を動作電圧に設定することを可能とする発光ダイオードから構成されるマトリックスディスプレイを制御するための回路。
【解決手段】この回路は、一組の前記ラインから各ラインの選択をする前に、少なくとも選択されたカラムをプリチャージ電圧にプリチャージすることを可能とし、プリチャージ電圧を調整する装置を含む。その装置は、一組のラインからラインを選択する毎に、選択されたカラムの動作電圧の中から最大の動作電圧の測定を可能とする測定回路を含む。回路は、最大動作電圧を保持することを可能とし、保持された最大動作電圧に基づいてプリチャージ電圧を調整することを可能とする。
【選択図】図４



【特許請求の範囲】
【請求項１】
ラインとカラム上に配置された発光ダイオードから構成されたマトリックスディスプレイを制御するための回路であって、スクリーンのラインを連続的に選択可能とし、選択された一組のラインの各ラインに対して、カラムの選択を可能とし、前記選択されたラインと前記選択されたカラムの発光ダイオードを点灯し、各選択されたカラムの電圧は動作電圧に設定され、
前記一組のラインからの各ラインを選択する前に、少なくとも選択される前記カラムをプリチャージ電圧にプリチャージすることを可能とし、このプリチャージ電圧（VPRE）を調節させる装置を含み、該装置は
前記一組のラインからのラインの各選択において、前記選択カラムの動作電圧中の最大動作電圧の測定を可能とする測定回路(mi)と、
前記一組のラインからのラインの各選択において、測定された最大動作電圧を保持することを可能とする記憶回路(CHOLD)と、
前記一組のラインからのラインの各選択の後に、保持された最大の動作電圧を基にプリチャージ電圧を調整することを可能とする調整回路(48)を
含むことを特徴とするマトリックスディスプレイを制御するための前記回路。
【請求項２】
前記測定回路(mi)は、前記一組のラインからのラインの各選択において、マトリックスディスプレイのカラムの電圧中の最大電圧を測定することを可能とし、非導通発光ダイオードと関連した各カラムに対して該測定回路を非駆動させることを可能とする防御回路（P'i）を含むことを特徴とする請求項１に記載の制御回路。
【請求項３】
前記記憶回路（CHOLD）は、新しい最大動作電圧の測定がない限り、少なくともマトリックスディスプレイ上でイメージが表示されている期間の間、最大動作電圧の測定値を保持することを可能とすることを特徴とする請求項１に記載の制御回路。
【請求項４】
参照分岐(bref)とバイアス電圧（VPOL）に接続されたいくつかの二重分岐(b1からbn)を含むカレントミラー(40)を含み、各二重分岐はカラムに接続され、参照分岐は参照電流源(42)に接続されることを特徴とする請求項１に記載の制御回路。
【請求項５】
前記カレントミラーの各分岐(bi)が電界効果PMOS型二重トランジスタ（Pi）を有し、このトランジスタは、ソースがバイアス電圧（VPOL）に接続され、各分岐のトランジスタのゲートは共に接続され、参照分岐のトランジスタのドレインとゲートが参照電流源(42)に接続され、二重分岐のトランジスタのドレインがカラムに接続されていることを特徴とする請求項４に記載の制御回路。
【請求項６】
前記測定回路(mi)が、各カラムに対して、電界効果PMOS型保護トランジスタ(P'i)と電界効果NMOS型測定トランジスタ（Ni）を有し、該トランジスタP'iはソースがバイアス電圧（VPOL）に接続され、ドレインが二重トランジスタのドレインに接続され、Niはドレインが保護トランジスタに接続され、ゲートがカラムに接続され、ソースが測定点（Co）に接続されていることを特徴とする請求項５に記載の制御回路。
【請求項７】
前記記憶回路はスイッチ(46)を通して測定点（Co）に接続されている一端をもつコンデンサ（CHOLD）を含んでいることを特徴とする請求項６に記載の制御回路。
【請求項８】
ラインとカラム上に配置された発光ダイオードから構成されたマトリックスディスプレイの制御回路のプリチャージ電圧（VPRE）を調整するための方法であって、
マトリックスディスプレイのラインを連続的に選択する段階および、選択された一組のラインからの各ラインに対して、

カラムをプリチャージ電圧にプリチャージし、
前記ラインを選択し、
発光ダイオードを点灯するため前記ライン上のカラムを選択し、各選択されたカラムの電圧を動作電圧に設定し、
前記選択カラムの動作電圧の中で最大動作電圧を測定し、
前記最大動作電圧を保持し、
保持された最大動作電圧を基にプリチャージ電圧を調節させる
ことを繰り返す段階を含むことを特徴とするプリチャージ電圧（VPRE）を調節するための方法。
【請求項９】
最大動作電圧測定の前記段階は、前記一組のラインからのラインの各選択に対して、マトリックスディスプレイのカラム電圧の中から最大電圧を測定する回路(Ni)を提供し、非導通発光ダイオードに関連する各カラムに対して測定回路を非駆動することを特徴とする請求項８に記載の方法。
【請求項１０】
新しい最大動作電圧の測定がない限り、前記最大動作電圧が少なくともマトリックスディスプレイ上のイメージの表示の間保持されていることを特徴とする請求項８に記載の方法。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明は、発光ダイオードの集合から構成されるエレクトロルミネッセンスディスプレイマトリックススクリーン装置に関する。例えば、それらには有機ダイオード（“OLED”有機LED）または高分子ダイオード（“PLED”高分子LED）により構成されるスクリーンがある。より詳細には、本発明はそのようなスクリーンの発光ダイオードの制御回路のプリチャージ電圧の調整に関する。
【背景技術】
【０００２】
図１は発光ダイオードを有するマトリックススクリーン10の例を表している。スクリーン10の各ピクセルは発光ダイオード12から構成される。ダイオード12はYラインとXカラム上に配列されている。同じラインのダイオード12のカソードはライン電極14に接続され、同じカラムのダイオード12のアノードはカラム電極16に接続されている。
【０００３】
現在使われている標準によれば、スクリーン10のイメージ表示は、フレームまたは二つの連続するフレームの表示によって得られる。フレームの表示において、マトリックススクリーン10のアドレッシングは、ラインを制御するための回路18（通常ラインドライバと呼ばれる）を通しラインごとに行われる。選択された即ち駆動されたライン14の電極はグラウンドに接続されて、一方非駆動の電極は高インピーダンスにあるか高電圧に接続されている。同時に駆動されたラインのダイオード12の駆動または非駆動に関する情報は、カラムを制御するための回路20（通常カラムドライバと呼ばれる）を通してカラム電極16によって伝達され、この回路20は駆動されるダイオード12に接続されたカラム電極16の中に電流を流す。
【０００４】
図２は、図１のマトリックススクリーン10のピクセルのより特別なモデルを示している。各ピクセルは、浮遊コンデンサ22と並列な非抵抗性および非容量性の発光ダイオード12から構成される。有機またはポリマー発光ダイオードにより構成される$300\mu m^2$のピクセルに対して、その浮遊コンデンサはほぼ25pFの容量を持つ。ダイオード12と直列な第一の抵抗24は、ピクセルに接続されたカラム電極16の部分の抵抗を表している。ダイオード12と直列な二番目の抵抗25は、ピクセルに接続されたライン電極14の部分の抵抗を表している。

【０００５】
ピクセルの高容量の性質から、ピクセル駆動の電流の一部分が、ダイオード12が動作する電圧まで浮遊コンデンサ22を充電するため、最初に必要である。したがって電流の一部分のみが発光のために使用される。ダイオード12の輝度は、ダイオード12が電流を流している時間の平均およびこの電流の平均値に比例する。例として、有機発光ダイオードマトリックスディスプレイの駆動したピクセルの電力消費は、ピクセルのダイオード12に対する発光の消費電力（全消費電力のおよそ57%の量である）、ピクセルの容量の性質に起因した寄生消費電力（全消費電力のおよそ40%である）およびピクセルの直列な抵抗24，25に起因した抵抗性消費電力（全消費電力のおよそ3%である）に分けられる。
【０００６】
ピクセルに関連した浮遊コンデンサ22を充電するために要求される時間は、ピクセルのターンオンの期間を定め、ピクセルの発光に対応する駆動フェーズの期間を減少される。特に、ターンオン期間は駆動するためピクセルに提供された電流の強度に依存する。ピクセルアドレッシングフェーズの全期間は一定であるため、ターンオン期間が長くなればなるほど、ダイオード12を通して流れる同じ電流に対して、得られる輝度は低くなる。
【０００７】
そのような欠点を解決するため、マトリックスディスプレイ10の全ピクセルのプリチャージをスクリーンライン選択前に実行させることができる。プリチャージを伴ったアドレッシングは、スクリーン10の各ピクセルをある電圧にバイアスすることを可能とする。そのため、そのピクセルが駆動したとき、駆動のためにダイオード12に流された電流は発光のためだけに使用されて、ピクセルの浮遊コンデンサ22の充電のためには使用されない。
【０００８】
図３Ａから図３Ｃは、ピクセルのプリチャージを伴うアドレッシングの連続段階を表している。
【０００９】
図３Ａから図３Ｃにおいて、図１のスクリーン10の単一のカラム電極16が表されており、駆動されることが望まれるカラム電極16に接続された単一のピクセル26が分離されている。ピクセル26はダイオード12および関連した浮遊コンデンサ22によって表されている（寄生抵抗24，25は図示されていない）。ピクセル26に接続されたライン電極14は示されており、スクリーン10の他のライン電極は、ダイオード12のアノードに接続されたひとつの分岐14'によって象徴化されている。コンデンサ22'は分岐14'上に表され、それはスクリーン10の他のライン電極とカラム電極16に接続されたピクセルに並列な浮遊コンデンサの集合体と等価である。コンデンサ22'の容量は、大体において浮遊コンデンサ22のY-1倍に等しい。
【００１０】
考慮されるカラム電極16に関係付けられたカラム制御回路20の特別な要素のみが表されている。そのような要素はスクリーン10の各カラム電極と同一であることが知られているからである。
【００１１】
ライン制御回路18は、ライン電極14を交互にグラウンドGNDまたは高電圧V_{OFF}に接続することを可能とする二つのスイッチ27，28を含む。ライン電極14のみが駆動されるので、他のスクリーンラインに関しては、ライン制御回路は二つのスイッチ27'，28'によって象徴化されている。このスイッチは分岐14'を交互にグラウンドGNDまたは高電圧V_{OFF}に接続することを可能としている。
【００１２】
カラム制御回路20は、カラム電極16を交互にグラウンドGND、プリチャージ電圧V_{PRE}または電流源I_{LUM}の第一の一端に接続することを可能とする三つのスイッチ31，32，33を含む。電流源I_{LUM}の二番目の一端は、バイアス電圧源V_{POL}に接続されている。
【００１３】
図３Ａは、スクリーン10の二つのラインの連続する選択の間で、スクリーン10の全ピク

セルを放電する。プリチャージによるアドレッシングの第一の段階を示している。このとき、全スクリーンラインは非駆動状態である。これはスクリーン10のライン電極14，14'が高電圧V_{OFF}に接続されていることを意味する。次に、カラム電極16に接続された全ピクセルの浮遊コンデンサ22、22'を放電するため、各カラムノード16は、スイッチ31を通してグラウンドGNDに接続される。

【００１４】

図３Ｂは、ライン選択前に、スクリーン10の全ピクセルを充電している二番目の段階を示している。全ライン電極14，14'は高電圧V_{OFF}に接続されたままである。各カラム電極16はスイッチ32を通してプリチャージ電圧V_{PRE}に達する。各ピクセルの浮遊コンデンサ22は電圧V_{PRE}-V_{OFF}にプリチャージされる。プリチャージ電圧V_{PRE}は、次の段階のピクセル駆動で、カラム電極16が動作をする電圧に近い。

【００１５】

図３Ｃは、ピクセル26の駆動に対応した動作フェーズつまり三番目の段階を示している。駆動されるピクセル26に接続されたライン電極14は、スイッチ27を通してグラウンドGNDに接続されている。非駆動ラインのライン電極14'は高電圧V_{OFF}に接続されたままである。電流源I_{LUM}はスイッチ33を通してピクセル26に接続されている。したがって電流が光を放射するダイオード12通して流れる。電流源I_{LUM}は、コンデンサ22のみを充電する必要があり、このコンデンサは、コンデンサ22'の容量のY-1倍の小さい容量であり、ダイオード12のターンオン時間に非常にわずかな影響しかを与えない。ダイオード12のアノードの電圧は動作電圧V_{COL}に設定される。

【００１６】

第一の放電の段階は、全スクリーンピクセルの浮遊コンデンサ22の放電で、以前の段階でのスクリーン10のピクセルの駆動の結果であるピクセルの残留電荷を消去する目的がある。

【００１７】

二番目のプリチャージの段階は、活動フェーズの期間を得るためピクセルのターンオン期間を減ずることを可能とする。活動フェーズの期間は、光の輝度、つまり活動フェーズの中でダイオードを通して流れる電流の強度から大体において独立である。

【００１８】

特許文献１に記述されているように、駆動されるスクリーンカラムのプリチャージを行うことのみも可能である。

【００１９】

スクリーンの発光ダイオードは同質ではなく、同じ輝度電流に対して、駆動されたダイオードを通る電圧は違っているかもしれない。しかしながら、そのような違いはたいてい相対的に小さいので、カラム制御回路を単純にするため、同じプリチャージ電圧が各選択されたカラムに印加される。

【００２０】

従来、プリチャージ電圧は事前に定義されている。例えば、経験によって得られた値に。そして、スクリーン動作の間一定のままである。しかしながら事前に定義されたプリチャージ電圧は一般的に最上の結果ではない。実際、選択されたカラムの動作電圧は、各選択されたラインに対して変化する輝度電流I_{LUM}に従って、かなり大きく変動する可能性がある。さらに発光ダイオードを通して流れる同じ輝度電流に対して、ダイオードを通る電圧はダイオードの老化に従い増加する傾向にある。したがって同じ輝度のため、一定の輝度電流を伴いながら、カラムの動作電圧は時間とともに変化する。

【００２１】

カラムを選択すると、選択されたカラム上に印加される電圧はプリチャージ電圧から動作電圧に切換わる。したがって、プリチャージ電圧は、駆動された発光ダイオードの明るさの変更を避けるため、カラムの動作電圧からあまり離れることはできない。実際、もしプリチャージ電圧が非常に高いと、非常に高い電流が一時的に駆動された発光ダイオードによって導通され、駆動されたラインは望まれる光の強度より強い光の強度で現れる。逆

にプリチャージ電圧が非常に低いと各選択されたカラムの電圧はプリチャージ電圧から動作電圧まで上げる必要がある。駆動した発光ダイオードを通して流れる電流は一時的に望まれた値より小さくなる可能性があり、駆動したラインは望まれる光の強度より小さい光の強度で現れる。

【００２２】

【特許文献１】米国特許第５，５９４，４６８号明細書

【発明の開示】

【発明が解決しようとする課題】

【００２３】

本発明の目的は、カラムの動作電圧に依存するプリチャージ電圧を提供する装置を含むマトリックスディスプレイを制御する回路を提供することである。

【００２４】

本発明の別の目的は、簡単な設計でプリチャージ電圧を提供する装置を含むマトリックスディスプレイを制御する回路を提供することである。

【課題を解決するための手段】

【００２５】

それらおよび他の目的を達成するため、本発明はラインと選択カラム上に配置された発光ダイオードから構成されたマトリックスディスプレイを制御するための回路を提供する。前記回路は、スクリーンのラインを連続的に選択することを可能とし、前記選択された一組のラインからの各ラインに対して、発光ダイオードを点灯するため前記ライン上のカラムの選択を可能とし、各選択されたカラムの電圧を動作電圧に設定することを可能とする。さらに前記回路は一組のラインからの各ラインを選択する前に、少なくとも選択される前記カラムをプリチャージ電圧にプリチャージすることを可能とし、このプリチャージ電圧を調節するための装置を含む。その装置は、前記一組のラインからのラインの各選択において、前記選択カラムの動作電圧中の最大動作電圧の測定を可能とする測定回路を含む。前記一組のラインからのラインの各選択において、測定された最大動作電圧を保持することが可能とする記憶回路を含み、前記一組のラインからのラインの各選択の後に、保持された最大の動作電圧を基にプリチャージ電圧を調整することを可能とする調整回路を含む。

【００２６】

本発明の実施態様によれば、測定回路は、前記一組のラインからのラインの各選択において、マトリックスディスプレイのカラムの電圧中の最大電圧を測定することを可能とする。測定回路は、非導通発光ダイオードと関連した各カラムに対して測定回路を非駆動させることを可能とする保護回路を含む。

【００２７】

本発明の実施態様によれば、記憶回路は、新しい最大動作電圧の測定がない限り、少なくともマトリックスディスプレイ上でイメージが表示されている期間の間、最大動作電圧の測定値を保持することを可能とする。

【００２８】

本発明の実施態様によれば、制御回路は、バイアス電圧に接続されたいくつかの二重分岐と参照分岐を含むカレントミラーを含む。各二重分岐はカラムに接続され、参照分岐は参照電流源に接続されている。

【００２９】

本発明の実施態様によれば、カレントミラーの各分岐は、電界効果PMOS型二重トランジスタを含む。そのソースはバイアス電圧に接続され、各分岐のトランジスタのゲートは共に接続されている。参照分岐のトランジスタのドレインとゲートは参照電流源に接続されている。二重分岐のトランジスタのドレインはカラムに接続されている。

【００３０】

本発明の実施態様によれば、測定回路は各カラムに対して、電界効果PMOS型トランジスタと電界効果NMOS型測定トランジスタを含む。電界効果PMOS型トランジスタはソースがバ

イアス電圧に接続され、ドレインが二重トランジスタのドレインに接続されている。電界効果NMOS型測定トランジスタは、ドレインが保護トランジスタに接続され、ゲートがカラムに接続され、ソースが測定点に接続されている。

【００３１】

本発明の実施態様によれば、記憶回路はスイッチを通して測定点と接続された一端を持つコンデンサを含む。

【００３２】

本発明は、ラインとカラム上に配置された発光ダイオードから構成されたマトリックスディスプレイの制御回路のプリチャージ電圧を調節させる方法も提供する。この方法は、マトリックスディスプレイのラインを連続的に選択する段階および、前記選択された一組のラインからの各ラインに対して、カラムをプリチャージ電圧にプリチャージする、ラインを選択する、発光ダイオードを点灯するため前記ライン上のカラムを選択し、各選択されたカラムの電圧を動作電圧に設定する、前記選択カラムの動作電圧の中で最大動作電圧を測定する、前記最大動作電圧を保持する、保持された最大動作電圧を基にプリチャージ電圧を調節させることを繰り返す段階を含む。

【００３３】

本発明の実施態様によれば、最大動作電圧測定の段階は、非導通発光ダイオードに関連するカラムに対して測定回路を非駆動すること、前記一組のラインからのラインの各選択に対して、マトリックスディスプレイのカラム電圧の中から最大電圧を測定することを可能とする回路を提供する段階を含む。

【００３４】

本発明の実施態様によれば、前記最大動作電圧は、新しい最大動作電圧の測定がない限り、少なくともマトリックスディスプレイ上のイメージの表示の間保持される。

【００３５】

本発明の前述のおよび他の目的、特徴および効果は、添付の図面を参照した特定の実施形態に関する以下の非限定的記載によって詳細に説明される。

【発明を実施するための最良の形態】

【００３６】

図４は、本発明によるプリチャージ電圧提供装置とカラム制御回路の構成例を示している。

【００３７】

カラム制御回路は、現在の例でカレントミラー40を含み、参照分岐b_{ref}とb_1からb_nまでのn個の二重分岐から構成される。各分岐は、PMOSトランジスタから構成され、P_{ref}は参照分岐用であり、P_1からP_nは分岐b_1からb_n用である。各分岐のトランジスタのソースはバイアス電圧V_{POL}に接続され、ゲートは相互接続されている。参照分岐b_{ref}のトランジスタP_{ref}のゲートとドレインは、PMOSパワートランジスタX_{ref}のソースに接続されている。トランジスタX_{ref}のドレインは、点C_{ref}で参照電流源42の一端に接続されている。電流源42の他端は低参照電圧、たとえばグラウンドGNDに接続されている。パワートランジスタX_{ref}のゲートは点C_{ref}に接続されている。参照電流源42は輝度電流I_{LUM}を提供する。各トランジスタP_i(iは1からnまでの間)のドレインは、PMOSパワートランジスタX_iのソースに接続されており、このトランジスタのドレインは、カラム電極（図示なし）の点C_iに接続されている。各パワートランジスタX_{ref}とX_1からX_nは、トランジスタP_{ref}とP_1からP_nのソースとドレインの間の電圧を、このトランジスタの動作範囲に対応しながら、制限することを可能とする。各トランジスタX_i（iは1からnまでの間）はスイッチI_iの一端に接続されており、このスイッチは二つのポジションがあり信号ϕC_iによって制御される。このスイッチは、たとえば信号ϕC_iが低準位のときバイアス電圧V_{POL}に、信号ϕC_iが高準位のとき参照点C_{ref}にトランジスタX_iのゲートを接続することを可能とする。信号ϕC_iが高準位のとき、トランジスタX_iはオンであり、グラウンドと点C_iの間の電圧は、カラムの動作電圧に設定される。制御回路はさらに、各カラムに対して、点C_iをグラウンドGNDの接続することのできるスイッチ（図示なし）と点C_iをプリチャージ電圧に接続することのできるス

イッチ（図示なし）を含む。

【００３８】

本発明は、各二重分岐b_i（iは1からnまでの間）に対して測定回路miを提供することを含む。測定回路miは、PMOSトランジスタP'_iを含んでいる。PMOSトランジスタP'_iは、ソースがバイアス電圧V_{POL}に接続され、ゲートが対応する二重分岐b_iのトランジスタP_iのドレインに接続されている。各トランジスタP'_iのドレインは、PMOSパワートランジスタX'_iのソースに接続されており、X'_iのゲートは二重分岐b_iに対応するパワートランジスタX_iのゲートに接続さている。パワートランジスタX'_iは、関連したトランジスタP'_iのソースとドレインの間の電圧を、このトランジスタの動作範囲内で、制限することを可能にする。各パワートランジスタX'_iのドレインは、フォロワーアセンブルのNMOSトランジスタN_iのドレインに接続されており、N_iのゲートは点C_i に接続されている。トランジスタN_1からN_nのソースは、点C_oで、他端がグラウンドGNDに接続されている電流源44の一端に接続されている。電流源44は、NMOSトランジスタN_1からN_nまでのバイアスのため、バイアス電流I_{POL}を提供する。信号T_{ON}によって制御されるスイッチ46は、他端がグラウンドGNDに接続されているコンデンサC_{HOLD}の一端を点C_oに接続することを可能とする。コンデンサC_{HOLD}の両端の電圧は、プリチャージ電圧V_{PRE}を提供するアンプ48を駆動する。

【００３９】

そのような回路の動作は次のようになる。スクリーンラインの駆動フェーズの前、すべてのカラムまたは次の駆動フェーズで選択されるカラムのみがプリチャージ電圧V_{PRE}に充電される。駆動フェーズで、信号ϕC_1からϕC_nは、選択されたカラムに対して高い状態であり、他のカラムに対しては低い状態である。選択されたカラムの点C_iとグラウンドの間の電圧は、カラムの動作電圧に設定される。トランジスタN_1からN_nはフォロワーアセンブルのため、点C_oとグラウンドGNDの間の電圧は、点C_1からC_nとグラウンドGNDの間の電圧の中で最も高い電圧に等しい。次にスイッチ46がオンになり、ノードC_oとグラウンドの間の電圧がコンデンサC_{HOLD}の両端に印加される。スイッチ46は少なくともラインのピクセルのひとつが光っているときのみオンになる。スイッチ46のオンの期間は変化する可能性があるが、電流I_{POL}によるコンデンサC_{HOLD}の放電を避けるため、スクリーンラインの駆動フェーズの期間を超えることはない。コンデンサC_{HOLD}の両端で維持される電圧を基にして、アンプ48は次のカラムのプリチャージ段階で使用される新しいプリチャージ電圧V_{PRE}を提供する。

【００４０】

選択されていないカラムに対して、トランジスタX_iはオフであり、対応する点C_iはグラウンドされている。トランジスタN_iはオフである。点C_iとグラウンドGNDの間の電圧はしたがって、プリチャージ電圧V_{PRE}の決定に考慮されることはない。

【００４１】

したがって本発明は、スクリーンダイオードの動作電圧の時間変化にしたがってプリチャージ電圧V_{PRE}を調整させることを可能とする。

【００４２】

本発明による装置は、さらにオープンピクセルまたは短絡ピクセルタイプの欠陥の存在から無関係にプリチャージ電圧V_{PRE}を提供することを可能とする。オープンピクセルは、カラムとピクセルの発光ダイオードのアノード間接続の切断または、ラインと発光ダイオードのカソード間接続の切断に対応する。短絡ピクセルは、ピクセルレベルでのラインとカラムの間の短絡に対応する。

【００４３】

オープンピクセルの場合、例えば、点C_1と関連付けられているカラムのピクセルであった場合、パワートランジスタX_1がオンのとき、カラムはオープンで高インピーダンスであり、トランジスタP_1のドレインでの電圧はバイアス電圧V_{POL}に上昇する。トランジスタP'_1のゲート上の電圧はバイアス電圧V_{POL}と等しくなり、トランジスタP'_1はオフである。それゆえ、トランジスタP'_1を通して電流は流れない。トランジスタN_1はもはや供給されなくなり、コンデンサC_{HOLD}を充電できない。したがって点C_1とグラウンドGND間の電圧は、

プリチャージ電圧V_{PRE}の決定に対して考慮されない。もし、トランジスタN_1のドレインが直接バイアス電圧V_{POL}に接続された場合、トランジスタN_1のソースの電圧は、電圧V_{POL}とトランジスタのゲートソース電圧との差に等しくなり、点C_oで得られる電圧は正しくなくなる。したがって、トランジスタP'_1は、オープンピクセルカラムの動作電圧を考慮しないことが可能となる。

【００４４】

短絡ピクセルの場合、例えば、点C_1と関連付けられカラムのピクセルであった場合、点C_1は直接グラウンドされている。したがってトランジスタN_1はオフである。点C_1とグラウンドの間の電圧はプリチャージ電圧の決定に考慮されない。

【００４５】

コンデンサC_{HOLD}の容量は十分に高いので、少なくとも全スクリーンラインの駆動に対応する期間の間、コンデンサC_{HOLD}のレベルで漏れを制限する。これは、スクリーン上のイメージ表示で単一のスクリーンラインが表示されているときでさえ、正しいプリチャージ電圧V_{PRE}を提供することを可能とする。

【００４６】

もちろん、本発明は、当業者に容易なさまざまな変更、修正、改良が可能である。特にカレントミラーは、より多数のトランジスタで構成されることができる。

【００４７】

そのような変更、修正、改良は、この開示の一部であり、本発明の範囲と趣旨に含まれるものである。したがって、以上の記述は単なる例示であり、これによって限定されるものではない。本発明は、特許請求の範囲とその均等範囲によってのみ限定される。

【図面の簡単な説明】

【００４８】

【図１】発光ダイオードを有する従来のマトリックスディスプレイを表している。

【図２】発光ダイオードマトリックスディスプレイのピクセルの従来のモデルを表している。

【図３Ａ】図１のスクリーンのイメージ表示するために一般に行われている従来の連続的な段階を例示している。

【図３Ｂ】図１のスクリーンのイメージ表示するために一般に行われている従来の連続的な段階を例示している。

【図３Ｃ】図１のスクリーンのイメージ表示するために一般に行われている従来の連続的な段階を例示している。

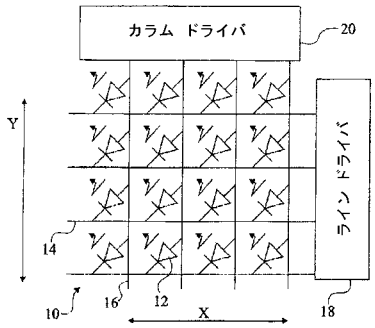
【図４】本発明にしたがってプリチャージ電圧を提供する装置の構成例を例示している。

【符号の説明】

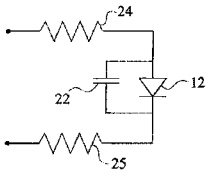
【００４９】

１０　マトリックススクリーン
１２　発光ダイオード
１４、１４’　ライン電極
１６　カラム電極
１８　ラインドライバ
２０　カラムドライバ
２２、２２’　浮遊コンデンサ
２４、２５　抵抗
２６　ピクセル
２７、２７’、２８、２８’、３１、３２、３３　スイッチ
４０　カレントミラー
４２　参照電流源
４４　電流源
４６　スイッチ
４８　アンプ

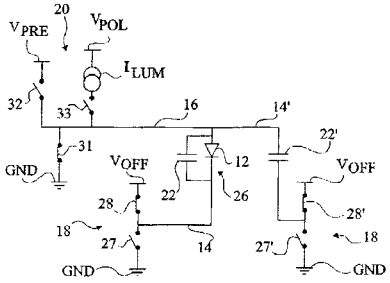
【図１】



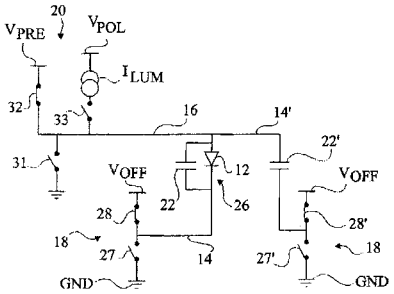
【図２】



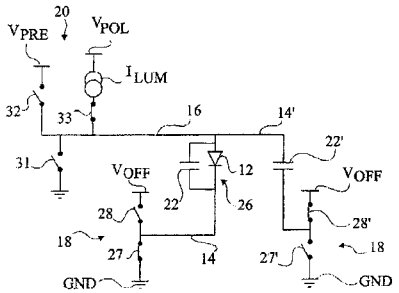
【図３Ａ】



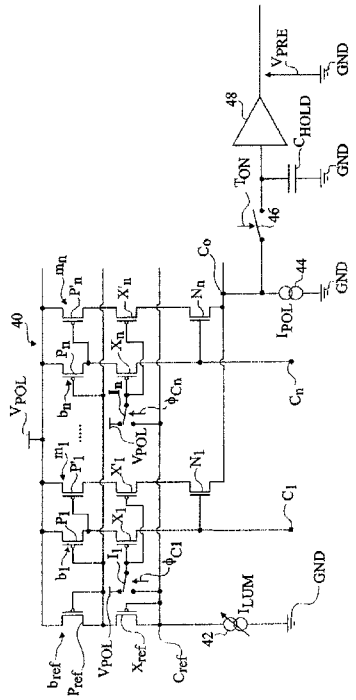
【図３Ｂ】



【図３Ｃ】



【図４】



フロントページの続き

(51)Int.Cl.	FI		テーマコード（参考）
	Ｇ０９Ｇ 3/20	６１２Ｅ	
	Ｇ０９Ｇ 3/20	６１１Ｊ	
	Ｇ０９Ｇ 3/20	６２１Ｆ	
	Ｈ０５Ｂ 33/14	Ａ	

Ｆターム(参考) 5C080 AA06 AA07 BB05 DD03 DD08 DD26 DD29 EE29 FF12 GG12
HH09 HH13 JJ02 JJ03

【外国語明細書】

AUTOMATIC ADAPTATION OF THE PRECHARGE VOLTAGE OF AN ELECTROLUMINESCENT DISPLAY

BACKGROUND OF THE INVENTION

Field of the Invention

The present invention relates to electroluminescent display matrix screens formed of a set of light-emitting diodes. These are for example screens formed of organic diodes ("OLED", for Organic Light Emitting Display) or polymer diodes ("PLED" for Polymer Light Emitting Display). The present invention more specifically relates to the regulation of the precharge voltage of the control circuits of the light-emitting diodes of such screens.

Discussion of the Related Art

Fig. 1 shows an example of a matrix screen 10 with light-emitting diodes. Each pixel of screen 10 is formed of a light-emitting diode 12. Diodes 12 are arranged in Y lines and X columns. The cathodes of diodes 12 of a same line are connected to a line electrode 14, and the anodes of diodes 12 of a same column are connected to a column electrode 16.

The display of an image on screen 10, according to currently-used standards, is obtained by the display of a frame or of two successive frames. On display of a frame, the addressing of matrix screen 10 is performed line after line via a circuit for controlling lines 18 (commonly called a line driver). The electrode of line 14 of the selected or active line is connected to ground while the line electrodes of the inactive lines are left at high impedance or are connected to a high voltage. Simultaneously, the information corresponding to the activation or to the non-activation of diodes 12 of the active line will be transmitted by column electrodes 16 via a circuit for controlling columns 20 (commonly called a column driver) which injects a current into column electrodes 16 connected to diodes 12 to be activated.

Fig. 2 shows a more specific modeling of a pixel of matrix screen 10 of Fig. 1. Each pixel is formed of a non-resistive and non-capacitive light-emitting diode 12 in parallel with a stray capacitor 22. For a 300-μm^2 pixel formed of

an organic or polymer light-emitting diode, such a stray capacitor may have a capacitance on the order of 25 picofarads. A first resistor 24 in series with diode 12 represents the resistance of the portion of column electrode 16 connected to the pixel. A second resistor 25 in series with diode 12 represents the resistance of the portion of line electrode 14 connected to the pixel.

Due to the very capacitive character of the pixels, part of the current in the activation of a pixel will first be necessary to charge stray capacitor 22 to the voltage at which diode 12 must operate. A portion only of the current is thus used for the light emission. The luminance of diode 12 will be proportional to the average time during which diode 12 carries a current and to the average value of this current. As an example, the power consumption of an activated pixel of a matrix display with organic light-emitting diodes can be broken out into a power consumption for the light emission of diode 12 of the pixel, which amounts to approximately 57% of the total power consumption, a parasitic power consumption, of approximately 40%, linked to the capacitive character of the pixel, and a resistive power consumption, of approximately 3%, linked to series resistors 24, 25 of the pixel.

The time required to charge the stray capacitance 22 associated with the pixel defines the turn-on duration of the pixel and reduces the duration of the active phase corresponding to the light emission of the pixel. The turn-on duration especially depends on the intensity of the current provided to the pixel to be activated. The global duration of a pixel addressing phase being constant, the longer the turn-on duration, the lower the achieved luminance will be for a same current flowing through diode 12.

To solve such a disadvantage, a precharge of all the pixels of a matrix display 10 can be performed before selection of a screen line. The addressing with precharge enables biasing each pixel of screen 10 to a voltage close to that that it would have if it was active so that the current injected into a diode 12 to be activated is only used for the light emission and not for charging stray capacitance 22 of the pixel.

Figs. 3A to 3C describe successive steps of an addressing with precharge of the pixels.

In Figs. 3A to 3C, a single column electrode 16 of screen 10 of Fig. 1 has been shown and a single pixel 26, connected to column electrode 16, which is desired to be activated, has been isolated. Pixel 26 is represented by a diode 12 and an associated stray capacitance 22 (parasitic resistors 24, 25 are not shown). Line electrode 14 connected to pixel 26 has been shown and the other line electrodes of screen 10 have been symbolized by a single branch 14' connected to the anode of diode 12. A capacitor 22' is shown on branch 14' and is equivalent to the assembly of the stray capacitors in parallel of the pixels connected to column electrode 16 and to the other line electrodes of screen 10. The capacitance of capacitor 22' is substantially equal to (Y-1) times the capacitance of a stray capacitor 22.

Only the specific elements of the column control circuit 20 associated with the considered column electrode 16 have been shown, knowing that such elements are identical for each column electrode of screen 10.

Line control circuit 18 comprises two switches 27, 28 enabling connecting line electrode 14 alternately to ground GND or to a high voltage V_{OFF}. Only line electrode 14 being activated, for the other screen lines, the line control circuit has been symbolized by two switches 27', 28' enabling connection of branch 14' alternately to ground GND or to high voltage V_{OFF}.

Column control circuit 20 comprises three switches 31, 32, 33 enabling connection of column electrode 16 alternately to ground GND, to a precharge voltage V_{PRE}, or to a first terminal of a current source I_{LUM}. The second terminal of current source I_{LUM} is connected to a bias voltage source V_{POL}.

Fig. 3A shows a first step of an addressing with precharge consisting, between the successive selection of two lines of screen 10, of discharging all the pixels of screen 10. All the screen lines are then inactive, which means that all line electrodes 14, 14' of screen 10 are connected to high voltage V_{OFF}. Each column electrode 16 is then connected to ground GND, via switch 31, to discharge stray capacitors 22, 22' of all the pixels connected to column electrode 16.

Fig. 3B shows a second step consisting, before selection of a line, of charging all the pixels of screen 10. All line electrodes 14, 14' remain

connected to high voltage V_{OFF}. Each column electrode 16 is brought to a precharge voltage V_{PRE} via switch 32. Stray capacitor 22 of each pixel is then precharged to voltage V_{PRE}-V_{OFF}. Precharge voltage V_{PRE} is close to the voltage at which column electrode 16 may operate on activation of pixels at the next step.

Fig. 3C show a third step, or active phase, corresponding to the activation of pixel 26. Line electrode 14 connected to pixel 26 to be activated is connected to ground GND via switch 27. Line electrodes 14' of the inactive lines remain connected to high voltage V_{OFF}. Current source I_{LUM} is connected to pixel 26 via switch 33. A current can thus flow through diode 12 which emits light. Current source I_{LUM} only has to charge capacitor 22 having a capacitance which is (Y-1) times as small as the capacitance of capacitor 22', which very slightly affects the turn-on time of diode 12. The voltage on the anode of diode 12 settles at an operating voltage V_{COL}.

The first discharge step aims at discharging the stray capacitors 22 of all the screen pixels to erase the residual charges of the pixels which might result from the activation of pixels of screen 10 at previous steps.

The second precharge step enables reducing the turn-on duration of the pixel to obtain an active phase duration which is substantially independent from the intensity of the lighting, that is, from the intensity of the current flowing through the diodes in active phase.

It is also possible to only perform a precharge of the screen columns to be activated, as described in US patent application N°5594468.

The light-emitting diodes of a screen are not identical and, for a same luminance current, the voltage across activated diodes may be different. However, since such differences are generally relatively small, the same precharge voltage is applied to each selected column to simplify the column control circuit.

Conventionally, the precharge voltage is predefined, for example, empirically, and remains constant during the screen operation. However, a predefined precharge voltage is generally not optimal. Indeed, the operating voltage of a selected column may significantly vary according to luminance

current I_{LUM} that can change for each selected line. Further, for a same luminance current flowing through a light-emitting diode, the voltage across the diode tends to increase along with the diode aging. For a same luminance, corresponding to a given luminance current, the operating voltage of the column thus varies along time.

Upon selection of a column, the voltage applied onto the selected column switches from the precharge voltage to the operating voltage. The precharge voltage can thus not be too distant from the operating voltage of the column to avoid modifying the luminosity of the activated light-emitting diode. Indeed, if the precharge voltage is too high, too high a current must temporarily be conducted by the activated light-emitting diode, the active line then appearing with a light intensity greater than the desired light intensity. Conversely, if the precharge voltage is too small, the voltage of each selected column must rise from the precharge voltage up to the operating voltage. The current flowing through the active light-emitting diode may be temporarily smaller than the desired value, the active line then appearing with a light intensity smaller than the desired light intensity.

Summary of the invention

An object of the present invention is to provide a circuit for controlling a matrix display comprising a device that provides a precharge voltage which depends on the operating voltages of the columns.

Another object of the present invention is to provide a circuit for controlling a matrix display comprising a device for providing a precharge voltage of simple design.

To achieve these and other objects, the present invention provides a circuit for controlling a matrix display formed of light-emitting diodes distributed in lines and columns, capable of successively selecting lines of the screen and, for each line of a set of selected lines, of selecting columns to turn on the light-emitting diodes of said line and of said selected columns, the voltage of each selected column settling at an operating voltage, said circuit being further capable, before selection of each line from said set of lines, of precharging at least said columns to be selected to a precharge voltage. The control circuit

comprises a device for adjusting the precharge voltage comprising a measurement circuit capable, on each selection of a line from said set of lines, of measuring the maximum operating voltage among the operating voltages of said selected columns; a storage circuit capable, on each selection of a line from said set of lines, of storing the maximum measured operating voltage; and an adjustment circuit capable, after each selection of a line from said set of lines, of adjusting the precharge voltage based the maximum stored operating voltage.

According to an embodiment of the present invention, the measurement circuit is capable, on each selection of a line from said set of lines, of measuring the maximum voltage from among the voltages of the columns of the matrix display, the measurement circuit comprising a protection circuit capable of deactivating the measurement circuit for each column associated with a non-conductive light-emitting diode.

According to an embodiment of the present invention, the storage circuit is capable of keeping the measurement of the maximum operating voltage for at least the duration of the display of an image on the matrix display in the absence of a new maximum operating voltage measurement.

According to an embodiment of the present invention, the control circuit comprises a current mirror comprising a reference branch and several duplication branches connected to a bias voltage, each duplication branch being connected to a column, the reference branch being connected to a source of a reference current.

According to an embodiment of the present invention, each branch of the current mirror comprises a field-effect PMOS-type duplication transistor having its source connected to the bias voltage, the gates of the transistors of each branch being connected together, the drain and the gate of the transistor of the reference branch being connected to the reference current source, the drains of the transistors of the duplication branches being connected to the columns.

According to an embodiment of the present invention, the measurement circuit comprises, for each column, a field-effect PMOS-type protection transistor having its source connected to the bias voltage and having its drain connected to the drain of the duplication transistor and a field-effect NMOS-

type measurement transistor having its drain connected to the protection transistor and having its gate connected to the column, the sources of the measurement transistors being connected to a measurement point.

According to an embodiment of the present invention, the storage circuit comprises a capacitor having a terminal connected to the measurement point via a switch.

The present invention also provides a method for adjusting a precharge voltage of a control circuit of a matrix display formed of light-emitting diodes distributed in lines and in columns, comprising the step of successively selecting lines of the matrix display and of repeating, for each line from a set of selected lines, the steps of precharging columns to the precharge voltage; selecting said line; selecting columns to turn on the light-emitting diodes of said line and of said selected columns, the voltage of each selected column settling at an operating voltage; measuring the maximum operating voltage among the operating voltages of said selected columns; storing said maximum operating voltage; and adjusting the precharge voltage from the maximum stored operating voltage.

According to an embodiment of the present invention, the step of measurement of the maximum operating voltage comprises the steps of providing a circuit capable, on each selection of a line from said set of lines, measuring the maximum voltage from among the column voltages of the matrix display and of deactivating the measurement circuit for each column associated with a non-conductive light-emitting diode.

According to an embodiment of the present invention, said maximum operating voltage is stored for at least the duration of the display of an image on the matrix display in the absence of a new measurement of the maximum operating voltage.

The foregoing and other objects, features, and advantages of the present invention will be discussed in detail in the following non-limiting description of specific embodiments in connection with the accompanying drawings.

Brief Description of the Drawings

Fig. 1, previously described, shows a matrix display with light-emitting diodes;

Fig. 2, previously described, shows a modeling of a pixel of a light-emitting diode matrix display;

Figs. 3A to 3C, previously described, illustrate successive steps of a conventional method for displaying an image on the screen of Fig. 1; and

Fig. 4 illustrates an example of the forming of a device for providing the precharge voltage according to the present invention.

Detailed Description

Fig. 4 shows an example of the forming of column control circuits and of the precharge voltage provision device according to the present invention.

The column control circuits comprise a current mirror 40 formed in the present example of a reference branch b_{ref} and of n duplication branches b_1 to b_n. Each branch is formed of a PMOS transistor, P_{ref} for the reference branch and P_1 to P_n for branches b_1 to b_n. The sources of the transistors of each of the branches are connected to bias voltage V_{POL} and the gates are interconnected. The drain and the gate of transistor P_{ref} of reference branch b_{ref} are connected to a source of a PMOS power transistor X_{ref}. The drain of transistor X_{ref} is connected to a terminal of a reference current source 42 at a point C_{ref}. The other terminal of current source 42 is connected to a low reference voltage, for example, ground GND. The gate of power transistor X_{ref} is connected to point C_{ref}. Reference current source 42 provides a luminance current I_{LUM}. The drain of each transistor P_i, i ranging between 1 and n, is connected to the source of a PMOS power transistor X_i having its drain connected to a point C_i of a column electrode (not shown). Each power transistor, X_{ref} and X_1 to X_n, enables limiting the voltage between the source and the drain of the transistor, P_{ref} and P_1 to P_n, corresponding to the operating range of this transistor. The gate of each power transistor X_i, i ranging between 1 and n, is connected to a terminal of a switch I_i with two

positions, controlled by a signal ϕ_{Ci}, capable of connecting the gate of transistor X_i to reference point C_{ref} when signal ϕ_{Ci} is for example at a high level or to bias voltage V_{POL} when signal ϕ_{Ci} is at a low level. When signal ϕ_{Ci} is high, transistor X_i is on and the voltage between point C_i and the ground settles at the operating voltage of the column. The control circuits further comprise, for each column, a switch (not shown) capable of connecting point C_i to ground GND and a switch (not shown) capable of connecting point C_i to the precharge voltage.

The present invention comprises providing, for each duplication branch b_i, i ranging between 1 and n, a measurement circuit m_i comprising a PMOS transistor P'_i, having its source connected to bias voltage V_{POL} and having its gate connected to the drain of transistor P_i of the corresponding duplication branch b_i. The drain of each transistor P'_i is connected to the source of a PMOS power transistor X'_i having its gate connected to the gate of power transistor X_i of the corresponding duplication branch b_i. Power transistor X'_i enables limiting the voltage between the source and the drain of the associated transistor P'_i within the operating range of this transistor. The drain of each power transistor X'_i is connected to the drain of a follower-assembled NMOS transistor N_i having its gate connected to point C_i. The sources of transistors N_1 to N_n are connected, at a point C_o, to a terminal of a current source 44 having its other terminal connected to ground GND. Current source 44 provides a bias current I_{POL} for the biasing of NMOS transistors N_1 to N_n. A switch 46, controlled by a signal T_{ON}, enables connecting point C_o to a terminal of a capacitor C_{HOLD} having its other terminal connected to ground GND. The voltage across capacitor C_{HOLD} drives an amplifier 48 which provides precharge voltage V_{PRE}.

The operation of such a circuit is the following. Before a phase of activation of a screen line, all the columns, or only the columns to be selected at the next activation phase, are charged to precharge voltage V_{PRE}. In the

activation phase, signals $\phi C1$ to ϕCn are at the high state for the selected columns and at the low states for the other columns. The voltage between point C_i of a selected column and the ground settles at the operating voltage of the column. Transistors N_1 to N_n being follower-assembled, the voltage between point C_o and ground GND is equal to the highest voltage among the voltages between points C_1 to C_n and ground GND. Switch 46 is then turned on and the voltage between node C_o and ground GND is applied across capacitor C_{HOLD}. Switch 46 is turned on only when at least one pixel of a line is lit. The on duration of switch 46 may vary but does not exceed the duration of a screen line activation phase to avoid discharge of capacitor C_{HOLD} with current I_{POL}. Based on the voltage maintained across capacitor C_{HOLD}, amplifier 48 provides a new precharge voltage V_{PRE} which is used at the next column precharge step.

For a non-selected column, transistor X_i is off and the corresponding point C_i is grounded. Transistor N_i is then off. The voltage between point C_i and ground GND is thus not taken into account for the determination of precharge voltage V_{PRE}.

The present invention thus enables adjusting precharge voltage V_{PRE} according to the time variations of the operating voltages of the screen diodes.

The device according to the present invention further enables providing a precharge voltage V_{PRE} independently from the presence of defects of "open" pixel or "short-circuited" pixel type. An "open" pixel corresponds to a cutting in the connection between the column and the anode of the light-emitting diode of the pixel or to a cutting in the connection between the line and the cathode of the light-emitting diode. A "short-circuited" pixel corresponds to a short-circuit between the line and the column at the pixel level.

In the case of an "open" pixel, for example, the pixel of the column associated with point C_1, when power transistor X_1 is on, the column being open and at high impedance, the voltage at the drain of transistor P_1 rises up to bias voltage V_{POL}. The voltage on the gate of transistor P'_1 is then equal to

bias voltage V_{POL} and transistor P'_1 is off. No current then flows through transistor P'_1. Transistor N_1 is then no longer supplied and cannot charge capacitor C_{HOLD}. The voltage between point C_1 and ground GND is thus not taken into account for the determination of precharge voltage V_{PRE}. If the drain of transistor N_1 was directly connected to bias voltage V_{POL}, the voltage at the source of transistor N_1 would then be equal to the difference between voltage V_{POL} and the gate-source voltage of transistor N_1 and the voltage obtained at point C_0 would be incorrect. Transistor P'_1 thus enables not taking into account the operating voltage of an "open" pixel column.

In the case of a short-circuited pixel, for example, the pixel of the column associated with point C_1, point C_1 is directly grounded. Transistor N_1 is thus off. The voltage between point C_1 and ground GND is thus not taken into account for the determination of precharge voltage V_{PRE}.

The capacitance of capacitor C_{HOLD} is sufficiently high to limit leakages at the level of capacitor C_{HOLD} at least for the duration corresponding to the activation of all the screen lines. This enables providing a correct precharge voltage V_{PRE} even in the case where a single screen line is lit on display of an image on screen.

Of course, the present invention is likely to have various alterations, modifications, and improvements which will readily occur to those skilled in the art. In particular, the current mirrors may be formed with a greater number of transistors.

Such alterations, modifications, and improvements are intended to be part of this disclosure, and are intended to be within the spirit and the scope of the present invention. Accordingly, the foregoing description is by way of example only and is not intended to be limiting. The present invention is limited only as defined in the following claims and the equivalents thereto.

CLAIMS

1. A circuit for controlling a matrix display formed of light-emitting diodes distributed in lines and columns, capable of successively selecting lines of the screen and, for each line of a set of selected lines, of selecting columns to turn on the light-emitting diodes of said line and of said selected columns, the voltage of each selected column settling at an operating voltage, said circuit being further capable, before selection of each line from said set of lines, of precharging at least said columns to be selected to a precharge voltage, and comprising a device for adjusting the precharge voltage (VPRE) comprising:

a measurement circuit (mi) capable, on each selection of a line from said set of lines, of measuring the maximum operating voltage among the operating voltages of said selected columns;

a storage circuit (CHOLD) capable, on each selection of a line from said set of lines, of storing the maximum measured operating voltage; and

an adjustment circuit (48) capable, after each selection of a line from said set of lines, of adjusting the precharge voltage based on the maximum stored operating voltage.

2. The control circuit of claim 1, wherein the measurement circuit (mi) is capable, on each selection of a line from said set of lines, of measuring the maximum voltage from among the voltages of the columns of the matrix display, the measurement circuit comprising a protection circuit (P'i) capable of deactivating the measurement circuit for each column associated with a non-conductive light-emitting diode.

3. The control circuit of claim 1, wherein the storage circuit (CHOLD) is capable of keeping the measurement of the maximum operating voltage for at least the duration of the display of an image on the matrix display in the absence of a new maximum operating voltage measurement.

4. The control circuit of claim 1, comprising a current mirror (40) comprising a reference branch (bref) and several duplication branches (b1 to bn) connected to a bias voltage (VPOL), each duplication branch being connected to a column, the reference branch being connected to a source of a reference current (42).

5. The control circuit of claim 4, wherein each branch (bi) of the current mirror comprises a field-effect PMOS-type duplication transistor (Pi) having its source connected to the bias voltage (VPOL), the gates of the transistors of each branch being connected together, the drain and the gate of the transistor of the reference branch being connected to the reference current source (42), the drains of the transistors of the duplication branches being connected to the columns.

6. The control circuit of claim 5, wherein the measurement circuit (mi) comprises, for each column, a field-effect PMOS-type protection transistor (P'i) having its source connected to the bias voltage (VPOL) and having its drain connected to the drain of the duplication transistor and a field-effect NMOS-type measurement transistor (Ni) having its drain connected to the protection transistor and having its gate connected to the column, the sources of the measurement transistors being connected to a measurement point (Co).

7. The control circuit of claim 6, wherein the storage circuit comprises a capacitor (CHOLD) having a terminal connected to the measurement point (Co) via a switch (46).

8. A method for adjusting a precharge voltage (VPRE) of a control circuit of a matrix display formed of light-emitting diodes distributed in lines and in columns, comprising the step of successively selecting lines of the matrix display and of repeating, for each line from a set of selected lines, the steps of:

precharging columns to the precharge voltage;

selecting said line;

selecting columns to turn on the light-emitting diodes of said line and of said selected columns, the voltage of each selected column settling at an operating voltage;

measuring the maximum operating voltage among the operating voltages of said selected columns;

storing said maximum operating voltage; and

adjusting the precharge voltage based on the maximum stored operating voltage.

9. The method of claim 8, wherein the step of measurement of the maximum operating voltage comprises the steps of providing a circuit (Ni)

capable, on each selection of a line from said set of lines, measuring the maximum voltage from among the column voltages of the matrix display and of deactivating the measurement circuit for each column associated with a non-conductive light-emitting diode.

10. The method of claim 8, wherein said maximum operating voltage is stored for at least the duration of the display of an image on the matrix display in the absence of a new measurement of the maximum operating voltage.

ABSTRACT

A circuit for controlling a matrix display formed of light-emitting diodes, capable of successively selecting lines of the screen and, for each line from a set of selected lines, of selecting columns, the voltage of each selected column settling at an operating voltage. The circuit is capable, before selection of each line from said set of lines, of precharging at least the columns to be selected to a precharge voltage. The circuit includes a device for adjusting the precharge voltage including a measurement circuit capable, on each selection of a line from said set of lines, of measuring the maximum operating voltage from among the operating voltages of the selected columns; a circuit capable of storing the maximum measured operating voltage; and a circuit capable of adjusting the precharge voltage based on the maximum stored operating voltage.

Fig. 4

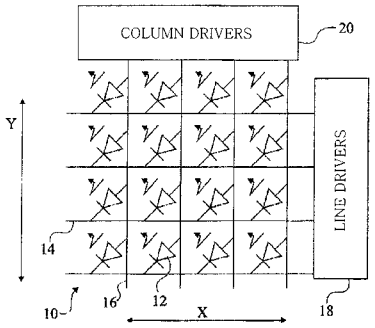


Fig 1

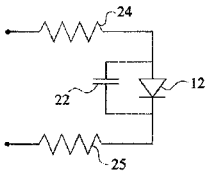


Fig 2

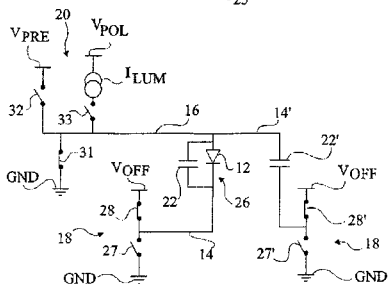


Fig 3A

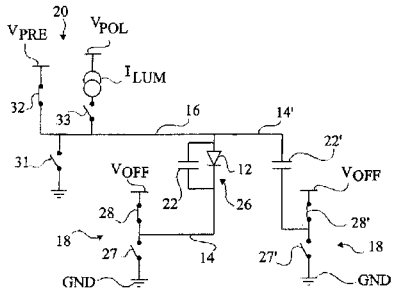


Fig 3B

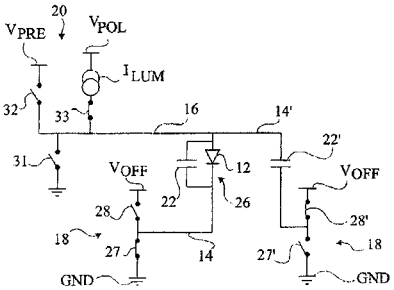


Fig 3C

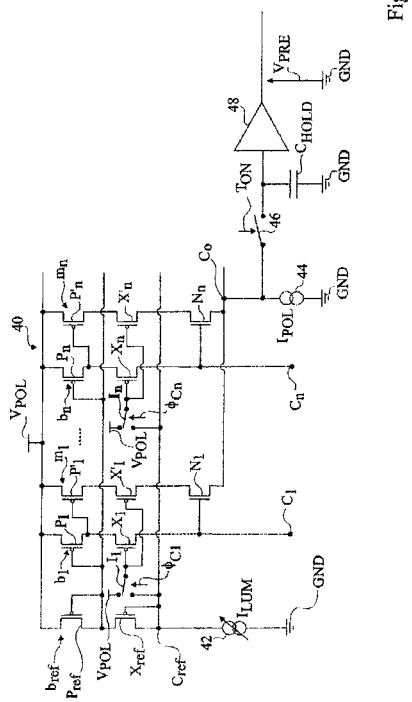
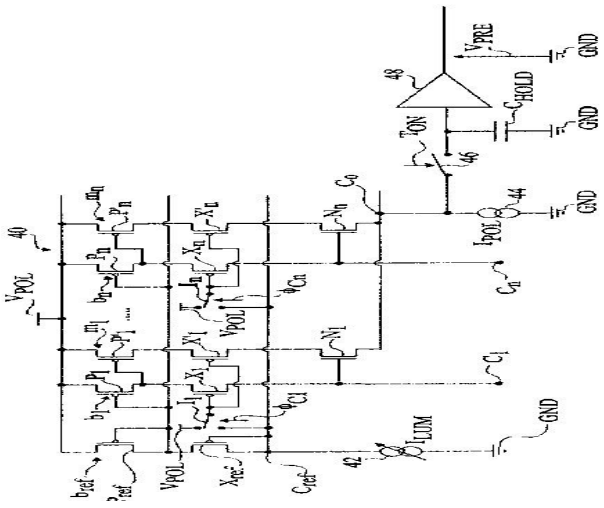


Fig 4

专利名称(译)	自动适应电致发光显示器的预充电电压		
公开(公告)号	JP2006163404A	公开(公告)日	2006-06-22
申请号	JP2005350617	申请日	2005-12-05
[标]申请(专利权)人(译)	意法半导体股份有限公司		
申请(专利权)人(译)	庄园微电子兴业ANONYME		
[标]发明人	ダニカショースィ セリーヌマス		
发明人	ダニカ ショースィ セリーヌ マス		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	G09G3/3216 G09G3/3283 G09G2310/0251 G09G2320/0233 G09G2320/043 G09G2330/021		
FI分类号	G09G3/30.J G09G3/20.623.R G09G3/20.623.Y G09G3/20.612.U G09G3/20.641.C G09G3/20.612.E G09G3/20.611.J G09G3/20.621.F H05B33/14.A G09G3/3216 G09G3/3283		
F-TERM分类号	3K007/AB17 3K007/BA06 3K007/DB03 3K007/GA00 3K007/GA04 5C080/AA06 5C080/AA07 5C080/BB05 5C080/DD03 5C080/DD08 5C080/DD26 5C080/DD29 5C080/EE29 5C080/FF12 5C080/GG12 5C080/HH09 5C080/HH13 5C080/JJ02 5C080/JJ03 3K107/AA01 3K107/BB01 3K107/CC45 3K107/EE02 3K107/HH04 5C380/AA01 5C380/AA03 5C380/AB05 5C380/BC04 5C380/CA13 5C380/CE04 5C380/CF26 5C380/CF43 5C380/DA01 5C380/DA02 5C380/DA07 5C380/FA02 5C380/FA11 5C380/GA07		
代理人(译)	山本圭一		
优先权	2004052867 2004-12-06 FR		
其他公开文献	JP5027408B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供用于控制矩阵显示器的电路，该矩阵显示器包括发光二极管，使得可以连续选择屏幕的线，为一组所选择的线的相应线选择列并设置电压。在工作电压下选择的列。 ŽSOLUTION：该电路包括一个调节预充电电压的装置，通过在从一组线路中选择每条线路之前，至少将所选择的列预充电到预充电电压。该装置包括测量电路，以便每当从一组线中选择线时，能够从所选列的操作电压中测量最大操作电压。该电路能够保持最大工作电压，并能够根据保持的最大工作电压调节预充电电压。 Ž