

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6111487号
(P6111487)

(45) 発行日 平成29年4月12日 (2017. 4. 12)

(24) 登録日 平成29年3月24日 (2017. 3. 24)

(51) Int. Cl.

F I

H05B 33/12 (2006.01)

H05B 33/12 B

H05B 33/22 (2006.01)

H05B 33/22 Z

H01L 51/50 (2006.01)

H05B 33/14 A

G09F 9/30 (2006.01)

G09F 9/30 365

H01L 27/32 (2006.01)

請求項の数 1 (全 10 頁)

(21) 出願番号 特願2015-504002 (P2015-504002)
 (86) (22) 出願日 平成25年8月20日 (2013. 8. 20)
 (86) 国際出願番号 PCT/JP2013/004909
 (87) 国際公開番号 W02014/136150
 (87) 国際公開日 平成26年9月12日 (2014. 9. 12)
 審査請求日 平成27年8月18日 (2015. 8. 18)
 (31) 優先権主張番号 特願2013-41517 (P2013-41517)
 (32) 優先日 平成25年3月4日 (2013. 3. 4)
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 514188173
 株式会社 J O L E D
 東京都千代田区神田錦町三丁目2番地
 (74) 代理人 110001900
 特許業務法人 ナカジマ知的財産総合事務所
 (72) 発明者 秋山 利幸
 東京都千代田区神田錦町三丁目2番地
 株式会社 J O L E D 内
 (72) 発明者 安喰 博之
 東京都千代田区神田錦町三丁目2番地
 株式会社 J O L E D 内

審査官 本田 博幸

最終頁に続く

(54) 【発明の名称】 E L 表示装置

(57) 【特許請求の範囲】

【請求項 1】

少なくとも赤色、緑色および青色の発光色で発光する発光部と、前記発光部の発光を制御する薄膜トランジスタアレイ装置とを備え、前記発光部は、バンクにより区画された領域に少なくとも赤色、緑色および青色の発光層を配置することにより構成され、

前記発光部は、前記バンクの下部に延在するように形成される電極と、前記バンク内において前記電極上に形成される正孔輸送層と、前記正孔輸送層上に形成される発光層とを有し、

前記正孔輸送層は、バンクの側面に接する周端部が中央部から盛り上がり、前記発光層は、バンクの側面に接する周端部が前記正孔輸送層の周端部上に形成されており、

前記発光層は、中央部の平均膜厚に対し、バンクの側面に接する周端部の平均膜厚が 20 % 以上 25 % 以下である

E L 表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本技術は、E L 表示装置に関するものである。

【背景技術】

【0002】

近年、次世代の表示装置が盛んに開発されており、駆動用基板に、第1電極、発光層を

含む複数の有機層および第2電極を順に積層したEL(Electroluminescence)表示装置が注目されている。EL表示装置は、自発光型であるので視野角が広く、バックライトを必要としないので省電力が期待でき、応答性が高く、装置の厚みを薄くできるなどの特徴を有している。そのため、テレビ等の大画面表示装置への応用が強く望まれている。

【0003】

カラーディスプレイ用としては赤と青と緑の三色の画素による表示が最も一般的であり、省電力化や信頼性などを目的として、赤と青と緑と白の四色の画素や、赤と青と緑と青の四色の画素による表示技術も各社で開発が進んでいる。

【0004】

10

有機EL発光素子においては、画素毎に赤と青と緑の三色や、赤と青と緑と白などの四色に有機EL発光部を形成する必要がある。

【0005】

個別の有機EL部を形成する工法として最も一般的な工法は、微細な穴の開いたファインメタルマスクを用いて、穴の部分だけに蒸着により有機EL部を形成する工法である。例えば、赤用ファインメタルマスクにより赤色に発色する有機EL部を蒸着により形成し、緑用ファインメタルマスクにより緑色に発色する有機EL部を蒸着により形成し、青用ファインメタルマスクにより青色に発色する有機EL部を蒸着により形成して、赤と緑と青の発光部が形成される。

【0006】

20

一方大型の有機EL発光素子の作成やコストダウンには、大型基板による有機EL発光素子技術の開発が重要である。

【0007】

近年、大型基板による有機EL発光素子を形成する方法として二つの方法が注目されている。

【0008】

一つ目の工法は、白色有機EL素子を表示領域全域に形成し、赤と緑と青と白の四色のカラーフィルターにより着色表示させる方法である。この方法は大画面を形成したり、高精細ディスプレイ作成には有効な方法である。

【0009】

30

もう一つの工法は、塗布法により有機EL発光部を形成する方法である。塗布法としては様々な工法が検討されてきたが、大きく分けると、凸版印刷やフレキソ印刷やスクリーン印刷やグラビア印刷などを用いるものと、インクジェット法を用いるものである(特許文献1参照)。

【先行技術文献】

【特許文献】

【0010】

【特許文献1】特開2011-249089号公報

【発明の概要】

【0011】

40

本技術によるEL表示装置は、少なくとも赤色、緑色および青色の発光色で発光する発光部と、発光部の発光を制御する薄膜トランジスタアレイ装置とを備えている。発光部は、バンクにより区画された領域に少なくとも赤色、緑色および青色の発光層を配置することにより構成される。発光部は、バンクの下部に延在するように形成される電極と、バンク内において電極上に形成される正孔輸送層と、正孔輸送層上に形成される発光層とを有している。正孔輸送層は、バンクの側面に接する周端部が中央部から盛り上がり、さらに発光層は、バンクの側面に接する周端部が正孔輸送層の周端部上に形成されている。

【0012】

本技術によれば、大画面のEL表示装置の製造に適するインクジェット法を用い、しかもサブピクセル毎の発光効率のばらつきを抑制し、高精細化が可能なEL表示装置を提供

50

することができる。

【図面の簡単な説明】

【 0 0 1 3 】

【図 1】図 1 は本技術の一実施の形態による有機 E L 表示装置の斜視図である。

【図 2】図 2 は画素回路の回路構成を示す電気回路図である。

【図 3】図 3 は E L 表示装置において、R G B の画素部分の断面構造を示す断面図である。

【図 4】図 4 は E L 表示装置の発光層部分の要部構造を拡大して示す断面図である。

【発明を実施するための形態】

【 0 0 1 4 】

以下、本技術の一実施の形態による E L 表示装置の製造方法について、図 1 ~ 図 4 の図面を用いて説明する。

【 0 0 1 5 】

但し、必要以上に詳細な説明は省略する場合がある。例えば、既によく知られた事項の詳細説明や実質的に同一の構成に対する重複説明を省略する場合がある。これは、以下の説明が不必要に冗長になるのを避け、当業者の理解を容易にするためである。

【 0 0 1 6 】

なお、発明者らは、当業者が本技術を十分に理解するために添付図面および以下の説明を提供するのであって、これらによって請求の範囲に記載の主題を限定することを意図するものではない。

【 0 0 1 7 】

図 1 は E L 表示装置の概略構成を示す斜視図、図 2 は画素を駆動する画素回路の回路構成を示す図である。

【 0 0 1 8 】

図 1、図 2 に示すように、E L 表示装置は、複数個の薄膜トランジスタを配置した薄膜トランジスタアレイ装置 1 と、下部電極である陽極 2、有機材料からなる発光層 3 及び透明な上部電極である陰極 4 からなる発光部とを積層した構成である。発光部は、薄膜トランジスタアレイ装置 1 により発光制御される。また、発光部は、一对の電極である陽極 2 と陰極 4 との間に発光層 3 を配置した構成である。陽極 2 と発光層 3 の間には正孔輸送層が積層形成され、発光層 3 と透明な陰極 4 の間には電子輸送層が積層形成されている。薄膜トランジスタアレイ装置 1 には、複数の画素 5 がマトリックス状に配置されている。

【 0 0 1 9 】

各画素 5 は、それぞれに設けられた画素回路 6 によって駆動される。また、薄膜トランジスタアレイ装置 1 は、行状に配置される複数のゲート配線 7 と、ゲート配線 7 と交差するように列状に配置される複数の信号配線としてのソース配線 8 と、ソース配線 8 に平行に延びる複数の電源配線 9 (図 1 では省略) とを備える。

【 0 0 2 0 】

ゲート配線 7 は、画素回路 6 のそれぞれに含まれるスイッチング素子として動作する薄膜トランジスタ 10 のゲート電極 10 g が行毎に接続される。ソース配線 8 は、画素回路 6 のそれぞれに含まれるスイッチング素子として動作する薄膜トランジスタ 10 のソース電極 10 s が列毎に接続される。電源配線 9 は、画素回路 6 のそれぞれに含まれる駆動素子として動作する薄膜トランジスタ 11 のドレイン電極 11 d が列毎に接続される。

【 0 0 2 1 】

図 2 に示すように、画素回路 6 は、スイッチング素子として動作する薄膜トランジスタ 10 と、駆動素子として動作する薄膜トランジスタ 11 と、対応する画素に表示するデータを記憶するキャパシタ 12 とで構成される。

【 0 0 2 2 】

薄膜トランジスタ 10 は、ゲート配線 7 に接続されるゲート電極 10 g と、ソース配線 8 に接続されるソース電極 10 s と、キャパシタ 12 及び薄膜トランジスタ 11 のゲート電極 11 g に接続されるドレイン電極 10 d と、半導体膜 (図示せず) とで構成される。

この薄膜トランジスタ 10 は、接続されたゲート配線 7 及びソース配線 8 に電圧が印加されると、当該ソース配線 8 に印加された電圧値を表示データとしてキャパシタ 12 に保存する。

【0023】

薄膜トランジスタ 11 は、薄膜トランジスタ 10 のドレイン電極 10d に接続されるゲート電極 11g と、電源配線 9 及びキャパシタ 12 に接続されるドレイン電極 11d と、陽極 2 に接続されるソース電極 11s と、半導体膜（図示せず）とで構成される。この薄膜トランジスタ 11 は、キャパシタ 12 が保持している電圧値に対応する電流を電源配線 9 からソース電極 11s を通じて陽極 2 に供給する。すなわち、上記構成の EL 表示装置は、ゲート配線 7 とソース配線 8 との交点に位置する画素 5 毎に表示制御を行うアクティブマトリックス方式を採用している。

10

【0024】

また、EL 表示装置において、少なくとも赤色、緑色および青色の発光色で発光する発光部は、少なくとも赤色（R）、緑色（G）、青色（B）の発光層を有する画素が複数個マトリクス状に配列されるように形成されている。各画素は、バンクによって互いに分離されている。このバンクは、ゲート配線 7 に平行に延びる突条と、ソース配線 8 に平行に延びる突条とが互いに交差するように形成することにより設けられる。そして、この突条で囲まれる部分、すなわちバンクの開口部に RGB の発光層を有する画素が形成されている。

【0025】

20

図 3 は、EL 表示装置において、RGB の画素部分の断面構造を示す断面図である。図 3 に示すように、EL 表示装置は、ガラス基板、フレキシブル樹脂基板などのベース基板 21 上に、上述した画素回路 6 を構成する薄膜トランジスタアレイ装置 22 を形成している。また、薄膜トランジスタアレイ装置 22 には、平坦化絶縁膜（図示せず）を介して下部電極である陽極 23 が形成されている。そして、陽極 23 上には、正孔輸送層 24、有機材料からなる赤色、緑色、青色に発光する発光層 25、電子輸送層 26、透明な上部電極である陰極 27 が順に積層形成され、これにより RGB の有機 EL 発光部が構成されている。

【0026】

また、発光部の発光層 25 は、絶縁層であるバンク 28 により区画された領域に形成されている。バンク 28 は、陽極 23 と陰極 27 との絶縁性を確保するとともに、発光領域を所定の形状に区画するためのものであり、例えば酸化シリコンまたはポリイミドなどの感光性樹脂により構成されている。

30

【0027】

なお、上記実施の形態においては、正孔輸送層 24、電子輸送層 26 のみを示しているが、正孔輸送層 24、電子輸送層 26 それぞれには、正孔注入層、電子注入層が積層形成されている。

【0028】

このように構成された発光部は、窒化ケイ素などの封止層 29 により被覆され、さらにこの封止層 29 上に接着層 30 を介して透明なガラス基板、フレキシブル樹脂基板などの封止用基板 31 が全面にわたって貼り合わされることにより封止されている。

40

【0029】

ここで、ベース基板 21 としては、その形状、材質、大きさ等については、特に制限はなく、目的に応じて適宜選択することができる。例えば、無アルカリガラス、ソーダガラスなどのガラス材料やシリコン基板でも金属基板でも良い。また、軽量化やフレキシブル化を目的として高分子系材料を用いても良い。高分子系材料としては、ポリエチレンテレフタレート、ポリカーボネート、ポリエチレンナフタレート、ポリアミド、ポリイミドなどが適しているが、その他のアセテート系樹脂やアクリル系樹脂やポリエチレンやポリプロピレンやポリ塩化ビニル樹脂などの既知の高分子基板材料を用いても良い。高分子系材料を基板として用いるときには、ガラスなどの剛性のある基材の上に高分子基板を塗布法

50

や貼り付けなどで形成した後、有機EL発光素子を形成し、その後ガラスなどの剛性のある基材を除去する製造方法が用いられる。

【0030】

陽極23は、アルミニウムやアルミニウム合金や銅などの導電性の良い金属材料や、光透過性のIZO、ITO、酸化スズ、酸化インジウム、酸化亜鉛などの電気伝導度の高い金属酸化物や金属硫化物などにより構成される。成膜方法としては、真空蒸着法やスパッタリング法やイオンプレーティング法などの薄膜形成法が用いられる。

【0031】

正孔輸送層24は、電荷輸送としての働きを行うもので、ポリビニルカルバゾール系材料、ポリシラン系材料、ポリシロキサン誘導体、銅フタロシアニンなどのフタロシアニン系化合物や芳香族アミン系化合物などが用いられる。成膜方法としては、各種の塗布工法を用いることが可能であり、10nm~200nm程度の厚みに形成される。また、正孔輸送層24に積層される正孔注入層は、陽極23からの正孔注入を高める層であり、酸化モリブデンや酸化バナジウムや酸化アルミニウムなどの金属酸化物、金属窒化物、金属酸化窒化物をスパッタ法により形成される。

【0032】

発光層25は、蛍光や燐光などを発光する有機系材料を主成分とし、必要に応じてドーパントを添加して特性を改善する。印刷法に適した高分子系有機材料としては、ポリビニルカルバゾール誘導体、ポリパラフェニリン誘導体、ポリフルオレン誘導体、ポリフェニレンビニレン誘導体などが用いられる。ドーパントは、発光波長のシフトや発光効率の改善のために用いられるものであり、色素系および金属錯体系のドーパントが数多く開発されている。また、大型基板に発光層25を形成する場合には印刷法が適しており、各種の印刷法の中でもインクジェット法が用いられ、20nm~200nm程度の厚みの発光層25が形成される。

【0033】

電子輸送層26は、ベンゾキノン誘導体、ポリキノリン誘導体、オキサジアゾール誘導体などの材料が用いられる。成膜方法としては、真空蒸着法や塗布法が用いられ、通常10nm~200nm程度の厚みに形成される。また、電子注入層は、バリウム、フタロシアニン、フッ化リチウムなどの材料が用いられ、真空蒸着法や塗布法により形成される。

【0034】

陰極27は、光の取り出し方向により材料が異なり、陰極27側から光を取り出す場合は、ITO、IZO、酸化スズ、酸化亜鉛などの光透光性の導電材料を用いる。陽極23側から光を取り出す場合は、白金、金、銀、銅、タングステン、アルミニウム及びアルミニウム合金などの材料を用いる。成膜方法としては、スパッタ法や真空蒸着法が用いられ、50nm~500nm程度の厚みに形成される。

【0035】

バンク28は、領域内に発光層25の材料を含む溶液を十分な量で充填するために必要な構造物で、フォトリソ法によって所定の形状に形成される。バンク28の形状により、有機EL発光部のサブピクセルの形状を制御することができる。

【0036】

ところで、有機EL発光部は、発光層25の膜厚ばらつきによりサブピクセル毎の発光効率が大きく変化する。このサブピクセル毎の発光効率のばらつきに対しては、サブピクセル毎に流す電流に補正を加える駆動方法が用いられているが、有機EL発光部におけるサブピクセル毎の発光効率のばらつきについては、十分な改善が行われていないのが現状である。

【0037】

このような課題に対して、発明者らが検討を行ったところ、発光層25において、バンク28に接する部分の膜厚が薄い場合、その部分に過大な電流が流れることが判明した。しかも、発光層25の薄い部分は光取り出し効率も悪いいため、結果としてバンク28に接する部分の膜厚が薄い発光層25を有するサブピクセルは、発光効率が低下することが判

10

20

30

40

50

明した。具体的には、発光層 25 のバンク 28 に接する部分の膜厚が薄くなり、発光層 25 において、陽極 23 上の中央の平坦部に流れる電流の約 1000 倍を越える過大な電流が流れると、発光効率が 10 % 以上低下することが判明した。

【0038】

図 4 は、本技術による EL 表示装置の発光部の要部構造を拡大して示す断面図である。図 4 に示すように、発光部は、バンク 28 の下部に延在するように形成される一方の電極である陽極 23 と、バンク 28 内において陽極 23 上に形成される正孔輸送層 24 と、正孔輸送層 24 上に形成される発光層 25 とを有している。

【0039】

図 4 において、正孔輸送層 24 は、バンク 28 内に形成したとき、陽極 23 に接するように形成される中央部 24a と、中央部 24a から盛り上がり、かつバンク 28 の側面に接する周端部 24b とを備える。また、発光層 25 は、バンク 28 内に形成したとき、正孔輸送層 24 に接するように形成される中央部 25a と、中央部 25a から盛り上がり、かつバンク 28 の側面に接する周端部 25b とを備える。

【0040】

このように正孔輸送層 24 は、バンク 28 の側面に接する周端部 24b が中央部 24a から盛り上がっている。また、発光層 25 は、バンク 28 の側面に接する周端部 25b が正孔輸送層 24 の周端部 24b 上に形成される。これにより、発光層 25 は、バンク 28 に接する周端部 25b の膜厚が薄くなってしまふのを防ぐことができるため、発光層 25 のバンク 28 に接する部分に過大な電流が流れにくくなり、サブピクセル毎の発光効率の低下を抑制することが可能となる。

【0041】

なお、発明者らが検討したところ、発光層 25 の中央部 25a の平均膜厚 L_1 に対し、バンク 28 の側面に接する周端部 25b の平均膜厚 L_2 (バンク 28 の側面に直角に直交する方向の膜厚) が 20 % より小さくなると、周端部 25b に過大な電流が流れやすくなることが判明した。

【0042】

表 1 は、発光層 25 の中央部 25a の平均膜厚 L_1 が 120 nm、160 nm のサンプルを用意し、約 1000 倍を越える過大な電流が流れる周端部 25b の平均膜厚 L_2 を検討した結果を示すものである。表 1 は、発光層 25 の中央部 25a の平均膜厚 L_1 が 120 nm のサンプルについて、周端部 25b の平均膜厚 L_2 が 18 nm、24 nm、30 nm の 3 種類のサンプルを試作した。平均膜厚 L_1 が 160 nm のサンプルについては、周端部 25b の平均膜厚 L_2 が 24 nm、32 nm、40 nm の 3 種類のサンプルを試作した。それぞれのサンプルについて、発光層 25 の周端部 25b に流れる電流を測定し、中央の平坦部に流れる電流に対して、約 1000 倍を越える過大電流が流れるか否かを評価した結果を示している。

【0043】

10

20

30

【表 1】

平均膜厚 L1	平均膜厚 L2	過大電流
120nm	18nm	X
	24nm	O
	30nm	O
160nm	24nm	X
	32nm	O
	40nm	O

過大電流： 過大電流なし(O) 過大電流あり(X)

【0044】

表 1 に示すように、平均膜厚 L 1 が 1 2 0 n m のサンプルの場合、平均膜厚 L 2 が 2 4 n m 以上のサンプルは過大電流が流れなく、平均膜厚 L 1 が 1 6 0 n m のサンプルの場合、平均膜厚 L 2 が 3 2 n m 以上のサンプルは、過大電流が流れない。すなわち、発光層 2 5 は、中央部 2 5 a の平均膜厚 L 1 に対し、バンク 2 8 の側面に接する周端部 2 5 b の平均膜厚 L 2 が 2 0 % より小さくなると、周端部 2 5 b の部分に過大な電流が流れやすくなることが判明した。

【0045】

したがって、発光層 2 5 は、バンク 2 8 の側面に接する周端部 2 5 b は、バンク 2 8 の側面に直角に直交する方向の平均膜厚 L 2 が、中央部 2 5 a の平均膜厚 L 1 に対し、2 0 % 以上であることが望ましい。

【0046】

以上のように本技術によれば、正孔輸送層 2 4 のバンク 2 8 の側面に接する周端部 2 4 b が中央部 2 4 a から盛り上がり、かつ発光層 2 5 のバンク 2 8 の側面に接する周端部 2 5 b が正孔輸送層 2 4 の周端部 2 4 b 上に形成されることにより、発光層 2 5 のバンク 2 8 に接する周端部 2 5 b の膜厚が薄くなるのを防ぐことができ、発光層 2 5 のバンク 2 8 に接する部分に過大な電流が流れにくくなり、サブピクセル毎の発光効率の低下を抑制することが可能となる。

【0047】

また、発光層 2 5 は、周端部 2 5 b の平均膜厚 L 2 が中央部 2 5 a の平均膜厚 L 1 に対し、2 0 % 以上となるように形成することにより、過大電流の発生が抑制され、サブピクセル毎の発光効率の低下をより一層抑制することができる。

【0048】

以上のように、本開示における技術の例示として、実施の形態を説明した。そのために、添付図面および詳細な説明を提供した。

【0049】

したがって、添付図面および詳細な説明に記載された構成要素の中には、課題解決のために必須な構成要素だけでなく、上記技術を例示するために、課題解決のためには必須でない構成要素も含まれ得る。そのため、それらの必須ではない構成要素が添付図面や詳細な説明に記載されていることをもって、直ちに、それらの必須ではない構成要素が必須であるとの認定をするべきではない。

【0050】

また、上述の実施の形態は、本開示における技術を例示するためのものであるから、請求の範囲またはその均等の範囲において種々の変更、置き換え、付加、省略などを行うことができる。

10

20

30

40

50

【産業上の利用可能性】

【0051】

以上のように本技術によれば、E L表示装置の高精細化を容易に実現する上で有用な発明である。

【符号の説明】

【0052】

1 薄膜トランジスタアレイ装置

2 陽極

3 発光層

4 陰極

10

5 画素

6 画素回路

7 ゲート配線

8 ソース配線

9 電源配線

10, 11 薄膜トランジスタ

21 ベース基板

22 薄膜トランジスタアレイ装置

23 陽極

24 正孔輸送層

20

24a 中央部

24b 周端部

25 発光層

25a 中央部

25b 周端部

26 電子輸送層

27 陰極

28 バンク

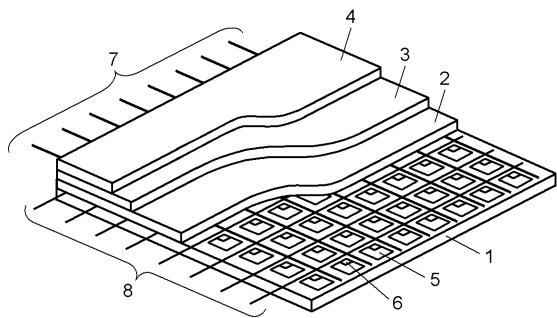
29 封止層

30 接着層

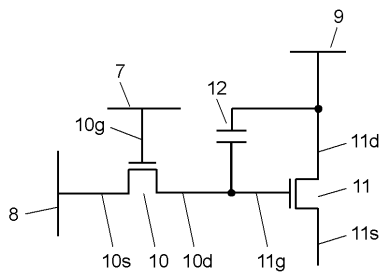
30

31 封止用基板

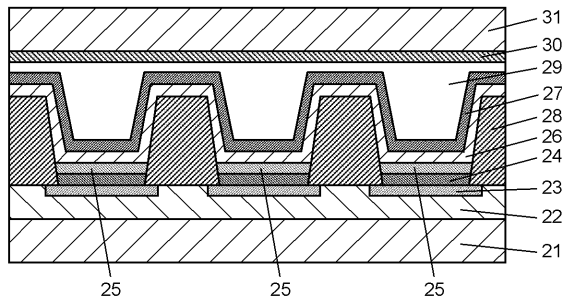
【図 1】



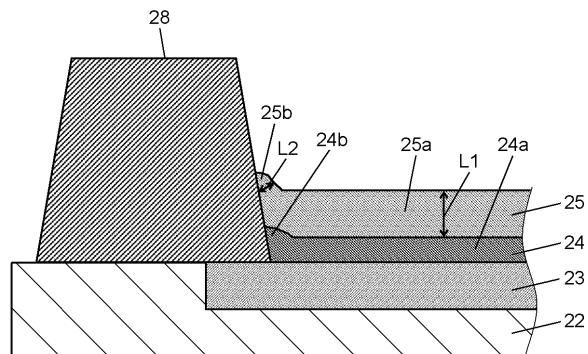
【図 2】



【図 3】



【図 4】



フロントページの続き

(56)参考文献 特開 2011-060518 (JP, A)
特開 2010-080268 (JP, A)
国際公開第 2011/138816 (WO, A1)
特開 2007-035347 (JP, A)
国際公開第 2007/113935 (WO, A1)
特開 2009-054608 (JP, A)
特開 2009-302042 (JP, A)
特開 2010-118509 (JP, A)

(58)調査した分野(Int.Cl., DB名)
H01L 51/50 - 51/56

专利名称(译)	EL表示装置		
公开(公告)号	JP6111487B2	公开(公告)日	2017-04-12
申请号	JP2015504002	申请日	2013-08-20
[标]申请(专利权)人(译)	日本有机雷特显示器股份有限公司		
申请(专利权)人(译)	株式会社JOLED		
当前申请(专利权)人(译)	株式会社JOLED		
[标]发明人	秋山利幸 安喰博之		
发明人	秋山 利幸 安喰 博之		
IPC分类号	H05B33/12 H05B33/22 H01L51/50 G09F9/30 H01L27/32		
CPC分类号	H01L27/3211 H01L27/3246 H01L51/5012 H01L51/5036 H01L51/5056 H01L2251/558		
FI分类号	H05B33/12.B H05B33/22.Z H05B33/14.A G09F9/30.365		
审查员(译)	本田博之		
优先权	2013041517 2013-03-04 JP		
其他公开文献	JPWO2014136150A1		
外部链接	Espacenet		

摘要(译)

根据本技术的EL显示装置包括发射至少红色，绿色和蓝色光的发光部分和控制发光部分的发光的薄膜晶体管阵列装置。通过在由堤划分的区域中布置至少红色，绿色和蓝色发光层来形成发光部分。发光部分包括形成在堤岸（28）下方延伸的阳极（23），形成在堤岸（28）中的阳极（23）上的空穴传输层（24），正极并且在空穴传输层（24）上形成发光层（25）。在空穴传输层24中，与堤28的侧表面接触的外周端部24b从中央部24a突出，并且发光层25形成在与堤28的侧表面接触的外周端上。（25b）形成在空穴传输层（24）的外周端（24b）上。

(19) 日本国特許庁 (JP)		(12) 特 許 公 報 (B2)		(11) 特許番号 特許第6111487号 (P6111487)	
(45) 発行日 平成29年4月12日 (2017. 4. 12)		(24) 登録日 平成29年3月24日 (2017. 3. 24)			
(51) Int. Cl.		F I			
H 0 5 B 33/12 (2006. 01)		H 0 5 B 33/12		B	
H 0 5 B 33/22 (2006. 01)		H 0 5 B 33/22		Z	
H 0 1 L 51/50 (2006. 01)		H 0 5 B 33/14		A	
G 0 9 F 9/30 (2006. 01)		G 0 9 F 9/30		3 6 5	
H 0 1 L 27/32 (2006. 01)					
請求項の数 1 (全 10 頁)					
(21) 出願番号 特願2015-504002 (P2015-504002)		(73) 特許権者 514188173 株式会社 J O L E D 東京都千代田区神田錦町三丁目2 3 番地			
(86) (22) 出願日 平成25年8月20日 (2013. 8. 20)					
(86) 国際出願番号 PCT/JP2013/004909		(74) 代理人 110001900 特許業務法人 ナカジマ知的財産総合事務所			
(87) 国際公開番号 W02014/136150					
(87) 国際公開日 平成26年9月12日 (2014. 9. 12)		(72) 発明者 秋山 利幸 東京都千代田区神田錦町三丁目2 3 番地 株式会社 J O L E D 内			
審査請求日 平成27年8月18日 (2015. 8. 18)		(72) 発明者 安喰 博之 東京都千代田区神田錦町三丁目2 3 番地 株式会社 J O L E D 内			
(31) 優先権主張番号 特願2013-41517 (P2013-41517)					
(32) 優先日 平成25年3月4日 (2013. 3. 4)					
(33) 優先権主張国 日本国 (JP)		審査官 本田 博幸			
(54) 【発明の名称】 E L 表示装置					
最終頁に続く					