

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号
特許第5384755号
(P5384755)

(45) 発行日 平成26年1月8日 (2014.1.8)

(24) 登録日 平成25年10月11日 (2013.10.11)

(51) Int.Cl. F I

H O 5 B 33/02 (2006.01)

H O 5 B 33/06 (2006.01)

H O 5 B 33/10 (2006.01)

H O 5 B 33/26 (2006.01)

H O 1 L 51/50 (2006.01)

H O 5 B 33/02

H O 5 B 33/06

H O 5 B 33/10

H O 5 B 33/26 Z

H O 5 B 33/14 A

請求項の数 4 (全 34 頁) 最終頁に続く

(21) 出願番号	特願2012-553673 (P2012-553673)	(73) 特許権者	000005049
(86) (22) 出願日	平成24年1月12日 (2012.1.12)		シャープ株式会社
(86) 国際出願番号	PCT/JP2012/050526		大阪府大阪市阿倍野区長池町22番22号
(87) 国際公開番号	W02012/098994	(74) 代理人	110000338
(87) 国際公開日	平成24年7月26日 (2012.7.26)		特許業務法人原謙三国際特許事務所
審査請求日	平成25年5月8日 (2013.5.8)	(72) 発明者	園田 通
(31) 優先権主張番号	特願2011-8106 (P2011-8106)		日本国大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
(32) 優先日	平成23年1月18日 (2011.1.18)	(72) 発明者	川戸 伸一
(33) 優先権主張国	日本国 (JP)		日本国大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
早期審査対象出願		(72) 発明者	井上 智
			日本国大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
			最終頁に続く

(54) 【発明の名称】 被成膜基板、有機EL表示装置

(57) 【特許請求の範囲】

【請求項1】

蒸着粒子を射出するための射出口を備えた蒸着源と、前記蒸着源に対向配置され、前記射出口から射出された蒸着粒子が通過する開口部を備えた蒸着マスクとを有する蒸着装置により、前記開口部を介して前記蒸着粒子が蒸着されてなる蒸着層が形成される被成膜基板であって、

画素領域に2次元的に配列された複数の画素と、各画素と電氣的に接続される複数の配線とを有し、各画素は、複数のサブ画素を含み、

当該被成膜基板上には、各サブ画素に対応して2次元的にパターン形成された第1電極と、各サブ画素に形成された発光層を含む蒸着層と、隣接したサブ画素間に渡って途切れなく形成された第2電極とが、この順に積層して設けられており、

上記第1電極および第2電極の何れか一方が、前記発光層に電子を注入するための電極であり、

前記画素領域が前記開口部と対向する領域を通過するように、当該被成膜基板が前記蒸着マスクに対して一方向に相対移動されつつ前記蒸着粒子が前記射出口から射出されることにより、前記画素領域を含む前記蒸着層の形成領域に前記蒸着層が形成され、

前記複数の配線のうち前記第2電極と接続される配線を除く配線の各端子が前記蒸着層の形成領域外に集約されており、

さらに、当該被成膜基板に形成される、前記第2電極と、前記複数の配線のうち前記第2電極に接続される配線との接続部が、前記蒸着層の形成領域内に配設されていることを

10

20

特徴とする被成膜基板。

【請求項 2】

前記画素領域は、前記複数の画素がマトリクス状に配列された矩形状の領域であり、
前記画素領域が成す矩形の 4 辺のうち少なくとも 1 辺は、当該被成膜基板と前記蒸着マ
スクとの相対移動の移動方向と平行な辺であり、

前記複数の配線の各端子は、前記蒸着層の形成領域外の領域であって前記平行な辺の外
側で該辺に沿うように集約されていることを特徴とする請求項 1 に記載の被成膜基板。

【請求項 3】

前記画素領域は、前記複数の画素がマトリクス状に配列された矩形状の領域であり、
前記画素領域が成す矩形の 4 辺のうち少なくとも 1 辺は、当該被成膜基板と前記蒸着マ
スクとの相対移動の移動方向と平行な辺であり、

前記第 2 電極の接続部は、前記画素領域が成す矩形の 4 辺のうち前記移動方向と平行な
辺と交差する辺の外側で該辺に沿うように設けられていることを特徴とする請求項 1 また
は 2 に記載の被成膜基板。

【請求項 4】

蒸着層が蒸着された請求項 1 ～ 3 のいずれか 1 項に記載の被成膜基板を備え、
前記蒸着層は、電流が供給されることにより発光する有機 E L 素子からなる有機 E L 層
を含む有機 E L 表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、被成膜基板に所定のパターンの成膜を行う蒸着技術の分野に関するものであ
る。

【背景技術】

【0002】

近年、様々な商品や分野でフラットパネルディスプレイが活用されており、フラットパ
ネルディスプレイのさらなる大型化、高画質化、低消費電力化が求められている。

【0003】

そのような状況下、有機材料の電界発光 (Electroluminescence; 以下、「E L」と記
す) を利用した有機 E L 素子を備えた有機 E L 表示装置は、全固体型で、低電圧駆動、高
速応答性、自発光性等の点で優れたフラットパネルディスプレイとして、高い注目を浴び
ている。

【0004】

有機 E L 表示装置は、例えば、T F T (薄膜トランジスタ) が設けられたガラス基板等
からなる基板上に、T F T に接続された有機 E L 素子が設けられた構成を有している。

【0005】

有機 E L 素子は、低電圧直流駆動による高輝度発光が可能な発光素子であり、第 1 電極
、有機 E L 層及び第 2 電極が、この順に積層された構造を有している。そのうち、第 1 電
極は T F T と接続されている。また、第 1 電極と第 2 電極との間には、前記有機 E L 層と
して、正孔注入層、正孔輸送層、電子ブロッキング層、発光層、正孔ブロッキング層、電
子輸送層、電子注入層等を積層させた有機層が設けられている。

【0006】

フルカラーの有機 E L 表示装置は、一般的に、赤 (R)、緑 (G)、青 (B) の各色の
有機 E L 素子をサブ画素として基板上に配列形成してなり、T F T を用いて、これら有機
E L 素子を選択的に所望の輝度で発光させることにより画像表示を行っている。

【0007】

このような有機 E L 表示装置の製造においては、少なくとも各色に発光する有機発光材
料からなる発光層が、発光素子である有機 E L 素子毎にパターン形成される (例えば特許
文献 1, 2 参照)。

【0008】

10

20

30

40

50

発光層のパターン形成を行う方法としては、例えば、シャドウマスクと称される蒸着用のマスクを用いた真空蒸着法が知られている。

【0009】

例えば、低分子型有機ELディスプレイ(OLED)では、従来、シャドウマスクを用いた蒸着法により、有機膜(有機層)の塗り分け形成を行っている。

【0010】

シャドウマスクを用いた真空蒸着法では、基板の蒸着領域全体に蒸着できるサイズのシャドウマスク(密着型全面シャドウマスク)が使用される。一般的には、シャドウマスクとしては、基板と同等サイズのマスクが用いられる。

【0011】

図19は、シャドウマスクを用いた従来の蒸着装置の概略構成を示す断面図である。

【0012】

シャドウマスクを用いた真空蒸着法では、図19に示すように、基板301と蒸着源302とを対向配置させ、目的とする蒸着領域以外の領域に蒸着粒子が付着しないように、シャドウマスク303に、蒸着領域の一部のパターンに対応した開口部304を設け、該開口部304を介して蒸着粒子を基板301に蒸着させることによりパターン形成を行う。

【0013】

基板301は、図示しない真空チャンバ内に配置され、基板301の下方には、蒸着源302が固定される。シャドウマスク303は、基板301に密着固定されるか、もしくは、真空チャンバの内壁に基板301及び蒸着源302が固定された状態で、基板301に対して相対移動される。

【0014】

例えば特許文献1には、ロードロック式の蒸着源を使用し、マスクと基板との位置合わせを行った後、第1の発光材料を基板の真下から真空蒸着して、マスクの開口部とほぼ同じ形状の第1発光部の配列を形成した後、マスクを移動して第2の発光材料を基板の真下から真空蒸着してマスクの開口部とほぼ同じ形状の第2発光部の配列を形成することが開示されている。

【0015】

例えば、特許文献2には、基板と同等サイズのマスクに、小径または細長いスリット孔を、マスクの移動方向に対し交差する方向に配列し、小径またはスリット孔の配列方向に沿ってマスクを移動させながら電極材料を蒸着させることで電極パターンを形成することが開示されている。

【0016】

このようにシャドウマスクを用いた真空蒸着法では、シャドウマスクは、撓みや歪みを抑制するために、張力をかけてマスクフレームに固定(例えば溶接)される。

【0017】

シャドウマスクを用いた真空蒸着法では、このようなシャドウマスクを基板に密着させ、蒸着源から、シャドウマスクの開口部を通して基板の所望の位置に蒸着粒子を蒸着(付着)させることで、発光層あるいは電極のパターン形成が行われる。

【先行技術文献】

【特許文献】

【0018】

【特許文献1】日本国公開特許公報「特開2000-188179号公報((公開日:2000年7月4日)(対応米国特許第6294892号(公告日:2001年9月25日)))」、

【特許文献2】日本国公開特許公報「特開平10-102237号公報(公開日:1998年4月21日)」

【発明の概要】

【発明が解決しようとする課題】

10

20

30

40

50

【 0 0 1 9 】

しかしながら、基板サイズが大きくなると、これに伴ってシャドウマスク 3 0 3 も大型化される。

【 0 0 2 0 】

この結果、シャドウマスク 3 0 3 の自重撓みや延びにより、基板 3 0 1 とシャドウマスク 3 0 3 との間に隙間が生じる。この結果、位置精度の高いパターン形成を行うことができず、蒸着位置ズレや混色が発生し、高精細化が困難となる。

【 0 0 2 1 】

また、基板サイズの大型化に伴い、シャドウマスク 3 0 3 及びこれを保持するマスクフレームが巨大化、超重量化する。この結果、このようなシャドウマスク 3 0 3 を取扱う装置が巨大化、複雑化し、装置の設計が困難になるだけでなく、製造工程あるいはマスク交換等の工程において、取り扱いの安全性の問題も発生する。

10

【 0 0 2 2 】

このため、大型のシャドウマスクを利用した大型基板のパターン化は極めて困難である。

【 0 0 2 3 】

有機 E L 表示装置の製造プロセスにおいて、現行量産プロセスである密着型全面シャドウマスクを用いた蒸着方法を適用できる基板サイズは 1 m 角程度であり、それ以上の基板サイズを有する大型基板への対応は困難である。したがって、大型基板に対応した有機層塗り分け技術は現在未だ確立されておらず、6 0 インチクラス以上の大型の有機 E L 表示装置は量産できていない。

20

【 0 0 2 4 】

また、一般的に、基板サイズが大きくなるほど 1 枚の基板から形成できるパネル数が多くなり、パネル 1 枚当たりの費用が安くなる。このため、大型の基板を用いれば用いるほど、有機 E L 表示装置を低コストにて作製することができる。しかしながら、従来は、前記したように基板サイズの制約から、低コストの有機 E L 表示装置を実現することはできなかった。

【 0 0 2 5 】

このような問題に対し、基板とシャドウマスク 3 0 3 とを一定の間隙を介しつつ一方に相対移動させて蒸着を行うようにすれば、シャドウマスク 3 0 3 の面積を小型化することができると考えられる。

30

【 0 0 2 6 】

ところが、このように構成した場合には、次のような問題が発生する。

【 0 0 2 7 】

すなわち、基板には、通常、蒸着粒子を蒸着させる必要の無い領域、或いは、蒸着粒子の蒸着を避けるべき領域（以下、これらの領域を蒸着不要領域という）がある。例えば、外部回路と接続するための端子が集約された接続部（端子部）であり、この端子は、外部回路と接続するため、蒸着しないで露出される。

【 0 0 2 8 】

ここで、前記のような基板とシャドウマスクとの相対移動によって基板の移動方向一方端部から他方端部に亘って蒸着を行うように構成した場合に、その蒸着領域に蒸着不要領域が含まれていると、有機膜として電気抵抗が大きい有機膜が形成されている場合は、前記接続部（端子部）と前記外部回路との良好な電氣的な接続を行うことができなくなる。

40

【 0 0 2 9 】

そこで、シャッタを用いて蒸着を遮断するように構成すると、蒸着不要領域への蒸着を回避することができると考えられる。

【 0 0 3 0 】

しかしながら、この場合、シャドウマスクの開口部の形状等によっては、蒸着を遮断した時点で蒸着を未実施の領域や未だ完全に蒸着が完了していない領域が残る場合があり、この領域については、有機膜の適切な膜厚を確保することができないという問題が生じる

50

。

【 0 0 3 1 】

また、別の手段として、後の工程において有機溶剤による有機膜の拭き取りを行うという手段が考えられる。しかしながら、この方法では、前記有機溶剤の残渣が残ったり、ダストが混入したりして、製品の信頼性が低下するという問題が発生する。また、有機膜の拭取り工程の分、工程が増加し、製造時間や製造コストの増大を招来する。

【 0 0 3 2 】

本発明は、前記問題点に鑑みなされたものであり、製品の信頼性が低下するのを防止または抑制しつつ、蒸着不要領域への蒸着を回避することのできる被成膜基板及び有機EL装置を提供することを目的とする。

【課題を解決するための手段】

【 0 0 3 3 】

前記の課題を解決するために、本発明に係る被成膜基板は、蒸着粒子を射出するための射出口を備えた蒸着源と、前記蒸着源に対向配置され、前記射出口から射出された蒸着粒子が通過する開口部を備えた蒸着マスクとを有する蒸着装置により、前記開口部を介して前記蒸着粒子が蒸着されてなる蒸着層が形成される被成膜基板であって、画素領域に2次元的に配列された複数の画素と、各画素と電気的に接続される複数の配線とを有し、前記画素領域が前記開口部と対向する領域を通過するように、当該被成膜基板が前記蒸着マスクに対して一方向に相対移動されつつ前記蒸着粒子が前記射出口から射出されることにより、前記画素領域を含む前記蒸着層の形成領域に前記蒸着層が形成され、前記複数の配線の各端子が前記蒸着層の形成領域外に集約されていることを特徴とするものである。

【 0 0 3 4 】

この発明によれば、当該被成膜基板と蒸着マスクとを一方向に相対移動させることで蒸着膜の形成が行われるため、面積の小さい蒸着マスクを利用し得る。このように面積の小さい蒸着マスクを利用することで、蒸着マスクの大型化に伴う自重撓みや延びの問題が発生せず、大型の基板に対しても蒸着層のパターン形成が可能となるとともに、位置精度の高いパターン形成及び高精細化を行うことが可能となる。

【 0 0 3 5 】

また、面積が小さい蒸着マスクが使用可能となることから、蒸着マスクの大型化に伴って蒸着マスクを保持するフレームが巨大化・超重量化することで生じる問題の発生も抑制又は回避することができる。

【 0 0 3 6 】

これに加えて、本発明に係る被成膜基板においては、複数の画素が2次元的に配列された画素領域を有するとともに、前記画素領域の各画素と電気的に接続される複数の配線の各端子が、前記蒸着層の形成領域外に集約されている。

【 0 0 3 7 】

そのため、当該被成膜基板が前記蒸着マスクに対して一方向に相対移動されつつ前記蒸着粒子が前記射出口から射出されたとき、前記複数の配線の端子が集約された領域には蒸着層が形成されない。したがって、製品の信頼性が低下するのを防止または抑制しつつ、蒸着不要領域への蒸着を回避することのできる被成膜基板を提供することができる。

【発明の効果】

【 0 0 3 8 】

以上のように、本発明に係る被成膜基板は、蒸着粒子を射出するための射出口を備えた蒸着源と、前記蒸着源に対向配置され、前記射出口から射出された蒸着粒子が通過する開口部を備えた蒸着マスクとを有する蒸着装置により、前記開口部を介して前記蒸着粒子が蒸着されてなる蒸着層が形成される被成膜基板であって、画素領域に2次元的に配列された複数の画素と、各画素と電気的に接続される複数の配線とを有し、前記画素領域が前記開口部と対向する領域を通過するように、当該被成膜基板が前記蒸着マスクに対して一方向に相対移動されつつ前記蒸着粒子が前記射出口から射出されることにより、前記画素領域を含む前記蒸着層の形成領域に前記蒸着層が形成され、前記複数の配線の各端子が前記

10

20

30

40

50

蒸着層の形成領域外に集約されている。

【 0 0 3 9 】

これにより、製品の信頼性が低下するのを防止または抑制しつつ、蒸着不要領域への蒸着を回避することのできる被成膜基板を提供できるという効果を奏する。

【図面の簡単な説明】

【 0 0 4 0 】

【図 1】本発明の実施の一形態に係る蒸着装置における真空チャンバ内の被成膜基板とマスクユニットとを被成膜基板の裏面側から見た平面図である。

【図 2】本発明の実施の一形態に係る蒸着装置における真空チャンバ内の主要構成要素の鳥瞰図である。

【図 3】本発明の実施の一形態に係る蒸着装置における要部の概略構成を模式的に示す断面図である。

【図 4】本発明の実施の一形態に係る蒸着装置の構成の一部を示すブロック図である。

【図 5】(a) ~ (c) は、本発明の実施の一形態にかかる被成膜基板および蒸着マスクのアライメントマーカの形状の一例を示す図である。

【図 6】R G B フルカラー表示の有機 E L 表示装置の概略構成を示す断面図である。

【図 7】図 6 に示す有機 E L 表示装置を構成する画素の構成を示す平面図である。

【図 8】図 7 に示す有機 E L 表示装置における T F T 基板の A - A 線矢視断面図である。

【図 9】本発明の実施の一形態に係る有機 E L 表示装置の製造工程を工程順に示すフローチャートである。

【図 1 0】本発明の実施の一形態に係る蒸着装置を用いて T F T 基板に所定のパターンを成膜する方法の一例を示すフローチャートである。

【図 1 1】アライメント調整方法を示すフローチャートである。

【図 1 2】T F T の回路構成を示す図である。

【図 1 3】発光層を形成する前の段階における T F T 基板の概略構成を示す図である。

【図 1 4】封止基板によって封止された T F T 基板がフレキシブルフィルムケーブルに接続される直前の状態を示す図である。

【図 1 5】交差側端子部領域に位置する配線の端子周辺の構成を示す図である。

【図 1 6】複数の配線の配線態様を示す図である。

【図 1 7】本実施形態に係る T F T 基板の構成を示す図である。

【図 1 8】第 2 の実施形態に係る T F T 基板（被成膜基板）の概略構成を示す図である。

【図 1 9】シャドウマスクを用いた従来の蒸着装置の概略構成を示す断面図である。

【発明を実施するための形態】

【 0 0 4 1 】

本発明の実施の一形態について図 1 ~ 図 1 8 に基づいて説明すれば以下の通りである。

【 0 0 4 2 】

本実施の形態では、本実施の形態にかかる蒸着装置を用いた蒸着方法の一例として、T F T 基板側から光を取り出すボトムエミッション型で R G B フルカラー表示の有機 E L 表示装置の製造方法を例に挙げて説明する。

【 0 0 4 3 】

まず、上記有機 E L 表示装置の全体構成について以下に説明する。

【 0 0 4 4 】

図 6 は、R G B フルカラー表示の有機 E L 表示装置の概略構成を示す断面図である。また、図 7 は、図 6 に示す有機 E L 表示装置を構成する画素の構成を示す平面図であり、図 8 は、図 6 に示す有機 E L 表示装置における T F T 基板の A - A 線矢視断面図である。

【 0 0 4 5 】

図 6 に示すように、本実施の形態で製造される有機 E L 表示装置 1 は、T F T 1 2（図 8 参照）が設けられた T F T 基板 1 0 上に、T F T 1 2 に接続された有機 E L 素子 2 0、接着層 3 0、封止基板 4 0 が、この順に設けられた構成を有している。

【 0 0 4 6 】

図6に示すように、有機EL素子20は、該有機EL素子20が積層されたTFT基板10を、接着層30を用いて封止基板40と貼り合わせることで、これら一対の基板(TFT基板10、封止基板40)間に封入されている。

【0047】

上記有機EL表示装置1は、このように有機EL素子20がTFT基板10と封止基板40との間に封入されていることで、有機EL素子20への酸素や水分の外部からの浸入が防止されている。

【0048】

TFT基板10は、図8に示すように、支持基板として、例えばガラス基板等の透明な絶縁基板11を備えている。絶縁基板11上には、図7に示すように、水平方向に敷設された複数のゲート線14G(図12参照)と、垂直方向に敷設され、ゲート線14Gと交差する複数のソース線14S(図12参照)及び電源配線14V(図12参照)とからなる複数の配線14が設けられている。ゲート線14Gには、ゲート線14Gを駆動する図示しないゲート線駆動回路が接続され、信号線には、信号線を駆動する図示しない信号線駆動回路が接続されている。本実施形態に係るTFT基板10の配線14の設計態様については後述する。

【0049】

有機EL表示装置1は、フルカラーのアクティブマトリクス型の有機EL表示装置であり、絶縁基板11上には、これら配線14で囲まれた領域に、それぞれ、赤(R)、緑(G)、青(B)の各色の有機EL素子20からなる各色のサブ画素2R・2G・2Bが、マトリクス状に配列されている。

【0050】

すなわち、これら配線14で囲まれた領域が1つのサブ画素(ドット)であり、サブ画素毎にR、G、Bの発光領域が画成されている。

【0051】

画素2(すなわち、1画素)は、赤色の光を透過する赤色のサブ画素2R、緑色の光を透過する緑色のサブ画素2G、青色の光を透過する青色のサブ画素2Bの、3つのサブ画素2R・2G・2Bによって構成されている。

【0052】

各サブ画素2R・2G・2Bには、各サブ画素2R・2G・2Bにおける発光を担う各色の発光領域として、ストライプ状の各色の発光層23R・23G・23Bによって覆われた開口部15R・15G・15Bがそれぞれ設けられている。

【0053】

これら発光層23R・23G・23Bは、各色毎に、蒸着によりパターン形成されている。なお、開口部15R・15G・15Bについては後述する。

【0054】

これらサブ画素2R・2G・2Bには、有機EL素子20における第1電極21に接続されたTFT12がそれぞれ設けられている。各サブ画素2R・2G・2Bの発光強度は、配線14およびTFT12による走査および選択により決定される。このように、有機EL表示装置1は、TFT12を用いて、有機EL素子20を選択的に所望の輝度で発光させることにより画像表示を実現している。

【0055】

次に、上記有機EL表示装置1におけるTFT基板10および有機EL素子20の構成について詳述する。

【0056】

まず、TFT基板10について説明する。

【0057】

TFT基板10は、図8に示すように、ガラス基板等の透明な絶縁基板11上に、TFT12(スイッチング素子)、層間膜13(層間絶縁膜、平坦化膜)、配線14、エッジカバー15がこの順に形成された構成を有している。

【 0 0 5 8 】

上記絶縁基板 1 1 上には、配線 1 4 が設けられているとともに、各サブ画素 2 R・2 G・2 B に対応して、それぞれ T F T 1 2 を含む画素駆動回路が設けられている。図 1 2 は、画素駆動回路の回路構成を示す図である。

【 0 0 5 9 】

図 1 2 に示すように、画素駆動回路は、制御用のトランジスタ T r 1 , 駆動用のトランジスタ T r 2 、およびコンデンサ C を備える。

【 0 0 6 0 】

トランジスタ T r 1 のソース端子は、ソース線 1 4 S に接続されている。トランジスタ T r 1 のゲート端子は、ゲート線 1 4 G に接続されている。トランジスタ T r 1 のドレイン端子は、トランジスタ T r 2 のゲート端子に接続されている。

10

【 0 0 6 1 】

トランジスタ T r 2 のソース端子は電源配線 1 4 V と接続されている。トランジスタ T r 2 のドレイン端子は、有機 E L 素子 2 0 に接続されている。

【 0 0 6 2 】

コンデンサ C は、トランジスタ T r 2 のソース端子とトランジスタ T r 2 のゲート端子との間に設置されている。コンデンサ C は、電圧保持用のコンデンサである。

【 0 0 6 3 】

このような構成を有する画素駆動回路においては、データ書込み時に、ゲート線 1 4 G が H (ハイ) になることによりトランジスタ T r 1 がオンとなる。これにより、ソース線 1 4 S からのデータ電圧信号がコンデンサ C に書き込まれる。続いて、ゲート線 1 4 G が L (ロー) となることにより、トランジスタ T r 1 がオフとなる。これにより、コンデンサ C とソース線 1 4 S とが遮断され、コンデンサ C はデータ書込み時に書き込まれたデータ電圧信号を保持する。

20

【 0 0 6 4 】

トランジスタ T r 2 の電流は、コンデンサ C の両端の電圧の大きさにより決定される。このため、データ電圧信号に応じた電流が有機 E L 素子に供給される。

【 0 0 6 5 】

なお、各画素駆動回路の構成は前記のものに限定されるものではない。例えば、トランジスタ T r 1 , T r 2 の特性バラツキや経年変化を補償するための回路などが追加されることもある。それに伴って、ゲート線 1 4 G , ソース線 1 4 S 及び電源配線 1 4 V 以外の配線が設けられる場合がある。

30

【 0 0 6 6 】

層間膜 1 3 は、各 T F T 1 2 を覆うように、上記絶縁基板 1 1 上に、上記絶縁基板 1 1 の全領域に渡って積層されている。

【 0 0 6 7 】

層間膜 1 3 上には、有機 E L 素子 2 0 における第 1 電極 2 1 が形成されている。

【 0 0 6 8 】

また、層間膜 1 3 には、有機 E L 素子 2 0 における第 1 電極 2 1 を T F T 1 2 に電氣的に接続するためのコンタクトホール 1 3 a が設けられている。これにより、T F T 1 2 は、上記コンタクトホール 1 3 a を介して、有機 E L 素子 2 0 に電氣的に接続されている。

40

【 0 0 6 9 】

エッジカバー 1 5 は、第 1 電極 2 1 のパターン端部で有機 E L 層が薄くなったり電界集中が起こったりすることで、有機 E L 素子 2 0 における第 1 電極 2 1 と第 2 電極 2 6 とが短絡することを防止するための絶縁層である。

【 0 0 7 0 】

エッジカバー 1 5 は、層間膜 1 3 上に、第 1 電極 2 1 のパターン端部を被覆するように形成されている。

【 0 0 7 1 】

エッジカバー 1 5 には、サブ画素 2 R・2 G・2 B 毎に開口部 1 5 R・1 5 G・1 5 B

50

が設けられている。このエッジカバー 15 の開口部 15 R・15 G・15 B が、各サブ画素 2 R・2 G・2 B の発光領域となる。

【0072】

言い換えれば、各サブ画素 2 R・2 G・2 B は、絶縁性を有するエッジカバー 15 によって仕切られている。エッジカバー 15 は、素子分離膜としても機能する。

【0073】

次に、有機 EL 素子 20 について説明する。

【0074】

有機 EL 素子 20 は、低電圧直流駆動による高輝度発光が可能な発光素子であり、第 1 電極 21、有機 EL 層、第 2 電極 26 が、この順に積層されている。

10

【0075】

第 1 電極 21 は、上記有機 EL 層に正孔を注入（供給）する機能を有する層である。第 1 電極 21 は、前記したようにコンタクトホール 13 a を介して TFT 12 と接続されている。

【0076】

第 1 電極 21 と第 2 電極 26 との間には、図 8 に示すように、有機 EL 層として、第 1 電極 21 側から、正孔注入層兼正孔輸送層 22、発光層 23 R・23 G・23 B、電子輸送層 24、電子注入層 25 が、この順に形成された構成を有している。

【0077】

なお、上記積層順は、第 1 電極 21 を陽極とし、第 2 電極 26 を陰極としたものであり、第 1 電極 21 を陰極とし、第 2 電極 26 を陽極とする場合には、有機 EL 層の積層順は反転する。

20

【0078】

正孔注入層は、発光層 23 R・23 G・23 B への正孔注入効率を高める機能を有する層である。また、正孔輸送層は、発光層 23 R・23 G・23 B への正孔輸送効率を高める機能を有する層である。正孔注入層兼正孔輸送層 22 は、第 1 電極 21 およびエッジカバー 15 を覆うように、上記 TFT 基板 10 における表示領域全面に一樣に形成されている。

【0079】

なお、本実施の形態では、上記したように、正孔注入層および正孔輸送層として、正孔注入層と正孔輸送層とが一体化された正孔注入層兼正孔輸送層 22 を設けた場合を例に挙げて説明する。しかしながら、本実施の形態はこれに限定されるものではない。正孔注入層と正孔輸送層とは互いに独立した層として形成されていてもよい。

30

【0080】

正孔注入層兼正孔輸送層 22 上には、発光層 23 R・23 G・23 B が、エッジカバー 15 の開口部 15 R・15 G・15 B を覆うように、それぞれ、サブ画素 2 R・2 G・2 B に対応して形成されている。

【0081】

発光層 23 R・23 G・23 B は、第 1 電極 21 側から注入されたホール（正孔）と第 2 電極 26 側から注入された電子とを再結合させて光を出射する機能を有する層である。発光層 23 R・23 G・23 B は、それぞれ、低分子蛍光色素、金属錯体等の、発光効率が低い材料で形成されている。

40

【0082】

電子輸送層 24 は、第 2 電極 26 から発光層 23 R・23 G・23 B への電子輸送効率を高める機能を有する層である。また、電子注入層 25 は、第 2 電極 26 から電子輸送層 24 への電子注入効率を高める機能を有する層である。

【0083】

電子輸送層 24 は、発光層 23 R・23 G・23 B および正孔注入層兼正孔輸送層 22 を覆うように、これら発光層 23 R・23 G・23 B および正孔注入層兼正孔輸送層 22 上に、上記 TFT 基板 10 における表示領域全面に渡って一樣に形成されている。また、

50

電子注入層 25 は、電子輸送層 24 を覆うように、電子輸送層 24 上に、上記 T F T 基板 10 における表示領域全面に渡って一様に形成されている。

【0084】

なお、電子輸送層 24 と電子注入層 25 とは、上記したように互いに独立した層として形成されていてもよく、互いに一体化して設けられていてもよい。すなわち、上記有機 E L 表示装置 1 は、電子輸送層 24 および電子注入層 25 に代えて、電子輸送層兼電子注入層を備えていてもよい。

【0085】

第 2 電極 26 は、上記のような有機層で構成される有機 E L 層に電子を注入する機能を有する層である。第 2 電極 26 は、電子注入層 25 を覆うように、電子注入層 25 上に、上記 T F T 基板 10 における表示領域全面に渡って一様に形成されている。

10

【0086】

なお、発光層 23 R・23 G・23 B 以外の有機層は有機 E L 層として必須の層ではなく、要求される有機 E L 素子 20 の特性に応じて適宜形成すればよい。また、有機 E L 層には、必要に応じ、キャリアブロッキング層を追加することもできる。例えば、発光層 23 R・23 G・23 B と電子輸送層 24 との間にキャリアブロッキング層として正孔ブロッキング層を追加することで、正孔が電子輸送層 24 に抜けるのを阻止し、発光効率を向上することができる。

【0087】

前記有機 E L 素子 20 の構成としては、例えば、下記 (1) ~ (8) に示すような層構成を採用することができる。

20

(1) 第 1 電極 / 発光層 / 第 2 電極

(2) 第 1 電極 / 正孔輸送層 / 発光層 / 電子輸送層 / 第 2 電極 (3) 第 1 電極 / 正孔輸送層 / 発光層 / 正孔ブロッキング層 (キャリアブロッキング層) / 電子輸送層 / 第 2 電極

(4) 第 1 電極 / 正孔輸送層 / 発光層 / 正孔ブロッキング層 / 電子輸送層 / 電子注入層 / 第 2 電極

(5) 第 1 電極 / 正孔注入層 / 正孔輸送層 / 発光層 / 電子輸送層 / 電子注入層 / 第 2 電極

(6) 第 1 電極 / 正孔注入層 / 正孔輸送層 / 発光層 / 正孔ブロッキング層 / 電子輸送層 / 第 2 電極

(7) 第 1 電極 / 正孔注入層 / 正孔輸送層 / 発光層 / 正孔ブロッキング層 / 電子輸送層 / 電子注入層 / 第 2 電極

30

(8) 第 1 電極 / 正孔注入層 / 正孔輸送層 / 電子ブロッキング層 (キャリアブロッキング層) / 発光層 / 正孔ブロッキング層 / 電子輸送層 / 電子注入層 / 第 2 電極

なお、上記したように、例えば正孔注入層と正孔輸送層とは、一体化されていてもよい。また、電子輸送層と電子注入層とは一体化されていてもよい。

【0088】

また、有機 E L 素子 20 の構成は上記例示の層構成に限定されるものではなく、上記したように、要求される有機 E L 素子 20 の特性に応じて所望の層構成を採用することができる。

【0089】

次に、上記有機 E L 表示装置 1 の製造方法について以下に説明する。

40

【0090】

図 9 は、上記有機 E L 表示装置 1 の製造工程を工程順に示すフローチャートである。

【0091】

図 9 に示すように、本実施の形態にかかる有機 E L 表示装置 1 の製造方法は、例えば、T F T 基板・第 1 電極作製工程 (S1)、正孔注入層・正孔輸送層蒸着構成 (S2)、発光層蒸着工程 (S3)、電子輸送層蒸着工程 (S4)、電子注入層蒸着工程 (S5)、第 2 電極蒸着工程 (S6)、封止工程 (S7) を備えている。

【0092】

以下に、図 9 に示すフローチャートに従って、図 7 および図 8 を参照して上記した各工

50

程について説明する。

【0093】

但し、本実施の形態に記載されている各構成要素の寸法、材質、形状等はあくまで一実施形態に過ぎず、これによって本発明の範囲が限定解釈されるべきではない。

【0094】

また、前記したように、本実施形態に記載の積層順は、第1電極21を陽極、第2電極26を陰極としたものであり、反対に第1電極21を陰極とし、第2電極26を陽極とする場合には、有機EL層の積層順は反転する。同様に、第1電極21および第2電極26を構成する材料も反転する。

【0095】

まず、図8に示すように、公知の技術でTFT12並びに配線14等が形成されたガラス等の絶縁基板11上に感光性樹脂を塗布し、フォトリソグラフィ技術によりパターニングを行うことで、絶縁基板11上に層間膜13を形成する。

【0096】

上記絶縁基板11としては、例えば厚さが0.7～1.1mmであり、y軸方向の長さ（縦長さ）が400～500mmであり、x軸方向の長さ（横長さ）が300～400mmのガラス基板あるいはプラスチック基板が用いられる。なお、本実施の形態では、ガラス基板を用いた。

【0097】

層間膜13としては、例えば、アクリル樹脂やポリイミド樹脂等を用いることができる。アクリル樹脂としては、例えば、JSR株式会社製のオプトマーシリーズが挙げられる。また、ポリイミド樹脂としては、例えば、東レ株式会社製のフォトニースシリーズが挙げられる。但し、ポリイミド樹脂は一般に透明ではなく、有色である。このため、図8に示すように上記有機EL表示装置1としてボトムエミッション型の有機EL表示装置を製造する場合には、上記層間膜13としては、アクリル樹脂等の透明性樹脂が、より好適に用いられる。

【0098】

上記層間膜13の膜厚としては、TFT12による段差を補償することができればよく、特に限定されるものではない。本実施の形態では、例えば、約2μmとした。

【0099】

次に、層間膜13に、第1電極21をTFT12に電氣的に接続するためのコンタクトホール13aを形成する。

【0100】

次に、導電膜（電極膜）として、例えばITO（Indium Tin Oxide：インジウム錫酸化物）膜を、スパッタ法等により、100nmの厚さで成膜する。

【0101】

次いで、上記ITO膜上にフォトレジストを塗布し、フォトリソグラフィ技術を用いてパターニングを行った後、塩化第二鉄をエッチング液として、上記ITO膜をエッチングする。その後、レジスト剥離液を用いてフォトレジストを剥離し、さらに基板洗浄を行う。これにより、層間膜13上に、第1電極21をマトリクス状に形成する。

【0102】

なお、上記第1電極21に用いられる導電膜材料としては、例えば、ITO、IZO（Indium Zinc Oxide：インジウム亜鉛酸化物）、ガリウム添加酸化亜鉛（GZO）等の透明導電材料、金（Au）、ニッケル（Ni）、白金（Pt）等の金属材料を用いることができる。

【0103】

また、上記導電膜の積層方法としては、スパッタ法以外に、真空蒸着法、CVD（chemical vapor deposition、化学蒸着）法、プラズマCVD法、印刷法等を用いることができる。

【0104】

上記第1電極21の厚さとしては特に限定されるものではないが、上記したように、例えば、100nmの厚さとすることができる。

【0105】

次に、層間膜13と同様にして、エッジカバー15を、例えば約1μmの膜厚でパターンニング形成する。エッジカバー15の材料としては、層間膜13と同様の絶縁材料を使用することができる。

【0106】

以上の工程により、TFT基板10および第1電極21が作製される(S1)。

【0107】

次に、上記のような工程を経たTFT基板10に対し、脱水のための減圧ベークおよび第1電極21の表面洗浄として酸素プラズマ処理を施す。

10

【0108】

次いで、従来の蒸着装置を用いて、上記TFT基板10上に、正孔注入層および正孔輸送層(本実施の形態では正孔注入層兼正孔輸送層22)を、上記TFT基板10における表示領域全面に蒸着する(S2)。

【0109】

具体的には、表示領域全面が開口したオープンマスクを、TFT基板10に対しアライメント調整を行った後に密着して貼り合わせ、TFT基板10とオープンマスクとを共に回転させながら、蒸着源より飛散した蒸着粒子を、オープンマスクの開口部を通じて表示領域全面に均一に蒸着する。

20

【0110】

ここで表示領域全面への蒸着とは、隣接した色の異なるサブ画素間に渡って途切れなく蒸着することを意味する。

【0111】

正孔注入層および正孔輸送層の材料としては、例えば、ベンジン、スチリルアミン、トリフェニルアミン、ポルフィリン、トリアゾール、イミダゾール、オキサジアゾール、ボリアリールアルカン、フェニレンジアミン、アリールアミン、オキサゾール、アントラセン、フルオレノン、ヒドラゾン、スチルベン、トリフェニレン、アザトリフェニレン、およびこれらの誘導体、ポリシラン系化合物、ビニルカルバゾール系化合物、チオフェン系化合物、アニリン系化合物等の、鎖状式共役系のモノマー、オリゴマー、またはポリマー等が挙げられる。

30

【0112】

正孔注入層と正孔輸送層とは、前記したように一体化されていてもよく、独立した層として形成されていてもよい。各々の膜厚としては、例えば、10~100nmである。

【0113】

本実施の形態では、正孔注入層および正孔輸送層として、正孔注入層兼正孔輸送層22を設けるとともに、正孔注入層兼正孔輸送層22の材料として、4,4'-ビス[N-(1-ナフチル)-N-フェニルアミノ]ビフェニル(α-NPD)を使用した。また、正孔注入層兼正孔輸送層22の膜厚は30nmとした。

【0114】

次に、上記正孔注入層兼正孔輸送層22上に、エッジカバー15の開口部15R・15G・15Bを覆うように、サブ画素2R・2G・2Bに対応して発光層23R・23G・23Bをそれぞれ塗り分け形成(パターン形成)する(S3)。

40

【0115】

前記したように、発光層23R・23G・23Bには、低分子蛍光色素、金属錯体等の発光効率が高い材料が用いられる。

【0116】

発光層23R・23G・23Bの材料としては、例えば、アントラセン、ナフタレン、インデン、フェナントレン、ピレン、ナフタセン、トリフェニレン、アントラセン、ペリレン、ピセン、フルオランテン、アセフェナントリレン、ペンタフェン、ペンタセン、コ

50

ロネン、ブタジエン、クマリン、アクリジン、スチルベン、およびこれらの誘導体、トリス（８－キノリノラト）アルミニウム錯体、ビス（ベンゾキノリノラト）ベリリウム錯体、トリ（ジベンゾイルメチル）フェナントロリンユーロピウム錯体、ジトルイルビニルピフェニル等が挙げられる。

【０１１７】

発光層２３Ｒ・２３Ｇ・２３Ｂの膜厚としては、例えば、１０～１００ｎｍである。

【０１１８】

本実施の形態にかかる蒸着方法並びに蒸着装置は、このような発光層２３Ｒ・２３Ｇ・２３Ｂの塗り分け形成（パターン形成）に特に好適に使用することができる。

【０１１９】

本実施の形態にかかる蒸着方法並びに蒸着装置を用いた発光層２３Ｒ・２３Ｇ・２３Ｂの塗り分け形成については、後で詳述する。

【０１２０】

次に、上記した正孔注入層・正孔輸送層蒸着工程（Ｓ２）と同様の方法により、電子輸送層２４を、上記正孔注入層兼正孔輸送層２２および発光層２３Ｒ・２３Ｇ・２３Ｂを覆うように、上記ＴＦＴ基板１０における表示領域全面に蒸着する（Ｓ４）。

【０１２１】

続いて、上記した正孔注入層・正孔輸送層蒸着工程（Ｓ２）と同様の方法により、電子注入層２５を、上記電子輸送層２４を覆うように、上記ＴＦＴ基板１０における表示領域全面に蒸着する（Ｓ５）。

【０１２２】

電子輸送層２４および電子注入層２５の材料としては、例えば、トリス（８－キノリノラト）アルミニウム錯体、オキサジアゾール誘導体、トリアゾール誘導体、フェニルキノキサリン誘導体、シロール誘導体等が挙げられる。

【０１２３】

具体的には、Ａ１ｑ（トリス（８－ヒドロキシキノリン）アルミニウム）、アントラセン、ナフタレン、フェナントレン、ピレン、アントラセン、ペリレン、ブタジエン、クマリン、アクリジン、スチルベン、１，１０－フェナントロリン、およびこれらの誘導体や金属錯体、ＬｉＦ等が挙げられる。

【０１２４】

前記したように電子輸送層２４と電子注入層２５とは、一体化されていても独立した層として形成されていてもよい。各々の膜厚としては、例えば、１～１００ｎｍである。また、電子輸送層２４および電子注入層２５の合計の膜厚は、例えば２０～２００ｎｍである。

【０１２５】

本実施の形態では、電子輸送層２４の材料にＡ１ｑを使用し、電子注入層２５の材料には、ＬｉＦを使用した。また、電子輸送層２４の膜厚は３０ｎｍとし、電子注入層２５の膜厚は１ｎｍとした。

【０１２６】

次に、上記した正孔注入層・正孔輸送層蒸着工程（Ｓ２）と同様の方法により、第２電極２６を、上記電子注入層２５を覆うように、上記ＴＦＴ基板１０における表示領域全面に蒸着する（Ｓ６）。

【０１２７】

第２電極２６の材料（電極材料）としては、仕事関数の小さい金属等が好適に用いられる。このような電極材料としては、例えば、マグネシウム合金（ＭｇＡｇ等）、アルミニウム合金（ＡｌＬｉ、ＡｌＣａ、ＡｌＭｇ等）、金属カルシウム等が挙げられる。第２電極２６の厚さは、例えば５０～１００ｎｍである。

【０１２８】

本実施の形態では、第２電極２６としてアルミニウムを５０ｎｍの膜厚で形成した。これにより、ＴＦＴ基板１０上に、上記した有機ＥＬ層、第１電極２１、および第２電極２

10

20

30

40

50

6からなる有機EL素子20を形成した。

【0129】

次いで、図6に示すように、有機EL素子20が形成された上記TFT基板10と、封止基板40とを、接着層30にて貼り合わせ、有機EL素子20の封入を行った。

【0130】

上記封止基板40としては、例えば厚さが0.4～1.1mmのガラス基板あるいはプラスチック基板等の絶縁基板が用いられる。なお、本実施の形態では、ガラス基板を用いた。

【0131】

なお、封止基板40の縦長さおよび横長さは、目的とする有機EL表示装置1のサイズにより適宜調整してもよく、TFT基板10における絶縁基板11と略同一のサイズの絶縁基板を使用し、有機EL素子20を封止した後で、目的とする有機EL表示装置1のサイズに従って分断してもよい。

【0132】

なお、有機EL素子20の封止方法としては、上記した方法に限定されない。他の封止方式としては、例えば、掘り込みガラスを封止基板40として使用し、封止樹脂やフリットガラス等により枠状に封止を行う方法や、TFT基板10と封止基板40との間に樹脂を充填する方法等が挙げられる。上記有機EL表示装置1の製造方法は、上記封止方法に依存せず、あらゆる封止方法を適用することが可能である。

【0133】

また、上記第2電極26上には、該第2電極26を覆うように、酸素や水分が外部から有機EL素子20内に浸入することを阻止する、図示しない保護膜が設けられていてもよい。

【0134】

上記保護膜は、絶縁性や導電性の材料で形成される。このような材料としては、例えば、窒化シリコンや酸化シリコンが挙げられる。また、上記保護膜の厚さは、例えば100～1000nmである。

【0135】

上記の工程により、有機EL表示装置1が完成される。

【0136】

このような有機EL表示装置1において、配線14からの信号入力によりTFT12をON(トランジスタTr1, Tr2ともにON)させると、第1電極21から有機EL層へ正孔が注入される。一方で、第2電極26から有機EL層に電子が注入され、正孔と電子とが発光層23R・23G・23B内で再結合する。再結合した正孔および電子がエネルギーを失活する際に、光として出射される。

【0137】

上記有機EL表示装置1においては、各サブ画素2R・2G・2Bの発光輝度を制御することで、所定の画像が表示される。

【0138】

次に、本実施の形態にかかる蒸着装置の構成について説明する。

【0139】

図1は、本実施の形態にかかる蒸着装置における真空チャンバ内の被成膜基板とマスクユニットとを被成膜基板の裏面側(つまり蒸着面とは反対側)から見た平面図である。なお、図示の便宜上、図1において、被成膜基板は二点鎖線にて示している。また、図2は、本実施の形態にかかる蒸着装置における真空チャンバ内の主要構成要素の鳥瞰図である。図3は、本実施の形態にかかる蒸着装置における要部の概略構成を模式的に示す断面図である。なお、図3は、図1に示すB-B線矢視断面から見たときの蒸着装置の断面に相当する。図4は、本実施の形態にかかる蒸着装置の構成の一部を示すブロック図である。

【0140】

図3に示すように、本実施の形態にかかる蒸着装置50は、真空チャンバ60(成膜チ

10

20

30

40

50

ャンバ)、基板移動機構70(基板移動手段、移動手段)、マスクユニット80、イメージセンサ90、および制御回路100(図4参照)を備えている。

【0141】

上記真空チャンバ60内には、図3に示すように、基板移動機構70およびマスクユニット80が設けられている。

【0142】

なお、上記真空チャンバ60には、蒸着時に該真空チャンバ60内を真空状態に保つために、該真空チャンバ60に設けられた図示しない排気口を介して真空チャンバ60内を真空排気する図示しない真空ポンプが設けられている。

【0143】

上記基板移動機構70は、例えば、被成膜基板200(例えばTFT基板10)を保持する基板保持部材71(基板保持手段)と、モータ72(図4参照)とを備えている。

【0144】

上記基板移動機構70は、基板保持部材71により被成膜基板200を保持するとともに、後述するモータ駆動制御部103(図4参照)によってモータ72を駆動させることで、被成膜基板200を保持して水平方向に移動させる。なお、上記基板移動機構70は、x軸方向およびy軸方向の何れにも移動可能に設けられていてもよく、何れか一方方向に移動可能に設けられていてもよい。

【0145】

上記基板保持部材71には、静電チャックが使用される。被成膜基板200は、上記静電チャックにより、自重による撓みがない状態で、上記マスクユニット80における後述するシャドウマスク81との間の隙間g1(空隙、垂直間距離)が一定に保持されている。

【0146】

上記被成膜基板200とシャドウマスク81との間の隙間g1は、50 μ m以上、3mm以下の範囲内であることが好ましく、より好ましくは200 μ m程度である。

【0147】

上記隙間g1が50 μ m未満の場合、被成膜基板200がシャドウマスク81に接触するおそれが高くなる。

【0148】

一方、上記隙間g1が3mmを越えると、シャドウマスク81の開口部82を通過した蒸着粒子が広がって、形成される蒸着膜211のパターン幅が広くなり過ぎる。例えば上記蒸着膜211が、発光層23Rである場合、上記隙間g1が3mmを越えると、隣接サブ画素であるサブ画素2G・2Bの開口部15G・15Bにも発光層23Rの材料が蒸着されてしまうおそれがある。

【0149】

また、上記隙間g1が200 μ m程度であれば、被成膜基板200がシャドウマスク81に接触するおそれもなく、また、蒸着膜211のパターン幅の広がりも十分に小さくすることができる。

【0150】

また、マスクユニット80は、図3に示すように、シャドウマスク81(蒸着マスク、マスク)と、蒸着源85と、マスク保持部材87(保持手段)と、マスクテンション機構88と、シャッタ89(図4参照)とを備えている。

【0151】

上記シャドウマスク81としては、例えば金属製のマスクが用いられる。

【0152】

上記シャドウマスク81は、被成膜基板200の蒸着領域210よりも面積が小さく、その少なくとも1辺が、被成膜基板200の蒸着領域210の幅よりも短く形成されている。

【0153】

10

20

30

40

50

本実施の形態では、上記シャドウマスク 8 1 として、以下の大きさを有する矩形状（帯状）のシャドウマスクを使用する。上記シャドウマスク 8 1 は、図 1 に示すように、その長手方向（長軸方向）の長さである長辺 8 1 a の幅 d 1 が、蒸着領域 2 1 0 における、上記シャドウマスク 8 1 の長辺 8 1 a に対向する辺（図 1 に示す例では蒸着領域 2 1 0 の長辺 2 1 0 a）の幅 d 3 よりも長くなるように形成されている。また、上記シャドウマスク 8 1 は、その短手方向（短軸方向）の長さである短辺 8 1 b の幅 d 2 が、蒸着領域 2 1 0 における、上記シャドウマスク 8 1 の短辺 8 1 b に対向する辺（図 1 に示す例では蒸着領域 2 1 0 の短辺 2 1 0 b）の幅 d 4 よりも短くなるように形成されている。

【0154】

上記シャドウマスク 8 1 には、図 1 および図 2 に示すように、例えば帯状（ストライプ状）の開口部 8 2（貫通口）が、一次元方向に複数配列して設けられている。上記開口部 8 2 は、被成膜基板 2 0 0 への蒸着膜 2 1 1（図 3 参照）のパターン形成として、例えば TFT 基板 1 0 における発光層 2 3 R・2 3 G・2 3 B の塗り分け形成を行う場合、これら発光層 2 3 R・2 3 G・2 3 B の同色列のサイズとピッチに合わせて形成されている。

【0155】

また、上記シャドウマスク 8 1 には、図 1 に示すように、例えば、被成膜基板 2 0 0 の走査方向（基板走査方向）に沿って、アライメントマーカ部 8 3 が設けられており、該アライメントマーカ部 8 3 に、被成膜基板 2 0 0 とシャドウマスク 8 1 との位置合わせ（アライメント）を行うためのアライメントマーカ 8 4（図 3 参照）が設けられている。

【0156】

本実施の形態では、上記アライメントマーカ部 8 3 は、図 1 に示すように、上記シャドウマスク 8 1 の短辺 8 1 b（短軸）に沿って設けられている。

【0157】

また、上記したようにシャドウマスク 8 1 として、その長辺 8 1 a の幅 d 1 が、蒸着領域 2 1 0 における対向する辺の幅 d 3 よりも長く、短辺 8 1 b の幅 d 2 が、蒸着領域 2 1 0 における対向する辺の幅 d 4 よりも短いシャドウマスクを使用することで、その長手方向両側部（つまり、両短辺 8 1 b・8 1 b）にアライメントマーカ部 8 3 を形成することができる。したがって、アライメントを容易かつより精密に行うことができる。

【0158】

一方、被成膜基板 2 0 0 には、図 1 に示すように、蒸着領域 2 1 0 の外側に、被成膜基板 2 0 0 の走査方向（基板走査方向）に沿って、アライメントマーカ部 2 2 0 が設けられており、該アライメントマーカ部 2 2 0 に、被成膜基板 2 0 0 とシャドウマスク 8 1 との位置合わせを行うためのアライメントマーカ 2 2 1（図 3 参照）が設けられている。

【0159】

本実施の形態では、上記アライメントマーカ部 2 2 0 は、図 1 に示すように、被成膜基板 2 0 0 の蒸着領域 2 1 0 の短辺 2 1 0 b（短軸）に沿って設けられている。

【0160】

本実施の形態では、上記ストライプ状の開口部 8 2 は、基板走査方向であるシャドウマスク 8 1 の短辺方向に延設されているとともに、基板走査方向に直交するシャドウマスク 8 1 の長辺方向に複数並んで設けられている。

【0161】

蒸着源 8 5 は、例えば、内部に蒸着材料を収容する容器であり、図 1～図 3 に示すように、シャドウマスク 8 1 との間に一定の隙間 g 2（空隙）を有して（つまり、一定距離離間して）対向配置されている。

【0162】

なお、上記蒸着源 8 5 は、容器内部に蒸着材料を直接収容する容器であってもよく、ロードロック式の配管を有する容器であってもよい。

【0163】

上記蒸着源 8 5 は、例えば、上方に向けて蒸着粒子を射出する機構を有している。

【0164】

10

20

30

40

50

上記蒸着源 8 5 は、シャドウマスク 8 1 との対向面に、上記蒸着材料を蒸着粒子として射出（飛散）させる複数の射出口 8 6 を有している。

【 0 1 6 5 】

本実施の形態では、上記したように蒸着源 8 5 が被成膜基板 2 0 0 の下方に配されており、被成膜基板 2 0 0 が、上記蒸着領域 2 1 0 が下方を向いている状態で基板保持部材 7 1 により保持される。このため、本実施の形態では、蒸着源 8 5 は、シャドウマスク 8 1 の開口部 8 2 を介して蒸着粒子を下方から上方に向かって被成膜基板 2 0 0 に蒸着（アップデポジション、以下、「デポアップ」と記す）させる。

【 0 1 6 6 】

上記射出口 8 6 は、図 1 および図 2 に示すように、シャドウマスク 8 1 の開口領域において開口するように、それぞれ、シャドウマスク 8 1 の開口部 8 2 に対向して設けられている。本実施の形態では、上記射出口 8 6 は、シャドウマスク 8 1 の開口部 8 2 に対向して、シャドウマスク 8 1 の開口部 8 2 の並設方向に沿って一次元配列されている。

10

【 0 1 6 7 】

このため、図 1 および図 2 に示すように、被成膜基板 2 0 0 の裏面側から見たときに（つまり平面視で）、上記蒸着源 8 5 におけるシャドウマスク 8 1 との対向面（すなわち、射出口 8 6 の形成面）は、例えば、矩形状（帯状）のシャドウマスク 8 1 の形状に合わせて、矩形状（帯状）に形成されている。

【 0 1 6 8 】

上記マスクユニット 8 0 において、上記シャドウマスク 8 1 と蒸着源 8 5 とは、相対的に位置が固定されている。すなわち、上記シャドウマスク 8 1 と上記蒸着源 8 5 の射出口 8 6 の形成面との間の隙間 g 2 は、常に一定に保たれているとともに、上記シャドウマスク 8 1 の開口部 8 2 の位置と上記蒸着源 8 5 の射出口 8 6 の位置とは、常に同じ位置関係を有している。

20

【 0 1 6 9 】

なお、上記蒸着源 8 5 の射出口 8 6 は、上記マスクユニット 8 0 を上記被成膜基板 2 0 0 の裏面から見たときに（つまり、平面視で）、上記シャドウマスク 8 1 の開口部 8 2 の中央に位置するように配置されている。

【 0 1 7 0 】

上記シャドウマスク 8 1 と蒸着源 8 5 とは、例えば、図 3 に示すように、マスクテンション機構 8 8 を介して上記シャドウマスク 8 1 および蒸着源 8 5 を保持・固定するマスク保持部材 8 7（例えば同一のホルダ）に備えられ、これにより一体化されることで、その相対的な位置が保持・固定されている。

30

【 0 1 7 1 】

またシャドウマスク 8 1 は、マスクテンション機構 8 8 により、テンション（張力）が加えられ、自重によるたわみや伸びが発生しないように適宜調整されている。

【 0 1 7 2 】

上記したように、上記蒸着装置 5 0 においては、被成膜基板 2 0 0 が、基板保持部材 7 1（静電チャック）にて吸着板に吸着されることで自重による撓みが防止されており、マスクテンション機構 8 8 によってシャドウマスク 8 1 にテンションが加えられていることで、被成膜基板 2 0 0 とシャドウマスク 8 1 とが平面上で重なる領域の全面に渡って、被成膜基板 2 0 0 とシャドウマスク 8 1 との距離が一定に保持されている。

40

【 0 1 7 3 】

また、シャッタ 8 9 は、蒸着粒子のシャドウマスク 8 1 への到達を制御するために、必要に応じて用いられる。シャッタ 8 9 は、後述する蒸着 ON / OFF 制御部 1 0 4（図 4 参照）からの蒸着 OFF 信号もしくは蒸着 ON 信号に基づいてシャッタ駆動制御部 1 0 5（図 4 参照）によって閉鎖もしくは開放される。

【 0 1 7 4 】

上記シャッタ 8 9 は、例えば、シャドウマスク 8 1 と蒸着源 8 5 との間に進退可能（挿入可能）に設けられている。シャッタ 8 9 は、シャドウマスク 8 1 と蒸着源 8 5 との間に

50

挿入されることでシャドウマスク 8 1 の開口部 8 2 を閉鎖する。

【 0 1 7 5 】

なお、上記蒸着装置 5 0 において、蒸着源 8 5 から飛散した蒸着粒子はシャドウマスク 8 1 内に飛散するように調整されており、シャドウマスク 8 1 外に飛散する蒸着粒子は、防着板（遮蔽板）等で適宜除去される構成としてもよい。

【 0 1 7 6 】

また、上記真空チャンバ 6 0 の外側には、撮像手段（画像読取手段）として例えば C C D を備えたイメージセンサ 9 0（図 4 参照）が設けられているとともに、制御手段として、上記イメージセンサ 9 0 に接続された制御回路 1 0 0 が設けられている。

【 0 1 7 7 】

上記イメージセンサ 9 0 は、被成膜基板 2 0 0 とシャドウマスク 8 1 との位置合わせを行うための位置検出手段として機能する。

【 0 1 7 8 】

また、制御回路 1 0 0 は、画像検出部 1 0 1、演算部 1 0 2、モータ駆動制御部 1 0 3、蒸着 ON / OFF 制御部 1 0 4、およびシャッタ駆動制御部 1 0 5 を備えている。

【 0 1 7 9 】

前記したように、被成膜基板 2 0 0 には、図 1 に示すように、蒸着領域 2 1 0 の外側に、例えば基板走査方向に沿ってアライメントマーカ部 2 2 0 が設けられており、該アライメントマーカ部 2 2 0 に、アライメントマーカ 2 2 1 が設けられている。

【 0 1 8 0 】

画像検出部 1 0 1 は、イメージセンサ 9 0 で取り込まれた画像から、被成膜基板 2 0 0 に設けられたアライメントマーカ 2 2 1 並びにシャドウマスク 8 1 のアライメントマーカ 8 4 の画像検出を行うとともに、被成膜基板 2 0 0 に設けられたアライメントマーカ 2 2 1 における、蒸着領域 2 1 0 の始端を示す始端マーカ、および、蒸着領域 2 1 0 の終端を示す終端マーカから、被成膜基板 2 0 0 の蒸着領域 2 1 0 の始端および終端を検出する。

【 0 1 8 1 】

なお、上記始端マーカと終端マーカとは、同じものであってもよい。この場合、基板走査方向にて、蒸着領域 2 1 0 の始端か終端かを判断する。

【 0 1 8 2 】

また、上記演算部 1 0 2 は、画像検出部 1 0 1 で検出された画像より、被成膜基板 2 0 0 とシャドウマスク 8 1 との相対的な移動量（例えばシャドウマスク 8 1 に対する被成膜基板 2 0 0 の移動量）を決定する。例えば、上記演算部 1 0 2 は、アライメントマーカ 2 2 1 とアライメントマーカ 8 4 とのズレ量（ x 軸方向および y 軸方向におけるズレ成分、並びに、 xy 平面における回転成分）を計算し、被成膜基板 2 0 0 の基板位置の補正値を演算して決定する。つまり、上記補正値は、基板走査方向に対して垂直な方向および被成膜基板 2 0 0 の回転方向に関して演算することで決定される。

【 0 1 8 3 】

なお、ここで、被成膜基板の回転方向とは、被成膜基板 2 0 0 の被成膜面の中心における z 軸を回転軸とした、 xy 平面内での回転の方向を示す。

【 0 1 8 4 】

上記補正値は、補正信号としてモータ駆動制御部 1 0 3 に出力され、モータ駆動制御部 1 0 3 は、上記演算部 1 0 2 からの補正信号に基づいて、基板保持部材 7 1 に接続されたモータ 7 2 を駆動することで、被成膜基板 2 0 0 の基板位置を補正する。

【 0 1 8 5 】

なお、アライメントマーカ 8 4 ・ 2 2 1 を用いた基板位置補正については、アライメントマーカ 8 4 ・ 2 2 1 の形状例と併せて後述する。

【 0 1 8 6 】

モータ駆動制御部 1 0 3 は、モータ 7 2 を駆動することで、被成膜基板 2 0 0 を、前記したように水平方向に移動させる。

【 0 1 8 7 】

10

20

30

40

50

蒸着ON/OFF制御部104は、画像検出部101で蒸着領域210の終端が検出されると、蒸着OFF(オフ)信号を発生させ、画像検出部101で蒸着領域210の始端が検出されると、蒸着ON(オン)信号を発生させる。

【0188】

シャッタ駆動制御部105は、上記蒸着ON/OFF制御部104から蒸着OFF信号が入力されると、シャッタ89を閉鎖する一方、上記蒸着ON/OFF制御部104から蒸着ON信号が入力されると、シャッタ89を開放する。

【0189】

次に、アライメントマーカ84・221を用いた基板位置補正並びにアライメントマーカ84・221の形状例について説明する。

10

【0190】

図5の(a)~(c)に、上記アライメントマーカ84・221の形状の一例を示す。なお、図5の(b)・(c)は、それぞれ、図示の都合上、並列して配置されたアライメントマーカ84・221のうち2つだけを抜粋して示している。

【0191】

演算部102は、画像検出部101で検出したアライメントマーカ84・221の画像から、x軸方向におけるアライメントマーカ84・221の端部(外縁部)間の距離rおよびy軸方向におけるアライメントマーカ84・221の端部(外縁部)間の距離qを測定(算出)することで、アライメントのズレ量を計算して基板位置の補正値を演算する。

20

【0192】

例えば、基板走査方向がx軸方向である場合、図5の(a)~(c)中、rが基板走査方向における上記端部間の距離であり、qが、基板走査方向に垂直な方向の上記端部間の距離である。演算部102は、距離rと距離qとを、例えば被成膜基板200における蒸着領域210の両側で測定(算出)することで、基板走査時におけるアライメントのズレ量を計算する。

【0193】

なお、本実施の形態では、後述するように、被成膜基板200を走査しながらシャドウマスク81と被成膜基板200とのアライメントを行う場合を例に挙げて説明するが、これに限らず、基板走査前に十分なアライメントを行い、基板走査中はアライメントを行わないことも可能である。

30

【0194】

例えば、後述する実施の形態に示すように、被成膜基板200を被成膜基板200の蒸着領域210の一辺(例えば、図5の(a)~(c)中、y軸方向)に沿って移動させた後、上記辺に直交する辺(例えば、図5の(a)~(c)中、x軸方向)に沿って移動させることが考えられる。この場合、図5の(a)~(c)中、rが、基板走査方向に垂直な方向の上記端部間の距離であり、qは、被成膜基板200の移動方向(シフト方向)の上記端部間の距離を示す。

【0195】

この場合、演算部102は、四隅のアライメントマーカにおける、距離rと距離qとを測定することで、基板走査開始時におけるアライメントのズレ量と被成膜基板200の移動(シフト)時のアライメントのズレ量とを計算する。

40

【0196】

なお、図5の(a)~(c)に示すように、アライメントマーカ84・221の形状は、帯状であってもよく、正方形等の矩形状であってもよく、枠状、十字状等であってもよい。アライメントマーカ84・221の形状は、特に限定されるものではない。

【0197】

また、上記したように、基板走査前に十分なアライメントを行い、基板走査中はアライメントを行わない場合、被成膜基板200の蒸着領域210の側面に沿ってアライメントマーカ221が配置されている必要はなく、被成膜基板200の四隅等に配置されていればよい。

50

【0198】

次に、本実施の形態にかかる上記蒸着装置50を有機EL表示装置1の製造装置として用いて、有機EL層をパターン形成する方法について詳述する。

【0199】

なお、以下の説明では、前記したように、被成膜基板200として、前記正孔注入層・正孔輸送層蒸着工程(S2)が終了した段階でのTFT基板10を使用し、有機EL層のパターン形成として、発光層蒸着工程(S3)において発光層23R・23G・23Bの塗り分け形成を行う場合を例に挙げて説明する。

【0200】

なお、本実施の形態では、蒸着源85とシャドウマスク81との間の隙間g2(すなわち、蒸着源85の射出口86形成面とシャドウマスク81との間の距離)を100mmとし、被成膜基板200である上記TFT基板10とシャドウマスク81との間の距離を200 μ mとした。

10

【0201】

上記TFT基板10の基板サイズは、走査方向が320mm、走査方向に垂直な方向が400mmとし、蒸着領域(表示領域)の幅は、走査方向の幅(幅d4)が260mm、走査方向に垂直な方向の幅(幅d3)が310mmとした。

【0202】

また、上記TFT基板10における各サブ画素2R・2G・2Bの開口部15R・15G・15Bの幅は、360 μ m(走査方向) $\times$ 90 μ m(走査方向に垂直な方向)とした。また、上記開口部15R・15G・15B間のピッチは480 μ m(走査方向) $\times$ 160 μ m(走査方向と垂直方向)とした。なお、上記開口部15R・15G・15B間のピッチ(画素開口部間ピッチ)は、隣り合うサブ画素2R・2G・2Bにおけるそれぞれの開口部15R・15G・15B間のピッチを示しており、同色サブ画素間のピッチではない。

20

【0203】

また、シャドウマスク81には、長辺81a(長軸方向)の幅d1(走査方向に垂直な方向の幅)が600mm、短辺81b(短軸方向)の幅d2(走査方向の幅)が200mmのシャドウマスクを用いた。また、シャドウマスク81の開口部82の開口幅は、150mm(長軸方向の幅d5;図1参照) $\times$ 130 μ m(短軸方向の幅d6;図1参照)とし、隣り合う開口部82・82間の間隔d8(図1参照)は350 μ mとし、隣り合う開口部82・82の中心間のピッチp(図1参照)は480 μ mとした。

30

【0204】

なお、本実施の形態において、上記シャドウマスク81の短辺81bの幅d2(短辺長)としては、200mm以上であることが好ましい。この理由は以下の通りである。

【0205】

つまり、蒸着レートは10nm/s以下が好ましく、これを超えると、蒸着された膜(蒸着膜)の均一性が低下し、有機EL特性が低下する。

【0206】

また、蒸着膜の膜厚は一般に100nm以下である。100nm以上となると、必要な印加電圧が高くなり、結果として、製造された有機EL表示装置の消費電力が増加する。したがって、蒸着レートと蒸着膜の膜厚とから、必要な蒸着時間は10秒と見積もられる。

40

【0207】

一方、処理能力(タクトタイム)の制限によって、例えば幅2mのガラス基板に対して蒸着を150秒で完了するためには、少なくとも、走査速度を13.3mm/s以上にする必要がある。処理時間150秒は、およそ一日当たり570枚を処理できるタクトタイムである。

【0208】

上記走査速度で、上記したように10秒の蒸着時間を得るためには、シャドウマスク8

50

1の開口部82は、走査方向に少なくとも133mm以上、開口している必要がある。

【0209】

開口部82の端からシャドウマスク81の端までの距離(マージン幅d7;図1参照)を30mm程度が妥当と想定した場合、シャドウマスク81の走査方向の幅は、 $133 + 30 + 30 = 200$ mmが必要となる。

【0210】

したがって、シャドウマスク81の短辺長(幅d2)は、200mm以上であることが好ましいと言える。但し、蒸着レートや蒸着膜の膜厚、タクトタイムの許容量が変化すればこの限りではない。

【0211】

また、本実施の形態において、上記TF基板10の走査速度は30mm/sとした。

【0212】

図10は、本実施の形態にかかる蒸着装置50を用いてTF基板10に所定のパターンを成膜する方法の一例を示すフローチャートである。

【0213】

以下に、上記蒸着装置50を用いて図8に示す発光層23R・23G・23Bを成膜する方法について、図10に示すフローにしたがって具体的に説明する。

【0214】

まず、図3に示すように、マスク保持部材87を用いて、マスクテンション機構88を介して、シャドウマスク81を真空チャンバ60内の蒸着源85上に設置(固定)し、自重による撓みや延びが発生しないように、マスクテンション機構88にてテンションをかけて水平に保持する。このとき、蒸着源85とシャドウマスク81との間の距離を、マスク保持部材87によって一定に保持すると同時に、基板走査方向とシャドウマスク81に形成されたストライプ状の開口部82の長軸方向とが一致するように、シャドウマスク81のアライメントマーカ84を用いて位置合わせすることで、マスクユニット80を組み立てる(マスクユニットの準備)。

【0215】

次に、上記真空チャンバ60にTF基板10を投入し、該TF基板10の同色サブ画素列の方向が基板走査方向に一致するように、被成膜基板200であるTF基板10のアライメントマーカ221を用いて、図10に示すように粗アライメントを行う(S11)。TF基板10は、自重による撓みや発生しないように、基板保持部材71により保持する。

【0216】

続いて、TF基板10とシャドウマスク81との間の隙間g1(基板-マスクギャップ)が一定になるようにギャップ調整してTF基板10とシャドウマスク81とを対向配置させることにより、TF基板10とシャドウマスク81との位置合わせを行う(S13)。本実施の形態では、TF基板10とシャドウマスク81との間の隙間g1が、TF基板10全体に渡って凡そ200μmとなるようにギャップ調整した。

【0217】

次に、上記TF基板10を、30mm/sにて走査しながら、該TF基板10に、赤色の発光層23Rの材料を蒸着させた。

【0218】

このとき、上記TF基板10が、上記シャドウマスク81上を通過するように基板走査を行った。また、シャドウマスク81の開口部82が、赤色のサブ画素2R列に一致するように上記アライメントマーカ84・221を用いて、走査と同時に精密なアライメントを行った(S14)。

【0219】

上記発光層23Rは、その材料に、3-フェニル-4(1'-ナフチル)-5-フェニル-1,2,4-トリアゾール(TAZ)(ホスト材料)と、ビス(2-(2'-ベンゾ[4,5-α]チエニル)ピリジナト-N,C3')イリジウム(アセチルアセトネート)(

10

20

30

40

50

b t p 2 I r (a c a c)) (赤色発光ドーパント) とを使用し、それぞれの蒸着速度を 5.0 nm/s 、 0.53 nm/s として、これら材料 (赤色有機材料) を共蒸着させることにより形成した。

【 0 2 2 0 】

蒸着源 8 5 から射出された上記赤色有機材料の蒸着粒子は、上記 T F T 基板 1 0 がシャドウマスク 8 1 上を通過するときに、シャドウマスク 8 1 の開口部 8 2 を通じて、シャドウマスク 8 1 の開口部 8 2 に対向する位置に蒸着される。本実施の形態においては、上記 T F T 基板 1 0 がシャドウマスク 8 1 上を完全に通過した後は、上記赤色有機材料が、膜厚 25 nm にて上記 T F T 基板 1 0 に蒸着された。

【 0 2 2 1 】

これにより、T F T 基板 1 0 には、その移動方向における一端部から他端部に亘ってストライプ状の蒸着膜が形成される (図 1 7 参照) 。

【 0 2 2 2 】

ここで、上記 S 1 4 におけるアライメントの調整方法について、図 1 1 を参照して以下に説明する。

【 0 2 2 3 】

図 1 1 は、アライメント調整方法を示すフローチャートである。アライメントの調整は、図 1 1 に示すフローに従って行われる。

【 0 2 2 4 】

まず、被成膜基板 2 0 0 である上記 T F T 基板 1 0 の基板位置を、イメージセンサ 9 0 にて取り込む (S 2 1) 。

【 0 2 2 5 】

次に、上記イメージセンサ 9 0 で取り込まれた画像から、画像検出部 1 0 1 にて、上記 T F T 基板 1 0 のアライメントマーカ 2 2 1 およびシャドウマスク 8 1 のアライメントマーカ 2 2 1 の画像検出を行う (S 2 2) 。

【 0 2 2 6 】

その後、上記画像検出部 1 0 1 にて検出されたアライメントマーカ 2 2 1 ・ 8 4 の画像から、演算部 1 0 2 にて、アライメントマーカ 2 2 1 とアライメントマーカ 8 4 とのズレ量を計算し、基板位置の補正値を演算して決定する (S 2 3) 。

【 0 2 2 7 】

次いで、モータ駆動制御部 1 0 3 が、上記補正値に基づいてモータ 7 2 を駆動することで、基板位置を補正する (S 2 4) 。

【 0 2 2 8 】

次いで、補正後の基板位置を再びイメージセンサ 9 0 で検出して S 2 1 ~ S 2 5 の工程 (ステップ) を繰り返す。

【 0 2 2 9 】

このように、本実施の形態によれば、繰り返し基板位置をイメージセンサ 9 0 で検出して基板位置を補正することで、基板走査しながら基板位置を補正することが可能であり、T F T 基板 1 0 とシャドウマスク 8 1 とを精密アライメントしながら成膜することができる。

【 0 2 3 0 】

上記発光層 2 3 R の膜厚は、往復走査 (つまり、T F T 基板 1 0 の往復移動) 並びに走査速度により調整することができる。本実施の形態では、S 1 4 による走査後、T F T 基板 1 0 の走査方向を反転させ、S 1 4 と同様の方法にて、S 1 4 における上記赤色有機材料の蒸着位置に、さらに上記赤色有機材料を蒸着させた。これにより、膜厚 50 nm の発光層 2 3 R を形成した。

【 0 2 3 1 】

本実施の形態では、S 1 4 に示すステップ後、上記発光層 2 3 R が形成された T F T 基板 1 0 を上記真空チャンバ 6 0 から取り出し (S 1 5) 、緑色の発光層 2 3 G 形成用のマスクユニット 8 0 並びに真空チャンバ 6 0 を用いて、上記発光層 2 3 R の成膜処理と同様

10

20

30

40

50

にして緑色の発光層 2 3 G を成膜した。

【 0 2 3 2 】

また、このようにして発光層 2 3 G を形成した後、青色の発光層 2 3 B 形成用のマスクユニット 8 0 並びに真空チャンバ 6 0 を用いて、上記発光層 2 3 R ・ 2 3 G の成膜処理と同様にして青色の発光層 2 3 B を成膜した。

【 0 2 3 3 】

すなわち、上記発光層 2 3 G ・ 2 3 B の成膜処理では、これら発光層 2 3 G ・ 2 3 B に相当する位置に開口部 8 2 を有するシャドウマスク 8 1 をそれぞれ準備した。そして、それぞれのシャドウマスク 8 1 を、発光層 2 3 G ・ 2 3 B 形成用の各真空チャンバ 6 0 に設置し、それぞれのシャドウマスク 8 1 の開口部 8 2 が、各サブ画素 2 G ・ 2 B 列に一致するようにアライメントを行いながら、T F T 基板 1 0 を走査して蒸着を行った。

10

【 0 2 3 4 】

上記発光層 2 3 G は、その材料に、(T A Z) (ホスト材料) と、I r (p p y) 3 (緑色発光ドーパント) とを使用し、それぞれの蒸着速度を 5 . 0 n m / s 、 0 . 6 7 n m / s として、これら材料 (緑色有機材料) を共蒸着させることにより形成した。

【 0 2 3 5 】

また、発光層 2 3 B は、その材料に、T A Z (ホスト材料) と、2 - (4 ' - t - ブチルフェニル) - 5 - (4 ' ' - ピフェニルイル) - 1 , 3 , 4 - オキサジアゾール (t - B u P B D) (青色発光ドーパント) とを使用し、それぞれの蒸着速度を 5 . 0 n m / s 、 0 . 6 7 n m / s として、これら材料 (青色有機材料) を共蒸着させることにより形成した。

20

【 0 2 3 6 】

なお、上記発光層 2 3 G ・ 2 3 B の膜厚は、それぞれ 5 0 n m とした。

【 0 2 3 7 】

以上の工程によって、発光層 2 3 R ・ 2 3 G ・ 2 3 B が赤 (R) 、緑 (G) 、青 (B) にパターン形成された T F T 基板 1 0 を得た。

【 0 2 3 8 】

ところで、前述のようなシャドウマスク 8 1 と T F T 基板 1 0 との相対移動によって蒸着層 (ここでは有機 E L 素子 2 0 の発光層 2 3 R , 2 3 G , 2 3 B) を形成する場合に、次のような問題が考えられる。図 1 3 は、前記発光層 2 3 R , 2 3 G , 2 3 B を形成する前の段階における T F T 基板 1 0 の概略構成を示す図である。

30

【 0 2 3 9 】

図 7 に示すように、T F T 基板 1 0 は、前記複数の画素が 2 次元的 (ここではマトリクス状とする) に配列されている。前記複数の画素が配列されている領域を画素領域 A_G というものとする。

【 0 2 4 0 】

配線 1 4 は、前述したように、画素領域 A_G 内を画素の配列方向に沿って網目状に配設されており、外部回路と電氣的に接続できるように、画素領域 A_G の外側まで引き出されている。前記外部回路としては、例えばフレキシブルフィルムケーブル F C や I C (Integrated circuit) などがある。

40

【 0 2 4 1 】

そして、図 1 3 に示すように、画素領域 A_G の外側まで引き出された前記配線 1 4 の端子は、前記画素領域 A_G の外側の複数の位置に分けて集約されている。配線 1 4 の端子が集約された領域を端子部領域という。

【 0 2 4 2 】

具体的には、前記端子部領域 A₁ ~ A₄ が複数設けられており、各端子部領域 A₁ ~ A₄ は、前記画素領域 A_G を取り囲むように、前記マトリクスが成す前記矩形の各辺 L₁ ~ L₄ の外側に隣接して (各辺 L₁ ~ L₄ の外側で該辺 L₁ ~ L₄ に沿って) 設けられている。

【 0 2 4 3 】

50

なお、ここでは、図 1 3 に示すように、画素領域 A_G の左側に位置する端子部領域を端子部領域 A_1 、画素領域 A_G の右側に位置する端子部領域を端子部領域 A_2 、画素領域 A_G の上側に位置する端子部領域を端子部領域 A_3 、画素領域 A_G の下側に位置する端子部領域を端子部領域 A_4 とする。

【0244】

そして、各配線 1 4 の各端子（第 2 電極 2 6 と接続される端子を除く）は、前記マトリクスが成す矩形の 4 辺 $L_1 \sim L_4$ の中で最も近い辺に隣接する端子部領域に集約されている。

【0245】

なお、図 1 3 において左右方向を TFT 基板 1 0 の移動方向とすると、端子部領域 $A_1 \sim A_4$ のうち、前記 TFT 基板 1 0 の移動方向に交差する辺 L_1, L_2 に近い端子部領域 A_1, A_2 を交差側端子部領域 A_1, A_2 といい、前記 TFT 基板 1 0 の移動方向に平行な辺に近い端子部領域 A_3, A_4 を平行側端子部領域 A_3, A_4 というものとする。

【0246】

一方、前記第 2 電極 2 6 と接続される接続部が前記端子部領域 $A_1 \sim A_4$ と異なる領域に設けられている。本実施形態では、第 2 電極 2 6 と接続される接続部は、前記矩形の上下の辺の外側で隣接する領域に設けられている。第 2 電極 2 6 と接続される接続部が設けられている領域を第 2 電極接続部といい、図 1 3 に示すように、上側に位置する第 2 電極接続部を第 2 電極接続部 A_5 、下側に位置する第 2 電極接続部を第 2 電極接続部 A_6 というものとする。

【0247】

図 1 3 においては、画素領域 A_G 及び第 2 電極接続部 A_5, A_6 が封止基板 4 0 によって封止され、端子部領域 $A_1 \sim A_4$ は封止されずに外部に露出する。

【0248】

図 1 4 は、封止基板 4 0 によって封止された TFT 基板 1 0 が外部回路の一例である前記フレキシブルフィルムケーブル FC に接続される直前の状態を示す図である。図 1 5 は、交差側端子部領域 A_1 に位置する配線 1 4 の端子周辺の構成を示す図である。

【0249】

交差側端子部領域 A_1 に端子が集約された配線 1 4 の端子は、例えば図 1 5 に示すように、接続領域 2 0 2 において、異方性導電接着フィルム（ACF）等を介してフレキシブルフィルムケーブル FC の接続端子 FC_T と接続される。交差側端子部領域 A_2 及び平行側端子部領域 A_3, A_4 に端子が集約された配線 1 4 の端子についても同様である。

【0250】

ここで、交差側端子部領域 $A_1 \sim A_4$ が外部に露出した TFT 基板 1 0 に対し発光層 2 3 R 等の有機膜の蒸着処理を行う場合に、前述のようなシャドウマスク 8 1 と TFT 基板 1 0 との相対移動によって、TFT 基板 1 0 における前記移動方向の一方端部から他方端部に亘って有機膜の蒸着処理を行うものとする。

【0251】

このとき、前記移動方向と交差する方向においては、開口部 8 2 を設ける範囲を適宜設定することで、蒸着領域を画素領域 A_G と略合致させることができ、平行側端子部領域 A_3, A_4 に有機膜が蒸着されるのを回避することができる。

【0252】

ところが、図 1 5 に示すように、前記交差側端子部領域 A_1, A_2 については有機膜が蒸着され、交差側端子部領域 A_1, A_2 の端子における前記接続領域 2 0 2 が有機膜で覆われることになる。

【0253】

有機膜が高い電気抵抗を有している場合、交差側端子部領域 A_1, A_2 に端子が集約された配線 1 4 については、フレキシブルフィルムケーブル FC の接続端子 FC_T と良好な電氣的接続を確立することができないという問題が生じる。フレキシブルフィルムケーブル FC の接続端子 FC_T との電氣的な接続を良好にできないと、フレキシブルフィルムケ

10

20

30

40

50

ーブルFCがTFT基板10から剥離したり、或いは、当該有機EL表示装置1において表示不良が発生したりする。

【0254】

一方、前記有機膜の電気抵抗が低い場合、有機膜を介して電氣的なリークが発生するという問題が生じる。

【0255】

したがって、前記交差側端子部領域A1, A2に集約されている端子に対して、有機膜の蒸着形成を避ける手段を講じる必要がある。以下、有機膜の蒸着を避けるべき領域を蒸着不要領域という。

【0256】

前記手段の1つとして、シャッタ89を用いて有機膜の蒸着を遮断して前記蒸着不要領域への蒸着を防ぐことが考えられる。すなわち、前記蒸着不要領域がシャドウマスク81の開口部82に到達した時点でシャッタ89を閉鎖することが考えられる。

【0257】

しかしながら、この場合、前記開口部82が前記移動方向に一定の長さを有しているため、TFT基板10において開口部82に対向する時間が部位によって差が生じ、シャッタ89を閉鎖した時点で有機膜を蒸着すべき領域がシャドウマスク81の開口部82上に残る可能性がある。この状態でシャッタ82を閉鎖すると、その蒸着すべき一部の領域の蒸着量が不足し、該領域における蒸着膜の膜厚を適切に確保することができないという問題がある。

【0258】

一方、後の工程において有機溶剤による有機膜の拭き取りを行うという手段を採った場合、前記有機溶剤の残渣が残ったり、ダストが混入したりするという問題が発生する。

【0259】

そこで、本実施形態に係るTFT基板10においては、配線14の端子(第2電極26が接続される端子を除く)を、蒸着膜が蒸着される領域(以下、蒸着領域という)を避けて集約するようにしている。

【0260】

図16は、1つのTFT基板10における複数の配線14の配線態様を示す図である。図17は、本実施形態に係るTFT基板10を複数マトリクス状に並べ、それらに対して一度に蒸着を行った状態を示す図である。

【0261】

具体的には、図16, 図17に示すように、従来では交差側端子部領域A1, A2に集約していた配線14の端子を、TFT基板10とシャドウマスク81との相対移動の移動方向と平行な辺の外側で隣接する平行側端子部領域 P_{T1} , P_{T2} に集約するようにしている。換言すると、図16に示すように、前記平行側端子部領域 P_{T1} , P_{T2} に、第2電極26と接続される配線14を除く配線14の端子が集約するように、該配線14が設計されている。

【0262】

図16に示す配線態様においては、配線14のうち左右に延びる配線14の端子は、下側に位置する平行側端子部領域 P_{T2} に集約される一方、上下に延びる配線14の端子は、上側に位置する平行側端子部領域 P_{T1} に集約されている。

【0263】

なお、本実施形態では、平行側端子部領域 P_{T1} , P_{T2} とこれらの領域 P_{T1} , P_{T2} の近傍に位置する前記辺との間には、第2電極接続部 P_{T3} , P_{T4} が設けられている。ただし、第2電極接続部 P_{T3} , P_{T4} が設けられる位置はこの位置に限られるものではない。

【0264】

これにより、交差側端子部領域A1, A2に集約されていた配線14の端子に対して有機膜の蒸着が行われるのを回避することができる。その結果、ゲート線14Gの端子をフ

10

20

30

40

50

レキシブルフィルムケーブル F C の接続端子 F C_T と良好に電気接続することができる。

【 0 2 6 5 】

また、従来のように交差側端子部領域 A₁ , A₂ に形成された有機膜を後の工程で有機溶剤によって拭き取るという作業が不要となり、この拭取り工程が不要となる分、製造時間の短縮や製造コストの削減を図ることが出来る。

【 0 2 6 6 】

また、従来技術のように有機溶剤で蒸着膜の拭き取りを行った場合に、拭き取りが不十分で残渣が残りにやすいといった問題や、拭き取り時に異物が発生し、外部回路との接続などに不良を及ぼして有機 E L 表示装置の歩留まりを低下させるといった問題を回避することができる。さらに、封止基板 4 0 などに有機溶剤が損傷を与えて、有機 E L 表示装置 1

10

【 0 2 6 7 】

また、T F T 基板 1 0 上の配線の設計を変更するだけであるので、工程や装置の追加が不要である。

【 0 2 6 8 】

[第 2 の実施形態]

次に、本発明に係る被成膜基板の第 2 の実施形態について説明する。なお、本実施の形態では、主に、前記第 1 の実施形態との相違点について説明するものとし、前記第 1 の実施形態で用いた構成要素と同一の機能を有する構成要素には同一の番号を付し、その説明を省略する。図 1 8 は、第 2 の実施形態に係る T F T 基板（被成膜基板）の概略構成を示す図である。

20

【 0 2 6 9 】

本実施形態に係る T F T 基板は、第 2 電極接続部 P_{T 3} , P_{T 4} の位置が第 1 の実施形態と異なる。

【 0 2 7 0 】

すなわち、前記第 1 の実施形態では、第 2 電極接続部 P_{T 3} , P_{T 4} が、T F T 基板 1 0 とシャドウマスク 8 1 との相対移動の移動方向と平行な辺と、前記平行側端子部領域 P_{T 1} , P_{T 2} との間の領域に設けられている。これに対し、本実施形態においては、図 1 8 に示すように、第 2 電極接続部 P_{T 3} ' , P_{T 4} ' が前記移動方向と交差する辺の外側で隣接する領域に配置されている。

30

【 0 2 7 1 】

この場合、第 2 電極接続部 P_{T 3} ' , P_{T 4} ' は、有機膜に覆われることになる。しながら、有機膜は、ストライプ状のパターン膜であり、パターン間には有機膜がない。そのため、第 2 電極 2 6 と接続する配線 1 4 の端子を前記パターン間の領域で露出させれば、配線 1 4 と第 2 電極 2 6 とを直接接続することができる。

【 0 2 7 2 】

ここで、第 2 電極接続部 P_{T 3} ' , P_{T 4} ' は、平行側端子部領域 P_{T 1} , P_{T 2} と異なり、各配線との接続位置の精度が要求されるわけではない。しかも、第 2 電極接続部 P_{T 3} ' , P_{T 4} ' は、配線 1 4 との接続領域 2 0 2 を拡大することで接触面積を広げることができるなど、端子部領域 P_{T 1} , P_{T 2} に比べて設計自由度が高い。したがって、第 2 電極接続部 P_{T 3} ' , P_{T 4} ' は、ストライプ状の有機膜間において電氣的な接続を行っても導通不良になりにくい。

40

【 0 2 7 3 】

また、仮に前記有機膜が導電性の膜であったとしても、第 2 電極接続部 P_{T 3} ' , P_{T 4} ' は、単一（単体）の端子であるから、端子部領域 P_{T 1} , P_{T 2} に集約された端子のように配線ごとの個々の端子が有機膜に接触した場合のような電氣的リークは発生しない。

【 0 2 7 4 】

このように、本実施形態においても、前記第 1 の実施形態と同様の効果が得られることに加え、T F T 基板 1 0 とシャドウマスク 8 1 との相対移動方向と平行な辺には平行側端

50

子部領域 P_{T1} , P_{T2} だけが形成されることで、前記相対移動方向と交差する辺が延びる方向における有機 EL 表示装置 1 の長さを小さくすることができる。

【0275】

本発明は上述した各実施形態に限定されるものではなく、請求項に示した範囲で種々の変更が可能であり、異なる実施形態にそれぞれ開示された技術的手段を適宜組み合わせて得られる実施形態についても本発明の技術的範囲に含まれる。

【0276】

例えば、各色ごとに有機膜の総厚を変更したい等の理由により、発光層以外、例えば正孔輸送層においても、前記のように画素ごとに有機層を塗り分けるように前記シャドウマスクを用いて蒸着形成を行うことも可能である。この場合、正孔輸送層が形成される直前の TFT 基板 10 が、本発明に係る被成膜基板の一例となる。

10

【0277】

また、蒸着装置 50 は、基板移動機構 70 に代えて、被成膜基板 200 を固定する基板保持部材 71 (例えば静電チャック) を備えるとともに、マスクユニット 80 を、シャドウマスク 81 と蒸着源 85 との相対的な位置を保ったまま被成膜基板 200 に対して相対移動させるマスクユニット移動機構を備えていてもよい。或いは、基板移動機構 70 及びマスクユニット移動機構の両方を備えていてもよい。

【0278】

すなわち、被成膜基板 200 及びマスクユニット 80 は、その少なくとも一方が相対移動可能に設けられていればよく、何れを移動させる場合であっても、本発明の効果を得ることができる。

20

【0279】

但し、前記したようにマスクユニット 80 に対して被成膜基板 200 を相対移動させる場合には、シャドウマスク 81 と蒸着源 85 とは、相対的に位置が固定されていれば、必ずしも一体化されている必要はない。

【0280】

例えば、前記マスクユニット 80 は、蒸着源 85 が真空チャンバ 60 の内壁における例えば底壁に固定されるとともに、マスク保持部材 87 が、前記真空チャンバ 60 の内壁の何れかに固定されることで、前記シャドウマスク 81 と蒸着源 85 との相対的な位置が固定されていても構わない。

30

【0281】

また、前記シャドウマスク 81 の開口部 82 は、前記蒸着源 85 における射出口 86 の配置に合わせて、各射出口 86 が、平面視で何れかの開口部 82 内に位置するとともに、開口部 82 と射出口 86 とが 1 対 1 に対応して設けられている場合を例に挙げて説明した。しかしながら、本実施の形態は、これに限定されるものではない。開口部 82 と射出口 86 とは、必ずしも対向配置されている必要はなく、また、必ずしも 1 対 1 に対応していなくてもよい。

【0282】

また、本実施の形態では、シャドウマスク 81 の開口部 82 及び蒸着源 85 の射出口 86 が、一次元に配列されている場合を例に挙げて説明した。しかしながら、本実施の形態はこれに限定されるものではない。シャドウマスク 81 の開口部 82 と蒸着源 85 の射出口 86 とは、それぞれ、互いに対向して配置されていればよく、二次元に配列されていても構わない。

40

【0283】

また、本実施の形態では、シャドウマスク 81 の開口部 82 及び蒸着源 85 の射出口 86 が、それぞれ複数設けられている場合を例に挙げて説明した。しかしながら、本実施の形態はこれに限定されるものではない。前記シャドウマスク 81 は、開口部 82 を少なくとも 1 つ備えていればよく、蒸着源 85 は、射出口 86 を少なくとも 1 つ備えていればよい。

【0284】

50

つまり、シャドウマスク 8 1 並びに蒸着源 8 5 は、開口部 8 2 並びに射出口 8 6 が、それぞれ 1 つだけ設けられている構成を有していてもよい。この場合でも、マスクユニット 8 0 及び被成膜基板 2 0 0 のうち少なくとも一方を相対移動させて、蒸着粒子をシャドウマスク 8 1 の開口部 8 2 を介して被成膜基板 2 0 0 の蒸着領域 2 1 0 に順次蒸着させることで、被成膜基板 2 0 0 に所定のパターンの成膜を行うことができる。

【0285】

また、本実施の形態では、シャドウマスク 8 1 が、スリット状の開口部 8 2 を有している場合を例に挙げて説明した。しかしながら、前記開口部 8 2 の形状は、所望の蒸着パターンが得られるように適宜設定すればよく、特に限定されるものではない。

【0286】

また、本実施の形態では、前記したように、TFT 基板 1 0 側から光を取り出すボトムエミッション型の有機 EL 表示装置 1 の製造方法を例に挙げて説明した。しかしながら、本実施の形態はこれに限定されるものではない。本発明は、封止基板 4 0 側から光を取り出すトップエミッション型の有機 EL 表示装置 1 にも好適に適用することができる。

【0287】

また、本実施の形態では、TFT 基板 1 0 及び封止基板 4 0 の支持基板としてガラス基板を用いる場合を例に挙げて説明したが、本実施の形態はこれに限定されるものではない。

【0288】

これら TFT 基板 1 0 並びに封止基板 4 0 における各支持基板としては、有機 EL 表示装置 1 がボトムエミッション型の有機 EL 表示装置である場合、ガラス基板以外に、例えば、プラスチック基板等の透明基板を用いることもできる。一方、前記有機 EL 表示装置 1 がトップエミッション型の有機 EL 表示装置である場合には、前記支持基板としては、前記したような透明基板以外に、例えば、セラミックス基板等の不透明な基板を用いることもできる。

【0289】

また、本実施の形態では、陽極（本実施の形態では、第 1 電極 2 1）が、マトリクス状に形成されている場合を例に挙げて説明した。しかしながら、前記陽極としては、有機 EL 層に正孔を供給する電極としての機能を有していれば、その形状、材質、並びに大きさは、特に限定されるものではなく、例えばストライプ状に形成されていても構わない。但し、有機 EL 素子の性質上、陽極及び陰極のうち少なくとも一方は透明であることが好ましい。一般的には、透明な陽極が用いられる。

【0290】

また、本実施の形態では、各画素に TFT を有するアクティブマトリクス方式の有機 EL 表示装置の製造方法を例に挙げて説明した。しかしながら、これに限らず、各画素に TFT を有さないパッシブマトリクス方式の有機 EL 表示装置 1 に対しても、本発明は好適に適用することができる。

【0291】

また、本実施の形態において走査速度や蒸着速度等は適宜設定するとよい。

【0292】

また、被成膜基板 2 0 0 である TFT 基板 1 0 とシャドウマスク 8 1 との間の隙間 g 1 や、前記蒸着源 8 5 とシャドウマスク 8 1 との間の隙間 g 2 は適宜設定可能である。

【0293】

TFT 基板 1 0 とシャドウマスク 8 1 との間の隙間 g 1 は、隙間を一定に保持し、両者が接触しない範囲で適宜調整すればよい。また、前記隙間 g 2 は、蒸着粒子の空間的な広がりや蒸着源 8 5 から放射される熱の影響を鑑みて適宜調整すればよい。

【0294】

また、配線 1 4 の端子を集約する領域は、平行側端子部領域 P_{T1} 、 P_{T2} に限定されない。例えば、図 17 の領域 x に示すように、前記マトリクスが成す前記矩形の対角線上に、該矩形に隣接する態様で、前記配線 1 4 の端子を集約する領域を設けても良い。要は

10

20

30

40

50

、前記配線 1 4 の端子を集約する領域は、蒸着領域 2 1 0 の外部であればどこでもよい。

【 0 2 9 5 】

また、前記各実施形態では、2つの平行側端子部領域 P_{T1} 、 P_{T2} を設けたが、いずれか一方に各配線 1 4 の端子を集約するようにしてもよい。また、前記第 1 の実施形態では、2つの第 2 電極接続部 P_{T3} 、 P_{T4} を設け、前記第 2 の実施形態では、2つの第 2 電極接続部 P_{T3}' 、 P_{T4}' を設けたが、いずれか一方に各配線 1 4 の端子を集約するようにしてもよい。

【 0 2 9 6 】

また、本発明は、有機 EL 表示装置 1 の製造だけでなく、基板とシャドウマスクとの相対移動によって蒸着を行った場合に、端子部領域への蒸着膜の形成が問題となる他の装置の製造に適用可能である。

10

【 0 2 9 7 】

〔 要点概要 〕

以上のように、本発明の実施の形態に係る被成膜基板は、前記画素領域は、前記複数の画素がマトリクス状に配列された矩形状の領域であり、前記画素領域が成す矩形の 4 辺のうち少なくとも 1 辺は、当該被成膜基板と前記蒸着マスクとの相対移動の移動方向と平行な辺であり、前記複数の配線の各端子は、前記蒸着層の形成領域外の領域であって前記平行な辺の外側で該辺に沿うように集約されている。

【 0 2 9 8 】

この形態によれば、前記複数の配線の各端子を、前記蒸着層の形成領域外の領域であって前記平行な辺の外側で該辺に沿うように集約したので、前記集約位置を他の位置に設定する場合に比して前記複数の配線の長さを可及的に短くすることができる。

20

【 0 2 9 9 】

本発明の実施の形態に係る被成膜基板は、さらに、当該被成膜基板に形成される発光層に電子を注入するための第 2 電極の接続部を、前記蒸着層の形成領域外の領域であって前記平行な辺の外側で該辺に沿うように設けることが可能である。

【 0 3 0 0 】

本発明の実施の形態に係る被成膜基板は、さらに、当該被成膜基板に形成される発光層に電子を注入するための第 2 電極の接続部が、前記蒸着層の形成領域内に配設されている。

30

【 0 3 0 1 】

この形態によれば、前記第 2 電極の接続部を前記蒸着層の形成領域内に集約したので、従来の被成膜基板において前記第 2 電極と接続される配線の接続部が設けられていたスペースに、前記第 2 電極と接続される配線以外の端子を集約することが可能となる。

【 0 3 0 2 】

なお、この場合、前記第 2 電極の接続部は外部回路と直接接続されることはなく、別途、前記蒸着層の形成領域外に形成された端子で外部回路と接続される。

【 0 3 0 3 】

本発明の実施の形態に係る被成膜基板は、前記画素領域は、前記複数の画素がマトリクス状に配列された矩形状の領域であり、前記画素領域が成す矩形の 4 辺のうち少なくとも 1 辺は、当該被成膜基板と前記蒸着マスクとの相対移動の移動方向と平行な辺であり、前記第 2 電極の接続部は、前記画素領域が成す矩形の 4 辺のうち前記移動方向と平行な辺と交差する辺の外側で該辺に沿うように設けられている。

40

【 0 3 0 4 】

本発明の実施の形態によれば、前記第 2 電極の接続部を、前記画素領域が成す矩形の 4 辺のうち前記移動方向と平行な辺と交差する辺の外側で該辺に沿うように設けたので、第 2 電極の接続部と接続される配線の長さを可及的に短くすることができる。

【 0 3 0 5 】

本発明の実施の形態に係る有機 EL 表示装置は、蒸着層が蒸着された前記いずれかの形態に係る被成膜基板を備え、前記蒸着層は、電流が供給されることにより発光する有機 E

50

L素子からなる有機EL層を含む有機EL表示装置である。

【0306】

この形態によれば、前記いずれかの発明による効果が得られる有機EL表示装置を実現することができる。

【産業上の利用可能性】

【0307】

本発明に係る被成膜基板は、例えば、有機EL表示装置における有機層の塗り分け形成等の成膜プロセスに用いられる、有機EL表示装置の製造装置及び製造方法等に好適に用いることができる。

【符号の説明】

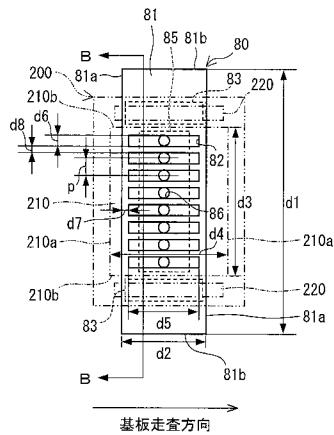
【0308】

- 1 有機EL表示装置
- 2 画素
- 10 TFT基板（被成膜基板）
- 26 第2電極
- 50 蒸着装置 81 シャドウマスク（蒸着マスク）
- 82 開口部
- 85 蒸着源
- 86 射出口
- 200 被成膜基板
- 210 蒸着領域
- 211 蒸着膜（蒸着層）
- 14 配線
- A_G 画素領域

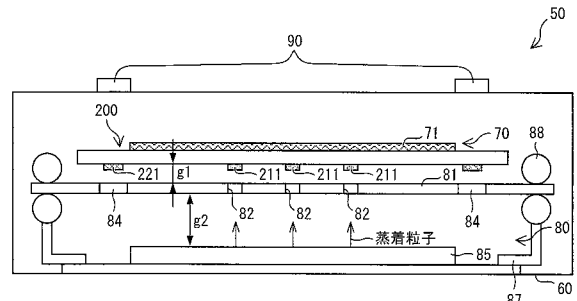
10

20

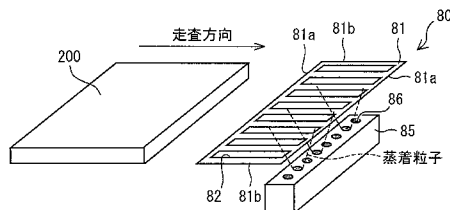
【図1】



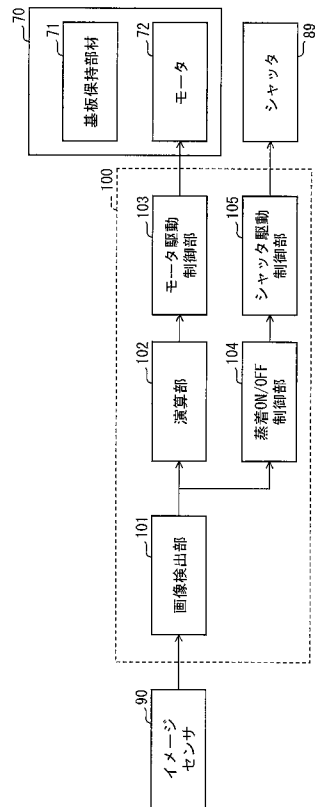
【図3】



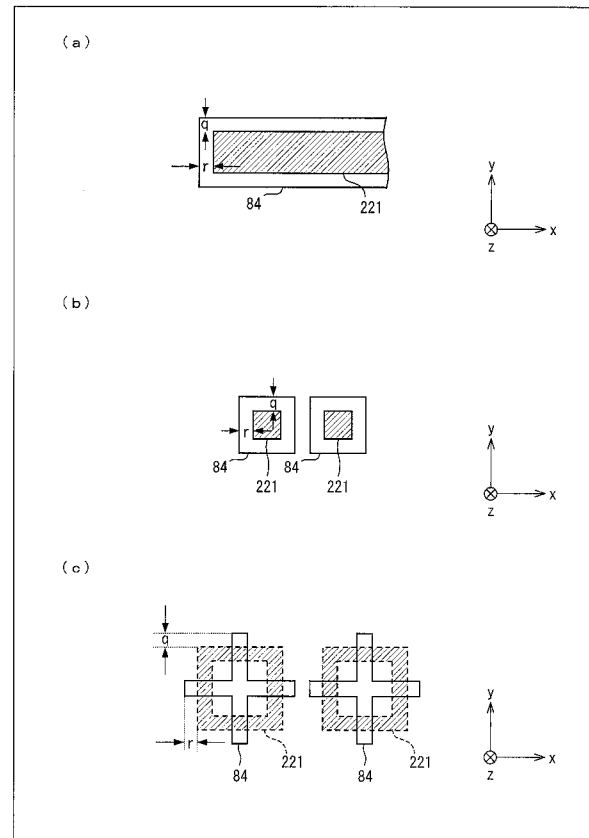
【図2】



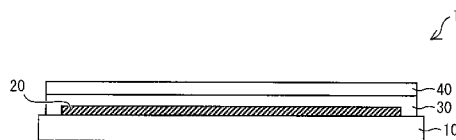
【 図 4 】



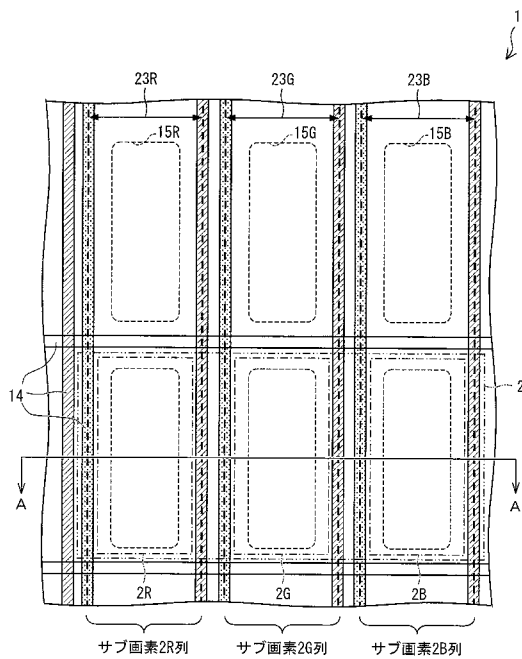
【 図 5 】



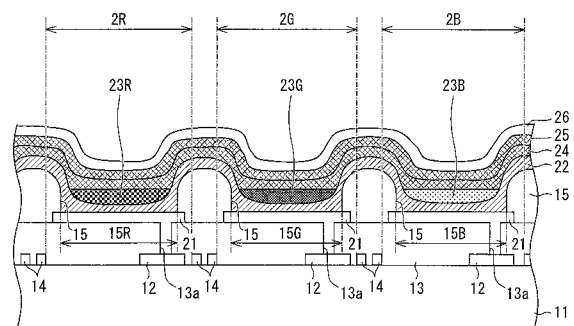
【 図 6 】



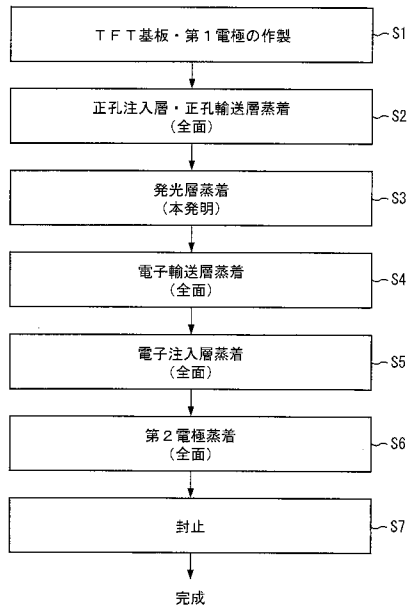
【圖 7】



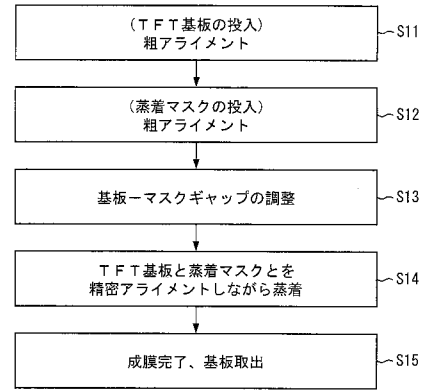
【圖 8】



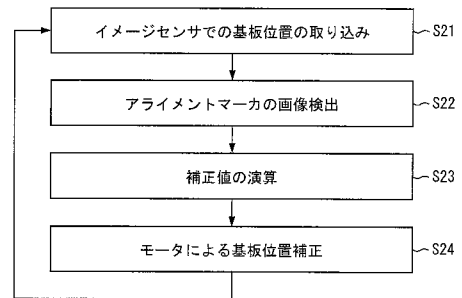
【図 9】



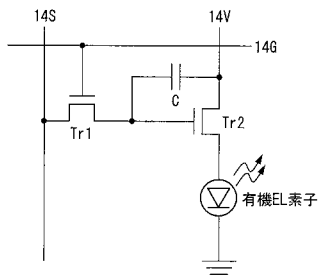
【図 10】



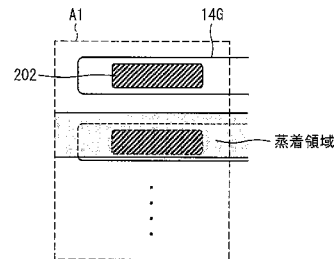
【図 11】



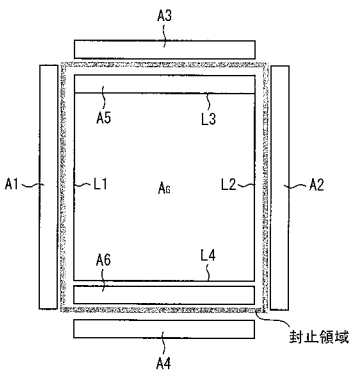
【図 12】



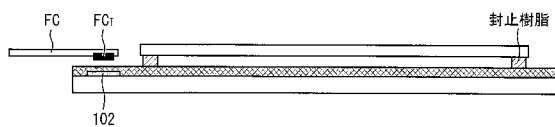
【図 15】



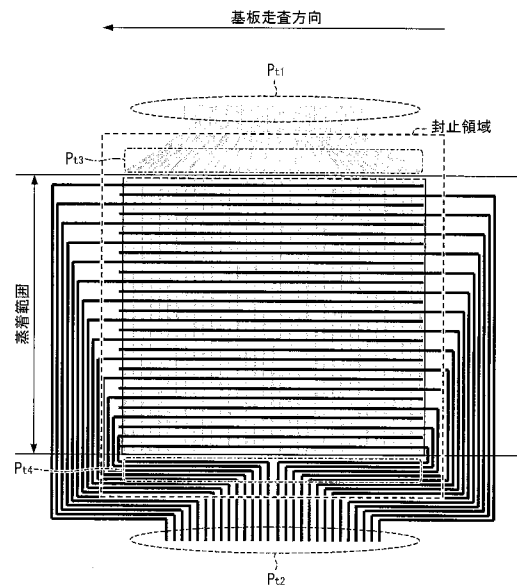
【図 13】



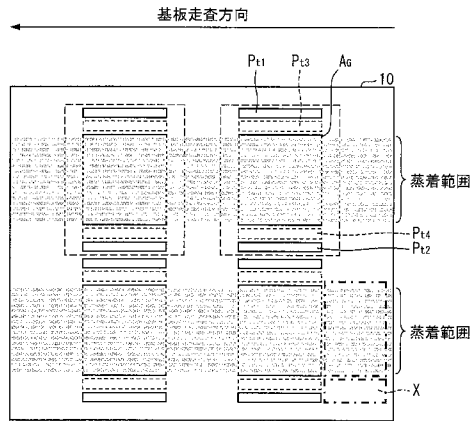
【図 14】



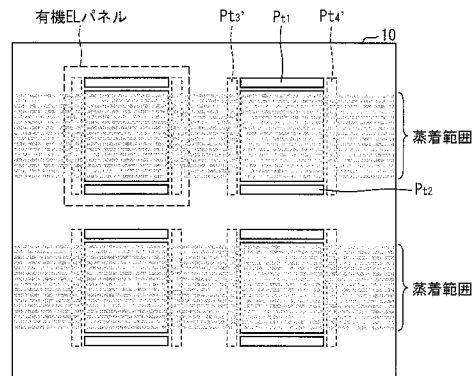
【図 16】



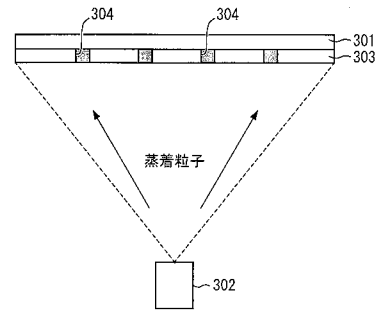
【図17】



【図18】



【図19】



フロントページの続き

(51) Int.Cl. F I
G 0 9 F 9/30 (2006.01) G 0 9 F 9/30 3 6 5 Z
H 0 1 L 27/32 (2006.01)

(72) 発明者 橋本 智志
日本国大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

審査官 横川 美穂

(56) 参考文献 特開 2 0 0 6 - 0 2 8 5 8 3 (J P , A)
特開 2 0 0 4 - 3 4 9 1 0 1 (J P , A)
特開 2 0 0 5 - 3 3 8 6 5 8 (J P , A)
特開 2 0 0 3 - 2 2 3 9 8 8 (J P , A)
特開 2 0 0 6 - 0 2 4 5 3 0 (J P , A)
特開 2 0 0 4 - 3 3 5 3 8 9 (J P , A)

(58) 調査した分野 (Int.Cl. , D B 名)
H 0 5 B 3 3 / 0 2
H 0 1 L 5 1 / 5 0
H 0 5 B 3 3 / 0 6
H 0 5 B 3 3 / 1 0
H 0 5 B 3 3 / 2 6
G 0 9 F 9 / 3 0
H 0 1 L 2 7 / 3 2

专利名称(译)	被成膜基板、有机EL表示装置		
公开(公告)号	JP5384755B2	公开(公告)日	2014-01-08
申请号	JP2012553673	申请日	2012-01-12
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
当前申请(专利权)人(译)	夏普公司		
[标]发明人	園田通 川戸伸一 井上智 橋本智志		
发明人	園田 通 川戸 伸一 井上 智 橋本 智志		
IPC分类号	H05B33/02 H05B33/06 H05B33/10 H05B33/26 H01L51/50 G09F9/30 H01L27/32		
CPC分类号	H01L51/5036 C23C14/042 C23C14/24 H01L27/3276 H01L51/001 H01L51/0011 H01L2227/323		
FI分类号	H05B33/02 H05B33/06 H05B33/10 H05B33/26.Z H05B33/14.A G09F9/30.365.Z		
优先权	2011008106 2011-01-18 JP		
其他公开文献	JPWO2012098994A1		
外部链接	Espacenet		

摘要(译)

一种气相沉积设备 (50) , 包括 : 具有注入口 (86) 的气相沉积源 (85) ; 以及具有开口 (82) 的气相沉积掩模 (81) , 从所述喷射口 (86) 喷射的气相沉积颗粒通过所述开口。 TFT 基板 (10) 上形成有通过开口 (82) 沉积的沉积颗粒形成的沉积层 , 并且具有其中二维地布置多个像素的像素区域 (AG) 。电连接到各个像素的多个布线 (14) 的端子集中在沉积区域外部。

【图 3】

