

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-14360

(P2011-14360A)

(43) 公開日 平成23年1月20日(2011.1.20)

(51) Int.Cl.	F I	テーマコード(参考)
<b>H05B 33/10 (2006.01)</b>	H05B 33/10	3K107
<b>H01L 51/50 (2006.01)</b>	H05B 33/14 A	
	H05B 33/22 A	
	H05B 33/22 C	

審査請求 未請求 請求項の数 6 O L (全 16 頁)

(21) 出願番号 特願2009-156933 (P2009-156933)  
 (22) 出願日 平成21年7月1日(2009.7.1)

(71) 出願人 000001443  
 カシオ計算機株式会社  
 東京都渋谷区本町1丁目6番2号  
 (74) 代理人 100090033  
 弁理士 荒船 博司  
 (74) 代理人 100093045  
 弁理士 荒船 良男  
 (72) 発明者 木津 貴志  
 東京都八王子市石川町2951番地5 カシオ計算機株式会社八王子技術センター内  
 (72) 発明者 熊谷 稔  
 東京都八王子市石川町2951番地5 カシオ計算機株式会社八王子技術センター内  
 Fターム(参考) 3K107 AA01 BB01 CC33 CC45 DD87 DD89 GG06 GG28 GG33 GG36

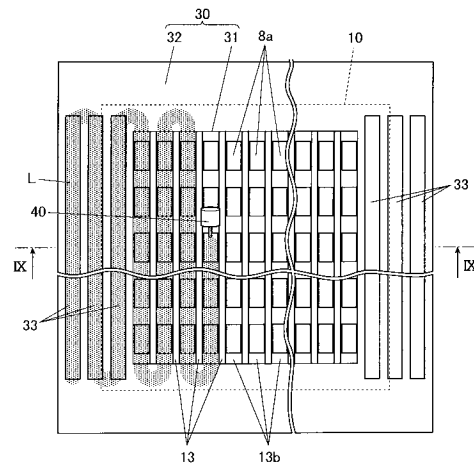
(54) 【発明の名称】 発光パネルの製造方法及び発光パネルの製造装置

(57) 【要約】

【課題】 発光パネルを設計変更することなく、キャリア輸送層の成膜不良を低減する。

【解決手段】 ELパネル1の基板10における塗布領域R1に液状体Lを塗布する際に使用するマスク30の枠部32は、基板10の非塗布領域R2よりも広い範囲を有しており、塗布領域R1における凹部13bにキャリア輸送層となる液状体Lを塗布する前後に、その広い枠部32にELパネル1の発光に寄与しない液状体Lをより多く塗布することで、その液状体Lが乾燥する際に蒸発する溶媒の量を増加させて、基板10の周囲の溶媒分子分圧を高めることができ、塗布領域R1に塗布した液状体Lの乾燥を安定させて、その液状体Lの乾燥時間をほぼ一定にすることができるので、液状体Lの乾燥ムラを抑えて、キャリア輸送層(正孔注入層8b、発光層8c)の膜厚ムラを低減し、そのキャリア輸送層の成膜不良を低減することを可能にした。

【選択図】 図8



**【特許請求の範囲】****【請求項 1】**

基板の一方の面の中央側となる第一領域と、前記第一領域の周囲となる第二領域と、を有し、前記第一領域に、一方向に延在する複数の隔壁間で一方向に延在する凹部にキャリア輸送層が形成される発光パネルの製造方法において、

前記第一領域が露出する開口部と、前記第二領域を覆う枠部とを備えるマスクの前記枠部を前記第二領域に重ねて配し、

前記マスクが配された前記基板に対してノズルを相対的に移動させながら、前記ノズルから前記キャリア輸送層となる材料が溶媒に溶解または分散された液状体を流し出し、前記液状体を前記開口部内の前記第一領域における前記隔壁間の凹部に塗布する前と塗布した後の少なくとも一方で、前記枠部の上面における前記開口部の縁に沿う範囲に前記液状体を塗布する塗布工程を備えることを特徴とする発光パネルの製造方法。

10

**【請求項 2】**

前記塗布工程の後に、前記マスクを前記基板に配したまま、前記液状体を乾燥させる乾燥工程を備えることを特徴とする請求項 1 に記載の発光パネルの製造方法。

**【請求項 3】**

前記塗布工程において、

前記ノズルを一方向の正方向に相対移動させつつ、前記基板の前記第一領域から前記マスクの前記枠部の上面に前記液状体を塗布した後、前記ノズルが前記枠部に対応する位置で、前記ノズルを前記一方向と交差する方向に相対移動させる際に、前記枠部の上面に前記液状体を塗布し、更に、前記ノズルを前記一方向の逆方向に相対移動させつつ、前記マスクの前記枠部の上面から前記基板の前記第一領域に前記液状体を塗布することを特徴とする請求項 1 又は 2 に記載の発光パネルの製造方法。

20

**【請求項 4】**

基板の一方の面の中央側となる第一領域と、前記第一領域の周囲となる第二領域と、を有し、前記第一領域に、一方向に延在する複数の隔壁と、その隔壁間で一方向に延在する凹部に形成されるキャリア輸送層とを備える発光パネルの製造装置であって、

前記第一領域が露出する開口部と、前記第二領域よりも広い範囲を有しその第二領域を覆う枠部とを備えるマスクと、

前記開口部から前記第一領域が露出するように前記マスクが配された前記基板に対して相対的に移動しながら、前記キャリア輸送層となる材料が溶媒に溶解または分散された液状体を流し出し、前記液状体を前記開口部内の前記第一領域における前記隔壁間の凹部に塗布する前と塗布した後の少なくとも一方で、前記枠部の上面における前記開口部の縁に沿う範囲に前記液状体を塗布するノズルと、

30

を備えることを特徴とする発光パネルの製造装置。

**【請求項 5】**

前記枠部には、前記マスクが前記基板に配される向きに対応して、前記開口部内の前記第一領域に設けられた前記隔壁間の凹部の幅に相当する幅を有し、前記一方向に延在する溝部が形成されていることを特徴とする請求項 4 に記載の発光パネルの製造装置。

**【請求項 6】**

前記溝部は、前記凹部のピッチ間隔に対応して、複数並列されて設けられていることを特徴とする請求項 5 に記載の発光パネルの製造装置。

40

**【発明の詳細な説明】****【技術分野】****【0001】**

本発明は、発光パネルの製造方法及び発光パネルの製造装置に関する。

**【背景技術】****【0002】**

従来、発光パネルとしての E L (Electro Luminescence) パネルに用いられる E L 素子の製造プロセスにおいて、キャリア輸送層を成膜する工程として、ガラス基板上に設けら

50

れた透明電極（陽極）を囲むように形成された隔壁間の溝に、ノズルを通じて液体状のEL材料液を流し込んで塗布するノズルプリント方式の技術が知られている。塗布されたEL材料液の溶媒を蒸発させ、乾燥して成膜したキャリア輸送層上に対向電極（陰極）を設けることで画素となるEL素子が製造され、そのEL材料が塗布された塗布領域がELパネルの発光領域となる。

#### 【0003】

このEL材料液を基板上の塗布領域に塗布した場合に、塗布領域の端側では、蒸発した溶媒分子分圧が低いため一般的に速く乾き始めるので、その塗布領域の端側と中心側との乾燥時間が異なることになる。その乾燥時間差に起因し、成膜されたキャリア輸送層に膜厚ムラが生じて成膜不良となることがある。

10

キャリア輸送層の膜厚ムラはELパネルの発光ムラとなってしまうので、基板における発光領域の外側に発光に関係しないダミー画素を設けて、そのダミー画素に対してもEL材料液を塗布し、ダミー画素から溶媒を蒸発させることで溶媒分子分圧を高めて、発光領域におけるキャリア輸送層の乾燥を均一にする技術が知られている（例えば、特許文献1参照。）。

#### 【先行技術文献】

#### 【特許文献】

#### 【0004】

【特許文献1】特許第3628997号公報

#### 【発明の概要】

20

#### 【発明が解決しようとする課題】

#### 【0005】

しかしながら、上記特許文献1の場合、キャリア輸送層の乾燥時間を安定させることはできるものの、発光領域外にダミー画素を設けるために、発光領域の周囲に発光に寄与しない領域を確保しなければならず、ELパネルの設計に制限を与えてしまうという問題があった。

#### 【0006】

そこで、本発明の課題は、発光パネルを設計変更することなく、キャリア輸送層の成膜不良を低減することである。

#### 【課題を解決するための手段】

30

#### 【0007】

以上の課題を解決するため、本発明の一の態様は、

基板の一方の面の中央側となる第一領域と、前記第一領域の周囲となる第二領域と、を有し、前記第一領域に、一方向に延在する複数の隔壁間で一方向に延在する凹部にキャリア輸送層が形成される発光パネルの製造方法において、

前記第一領域が露出する開口部と、前記第二領域を覆う枠部とを備えるマスクの前記枠部を前記第二領域に重ねて配し、

前記マスクが配された前記基板に対してノズルを相対的に移動させながら、前記ノズルから前記キャリア輸送層となる材料が溶媒に溶解または分散された液状体を流し出し、前記液状体を前記開口部内の前記第一領域における前記隔壁間の凹部に塗布する前と塗布した後の少なくとも一方で、前記枠部の上面における前記開口部の縁に沿う範囲に前記液状体を塗布する塗布工程を備えることを特徴としている。

40

好ましくは、前記塗布工程の後に、前記マスクを前記基板に配したまま、前記液状体を乾燥させる乾燥工程を備える。

また、好ましくは、前記塗布工程において、

前記ノズルを一方向の正方向に相対移動させつつ、前記基板の前記第一領域から前記マスクの前記枠部の上面に前記液状体を塗布した後、前記ノズルが前記枠部に対応する位置で、前記ノズルを前記一方向と交差する方向に相対移動させる際に、前記枠部の上面に前記液状体を塗布し、更に、前記ノズルを前記一方向の逆方向に相対移動させつつ、前記マスクの前記枠部の上面から前記基板の前記第一領域に前記液状体を塗布する。

50

## 【0008】

また、本発明の他の態様は、

基板の一方の面の中央側となる第一領域と、前記第一領域の周囲となる第二領域と、を有し、前記第一領域に、一方向に延在する複数の隔壁と、その隔壁間で一方向に延在する凹部に形成されるキャリア輸送層とを備える発光パネルの製造装置であって、

前記第一領域が露出する開口部と、前記第二領域よりも広い範囲を有しその第二領域を覆う枠部とを備えるマスクと、

前記開口部から前記第一領域が露出するように前記マスクが配された前記基板に対して相対的に移動しながら、前記キャリア輸送層となる材料が溶媒に溶解または分散された液状体を流し出し、前記液状体を前記開口部内の前記第一領域における前記隔壁間の凹部に塗布する前と塗布した後の少なくとも一方で、前記枠部の上面における前記開口部の縁に沿う範囲に前記液状体を塗布するノズルと、

を備えることを特徴としている。

好ましくは、前記枠部には、前記マスクが前記基板に配される向きに対応して、前記開口部内の前記第一領域に設けられた前記隔壁間の凹部の幅に相当する幅を有し、前記一方向に延在する溝部が形成されている。

また、好ましくは、前記溝部は、前記凹部のピッチ間隔に対応して、複数並列されて設けられている。

## 【発明の効果】

## 【0009】

本発明によれば、キャリア輸送層の成膜不良を低減することができる。

## 【図面の簡単な説明】

## 【0010】

【図1】ELパネルの画素の配置構成を示す平面図である。

【図2】ELパネルの概略構成を示す平面図である。

【図3】ELパネルの1画素に相当する回路を示した回路図である。

【図4】ELパネルの1画素を示した平面図である。

【図5】図4のV-V線に沿った面の矢視断面図である。

【図6】ELパネルのバンク間に露出する画素電極を示す断面図である。

【図7】マスクを示す平面図(a)と、図7(a)のVII-VIIに沿った枠部の断面図(b)と、図7(a)のVII-VIIに沿った枠部の断面図(c)である。

【図8】基板上にマスクを配し、ノズルを通じて液状体を塗布する塗布工程を示す平面図である。

【図9】図8のIX-IX線に沿った断面図で塗布工程を示す説明図である。

【図10】ELパネルのバンク間の画素電極上に形成されたキャリア輸送層を示す断面図である。

## 【発明を実施するための形態】

## 【0011】

以下に、本発明を実施するための好ましい形態について図面を用いて説明する。但し、以下に述べる実施形態には、本発明を実施するために技術的に好ましい種々の限定が付されているが、発明の範囲を以下の実施形態及び図示例に限定するものではない。

## 【0012】

図1は、発光パネルであるELパネル1における複数の画素Pの配置構成を示す平面図であり、図2は、ELパネル1の概略構成を示す平面図である。

## 【0013】

図1、図2に示すように、ELパネル1には、R(赤)、G(緑)、B(青)をそれぞれ発光する複数の画素Pが所定のパターンでマトリクス状に配置されている。

このELパネル1には、複数の走査線2が行方向に沿って互いに略平行となるよう配列され、複数の信号線3が平面視して走査線2と略直交するよう列方向に沿って互いに略平行となるよう配列されている。また、隣り合う走査線2の間において電圧供給線4が走査

10

20

30

40

50

線 2 に沿って設けられている。そして、これら各走査線 2 と隣接する二本の信号線 3 と各電圧供給線 4 とによって囲われる範囲が、画素 P に相当する。ここでは、R (赤) を発光する複数の画素 P、G (緑) を発光する複数の画素 P、B (青) を発光する複数の画素 P が、それぞれ信号線 3 の配列方向に沿って並んで配列され、且つ走査線 2 の配列方向に沿って R (赤) を発光する画素 P、G (緑) を発光する画素 P、B (青) を発光する画素 P の順に配列されている。

また、EL パネル 1 には、信号線 3 に沿う方向に延在する隔壁である複数のバンク 13 が並列されて設けられている。このバンク 13 によって挟まれた範囲に所定のキャリア輸送層 (後述する正孔注入層 8 b、発光層 8 c) が設けられて、画素 P の発光領域となる。つまり、このバンク 13 が、R (赤)、G (緑)、B (青) の各色毎に画素 P を仕切っている。なお、キャリア輸送層とは、電圧が印加されることによって正孔又は電子を輸送する層である。

#### 【0014】

図 3 は、アクティブマトリクス駆動方式で動作する EL パネル 1 の 1 画素に相当する回路を示した回路図である。

#### 【0015】

図 3 に示すように、EL パネル 1 には、走査線 2 と、走査線 2 と交差する信号線 3 と、走査線 2 に沿う電圧供給線 4 とが設けられており、この EL パネル 1 の 1 画素 P につき、薄膜トランジスタであるスイッチトランジスタ 5 と、薄膜トランジスタである駆動トランジスタ 6 と、キャパシタ 7 と、EL 素子 8 とが設けられている。

#### 【0016】

各画素 P においては、スイッチトランジスタ 5 のゲートが走査線 2 に接続され、スイッチトランジスタ 5 のドレインとソースのうちの一方が信号線 3 に接続され、スイッチトランジスタ 5 のドレインとソースのうちの他方がキャパシタ 7 の一方の電極及び駆動トランジスタ 6 のゲートに接続されている。駆動トランジスタ 6 のソースとドレインのうちの一方が電圧供給線 4 に接続され、駆動トランジスタ 6 のソースとドレインのうちの他方がキャパシタ 7 の他方の電極及び EL 素子 8 のアノードに接続されている。なお、全ての画素 P の EL 素子 8 のカソードは、一定電圧  $V_{com}$  に保たれている (例えば、接地されている)。

#### 【0017】

また、この EL パネル 1 の周囲において各走査線 2 が走査ドライバに接続され、各電圧供給線 4 が一定電圧源又は適宜電圧信号を出力するドライバに接続され、各信号線 3 がデータドライバに接続され、これらドライバによって EL パネル 1 がアクティブマトリクス駆動方式で駆動される。電圧供給線 4 には、一定電圧源又はドライバによって所定の電力が供給される。

#### 【0018】

次に、EL パネル 1 と、その画素 P の回路構造について、図 4、図 5 を用いて説明する。ここで、図 4 は、EL パネル 1 の 1 画素 P に相当する平面図であり、図 5 は、図 4 の V-V 線に沿った面の矢視断面図である。なお、図 4 においては、電極及び配線を主に示す。

#### 【0019】

図 4 に示すように、スイッチトランジスタ 5 及び駆動トランジスタ 6 は、信号線 3 に沿うように配列され、スイッチトランジスタ 5 の近傍にキャパシタ 7 が配置され、駆動トランジスタ 6 の近傍に EL 素子 8 が配置されている。また、走査線 2 と電圧供給線 4 の間に、スイッチトランジスタ 5、駆動トランジスタ 6、キャパシタ 7 及び EL 素子 8 が配置されている。

#### 【0020】

駆動トランジスタ 6 は、図 5 に示すように、ゲート電極 6 a、半導体膜 6 b、チャネル保護膜 6 d、不純物半導体膜 6 f、6 g、ドレイン電極 6 h、ソース電極 6 i 等を有するものである。

10

20

30

40

50

また、スイッチトランジスタ 5 は、以下に詳述する駆動トランジスタ 6 と同様の薄膜トランジスタであって、ゲート電極 5 a、半導体膜、チャネル保護膜、不純物半導体膜、ドレイン電極 5 h、ソース電極 5 i 等を有するものであるため、その詳細については省略する。

なお、図 4、図 5 に示すように、基板 10 上の一面にゲート絶縁膜となる層間絶縁膜 11 が成膜されており、その層間絶縁膜 11 の上に層間絶縁膜 12 が成膜されている。信号線 3 は層間絶縁膜 11 と基板 10 との間に形成され、走査線 2 及び電圧供給線 4 は層間絶縁膜 11 と層間絶縁膜 12 との間に形成されている。

#### 【0021】

ゲート電極 6 a は、基板 10 と層間絶縁膜 11 の間に形成されている。このゲート電極 6 a は、例えば、Cr 膜、Al 膜、Cr/Al 積層膜、AlTi 合金膜又は AlTiNd 合金膜からなる。また、ゲート電極 6 a の上に絶縁性の層間絶縁膜 11 が成膜されており、その層間絶縁膜 11 によってゲート電極 6 a が被覆されている。

層間絶縁膜 11 は、例えば、シリコン窒化物又はシリコン酸化物からなる。この層間絶縁膜 11 上であってゲート電極 6 a に対応する位置に真性半導体膜 6 b が形成されており、半導体膜 6 b が層間絶縁膜 11 を挟んでゲート電極 6 a と相対している。

半導体膜 6 b は、例えば、アモルファスシリコン又は多結晶シリコンからなり、この半導体膜 6 b にチャネルが形成される。また、半導体膜 6 b の中央部上には、絶縁性のチャネル保護膜 6 d が形成されている。このチャネル保護膜 6 d は、例えば、シリコン窒化物又はシリコン酸化物からなる。

また、半導体膜 6 b の一端部の上には、不純物半導体膜 6 f が一部チャネル保護膜 6 d に重なるようにして形成されており、半導体膜 6 b の他端部の上には、不純物半導体膜 6 g が一部チャネル保護膜 6 d に重なるようにして形成されている。そして、不純物半導体膜 6 f、6 g はそれぞれ半導体膜 6 b の両端側に互いに離間して形成されている。なお、不純物半導体膜 6 f、6 g は n 型半導体であるが、これに限らず、p 型半導体であってもよい。

不純物半導体膜 6 f の上には、ドレイン電極 6 h が形成されている。不純物半導体膜 6 g の上には、ソース電極 6 i が形成されている。ドレイン電極 6 h、ソース電極 6 i は、例えば、Cr 膜、Al 膜、Cr/Al 積層膜、AlTi 合金膜又は AlTiNd 合金膜からなる。

チャネル保護膜 6 d、ドレイン電極 6 h 及びソース電極 6 i の上には、保護膜となる絶縁性の層間絶縁膜 12 が成膜され、チャネル保護膜 6 d、ドレイン電極 6 h 及びソース電極 6 i が層間絶縁膜 12 によって被覆されている。そして、駆動トランジスタ 6 は、層間絶縁膜 12 によって覆われるようになっている。層間絶縁膜 12 は、例えば、厚さが 100 nm ~ 200 nm 窒化シリコン又は酸化シリコンからなる。

#### 【0022】

キャパシタ 7 は、駆動トランジスタ 6 のゲート電極 6 a とソース電極 6 i との間に接続されており、図 4 に示すように、基板 10 と層間絶縁膜 11 との間に一方の電極 7 a が形成され、層間絶縁膜 11 と層間絶縁膜 12 との間に他方の電極 7 b が形成され、電極 7 a と電極 7 b が誘電体である層間絶縁膜 11 を挟んで相対している。

#### 【0023】

なお、信号線 3、キャパシタ 7 の電極 7 a、スイッチトランジスタ 5 のゲート電極 5 a 及び駆動トランジスタ 6 のゲート電極 6 a は、基板 10 に一面に成膜された導電膜をフォトリソグラフィ法及びエッチング法等によって形状加工することによって一括して形成されたものである。

また、走査線 2、電圧供給線 4、キャパシタ 7 の電極 7 b、スイッチトランジスタ 5 のドレイン電極 5 h、ソース電極 5 i 及び駆動トランジスタ 6 のドレイン電極 6 h、ソース電極 6 i は、層間絶縁膜 11 に一面に成膜された導電膜をフォトリソグラフィ法及びエッチング法等によって形状加工することによって形成されたものである。

#### 【0024】

10

20

30

40

50

また、層間絶縁膜 11 には、ゲート電極 5 a と走査線 2 とが重なる領域にコンタクトホール 11 a が形成され、ドレイン電極 5 h と信号線 3 とが重なる領域にコンタクトホール 11 b が形成され、ゲート電極 6 a とソース電極 5 i とが重なる領域にコンタクトホール 11 c が形成されており、コンタクトホール 11 a ~ 11 c 内にコンタクトプラグ 20 a ~ 20 c がそれぞれ埋め込まれている。コンタクトプラグ 20 a によってスイッチトランジスタ 5 のゲート電極 5 a と走査線 2 が電氣的に導通し、コンタクトプラグ 20 b によってスイッチトランジスタ 5 のドレイン電極 5 h と信号線 3 が電氣的に導通し、コンタクトプラグ 20 c によってスイッチトランジスタ 5 のソース電極 5 i とキャパシタ 7 の電極 7 a が電氣的に導通するとともにスイッチトランジスタ 5 のソース電極 5 i と駆動トランジスタ 6 のゲート電極 6 a が電氣的に導通する。コンタクトプラグ 20 a ~ 20 c を介することなく、走査線 2 が直接ゲート電極 5 a と接触し、ドレイン電極 5 h が信号線 3 と接触し、ソース電極 5 i がゲート電極 6 a と接触してもよい。

なお、駆動トランジスタ 6 のゲート電極 6 a がキャパシタ 7 の電極 7 a に一体に連なっており、駆動トランジスタ 6 のドレイン電極 6 h が電圧供給線 4 に一体に連なっており、駆動トランジスタ 6 のソース電極 6 i がキャパシタ 7 の電極 7 b に一体に連なっている。

#### 【0025】

画素電極 8 a は、層間絶縁膜 11 を介して基板 10 上に設けられており、画素 P ごとに独立して形成されている。この画素電極 8 a は透明電極であって、例えば、錫ドープ酸化インジウム (ITO)、亜鉛ドープ酸化インジウム、酸化インジウム ( $In_2O_3$ )、酸化スズ ( $SnO_2$ )、酸化亜鉛 (ZnO) 又はカドミウム - 錫酸化物 (CTO) からなる。

なお、画素電極 8 a は一部、駆動トランジスタ 6 のソース電極 6 i に重なり、画素電極 8 a とソース電極 6 i が接続している。

そして、図 4、図 5 に示すように、層間絶縁膜 12 が、走査線 2、信号線 3、電圧供給線 4、スイッチトランジスタ 5、駆動トランジスタ 6、画素電極 8 a の周縁部、キャパシタ 7 の電極 7 b 及び層間絶縁膜 11 を覆うように形成されている。

#### 【0026】

バンク 13 は、図 4、図 5 に示すように、信号線 3 に沿う一方向に延在し、層間絶縁膜 12 を介してスイッチトランジスタ 5 や駆動トランジスタ 6 を覆う位置に並列されて、

このバンク 13 の側壁 13 a は、層間絶縁膜 12 の開口部 12 a より内側に位置し、対向する側壁 13 a 間に画素電極 8 a の中央側が露出するようになっている。

そして、バンク 13 は、後述する正孔注入層 8 b や発光層 8 c を湿式法により形成するに際して、正孔注入層 8 b や発光層 8 c となる材料が溶媒に溶解または分散された液状体が隣接する画素 P にしみ出ないようにする隔壁として機能する。なお、並列するバンク 13 において対向する側壁 13 a 間が凹部 13 b となり、その凹部 13 b における画素電極 8 a 上に液状体が塗布されるようになる。この凹部 13 b は、バンク 13 と同様に一方向に延在する。

#### 【0027】

EL 素子 8 は、図 4、図 5 に示すように、アノードとなる第一電極としての画素電極 8 a と、画素電極 8 a の上に形成された化合物膜である正孔注入層 8 b と、正孔注入層 8 b の上に形成された化合物膜である発光層 8 c と、発光層 8 c の上に形成された第二電極としての対向電極 8 d とを備えている。対向電極 8 d は全画素 P に共通の単一電極であって、全画素 P に連続して形成されている。

#### 【0028】

正孔注入層 8 b は、例えば、導電性高分子である PEDOT (poly(ethylenedioxy)thiophene; ポリエチレンジオキシチオフェン) 及びドーパントである PSS (polystyrene sulfonate; ポリスチレンスルホン酸) からなるキャリア輸送層であって、画素電極 8 a から発光層 8 c に向けて正孔を注入する層である。

10

20

30

40

50

発光層 8 c は、画素 P 毎に R (赤), G (緑), B (青) のいずれかを発光する材料を含み、例えば、ポリフルオレン系発光材料やポリフェニレンビニレン系発光材料からなるキャリア輸送層であって、対向電極 8 d から供給される電子と、正孔注入層 8 b から注入される正孔との再結合に伴い発光する層である。このため、R (赤) を発光する画素 P、G (緑) を発光する画素 P、B (青) を発光する画素 P は互いに発光層 8 c の発光材料が異なる。画素 P の R (赤), G (緑), B (青) のパターンは、縦方向に同色画素が配列されるストライプパターンであってもよく、また、デルタ配列であってもよい。

【0029】

対向電極 8 d は、画素電極 8 a よりも仕事関数の低い材料で形成されており、例えば、インジウム、マグネシウム、カルシウム、リチウム、バリウム、希土類金属の少なくとも一種を含む単体又は合金で形成されている。

この対向電極 8 d は全ての画素 P に共通した電極であり、発光層 8 c などの化合物膜とともに後述するバンク 1 3 を被覆している。

【0030】

このように、層間絶縁膜 1 2 及びバンク 1 3 によって発光部位となる発光層 8 c が画素 P ごとに仕切られている。そして、層間絶縁膜 1 2 の開口部 1 2 a 内におけるバンク 1 3 の側壁 1 3 a 間の凹部 1 3 b において、キャリア輸送層としての正孔注入層 8 b 及び発光層 8 c が、画素電極 8 a 上に積層されている (図 5 参照)。

具体的には、層間絶縁膜 1 2 の上に設けられたバンク 1 3 の側壁 1 3 a は、層間絶縁膜 1 2 の開口部 1 2 a より内側に形成されている。

そして、開口部 1 2 a に囲まれて側壁 1 3 a で挟まれた画素電極 8 a 上に、正孔注入層 8 b となる材料が含有される液状体を塗布し、基板 1 0 ごと加熱し溶媒を蒸発させて、その液状体を乾燥させ成膜させた化合物膜が、第 1 のキャリア輸送層である正孔注入層 8 b となる。

さらに、開口部 1 2 a に囲まれて側壁 1 3 a で挟まれた正孔注入層 8 b 上に、発光層 8 c となる材料が含有される液状体を塗布し、基板 1 0 ごと加熱し溶媒を蒸発させて、その液状体を乾燥させ成膜させた化合物膜が、第 2 のキャリア輸送層である発光層 8 c となる。

なお、この発光層 8 c とバンク 1 3 を被覆するように対向電極 8 d が設けられている (図 5 参照)。

【0031】

そして、この EL パネル 1 においては、画素電極 8 a、基板 1 0 及び層間絶縁膜 1 1 が透明であり、発光層 8 c から発した光が画素電極 8 a、層間絶縁膜 1 1 及び基板 1 0 を透過して出射する。そのため、基板 1 0 の裏面が表示面となる。

なお、基板 1 0 側ではなく、反対側が表示面となってもよい。この場合、対向電極 8 d を透明電極とし、画素電極 8 a を反射電極として、発光層 8 c から発した光が対向電極 8 d を透過して出射するようにする。

【0032】

この EL パネル 1 は、次のように駆動されて発光する。

全ての電圧供給線 4 に所定レベルの電圧が印加された状態で、走査ドライバによって走査線 2 に順次電圧が印加されることで、これら走査線 2 が順次選択される。

各走査線 2 が選択されている時に、データドライバによって階調に応じたレベルの電圧が全ての信号線 3 に印加されると、その選択されている走査線 2 に対応するスイッチトランジスタ 5 がオンになっていることから、その階調に応じたレベルの電圧が駆動トランジスタ 6 のゲート電極 6 a に印加される。

この駆動トランジスタ 6 のゲート電極 6 a に印加された電圧に応じて、駆動トランジスタ 6 のゲート電極 6 a とソース電極 6 i との間の電位差が定まって、駆動トランジスタ 6 におけるドレイン - ソース電流の大きさが定まり、EL 素子 8 がそのドレイン - ソース電流に応じた明るさで発光する。

その後、その走査線 2 の選択が解除されると、スイッチトランジスタ 5 がオフとなるの

10

20

30

40

50

で、駆動トランジスタ 6 のゲート電極 6 a に印加された電圧にしたがった電荷がキャパシタ 7 に蓄えられ、駆動トランジスタ 6 のゲート電極 6 a とソース電極 6 i 間の電位差は保持される。

このため、駆動トランジスタ 6 は選択時と同じ電流値のドレイン - ソース電流を流し続け、EL 素子 8 の輝度を維持するようになっている。

【0033】

次に、EL パネル 1 の製造方法について説明する。

【0034】

基板 10 上にゲートメタル層をスパッタリングで堆積させ、フォトリソグラフィによりパターンニングして信号線 3、キャパシタ 7 の電極 7 a、スイッチトランジスタ 5 のゲート電極 5 a 及び駆動トランジスタ 6 のゲート電極 6 a を形成する。次いで、プラズマ CVD によって窒化シリコン等のゲート絶縁膜となる層間絶縁膜 11 を堆積する。層間絶縁膜 11 には、EL パネル 1 の一辺に位置する走査ドライバに接続するための各走査線 2 の外部接続端子を開口するコンタクトホール（図示せず）を形成する。

次いで、半導体膜 6 b (5 b) となるアモルファスシリコン等の半導体層、チャネル保護膜 6 d (5 d) となる窒化シリコン等の絶縁層を連続して堆積後、フォトリソグラフィによってチャネル保護膜 6 d (5 d) をパターン形成し、不純物半導体膜 6 f, 6 g (5 f, 5 g) となる不純物層を堆積した後、フォトリソグラフィによって不純物層及び半導体層を連続してパターンニングして不純物半導体膜 6 f, 6 g (5 f, 5 g)、半導体膜 6 b (5 b) を形成する。

そして、フォトリソグラフィによってコンタクトホール 11 a ~ 11 c を形成する。次いで、コンタクトホール 11 a ~ 11 c 内にコンタクトプラグ 20 a ~ 20 c を形成する。この工程は省略されてもよい。

スイッチトランジスタ 5 のドレイン電極 5 h, ソース電極 5 i 及び駆動トランジスタ 6 のドレイン電極 6 h, ソース電極 6 i となるソース、ドレインメタル層を堆積して適宜パターンニングして、走査線 2、電圧供給線 4、キャパシタ 7 の電極 7 b、スイッチトランジスタ 5 のドレイン電極 5 h, ソース電極 5 i 及び駆動トランジスタ 6 のドレイン電極 6 h, ソース電極 6 i を形成する。こうしてスイッチトランジスタ 5 及び駆動トランジスタ 6 が形成される。その後、ITO 膜を堆積してからパターンニングして画素電極 8 a を形成する。

そして、スイッチトランジスタ 5 や駆動トランジスタ 6 等を覆うように、気相成長法により絶縁膜を成膜し、その絶縁膜をフォトリソグラフィでパターンニングすることで画素電極 8 a の中央部が露出する開口部 12 a を有する層間絶縁膜 12 を形成する。この開口部 12 a とともに、図示しない走査線 2 の外部接続端子、EL パネル 1 の一辺に位置するデータドライバに接続するための各信号線 3 の外部接続端子及び電圧供給線 4 の外部接続端子をそれぞれ開口する複数のコンタクトホールを形成する。

次いで、ポリイミド等の感光性樹脂を堆積後に露光して、画素電極 8 a 上に側壁 13 a が位置する縞状のバンク 13 を形成する。なお、このバンク 13 は、上記外部接続端子を開口するコンタクトホール（図示せず）を露出している。

【0035】

そして、図 6（図 1、図 2、図 4）に示すように、複数の画素電極 8 a を画素 P ごとに開放する格子状の層間絶縁膜 12 と、縞状のバンク 13 間の凹部 13 b に、画素電極 8 a が露出している。

なお、図 1 に示す EL パネル 1 において、基板 10 の一方の面の中央側で、並設されたバンク 13 に挟まれて複数の画素 P が昇目状に並んでいる領域が、第一領域としての発光領域 R1 であり、その発光領域 R1 の周囲を囲う領域が、第二領域としての非発光領域 R2 である。

また、この発光領域 R1 は、キャリア輸送層となる材料が溶媒に溶解または分散された液状体 L が塗布される塗布領域 R1 であり、非発光領域 R2 は、その液状体 L が塗布されない非塗布領域 R2 である。

10

20

30

40

50

## 【 0 0 3 6 】

そして、図 7 ~ 図 9 に示すように、バンク 1 3 が形成された基板 1 0 の上面側に所定のマスク 3 0 を配置し、そのマスク 3 0 を介して基板 1 0 の塗布領域 R 1 におけるバンク 1 3 間の凹部 1 3 b の画素電極 8 a 上に、正孔注入層 8 b や発光層 8 c となる材料が溶媒に溶解または分散された液状体 L をノズル 4 0 を通じて塗布し、その液状体 L を乾燥させることによって、キャリア輸送層である正孔注入層 8 b や発光層 8 c を成膜する。

具体的には、マスク 3 0 は、図 7 ( a )、図 8 に示すように、基板 1 0 の塗布領域 R 1 が露出する開口部 3 1 と、基板 1 0 の非塗布領域 R 2 よりも広い範囲を有し、その非塗布領域 R 2 を覆う枠部 3 2 とを備えている。

このマスク 3 0 における塗布開始側となる枠部 3 2 ( 図 7 中、左側の枠部 3 2 ) と、塗布終了側となる枠部 3 2 ( 図 7 中、右側の枠部 3 2 ) には、その枠部 3 2 の上面における開口部 3 1 の縁に沿う範囲に、一方向 ( 図 7 中、上下方向 ) に延在する溝部 3 3 が形成されている。この溝部 3 3 は、マスク 3 0 が基板 1 0 に配される向きに対応して、開口部 3 1 内の塗布領域 R 1 に設けられたバンク 1 3 間で一方向に延在する凹部 1 3 b と同じ方向となるように、一方向に延在するように形成されている。特に、溝部 3 3 は、凹部 1 3 b の幅に相当する幅を有し、その凹部 1 3 b のピッチ間隔に対応して、各枠部 3 2 に複数 ( 図中、左右にそれぞれ 3 つ ) 並列されて設けられている。つまり、マスク 3 0 が基板 1 0 に配された状態を平面視した際に、開口部 3 1 内の塗布領域 R 1 で一方向に延在する凹部 1 3 b と、枠部 3 2 の上面に形成された一方向に延在する溝部 3 3 とが、同じ方向に沿い同じピッチ間隔で並列するようになる。

10

20

## 【 0 0 3 7 】

なお、マスク 3 0 の枠部 3 2 に設けられる溝部 3 3 は、図 7 ( b ) に示すように、枠部 3 2 の上面側を掘り込む加工を施して、凹部 1 3 b と同じピッチ間隔で、凹部 1 3 b と同じ幅の溝を形成するように設けることができる。

また、溝部 3 3 は、図 7 ( c ) に示すように、枠部 3 2 の上面側にバンク 1 3 と同じピッチ間隔で枠上凸部 3 4 を形成することによって、その枠上凸部 3 4 間に設けることができる。この枠上凸部 3 4 は、例えば、基板 1 0 の塗布領域 R 1 に形成するバンク 1 3 と同様の手法により、バンク 1 3 と同じ材料で枠部 3 2 の上面側に形成することができる。

## 【 0 0 3 8 】

そして、図 8 に示すように、このマスク 3 0 の開口部 3 1 を塗布領域 R 1 に合わせ、枠部 3 2 を非塗布領域 R 2 に重ねて配し、非塗布領域 R 2 に液状体 L が付着してしまわないようにマスク 3 0 で覆った状態で、相対的に移動するノズル 4 0 を通じて基板 1 0 上の塗布領域 R 1 に選択的に液状体 L を塗布して、キャリア輸送層である正孔注入層 8 b や発光層 8 c を成膜する。

30

なお、図 8 においては、1 つのノズル 4 0 が各画素列を互い違いに相対移動して液状体 L を塗布するように簡略的に図示しているが、実際は R ( 赤 ) , G ( 緑 ) , B ( 青 ) の各色の画素列が順に並んでいるので、各色用の 3 つのノズル 4 0 が 3 列毎に、各色の液状体 L を塗布するようになっている。

## 【 0 0 3 9 】

そして、基板 1 0 の塗布領域 R 1 にキャリア輸送層となる材料が含有される液状体 L を塗布する場合、マスク 3 0 が配された基板 1 0 が載置されているステージ S と、ノズル 4 0 の少なくとも一方を相対的に移動させながら、ノズル 4 0 から所定の液状体 L を流し出し、その液状体 L をマスク 3 0 の開口部 3 1 内の塗布領域 R 1 と、マスク 3 0 の枠部 3 2 の上面とに亘って連続的に塗布するノズルプリント方式による塗布工程が実行される。

40

ここで、この塗布工程に用いる発光パネル製造装置 1 0 0 は、図 9 に示すように、ノズル 4 0 と、そのノズル 4 0 を移動させる図示しないノズル移動機構と、基板 1 0 の上面側に配されるマスク 3 0 と、そのマスク 3 0 が配された基板 1 0 が載置されるステージ S を移動させる図示しないステージ移動機構等により構成されている。

## 【 0 0 4 0 】

そして、図示しないステージ移動機構によって基板 1 0 が載置されたステージ S を一の

50

方向に移動させることで、ノズル 40 を一方向の正方向と逆方向に相対移動させ、また、図示しないノズル移動機構によってノズル 40 を一方向と交差する方向に相対移動させつつ、そのノズル 40 から液状体 L を流し出して凹部 13b の画素電極 8a 上に液状体 L を塗布するようになっている。

具体的には、塗布工程において、ノズル 40 を一方向の正方向（例えば、図 8 中の上下方向）に相対移動させつつ、基板 10 の塗布領域 R1 の凹部 13b からマスク 30 の枠部 32 の上面に液状体 L を塗布し、次いで、ノズル 40 が枠部 32 の上方に対応する位置で、ノズル 40 を一方向と交差する方向（例えば、図 7 中の左右方向）に相対移動させた後に、ノズル 40 を一方向の逆方向（例えば、図 7 中の上下方向）に相対移動させつつ、マスク 30 の枠部 32 の上面から基板 10 の塗布領域 R1 の凹部 13b に液状体 L を塗布することを繰り返して、塗布領域 R1 の全画素電極 8a 上に、キャリア輸送層となる所定の液状体 L を塗布する。

10

#### 【0041】

特に、この塗布工程において、液状体 L を開口部 31 内の塗布領域 R1 における凹部 13b に塗布する前に、マスク 30 における塗布開始側となる枠部 32 の上面に形成されている溝部 33 に液状体 L を塗布し、また、液状体 L を開口部 31 内の塗布領域 R1 における凹部 13b に塗布した後に、マスク 30 における塗布終了側となる枠部 32 の上面に形成されている溝部 33 に液状体 L を塗布するようになっている。

ここで、基板 10 に配されたマスク 30 において、枠部 32 に形成されている溝部 33 は、開口部 31 内の塗布領域 R1 で一方向に延在する凹部 13b と、同じ方向に沿い同じピッチ間隔で並設されているので、その溝部 33 はマスク 30 上の仮想の凹部とすることができ、つまり、マスク 30 の枠部 32 にもバンク 13 の凹部 13b があるように、ノズル 40 を相対移動させることで、その溝部 33 に凹部 13b と同様に液状体 L を塗布することができる。なお、マスク 30 の枠部 32 に塗布された液状体 L は溝部 33 に収まるようになっているので、液状体 L が枠部 32 から流出して開口部 31 内に流れ込んでしまうようなことはほとんどない。

20

#### 【0042】

このように、塗布領域 R1 に液状体 L を塗布する前と塗布した後の少なくとも一方で、マスク 30 の枠部 32 の上面における開口部 31 の縁に沿う範囲の溝部 33 に液状体 L を塗布して、EL パネル 1 の発光に寄与しない液状体 L の溶媒を蒸発させることで、EL パネル 1 の周囲の溶媒分子分圧を高めることが可能になる。

30

また、塗布工程中、ノズル 40 が枠部 32 の上方に対応する位置で、ノズル 40 を一方向と交差する方向（例えば、図 7 中の左右方向）に相対移動させる際に、その枠部 32 の上面にも液状体 L を塗布することで、溝部 33 が形成されていない枠部 32 側の開口部 31 の縁でも EL パネル 1 の発光に寄与しない液状体 L の溶媒を蒸発させることが可能になる。

#### 【0043】

そして、相対的に移動するノズル 40 によって、塗布領域 R1 の凹部 13b と、マスク 30 の枠部 32 における開口部 31 の縁に沿った範囲に液状体 L を塗布した後、そのマスク 30 を基板 10 に配したまま、塗布された液状体 L の溶媒を蒸発させて乾燥させる乾燥工程を実行する。

40

このように、塗布領域 R1 の全周囲を囲う、開口部 31 の全周の縁に液状体 L を塗布することで、より広い範囲から EL パネル 1 の発光に寄与しない液状体 L の溶媒を蒸発させて乾燥させることができ、基板 10 周囲の溶媒分子分圧をより高めることができる。

そして、基板 10 周囲の溶媒分子分圧を高めることで、塗布領域 R1 に塗布した液状体 L の乾燥を安定させ、塗布領域 R1 における端側や中心側などの範囲毎に乾燥速度がばらつかないようにして、塗布領域 R1 の全域における液状体 L の乾燥時間をほぼ一定にすることができる。

#### 【0044】

こうして塗布領域 R1 に塗布された液状体 L が乾燥されて、化合物膜が成膜されること

50

で、凹部 13b の画素電極 8a 上に、正孔注入層 8b や発光層 8c が形成される。

つまり、画素電極 8a 上に正孔注入層 8b となる液状体 L を塗布し乾燥させた後に、発光層 8c となる液状体 L をさらに塗布し乾燥することで、図 10 に示すように、正孔注入層 8b と発光層 8c が成膜されてなる 2 層のキャリア輸送層を形成することができる。

なお、液状体 L が乾燥して化合物膜となることで、その容積は、例えば、10 分の 1 になるので、正孔注入層 8b 用の液状体 L を乾燥させて正孔注入層 8b を成膜した後、マスク 30 の溝部 33 は十分な窪みを有しているため、そのマスク 30 を外すことなく続けて使用し、発光層 8c 用の液状体 L の塗布を行うことができる。

#### 【0045】

そして、基板 10 の上面側からマスク 30 を外した後、バンク 13 の上及び発光層 8c の上に対向電極 8d を一面に成膜する。

この対向電極 8d を成膜して形成することで、図 5 に示すように、EL 素子 8、EL パネル 1 が製造される。

#### 【0046】

以上のように、基板 10 における塗布領域 R1 に液状体 L を塗布する際に使用するマスク 30 の枠部 32 は、基板 10 の非塗布領域 R2 よりも広い範囲を有しているので、塗布領域 R1 における凹部 13b にキャリア輸送層となる液状体 L を塗布する前後のタイミングで、その広い枠部 32 に EL パネル 1 の発光に寄与しない液状体 L をより多く塗布することで、その液状体 L が乾燥する際に蒸発する溶媒の量を増加させて、基板 10 の周囲の溶媒分子分圧を高めることができる。

そして、基板 10 周囲の溶媒分子分圧を高めることで、塗布領域 R1 に塗布した液状体 L の乾燥を安定させて、塗布領域 R1 の全域における液状体 L の乾燥時間をほぼ一定にすることができるので、液状体 L の乾燥ムラを抑えて、キャリア輸送層（正孔注入層 8b、発光層 8c）の膜厚ムラを低減し、そのキャリア輸送層の成膜不良を低減することができる。

特に、EL パネル 1 の発光に寄与しない液状体 L をマスク 30 に広く取った枠部 32 に塗布して乾燥させるようにしたので、従来技術のように、ダミー画素を設けるために EL パネルの設計変更をすることなく、キャリア輸送層の成膜不良を低減することができる。

#### 【0047】

また、基板 10 に配されたマスク 30 において、マスク 30 の枠部 32 に設けられた溝部 33 は、そのマスク 30 上の仮想の凹部とすることができ、塗布領域 R1 のバンク 13 の凹部 13b に対する液状体 L の塗布と同様の処理を枠部 32 の溝部 33 に施すことで、容易に液状体 L を枠部 32 の溝部 33 に塗布することができる。

そして、枠部 32 の溝部 33 に塗布された液状体 L は、その溝部 33 の窪みから流出しにくくなっているので、枠部 32 の溝部 33 から流出した液状体 L が開口部 31 内に流れ込んで、キャリア輸送層の成膜不良を引き起こしてしまわない。

なお、マスク 30 の溝部 33 に塗布された液状体 L が乾燥して化合物膜になると、その容積は、例えば、10 分の 1 になるので、化合物膜が成膜されてもマスク 30 の溝部 33 が十分な窪みを有している間は、そのマスク 30 を続けて使用することができ、例えば、正孔注入層 8b を 5 回、発光層 8c を 5 回塗布する、計 10 回の液状体 L の塗布を繰り返すことができる。つまり、液状体 L を 1 回塗布する度に、マスク 30 を交換することなく、塗布工程、乾燥工程を実施することができるので、それら工程を比較的速やかに実施することができる。そして、計 10 回の液状体 L の塗布を行った後、そのマスク 30 を所定の溶剤で洗浄することで、マスク 30 のリサイクルユースが可能になる。

#### 【0048】

なお、以上の実施の形態においては、枠部 32 に溝部 33 を形成し、その溝部 33 に液状体 L を塗布したが、本発明はこれに限定されるものではなく、例えば、粘性の高い液状体 L を用いる場合や、枠部 32 上で液状体 L が塗布される部分と開口部 31 の間に十分な距離が設けられている場合などで、枠部 32 から開口部 31 内に液状体 L が流れ込むことがない場合には、溝部が不要となることもある。

10

20

30

40

50

## 【 0 0 4 9 】

また、その他、具体的な細部構造等についても適宜に変更可能であることは勿論である。

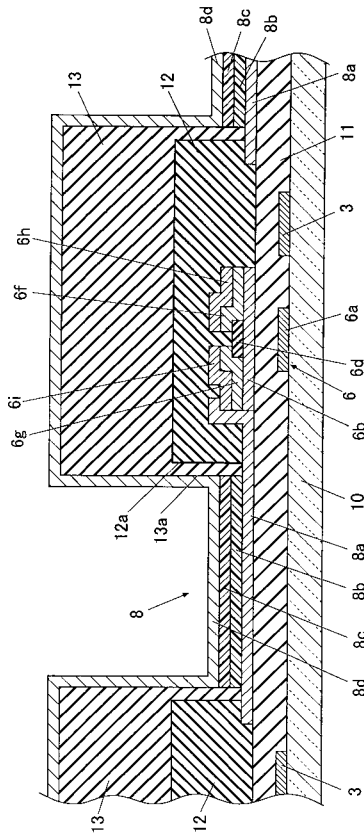
## 【 符号の説明 】

## 【 0 0 5 0 】

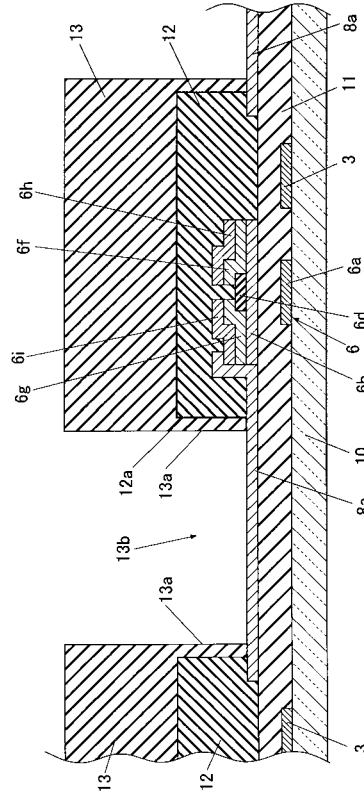
1	E L パネル ( 発光パネル )	
8	E L 素子	
8 a	画素電極	
8 b	正孔注入層 ( キャリア輸送層 )	
8 c	発光層 ( キャリア輸送層 )	10
8 d	対向電極	
1 0	基板	
1 3	バンク ( 隔壁 )	
1 3 a	側壁	
1 3 b	凹部	
3 0	マスク	
3 1	開口部	
3 2	枠部	
3 3	溝部	
3 4	枠上凸部	20
4 0	ノズル	
1 0 0	発光パネル製造装置	
L	液状体	
P	画素	
R 1	塗布領域、発光領域 ( 第一領域 )	
R 2	非塗布領域、非発光領域 ( 第二領域 )	
S	ステージ	



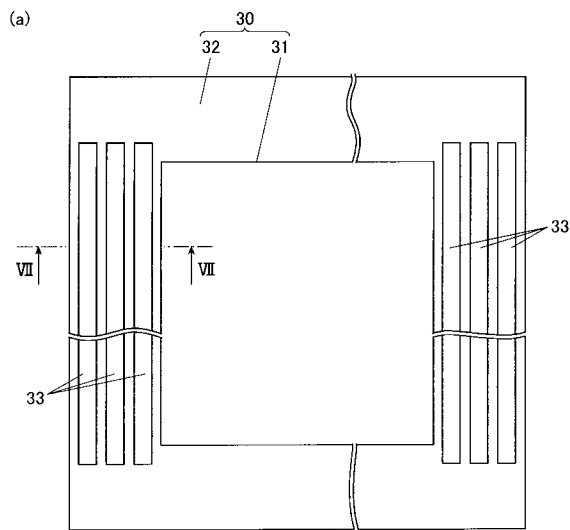
【 図 5 】



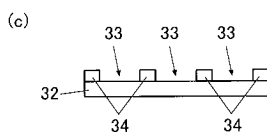
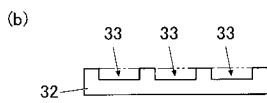
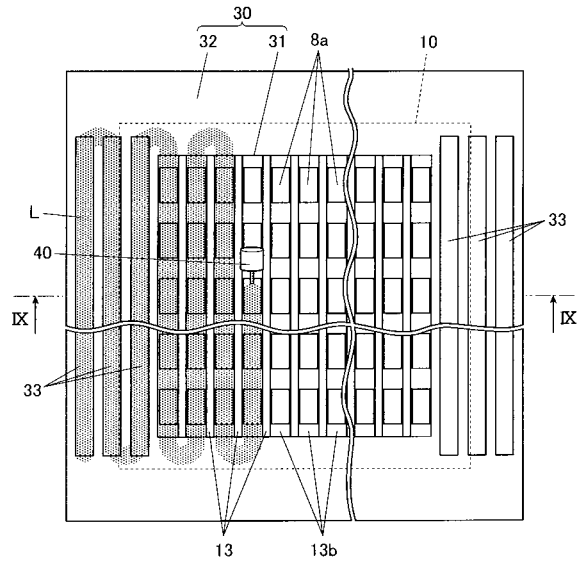
【 図 6 】



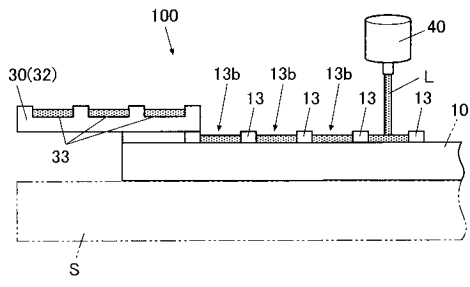
【 図 7 】



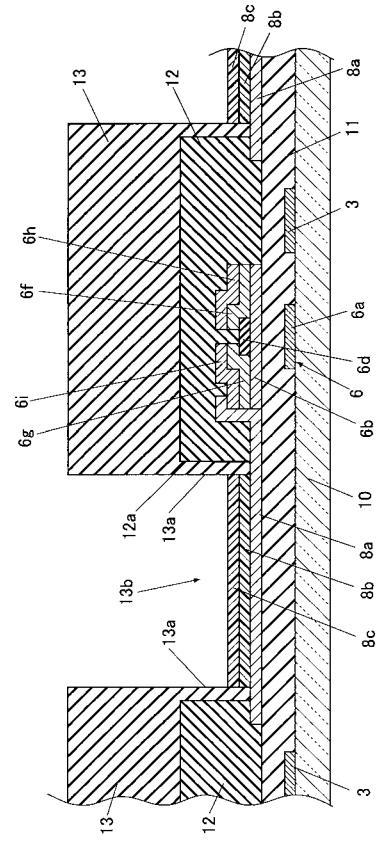
【 図 8 】



【 図 9 】



【 図 10 】



专利名称(译)	制造发光面板的方法和发光面板的制造设备		
公开(公告)号	<a href="#">JP2011014360A</a>	公开(公告)日	2011-01-20
申请号	JP2009156933	申请日	2009-07-01
[标]申请(专利权)人(译)	卡西欧计算机株式会社		
申请(专利权)人(译)	卡西欧计算机有限公司		
[标]发明人	木津 貴志 熊谷 稔		
发明人	木津 貴志 熊谷 稔		
IPC分类号	H05B33/10 H01L51/50		
FI分类号	H05B33/10 H05B33/14.A H05B33/22.A H05B33/22.C		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/CC45 3K107/DD87 3K107/DD89 3K107/GG06 3K107/GG28 3K107/GG33 3K107/GG36		
其他公开文献	JP5152115B2		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

要解决的问题：在不改变发光板设计的情况下减少载流子传输层的有缺陷的膜形成。在EL面板1的基板10施加的液体L到应用区域R1中使用的掩模30的框架部分32具有较宽的范围比基板10的未涂覆部分R2，之前和之后施加液体L是在应用程序中的区域R1的凹部13b中的载流子传输层，由更施加无助于EL面板1的光发射到其宽缘部32，液体L液体L有增加的溶剂在干燥期间蒸发量，能够提高溶剂分子的分压在基板10的周围，以稳定所施加的液体L的在应用程序区域R1干燥，液体L它有可能使干燥时间基本恒定，通过抑制液体L中，载流子传输层（空穴注入层8b中，发光层8c）中的不均匀干燥，以减少膜厚度的不均匀性，载流子传输层从而可以减少有缺陷的膜形成。点域8

