

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-237358

(P2010-237358A)

(43) 公開日 平成22年10月21日(2010.10.21)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 641D	5C080
H01L 51/50 (2006.01)	G09G 3/20 624B	
	G09G 3/20 680H	
	G09G 3/20 642A	

審査請求 未請求 請求項の数 8 O L (全 26 頁) 最終頁に続く

(21) 出願番号 特願2009-84180 (P2009-84180)
 (22) 出願日 平成21年3月31日 (2009.3.31)

(71) 出願人 000002185
 ソニー株式会社
 東京都港区港南1丁目7番1号
 (74) 代理人 100082131
 弁理士 稲本 義雄
 (74) 代理人 100121131
 弁理士 西川 孝
 (72) 発明者 三並 徹雄
 東京都港区港南1丁目7番1号 ソニー株式会社内
 (72) 発明者 加藤 正和
 東京都港区港南1丁目7番1号 ソニー株式会社内

最終頁に続く

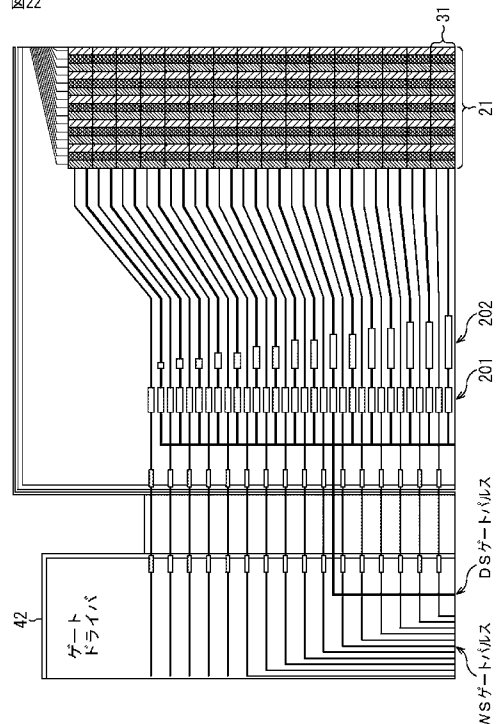
(54) 【発明の名称】 パネル及びその制御方法、表示装置、並びに電子機器

(57) 【要約】

【課題】 パネルの画面の表示品位を保つ。
 【解決手段】 電流に応じて発光する発光素子と、映像信号をサンプリングするサンプリング用トランジスタと、発光素子に電流を供給する駆動用トランジスタと、所定の電位を保持する保持容量とを備える画素が行列状に配置されて、有機ELパネルが構成されている。有機ELパネルにおいては、同一行に存在する画素に対して電源の信号を伝搬する電源線が各行毎に配置されており、電源線を複数本集合させたユニット毎に、同一ユニットに属する複数本の電源線の電位が一斉に切り替えられる。ユニットに属する前記電源線のそれぞれには、抵抗202が挿入されている。同一ユニット内において、抵抗素子202の抵抗Rの大きさが、図中上から下に向かう方向に順次大きくなっている。本発明は、例えば、パネル、表示装置、電子機器などに適用できる。

【選択図】 図22

図22



【特許請求の範囲】**【請求項 1】**

電流に応じて発光する発光素子と、映像信号をサンプリングするサンプリング用トランジスタと、前記発光素子に前記電流を供給する駆動用トランジスタと、所定の電位を保持する保持容量とを備える画素が行列状に配置されており、

同一行に存在する前記画素に対して電源の信号を伝搬する電源線が各行毎に配置されており、

前記電源線を複数本集合させたユニット毎に、同一ユニットに属する複数本の前記電源線の電位を一斉に切換える電源線電位制御手段を備え、

前記電源線のそれぞれには、容量と抵抗とのうち少なくとも一方が挿入されており、各容量または各抵抗の大きさは、少なくとも1つの別の前記電源線の容量または抵抗とは異なる大きさとなっている

パネル。

【請求項 2】

前記電源線のそれぞれに接続される前記容量の大きさは、同一ユニット内では同一であり、ユニット間では異なっている

請求項 1 に記載のパネル。

【請求項 3】

前記パネルの中心部のユニットにおける前記容量は、前記パネルの外周部のユニットにおける前記容量よりも大きい

請求項 2 に記載のパネル。

【請求項 4】

前記電源線のそれぞれに接続される前記容量の大きさは、同一ユニットに属する複数本の前記電源線毎に異なっている

請求項 1 に記載のパネル。

【請求項 5】

前記電源線のそれぞれに接続される前記抵抗の大きさは、同一ユニットに属する複数本の前記電源線毎に異なっている

請求項 1 に記載のパネル。

【請求項 6】

電流に応じて発光する発光素子と、映像信号をサンプリングするサンプリング用トランジスタと、前記発光素子に前記電流を供給する駆動用トランジスタと、所定の電位を保持する保持容量とを備える画素が行列状に配置されており、

同一行に存在する前記画素に対して電源の信号を伝搬する電源線が各行毎に配置されており、

前記電源線のそれぞれには、容量と抵抗とのうち少なくとも一方が挿入されており、各容量または各抵抗の大きさは、少なくとも1つの別の前記電源線の容量または抵抗とは異なる大きさとなっているパネルが、

前記ユニット毎に、同一ユニットに属する複数本の前記電源線の電位を一斉に切換えるステップを含むパネルの制御方法。

【請求項 7】

映像信号に応じた階調で各画素を発光させて画像を表示するパネルを備え、

前記パネルは、

電流に応じて発光する発光素子と、映像信号をサンプリングするサンプリング用トランジスタと、前記発光素子に前記電流を供給する駆動用トランジスタと、所定の電位を保持する保持容量とを備える画素が行列状に配置されており、

同一行に存在する前記画素に対して電源の信号を伝搬する電源線が各行毎に配置されており、

前記電源線を複数本集合させたユニット毎に、同一ユニットに属する複数本の前記電源線の電位を一斉に切換える電源線電位制御手段を備え、

10

20

30

40

50

前記電源線のそれぞれには、容量と抵抗とのうち少なくとも一方が挿入されており、各容量または各抵抗の大きさは、少なくとも1つの別の前記電源線の容量または抵抗とは異なる大きさとなっている

表示装置。

【請求項8】

映像信号に応じた階調で各画素を発光させて画像を表示するパネルを有する表示部を備え、

前記パネルは、

電流に応じて発光する発光素子と、映像信号をサンプリングするサンプリング用トランジスタと、前記発光素子に前記電流を供給する駆動用トランジスタと、所定の電位を保持する保持容量とを備える画素が行列状に配置されており、

同一行に存在する前記画素に対して電源の信号を伝搬する電源線が各行毎に配置されており、

前記電源線を複数本集合させたユニット毎に、同一ユニットに属する複数本の前記電源線の電位を一斉に切替える電源線電位制御手段を備え、

前記電源線のそれぞれには、容量と抵抗とのうち少なくとも一方が挿入されており、各容量または各抵抗の大きさは、少なくとも1つの別の前記電源線の容量または抵抗とは異なる大きさとなっている

電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、パネル及びその制御方法、表示装置、並びに電子機器に関し、特に、例えば、パネルの画面の表示品位を保つことができるようになったパネル及びその制御方法、表示装置、並びに電子機器に関する。

【背景技術】

【0002】

発光素子として有機EL(Electro Luminescent)素子を用いた平面自発光型のパネル(以下、有機ELパネルと称する)の開発が近年盛んになっている(例えば、特許文献1乃至5参照)。有機EL素子は、有機薄膜に電界をかけると発光する現象を利用した発光素子である。有機EL素子は、印加電圧が10V以下で駆動するため低消費電力という特徴を有している。また有機EL素子は、自ら光を発する自発光素子であるため、照明部材を必要とせず軽量化及び薄型化が容易にできるという特徴を有している。さらに有機EL素子は、その応答速度が数 μ s程度と非常に高速であるので、動画表示時の残像が発生しないという特徴を有している。

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開2003-255856号公報

【特許文献2】特開2003-271095号公報

【特許文献3】特開2004-133240号公報

【特許文献4】特開2004-029791号公報

【特許文献5】特開2004-093682号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

しかしながら、従来の有機ELパネルでは、その画面内での発光輝度が不均一となることがあり、その結果として、画面の表示品位を損なうことがあった。

【0005】

本発明は、このような状況に鑑みてなされたものであり、パネルの画面の表示品位を保

10

20

30

40

50

つことができるようにするものである。

【課題を解決するための手段】

【0006】

本発明の一側面のパネルは、電流に応じて発光する発光素子と、映像信号をサンプリングするサンプリング用トランジスタと、前記発光素子に前記電流を供給する駆動用トランジスタと、所定の電位を保持する保持容量とを備える画素が行列状に配置されており、同一行に存在する前記画素に対して電源の信号を伝搬する電源線が各行毎に配置されており、前記電源線を複数本集合させたユニット毎に、同一ユニットに属する複数本の前記電源線の電位を一斉に切換える電源線電位制御手段を備え、前記電源線のそれぞれには、容量と抵抗とのうち少なくとも一方が挿入されており、各容量または各抵抗の大きさは、少なくとも1つの別の前記電源線の容量または抵抗とは異なる大きさとなっている。

10

【0007】

前記電源線のそれぞれに接続される前記容量の大きさは、同一ユニット内では同一であり、ユニット間では異なっている。

【0008】

前記パネルの中心部のユニットにおける前記容量は、前記パネルの外周部のユニットにおける前記容量よりも大きい。

【0009】

前記電源線のそれぞれに接続される前記容量の大きさは、同一ユニットに属する複数本の前記電源線毎に異なっている。

20

【0010】

前記電源線のそれぞれに接続される前記抵抗の大きさは、同一ユニットに属する複数本の前記電源線毎に異なっている。

【0011】

本発明の一側面のパネルの制御方法、表示装置、および電子機器は、上述した本発明の一側面のパネルの制御方法である。本発明の一側面の表示装置および電子機器は、上述した本発明の一側面のパネルを含む表示装置および電子機器である。

【0012】

本発明の一側面においては、電流に応じて発光する発光素子と、映像信号をサンプリングするサンプリング用トランジスタと、前記発光素子に前記電流を供給する駆動用トランジスタと、所定の電位を保持する保持容量とを備える画素が行列状に配置されており、同一行に存在する前記画素に対して電源の信号を伝搬する電源線が各行毎に配置されており、前記電源線のそれぞれには、容量と抵抗とのうち少なくとも一方が挿入されており、各容量または各抵抗の大きさは、少なくとも1つの別の前記電源線の容量または抵抗とは異なる大きさとなっているパネルによって、前記ユニット毎に、同一ユニットに属する複数本の前記電源線の電位が一斉に切換えられる。

30

【発明の効果】

【0013】

本発明によれば、パネルの画面の表示品位を保つことができる。

【図面の簡単な説明】

40

【0014】

【図1】基本駆動手法が適用される有機ELパネルの構成例を示すブロック図である。

【図2】図1のゲートドライバの構成例を示す図である。

【図3】本発明が適用される有機ELパネルの構成例を示す図である。

【図4】図3の画素の詳細な構成例を示す図である。

【図5】図3の画素の動作例を説明するタイミングチャートである。

【図6】図3の画素の動作例を説明するための図である。

【図7】図3の画素の動作例を説明するための図である。

【図8】図3の画素の動作例を説明するための図である。

【図9】図3の画素の動作例を説明するための図である。

50

- 【図 1 0】図 3 の画素の動作例を説明するための図である。
- 【図 1 1】図 3 の画素の動作例を説明するための図である。
- 【図 1 2】図 3 の画素の動作例を説明するタイミングチャートである。
- 【図 1 3】図 3 の画素の動作例を説明するための図である。
- 【図 1 4】図 3 の有機 E L パネルの画面の表示例を示す図である。
- 【図 1 5】電源線容量挿入手法の概略を説明する図である。
- 【図 1 6】電源線可変容量挿入手法が適用された場合の有機 E L パネルのユニット分割の一例を示す図である。
- 【図 1 7】図 1 6 の有機 E L パネルの各電源線の出力波形の一例を示すタイミングチャートである。 10
- 【図 1 8】電源線可変容量挿入手法が適用された場合の有機 E L パネルの 1 ユニット内の各電源線の出力波形の一例であって、図 1 6 や図 1 7 の例とは異なる例を示すタイミングチャートである。
- 【図 1 9】電源線可変容量挿入手法が適用された場合の有機 E L パネルのユニット分割の一例であって、図 1 6 とは異なる例を示している。
- 【図 2 0】図 1 9 の有機 E L パネルの各電源線の出力波形の一例を示すタイミングチャートである。
- 【図 2 1】電源線可変抵抗挿入手法が適用された有機 E L パネルの各電源線の出力波形の一例を示すタイミングチャートである。
- 【図 2 2】電源線可変抵抗挿入手法が適用された有機 E L パネルの構成例を示している。 20
- 【発明を実施するための形態】
- 【0015】
以下、図面を参照して、本発明を適用したパネルの実施形態について説明する。
- 【0016】
<基本駆動手法が適用される有機 E L パネルの構成例>
- 【0017】
まず、本発明の理解を容易にし、且つ、背景を明らかにするため、基本となる駆動手法（以下、基本駆動手法と称する）が適用される有機 E L パネルについて、図 1 を参照して説明する。
- 【0018】 30
図 1 は、基本駆動手法が適用された有機 E L パネルの構成例を示すブロック図である。
- 【0019】
図 1 の例の有機 E L パネル 1 1 は、アクティブマトリクス型の有機 E L パネルである。この有機 E L パネル 1 1 には、画素部 2 1 が設けられている。画素部 2 1 には、 $N \times M$ の画素 3 1 - (1, 1) 乃至 3 1 - (N, M) が行列状に配置されている。なお、 N, M は、相互に独立した 1 以上の整数値である。有機 E L パネル 1 1 にはまた、画素部 2 1 を駆動する駆動部として、データドライバ 4 1 およびゲートドライバ 4 2 が設けられている。データドライバ 4 1 およびゲートドライバ 4 2 は、例えば、ドライバ IC (Integrated Circuit) で構成される。この例では、ゲートドライバ 4 2 は、画素部 2 1 の外部の片側に配置されている。ただし、ゲートドライバ 4 2 の配置は特に限定されず、例えば、画素部 2 1 の外部の両側に配置されてもよい。 40
- 【0020】
図 2 は、基本駆動手法が適用された有機 E L パネル 1 1 のゲートドライバ 4 2 の構成例を示す図である。
- 【0021】
ゲートドライバ 4 2 には、DS ドライバ 5 1 - 1 乃至 5 1 - N および WS ドライバ 5 2 - 1 乃至 5 2 - N が設けられている。なお、図 2 に示される Q や K の符号は、図 3 に対応させるための符号であるため、図 3 の説明の際に併せて説明する。
- 【0022】
また、有機 E L パネル 1 1 は、N 本の走査線 WSL - 1 乃至 WSL - N、N 本の電源線 DSL - 50

1乃至DSL - N、およびM本の映像信号線DTL - 1乃至DTL - Mも有している。

【0023】

なお、走査線WSL - 1乃至WSL - N、映像信号線DTL - 1乃至DTL - M、電源線DSL - 1乃至DSL - Nのそれぞれを特に区別する必要がない場合、以下、単に、走査線WSL、映像信号線DTL、電源線DSLのそれぞれと称する。また、以下、画素31 - (1, 1)乃至31 - (N, M)、DSドライバ51 - 1乃至51 - N、WSドライバ52 - 1乃至52 - Nのそれぞれを特に区別する必要がない場合、単に、画素31、DSドライバ51、WSドライバ52のそれぞれと称する。

【0024】

図1に示されるように、1行目の画素31 - (1, 1)乃至31 - (1, M)は、走査線WSL - 1でWSドライバ52 - 1と、電源線DSL - 1でDSドライバ51 - 1と、それぞれ接続されている。N行目の画素31 - (N, 1)乃至31 - (N, M)は、走査線WSL - NでWSドライバ52 - Nと、電源線DSL - NでDSドライバ51 - Nと、それぞれ接続されている。他の行の画素31についても同様な接続がなされている。

10

【0025】

また、1列目の画素31 - (1, 1)乃至31 - (N, 1)は、映像信号線DTL - 1でデータドライバ41と接続されている。2列目の画素31 - (1, 2)乃至31 - (N, 2)は、映像信号線DTL - 2でデータドライバ41と接続されている。M列目の画素31 - (1, M)乃至31 - (N, M)は、映像信号線DTL - Mでデータドライバ41と接続されている。他の列の画素31についても同様な接続がなされている。

20

【0026】

ゲートドライバ42は、WSドライバ52 - 1乃至52 - Nを順次駆動することで、走査線WSL - 1乃至WSL - Nの電位を水平期間(以下、1Hと称する)で順次切換えて画素31を行単位で線順次走査する。ゲートドライバ42はまた、DSドライバ51 - 1乃至51 - Nを駆動することで、この線順次走査に合わせて電源線DSL - 1乃至DSL - Nの電位を高電位または低電位に切換える。データドライバ41は、線順次走査に合わせて各1H内で、映像信号線DTL - 1乃至DTL - Mの電位を、映像信号の信号電圧Vsigと基準電圧Vofsとに切換える。

【0027】

<本発明が適用される有機ELパネルの構成例>

30

【0028】

このような基本駆動手法に対して、ユニットスキャン駆動手法が本発明に適用されている。ユニットスキャン駆動手法とは、複数の電源線DSLのDSドライバを共通化した駆動手法をいう。

【0029】

ユニットスキャン駆動手法では、共通化されたDSドライバに接続された全ての画素の集合、または共通化されたDSドライバに接続された全ての電源線DSLの集合が、ユニットと称されている。ユニットスキャン駆動手法を採用することにより、DSドライバ数を抑制することが可能となる。例えば、有機ELパネルの画面の垂直方向(V方向)の画素数が540である場合、基本駆動手法では、DSドライバは540個必要である。これに対して、ユニットスキャン駆動手法では、例えば、30本の電源線DSLの集合を1ユニットとする場合、基本駆動手法の1/30の18(=540/30)個のDSドライバを設ければよい。このように、ユニットスキャン駆動手法では、DSドライバ数を抑制できるので、大幅なコストダウンが可能となる。

40

【0030】

図3は、本発明が適用された有機ELパネル、即ち、ユニットスキャン駆動手法が適用された有機ELパネルの構成例を示すブロック図である。

【0031】

図3の例の有機ELパネル61は、アクティブマトリクス型の有機ELパネルである。この有機ELパネル61には、図1の例と同様の画素部21が設けられている。

50

【0032】

有機ELパネル61にはまた、画素部21を駆動する駆動部として、図1の例と同様の構成のデータドライバ41と、図1のゲートドライバ42とは異なる構成のゲートドライバ71が設けられている。即ち、図3の例の有機ELパネル61は、図1の例の有機ELパネル11の構成に対して、図2の例の構成のゲートドライバ42の代わりに、図3の構成のゲートドライバ71を採用した構成を有している。ゲートドライバ71は、例えば、ドライバICで構成される。この例では、ゲートドライバ71は、画素部21の外部の片側に配置されている。ただし、ゲートドライバ71の配置は特に限定されず、例えば、画素部21の外部の両側に配置されてもよい。

【0033】

ゲートドライバ71には、 $K + 1$ 個のDSドライバ81 - 1乃至81 - ($K + 1$)、およびWSドライバ82 - 1乃至82 - Nが設けられている。Kは、 $K + 1 = N / Q$ を満たす整数値である。Qは、1ユニットに属する電源線DSLの本数を示す値であって、2以上の値を示している。即ち、DSドライバ81 - 1乃至81 - ($K + 1$)のそれぞれは、Q本の電源線DSLによって共有化されたDSドライバである。換言すると、DSドライバ81 - 1乃至81 - ($K + 1$)のそれぞれは、第1乃至第 $K + 1$ ユニットのそれぞれに対して設けられたDSドライバである。即ち、第Rユニットでは(Rは1乃至 $K + 1$ のうちの何れかの整数値)、1つのDSドライバ81 - RがQ本の電源線DSL - RQ + 1乃至DSL - ($R + 1$)Qによって共有化されている。なお、以下、ユニットを特に考慮する必要がない場合、DSドライバ81 - Rを、DSドライバ81と単に称する。

【0034】

なお、WSドライバ82 - 1乃至82 - Nの接続形態自体は、図2のWSドライバ52 - 1乃至52 - Nの接続形態と同様である。よって、その説明については省略する。

【0035】

次に、有機ELパネル61を構成する各画素31の詳細例について説明していく。

【0036】

<画素31の詳細な構成例>

【0037】

図4は、画素31の詳細な構成例を示す図である。

【0038】

なお、図4において、図3における対応する部分には同じ符号が付してあり、その説明を、以下、適宜省略する。

【0039】

図4には、図3の有機ELパネル61に含まれる $N \times M$ 個の画素31のうちの1つが拡大されて描画されている。

【0040】

画素31は、サンプリング用トランジスタ91、駆動用トランジスタ92、保持容量93、有機EL素子である発光素子94、および補助容量95を含むように構成されている。図4の例では、サンプリング用トランジスタ91と駆動用トランジスタ92とはそれぞれ、Nチャンネル型トランジスタから構成される。サンプリング用トランジスタ91のゲートは走査線WSLに接続されている。サンプリング用トランジスタ91のドレインは、映像信号線DTLに接続されている。サンプリング用トランジスタ91のソースは、駆動用トランジスタ92のゲートGに接続されている。

【0041】

図4の例では、画素31は、サンプリング用トランジスタ91および駆動用トランジスタ92の2個のトランジスタから構成される。かかる構成の画素回路は、2Tr(トランジスタ)画素回路と称される。なお、画素31は、2Tr画素回路に限定されるわけではない点に留意すべきである。

【0042】

駆動用トランジスタ92のドレインは、電源線DSLに接続されている。駆動用トランジ

10

20

30

40

50

スタ 9 2 のソース S は、発光素子 9 4 のアノードに接続されている。保持容量 9 3 は、駆動用トランジスタ 9 2 のゲート G とソース S の間に接続されている。この保持容量 9 3 の容量値を、以下、C_s と記述する。発光素子 9 4 のカソードは、配線 9 6 に接続されている。従って、発光素子 9 4 のカソードの電位の値は、配線 9 6 の電位 V_{cath} となる。

【 0 0 4 3 】

補助容量 9 5 は、発光素子 9 4 のアノード（駆動用トランジスタ 9 2 のソース S）と配線 9 6 の間に接続されている。補助容量 9 5 の容量値を、以下、C_{sub} と記述する。

【 0 0 4 4 】

発光素子 9 4 は、電流発光素子であるため、その電流値を制御することで、発光輝度の階調を可変させることができる。図 4 の例の画素 3 1 では、駆動用トランジスタ 9 2 のゲート G の電位（以下、ゲート電位と称する）を変化させることで、発光素子 9 4 の電流値が制御され、その結果、発光輝度の階調が可変する。

【 0 0 4 5 】

駆動用トランジスタ 9 2 は、飽和領域で動作するように設計されている。即ち、駆動用トランジスタ 9 2 のドレインは電源線 DSL に接続されており、この電源線 DSL の電位を高電位にすることで、駆動用トランジスタ 9 2 は飽和領域で動作する。なお、飽和領域とは、 $V_{gs} - V_{th} < V_{ds}$ が満たされる領域をいう。V_{gs} は、駆動用トランジスタ 9 2 のドレインとソース S の間の電圧（以下、ドレインソース間電圧と称する）を示す。V_{th} は、駆動用トランジスタ 9 2 の閾値電圧を示す。V_{gs} は、駆動用トランジスタ 9 2 のゲート G とソース S の間の電圧（以下、ゲートソース間電圧と称する）を示す。飽和領域で動作中の駆動用トランジスタ 9 2 は、ドレインとソース S の間に一定の電流を流す定電流源として機能する。なお、この駆動用トランジスタ 9 2 のドレインとソース S の間に流れる電流を、以下、ドレインソース間電流と称し、その電流値を I_{ds} と記述する。このドレインソース間電流 I_{ds} は、次式（1）で示すことができる。

【 0 0 4 6 】

【 数 1 】

$$I_{ds} = \frac{1}{2} \mu \frac{W}{L} C_{ox} (V_{gs} - V_{th})^2$$

・・・（1）

【 0 0 4 7 】

式（1）において、μ は移動度を、W はゲート幅を、L はゲート長を、C_{ox} は単位面積あたりのゲート酸化膜容量を、それぞれ示している。

【 0 0 4 8 】

サンプリング用トランジスタ 9 1 は、走査線 WSL を介して W S ドライバ 8 2 から供給される制御信号の電位に応じてオン（導通）する。サンプリング用トランジスタ 9 1 がオンされると、保持容量 9 3 は、映像信号線 DTL を介してデータドライバ 4 1 から供給される映像信号の信号電位 V_{sig} を保持する。駆動用トランジスタ 9 2 は、高電位となっている電源線 DSL から電流の供給を受け、保持容量 9 3 に保持された信号電位 V_{sig} に応じたドレインソース間電流を発光素子 9 4 に流す。この発光素子 9 4 に流されるドレインソース間電流を、以下、駆動電流とも適宜称する。発光素子 9 4 に一定以上の駆動電流が流れることにより、発光素子 9 4（画素 3 1）が発光する。

【 0 0 4 9 】

また、画素 3 1 は、閾値補正機能を有している。この閾値補正機能とは、駆動用トランジスタ 9 2 の閾値電圧 V_{th} に相当する電圧を保持容量 9 3 に保持させる機能である。この閾値補正機能により、駆動用トランジスタ 9 2 の閾値電圧 V_{th} のばらつきの影響をキャンセルすることができる。この駆動用トランジスタ 9 2 の閾値電圧 V_{th} のばらつきは、画素 3 1 毎の発光輝度のばらつきの原因の一つとなっている。従って、閾値補正機能により、画素 3 1 毎の発光輝度のばらつきをある程度抑えることが可能となる。

【 0 0 5 0 】

10

20

30

40

50

画素 3 1 は、上述した閾値補正機能に加え、さらに移動度補正機能も有している。移動度補正機能とは、信号電位 V_{sig} を保持容量 9 3 に保持させる際に、信号電位 V_{sig} に対して、駆動用トランジスタ 9 2 の移動度 μ についての補正を加える機能である。

【 0 0 5 1 】

画素 3 1 は、さらにブートストラップ機能も有している。ブートストラップ機能とは、駆動用トランジスタ 9 2 のソース S の電位の変動にゲート G の電位を連動させる機能である。換言すると、ブートストラップ機能は、駆動用トランジスタ 9 2 のゲートソース間電圧を一定に維持させる機能である。

【 0 0 5 2 】

次に、ユニットスキャン駆動手法のうちの基本的な手法（以下、基本ユニットスキャン駆動手法と称する）について、図 5 乃至図 1 7 を参照して説明する。

10

【 0 0 5 3 】

< 基本ユニットスキャン駆動手法で駆動されている画素 3 1 の動作例 >

【 0 0 5 4 】

図 5 は、基本ユニットスキャン駆動手法で駆動されている画素 3 1 の動作例について説明するタイミングチャートである。なお、この例では、後述する第 1 ユニットの 1 行目の画素 3 1 の動作例が示されている。

【 0 0 5 5 】

図 6 乃至図 1 1 は、それぞれ、後述する発光期間 T1、消光期間 T2、閾値補正準備期間 T3、閾値補正待ち期間 T4、閾値補正期間 T5、および書き込み + 移動度補正期間 T11 における駆動用トランジスタ 9 2 の各端子の電位の一例を示す図である。

20

【 0 0 5 6 】

図 5 には、図中横方向の時間軸に対する、電源線 DSL の電位 $D S$ 、映像信号線の電位、走査線 WSL の電位 $W S$ 、駆動用トランジスタ 9 2 のゲート電位 $V g$ 、および駆動用トランジスタ 9 2 のソース電位 $V s$ の変化の一例が示されている。

【 0 0 5 7 】

図 5 の時刻 t_1 までの期間は、発光素子 9 4 が発光される発光期間 T1 である。発光期間 T1 では、図 6 に示されるように、電源線電位 $D S$ は、例えば $V_{cc} (= 2.0 V)$ とされている。発光期間 T1 における定常発光時のソース電位 $V s$ は、8 V となっている。なお、以下、かかるソース電位 $V s$ を、EL 駆動電圧 $V s$ と適宜称する。また、ゲート電位 $V g$ は、1.8 V となっている。

30

【 0 0 5 8 】

時刻 t_1 から t_3 までの期間は、発光素子 9 4 が消光される消光期間 T2 である。時刻 t_1 は、映像信号線電位が信号電位 V_{sig} から消去電位 V_{ers} に切換えられた後のタイミングを示す時刻である。時刻 t_1 において、WS ドライバ 8 2 は、走査線電位 $W S$ を低電位から高電位に切換え、サンプリング用トランジスタ 9 1 をオンさせる。これにより、ゲート電位 $V g$ が消去電位 V_{ers} に低下する。この際、保持容量 9 3 を介したカップリングにより、ソース電位 $V s$ も低下する。これにより、駆動用トランジスタ 9 2 がカットオフされ、発光素子 9 4 の発光が停止する。即ち、発光素子 9 4 が消光する。

40

【 0 0 5 9 】

時刻 t_2 は、映像信号線電位が基準電位 V_{ofs} に切換えられる前のタイミングを示す時刻である。時刻 t_2 において、WS ドライバ 8 2 は、走査線電位 $W S$ を低電位に切換え、サンプリング用トランジスタ 9 1 をオフさせる。これにより、駆動用トランジスタ 9 2 のゲート G の状態がフローティング状態となる。時刻 t_2 から t_3 までの期間において、図 7 に示されるように、ソース電位 $V s$ は、 $V_{thel} + V_{cath}$ (この例では 4 V) まで低下する。 V_{thel} は、発光素子 9 4 の EL 閾値電圧を示す。また、この期間において、ゲート電位 $V g$ も低下する。

【 0 0 6 0 】

時刻 t_3 から時刻 t_4 までの期間は、閾値補正の準備が行われる閾値補正準備期間 T3 である。閾値補正を行うためには、駆動用トランジスタ 9 2 のゲートソース間電圧 V_{gs} を閾

50

値電圧 V_{th} 以上にする必要がある。従って、閾値補正準備期間 $T3$ では、駆動用トランジスタ92のゲートソース間電圧 V_{gs} が閾値電圧 V_{th} 以上となるように閾値補正の準備が行われる。時刻 t_3 において、図8に示されるように、DSドライバ81は、電源線電位DSを低電位 V_{ss} ($= -1.5V$) に切替える。これにより、ソース電位 V_s およびゲート電位 V_g が低下する。駆動用トランジスタ92のドレインがソースとして機能し、駆動用トランジスタ92のソースSがドレインとして機能するようになる。この結果、駆動用トランジスタ92のソースSからドレインに電流 I が流れ、駆動用トランジスタ92のドレイン(ソースとして機能中)とゲートGとの間の電圧が V_{th} ($= 4V$) となるように閾値補正(以下、逆閾値補正と称する)が行われる。これにより、ゲート電位 V_g は低下する。低下後のゲート電位 V_g は、 $V_{ss} + V_{th}$ となる。例えば、低電位 V_{ss} を $-1.5V$ とし、閾値電圧 V_{th} を $4V$ とすると、低下後のゲート電位 V_g は、 $-1.1V$ ($= -1.5V + 4V$) となる。ソース電位 V_s も低下する。低下後のソース電位 V_s は、 $-1.0V$ となる。

【0061】

時刻 t_4 から時刻 t_5 までの期間は、閾値補正までの待ち時間としての閾値補正待ち期間 $T4$ ある。時刻 t_4 において、DSドライバ81は、電源線電位DSを高電位 V_{cc} に切替える。これにより、図9に示されるように、ゲート電位 V_g が $-1.1V$ から $-1.0V$ に上昇する。ソース電位 V_s は $-1.0V$ でほぼ変化しない。従って、ゲートソース間電圧 V_{gs} は、 $1V$ からほぼ $0V$ に変化する。時刻 t_4 から時刻 t_5 までの期間では、 $V_{gs} < V_{th}$ ($= 4V$) が満たされているため、閾値補正は開始されない。

【0062】

時刻 t_5 から時刻 t_6 までの期間は、閾値補正が行われる閾値補正期間 $T5$ ある。時刻 t_5 は、映像信号線電位が基準電位 V_{ofs} に切替えられた後のタイミングを示す時刻である。時刻 t_5 において、WSドライバ82は、走査線電位WSを高電位に切替え、サンプリング用トランジスタ91をオンさせる。これにより、図10に示されるように、駆動用トランジスタ92のゲート電位 V_g が $-1.0V$ から基準電位 V_{ofs} ($= 1V$) になる。このゲート電位 V_g の変動に伴う保持容量93を介したカップリングにより、ソース電位 V_s は $1.5V$ 程度上昇し、 $-1.0V$ から $-8.5V$ になる。この結果、ゲートソース間電圧 V_{gs} は、 $9.5V$ ($= 1 - (-8.5)$) となり、 $V_{gs} > V_{th}$ ($= 4V$) が満たされる。これにより、閾値補正が開始される。閾値補正が開始されると、駆動用トランジスタ92のドレインからソースSに電流が流れ、ソース電位 V_s が上昇する。この間、ゲート電位 V_g は一定である。これにより、ゲートソース間電圧 V_{gs} が低下し、保持容量93への閾値電圧 V_{th} の書き込みが行われる。

【0063】

この例では、閾値補正は、1フレームが表示される1フレーム期間(以下、1Fと称する)内で3回行われている。ただし、1F内における閾値補正回数は、3回に限定されるわけではない。即ち、1F内における閾値補正回数は、1回、2回、4回以上などでもよい。なお、時刻 t_5 から時刻 t_6 までの期間における閾値補正を、以下、1回目の閾値補正と称する。

【0064】

時刻 t_6 から時刻 t_7 までの期間は、閾値補正が休止される閾値補正休止期間 $T6$ である。時刻 t_6 は、映像信号線電位が基準電位 V_{ofs} から信号電位 V_{sig} に切替えられる前のタイミングを示す時刻である。時刻 t_6 において、WSドライバ82は、走査線電位WSを低電位に切替え、サンプリング用トランジスタ91をオフさせる。これにより、駆動用トランジスタ92のゲートGの状態はフローティング状態となる。この例では、1回目の閾値補正が不十分となっている。即ち、時刻 t_6 の時点で、 $V_{gs} > V_{th}$ となっている。この場合、時刻 t_6 から時刻 t_7 までの期間において、ドレインからソースSに電流が流れ、ゲート電位 V_g およびソース電位 V_s が上昇する。この期間において、ゲートソース間電圧 V_{gs} は保持される。

【0065】

時刻 t_7 から時刻 t_8 までの期間は、閾値補正が行われる閾値補正期間 $T7$ である。この

10

20

30

40

50

閾値補正を、以下、2回目の閾値補正と称する。時刻 t_7 は、映像信号線電位が基準電位 V_{ofs} に切換えられた後のタイミングを示す時刻である。時刻 t_7 において、WSドライバ82は、走査線電位 WS を高電位に切換え、サンプリング用トランジスタ91をオンさせる。これにより、駆動用トランジスタ92のゲート電位 V_g が基準電位 V_{ofs} となる。また、駆動用トランジスタ92のドレインからソース S に電流が流れ、ソース電位 V_s が上昇する。これにより、ゲートソース間電圧 V_{gs} が低下し、保持容量93への書き込みが行われる。

【0066】

時刻 t_8 から時刻 t_9 までの期間は、閾値補正が休止される閾値補正休止期間 T_8 である。時刻 t_8 は、映像信号線電位が信号電位 V_{sig} に切換えられる前のタイミングである。この時刻 t_8 において、WSドライバ52は、走査線電位 WS を低電位に切換え、サンプリング用トランジスタ91をオフさせる。これにより、駆動用トランジスタ92のゲート G の状態はフローティング状態となる。この例では、2回目の閾値補正が不十分となっている。即ち、時刻 t_8 の時点で、 $V_{gs} > V_{th}$ となっている。この場合、時刻 t_8 から時刻 t_9 までの期間において、ドレインからソース S に電流が流れ、ゲート電位 V_g およびソース電位 V_s が上昇する。この期間において、ゲートソース間電圧 V_{gs} は保持される。

10

【0067】

なお、時刻 t_5 から時刻 t_7 までの期間および時刻 t_7 から時刻 t_9 までの期間が、水平期間 ($1H$) に相当する。

【0068】

時刻 t_9 から時刻 t_{10} までの期間は、閾値補正が行われる閾値補正期間 T_9 である。この閾値補正を、以下、3回目の閾値補正と称する。時刻 t_9 は、映像信号線電位が基準電位 V_{ofs} に切換えられた後のタイミングを示す時刻である。時刻 t_9 において、WSドライバ82は、走査線電位 WS を高電位に切換え、サンプリング用トランジスタ91をオンさせる。これにより、駆動用トランジスタ92のゲート電位 V_g が基準電位 V_{ofs} となる。また、駆動用トランジスタ92のドレインからソース S に電流が流れ、ソース電位 V_s が上昇する。これにより、ゲートソース間電圧 V_{gs} が低下し、保持容量93への書き込みが行われる。この書き込みは、駆動用トランジスタ92がカットオフするまで、即ち、 $V_{gs} = V_{th}$ が満たされるまで行われる。図5の例では、時刻 t_9 から時刻 t_{10} の間で $V_{gs} = V_{th}$ が満たされている。

20

30

【0069】

時刻 t_{10} から時刻 t_{11} までの期間は、映像信号の書き込みと移動度補正についての準備が行われる書き込み+移動度補正準備期間 T_{10} である。時刻 t_{10} は、映像信号線電位が信号電位 V_{sig} に切換えられる前のタイミングを示す時刻である。時刻 t_{10} において、WSドライバ82は、走査線電位 WS を低電位に切換え、サンプリング用トランジスタ91をオフさせる。これにより、駆動用トランジスタ92のゲートの状態はフローティング状態となる。また、時刻 t_{10} から時刻 t_{11} までの期間において、データドライバ41は、映像信号線電位を信号電位 V_{sig} に切換える。

【0070】

時刻 t_{11} から時刻 t_{12} までの期間は、映像信号の書き込みと移動度補正が行われる書き込み+移動度補正期間 T_{11} である。時刻 t_{11} において、WSドライバ82は、走査線電位 WS を高電位に切換え、サンプリング用トランジスタ91をオンさせる。これにより、図11に示されるように、駆動用トランジスタ92のゲート電位 V_g が、基準電位 V_{ofs} ($= 1V$) から信号電位 V_{sig} まで上昇する。この結果、信号電位 V_{sig} が閾値電圧 V_{th} に足し込まれる形で保持容量93に書き込まれると共に、移動度補正用の電圧 V_{μ} が差し引かれる形で保持容量93に書き込まれる。即ち、保持容量93には、 $V_{sig} + V_{th} - V_{\mu}$ が書き込まれることになる。駆動用トランジスタ92のソース電位 V_s は、 $-3V + V_{\mu}$ まで上昇する。

40

【0071】

時刻 t_{12} 以降は、発光素子94が発光される発光期間 T_{12} である。時刻 t_{12} は、映像信

50

号線電位が消光電位 V_{rs} に切換えられる前のタイミングを示す時刻である。時刻 t_{12} において、 WS ドライバ82は、走査線電位 WS を低電位に切換え、サンプリング用トランジスタ91をオフさせる。これにより、駆動用トランジスタ92のゲート G の状態はフローティング状態になる。すると、ブートストラップ動作が行われ、保持容量93に書き込まれた電圧($V_{sig}+V_{th}-V_{\mu}$)が維持されたまま、駆動用トランジスタ92のゲート電位 V_g 及びソース電位 V_s が上昇する。

【0072】

発光期間 T_{12} における画素31の動作はより詳細には次のようになる。即ち、駆動用トランジスタ92は、保持容量93に書き込まれた電圧($V_{sig}+V_{th}-V_{\mu}$)に応じた一定の駆動電流 I_{ds}' を発光素子94に供給する。発光素子94のアノードの電位(以下、アノード電位と称する)の値 V_{el} は、発光素子94に駆動電流 I_{ds}' が流れる電圧 V_x まで上昇し、発光素子94の状態は発光状態に移行する。

10

【0073】

なお、上述したように、ユニットスキャン駆動手法では、複数の電源線 DSL の DS ドライバ81を1つで共通化しているため、電源線電位 DS を用いて、発光と消光についての制御(以下、デューティ(Duty)制御と称する)を行うことができない。このため、ユニットスキャン駆動手法では、走査線電位 WS を用いて、デューティ制御を行っている。

【0074】

<基本ユニットスキャン駆動手法における各行の画素31の動作例>

【0075】

以上、基本ユニットスキャン駆動手法における、1つの画素31についての動作例について説明した。

20

【0076】

次に、基本ユニットスキャン駆動手法における、各行の画素31の動作例の関係について説明する。

【0077】

図12は、基本ユニットスキャン駆動手法における各行の画素31の動作例の関係を説明するタイミングチャートである。

【0078】

図12には、第1ユニットと第2ユニットについての電源線電位 DS および各行の走査線電位 WS の変化が示されている。

30

【0079】

なお、第 R ユニットの電源線 DSL に共通の電位 DS を、以下、電源線電位 $DS(R)$ と称する。また、図3の例の有機 EL パネル61の上から P 本目(P は1乃至 N のうちの何れかの整数値)の走査線 $WSL-P$ についての電位 WS を、以下、走査線電位 $WS(P)$ と称する。

【0080】

図12の例では、時刻 t_{31} 乃至時刻 t_{41} の期間が、閾値補正準備期間 T_{31} とされている。このため、時刻 t_{31} において、第1ユニットの DS ドライバ81-1は、電源線電位 $DS(1)$ を高電位 V_{cc} から低電位 V_{ss} に切換える。時刻 t_{41} において、第1ユニットの DS ドライバ81-1は、電源線電位 $DS(1)$ を高電位 V_{cc} に切換える。

40

【0081】

また、図12の例では、時刻 t_{32} 乃至時刻 t_{42} の期間が、閾値補正準備期間 T_{32} とされている。このため、時刻 t_{32} において、第2ユニットの DS ドライバ81-2は、電源線電位 $DS(2)$ を高電位 V_{cc} から低電位 V_{ss} に切換える。時刻 t_{42} において、第2ユニットの DS ドライバ81-2は、電源線電位 $DS(2)$ を高電位 V_{cc} に切換える。

【0082】

図12に示されるように、第1ユニットにおいて、1行目の電源線 $DSL-1$ 乃至 Q 行目の電源線 $DSL-Q$ に対しては、1つの DS ドライバ81-1により、共通の電源線電位 $DS(1)$ が与えられる。このため、1行目乃至 Q 行目における閾値補正準備期間 T_{31} は共通の期間

50

になる。

【0083】

一方、1行目の走査線WSL-1乃至Q行目の走査線WSL-Qのそれぞれに対しては、WSドライバ82-1乃至82-Qのそれぞれにより、走査線電位WS(1)乃至WS(Q)が別々に与えられる。即ち、ゲートドライバ71は、WSドライバ82-1乃至82-Qを順次駆動することで、1行目の走査線電位WS(1)乃至Q行目の走査線電位WS(Q)を水平期間(1H)で順次切換えて画素31を行単位で線順次走査する。

【0084】

このため、第1ユニットにおいて、1乃至Q行の各消光期間T21乃至T2Qは、1行目から下位の行になるに従って、1H分ずつ短くなっている。なお、このことは、第2乃至第K+1ユニットについても同様である。また、この例では、第1ユニットのQ行目における消光の開始から1H後に第2ユニットの1行目(全体のQ+1行目)における消光が開始されている。

10

【0085】

また、第1ユニットにおいて、1乃至Q行の閾値補正待ち期間T41乃至T4Qは、1行目から下位の行になるに従って、1H分ずつ長くなっている。なお、このことは、第2乃至第K+1ユニットについても同様である。また、この例では、第1ユニットのQ行目における閾値補正の開始から1H後に第2ユニットの1行目(全体のQ+1行目)における閾値補正が開始されている。

【0086】

なお、図12において、「閾値補正」と記述されている期間は、各行についての、図5でいう閾値補正期間T5、T7、またはT9を示している。「書き込み」と記述されている期間は、各行についての、図5でいう書き込み+移動度補正期間T11を示している。

20

【0087】

このように駆動される基本ユニットスキャン駆動手法が適用された有機ELパネル61では、「カソード揺れスジ」が視認されることがあり、表示品位を損なう場合があった。このため、本発明人は、「カソード揺れスジ」を抑制して、表示品位を保つことができる手法を発明した。そこで、以下、「カソード揺れスジ」について説明した後、かかる手法について説明する。

【0088】

<「カソード揺れスジ」の説明>

30

【0089】

上述したように、基本ユニットスキャン駆動手法では、ユニットを構成する複数本の電源線DSLの電位DSが同一タイミングでまとめて、高電位Vccと低電位Vssのうち一方から他方に切換えられる。このため、例えば、高電位Vccから低電位Vssに切換わるとき、即ち、電源線電位DSの立ち下り時に、共通化した1ユニット分のDSカップリングにより、電源線電位DSの電位の揺れが、発光素子94のカソードに入る。このことで、カソード電位Vcathの揺れが発生する。DSカップリングとは、電源線DSLと発光素子94のカソードとの間に生じる寄生容量によるカップリングをいう。

【0090】

図13は、電源線電位DSの立ち下り時におけるカソード電位Vcathの揺れを示すタイミングチャートである。

40

【0091】

図13のAのタイミングチャートは、16.67msの周期で電源線電位DSを高電位Vccから低電位Vssに繰り返し切換えた場合のタイミングチャートを示している。図13のBは、図13のAのタイミングチャートのうち、2回目の切換えのタイミング付近の期間101、即ち、電源線電位DSの立ち下り付近の期間101の拡大図である。

【0092】

なお、図13の16.67msの周期とは、1フレーム期間(1F)に相当する期間を意味している。

50

【 0 0 9 3 】

図 1 3 の B に示されるように、電源線電位 $D S$ の立ち下り時の揺れは、 $D S$ カップリングにより、カソード電位 V_{cath} の揺れとなって現れている。

【 0 0 9 4 】

このようなカソード電位 V_{cath} の揺れが発生している間に閾値補正や移動度補正が行われた場合、換言すると、図 5 でいう閾値補正期間 T_5 乃至書き込み + 移動度補正期間 T_{11} の間にカソード電位 V_{cath} の揺れが発生した場合、ゲートソース間電圧 V_{gs} が変化して、閾値補正や移動度補正が正常に行われなこともある。その結果として、画素 3 1 の発光輝度が変化してしまうことから、発光状態の有機 EL パネル 6 1 の画面の水平方向には、ユニット毎に帯状のスジが視認され、表示品位を損なってしまうのである。

10

【 0 0 9 5 】

このように、ユニット毎の帯状のスジは、カソード電位 V_{cath} の揺れに起因して発生する。そこで、本明細書では、かかる帯状のスジを、「カソード揺れスジ」と称しているのである。

【 0 0 9 6 】

図 1 4 は、「カソード揺れスジ」が生じている有機 EL パネル 6 1 の画面の表示例を示す図である。ただし、図 1 4 の例では、ユニットごとに共通する電源線 DSL の本数は同一本数とされている。

【 0 0 9 7 】

図 1 4 の画面における濃淡は、発光輝度の階調を示している。即ち、図 1 4 の画面においては、薄くなる（白に近づく）ほど発光輝度が高くなっており、逆に濃くなる（黒に近づく）ほど発光輝度が低くなっている。なお、図 1 4 の画面において、点線は、ユニットの区切りを示している。即ち、2 つの点線間の部分が、1 ユニットを示している。

20

【 0 0 9 8 】

図 1 4 の画面の各ユニットのそれぞれの水平方向に表示されている暗い帯状のスジが、「カソード揺れスジ」の一例である。

< 電源線容量挿入手法の説明 >

【 0 0 9 9 】

そこで、本発明人は、「カソード揺れスジ」を抑制して、表示品位を保つべく、次のような手法を発明した。即ち、ユニットごとに共通する電源線 DSL のそれぞれに容量 C を挿入する、という手法を本発明人は発明した。以下、かかる手法を、電源線容量挿入手法と称する。

30

【 0 1 0 0 】

図 1 5 は、電源線容量挿入手法の概略を説明する図である。

【 0 1 0 1 】

図 1 5 の A は、電源線 DSL に小さい容量 C を挿入した場合の、電源線電位 $D S$ の立ち下り時におけるカソード電位 V_{cath} の揺れを示すタイミングチャートである。

【 0 1 0 2 】

図 1 5 の B は、電源線 DSL に大きい容量 C を挿入した場合の、電源線電位 $D S$ の立ち下り時におけるカソード電位 V_{cath} の揺れを示すタイミングチャートである。

40

【 0 1 0 3 】

なお、以下、電源線 DSL の電源線電位 $D S$ の立ち下りを、適宜、電源線 DSL の立ち下りと表現する。

【 0 1 0 4 】

図 1 5 に示されるように、電源線 DSL に容量 C を入れることで、電源線電位 $D S$ の立ち下り波形を鈍らせることができる。しかも、図 1 5 の A と図 1 5 の B とを比較すると容易にわかるように、電源線 DSL に大きな容量 C を入れる程、電源線電位 $D S$ の立ち下り波形の鈍り度合を大きくすることができる。

【 0 1 0 5 】

この場合、電源線電位 $D S$ の立ち下り波形の鈍り度合が大きくなるほど、 $D S$ カップリ

50

ングが小さくなっていき、カソード電位 V_{cath} の揺れが小さくなる。上述の如く、「カソード揺れスジ」は、カソード電位 V_{cath} の揺れが原因である。よって、カソード電位 V_{cath} が小さくなれば、その分だけ「カソード揺れスジ」も薄くなっていく。

【0106】

< 電源線可変容量挿入手法の説明 >

【0107】

しかしながら、全ての電源線DSLに同一容量 C を挿入した場合には、挿入しない場合と比較すると、画面全体として「カソード揺れスジ」が薄くなるものの、依然として、「カソード揺れスジ濃淡差異現象」は生じてしまう。

【0108】

ここで、「カソード揺れスジ濃淡差異現象」について説明する。

【0109】

図14に示されるように、ユニット毎の「カソード揺れスジ」は、画面中央のユニットにおいて一番濃く視認され（輝度が一番暗くなり）、垂直上方向または下方向に向かうにつれ、徐々に薄くなるように視認される（輝度が明るくなっていく）。このようなユニット毎の「カソード揺れスジ」の濃淡の差異が現れる現象、即ち、有機ELパネル61の中央部の「カソード揺れスジ」が濃く、外周部に向かうほど薄くなっていくという現象を、本明細書では、「カソード揺れスジ濃淡差異現象」と称している。

【0110】

本発明人は、「カソード揺れスジ濃淡差異現象」を抑制して、表示品位を保つべく、次のような手法を発明した。即ち、電源線容量挿入手法を適用する場合に、各電源線DSLに挿入する容量 C を、少なくとも1つの他の電源線DSLに挿入する容量 C と異ならせる、という手法を本発明人は発明した。以下、かかる手法を、電源線可変容量挿入手法と称する。

【0111】

電源数可変容量挿入手法を適用した場合における各電源線に挿入する容量 C 自体は、特に限定されない。ただし、「カソード揺れスジ濃淡差異現象」の発生を抑えるという観点、即ち、中央部の濃い「カソード揺れスジ」を抑制して、表示品位を保つという観点から、次のように、容量 C を決定すると好適である。

【0112】

即ち、上述の如く、有機ELパネル61の中心部に近いほど、「カソード揺れスジ」は濃くなっていく。一方、図15を用いて説明したように、容量 C を大きくするほど、「カソード揺れスジ」は薄くなっていく。よって、有機ELパネル61の中心部に近づくほど、容量 C を大きくしていくと好適である。

【0113】

換言すると、有機ELパネル61の外周部に近いほど、「カソード揺れスジ」は薄くなっていく。一方、容量 C を小さくするほど、「カソード揺れスジ」は濃くなっていく。よって、有機ELパネル61の外周部に近づくほど、容量 C を大きくしていくと好適である。

【0114】

以上まとめると、電源線可変容量挿入手法を適用して、有機ELパネル61の中心部における電源線DSLに挿入する容量 C を大きくし、外周部における電源線DSLに挿入する容量 C を小さくすることができる。その結果、「カソード揺れスジ濃淡差異現象」の発生を抑えること、即ち、中央部の濃い「カソード揺れスジ」を抑制し、表示品位を保つことができるようになる。

【0115】

具体的には例えば、電源線DSLに挿入する容量 C は、図16や図17に示されるように決定することができる。

【0116】

図16は、電源線可変容量挿入手法が適用された場合の有機ELパネル61のユニット

10

20

30

40

50

分割の一例を示している。

【0117】

図16において、点線は、ユニットの区切りを示している。即ち、2つの点線間の部分が、1ユニットを示している。図16の例では、説明の簡略上、ユニット総数 $K + 1 = 5$ とされ、有機ELパネル61の中心部よりも上部の3つのユニット（第1乃至第3ユニット）のゲートドライバ71の出力部分までが図示されている。また、1ユニットで共有化される電源線DSLの本数は5本とされている。ただし、当然ながら、ユニット総数 $K + 1$ や、1ユニットで共有化される電源線DSLの本数は、図16の例に限定されない。また、WSドライバ82-1乃至82-Nについても、紙面の都合上、符号の図示は適宜省略されている。なお、この段落の前提事項は、後述する他の図面についても同様とする。

10

【0118】

図16に示されるように、各電源線DSLには、抵抗Rと容量CとからなるRC回路がそれぞれ接続されている。ただし、抵抗Rと容量Cとの積であるRC値は、ユニット内で同一で、各ユニット毎に異なっている。

【0119】

具体的には、図16の例では、RC値は、各電源線DSLの右方に示される線（RCという符号が付されている線）によって表わされている。

【0120】

即ち、有機ELパネル61の最外周部である第1ユニットにおいては、1つのDSドライバ81-1によって、5本の電源線DSL-1RC1乃至DSL-1RC5が共通して制御される。5本の電源線DSL-1RC1乃至DSL-1RC5のそれぞれに接続されるRC回路のRC値（以下、最外周部RC値と称する）は、全て同一となっている。

20

【0121】

有機ELパネル61の外周部である第2ユニットにおいては、1つのDSドライバ81-2によって、5本の電源線DSL-2RC1乃至DSL-2RC5が共通して制御される。5本の電源線DSL-2RC1乃至DSL-2RC5のそれぞれに接続されるRC回路のRC値（以下、外周部RC値と称する）は、全て同一となっている。

【0122】

有機ELパネル61の中心部である第3ユニットにおいては、1つのDSドライバ81-3によって、5本の電源線DSL-3RC1乃至DSL-3RC5が共通して制御される。5本の電源線DSL-3RC1乃至DSL-3RC5のそれぞれに接続されるRC回路のRC値（以下、中心部RC値と称する）は、全て同一となっている。

30

【0123】

ただし、図16の例では、最外周部RC値 < 外周部RC値 < 中心部RC値の関係を満たしている。即ち、図16の例では、有機ELパネル61の中心部から外周部に向かう程、RC値は小さくなっている。ここで、抵抗Rを一定とするならば、有機ELパネル61の中心部から外周部に向かう程、容量Cは小さくなっている。

【0124】

この場合の各電源線の出力波形は、図17に示されるようになる。

【0125】

図17は、図16の有機ELパネル61の各電源線DSLの出力波形の一例を示すタイミングチャートである。

40

【0126】

図17に示されるように、各ユニット内では、電源線DSLのRC値は同一値なので、電源線電位DSの立ち下り時の鈍り度合も同程度になっている。一方、ユニット間でみると、最外周部RC値 < 外周部RC値 < 中心部RC値の関係を満たしているので、中心部にいくほど、電源線電位DSの立ち下り時の鈍り度合が大きくなっていく。これにより、「カソード揺れスジ濃淡差異現象」の発生を抑えることができる。即ち、中央部の濃い「カソード揺れスジ」を抑制し、表示品位を保つことができるようになる。

【0127】

50

なお、図16と図17の例では、「カソード揺れスジ濃淡差異現象」の発生を抑えるという観点、即ち、中央部の濃い「カソード揺れスジ」を抑制して、表示品位を保つという観点から、各電源線DSLに挿入される容量Cが決定された。ただし、上述の如く、電源数可変容量挿入手法を適用した場合における各電源線に挿入する容量自体は、特に限定されない。例えば、画面全体の「カソード揺れスジ」を抑制して、表示品位を保つという観点からは、次のように、容量Cを決定すると好適である。

【0128】

即ち、上述したように、基本ユニットスキャン駆動手法では、ユニットを構成する複数本の電源線DSLの電位DSが同一タイミングでまとめて、高電位Vccと低電位Vssのうち一方から他方に切換えられる。このため、例えば、高電位Vccから低電位Vssに切り替わるとき、即ち、電源線電位DSの立ち下り時に、共通化した1ユニット分のDSカップリングにより、電源線電位DSの電位の揺れが、発光素子94のカソードに入る。これが、カソード電位Vcathの揺れの原因である。

10

【0129】

即ち、1ユニット内で共通化された電源線DSLの本数分のDSカップリングが同一タイミングで一斉に発光素子94のカソードに入るため、カソード電位Vcathの揺れが大きくなる。従って、1ユニット内で共通化された各行の電源線DSLの立ち下りタイミングを変化させることで、1行分のDSカップリングが異なるタイミングで発光素子94のカソードに入ることになり、カソード電位Vcathの揺れが分散される。即ち、カソード電位Vcathの揺れが小さくなり、結果として、画面全体の「カソード揺れスジ」が抑制されるのである。

20

【0130】

1ユニット内で共通化された各行の電源線DSLの立ち下りタイミングを変化させるためには、例えば図18に示されるように、各行の電源線DSLの立ち下りの鈍り度合を変化させて時定数を変化させればよい。

【0131】

図18は、電源線可変容量挿入手法が適用された場合の有機ELパネル61の1ユニット内の各電源線DSLの出力波形の一例であって、図16や図17の例とは異なる例を示すタイミングチャートである。

【0132】

図18のAには、第1ユニットのゲートドライバ71の出力部分までが図示されている。第1ユニット内の各電源線DSL-1RC1乃至DSL-1RC5の各RC値は、各RC回路の右方に示される線(RCという符号が付されている線)によって表わされている。

30

【0133】

図18のAに示されるように、ユニット内の中心部の電源線DSL-1RC3のRC値が最大値を取り、ユニット内の境界部にいくほど、RC値が徐々に小さくなっていく。その結果、図18のBに示されるように、ユニット内の中心部の電源線DSL-1RC3の立ち下りの鈍り度合が一番大きくなり(時定数が一番長くなり)、ユニット内の境界部にいくほど、その立ち下りの鈍り度合が小さくなっていく(時定数が小さくなっていく)。その結果、カソード電位Vcathの揺れが分散される。即ち、カソード電位Vcathの揺れが小さくなり、結果として、画面全体の「カソード揺れスジ」が抑制されるのである。

40

【0134】

図19は、電源線可変容量挿入手法が適用された場合の有機ELパネル61のユニット分割の一例であって、図16とは異なる例を示している。

【0135】

有機ELパネル61の最外周部である第1ユニットにおいては、1つのDSドライバ81-1によって、5本の電源線DSL-1RC1乃至DSL-1RC5が共通して制御される。5本の電源線DSL-1RC1乃至DSL-1RC5のそれぞれに接続されるRC回路のRC値、即ち、最外周部RC値は、図18を用いて説明したとおり一定ではない。具体的には、ユニット内の中心部の電源線DSL-1RC3のRC値が最大値を取り、ユニット内の境界部にいくほど、RC値が徐々

50

に小さくなっていく。

【0136】

有機ELパネル61の外周部である第2ユニットにおいては、1つのDSドライバ81-2によって、5本の電源線DSL-2RC1乃至DSL-2RC5が共通して制御される。5本の電源線DSL-2RC1乃至DSL-2RC5のそれぞれに接続されるRC回路のRC値、即ち、外周部RC値は、最外周部RC値と同様に一定ではない。具体的には、ユニット内の中心部の電源線DSL-2RC3のRC値が最大値を取り、ユニット内の境界部にいくほど、RC値が徐々に小さくなっていく。

【0137】

有機ELパネル61の中心部である第3ユニットにおいては、1つのDSドライバ81-3によって、5本の電源線DSL-3RC1乃至DSL-3RC5が共通して制御される。5本の電源線DSL-3RC1乃至DSL-3RC5のそれぞれに接続されるRC回路のRC値、即ち、中心部RC値は、最外周部RC値と同様に一定ではない。具体的には、ユニット内の中心部の電源線DSL-2RC3のRC値が最大値を取り、ユニット内の境界部にいくほど、RC値が徐々に小さくなっていく。

10

【0138】

この場合の各電源線の出力波形は、図20に示されるようになる。

【0139】

図20は、図19の有機ELパネル61の各電源線DSLの出力波形の一例を示すタイミングチャートである。

20

【0140】

図20に示されるように、各ユニット内では、ユニット内の中心部の電源線DSL-iRC3(iは、ユニット番号を示し、図20の例では1乃至3の値)のRC値が最大値を取り、ユニット内の境界部にいくほど、RC値が徐々に小さくなっていく。その結果、ユニット内の中心部の電源線DSL-iRC3の立ち下りの鈍り度合が一番大きくなり(時定数が一番長くなり)、ユニット内の境界部にいくほど、その立ち下りの鈍り度合が小さくなっていく(時定数が小さくなっていく)。その結果、カソード電位Vcathの揺れが分散される。即ち、カソード電位Vcathの揺れが小さくなり、結果として、画面全体の「カソード揺れスジ」が抑制されるのである。

【0141】

30

<電源線可変抵抗挿入手法の説明>

【0142】

上述したように、1ユニット内で共通化された各行の電源線DSLの立ち下りタイミングを変化させることで、カソード電位Vcathの揺れが分散される。即ち、カソード電位Vcathの揺れが小さくなり、結果として、画面全体の「カソード揺れスジ」が抑制される。

【0143】

1ユニット内で共通化された各行の電源線DSLの立ち下りタイミングを変化させる手法としては、図19と図20の例では、電源線可変容量挿入手法を適用して、各電源線DSLに挿入される容量Cを各々異ならせる手法が採用された。ただし、この手法は一例にすぎず、その他様々な手法を採用することができる。

40

【0144】

例えば、電源線DSLに抵抗Rを挿入することで、電源線DSLを伝搬する信号を遅延させることができる。この信号が遅延される時間が、いわゆるムダ時間である。ムダ時間の長さは、抵抗Rによって決定される。そこで、各電源線DSLに挿入する抵抗Rを、少なくとも1つの他の電源線DSLに挿入する抵抗Rと異ならせる、という手法を本発明人は発明した。以下、かかる手法を、電源線可変抵抗挿入手法と称する。

【0145】

電源数可変抵抗挿入手法を適用した場合における各電源線に挿入する抵抗R自体は、特に限定されない。ただし、画面全体の「カソード揺れスジ」を抑制するという観点から、例えば図21と図22に示されるように、抵抗Rを決定すると好適である。

50

【0146】

図21は、電源線可変抵抗挿入手法が適用された有機ELパネル61の各電源線DSLの出力波形の一例を示すタイミングチャートである。

【0147】

図21においては、第1ユニットの電源線DSL-1RC1乃至DSL-1RC5の各出力波形が示されている。

【0148】

第1ユニットの電源線DSL-1RC1乃至DSL-1RC5の各信号(パルス)は、各抵抗Rに入る前までは、DSドライバ51-1から同一タイミングで伝搬されてくるが、各抵抗Rによってそれぞれ異なるムダ時間分だけ遅延されて出力される。電源線DSL-1RC1乃至DSL-1RC5の各ムダ時間T1乃至T5の長さは、図21に示されるように、その順番で長くなっている。その結果、電源線DSL-1RC1乃至DSL-1RC5の立ち下がりがその順番で順次行われることになり、カソード電位Vcathの揺れが分散される。即ち、カソード電位Vcathの揺れが小さくなり、結果として、画面全体の「カソード揺れスジ」が抑制される。

10

【0149】

このように、第1ユニットの電源線DSL-1RC1乃至DSL-1RC5の各ムダ時間T1乃至T5の長さを、その順番で大きくするためには、図22に示されるように、抵抗素子202の抵抗Rの大きさをその順番で大きくなるように設定していけばよい。

【0150】

図22は、電源線可変抵抗挿入手法が適用された有機ELパネル61の構成例を示している。

20

【0151】

図22においては、有機ELパネル61のうち、1ユニット分のみが図示されている。また、1ユニットで共通化される電源線DSLの本数は、図21までの例では5本とされていたが、図22の例では16本とされている。

【0152】

図22の例では、1ユニット分の16本の電源線DSLのそれぞれには、入力保護回路201が接続されており、その出力部分に、抵抗素子202が接続されている。図22においては、抵抗素子202の長さが、抵抗Rの大きさを示している。即ち、同一ユニット内では、下方の電源線DSLにいくほど、抵抗素子202の抵抗Rは大きくなり、信号の伝搬のムダ時間は長くなっていく。その結果、各電源線DSLの立ち下がりが、図中上から下に向かう順番で順次行われることになり(図21参照)、カソード電位Vcathの揺れが分散される。即ち、カソード電位Vcathの揺れが小さくなり、結果として、画面全体の「カソード揺れスジ」が抑制される。

30

【0153】

<本発明が適用される電子機器>

【0154】

ところで、以上説明した有機ELパネル61は、パネルモジュールとも称される。このパネルモジュールに、さらに、電源回路、画像LSI(Large Scale Integration)などが付加されて、表示装置が構成される。

40

【0155】

有機ELパネルを用いた表示装置は、様々な電子機器のディスプレイに適用することが可能である。電子機器としては、例えば、デジタルスチルカメラやデジタルビデオカメラ、ノート型パーソナルコンピュータ、携帯電話、テレビジョン受像機などが存在する。即ち、これらの電子機器に入力された、若しくは、電子機器内で生成した映像信号を画像若しくは映像として表示するあらゆる分野の電子機器のディスプレイに本発明を適用することが可能である。以下この様な表示装置が適用された電子機器の例を示す。

【0156】

例えば、本発明は、電子機器の一例であるテレビジョン受像機に適用できる。このテレビジョン受像機は、フロントパネル、フィルターガラス等から構成される映像表示画面を

50

含み、本発明の表示装置をその映像表示画面に用いることにより作製される。

【0157】

例えば、本発明は、電子機器の一例であるデジタルスチルカメラに適用できる。このデジタルカメラは、撮像レンズ、表示部、コントロールスイッチ、メニュースイッチ、シャッター等を含み、本発明の表示装置をその表示部に用いることにより作製される。

【0158】

例えば、本発明は、電子機器の一例であるノート型パーソナルコンピュータに適用できる。このノート型パーソナルコンピュータにおいて、その本体には文字等を入力するとき操作されるキーボードを含み、その本体カバーには画像を表示する表示部を含む。このノート型パーソナルコンピュータは、本発明の表示装置をその表示部に用いることにより作製される。

10

【0159】

例えば、本発明は、電子機器の一例である携帯端末装置に適用できる。この携帯端末装置は、上部筐体と下部筐体とを有している。この携帯端末装置の状態としては、それらの2つの筐体が開いた状態と、閉じた状態とが存在する。この携帯端末装置は、上述した上側筐体と下側筐体との他、連結部（ここではヒンジ部）、ディスプレイ、サブディスプレイ、ピクチャーライト、カメラ等を含み、本発明の表示装置をそのディスプレイやサブディスプレイに用いることにより作製される。

【0160】

例えば、本発明は、電子機器の一例であるデジタルビデオカメラに適用可能である。デジタルビデオカメラは、本体部、前方を向いた側面に被写体撮影用のレンズ、撮影時のスタート/ストップスイッチ、モニター等を含み、本発明の表示装置をそのモニターに用いることにより作製される。

20

【0161】

なお、本発明の実施の形態は、上述した実施の形態に限定されるものではなく、本発明の要旨を逸脱しない範囲において種々の変更が可能である。

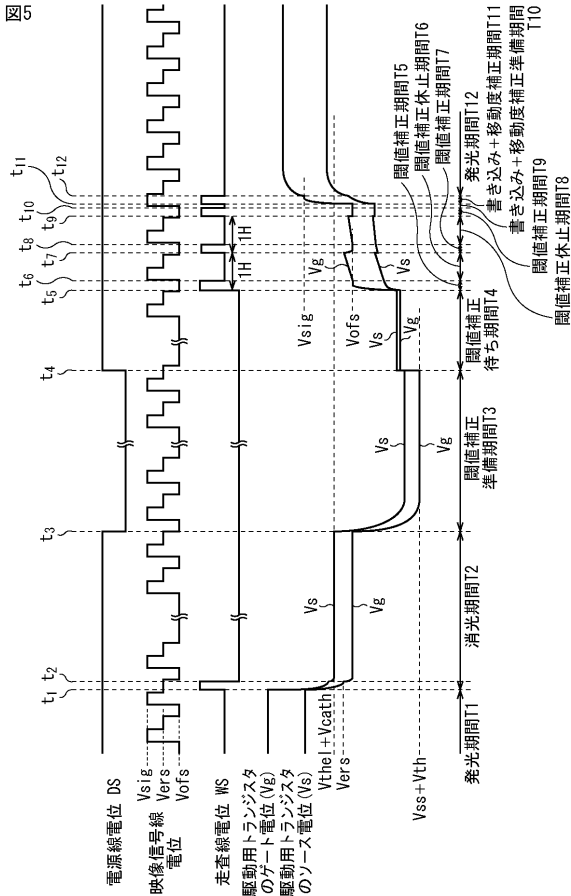
【符号の説明】

【0162】

21 画素部, 31 画素, 41 データドライバ, 61 有機ELパネル,
71 ゲートドライバ, 81 DSドライバ, 82 WSドライバ, 91 サン
プリング用トランジスタ, 92 駆動用トランジスタ, 93 保持容量, 94 発
光素子, 95 補助容量, 96 配線, 201 抵抗素子

30

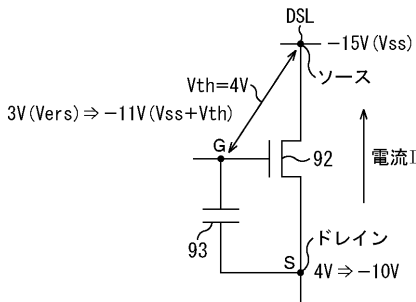
【図5】



【図8】

図8

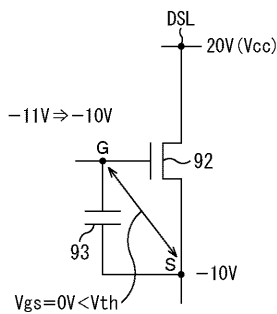
閾値補正準備期間 T3



【図9】

図9

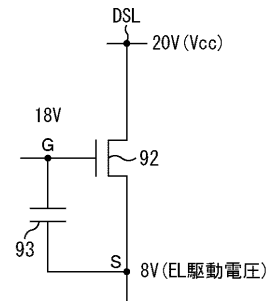
閾値補正待ち期間 T4



【図6】

図6

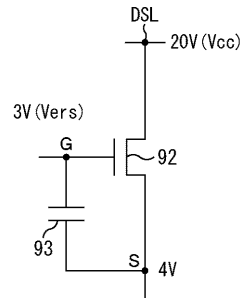
発光期間 T1



【図7】

図7

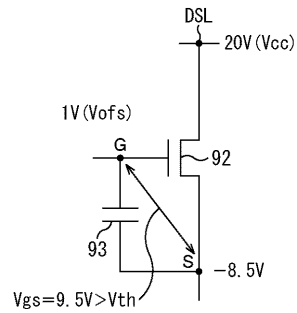
消光期間 T2



【図10】

図10

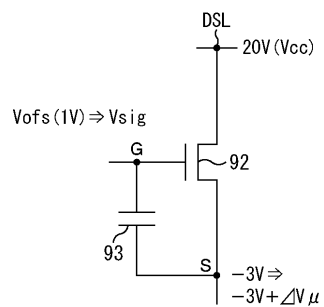
閾値補正期間 T5



【図11】

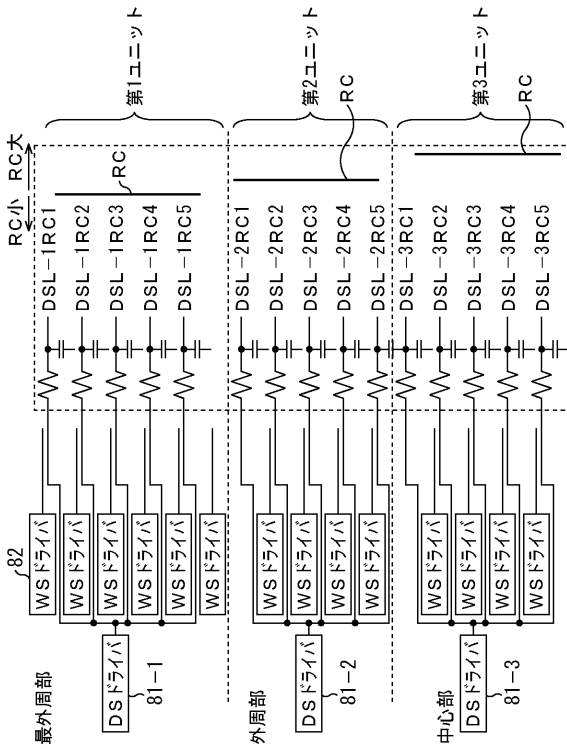
図11

書き込み+移動度補正期間 T11



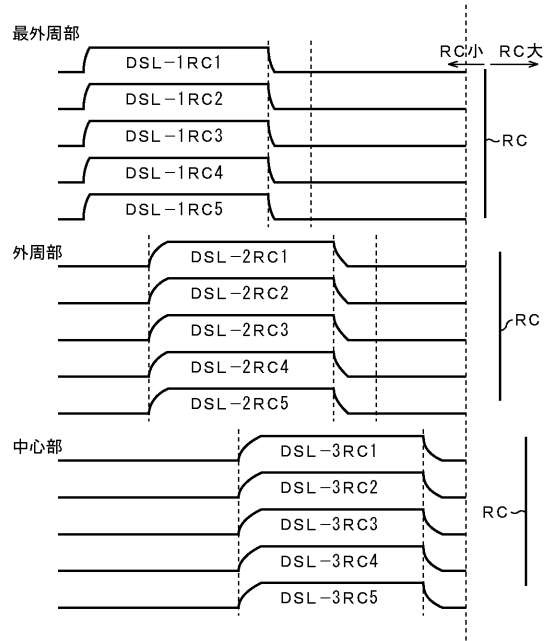
【 図 16 】

図16



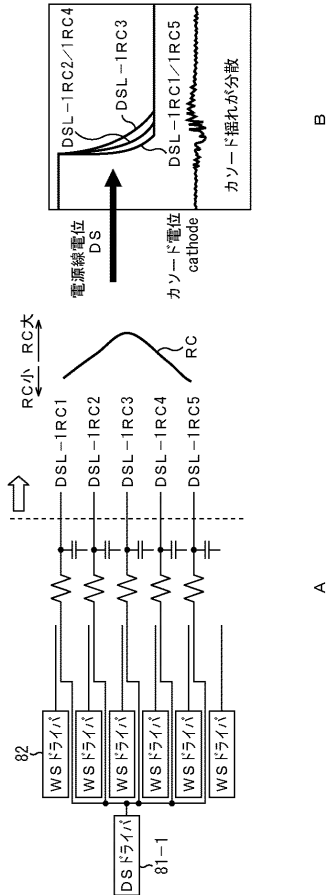
【 図 17 】

図17



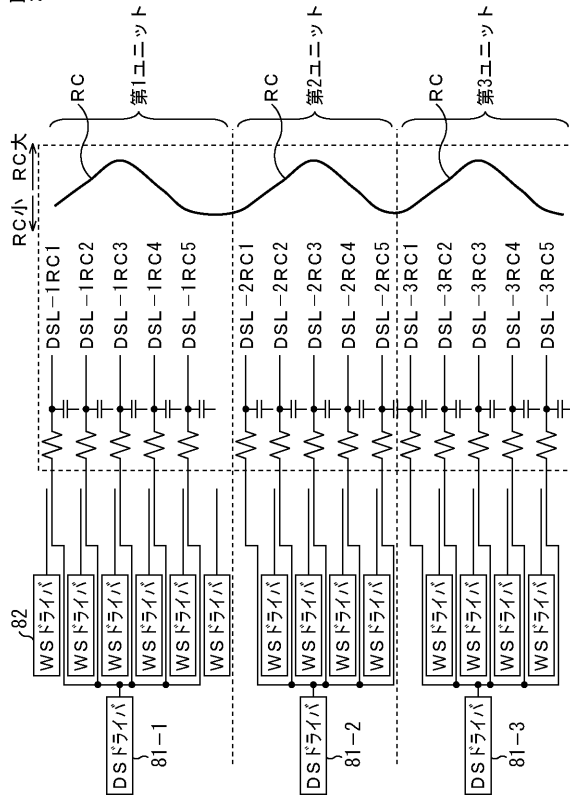
【 図 18 】

図18



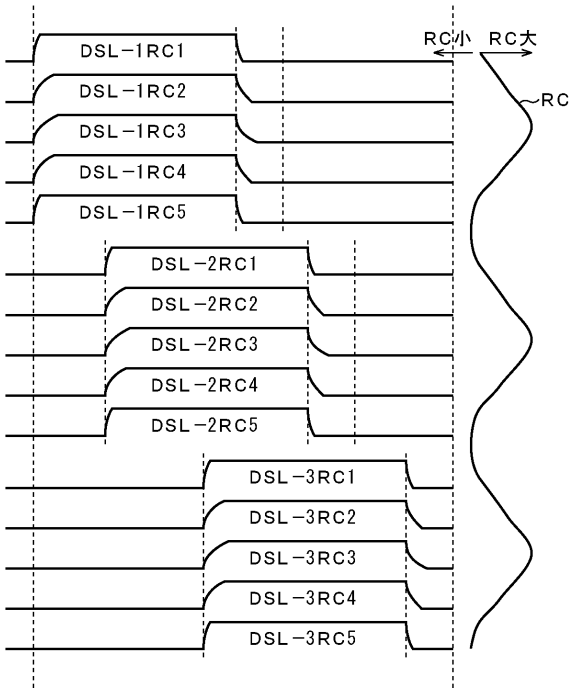
【 図 19 】

図19



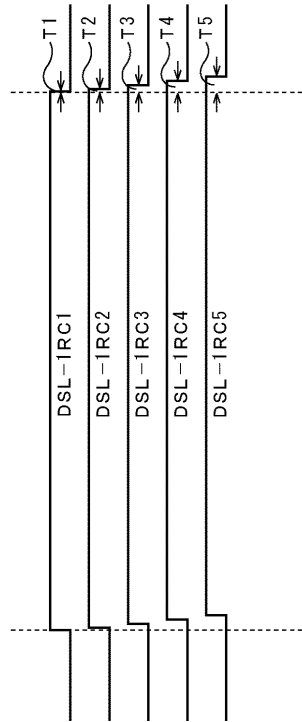
【図20】

図20



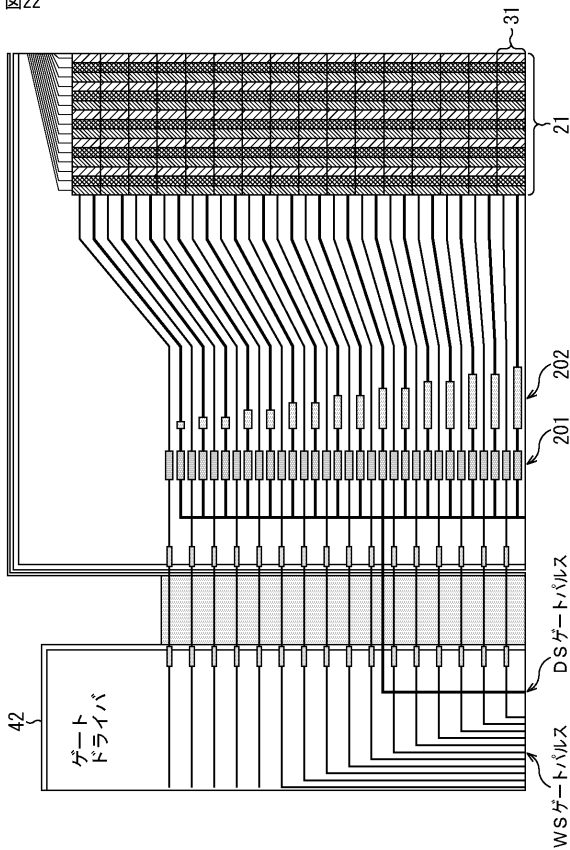
【図21】

図21



【図22】

図22



フロントページの続き

(51)Int.Cl. F I テーマコード(参考)
G 0 9 G 3/20 6 1 2 A
H 0 5 B 33/14 A

(72)発明者 内野 勝秀

東京都港区港南1丁目7番1号 ソニー株式会社内

Fターム(参考) 3K107 AA01 BB01 CC31 CC33 EE03 HH00 HH04 HH05
5C080 AA06 BB05 CC03 DD05 EE17 GG08 JJ02 JJ03 JJ04 JJ06
KK43 KK47

专利名称(译)	面板及其控制方法，显示设备和电子设备		
公开(公告)号	JP2010237358A	公开(公告)日	2010-10-21
申请号	JP2009084180	申请日	2009-03-31
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	三並 徹雄 加藤 正和 内野 勝秀		
发明人	三並 徹雄 加藤 正和 内野 勝秀		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
FI分类号	G09G3/30.J G09G3/20.641.D G09G3/20.624.B G09G3/20.680.H G09G3/20.642.A G09G3/20.612.A H05B33/14.A G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC31 3K107/CC33 3K107/EE03 3K107/HH00 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/CC03 5C080/DD05 5C080/EE17 5C080/GG08 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C080/KK43 5C080/KK47 5C380/AA01 5C380/AB06 5C380/AB46 5C380/AC07 5C380/AC08 5C380/AC09 5C380/AC11 5C380/BA14 5C380/BA20 5C380/BA28 5C380/BA31 5C380/BA38 5C380/BA39 5C380/BB02 5C380/CA08 5C380/CA12 5C380/CA53 5C380/CA54 5C380/CB01 5C380/CB20 5C380/CB26 5C380/CB31 5C380/CC02 5C380/CC03 5C380/CC04 5C380/CC06 5C380/CC07 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC41 5C380/CC62 5C380/CD022 5C380/CF41 5C380/CF43 5C380/DA02 5C380/DA06 5C380/DA32 5C380/DA47 5C380/GA14		
代理人(译)	西川 孝		
外部链接	Espacenet		

摘要(译)

要解决的问题：保持面板屏幕的显示质量。一种发光元件，根据所述电流，采样晶体管采样的视频信号，用于将电流供给到发光元件，像素和保持电容器，用于保持预定的电位矩阵驱动晶体管发射光从而构成有机EL面板。在有机EL面板中，对于存在于同一行中的每一行布置传播电源信号的电源线，并且对于其中聚集多个电源线的每个单元，多个同时切换电源线的电位。电阻器202插入属于该单元的每个电源线中。在同一单元中，电阻元件202的电阻R的大小在图中从顶部到底部的方向上逐渐增加。本发明可以应用于例如面板，显示设备，电子设备等。 .The 22

