

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-39117

(P2010-39117A)

(43) 公開日 平成22年2月18日(2010.2.18)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 624B	5C080
H01L 51/50 (2006.01)	G09G 3/20 611H	
	G09G 3/20 642A	
	G09G 3/20 641D	
審査請求 未請求 請求項の数 5 O L (全 24 頁) 最終頁に続く		

(21) 出願番号	特願2008-200837 (P2008-200837)	(71) 出願人	000002185
(22) 出願日	平成20年8月4日 (2008.8.4)		ソニー株式会社
			東京都港区港南1丁目7番1号
		(74) 代理人	100094363
			弁理士 山本 孝久
		(74) 代理人	100118290
			弁理士 吉井 正明
		(74) 代理人	100120640
			弁理士 森 幸一
		(72) 発明者	山本 哲郎
			東京都港区港南1丁目7番1号 ソニー株
			式会社内
		(72) 発明者	内野 勝秀
			東京都港区港南1丁目7番1号 ソニー株
			式会社内
		最終頁に続く	

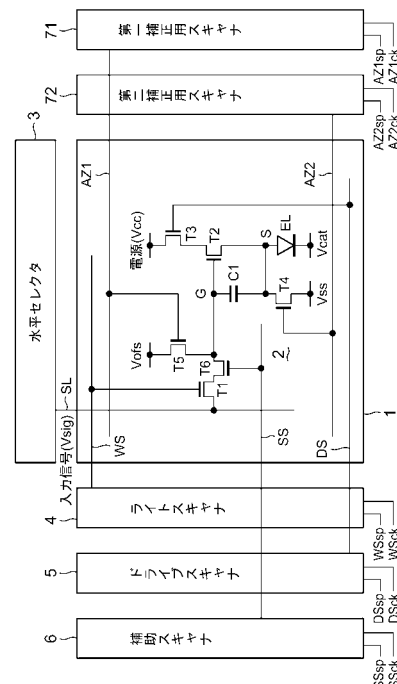
(54) 【発明の名称】 表示装置及びその駆動方法と電子機器

(57) 【要約】

【課題】 サンプリング用トランジスタのカップリングの影響を排除可能なアクティブマトリクス型の表示装置を提供する。

【解決手段】 サンプリング用トランジスタT1とスイッチングトランジスタT6は、第1制御パルス及び第2制御パルスに応じ所定のシーケンスでオンオフ動作し、信号線SLから映像信号をサンプリングして駆動用トランジスタT2の制御端に書込む。駆動用トランジスタT2は、書込まれた映像信号に応じて駆動電流を発光素子ELに供給して発光させる。サンプリング用トランジスタT1及びスイッチングトランジスタT6は、一方がオンし更に他方がオンした時点で映像信号の書込みを開始し、スイッチングトランジスタT6がオフした時点で書込みを終了する。スイッチングトランジスタT6は、サンプリング用トランジスタT1がオフした後、再びオンする。

【選択図】 図2-1



【特許請求の範囲】**【請求項 1】**

画素アレイ部とこれを駆動する回路部とを有し、

前記画素アレイ部は、列状に配された信号線と、行状に配された第 1 走査線と、各信号線と各第 1 走査線との交差部に配された行列状の画素と、第 1 走査線と平行に配された第 2 走査線とを有し、

前記回路部は、各第 1 走査線に順次第 1 制御パルスを提供する第 1 スキャナと、各第 2 走査線に順次第 2 制御パルスを提供する第 2 スキャナと、各信号線に映像信号を提供する信号セクタとを有し、

前記画素は、制御端が第 1 走査線に接続し、一方の電流端が信号線に接続したサンプリング用トランジスタと、制御端が第 2 走査線に接続し、一方の電流端が該サンプリング用トランジスタの他方の電流端に接続したスイッチングトランジスタと、制御端が該スイッチングトランジスタの他方の電流端に接続した駆動用トランジスタと、該駆動用トランジスタの電流端に接続した発光素子とを含み、

前記サンプリング用トランジスタと前記スイッチングトランジスタは、第 1 制御パルス及び第 2 制御パルスに応じ所定のシーケンスでオンオフ動作し、該信号線から映像信号をサンプリングして該駆動用トランジスタの制御端に書込み、

前記駆動用トランジスタは、該書込まれた映像信号に応じて駆動電流を発光素子に供給して発光させる表示装置。

【請求項 2】

前記サンプリング用トランジスタ及びスイッチングトランジスタは、一方がオンし更に他方がオンした時点で該映像信号の書込みを開始し、

前記スイッチングトランジスタがオフした時点で書込みを終了する請求項 1 記載の表示装置。

【請求項 3】

前記スイッチングトランジスタは、該サンプリング用トランジスタがオフした後、再びオンする請求項 2 記載の表示装置。

【請求項 4】

本体部と、該本体部から出力された情報を表示する表示部とを有し、

前記表示部は、画素アレイ部とこれを駆動する回路部とを有し、

前記画素アレイ部は、列状に配された信号線と、行状に配された第 1 走査線と、各信号線と各第 1 走査線との交差部に配された行列状の画素と、第 1 走査線と平行に配された第 2 走査線とを有し、

前記回路部は、各第 1 走査線に順次第 1 制御パルスを提供する第 1 スキャナと、各第 2 走査線に順次第 2 制御パルスを提供する第 2 スキャナと、各信号線に映像信号を提供する信号セクタとを有し、

前記画素は、制御端が第 1 走査線に接続し、一方の電流端が信号線に接続したサンプリング用トランジスタと、制御端が第 2 走査線に接続し、一方の電流端が該サンプリング用トランジスタの他方の電流端に接続したスイッチングトランジスタと、制御端が該スイッチングトランジスタの他方の電流端に接続した駆動用トランジスタと、該駆動用トランジスタの電流端に接続した発光素子とを含み、

前記サンプリング用トランジスタと前記スイッチングトランジスタは、第 1 制御パルス及び第 2 制御パルスに応じ所定のシーケンスでオンオフ動作し、該信号線から映像信号をサンプリングして該駆動用トランジスタの制御端に書込み、

前記駆動用トランジスタは、該書込まれた映像信号に応じて駆動電流を発光素子に供給して発光させる電子機器。

【請求項 5】

画素アレイ部とこれを駆動する回路部とを有し、前記画素アレイ部は、列状に配された信号線と、行状に配された第 1 走査線と、各信号線と各第 1 走査線との交差部に配された行列状の画素と、第 1 走査線と平行に配された第 2 走査線とを有し、前記回路部は、各第

1 走査線に順次第 1 制御パルスを供給する第 1 スキャナと、各第 2 走査線に順次第 2 制御パルスを供給する第 2 スキャナと、各信号線に映像信号を供給する信号セクタとを有し、前記画素は、制御端が第 1 走査線に接続し、一方の電流端が信号線に接続したサンプリング用トランジスタと、制御端が第 2 走査線に接続し、一方の電流端が該サンプリング用トランジスタの他方の電流端に接続したスイッチングトランジスタと、制御端が該スイッチングトランジスタの他方の電流端に接続した駆動用トランジスタと、該駆動用トランジスタの電流端に接続した発光素子とを含む表示装置を駆動するため、

前記サンプリング用トランジスタと前記スイッチングトランジスタは、第 1 制御パルス及び第 2 制御パルスに応じ所定のシーケンスでオンオフ動作し、該信号線から映像信号をサンプリングして該駆動用トランジスタの制御端に書込み、

前記駆動用トランジスタは、該書込まれた映像信号に応じて駆動電流を発光素子に供給して発光させる表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は発光素子を画素に用いたアクティブマトリクス型の表示装置及びその駆動方法に関する。またこの様な表示装置を備えた電子機器に関する。

【背景技術】

【0002】

発光素子として有機 EL デバイスを用いた平面自発光型の表示装置の開発が近年盛んになっている。有機 EL デバイスは有機薄膜に電界をかけると発光する現象を利用したデバイスである。有機 EL デバイスは印加電圧が 10 V 以下で駆動するため低消費電力である。また有機 EL デバイスは自ら光を発する自発光素子であるため、照明部材を必要とせず軽量化及び薄型化が容易である。さらに有機 EL デバイスの応答速度は数 μ s 程度と非常に高速であるので、動画表示時の残像が発生しない。

【0003】

有機 EL デバイスを画素に用いた平面自発光型の表示装置の中でも、とりわけ駆動素子として薄膜トランジスタを各画素に集積形成したアクティブマトリクス型の表示装置の開発が盛んである。アクティブマトリクス型平面自発光表示装置は、例えば以下の特許文献 1 ないし 7 に記載されている。

【特許文献 1】特開 2003-255856

【特許文献 2】特開 2003-271095

【特許文献 3】特開 2004-133240

【特許文献 4】特開 2004-029791

【特許文献 5】特開 2004-093682

【特許文献 6】特開 2005-258415

【特許文献 7】特開 2005-316385

【0004】

図 31 は従来のアクティブマトリクス型表示装置の一例を示す模式的な回路図である。表示装置は画素アレイ部 1 と周辺の回路部とで構成されている。回路部は水平セクタ 3 とライトスキャナ 4 を備えている。画素アレイ部 1 は列状の信号線 SL と行状の走査線 WS を備えている。各信号線 SL と走査線 WS の交差する部分に画素 2 が配されている。図では理解を容易にするため、1 個の画素 2 のみを表してある。ライトスキャナ 4 はシフトレジスタを備えており、外部から供給されるクロック信号 ck に応じて動作し同じく外部から供給されるスタートパルス sp を順次転送することで、走査線 WS に順次パルス状の制御信号（制御パルス）を出力する。水平セクタ 3 はライトスキャナ 4 側の線順次走査に合わせて映像信号を信号線 SL に供給する。

【0005】

画素 2 はサンプリング用トランジスタ T1 と駆動用トランジスタ T2 と保持容量 C1 と発光素子 EL とで構成されている。駆動用トランジスタ T2 は P チャネル型であり、その

10

20

30

40

50

ソースは電源ラインに接続し、そのドレインは発光素子E Lに接続している。駆動用トランジスタT 2のゲートはサンプリング用トランジスタT 1を介して信号線S Lに接続している。サンプリング用トランジスタT 1はライトスキャナ4から供給される制御信号に応じて導通し、信号線S Lから供給される映像信号をサンプリングして保持容量C 1に書き込む。駆動用トランジスタT 2は保持容量C 1に書き込まれた映像信号をゲート電圧V g sとしてそのゲートに受け、ドレイン電流I d sを発光素子E Lに流す。これにより発光素子E Lは映像信号に応じた輝度で発光する。ゲート電圧V g sは、ソースを基準にしたゲートの電位を表している。

【0006】

駆動用トランジスタT 2は飽和領域で動作し、ゲート電圧V g sとドレイン電流I d sの関係は以下の式1で表される。

$$I d s = (1/2) \mu (W/L) C o x (V g s - V t h)^2 \cdots (1)$$

ここで μ は駆動用トランジスタの移動度、Wは駆動用トランジスタのチャネル幅、Lは同じくチャネル長、C o xは同じくゲート絶縁容量、V t hは同じく閾電圧である。この特性式から明らかなように駆動用トランジスタT 2は飽和領域で動作するとき、ゲート電圧V g sに応じてドレイン電流I d sを供給する定電流源として機能する。

【0007】

図32は、発光素子E Lの電圧／電流特性を示すグラフである。横軸にアノード電圧Vを示し、縦軸に駆動電流I d sをとっている。なお発光素子E Lのアノード電圧は駆動用トランジスタT 2のドレイン電圧となっている。発光素子E Lは電流／電圧特性が経時変化し、特性カーブが時間の経過と共に寝ていく傾向にある。このため駆動電流I d sが一定であってもアノード電圧（ドレイン電圧）Vが変化してくる。その点、図31に示した画素回路2は駆動用トランジスタT 2が飽和領域で動作し、ドレイン電圧の変動に関わらずゲート電圧V g sに応じた駆動電流I d sを流すことができるので、発光素子E Lの特性経時変化に関わらず発光輝度を一定に保つことが可能である。

【0008】

図33は、従来の画素回路の他の例を示す回路図である。先に示した図31の画素回路と異なる点は、駆動用トランジスタT 2がPチャネル型からNチャネル型に変わっていることである。回路の製造プロセス上は、画素を構成する全てのトランジスタをNチャネル型にすることが有利である場合が多い。

【発明の開示】

【発明が解決しようとする課題】

【0009】

従来の表示装置は、サンプリング用トランジスタが信号線から映像信号をサンプリングし、駆動用トランジスタT 2のゲートGに書き込む。駆動用トランジスタT 2はゲートに書き込まれた映像信号に応じて駆動電流I d sを発光素子E Lに供給する。ここでサンプリング用トランジスタT 1はライトスキャナ4から走査線W Sを介して供給された制御パルスにตอบสนองして動作し、映像信号を信号線S Lからサンプリングする。具体的には、制御パルスの立上りに応じてサンプリング用トランジスタT 1はオンし、制御パルスの立下りに応じてサンプリング用トランジスタT 1はオフする。サンプリング用トランジスタT 1はオンしてからオフするまでの間に映像信号をサンプリングして駆動用トランジスタT 2のゲートに書き込む。

【0010】

しかしながら、サンプリング用トランジスタT 1はオフするときに、そのゲートからドレイン側にカップリングが入り電位が変動する。このカップリングにより、サンプリング用トランジスタT 1のドレインに接続している駆動用トランジスタT 2のゲート電位が変動し、書き込まれた映像信号に誤差が生じる。個々の画素のサンプリング用トランジスタT 1でこのカップリング量にばらつきがあるため、駆動用トランジスタT 2のゲートに書き込まれたゲート電圧V g sがばらつく。これにより、画素間で駆動電流I d sがばらつくため、結果的に画素の発光輝度がばらつき画面のユニフォームティを損なうという課題

がある。

【課題を解決するための手段】

【0011】

上述した従来の技術の課題に鑑み、本発明はサンプリング用トランジスタのカップリングの影響を排除可能なアクティブマトリクス型の表示装置を提供することを目的とする。かかる目的を達成するために以下の手段を講じた。即ち本発明にかかる表示装置は、画素アレイ部とこれを駆動する回路部とを有する。前記画素アレイ部は、列状に配された信号線と、行状に配された第1走査線と、各信号線と各第1走査線との交差部に配された行列状の画素と、第1走査線と平行に配された第2走査線とを有する。前記回路部は、各第1走査線に順次第1制御パルス进行供給する第1スキュナと、各第2走査線に順次第2制御パルス进行供給する第2スキュナと、各信号線に映像信号进行供給する信号セレクトアとを有する。前記画素は、制御端が第1走査線に接続し、一方の電流端が信号線に接続したサンプリング用トランジスタと、制御端が第2走査線に接続し、一方の電流端が該サンプリング用トランジスタの他方の電流端に接続したスイッチングトランジスタと、制御端が該スイッチングトランジスタの他方の電流端に接続した駆動用トランジスタと、該駆動用トランジスタの電流端に接続した発光素子とを含む。前記サンプリング用トランジスタと前記スイッチングトランジスタは、第1制御パルス及び第2制御パルスに依り所定のシーケンスでオンオフ動作し、該信号線から映像信号进行サンプリングして該駆動用トランジスタの制御端に書込む。前記駆動用トランジスタは、該書込まれた映像信号に依りて駆動電流进行発光素子に供給して発光させる。

10

20

【0012】

好ましくは前記サンプリング用トランジスタ及びスイッチングトランジスタは、一方がオンし更に他方がオンした時点で該映像信号の書込みを開始し、前記スイッチングトランジスタがオフした時点で書込みを終了する。又前記スイッチングトランジスタは、該サンプリング用トランジスタがオフした後、再びオンする。

【発明の效果】

【0013】

本発明によれば、サンプリング用トランジスタの電流端（ドレイン）と駆動用トランジスタの制御端（ゲート）との間にスイッチングトランジスタを挿入している。換言すると、信号線と駆動用トランジスタのゲートの間に、サンプリング用トランジスタとスイッチングトランジスタを直列接続している。このサンプリング用トランジスタとスイッチングトランジスタを所定のシーケンスでオンオフ動作することにより、ノイズ原因となるカップリングが駆動用トランジスタのゲートに入らないようにしている。これにより、カップリングに起因する発光輝度のばらつきを抑制することが可能となり、ムラのない均一な画質の表示装置を得ることができる。

30

【発明を実施するための最良の形態】

【0014】

以下図面を参照して本発明の実施の形態を詳細に説明する。図1は本発明にかかる表示装置の第1実施形態を示す全体的なブロック図である。図示するように、本表示装置は、基本的に画素アレイ部1とこれを駆動する回路部2とを有する。画素アレイ部1は、列状に配された信号線SLと、行状に配された第1走査線WSと、各信号線SLと各第1走査線WSとの交差部に配された行列状の画素2と、第1走査線WSと平行に配された第2走査線SSとを有する。回路部2は、各第1走査線WSに順次第1制御パルス进行供給する第1スキュナ（ライトスキュナ）4と、各第2走査線SSに順次第2制御パルス进行供給する第2スキュナ（補助スキュナ）6と、各信号線SLに映像信号进行供給する信号セレクトア（水平セレクトア）3とを有する。

40

【0015】

本実施形態では、回路部2は上述したライトスキュナ4、補助スキュナ6、水平セレクトア3の他に、第1補正用スキュナ71、第2補正用スキュナ72、ドライブスキュナ5を含んでいる。第1補正用スキュナ71は走査線WSと平行に配された走査線AZ1を介して

50

各画素 2 に接続している。第 2 補正用スキャナ 7 2 は走査線 W S と平行に配されたさらに別の走査線 A Z 2 を介して各画素 2 に接続している。ドライブスキャナ 5 はやはり第 1 の走査線 W S と平行に配されたさらに別の走査線 D S を介して各画素 2 に接続している。

【0016】

ライトスキャナ 4 はシフトレジスタからなり、外部から供給されるクロック信号 W S c k に応じて動作し、同じく外部から供給されるスタートパルス W S s p を順次転送することで、対応する走査線 W S に所定の制御信号を線順次で出力している。同様にドライブスキャナ 5 もシフトレジスタからなり、クロック信号 D S c k 及びスタートパルス D S s p に従って動作し、所定の制御信号を対応する走査線 D S に出力している。補助スキャナ 6 も同じくシフトレジスタからなり、外部から供給されるクロック信号 S S c k に応じて動作し、同じく外部から供給されるスタートパルス S S s p を順次転送することで、対応する走査線 S S にパルス状の制御信号（制御パルス）を線順次で出力している。同様に第一補正用スキャナ 7 1 もクロック信号 A Z 1 c k とスタートパルス A Z 1 s p の入力を受けて動作する。第二補正用スキャナ 7 2 もクロック信号 A Z 2 c k と A Z 2 s p の供給を外部から受けて、所定の制御信号を対応する走査線 A Z 2 に出力する。

【0017】

図 2-1 は、図 1 に示した表示装置に組み込まれる画素回路の構成を示す回路図である。まず最初に、本発明の要部となる構成を抽出して説明する。即ち画素 2 は、少なくともサンプリング用トランジスタ T 1 と、スイッチングトランジスタ T 6 と、駆動用トランジスタ T 2 と、発光素子 E L とを含む。サンプリング用トランジスタ T 1 はその制御端（ゲート）が第 1 走査線 W S に接続し、一方の電流端（ソース）が信号線 S L に接続している。スイッチングトランジスタ T 6 は、その制御端（ゲート）が第 2 走査線 S S に接続し、一方の電流端がサンプリング用トランジスタ T 1 の他方の電流端（ドレイン）に接続している。駆動用トランジスタ T 2 は、その制御端（ゲート G）がスイッチングトランジスタ T 6 の他方の電流端に接続している。発光素子 E L はこの駆動用トランジスタ T 2 の電流端に接続している。より具体的には、発光素子 E L は 2 端子型であり、そのアノードが駆動用トランジスタ T 2 のソース S に接続し、そのカソードが所定のカソード電位 V c a t に接続している。

【0018】

かかる構成において、サンプリング用トランジスタ T 1 とスイッチングトランジスタ T 6 は、第 1 走査線 W S から供給される第 1 制御パルス及び第 2 走査線 S S から供給される第 2 制御パルスにそれぞれ応答して、所定のシーケンスでオンオフ動作し、信号線 S L から映像信号 V s i g をサンプリングして駆動用トランジスタ T 2 のゲート G に書き込む。駆動用トランジスタ T 2 は、書き込まれた映像信号 V s i g に応じて駆動電流を発光素子 E L に供給して発光させる。

【0019】

具体的には、サンプリング用トランジスタ T 1 及びスイッチングトランジスタ T 6 は、一方がオンしさらに他方がオンした時点で映像信号 V s i g の書き込みを開始し、スイッチングトランジスタ T 6 がオフした時点で書き込みを終了する。続いてサンプリング用トランジスタ T 1 がオフした後、スイッチングトランジスタ T 6 が再びオン状態に復帰する。かかる構成により、サンプリング用トランジスタ T 1 のゲートから駆動用トランジスタ T 2 のゲート G に飛び込むカップリングを抑制することができる。

【0020】

図 2-1 に示した画素 2 は、上述した基本的な構成要素に加え、さらに追加のスイッチングトランジスタ T 3, T 4, T 5 と保持容量 C 1 を備えている。スイッチングトランジスタ T 3 はそのゲートが走査線 D S に接続し、一方の電流端が電源 V c c に接続している。他方の電流端は駆動用トランジスタ T 2 のドレインに接続している。スイッチングトランジスタ T 4 は、そのゲートが走査線 A Z 2 に接続し、一方の電流端が駆動用トランジスタ T 2 のソース S に接続し、他方の電流端が所定の電位 V s s に接続している。スイッチングトランジスタ T 5 は、そのゲートが走査線 A Z 1 に接続し、一方の電流端が所定の電

位 V_{ofs} に接続し、他方の電流端が駆動用トランジスタ T_2 のゲート G に接続している。保持容量 C_1 は一端が駆動用トランジスタ T_2 のゲート G に接続し、他方が駆動用トランジスタ T_2 のソース S に接続している。

【0021】

図 2-2 はサンプリング用トランジスタ T_1 の構造を示す模式的な平面図及び断面図である。図示するように、このサンプリング用トランジスタはボトムゲート構造を有し、基板の上に Mo からなるゲート電極 G が形成されている。その上にはゲート絶縁膜を介してチャネル領域 CH となる半導体薄膜が形成されている。本例では、この半導体薄膜はアモルファスシリコン ($a-Si$) である。チャネル領域 CH の上はストッパ (STO) で被覆されており、その上にソース電極 S 及びドレイン電極 D が金属アルミニウム (Al) で形成されている。ソース電極 S は信号線側に接続し、ドレイン電極 D は駆動用トランジスタ T_2 のゲート側に接続している。

【0022】

従来の表示装置のように、サンプリング用トランジスタ T_1 のドレイン D を駆動用トランジスタ T_2 のゲート G に直結した構成とした場合、発光素子 EL の発光は、映像信号の書き込みを行った後、サンプリング用トランジスタ T_1 をオフすることで行う。しかしながらこの場合には、サンプリング用トランジスタ T_1 がオフするとき駆動用トランジスタ T_2 のゲート G に飛び込むカップリングのばらつきによって、駆動用トランジスタ T_2 のゲート電圧 V_{gs} にばらつきが生じてしまい、発光輝度のムラの原因となる。

【0023】

このサンプリング用トランジスタ T_1 がオフ時のカップリングは、駆動用トランジスタ T_2 のゲートに接続するドレイン電極 D とサンプリング用トランジスタ T_1 のゲート電極 G との間の寄生容量に起因するところが大である。図 2-2 に示したアモルファスシリコン TFT の場合、サンプリング用トランジスタ T_1 のゲート金属 (Mo) と駆動用トランジスタ T_2 のゲート金属に接続するドレイン (Al) とは、 Mo /ゲート絶縁膜/アモルファスシリコン/ Al と、 Mo /ゲート絶縁膜/アモルファスシリコン/ STO 絶縁膜/ Al という 2 つの領域でオーバーラップしており、それぞれのレイヤーの線幅バラツキ、膜厚バラツキ、合わせズレ等によってその寄生容量は変化する。

【0024】

この寄生容量を C_{ws} とし、そのバラツキを ΔC_{ws} 、駆動用トランジスタ T_2 のゲートから見える全ての容量の合成容量を C_g とすると、サンプリング用トランジスタ T_1 がオフする時のカップリング ΔV は式 2 で示す値となる。ここで V_{ws} はサンプリング用トランジスタ T_1 がオフ時のサンプリング用トランジスタ T_1 のオン電圧とオフ電圧の差分 (電圧変化量) である。この ΔC_{ws} によって前述のように駆動用トランジスタ T_2 のゲートソース間電圧にバラツキが生じてしまい、発光輝度のバラツキの原因となる。

【数 1】

$$\Delta V = \frac{C_{ws} + \Delta C_{ws}}{C_{ws} + \Delta C_{ws} + C_g} V_{ws} \quad \text{式 2}$$

【0025】

この現象の対策としてサンプリング用トランジスタ T_1 の振幅 V_{ws} を減らしてカップリング量を減らすという方法がある。しかし、サンプリング用トランジスタ T_1 の振幅を減らすということはオン電圧を下げるかオフ電圧を上げるかのどちらかであり、オン電圧を下げると白の信号書き込みが行えなくなる恐れがある。またオフ電圧を上げるとオフ時のリーク電流が大きくなり、ザラというような画質不良が現れてしまう。また、本例ではアモルファスシリコンについて説明したが、低温ポリシリコンにおいてもサンプリング用ト

ランジスタT1の寄生容量による輝度バラツキの問題は存在する。

【0026】

上述した問題点に対処するため、本発明では図2-1に示した通りの画素回路構成を採用している。即ち、サンプリング用トランジスタT1のドレインと駆動用トランジスタT2のゲート間に、新たにスイッチングトランジスタT6を接続している。このスイッチングトランジスタT6のゲートは、第1走査線WSとは別に設けた第2走査線SSに接続されている。ここでスイッチング用トランジスタT6は、サンプリング用トランジスタT1がオンして信号書き込みを開始した後、一定時間経過後にオフして信号書き込みを終了し、その後サンプリング用トランジスタT1をオフし、さらにスイッチングトランジスタT6をオン状態に復帰させている。これにより、サンプリング用トランジスタT1で発生するカップリングをスイッチングトランジスタT6で遮断しつつ、駆動用トランジスタT2のゲートGに必要な映像信号を書き込むことができる。

10

【0027】

図3は、図2-1に示した画素2の動作説明に供するタイミングチャートである。時間軸に沿って、各走査線WS、SS、AZ1、AZ2及びDSに印加されるパルス状の制御信号（制御パルス）の波形を表してある。全てのトランジスタT1、T6、T5、T4、T3はNチャンネル型なので、走査線WS、SS、AZ1、AZ2、DSがそれぞれハイレベルのときオンし、ローレベルのときオフする。従ってこのタイミングチャートは、各トランジスタT1、T6、T5、T4、T3のオンオフ状態も表してある。なおこのタイミングチャートは各制御信号WS、SS、AZ1、AZ2、DSの波形と共に、駆動用トランジスタT2のゲートG及びソースSの電位変化も表してある。ゲートGとソースSとの間に生じる電圧がゲート電圧Vgsであり、駆動用トランジスタT2のゲートGに書き込まれる入力電圧になる。

20

【0028】

図示するように、タイミングチャートは便宜的に期間(1)～(8)に区切ってある。最初の発光期間(1)は前のフィールドに属する。発光期間(1)が終わって次のフィールドに入る。まず閾電圧補正のための準備期間(2)及び(3)があり、続いて閾電圧補正期間(4)があり、調整期間(5)の後、書き込み期間(6)及び(7)に進む。なおこの書き込み期間(6)及び(7)は、移動度補正期間(7)を含む。この後本フィールドの発光期間(8)となる。ここで発光期間(1)及び(8)では、駆動用トランジスタT2のソースS（接続ノード）は比較的高い電位にあり、発光素子ELはオン状態となって発光している。これに対し期間(2)～(7)は非発光期間であり、駆動用トランジスタT2のソースSは比較的低い電位にあり、発光素子ELは非発光状態にある。

30

【0029】

図3のタイミングチャートで、特に本発明の要部となる書き込み期間(6、7)の動作を説明する。前述したように、この書き込み期間(6、7)は所定の補正期間(7)を含んでおり、その補正が終了する時点が丁度信号書き込みを終了する時点と一致している。

【0030】

サンプリング用トランジスタT1とスイッチングトランジスタT6は直列に接続されているために信号を書き込むにはその両方のトランジスタがオン状態となる必要がある。また、オフ状態とするにはどちらかのトランジスタがオフとなればよい。まず、信号書き込みにおいてスイッチングトランジスタT6はオン状態であるため、信号の書き込みはサンプリング用トランジスタT1のオンによって決定される。サンプリング用トランジスタT1をオンして信号電圧を駆動用トランジスタのゲートに入力した後、T3をオンして移動度補正動作を開始する。

40

【0031】

一定時間経過後、移動度補正動作終了時においてスイッチングトランジスタT6をオフする。この時スイッチングトランジスタT6の寄生容量によるカップリングが駆動用トランジスタT2のゲートに入力され、発光素子ELは発光を開始する。スイッチングトランジスタT6をオフした後サンプリング用トランジスタT1をオフする。この時、スイッ

50

ングトランジスタT 6がオフしているため、サンプリング用トランジスタT 1のオフは駆動用トランジスタT 2のゲートソース間電圧 V_{gs} には影響を与えない。

【0032】

最後にスイッチングトランジスタT 6を再びオンする。この時サンプリング用トランジスタT 1はオフしているので信号線の電圧が駆動用トランジスタのゲートに入力されることはない。スイッチングトランジスタT 6をオンすることでスイッチングトランジスタT 6の寄生容量によるカップリングが駆動用トランジスタT 2のゲートに入力される。スイッチングトランジスタT 6がオン時の振幅がスイッチングトランジスタT 6がオフ時の振幅と同じであれば、このカップリング量はスイッチングトランジスタT 6がオフ時のカップリングと同じ値であるため、スイッチングトランジスタT 6がオフ時のカップリングは殆どキャンセルされることとなる。

10

【0033】

これにより、スイッチングトランジスタT 6がオフ時のカップリングバラツキをスイッチングトランジスタT 6のオンによってキャンセルできるため、駆動用トランジスタT 2のゲートソース間電圧のバラツキを軽減することができ、発光輝度のバラツキも軽減される。この結果、ムラのない均一な画質を得ることができる。

【0034】

続いて図4～図11を参照して、図2-1に示した画素回路の動作を詳細に説明する。まず図4に示すように発光期間(1)では、トランジスタT 3及びT 6がオンした状態である。この時駆動用トランジスタT 2は飽和領域で動作するように設定されているため、発光素子ELに流れる駆動電流 I_{ds} は、駆動用トランジスタT 2のゲートG/ソースS間に印加される入力電圧 V_{gs} に応じて、前述のトランジスタ特性式1に示された値を取る。

20

【0035】

続いて図5に示すように準備期間(2)を経て準備期間(3)に入ると、トランジスタT 3がオフになって発光が停止する一方、トランジスタT 4とT 5がオンする。これにより、駆動用トランジスタT 2のゲートGは所定の電位 V_{ofs} に充電され、ソースSは所定の電位 V_{ss} に充電される。よって駆動用トランジスタT 2のゲート電圧 V_{gs} は $V_{ofs} - V_{ss}$ という値をとる。ここで発光素子ELをオフ状態とするため、発光素子ELにかかるアノード電圧 V_{el} を、発光素子ELの閾電圧 V_{thel} とカソード電圧 V_{cat} の和よりも小さくなるように、 V_{ofs} と V_{ss} の電圧を設定する。ここではソースSの電位は V_{ss} に充電されている。このソースSの電位が発光素子ELのアノード電位 V_{el} となっている。したがってこの準備期間(3)では V_{ss} が、カソード電位 V_{cat} を基準とした閾電圧 V_{thel} よりも大幅に低く設定されているため、発光素子ELは逆バイアス状態となりオフしている。なおこの準備期間(3)では、トランジスタT 5及びT 4を同時にオンしているが、どちらか先にオンさせても良い。

30

【0036】

図6に示すように閾電圧補正期間(4)に進むと、トランジスタT 4をオフする一方、トランジスタT 3をオン状態とする。これにより、接続ノード(ソースS)は V_{ss} から切り離される一方、電源 V_{cc} 側に接続される。

40

【0037】

図7は、図6に示した発光素子ELをダイオード接続されたトランジスタ T_{el} と容量 C_{el} で表した等価回路図である。ここで $V_{el} < V_{cat} + V_{thel}$ に設定されているため、発光素子ELはオフ状態にあり、オフしている発光素子ELを流れるリーク電流は、駆動用トランジスタT 2が供給する出力電流よりもかなり小さい。したがって駆動用トランジスタT 2が供給する電流はその大部分が保持容量 C_1 と等価容量 C_{el} を充電するために使われる。

【0038】

図8は、この充電過程を示すグラフである。横軸に時間を取り、縦軸に駆動用トランジスタT 2のソース電圧(発光素子ELのアノード電圧 V_{el})を示す。グラフから明らか

50

なように、発光素子のアノード電圧 V_{e1} は時間と共に V_{ss} から $V_{ofs} - V_{th}$ に向かって上昇していく。閾電圧補正期間（４）が終わった時点で、駆動用トランジスタ T_2 のゲート G / ソース S 間電圧 V_{gs} は V_{th} 相当の値になる。この時 $V_{e1} = V_{ofs} - V_{th} < V_{cat} + V_{th_{e1}}$ の条件が保たれており、発光素子 EL は引き続きオフ状態に置かれている。

【００３９】

閾電圧補正期間（４）の後調整期間（５）に入り、スイッチングトランジスタ T_3 及びスイッチングトランジスタ T_5 をオフする。このスイッチングトランジスタ T_3 をスイッチングトランジスタ T_5 よりも先にオフすることで、駆動用トランジスタ T_2 のゲート電圧 V_{gs} の変動を抑えることが可能である。

10

【００４０】

続いて図９－１に示すように信号書き込み期間（６）に進むと、サンプリング用トランジスタ T_1 がオンし、信号線 SL と駆動用トランジスタ T_2 のゲート G が電氣的に接続状態となる。これにより信号線 SL から映像信号 V_{sig} が駆動用トランジスタ T_2 のゲート G に書き込まれる。この時駆動用トランジスタ T_2 のゲート G / ソース S 間電圧 V_{gs} は、以下の式のように表される。

$$V_{gs} = (V_{sig} - V_{ofs}) \times C_{e1} / (C_{e1} + C_1 + C_2) + V_{th}$$

ここで C_{e1} は発光素子の等価容量、 C_1 は保持容量、 C_2 は駆動用トランジスタ T_2 の寄生容量である。 C_{e1} は C_1 及び C_2 に比べて大きいため、ゲート電圧 V_{gs} はほぼ $V_{sig} + V_{th}$ となる。但し V_{ofs} は計算の都合上 $0V$ に設定している。

20

【００４１】

続いて図９－２に示すように移動度補正期間（７）に進むと、サンプリング用トランジスタ T_1 を引き続きオンした状態で、スイッチングトランジスタ T_3 をオンする。この時駆動用トランジスタ T_2 のソース S の電位は依然として発光素子 EL の閾電圧 $V_{th_{e1}}$ とカソード電圧 V_{cat} の和を超えておらず、発光素子 EL はオフ状態に置かれている。よって発光素子 EL を流れるリーク電流は駆動用トランジスタ T_2 が供給する電流よりもかなり少なく、駆動用トランジスタ T_2 の出力電流はほとんど保持容量 C_1 と等価容量 C_{e1} を充電するために使われる。この時駆動用トランジスタ T_2 に対する閾電圧補正動作は完了しているため、駆動用トランジスタ T_2 が流す電流はもっぱら移動度 μ を反映したもののとなる。具体的に言うと移動度 μ が大きい場合駆動用トランジスタ T_2 の電流量が大きく、ソース S の電位上昇も早い。逆に移動度 μ が小さい場合駆動用トランジスタ T_2 の電流量が小さく、ソース S の電位上昇は遅くなる。

30

【００４２】

図１０は、この移動度補正期間（７）におけるソース S の電位上昇を示すグラフである。横軸に時間を取り、縦軸に駆動用トランジスタ T_2 のソース電圧をとってある。グラフから明らかなように移動度 μ が大きいと保持容量 C_1 に対する負帰還が大きくかかり、駆動用トランジスタ T_2 のソース S の電位上昇分が大きくなる。その分 V_{gs} が圧縮されるため、駆動用トランジスタ T_2 の電流供給能力が抑えられる。即ち移動度が大きいとその影響を抑制するように移動度補正機能が働く。逆に移動度 μ が小さい場合、ソース電位の上昇分が少なく、 V_{gs} はそれほど圧縮されない。よって駆動用トランジスタ T_2 の電流供給能力を確保することができる。この様に移動度補正期間（７）では駆動用トランジスタ T_2 の V_{gs} が移動度 μ を反映して小さくなり、一定時間経過後完全に移動度 μ に対する補正がかかった V_{gs} となる。

40

【００４３】

図１１に示すように発光期間（８）に進むと、スイッチングトランジスタ T_6 をオフして、駆動用トランジスタ T_2 のゲート G を信号線 SL から切り離す。駆動用トランジスタ T_2 のゲート G / ソース S 間電圧 V_{gs} は一定であるので、駆動用トランジスタ T_2 は一定電流 $I_{ds'}$ を発光素子 EL に流そうとする。アノード電圧 V_{e1} は発光素子 EL に駆動電流 $I_{ds'}$ が流れる電圧 V_x まで上昇し、発光素子 EL は実際に発光を開始する。ここで発光素子 EL は発光時間が長くなるとその電流／電圧特性は変化してしまう。そのた

50

め時間の経過と共にアノード電位（ソース電位）が変動する。しかしながら駆動用トランジスタT2のゲート／ソース間電圧 V_{gs} は一定値に保たれているので、発光素子ELに流れる電流 I_{ds} は変化しない。よって発光素子ELの電流／電圧特性が劣化しても、常に一定の電流 I_{ds} が流れ続け、発光素子ELの輝度が変化することはない。

【0044】

この後サンプリング用トランジスタT1をオフし、その直後にスイッチングトランジスタT6をオン状態に復帰させる。これによりスイッチングトランジスタT6をオフしたときのカップリングばらつきは、同じスイッチングトランジスタT6をオン状態に復帰したときに生じるカップリングでキャンセルできるため、駆動用トランジスタT2のゲート電圧のばらつきを軽減することが可能となり、発光輝度のばらつきが軽減され、ムラのない均一な画質を得ることができる。

10

【0045】

図12は、図2-1に示した第1実施形態にかかる表示装置の動作シーケンスの別の例を示すタイミングチャートである。理解を容易にするため、図3に示したタイミングチャートと同様の表記を採用している。異なる点は、信号書き込みの開始タイミングを、サンプリング用トランジスタT1のオンではなく、スイッチングトランジスタT6のオンで規定していることである。換言すると、本例では信号書き込みをスイッチングトランジスタT6のオン／オフで決定している。本例においても、スイッチングトランジスタT6をオフして信号書き込みを終了した後、サンプリング用トランジスタT1をオフしさらにその後スイッチングトランジスタT6をオン状態に復帰している。これにより、駆動用トランジスタT2のゲートに加わるカップリングを実質的になくすることができる。

20

【0046】

図13は、本発明にかかる表示装置の第2実施形態の全体構成を示すブロック図である。理解を容易にするため、図1に示した第1実施形態と対応する部分には対応する参照番号を付してある。異なる点は、第1補正用スキャナ71及び第2補正用スキャナ72を除いて、周辺回路部の構成を簡略化したことである。

【0047】

図14は、図13に示した第2実施形態の画素構成を示す回路図である。理解を容易にするため、図2-1に示した第1実施形態の画素回路と対応する部分には対応する参照番号を付してある。周辺回路部の構成を簡略化したことと対応して、画素2の構成も単純になっている。第1実施形態と比較して、3個のスイッチングトランジスタT3、T4、T5が除かれている。本画素回路2はサンプリング用トランジスタT1、駆動用トランジスタT2及びスイッチングトランジスタT6のみで構成している。

30

【0048】

図15は、図14に示した第2実施形態にかかる画素の動作説明に供するタイミングチャートである。このタイミングチャートは画素の動作の遷移に合わせて期間を(1)～(7)のように便宜的に区切ってある。当該フィールドに入る直前の期間(1)では発光素子ELが発光状態にある。その後線順次走査の新しいフィールドに入ってまず最初の期間(2)で給電線DSを第1電位 V_{cc} から第2電位 V_{ss} に切り換える。次の期間(3)に進み入力信号を V_{sig} から V_{ofs} に切り換える。さらに次の期間(4)でサンプリングトランジスタT1をオンする。この期間(2)～(4)で駆動用トランジスタT2のゲート電圧及び発光時におけるソース電圧を初期化する。その期間(2)～(4)は閾電圧補正のための準備期間であり、駆動用トランジスタT2のゲートGが V_{ofs} に初期化される一方、ソースSが V_{ss} に初期化される。続いて閾値補正期間(5)で実際に閾電圧補正動作が行われ、駆動用トランジスタT2のゲートGとソースSとの間に閾電圧 V_{th} に相当する電圧が保持される。実際には V_{th} に相当する電圧が、駆動用トランジスタT2のゲートGとソースSとの間に接続された保持容量C1に書き込まれることになる。この後書き込み期間／移動度補正期間(6)に進む。ここで映像信号の信号電位 V_{sig} が V_{th} に足し込まれる形で保持容量C1に書き込まれると共に、移動度補正用の電圧 ΔV が保持容量C1に保持された電圧から差し引かれる。この書き込み期間／移動度補正期

40

50

間（６）では、信号線 S_L が信号電位 V_{sig} にある時間帯にサンプリング用トランジスタ T_1 を導通状態にする必要がある。この後発光期間（７）に進み、信号電位 V_{sig} に応じた輝度で発光素子が発光する。その際信号電位 V_{sig} は閾電圧 V_{th} に相当する電圧と移動度補正用の電圧 ΔV とによって調整されているため、発光素子 E_L の発光輝度は駆動用トランジスタ T_2 の閾電圧 V_{th} や移動度 μ のばらつきの影響を受けることはない。なお発光期間（７）の最初でブートストラップ動作が行われ、駆動用トランジスタ T_2 のゲート G / ソース S 間電圧 V_{gs} を一定に維持したまま、駆動用トランジスタ T_2 のゲート電位及びソース電位が上昇する。

【００４９】

本実施形態においては信号書込みと移動度補正を同時に行っているが、その動作はサンプリング用トランジスタ T_1 のオンとスイッチングトランジスタ T_6 のオフで決定しており、その後サンプリング用トランジスタ T_1 をオフ、スイッチングトランジスタ T_6 をオンする。本実施形態においてもスイッチングトランジスタ T_6 がオフ時のカップリングバラツキをスイッチングトランジスタ T_6 のオンによってキャンセルできるため、駆動用トランジスタ T_2 のゲートソース間電圧のバラツキを軽減することができ、発光輝度のバラツキも軽減される。この結果、ムラのない均一な画質を得ることができることとなる。

【００５０】

引き続き図１６～図２３を参照して、図１４に示した画素回路の動作を詳細に説明する。まず図１６に示したように発光期間（１）では、電源電位が V_{cc} にセットされ、サンプリング用トランジスタ T_1 はオフしている。スイッチングトランジスタはオンしている。このとき駆動用トランジスタ T_2 は飽和領域で動作するようにセットされているため、発光素子 E_L に流れる駆動電流 I_{ds} は駆動用トランジスタ T_2 のゲート G / ソース S 間に印加される電圧 V_{gs} に応じて、前述したトランジスタ特性式１で示される値を取る。

【００５１】

続いて図１７に示すように準備期間（２），（３）に入ると給電線（電源ライン）の電位を V_{ss} にする。このとき V_{ss} は発光素子 E_L の閾電圧 V_{thel} とカソード電圧 V_{cat} の和よりも小さくなるように設定している。即ち $V_{ss} < V_{thel} + V_{cat}$ であるので、発光素子 E_L は消灯し、電源ライン側が駆動用トランジスタ T_2 のソースとなる。このとき発光素子 E_L のアノードは V_{ss} に充電される。

【００５２】

さらに図１８に示すように次の準備期間（４）に入ると、信号線 S_L の電位が V_{ofs} になる一方サンプリング用トランジスタ T_1 がオンして、駆動用トランジスタ T_2 のゲート電位を V_{ofs} とする。この様にして発光時における駆動用トランジスタ T_2 のソース S 及びゲート G が初期化され、このときのゲートソース間電圧 V_{gs} は $V_{ofs} - V_{ss}$ の値となる。 $V_{gs} = V_{ofs} - V_{ss}$ は駆動用トランジスタ T_2 の閾電圧 V_{th} よりも大きな値となるように設定されている。この様に $V_{gs} > V_{th}$ になるように駆動用トランジスタ T_2 を初期化することで、次に来る閾電圧補正動作の準備が完了する。

【００５３】

続いて図１９に示すように閾電圧補正期間（５）に進むと、給電線 DS （電源ライン）の電位が V_{cc} に戻る。電源電圧を V_{cc} とすることで発光素子 E_L のアノードが駆動用トランジスタ T_2 のソース S となり、図示のように電流が流れる。このとき発光素子 E_L の等価回路は図示のようにダイオード $Te1$ と容量 $Ce1$ の並列接続で表される。アノード電位（即ちソース電位 V_{ss} ）が $V_{cat} + V_{thel}$ よりも低いので、ダイオード $Te1$ はオフ状態にあり、そこに流れるリーク電流は駆動用トランジスタ T_2 に流れる電流よりもかなり小さい。よって駆動用トランジスタ T_2 に流れる電流はほとんどが保持容量 $C1$ と等価容量 $Ce1$ を充電するために使われる。充電が終わった後、サンプリング用トランジスタ T_1 は一旦オフする。

【００５４】

図２０は図１９に示した閾電圧補正期間（５）における駆動用トランジスタ T_2 のソース電圧の時間変化を表している。図示するように、駆動用トランジスタ T_2 のソース電圧

(即ち発光素子E Lのアノード電圧)は時間と共に V_{ss} から上昇する。閾電圧補正期間(5)が経過すると駆動用トランジスタT 2はカットオフし、そのソースSとゲートGとの間の電圧 V_{gs} は V_{th} となる。このときソース電位は $V_{ofs} - V_{th}$ で与えられる。この値 $V_{ofs} - V_{th}$ は依然として $V_{cat} + V_{thel}$ よりも低くなっていれば、発光素子E Lは遮断状態にある。

【0055】

次に図2 1に示すように書き込み期間／移動度補正期間(6)に入ると、信号線S Lの電位を V_{ofs} から V_{sig} に切り換えた後、サンプリング用トランジスタT 1を再びオンする。このとき信号電位 V_{sig} は階調に応じた電圧となっている。駆動用トランジスタT 2のゲート電位はサンプリング用トランジスタT 1をオンしているため V_{sig} となる。一方ソース電位は電源 V_{cc} から電流が流れるため時間と共に上昇していく。この時点でも駆動用トランジスタT 2のソース電位が発光素子E Lの閾電圧 V_{thel} とカソード電圧 V_{cat} の和を超えていなければ、駆動用トランジスタT 2から流れる電流はもっぱら等価容量 C_{el} と保持容量 C_1 の充電に使われる。このとき既に駆動用トランジスタT 2の閾電圧補正動作は完了しているため、駆動用トランジスタT 2が流す電流は移動度 μ を反映したものとなる。具体的に言うとも移動度 μ が大きい駆動用トランジスタT 2はこのときの電流量が大きく、ソースの電位上昇分 ΔV も大きい。逆に移動度 μ が小さい場合駆動用トランジスタT 2の電流量が小さく、ソースの上昇分 ΔV は小さくなる。かかる動作により駆動用トランジスタT 2のゲート電圧 V_{gs} は移動度 μ を反映して ΔV だけ圧縮され、スイッチングトランジスタT 6をオフして移動度補正期間(6)が完了した時点で完全に移動度 μ を補正した V_{gs} が得られる。

【0056】

図2 2は、上述した移動度補正期間(6)における駆動用トランジスタT 2のソース電圧の時間的な変化を示すグラフである。図示するように駆動用トランジスタT 2の移動度が大きいとソース電圧は速く上昇し、それだけ V_{gs} が圧縮される。即ち移動度 μ が大きいとその影響を打ち消すように V_{gs} が圧縮され、駆動電流が抑制できる。一方移動度 μ が小さい場合駆動用トランジスタT 2のソース電圧はそれほど速く上昇しないので、 V_{gs} も強く圧縮を受けることはない。したがって移動度 μ が小さい場合、駆動用トランジスタの V_{gs} は小さい駆動能力を補うように大きな圧縮がかからない。

【0057】

図2 3は発光期間(7)の動作状態を表している。この発光期間(7)ではスイッチングトランジスタT 6をオフして発光素子E Lを発光させる。駆動用トランジスタT 2のゲート電圧 V_{gs} は一定に保たれており、駆動用トランジスタT 2は前述した特性式に従って一定の電流 $I_{ds'}$ を発光素子E Lに流す。発光素子E Lのアノード電圧(即ち駆動用トランジスタT 2のソース電圧)は発光素子E Lに $I_{ds'}$ という電流が流れるため、 V_x まで上昇しこれが $V_{cat} + V_{thel}$ を超えた時点で発光素子E Lが発光する。発光素子E Lは発光時間が長くなるとその電流／電圧特性は変化してしまう。そのためソースSの電位が変化する。しかしながら駆動用トランジスタT 2のゲート電圧 V_{gs} はブートストラップ動作により一定値に保たれているので、発光素子E Lに流れる電流 $I_{ds'}$ は変化しない。よって発光素子E Lの電流／電圧特性が劣化しても、一定の駆動電流 $I_{ds'}$ が常に流れていて、発光素子E Lの輝度が変化することはない。その後、サンプリングトランジスタT 1をオフし、スイッチングトランジスタT 6をオンする。

【0058】

本発明にかかる表示装置は、図2 4に示すような薄膜デバイス構成を有する。本図は、絶縁性の基板に形成された画素の模式的な断面構造を表している。図示するように、画素は、複数の薄膜トランジスタを含むトランジスタ部(図では1個のT F Tを例示)、保持容量などの容量部及び有機E L素子などの発光部とを含む。基板の上にT F Tプロセスでトランジスタ部や容量部が形成され、その上に有機E L素子などの発光部が積層されている。その上に接着剤を介して透明な対向基板を貼り付けてフラットパネルとしている。

【0059】

本発明にかかる表示装置は、図 2 5 に示すようにフラット型のモジュール形状のものを含む。例えば絶縁性の基板上に、有機 E L 素子、薄膜トランジスタ、薄膜容量等からなる画素をマトリックス状に集積形成した画素アレイ部を設ける、この画素アレイ部（画素マトリックス部）を囲むように接着剤を配し、ガラス等の対向基板を貼り付けて表示モジュールとする。この透明な対向基板には必要に応じて、カラーフィルタ、保護膜、遮光膜等を設けてもよい。表示モジュールには、外部から画素アレイ部への信号等を入出力するためのコネクタとして例えば F P C（フレキシブルプリントサーキット）を設けてもよい。

【0060】

以上説明した本発明における表示装置は、フラットパネル形状を有し、様々な電子機器、例えば、デジタルカメラ、ノート型パーソナルコンピューター、携帯電話、ビデオカメラなど、電子機器の本体部に入力された、若しくは、電子機器の本体部内で生成した情報を画像若しくは映像として表示するあらゆる分野の電子機器のディスプレイ（表示部）に適用することが可能である。以下この様な表示装置が適用された電子機器の例を示す。

【0061】

図 2 6 は本発明が適用されたテレビであり、フロントパネル 1 2、フィルターガラス 1 3 等から構成される映像表示画面 1 1 を含み、本発明の表示装置をその映像表示画面 1 1 に用いることにより作製される。

【0062】

図 2 7 は本発明が適用されたデジタルカメラであり、上が正面図で下が背面図である。このデジタルカメラは、撮像レンズ、フラッシュ用の発光部 1 5、表示部 1 6、コントロールスイッチ、メニュースイッチ、シャッター 1 9 等を含み、本発明の表示装置をその表示部 1 6 に用いることにより作製される。

【0063】

図 2 8 は本発明が適用されたノート型パーソナルコンピューターであり、本体 2 0 には文字等を入力するとき操作されるキーボード 2 1 を含み、本体カバーには画像を表示する表示部 2 2 を含み、本発明の表示装置をその表示部 2 2 に用いることにより作製される。

【0064】

図 2 9 は本発明が適用された携帯端末装置であり、左が開いた状態を表し、右が閉じた状態を表している。この携帯端末装置は、上側筐体 2 3、下側筐体 2 4、連結部（ここではヒンジ部）2 5、ディスプレイ 2 6、サブディスプレイ 2 7、ピクチャーライト 2 8、カメラ 2 9 等を含み、本発明の表示装置をそのディスプレイ 2 6 やサブディスプレイ 2 7 に用いることにより作製される。

【0065】

図 3 0 は本発明が適用されたビデオカメラであり、本体部 3 0、前方を向いた側面に被写体撮影用のレンズ 3 4、撮影時のスタート／ストップスイッチ 3 5、モニター 3 6 等を含み、本発明の表示装置をそのモニター 3 6 に用いることにより作製される。

【図面の簡単な説明】

【0066】

【図 1】本発明にかかる表示装置の第 1 実施形態の全体構成を示すブロック図である。

【図 2 - 1】図 1 に示した表示装置に形成される画素の構成を示す回路図である。

【図 2 - 2】図 2 - 1 に示した画素回路に含まれるサンプリング用トランジスタの構成を示す模式図である。

【図 3】図 2 - 1 に示した画素の動作説明に供するタイミングチャートである。

【図 4】図 2 - 1 に示した画素の動作説明に供する模式図である。

【図 5】同じく動作説明に供する模式図である。

【図 6】同じく動作説明に供する模式図である。

【図 7】同じく動作説明に供する模式図である。

【図 8】同じく動作説明に供するグラフである。

【図 9 - 1】同じく動作説明に供する模式図である。

10

20

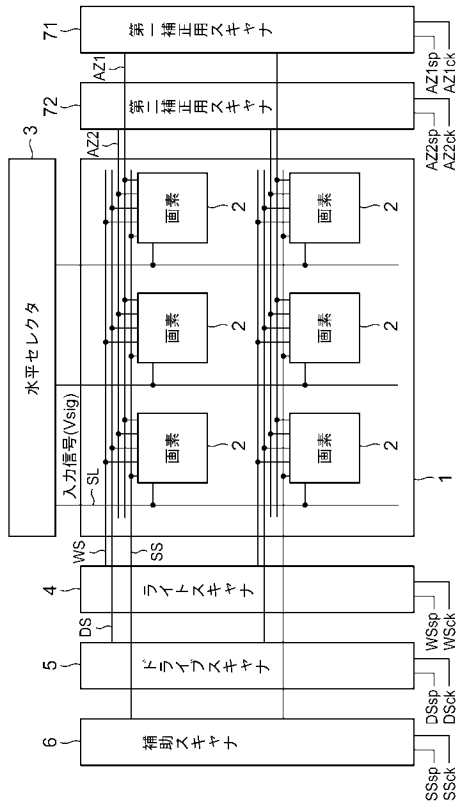
30

40

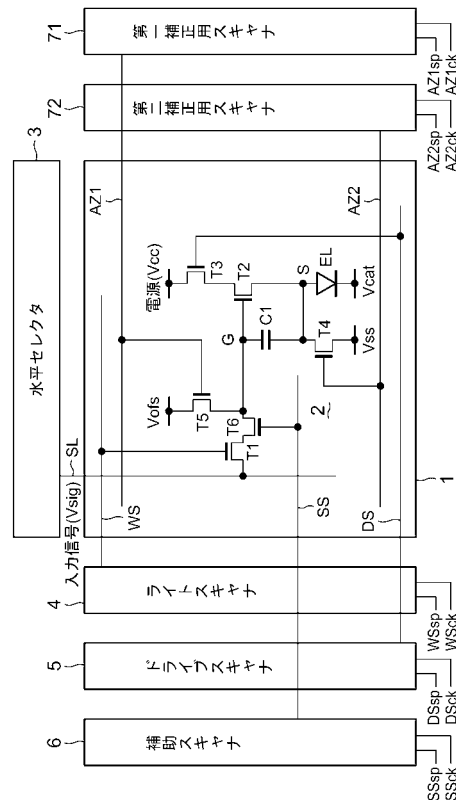
50

- 【図 9-2】同じく動作説明に供する模式図である。
- 【図 10】同じく動作説明に供するグラフである。
- 【図 11】同じく動作説明に供する模式図である。
- 【図 12】第 1 実施形態の変形例を示すタイミングチャートである。
- 【図 13】本発明にかかる表示装置の第 2 実施形態の全体構成を示すブロック図である。
- 【図 14】図 13 に示した表示装置に形成される画素の構成を示す回路図である。
- 【図 15】図 14 に示した画素の動作説明に供するタイミングチャートである。
- 【図 16】同じく図 14 に示した画素の動作説明に供する模式図である。
- 【図 17】同じく動作説明に供する模式図である。
- 【図 18】同じく動作説明に供する模式図である。 10
- 【図 19】同じく動作説明に供する模式図である。
- 【図 20】同じく動作説明に供するグラフである。
- 【図 21】同じく動作説明に供する模式図である。
- 【図 22】同じく動作説明に供するグラフである。
- 【図 23】同じく動作説明に供する模式図である。
- 【図 24】本発明にかかる表示装置のデバイス構成を示す断面図である。
- 【図 25】本発明にかかる表示装置のモジュール構成を示す平面図である。
- 【図 26】本発明にかかる表示装置を備えたテレビジョンセットを示す斜視図である。
- 【図 27】本発明にかかる表示装置を備えたデジタルスチルカメラを示す斜視図である。
- 【図 28】本発明にかかる表示装置を備えたノート型パーソナルコンピュータを示す斜 20
視図である。
- 【図 29】本発明にかかる表示装置を備えた携帯端末装置を示す模式図である。
- 【図 30】本発明にかかる表示装置を備えたビデオカメラを示す斜視図である。
- 【図 31】従来の表示装置の一例を示す回路図である。
- 【図 32】発光素子の電流／電圧特性を示すグラフである。
- 【図 33】従来の表示装置の他の例を示す回路図である。
- 【符号の説明】
- 【0067】
- 1・・・画素アレイ部、2・・・画素、3・・・水平セレクトタ、4・・・ライトスキャナ
、5・・・ドライブスキャナ、6・・・補助スキャナ、T1・・・サンプリング用トラン
ジスタ、T2・・・駆動用トランジスタ、T6・・・スイッチングトランジスタ、C1・
・保持容量、EL・・・発光素子、SS・・・走査線 30

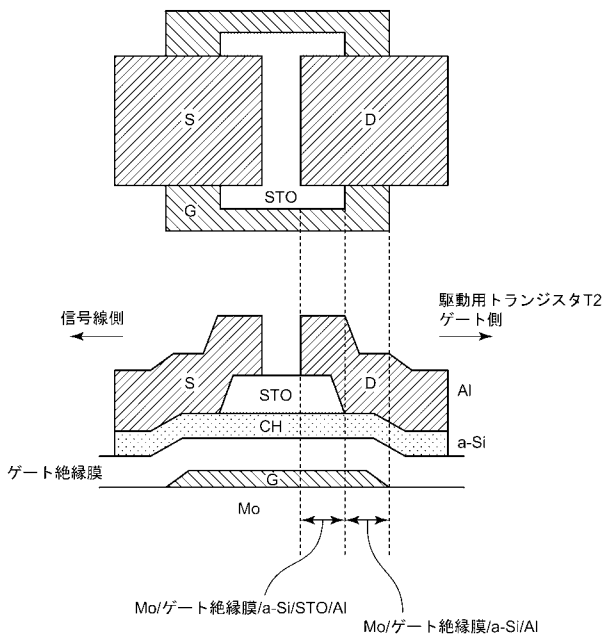
【図 1】



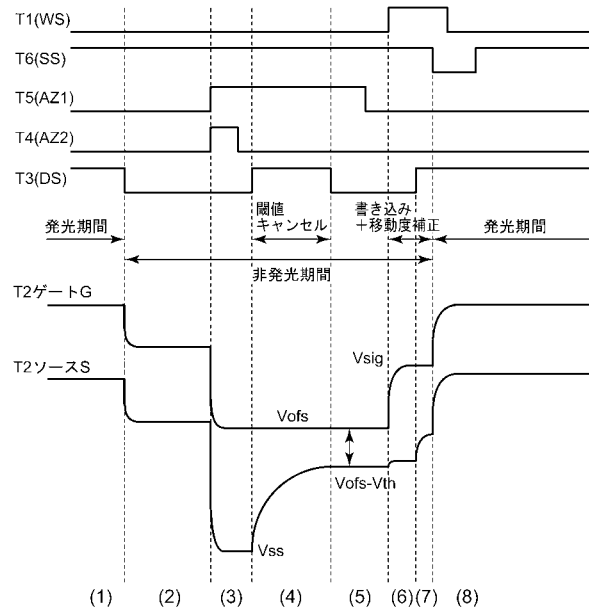
【図 2 - 1】



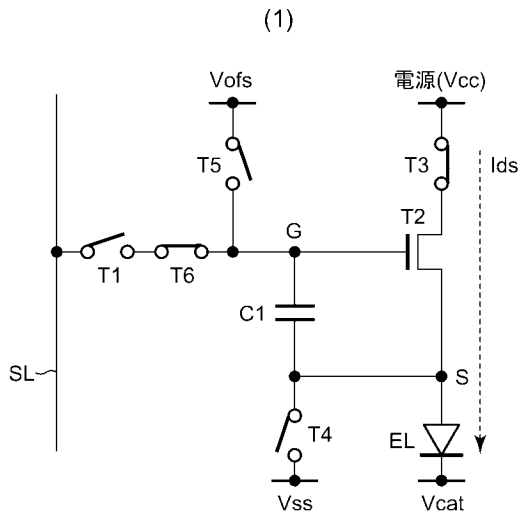
【図 2 - 2】



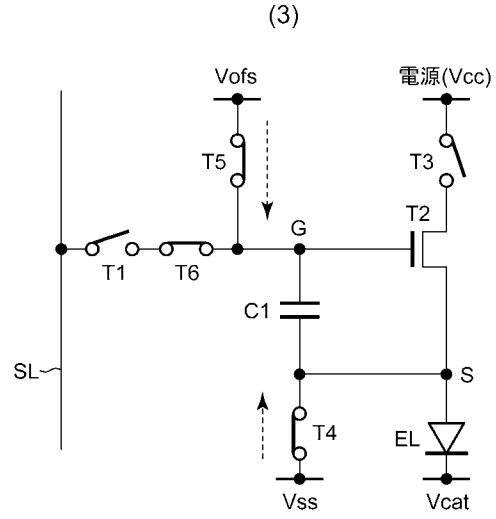
【図 3】



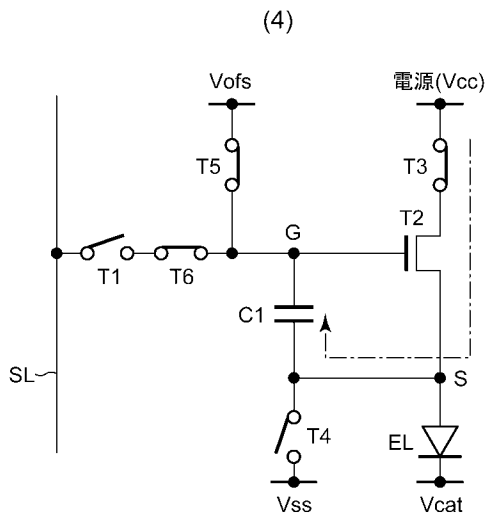
【図 4】



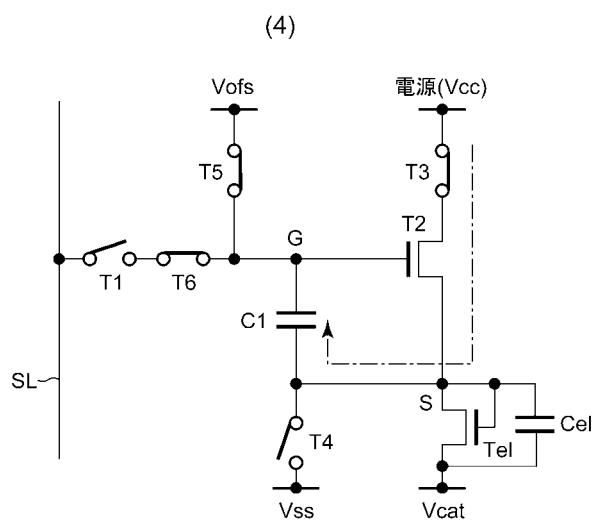
【図 5】



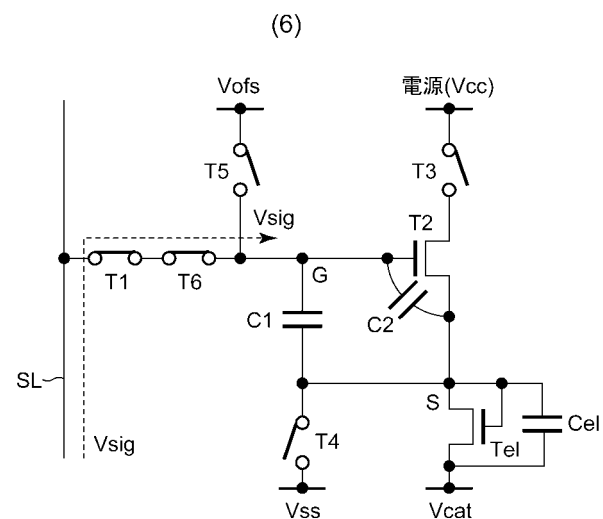
【図 6】



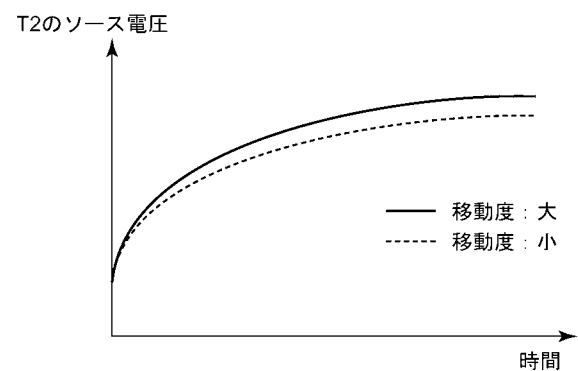
【図 7】



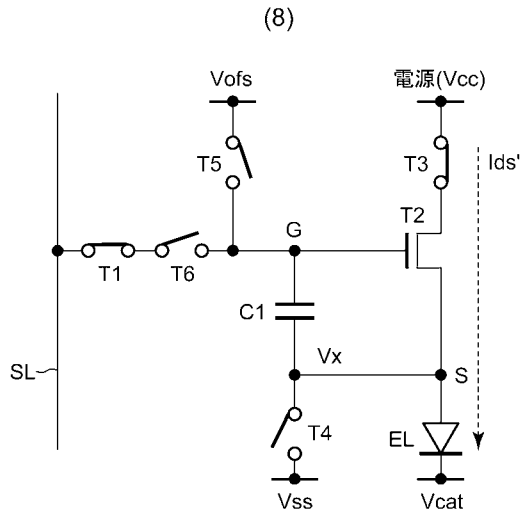
【图 9-1】



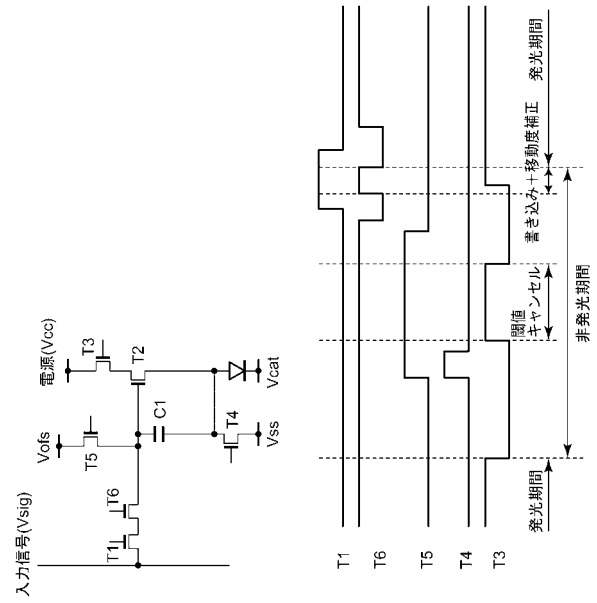
【図 10】



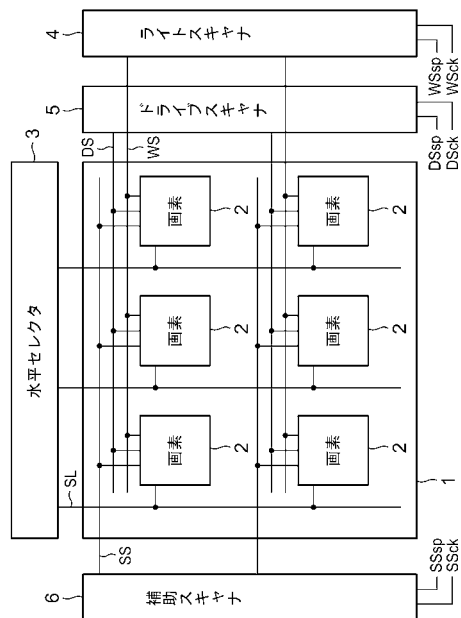
【図 1 1】



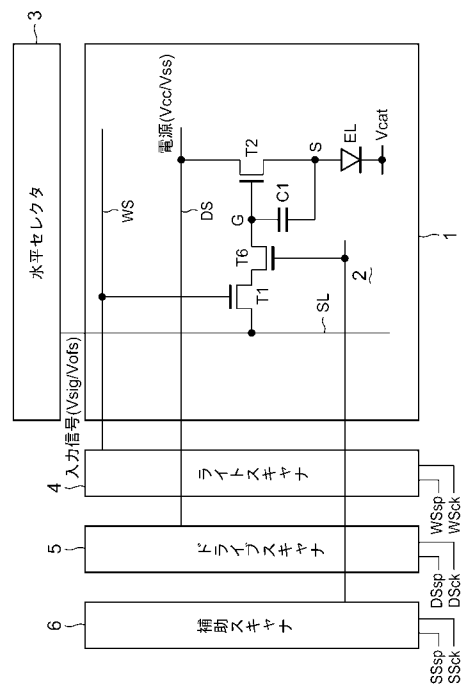
【図 1 2】



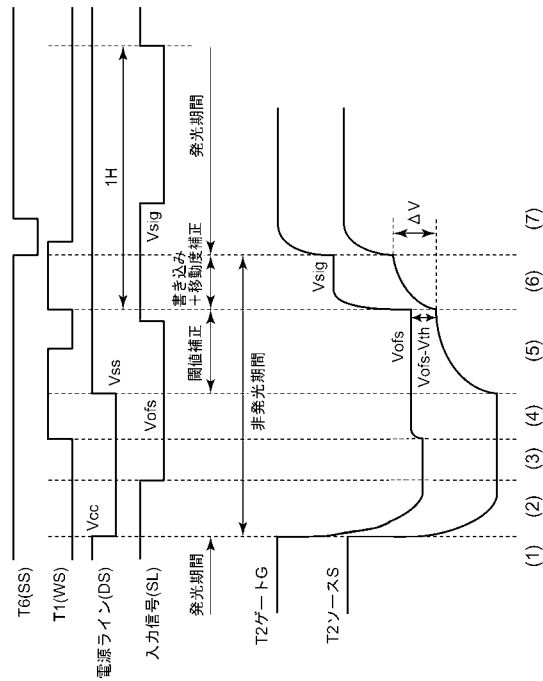
【図 1 3】



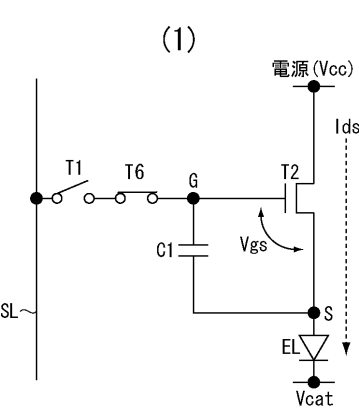
【図 1 4】



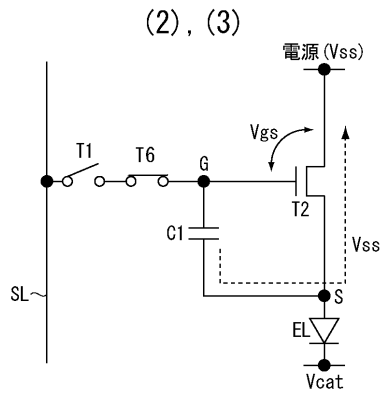
【図 1 5】



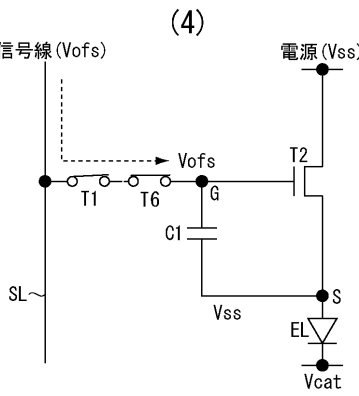
【図 1 6】



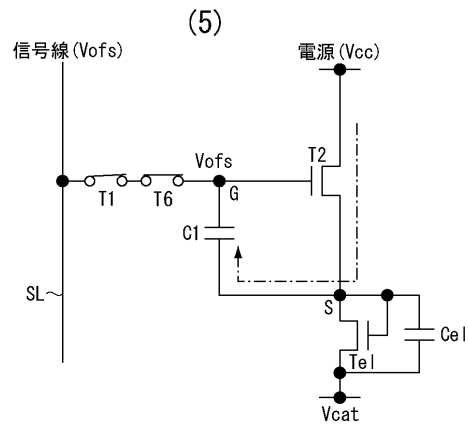
【図 1 7】



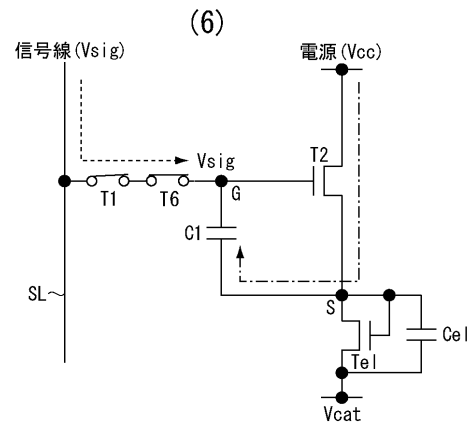
【図 1 8】



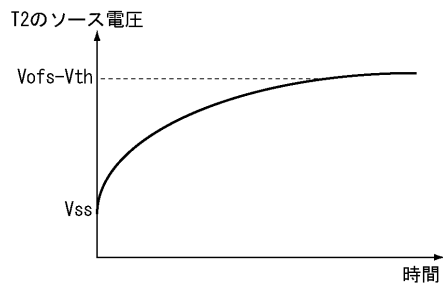
【図 19】



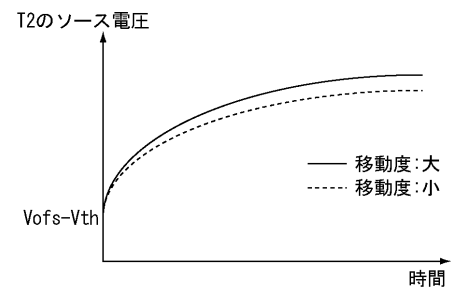
【図 21】



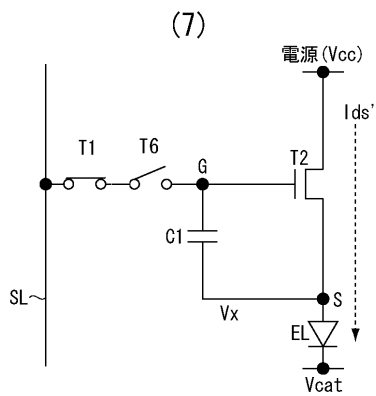
【図 20】



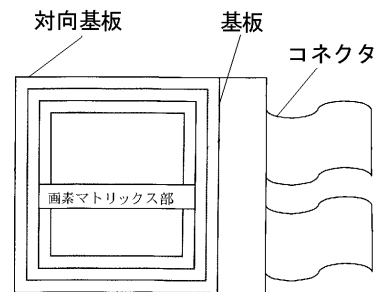
【図 22】



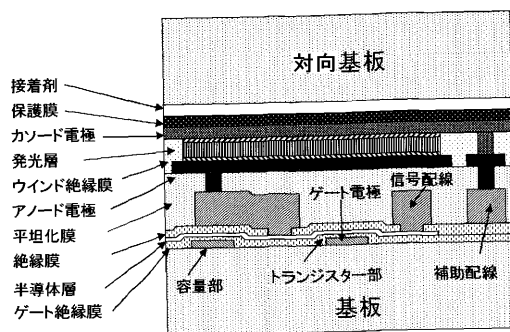
【図 23】



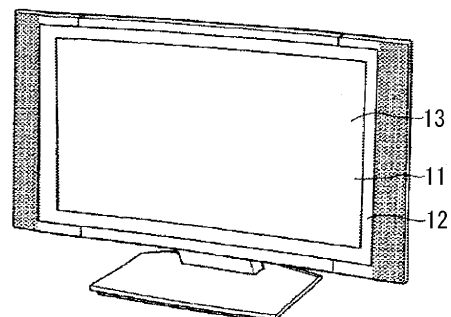
【図 25】



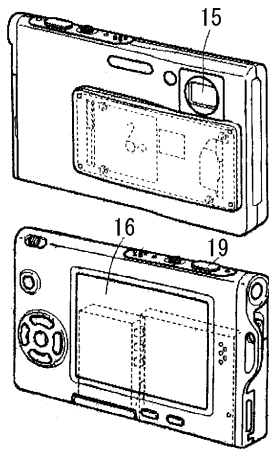
【図 24】



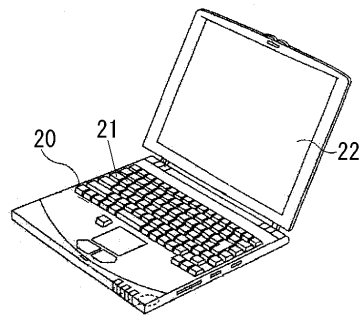
【図 26】



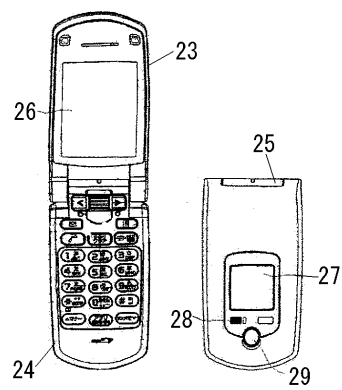
【図 27】



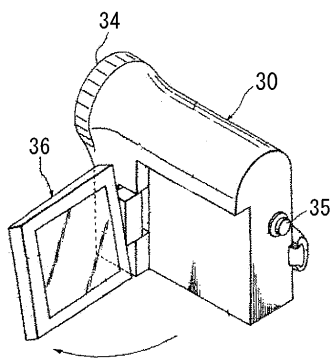
【図 28】



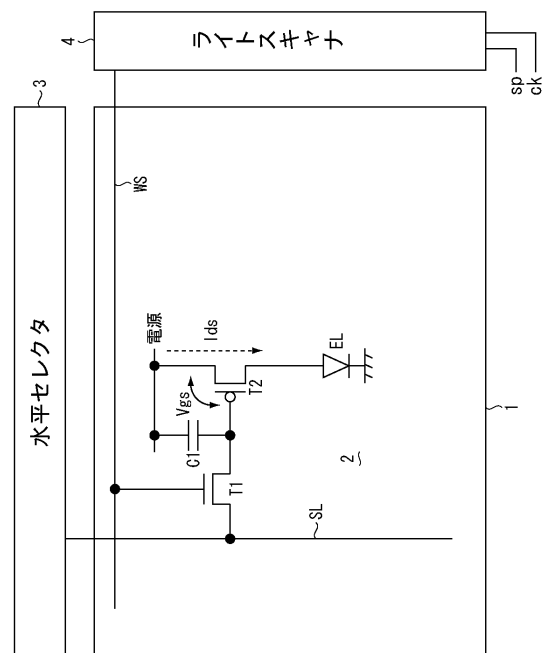
【図 29】



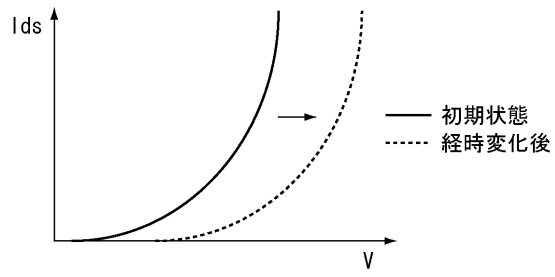
【図 30】



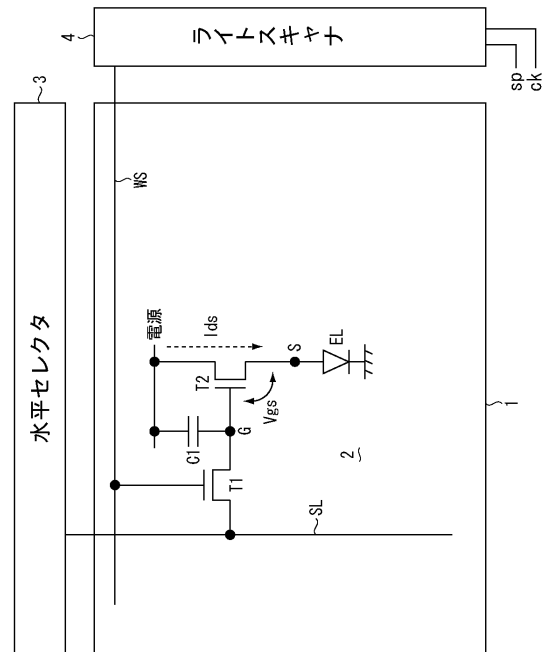
【図 31】



【図 3 2】



【図 3 3】



フロントページの続き

(51)Int.Cl.

F I

テーマコード (参考)

G 0 9 G 3/20 6 7 0 K

H 0 5 B 33/14 A

F ターム(参考) 3K107 AA01 BB01 CC33 EE03 HH02 HH04 HH05

5C080 AA06 BB05 CC03 DD05 DD29 EE29 FF11 HH09 JJ02 KK04

KK07 KK43

专利名称(译)	显示装置及其驱动方法和电子设备		
公开(公告)号	JP2010039117A	公开(公告)日	2010-02-18
申请号	JP2008200837	申请日	2008-08-04
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	山本哲郎 内野勝秀		
发明人	山本 哲郎 内野 勝秀		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
FI分类号	G09G3/30.J G09G3/20.624.B G09G3/20.611.H G09G3/20.642.A G09G3/20.641.D G09G3/20.670.K H05B33/14.A G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/EE03 3K107/HH02 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/CC03 5C080/DD05 5C080/DD29 5C080/EE29 5C080/FF11 5C080/HH09 5C080/JJ02 5C080/KK04 5C080/KK07 5C080/KK43 5C380/AA01 5C380/AB06 5C380/AB11 5C380/AB22 5C380/AB24 5C380/AC07 5C380/AC08 5C380/AC09 5C380/AC11 5C380/BA36 5C380/BA38 5C380/BA39 5C380/BA40 5C380/BB02 5C380/BB08 5C380/BD02 5C380/CA08 5C380/CA12 5C380/CA53 5C380/CB01 5C380/CB16 5C380/CB17 5C380/CB19 5C380/CB20 5C380/CB23 5C380/CB26 5C380/CB31 5C380/CC02 5C380/CC03 5C380/CC06 5C380/CC07 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC34 5C380/CC38 5C380/CC39 5C380/CC41 5C380/CC61 5C380/CC62 5C380/CC63 5C380/CC66 5C380/CD012 5C380/CD013 5C380/CD016 5C380/CD026 5C380/CD036 5C380/CF07 5C380/DA02 5C380/DA06 5C380/DA47		
代理人(译)	山本隆久 吉井正明 森浩一		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供有源矩阵显示，以消除采样晶体管耦合的影响。
 ΣSOLUTION：采样晶体管T1和开关晶体管T6响应于第一控制脉冲和第二控制脉冲以规定的顺序执行开关操作，并且从信号线SL采样视频信号并在控制端上写入。驱动晶体管T2。驱动晶体管T2响应于写入的视频信号向发光元件EL提供驱动电流以发光。采样晶体管T1和开关晶体管T6在一个采样晶体管导通并且另一个采样晶体管导通的时间点开始写入视频信号，并且在切换开关晶体管T6的时间点结束写入。关闭。在采样晶体管T1截止之后，开关晶体管T6再次导通。Z

