

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-98431

(P2009-98431A)

(43) 公開日 平成21年5月7日(2009.5.7)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3 K 1 0 7
G09G 3/20 (2006.01)	G09G 3/20 6 2 4 B	5 C 0 8 0
H01L 51/50 (2006.01)	G09G 3/20 6 2 3 D	
	G09G 3/20 6 2 3 C	
	G09G 3/20 6 1 2 E	
審査請求 未請求 請求項の数 5 O L (全 18 頁) 最終頁に続く		

(21) 出願番号 特願2007-270118 (P2007-270118)
 (22) 出願日 平成19年10月17日 (2007.10.17)

(71) 出願人 000002185
 ソニー株式会社
 東京都港区港南1丁目7番1号
 (74) 代理人 100094363
 弁理士 山本 孝久
 (74) 代理人 100118290
 弁理士 吉井 正明
 (74) 代理人 100120640
 弁理士 森 幸一
 (74) 代理人 100092336
 弁理士 鈴木 晴敏
 (72) 発明者 山下 淳一
 東京都港区港南1丁目7番1号 ソニー株式会社内

最終頁に続く

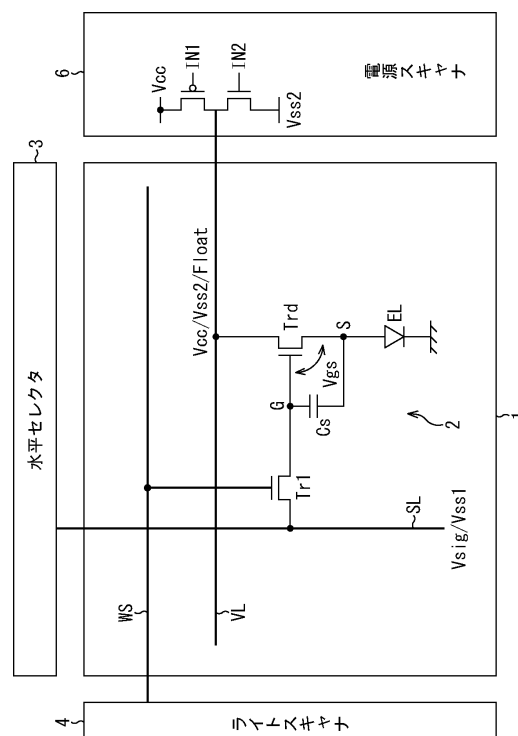
(54) 【発明の名称】 表示装置と電子機器

(57) 【要約】

【課題】信号書き込み期間と移動度補正期間を分割可能な制御方式の表示装置を提供する。

【解決手段】サンプリングトランジスタ $Tr1$ は、信号線 SL が信号電位 $Vsig$ で給電線 VL がフローティング状態の時走査線 WS に供給された制御信号に応じてオンし、信号線 SL から信号電位 $Vsig$ をサンプリングして保持容量 Cs に書き込む。ドライフトランジスタ Trd は、サンプリングトランジスタ $Tr1$ が引き続きオン状態で給電線 VL がフローティング状態から電源供給状態に切り換った後、サンプリングトランジスタ $Tr1$ がオフするまでの間に、ドライフトランジスタ Trd を流れる電流を保持容量 Cs に負帰還して、ドライフトランジスタ Trd の移動度のバラツキを補正する。発光素子 EL は、サンプリングトランジスタ $Tr1$ がオフした後、ドライフトランジスタ Trd から供給される電流に応じて発光する。

【選択図】図6



【特許請求の範囲】**【請求項 1】**

画素アレイ部と駆動部とからなり、

前記画素アレイ部は、行状の走査線と、列状の信号線と、各走査線と各信号線とが交差する部分に配された行列状の画素と、各走査線と平行に配された給電線とを備え、

各画素は少なくとも、サンプリングトランジスタと、ドライブトランジスタと、保持容量と、発光素子とを備え、

前記サンプリングトランジスタは、その制御端が該走査線に接続し、その一対の電流端が該信号線と該ドライブトランジスタの制御端との間に接続し、

前記ドライブトランジスタは、一対の電流端の一方が該発光素子に接続し、他方が給電線に接続し、

前記保持容量は、該ドライブトランジスタの制御端と電流端との間に接続し、

前記駆動部は少なくとも、各走査線に順次制御信号を供給して線順次走査を行うライトスキャナと、線順次走査に同期して各信号線に信号電位と基準電位を切り換えて供給する信号セレクトと、線順次走査に合わせて各給電線を電源供給状態とフローティング状態で切り換える電源スキャナとを有し、

前記サンプリングトランジスタは、該信号線が信号電位で該給電線がフローティング状態の時該走査線に供給された制御信号に応じてオンし、該信号線から該信号電位をサンプリングして該保持容量に書き込み、

前記ドライブトランジスタは、該サンプリングトランジスタが引き続きオン状態で該給電線がフローティング状態から電源供給状態に切り換った後、該サンプリングトランジスタがオフするまでの間に、該ドライブトランジスタを流れる電流を該保持容量に負帰還して、該ドライブトランジスタの移動度のバラツキを補正し、

前記発光素子は、該サンプリングトランジスタがオフした後、該ドライブトランジスタから供給される電流に応じて発光することを特徴とする表示装置。

【請求項 2】

前記電源スキャナは、線順次走査に合わせて各段ごとに入力信号を出力するシフトレジスタと、該シフトレジスタの各段と対応する各給電線との間に配されたバッファとからなり、

前記バッファは、該入力信号に応じて対応する給電線をフローティング状態と電源供給状態との間で切り換えることを特徴とする請求項 1 記載の表示装置。

【請求項 3】

前記電源スキャナは、各給電線に対応してスイッチを有しており、線順次走査に合わせて各スイッチをオンオフ制御して給電線をフローティング状態と電源供給状態との間で切り換えることを特徴とする請求項 1 記載の表示装置。

【請求項 4】

前記サンプリングトランジスタは、該信号線が基準電位で該給電線が所定の固定電位にある時該走査線に供給された制御信号に応じてオンし、該ドライブトランジスタの制御端を基準電位にセットし、該ドライブトランジスタの電流端を固定電位にセットし、

前記電源スキャナは、給電線を固定電位から電源供給状態に戻して該ドライブトランジスタがカットオフするまで電流を流し、以って該ドライブトランジスタの閾電圧に相当する電圧を該保持容量に保持することを特徴とする請求項 1 記載の表示装置。

【請求項 5】

請求項 1 に記載の表示装置を備えた電子機器。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は発光素子を画素に用いたアクティブマトリクス型の表示装置に関する。またこの種の表示装置を備えた電子機器に関する。

【背景技術】

10

20

30

40

50

【 0 0 0 2 】

表示装置、例えば液晶ディスプレイなどでは、多数の液晶画素をマトリクス状に並べ、表示すべき画像情報に応じて画素毎に入射光の透過強度又は反射強度を制御することによって画像を表示する。これは、有機ＥＬ素子を画素に用いた有機ＥＬディスプレイなどにおいても同様であるが、液晶画素と異なり有機ＥＬ素子は自発光素子である。その為、有機ＥＬディスプレイは液晶ディスプレイに比べて画像の視認性が高く、バックライトが不要であり、応答速度が高いなどの利点を有する。又、各発光素子の輝度レベル（階調）はそれに流れる電流値によって制御可能であり、いわゆる電流制御型であるという点で液晶ディスプレイなどの電圧制御型とは大きく異なる。

【 0 0 0 3 】

有機ＥＬディスプレイにおいては、液晶ディスプレイと同様、その駆動方式として単純マトリクス方式とアクティブマトリクス方式とがある。前者は構造が単純であるものの、大型且つ高精細のディスプレイの実現が難しいなどの問題がある為、現在はアクティブマトリクス方式の開発が盛んに行なわれている。この方式は、各画素回路内部の発光素子に流れる電流を、画素回路内部に設けた能動素子（一般には薄膜トランジスタ、ＴＦＴ）によって制御するものであり、以下の特許文献に記載がある。

【特許文献１】特開２００３－２５５８５６

【特許文献２】特開２００３－２７１０９５

【特許文献３】特開２００４－１３３２４０

【特許文献４】特開２００４－０２９７９１

【特許文献５】特開２００４－０９３６８２

【特許文献６】特開２００６－２１５２１３

【発明の開示】

【発明が解決しようとする課題】

【 0 0 0 4 】

従来の画素回路は、制御信号を供給する行状の走査線と映像信号を供給する列状の信号線とが交差する部分に配され、少なくともサンプリングトランジスタと保持容量とドライブトランジスタと発光素子とを含む。サンプリングトランジスタは、走査線から供給される制御信号に応じ導通して信号線から供給された映像信号をサンプリングする。保持容量は、サンプリングされた映像信号の信号電位に応じた入力電圧を保持する。ドライブトランジスタは、保持容量に保持された入力電圧に応じて所定の発光期間に出力電流を駆動電流として供給する。尚一般に、出力電流はドライブトランジスタのチャネル領域のキャリア移動度及び閾電圧に対して依存性を有する。発光素子は、ドライブトランジスタから供給された出力電流により映像信号に応じた輝度で発光する。

【 0 0 0 5 】

ドライブトランジスタは、保持容量に保持された入力電圧を制御端であるゲートに受けて電流端であるソース／ドレイン間に出力電流を流し、発光素子に通電する。一般に発光素子の発光輝度は通電量に比例している。更にドライブトランジスタの出力電流供給量はゲート電圧すなわち保持容量に書き込まれた入力電圧によって制御される。従来の画素回路は、ドライブトランジスタのゲートに印加される入力電圧を入力映像信号に応じて変化させることで、発光素子に供給する電流量を制御している。

【 0 0 0 6 】

ここでドライブトランジスタの動作特性は以下の特性式で表わされる。

$$I_{ds} = (1/2) \mu (W/L) C_{ox} (V_{gs} - V_{th})^2$$

このトランジスタ特性式において、 I_{ds} はソース／ドレイン間に流れるドレイン電流を表わしており、画素回路では発光素子に供給される出力電流である。 V_{gs} はソースを基準としてゲートに印加されるゲート電圧を表わしており、画素回路では上述した入力電圧である。 V_{th} はトランジスタの閾電圧である。又 μ はトランジスタのチャネルを構成する半導体薄膜の移動度を表わしている。その他 W はチャネル幅を表わし、 L はチャネル長を表わし、 C_{ox} はゲート容量を表わしている。このトランジスタ特性式から明らかな

10

20

30

40

50

様に、薄膜トランジスタは飽和領域で動作する時、ゲート電圧 V_{gs} が閾電圧 V_{th} を超えて大きくなると、オン状態となってドレイン電流 I_{ds} が流れる。原理的に見ると上記のトランジスタ特性式が示す様に、ゲート電圧 V_{gs} が一定であれば常に同じ量のドレイン電流 I_{ds} が発光素子に供給される。従って、画面を構成する各画素に全て同一のレベルの映像信号を供給すれば、全画素が同一輝度で発光し、画面の一様性（ユニフォーミティ）が得られるはずである。

【0007】

しかしながら実際には、ポリシリコンなどの半導体薄膜で構成された薄膜トランジスタ（TFT）は、個々のデバイス特性にばらつきがある。特に、閾電圧 V_{th} は一定ではなく、各画素毎にばらつきがある。前述のトランジスタ特性式から明らかな様に、各ドライ
10
ブトランジスタの閾電圧 V_{th} がばらつくと、ゲート電圧 V_{gs} が一定であっても、ドレイン電流 I_{ds} にばらつきが生じ、画素毎に輝度がばらついてしまう為、画面のユニフォーミティを損なう。従来からドライブトランジスタの閾電圧のばらつきをキャンセルする機能を組み込んだ画素回路が開発されており、例えば前記の特許文献3に開示がある。

【0008】

しかしながら、発光素子に対する出力電流のばらつき要因は、ドライブトランジスタの閾電圧 V_{th} だけではない。上記のトランジスタ特性式から明らかなように、ドライブトランジスタの移動度 μ がばらついた場合にも、出力電流 I_{ds} が変動する。この結果、画面のユニフォーミティが損なわれる。従来からドライブトランジスタの移動度のばらつき
20
を補正する機能を組み込んだ画素回路が開発されており、例えば前記の特許文献6に開示がある。

【0009】

従来の画素回路は、映像信号をサンプリングして保持容量に書き込む信号書込動作と、移動度補正動作を同時に行っている。移動度補正は、ドライブトランジスタの制御端であるゲートに信号電位を印加しつつ、一対の電流端であるドレインとソースとの間に流れる電流を保持容量に負帰還することでドライブトランジスタの移動度のばらつきをキャンセルしている。この様な動作シーケンスの関係から、従来の表示装置は信号書込動作と移動
度補正動作を同時に行う構成となっている。

【0010】

しかしながら最適な信号書込み期間と最適な移動度補正期間は必ずしも同じでないにもか
30
かわらず、従来の表示装置は信号書込動作と移動度補正動作を同期間で行っているため、必ずしも最適な動作状態を確保することが出来ないという課題があった。例えば表示装置の画素の高精細化及び高密度化が進むと、信号書込み時間がある程度確保しながら、移動度補正時間は最適化のため短くする必要がある。従来の表示装置は信号書込み時間と移動度補正時間を分離出来ないため、上述した要請に応えることが出来ず、表示装置の高精細化及び高密度化に対処することが出来なかった。

【課題を解決するための手段】

【0011】

上述し従来の技術の課題に鑑み、本発明は信号書込み期間と移動度補正期間を分割可能な制御方式の表示装置を提供することを目的とする。かかる目的を達成するために以下の
40
手段を講じた。即ち本発明にかかる表示装置は、画素アレイ部と駆動部とからなり、前記画素アレイ部は、行状の走査線と、列状の信号線と、各走査線と各信号線とが交差する部分に配された行列状の画素と、各走査線と平行に配された給電線とを備え、各画素は少なくとも、サンプリングトランジスタと、ドライブトランジスタと、保持容量と、発光素子とを備え、前記サンプリングトランジスタは、その制御端が該走査線に接続し、その一対の電流端が該信号線と該ドライブトランジスタの制御端との間に接続し、前記ドライブトランジスタは、一対の電流端の一方が該発光素子に接続し、他方が給電線に接続し、前記保持容量は、該ドライブトランジスタの制御端と電流端との間に接続し、前記駆動部は少なくとも、各走査線に順次制御信号を供給して線順次走査を行うライトスキャナと、線順
50
次走査に同期して各信号線に信号電位と基準電位を切り換えて供給する信号セクタと、

線順次走査に合わせて各給電線を電源供給状態とフローティング状態で切り換える電源スキナとを有し、前記サンプリグトランジスタは、該信号線が信号電位で該給電線がフローティング状態の時該走査線に供給された制御信号に応じてオンし、該信号線から該信号電位をサンプリグして該保持容量に書き込み、前記ドライブトランジスタは、該サンプリグトランジスタが引き続きオン状態で該給電線がフローティング状態から電源供給状態に切り換った後、該サンプリグトランジスタがオフするまでの間に、該ドライブトランジスタを流れる電流を該保持容量に負帰還して、該ドライブトランジスタの移動度のバラツキを補正し、前記発光素子は、該サンプリグトランジスタがオフした後、該ドライブトランジスタから供給される電流に応じて発光することの特徴とする。

【0012】

好ましくは前記電源スキナは、線順次走査に合わせて各段ごとに入力信号を出力するシフトレジスタと、該シフトレジスタの各段と対応する各給電線との間に配されたバッファからなり、前記バッファは、該入力信号に応じて対応する給電線をフローティング状態と電源供給状態との間で切り換える。又前記電源スキナは、各給電線に対応してスイッチを有しており、線順次走査に合わせて各スイッチをオンオフ制御して給電線をフローティング状態と電源供給状態との間で切り換える。又前記サンプリグトランジスタは、該信号線が基準電位で該給電線が所定の固定電位にある時該走査線に供給された制御信号に応じてオンし、該ドライブトランジスタの制御端を基準電位にセットし、該ドライブトランジスタの電流端を固定電位にセットし、前記電源スキナは、給電線を固定電位から電源供給状態に戻して該ドライブトランジスタがカットオフするまで電流を流し、以って該ドライブトランジスタの閾電圧に相当する電圧を該保持容量に保持する。

【発明の効果】

【0013】

本発明によれば信号書き込み期間では画素に対する給電線をフローティング状態にしてサンプリグトランジスタをオンし信号線から映像信号をドライブトランジスタの制御端（ゲート）に書き込んでいる。このとき給電線はフローティング状態であるため、保持容量に対する映像信号の書き込みを行う間、ドライブトランジスタには電流が流れないため、移動度補正動作を行うことはしない。この後映像信号の信号電位が保持容量に十分書き込まれた段階で、給電線をフローティング状態から電源供給状態に切換え、画素に電流を供給する。これによりドライブトランジスタはそのゲートに映像信号の信号電位が印加された状態で電流を保持容量に負帰還し、所望の移動度補正動作を行う。かかる動作シーケンスにより、信号電位書き込み期間と移動度補正期間とを分割することが可能となり、それぞれの期間を最適に調整できる。これにより表示装置の高精細化及び高密度化に対処することが可能となり、高画質化を達成することが出来る。

【発明を実施するための最良の形態】

【0014】

以下図面を参照して本発明の実施の形態を詳細に説明する。その前に本発明の理解を容易にし且つ背景を明らかにするため、先行開発にかかる表示装置を参考例として説明する。図1はこの参考例にかかる表示装置の全体構成を示すブロック図である。図示するように、本表示装置は、画素アレイ部1とこれを駆動する駆動部とからなる。画素アレイ部1は、行状の走査線WSと、列状の信号線（信号ライン）SLと、両者が交差する部分に配された行列状の画素2と、各画素2の各行に対応して配された給電線（電源ライン）VLとを備えている。なお本例は、各画素2にRGB三原色のいずれかが割り当てられており、カラー表示が可能である。但しこれに限られるものではなく、単色表示のデバイスも含む。駆動部は、各走査線WSに順次制御信号を供給して画素2を行単位で線順次走査するライトスキナ4と、この線順次走査に合わせて各給電線VLに第1電位と第2電位で切り換える電源電圧を供給する電源スキナ6と、この線順次走査に合わせて列状の信号線SLに駆動信号となる信号電位と基準電位を供給する信号セクタ（水平セクタ）3とを備えている。

【0015】

図2は、図1に示した先行開発にかかる表示装置に含まれる画素2の具体的な構成及び結線関係を示す回路図である。図示するように、この画素2は有機ELデバイスなどで代表される発光素子ELと、サンプリングトランジスタTr1と、ドライブトランジスタTrdと、保持容量Csとを含む。サンプリングトランジスタTr1は、その制御端（ゲート）が対応する走査線WSに接続し、一对の電流端（ソース及びドレイン）の片方が対応する信号線SLに接続し、他方がドライブトランジスタTrdの制御端（ゲートG）に接続する。ドライブトランジスタTrdは、一对の電流端（ソースS及びドレイン）の一方が発光素子ELに接続し、他方が対応する給電線VLに接続している。本例では、ドライブトランジスタTrdがNチャンネル型であり、そのドレインが給電線VLに接続する一方、ソースSが出力ノードとして発光素子ELのアノードに接続している。発光素子ELのカソードは所定のカソード電位Vcathに接続している。保持容量CsはドライブトランジスタTrdの片方の電流端であるソースSと制御端であるゲートGの間に接続している。

10

20

30

40

50

【0016】

かかる構成において、サンプリングトランジスタTr1は走査線WSから供給された制御信号に応じて導通し、信号線SLから供給された信号電位をサンプリングして保持容量Csに保持する。ドライブトランジスタTrdは、第1電位（高電位Vcc）にある給電線VLから電流の供給を受け保持容量Csに保持された信号電位に応じて駆動電流を発光素子ELに流す。ライトスキャナ4は、信号線SLが信号電位にある時間帯にサンプリングトランジスタTr1を導通状態にするため、所定のパルス幅の制御信号を制御線WSに出力し、以って保持容量Csに信号電位を保持すると同時にドライブトランジスタTrdの移動度μに対する補正を信号電位に加える。この後ドライブトランジスタTrdは保持容量Csに書き込まれた信号電位Vsigに応じた駆動電流を発光素子ELに供給し、発光動作に入る。

【0017】

本画素回路2は、上述した移動度補正機能に加え閾電圧補正機能も備えている。即ち電源スキャナ6は、サンプリングトランジスタTr1が信号電位Vsigをサンプリングする前に、第1タイミングで給電線VLを第1電位（高電位Vcc）から第2電位（低電位Vss2）に切替える。またライトスキャナ4は同じくサンプリングトランジスタTr1が信号電位Vsigをサンプリングする前に、第2タイミングでサンプリングトランジスタTr1を導通させて信号線SLから基準電位Vss1をドライブトランジスタTrdのゲートGに印加すると共にドライブトランジスタTrdのソースSを第2電位（Vss2）にセットする。電源スキャナ6は第2タイミングの後の第3タイミングで給電線VLを第2電位Vss2から第1電位Vccに切替えて、ドライブトランジスタTrdの閾電圧Vthに相当する電圧を保持容量Csに保持する。かかる閾電圧補正機能により、本表示装置は画素毎にばらつくドライブトランジスタTrdの閾電圧Vthの影響をキャンセルすることができる。

【0018】

本画素回路2は、さらにブートストラップ機能も備えている。即ちライトスキャナ4は保持容量Csに信号電位Vsigが保持された段階で走査線WSに対する制御信号の印加を解除し、サンプリングトランジスタTr1を非導通状態にしてドライブトランジスタTrdのゲートGを信号線SLから電氣的に切り離し、以ってドライブトランジスタTrdのソースSの電位変動にゲートGの電位が連動し、ゲートGとソースS間の電圧Vgsを一定に維持することができる。

【0019】

図3は、図2に示した先行開発にかかる画素回路2の動作説明に供するタイミングチャートである。時間軸を共通にして、走査線WSの電位変化、給電線VLの電位変化及び信号線SLの電位変化を表している。またこれらの電位変化と並行に、ドライブトランジスタのゲートG及びソースSの電位変化も表してある。

【0020】

走査線 WS には、サンプリングトランジスタ $Tr1$ をオンするための制御信号パルスが印加される。この制御信号パルスは画素アレイ部の線順次走査に合わせて 1 フィールド ($1f$) 周期で走査線 WS に印加される。この制御信号パルスは一水平走査周期 ($1H$) の間に二発のパルスを含んでいる。最初のパルスを第一パルス $P1$ とし、後続のパルスを第二パルス $P2$ と呼ぶ場合がある。給電線 VL は同じように 1 フィールド周期 ($1f$) で高電位 Vcc と低電位 $Vss2$ との間で切替る。信号線 SL には一水平走査周期 ($1H$) 内で信号電位 $Vsig$ と基準電位 $Vss1$ が切替る駆動信号を供給している。

【0021】

図 3 のタイミングチャートに示すように、画素は前のフィールドの発光期間から当該フィールドの非発光期間に入り、そのあと当該フィールドの発光期間となる。この非発光期間で準備動作、閾電圧補正動作、信号書込動作、移動度補正動作などを行う。

10

【0022】

前フィールドの発光期間では、給電線 VL が高電位 Vcc にあり、ドライブトランジスタ Trd が駆動電流 Ids を発光素子 EL に供給している。駆動電流 Ids は高電位 Vcc にある給電線 VL からドライブトランジスタ Trd を介して発光素子 EL を通り、カソードラインに流れ込んでいる。

【0023】

続いて当該フィールドの非発光期間に入るとまずタイミング $T1$ で給電線 VL を高電位 Vcc から低電位 $Vss2$ に切替える。これにより給電線 VL は $Vss2$ まで放電され、さらにドライブトランジスタ Trd のソース S の電位は $Vss2$ まで下降する。これにより発光素子 EL のアノード電位 (即ちドライブトランジスタ Trd のソース電位) は逆バイアス状態となるため、駆動電流が流れなくなり消灯する。またドライブトランジスタのソース S の電位降下に連動してゲート G の電位も降下する。

20

【0024】

続いてタイミング $T2$ になると、走査線 WS を低レベルから高レベルに切替えることで、サンプリングトランジスタ $Tr1$ が導通状態になる。この時信号線 SL は基準電位 $Vss1$ にある。よってドライブトランジスタ Trd のゲート G の電位は導通したサンプリングトランジスタ $Tr1$ を通じて信号線 SL の基準電位 $Vss1$ となる。この時ドライブトランジスタ Trd のソース S の電位は $Vss1$ よりも十分低い電位 $Vss2$ にある。この様にしてドライブトランジスタ Trd のゲート G とソース S との間の電圧 Vgs がドライブトランジスタ Trd の閾電圧 Vth より大きくなるように、初期化される。タイミング $T1$ からタイミング $T3$ までの期間 $T1 - T3$ はドライブトランジスタ Trd のゲート G / ソース S 間電圧 Vgs を予め Vth 以上に設定する準備期間である。

30

【0025】

この後タイミング $T3$ になると、給電線 VL が低電位 $Vss2$ から高電位 Vcc に遷移し、ドライブトランジスタ Trd のソース S の電位が上昇を開始する。やがてドライブトランジスタ Trd のゲート G / ソース S 間電圧 Vgs が閾電圧 Vth となった所で電流がカットオフする。この様にしてドライブトランジスタ Trd の閾電圧 Vth に相当する電圧が保持容量 Cs に書き込まれる。これが閾電圧補正動作である。この時電流がもっぱら保持容量 Cs 側に流れ、発光素子 EL には流れないようにするため、発光素子 EL がカットオフとなるようにカソード電位 $Vcath$ を設定しておく。

40

【0026】

タイミング $T4$ では走査線 WS がハイレベルからローレベルに戻る。換言すると、走査線 WS に印加された第一パルス $P1$ が解除され、サンプリングトランジスタはオフ状態になる。以上の説明から明らかなように、第一パルス $P1$ は閾電圧補正動作を行うために、サンプリングトランジスタ $Tr1$ のゲートに印加される。

【0027】

この後信号線 SL が基準電位 $Vss1$ から信号電位 $Vsig$ に切替る。続いてタイミング $T5$ で走査線 WS が再びローレベルからハイレベルに立上る。換言すると第二パルス $P2$ がサンプリングトランジスタ $Tr1$ のゲートに印加される。これによりサンプリングト

50

ランジスタ T_{r1} は再びオンし、信号線 S_L から信号電位 V_{sig} をサンプリングする。よってドライブトランジスタ T_{rd} のゲート G の電位は信号電位 V_{sig} になる。ここで発光素子 E_L は始めカットオフ状態（ハイインピーダンス状態）にあるためドライブトランジスタ T_{rd} のドレインとソースの間に流れる電流は専ら保持容量 C_s と発光素子 E_L の等価容量に流れ込み充電を開始する。この後サンプリングトランジスタ T_{r1} がオフするタイミング T_6 までに、ドライブトランジスタ T_{rd} のソース S の電位は ΔV だけ上昇する。この様にして映像信号の信号電位 V_{sig} が V_{th} に足し込まれる形で保持容量 C_s に書き込まれる共に、移動度補正用の電圧 ΔV が保持容量 C_s に保持された電圧から差し引かれる。よってタイミング T_5 からタイミング T_6 まで期間 $T_5 - T_6$ が信号書込期間 & 移動度補正期間となる。換言すると、走査線 W_S に第二パルス P_2 が印加されると、信号書込動作及び移動度補正動作が行われる。信号書込期間 & 移動度補正期間 $T_5 - T_6$ は、第二パルス P_2 のパルス幅に等しい。即ち第二パルス P_2 のパルス幅が移動度補正期間を規定している。

【0028】

この様に信号書込期間 $T_5 - T_6$ では信号電に V_{sig} の書込みと補正量 ΔV の調整が同時に行われる。 V_{sig} が高いほどドライブトランジスタ T_{rd} が供給する電流 I_{ds} は大きくなり、 ΔV の絶対値も大きくなる。従って発光輝度レベルに応じた移動度補正が行われる。 V_{sig} を一定とした場合、ドライブトランジスタ T_{rd} の移動度 μ が大きいほど ΔV の絶対値が大きくなる。換言すると移動度 μ が大きいほど保持容量 C_s に対する負帰還量 ΔV が大きくなるので、画素毎の移動度 μ のばらつきを取り除くことが出来る。

【0029】

最後にタイミング T_6 になると、前述したように走査線 W_S が低レベル側に遷移し、サンプリングトランジスタ T_{r1} はオフ状態となる。この状態を図4に模式的に示す。これによりドライブトランジスタ T_{rd} のゲート G は信号線 S_L から切り離される。このとき図4に示すようにドレイン電流 I_{ds} が発光素子 E_L を流れ始める。これにより発光素子 E_L のアノード電位は駆動電流 I_{ds} に応じて上昇する。発光素子 E_L のアノード電位の上昇は、即ちドライブトランジスタ T_{rd} のソース S の電位上昇に他ならない。ドライブトランジスタ T_{rd} のソース S の電位が上昇すると、保持容量 C_s のブートストラップ動作によりドライブトランジスタ T_{rd} のゲート G の電位も連動して上昇する。ゲート電位の上昇量はソース電位の上昇量に等しくなる。ゆえに発光期間中ドライブトランジスタ T_{rd} のゲート G / ソース S 間の入力電圧 V_{gs} は一定に保持される。このゲート電圧 V_{gs} の値は信号電位 V_{sig} に閾電圧 V_{th} 及び移動量 μ の補正をかけたものとなっている。ドライブトランジスタ T_{rd} は飽和領域で動作する。即ちドライブトランジスタ T_{rd} は、ゲート G / ソース S 間の入力電圧 V_{gs} に応じた駆動電流 I_{ds} を出力する。このゲート電圧 V_{gs} の値は信号電位 V_{sig} に閾電圧 V_{th} 及び移動量 μ の補正をかけたものとなっている。

【0030】

図5は、図2に示した先行開発にかかる表示装置の特に電源スキマナ6を拡大表示した模式図である。図示するように電源スキマナ6は各給電線 V_L に対応して各段ごとにインバータからなる出力バッファを有しており、入力信号 I_N に応じて線順次走査に合わせながら給電線 V_L を高電位 V_{cc} と低電位 V_{ss2} との間で切換えている。なお出力バッファに供給される入力信号 I_N は、電源スキマナ6に組み込まれたシフトレジスタ（図示せず）から順次各段ごとに供給される。入力信号 I_N がローレベルのとき出力バッファを構成するインバータの P チャネルトランジスタ側がオンし、高電位 V_{cc} が給電線 V_L に印加される。これが電源供給状態であり、画素アレイ部1側の画素2は基本的に発光状態に置かれる。一方入力信号 I_N がハイレベルに切換るとインバータの N チャネルトランジスタ側がオンし、給電線 V_L には低電位 V_{ss2} が印加される。このとき画素アレイ部1側の発光素子 E_L は基本的に非発光状態に置かれる。

【0031】

上述した先行開発例にかかる表示装置は、走査線 W_S にライトスキマナから二発目の制

10

20

30

40

50

御パルス P 2 が印加されたとき、信号書込動作と移動度補正動作を同時に行っている。図 3 のタイミングチャートを参照すると、丁度制御パルス P 2 のパルス幅に等しい期間 T 5 - T 6 が信号書込み及び移動度補正時間に対応している。この先行開発にかかる表示装置は、信号書込み期間と移動度補正期間が分離していないため、表示装置の高精細化及び高密度化に対応することが難しい。

【 0 0 3 2 】

図 6 は、本発明にかかる表示装置の実施形態を表しており、上述した先行開発例の問題点に対処した構成となっている。基本的には図 2 及び図 5 に示した先行開発例と同様であり、理解を容易にするため対応する部分には対応する参照番号を付してある。特に異なる点は、電源スキャナ 6 の構成にある。図 5 に示した先行開発例の電源スキャナ 6 と比較すれば明らかなように、出力パツファの構成が異なっている。

10

【 0 0 3 3 】

図 6 に示すように本発明にかかる表示装置は、基本的に画素アレイ部 1 と駆動部とからなる。画素アレイ部 1 は、行状の走査線 W S と、列状の信号線 S L と、各走査線 W S と各信号線 S L とが交差する部分に配された行列状の画素 2 と、各走査線 W S と並行に配された給電線 V L とを備えている。各画素 2 は少なくとも、サンプリングトランジスタ T r 1 と、ドライブトランジスタ T r d と、保持容量 C s と、発光素子 E L とを備えている。サンプリングトランジスタ T r 1 はその制御端（ゲート）が走査線 W S に接続し、その一対の電流端（ソース / ドレイン）が信号線 S L とドライブトランジスタ T r d の制御端（ゲート G ）との間に接続している。ドライブトランジスタ T r d は、一対の電流端（ソース / ドレイン）の一方（ソース S ）が発光素子 E L に接続し、他方（ドレイン）が給電線 V L に接続している。保持容量 C s は、ドライブトランジスタ T r d のゲート G とソース S との間に接続している。

20

【 0 0 3 4 】

駆動部は少なくとも、各走査線 W S に順次制御信号を供給して線順次走査を行うライトスキャナ 4 と、線順次走査に同期して各信号線 S L に信号電位 V s i g と基準電位 V s s 1 を切換えて供給する信号セレクタ 3 と、線順次走査に合わせて各給電線 V L を電源供給状態とフローティング状態で切換える電源スキャナ 6 とを有している。各給電線 V L は電源供給状態にあるとき高電位 V c c が印加されており、フローティング状態にあるときハイインピーダンスとなっている。なお給電線 V L はこれらの電位以外にも所定の期間だけ固定電位（低電位）V s s 2 に保持されている。

30

【 0 0 3 5 】

サンプリングトランジスタ T r 1 は、信号線 S L が信号電位 V s i g で給電線 V L がフローティング状態のとき走査線 W S に供給された制御信号に応じてオンし、信号線 S L から信号電位に V s i g をサンプリングして保持容量 C s に書き込む。ドライブトランジスタ T r d は、サンプリングトランジスタ T r 1 が引き続きオン状態で給電線 V L がフローティング状態から電源供給状態（V c c ）に切換った後、サンプリングトランジスタ T r 1 がオフするまでの間に、ドライブトランジスタ T r d を流れる電流を保持容量 C s に負帰還して、ドライブトランジスタ T r d の移動度のばらつきを補正する。発光素子 E L はサンプリングトランジスタ T r 1 がオフした後、ドライブトランジスタ T r d から供給される電流に応じて発光する。

40

【 0 0 3 6 】

以上の説明から明らかなように、本実施形態にかかる表示装置はサンプリングトランジスタ T r 1 をオンして信号電位 V s i g を保持容量 C s に書き込んでいる間、電源スキャナ 6 により給電線 V L をフローティング状態に置く。画素 2 には電源供給がなされないため、信号電位の書込動作が行われている間、保持容量 C s には電流が流れ込まないので、移動度補正動作は行われていない。引き続きサンプリングトランジスタ T r 1 をオン状態として、電源スキャナ 6 により給電線 V L をフローティング状態から電源供給状態に切換える。これによりドライブトランジスタ T r d のゲート G に信号電位 V s i g を印加した状態でドライブトランジスタ T r d に電流を流しこれを保持容量 C s に負帰還することで

50

移動度補正動作を行っている。かかる構成により、信号書込み期間と移動度補正期間を分割することが可能となり、表示装置（パネル）の高精細化及び高密度化に対処できる。

【0037】

具体的な構成では図6に示すように、電源スキャナ6はシフトレジスタとバッファとからなる。なお図では理解を容易にするため、シフトレジスタの出力段を構成するバッファのみを表し、シフトレジスタ自体は図示を省略している。シフトレジスタは線順次走査に合わせて各段ごとに入力信号IN1, IN2を出力する。なおIN1とIN2は位相が異なっている。出力バッファは、入力信号IN1, IN2に応じて対応する給電線VLをフローティング状態と電源供給状態との間で切替える。実施形態では、この出力バッファはPチャンネルトランジスタとNチャンネルトランジスタからなるインバータで構成されている。Pチャンネルトランジスタは高電位Vccと出力端子との間に接続されている。Nチャンネルトランジスタは出力端子と低電位Vss2との間に接続されている。出力端子は対応する行の給電線VLに接続している。入力信号IN1及びIN2が共にローレベルのとき、Pチャンネルトランジスタがオンして給電線VLには高電位Vccが印加される。これが電源供給状態である。逆に入力信号IN1, IN2が共にハイレベルのとき、Nチャンネルトランジスタ側がオンして給電線VLは低電位Vss2に固定される。さらに入力信号IN1がハイレベルでIN2がローレベルのとき、Pチャンネルトランジスタ及びNチャンネルトランジスタは共にオフとなり、給電線VLはVcc, Vss2から切り離されフローティング状態（ハイインピーダンス）になる。

【0038】

上述したように本実施形態は電源スキャナ6の出力バッファを改良して、給電線VLを電源供給状態とフローティング状態とで切替える構成となっている。但し本発明はこれに限られるものではない。例えば電源スキャナ6は各給電線VLとこれに対応する出力バッファとの間にスイッチを挿入する構成としても良い。この場合電源スキャナ6は線順次走査に合わせてこのスイッチをオンオフ制御して、給電線VLをフローティング状態と電源供給状態との間で切替えることが出来る。

【0039】

好ましくは本実施形態は、信号電位書込動作及び移動度補正動作に先立って、閾電圧補正動作を行う。即ちサンプリングトランジスタTr1は、信号線SLが基準電位Vss1で給電線VLが所定の固定電位Vss2にあるとき走査線WSに供給された制御信号にお

【0040】

図7は、図6に示した本発明にかかる表示装置の動作説明に供するタイミングチャートである。理解を容易にするため、図3に示した先行開発にかかる表示装置のタイミングチャートと同様の表記を採用している。図7のタイミングチャートは、走査線WS、給電線VL、ドライブトランジスタのゲートG及びソースSの電位変化に加え、電源スキャナの出力バッファに印加される入力信号IN1, IN2の電位変化も表してある。前述した様にIN1及びIN2がハイレベルのとき給電線VLは固定電位Vss2に保持される。IN1及びIN2が共にローレベルのとき、給電線VLは高電位Vccとなり、電源供給状態である。加えてIN1がハイレベルでIN2がローレベルのとき、給電線VLはフローティング状態となる。

【0041】

図7のタイミングチャートに示すように、画素は前のフィールドの発光期間から当該フィールドの非発光期間に入り、そのあと当該フィールドの発光期間となる。この非発光期間で準備動作、閾電圧補正動作、信号書込動作、移動度補正動作などを行う。

【0042】

前フィールドの発光期間では、給電線 V_L が高電位 V_{cc} にあり、ドライブトランジスタ T_{rd} が駆動電流 I_{ds} を発光素子 E_L に供給している。駆動電流 I_{ds} は高電位 V_{cc} にある給電線 V_L からドライブトランジスタ T_{rd} を介して発光素子 E_L を通り、カソードラインに流れ込んでいる。

【0043】

続いて当該フィールドの非発光期間に入るとまずタイミング T_1 で給電線 V_L を高電位 V_{cc} から低電位 V_{ss2} に切替える。これにより給電線 V_L は V_{ss2} まで放電され、さらにドライブトランジスタ T_{rd} のソース S の電位は V_{ss2} まで下降する。これにより発光素子 E_L のアノード電位（即ちドライブトランジスタ T_{rd} のソース電位）は逆バイアス状態となるため、駆動電流が流れなくなり消灯する。またドライブトランジスタのソース S の電位降下に連動してゲート G の電位も降下する。

10

【0044】

続いてタイミング T_2 になると、走査線 W_S を低レベルから高レベルに切替えることで、サンプリングトランジスタ T_{r1} が導通状態になる。この時信号線 S_L は基準電位 V_{ss1} にある。よってドライブトランジスタ T_{rd} のゲート G の電位は導通したサンプリングトランジスタ T_{r1} を通じて信号線 S_L の基準電位 V_{ss1} となる。この時ドライブトランジスタ T_{rd} のソース S の電位は V_{ss1} よりも十分低い電位 V_{ss2} にある。この様にしてドライブトランジスタ T_{rd} のゲート G とソース S との間の電圧 V_{gs} がドライブトランジスタ T_{rd} の閾電圧 V_{th} より大きくなるように、初期化される。タイミング T_1 からこの後タイミング T_3 までの期間 $T_1 - T_3$ はドライブトランジスタ T_{rd} のゲート G / ソース S 間電圧 V_{gs} を予め V_{th} 以上に設定する準備期間である。

20

【0045】

タイミング T_3 では、給電線 V_L が低電位 V_{ss2} から高電位 V_{cc} に遷移し、ドライブトランジスタ T_{rd} のソース S の電位が上昇を開始する。やがてドライブトランジスタ T_{rd} のゲート G / ソース S 間電圧 V_{gs} が閾電圧 V_{th} となった所で電流がカットオフする。この様にしてドライブトランジスタ T_{rd} の閾電圧 V_{th} に相当する電圧が保持容量 C_s に書き込まれる。これが閾電圧補正動作である。この時電流がもっぱら保持容量 C_s 側に流れ、発光素子 E_L には流れないようにするため、発光素子 E_L がカットオフとなるようにカソード電位 V_{cath} を設定しておく。

【0046】

30

タイミング T_4 では走査線 W_S がハイレベルからローレベルに戻る。換言すると、走査線 W_S に印加された第一パルス P_1 が解除され、サンプリングトランジスタはオフ状態になる。以上の説明から明らかなように、第一パルス P_1 は閾電圧補正動作を行うために、サンプリングトランジスタ T_{r1} のゲートに印加される。

【0047】

この後タイミング T_a で信号線 S_L が基準電位 V_{ss1} から信号電位 V_{sig} に切替える。このとき IN_1 がローレベルからハイレベルに切替えるため給電線 V_L はフローティング状態となる。

【0048】

この後タイミング T_b で制御線 W_S に2発目のパルス P_2 が印加され、サンプリングトランジスタ T_{r1} がオンする。このとき信号線 S_L は既に信号電位 V_{sig} に切替っているため、ドライブトランジスタ T_{rd} のゲート G に信号電位 V_{sig} が印加され、信号書込動作が開始する。この時点で給電線 V_L はフローティング状態にあるため、ドライブトランジスタ T_{rd} には電流が流れず、よって保持容量 C_s にも電流負帰還がかからないため、移動度補正は行われない。換言すると移動度補正動作を行うことなく信号書込動作のみを実行できる。

40

【0049】

この様にして十分に信号電位 V_{sig} がドライブトランジスタ T_{rd} のゲート G に書き込まれた後、タイミング T_5 で IN_1 をローレベルにし給電線 V_L を電源供給状態に戻す。このときサンプリングトランジスタ T_{r1} は引き続きオン状態にあるため、ドライブト

50

ランジスタ T_{rd} のゲート G には信号電位 V_{sig} が印加されている。一方給電線 V_L が電源供給状態となるためドライブトランジスタ T_{rd} には電流が流れ始める。タイミング T_5 の時点では発光素子 E_L はカットオフ状態（ハイインピーダンス状態）にあるためドライブトランジスタ T_{rd} のドレインとソースの間に流れる電流は専ら保持容量 C_s と発光素子 E_L の等価容量に流れ込み充電を開始する。この後サンプリングトランジスタ T_{r1} がオフするタイミング T_6 までにドライブトランジスタ T_{rd} のソース S の電位は ΔV だけ上昇する。この様にして移動度補正用の電圧 ΔV が保持容量 C_s に保持された電圧から差し引かれる。よってタイミング T_5 からタイミング T_6 までの期間 $T_5 - T_6$ が移動度補正期間となる。

【0050】

最後にタイミング T_6 になると、前述したように走査線 W_S が低レベル側に遷移し、サンプリングトランジスタ T_{r1} はオフ状態となる。これによりドライブトランジスタ T_{rd} のゲート G は信号線 S_L から切り離される。このときドレイン電流 I_{ds} が発光素子 E_L を流れ始め、発光素子 E_L のアノード電位は駆動電流 I_{ds} に応じて上昇する。発光素子 E_L のアノード電位の上昇は、即ちドライブトランジスタ T_{rd} のソース S の電位上昇に他ならない。ドライブトランジスタ T_{rd} のソース S の電位が上昇すると、保持容量 C_s のブートストラップ動作によりドライブトランジスタ T_{rd} のゲート G の電位も連動して上昇する。ゲート電位の上昇量はソース電位の上昇量に等しくなる。ゆえに発光期間中ドライブトランジスタ T_{rd} のゲート G / ソース S 間の入力電圧 V_{gs} は一定に保持される。このゲート電圧 V_{gs} の値は信号電位 V_{sig} に閾電圧 V_{th} 及び移動量 μ の補正をかけたものとなっている。ドライブトランジスタ T_{rd} は飽和領域で動作する。即ちドライブトランジスタ T_{rd} は、ゲート G / ソース S 間の入力電圧 V_{gs} に応じた駆動電流 I_{ds} を出力する。このゲート電圧 V_{gs} の値は信号電位 V_{sig} に閾電圧 V_{th} 及び移動量 μ の補正をかけたものとなっている。

【0051】

以上の説明から明らかなように本発明ではタイミング T_b からタイミング T_6 までの期間が信号書込み期間となり、タイミング $T_5 \sim T_6$ までの期間が移動度補正期間となる。この様に信号書込み期間と移動度補正期間とを分割することが出来る。十分な信号書込み期間を確保しつつ移動度補正期間を最適な長さに合わせ込むことが可能となり、パネルの高精細化及び高密度化に対処可能になる。

【0052】

図8は、パネル輝度 (Nit) と移動度補正時間 (μs) との関係を示すグラフである。カーブAは本発明にかかる表示装置の移動度補正時間 / パネル輝度の関係を示しており、カーブBは先行開発にかかる表示装置のパネル輝度 / 移動度補正時間を表してある。本発明の場合カーブAに示すように、移動度補正を開始する時点では信号電位の書込動作は十分に進行しており、パネル輝度は $1600Nit$ となっている。その後移動度補正時間が長くなるにつれ、保持容量 C_s に対する電流負帰還が進行するので、ドライブトランジスタ T_{rd} の V_{gs} が圧縮され、パネル輝度が低下していく。カーブAに示すように本発明では移動度補正時間がスタートする時点でほぼ信号書き込みは完了しているため、移動度補正時間自体は信号書込動作に関係することなく、最適な期間に設定することが出来る。例えば最適移動度補正時間が $0.2\mu s$ であれば、その通りに図7のタイミングチャートのタイミング T_5 もしくは T_6 を設定することが出来る。

【0053】

一方カーブBに示すように先行開発例では、信号電位書込動作と移動度補正動作が同時に進行するため、移動度補正時間を余り短く設定することは出来ない。即ち移動度補正時間を $0.5\mu s$ 以下の設定しようとする、この時間幅では信号電位の書き込みを十分に行うことが出来ずパネル輝度は上昇しない。移動度補正時間を $0.5\mu s$ より長く取ればカーブAと重なるため動作上は問題ない。しかしながらパネルの高密度化が進むと画素の等価容量が少なくなるため、最適な移動度補正時間もその分短くなる。しかしながら先行開発例ではカーブBに示すように移動度補正時間を $0.5\mu s$ よりも短くすることが出来

10

20

30

40

50

ず、最適な移動度補正をかけることが出来なくなってしまう。これによりパネルの画面上に筋状のむらが発生し、画面のユニフォーミティを損なう。

【 0 0 5 4 】

本発明にかかる表示装置は、図 9 に示すような薄膜デバイス構成を有する。本図は、絶縁性の基板に形成された画素の模式的な断面構造を表している。図示するように、画素は、複数の薄膜トランジスタを含むトランジスタ部（図では 1 個の T F T を例示）、保持容量などの容量部及び有機 E L 素子などの発光部とを含む。基板の上に T F T プロセスでトランジスタ部や容量部が形成され、その上に有機 E L 素子などの発光部が積層されている。その上に接着剤を介して透明な対向基板を貼り付けてフラットパネルとしている。

【 0 0 5 5 】

本発明にかかる表示装置は、図 1 0 に示すようにフラット型のモジュール形状のものを含む。例えば絶縁性の基板上に、有機 E L 素子、薄膜トランジスタ、薄膜容量等からなる画素をマトリックス状に集積形成した画素アレイ部を設ける、この画素アレイ部（画素マトリックス部）を囲むように接着剤を配し、ガラス等の対向基板を貼り付けて表示モジュールとする。この透明な対向基板には必要に応じて、カラーフィルタ、保護膜、遮光膜等を設けてもよい。表示モジュールには、外部から画素アレイ部への信号等を入出力するためのコネクタとして例えば F P C（フレキシブルプリントサーキット）を設けてもよい。

【 0 0 5 6 】

以上説明した本発明における表示装置は、フラットパネル形状を有し、様々な電子機器、例えば、デジタルカメラ、ノート型パーソナルコンピューター、携帯電話、ビデオカメラなど、電子機器に入力された、若しくは、電子機器内で生成した駆動信号を画像若しくは映像として表示するあらゆる分野の電子機器のディスプレイに適用することが可能である。以下この様な表示装置が適用された電子機器の例を示す。

【 0 0 5 7 】

図 1 1 は本発明が適用されたテレビであり、フロントパネル 1 2、フィルターガラス 1 3 等から構成される映像表示画面 1 1 を含み、本発明の表示装置をその映像表示画面 1 1 に用いることにより作製される。

【 0 0 5 8 】

図 1 2 は本発明が適用されたデジタルカメラであり、上が正面図で下が背面図である。このデジタルカメラは、撮像レンズ、フラッシュ用の発光部 1 5、表示部 1 6、コントロールスイッチ、メニュースイッチ、シャッター 1 9 等を含み、本発明の表示装置をその表示部 1 6 に用いることにより作製される。

【 0 0 5 9 】

図 1 3 は本発明が適用されたノート型パーソナルコンピュータであり、本体 2 0 には文字等を入力するとき操作されるキーボード 2 1 を含み、本体カバーには画像を表示する表示部 2 2 を含み、本発明の表示装置をその表示部 2 2 に用いることにより作製される。

【 0 0 6 0 】

図 1 4 は本発明が適用された携帯端末装置であり、左が開いた状態を表し、右が閉じた状態を表している。この携帯端末装置は、上側筐体 2 3、下側筐体 2 4、連結部（ここではヒンジ部）2 5、ディスプレイ 2 6、サブディスプレイ 2 7、ピクチャーライト 2 8、カメラ 2 9 等を含み、本発明の表示装置をそのディスプレイ 2 6 やサブディスプレイ 2 7 に用いることにより作製される。

【 0 0 6 1 】

図 1 5 は本発明が適用されたビデオカメラであり、本体部 3 0、前方を向いた側面に被写体撮影用のレンズ 3 4、撮影時のスタート/ストップスイッチ 3 5、モニター 3 6 等を含み、本発明の表示装置をそのモニター 3 6 に用いることにより作製される。

【 図面の簡単な説明 】

【 0 0 6 2 】

【 図 1 】 先行開発例にかかる表示装置の全体構成を示すブロック図である。

10

20

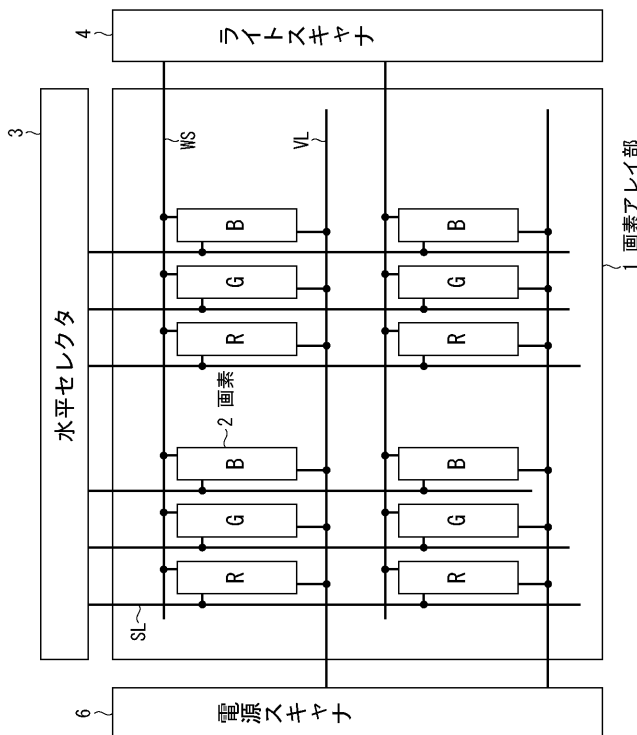
30

40

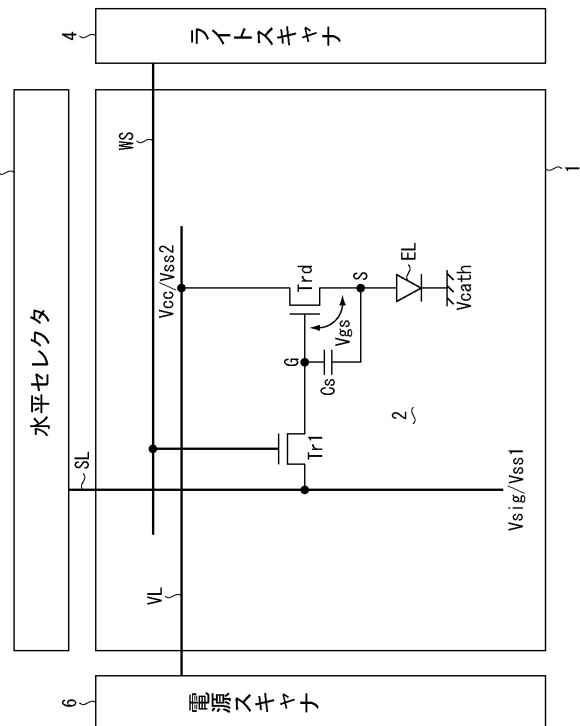
50

- 【図 2】図 2 に示した表示装置の具体的な構成を示す回路図である。
- 【図 3】図 2 に示した表示装置の動作説明に供するタイミングチャートである。
- 【図 4】図 2 に示す表示装置の動作説明に供する模式図である。
- 【図 5】同じく先行開発例にかかる表示装置を示す回路図である。
- 【図 6】本発明にかかる表示装置の構成を示す回路図である。
- 【図 7】図 6 に示した表示装置の動作説明に供するタイミングチャートである。
- 【図 8】同じく図 6 に示した表示装置の動作説明に供するグラフである。
- 【図 9】本発明にかかる表示装置のデバイス構成を示す断面図である。
- 【図 10】本発明にかかる表示装置のモジュール構成を示す平面図である。
- 【図 11】本発明にかかる表示装置を備えたテレビジョンセットを示す斜視図である。 10
- 【図 12】本発明にかかる表示装置を備えたデジタルスチルカメラを示す斜視図である。
- 【図 13】本発明にかかる表示装置を備えたノート型パーソナルコンピュータを示す斜視図である。
- 【図 14】本発明にかかる表示装置を備えた携帯端末装置を示す模式図である。
- 【図 15】本発明にかかる表示装置を備えたビデオカメラを示す斜視図である。
- 【符号の説明】
- 【0063】
- 1・・・画素アレイ部、2・・・画素、3・・・水平セクタ（信号セクタ）、4・・・ライトスキャナ、5・・・ドライブスキャナ、Tr1・・・サンプリングトランジスタ、Trd・・・ドライブトランジスタ、Tr2・・・スイッチングトランジスタ、Cs・・・保持容量、EL・・・発光素子 20

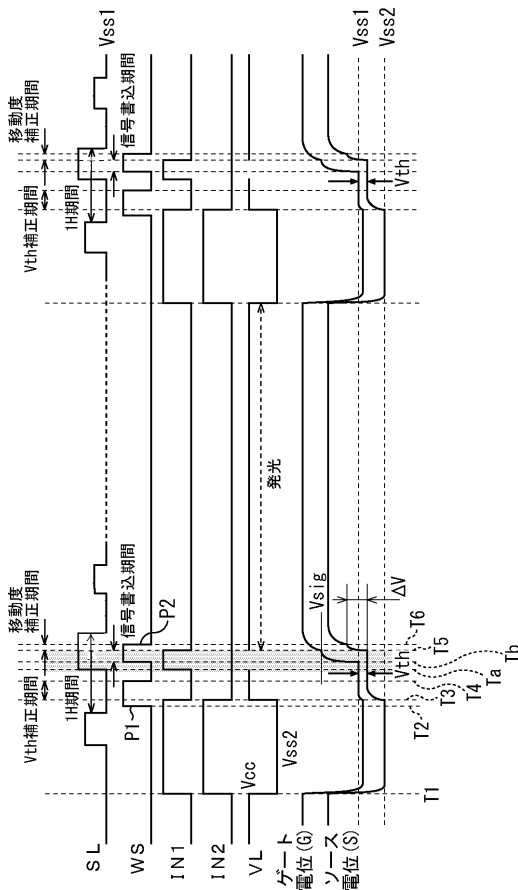
【図 1】



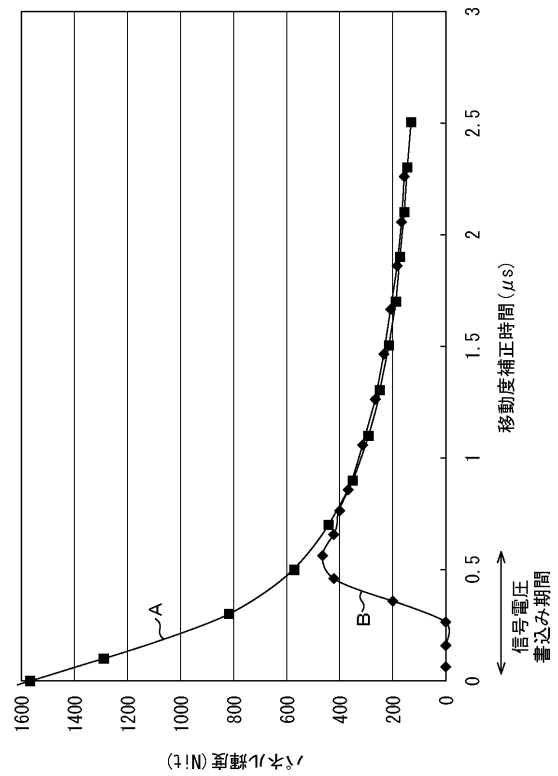
【図 2】



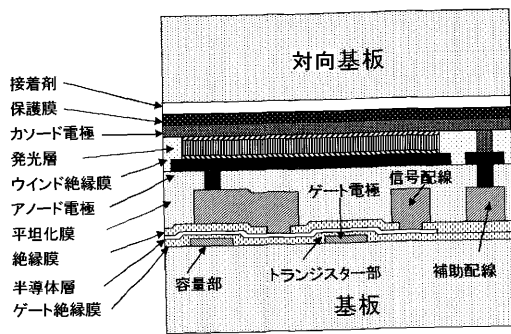
【図 7】



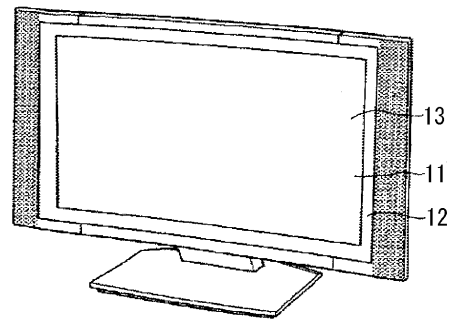
【図 8】



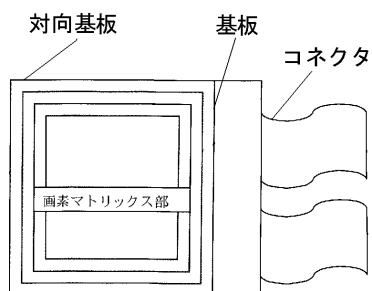
【図 9】



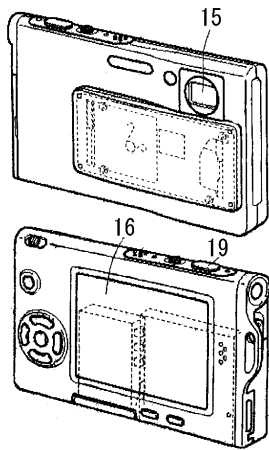
【図 11】



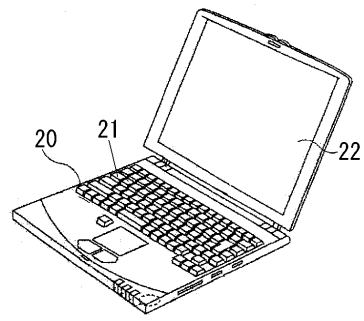
【図 10】



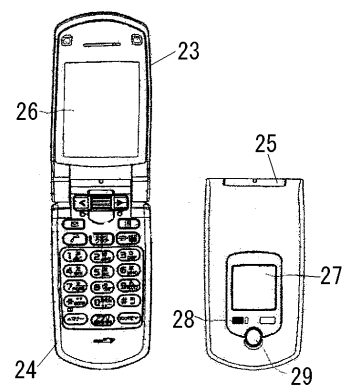
【図 1 2】



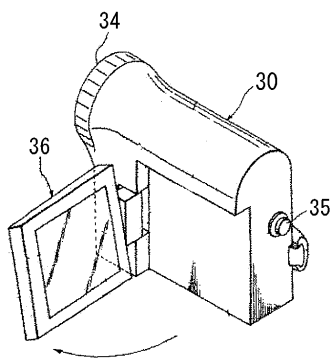
【図 1 3】



【図 1 4】



【図 1 5】



フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
	G 0 9 G 3/20	6 2 4 E
	G 0 9 G 3/20	6 2 2 D
	G 0 9 G 3/20	6 2 4 D
	G 0 9 G 3/20	6 1 1 H
	G 0 9 G 3/20	6 4 1 D
	G 0 9 G 3/20	6 4 2 A
	G 0 9 G 3/20	6 2 1 F
	H 0 5 B 33/14	A

(72)発明者 内野 勝秀

東京都港区港南1丁目7番1号 ソニー株式会社内

Fターム(参考) 3K107 AA01 BB01 CC31 CC35 EE03 HH00 HH04 HH05
5C080 AA06 BB05 CC03 DD05 DD07 DD08 EE29 FF03 FF11 HH09
JJ02 JJ03 JJ04 JJ05 JJ06 KK02 KK04 KK07 KK43

专利名称(译)	显示设备和电子设备		
公开(公告)号	JP2009098431A	公开(公告)日	2009-05-07
申请号	JP2007270118	申请日	2007-10-17
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	山下淳一 内野勝秀		
发明人	山下 淳一 内野 勝秀		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
FI分类号	G09G3/30.J G09G3/20.624.B G09G3/20.623.D G09G3/20.623.C G09G3/20.612.E G09G3/20.624.E G09G3/20.622.D G09G3/20.624.D G09G3/20.611.H G09G3/20.641.D G09G3/20.642.A G09G3/20.621.F H05B33/14.A G09G3/3233 G09G3/3266 G09G3/3275		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC31 3K107/CC35 3K107/EE03 3K107/HH00 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/CC03 5C080/DD05 5C080/DD07 5C080/DD08 5C080/EE29 5C080/FF03 5C080/FF11 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C080/KK02 5C080/KK04 5C080/KK07 5C080/KK43 5C380/AA01 5C380/AB06 5C380/AB23 5C380/AB31 5C380/AB34 5C380/AC07 5C380/AC08 5C380/AC09 5C380/AC11 5C380/BA38 5C380/BA39 5C380/BB02 5C380/CA08 5C380/CB01 5C380/CB14 5C380/CB26 5C380/CC02 5C380/CC03 5C380/CC04 5C380/CC06 5C380/CC26 5C380/CC30 5C380/CC33 5C380/CC41 5C380/CC62 5C380/CD012 5C380/CF07 5C380/CF22 5C380/CF23 5C380/DA02 5C380/DA06 5C380/FA07 5C380/HA03 5C380/HA05 5C380/HA06 5C380/HA08 5C380/HA12 5C380/HA13		
代理人(译)	山本隆久 吉井正明 森浩一		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供能够将周期分成信号写入周期和迁移率校正周期的控制系统的显示装置。 Σ SOLUTION：当信号线SL处于信号电位 V_{sig} ，并且电源线VL处于浮置状态时，根据提供给扫描线WS的控制信号接通采样晶体管 $Tr1$ ，并且信号电位 V_{sig} 为从信号线SL采样并写入保持电容 C_s 。在驱动晶体管 Trd 中，在电源线VL从浮置状态变为电源状态之后的一段时间内，当采样晶体管 $Tr1$ 保持导通状态，直到采样晶体管 $Tr1$ 被关断，负馈送 - 将在驱动晶体管 Trd 中流动的电流返回到保持电容器 C_s ，从而校正驱动晶体管 Trd 的迁移率的变化。在采样晶体管 $Tr1$ 截止之后，发光元件EL根据从驱动晶体管 Trd 提供的电流发光。Z

