

(19) 日本国特許庁(JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号
特開2008-241783
(P2008-241783A)

(43) 公開日 平成20年10月9日(2008.10.9)

(51) Int.Cl.	F I	テーマコード (参考)
G 0 9 G 3/30 (2006.01)	G 0 9 G 3/30 J	3 K 1 0 7
G 0 9 G 3/20 (2006.01)	G 0 9 G 3/20 6 4 1 D	5 C 0 8 0
H 0 1 L 51/50 (2006.01)	G 0 9 G 3/20 6 2 4 B	
	G 0 9 G 3/20 6 1 1 H	
	H 0 5 B 33/14 A	
審査請求 未請求 請求項の数 5 O L (全 20 頁) 最終頁に続く		

(21) 出願番号	特願2007-78220 (P2007-78220)	(71) 出願人	000002185
(22) 出願日	平成19年3月26日 (2007. 3. 26)		ソニー株式会社
		(74) 代理人	100092336
			弁理士 鈴木 晴敏
		(72) 発明者	内野 勝秀
			東京都港区港南1丁目7番1号 ソニー株
			式会社内
		(72) 発明者	山本 哲郎
			東京都港区港南1丁目7番1号 ソニー株
			式会社内
		(72) 発明者	飯田 幸人
			東京都港区港南1丁目7番1号 ソニー株
			式会社内
		最終頁に続く	

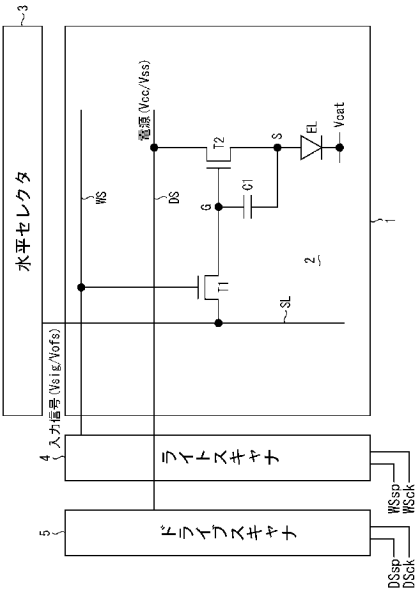
(54) 【発明の名称】 表示装置及びその駆動方法と電子機器

(57) 【要約】

【課題】移動度補正機能を画素毎に備えた表示装置において、書き込み期間の変動に起因するシェーディングを抑制する。

【解決手段】サンプリング用トランジスタT 1は、制御用スキャナ4から走査線W Sに供給された制御パルスが立ち上ってから立ち下がるまでの間オンし、信号線S Lから信号電位をサンプリングして保持容量C 1に書き込むとともに、その時駆動用トランジスタT 2に流れる駆動電流を保持容量C 1に負帰還し、以って駆動用トランジスタT 2の移動度に対する補正を保持容量C 1に書き込まれた信号電位にかける。駆動用トランジスタT 2は、補正のかけられた信号電位に応じた駆動電流を発光素子E Lに流して発光させる。制御用スキャナ4は、あらかじめ制御パルスの立ち上がりと立下りをなまらせた状態で走査線W Sに供給する。

【選択図】図2



【特許請求の範囲】**【請求項 1】**

画素アレイ部とこれを駆動する駆動部とからなり、

前記画素アレイ部は、行状の走査線と、列状の信号線と、両者が交差する部分に配された行列状の画素と、所定の給電線とを備え、

前記駆動部は、各走査線に順次制御パルスを出し、画素を行単位で線順次走査する制御用スキャナと、

該線順次走査に合わせて列状の信号線に映像信号となる信号電位と基準電位を供給する信号セレクトとを備え、

前記画素は、発光素子と、サンプリング用トランジスタと、駆動用トランジスタと、保持容量とを含み、

前記サンプリング用トランジスタは、そのゲートが該走査線に接続し、そのソース及びドレインの一方が該信号線に接続し、他方が該駆動用トランジスタのゲートに接続し、

前記駆動用トランジスタは、そのソース及びドレインの一方が該発光素子に接続し、他方が該給電線に接続し、

前記保持容量は、該駆動用トランジスタのソースとゲートの間に接続している表示装置であって、

前記サンプリング用トランジスタは、該信号線に供給された映像信号が信号電位にある時間帯に、該制御用スキャナから該走査線に供給された制御パルスが立ち上ってから立ち下がるまでの間オンし、該信号線から信号電位をサンプリングして該保持容量に書き込むとともに、その時該駆動用トランジスタに流れる駆動電流を該保持容量に負帰還し、以って該駆動用トランジスタの移動度に対する補正を該保持容量に書き込まれた信号電位にかけ、

前記駆動用トランジスタは、該補正のかけられた信号電位に応じた駆動電流を該発光素子に流して発光させ、

前記制御用スキャナは、あらかじめ該制御パルスの立ち上がりと立下りをなまらせた状態で該走査線に供給することを特徴とする表示装置。

【請求項 2】

前記制御用スキャナは、該保持容量に信号電位が保持された時点で該制御パルスを立ち下げ、該サンプリング用トランジスタをオフして該駆動用トランジスタのゲートを該信号線から電氣的に切り離し、以って該駆動用トランジスタのソース電位の変動にゲート電位が連動しゲートとソース間の電圧を一定に維持することを特徴とする請求項 1 記載の表示装置。

【請求項 3】

前記駆動部は、該線順次走査に合わせて行状の各給電線に第 1 電位と第 2 電位で切り換わる電源電圧を供給する電源スキャナを含んでおり、

前記電源スキャナは、該サンプリング用トランジスタが信号電位をサンプリングする前に、第 1 タイミングで該給電線を第 1 電位から第 2 電位に切り換え、

前記制御用スキャナは、同じく該サンプリング用トランジスタが信号電位をサンプリングする前に、第 2 タイミングで別の制御パルスを出し、該サンプリング用トランジスタをオンして該信号線から基準電位を該駆動用トランジスタのゲートに印加するとともに該駆動用トランジスタのソースを第 2 電位にセットし、

前記電源スキャナは、該第 2 タイミングの後の第 3 タイミングで、該給電線を第 2 電位から第 1 電位に切り換えて、該駆動用トランジスタの閾電圧に相当する電圧を該保持容量に保持しておくことを特徴とする請求項 1 記載の表示装置。

【請求項 4】

画素アレイ部とこれを駆動する駆動部とからなり、

前記画素アレイ部は、行状の走査線と、列状の信号線と、両者が交差する部分に配された行列状の画素と、所定の給電線とを備え、

前記駆動部は、各走査線に順次制御パルスを出し、画素を行単位で線順次走査する制

10

20

30

40

50

御用スキャナと、

該線順次走査に合わせて列状の信号線に映像信号となる信号電位と基準電位を供給する信号セレクトとを備え、

前記画素は、発光素子と、サンプリング用トランジスタと、駆動用トランジスタと、保持容量とを含み、

前記サンプリング用トランジスタは、そのゲートが該走査線に接続し、そのソース及びドレインの一方が該信号線に接続し、他方が該駆動用トランジスタのゲートに接続し、

前記駆動用トランジスタは、そのソース及びドレインの一方が該発光素子に接続し、他方が該給電線に接続し、

前記保持容量は、該駆動用トランジスタのソースとゲートの間に接続している表示装置の駆動方法であって、

前記サンプリング用トランジスタは、該信号線に供給された映像信号が信号電位にある時間帯に、該制御用スキャナから該走査線に供給された制御パルスが立ち上がってから立ち下がるまでの間オンし、該信号線から信号電位をサンプリングして該保持容量に書き込むとともに、その時該駆動用トランジスタに流れる駆動電流を該保持容量に負帰還し、以って該駆動用トランジスタの移動度に対する補正を該保持容量に書き込まれた信号電位にかけ、

前記駆動用トランジスタは、該補正のかけられた信号電位に応じた駆動電流を該発光素子に流して発光させ、

前記制御用スキャナは、あらかじめ該制御パルスの立ち上がりと立ち下りをなまらせた状態で該走査線に供給することを特徴とする表示装置の駆動方法。

【請求項 5】

請求項 1 に記載の表示装置を備えた電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は発光素子を画素に用いたアクティブマトリクス型の表示装置及びその駆動方法に関する。またこのような表示装置を備えた電子機器に関する。

【背景技術】

【0002】

発光素子として有機 EL デバイスを用いた平面自発光型の表示装置の開発が近年盛んになっている。有機 EL デバイスは有機薄膜に電界をかけると発光する現象を利用したデバイスである。有機 EL デバイスは印加電圧が 10 V 以下で駆動するため低消費電力である。また有機 EL デバイスは自ら光を発する自発光素子であるため、照明部材を必要とせず軽量化及び薄型化が容易である。さらに有機 EL デバイスの応答速度は数 μ s 程度と非常に高速であるので、動画表示時の残像が発生しない。

【0003】

有機 EL デバイスを画素に用いた平面自発光型の表示装置の中でも、とりわけ駆動素子として薄膜トランジスタを各画素に集積形成したアクティブマトリクス型の表示装置の開発が盛んである。アクティブマトリクス型平面自発光表示装置は、例えば以下の特許文献 1 ないし 6 に記載されている。

【特許文献 1】特開 2003 - 255856

【特許文献 2】特開 2003 - 271095

【特許文献 3】特開 2004 - 133240

【特許文献 4】特開 2004 - 029791

【特許文献 5】特開 2004 - 093682

【特許文献 6】特開 2006 - 215213

【0004】

図 25 は従来のアクティブマトリクス型表示装置の一例を示す模式的な回路図である。表示装置は画素アレイ部 1 と周辺の駆動部とで構成されている。駆動部は水平セレクト 3

10

20

30

40

50

とライトスキャナ 4 を備えている。画素アレイ部 1 は列状の信号線 S L と行状の走査線 W S を備えている。各信号線 S L と走査線 W S の交差する部分に画素 2 が配されている。図では理解を容易にするため、1 個の画素 2 のみを表してある。ライトスキャナ 4 はシフトレジスタを備えており、外部から供給されるクロック信号 c k に応じて動作し同じく外部から供給されるスタートパルス s p を順次転送することで、走査線 W S に順次制御信号を出力する。水平セクタ 3 はライトスキャナ 4 側の線順次走査に合わせて映像信号を信号線 S L に供給する。

【0005】

画素 2 はサンプリング用トランジスタ T 1 と駆動用トランジスタ T 2 と保持容量 C 1 と発光素子 E L とで構成されている。駆動用トランジスタ T 2 は P チャネル型であり、そのソースは電源ラインに接続し、そのドレインは発光素子 E L に接続している。駆動用トランジスタ T 2 のゲートはサンプリング用トランジスタ T 1 を介して信号線 S L に接続している。サンプリング用トランジスタ T 1 はライトスキャナ 4 から供給される制御信号に応じて導通し、信号線 S L から供給される映像信号をサンプリングして保持容量 C 1 に書き込む。駆動用トランジスタ T 2 は保持容量 C 1 に書き込まれた映像信号をゲート電圧 V_{gs} としてそのゲートに受け、ドレイン電流 I_{ds} を発光素子 E L に流す。これにより発光素子 E L は映像信号に応じた輝度で発光する。ゲート電圧 V_{gs} は、ソースを基準にしたゲートの電位を表している。

【0006】

駆動用トランジスタ T 2 は飽和領域で動作し、ゲート電圧 V_{gs} とドレイン電流 I_{ds} の関係は以下の特性式で表される。

$$I_{ds} = (1/2) \mu (W/L) C_{ox} (V_{gs} - V_{th})^2$$

ここで μ は駆動用トランジスタの移動度、W は駆動用トランジスタのチャネル幅、L は同じくチャネル長、 C_{ox} は同じく単位面積あたりのゲート絶縁膜容量、 V_{th} は同じく閾電圧である。この特性式から明らかなように駆動用トランジスタ T 2 は飽和領域で動作するとき、ゲート電圧 V_{gs} に応じてドレイン電流 I_{ds} を供給する定電流源として機能する。

【0007】

図 26 は、発光素子 E L の電圧 / 電流特性を示すグラフである。横軸にアノード電圧 V を示し、縦軸に駆動電流 I_{ds} をとってある。なお発光素子 E L のアノード電圧は駆動用トランジスタ T 2 のドレイン電圧となっている。発光素子 E L は電流 / 電圧特性が経時変化し、特性カーブが時間の経過と共に寝ていく傾向にある。このため駆動電流 I_{ds} が一定であってもアノード電圧 (ドレイン電圧) V が変化してくる。その点、図 25 に示した画素回路 2 は駆動用トランジスタ T 2 が飽和領域で動作し、ドレイン電圧の変動に関わらずゲートで電圧 V_{gs} に応じた駆動電流 I_{ds} を流すことができるので、発光素子 E L の特性経時変化に関わらず発光輝度を一定に保つことが可能である。

【0008】

図 27 は、従来の画素回路の他の例を示す回路図である。先に示した図 25 の画素回路と異なる点は、駆動用トランジスタ T 2 が P チャネル型から N チャネル型に変わっていることである。回路の製造プロセス上は、画素を構成する全てのトランジスタを N チャネル型にすることが有利である場合が多い。

【発明の開示】

【発明が解決しようとする課題】

【0009】

しかしながら図 27 の回路構成では、駆動用トランジスタ T 2 が N チャネル型であるため、そのドレインが電源ラインに接続する一方、ソース S が発光素子 E L のアノードに接続することになる。従って発光素子 E L の特性が経時変化した場合、ソース S の電位に影響が現れるため、 V_{gs} が変動し駆動用トランジスタ T 2 が供給するドレイン電流 I_{ds} が経時的に変化してしまう。このため発光素子 E L の輝度が経時的に変化する。また駆動用トランジスタ T 2 の閾電圧 V_{th} や移動度 μ も画素毎にばらつく。これらのパラメータ

10

20

30

40

50

V_{th} や μ は前述したトランジスタ特性式に含まれるため、 V_{gs} が一定でも I_{ds} が変化してしまう。そのため、画素毎にばらつく駆動用トランジスタの V_{th} を補正する機能（閾電圧補正機能）を組み込んだ表示装置が提案されており、例えば前述の特許文献3に開示がある。また画素毎にばらつく駆動用トランジスタ T_2 の移動度を補正する機能（移動度補正機能）を組み込んだ表示装置も知られており、例えば特許文献6に開示がある。

【0010】

従来の移動度補正機能を備えた表示装置は、映像信号をサンプリングして保持容量に書き込むサンプリング期間（書き込み期間）に移動度を補正している。具体的には、映像信号の書き込み期間中に駆動用トランジスタ T_2 に流れる駆動電流を保持容量に負帰還し、以って駆動用トランジスタ T_2 の移動度に対する補正を保持容量 C_1 に書き込まれた信号電位にかけている。

10

【0011】

ここで書き込み期間が一定であれば、各画素に対して精度良く移動度補正をかけることが出来る。しかしながら現実にはサンプリング用トランジスタ T_1 のゲートに印加する制御信号の波形が走査線を伝搬する過程で鈍るため、映像信号の書き込み期間は走査線に沿った水平方向に変動が生じてしまう。この書き込み期間の変動により移動度補正に誤差が生じ、これが原因で画面の横方向に沿った輝度ムラ（シェーディング）が現れるという課題がある。

【課題を解決するための手段】

【0012】

上述した従来の技術に鑑み、本発明は少なくとも移動度補正機能を画素毎に備えた表示装置において、書き込み期間の変動に起因するシェーディングを抑制することを目的とする。かかる目的を達成するために以下の手段を講じた。即ち本発明は、画素アレイ部とこれを駆動する駆動部とからなり、前記画素アレイ部は、行状の走査線と、列状の信号線と、両者が交差する部分に配された行列状の画素と、所定の給電線とを備え、前記駆動部は、各走査線に順次制御パルスを出し、画素を行単位で線順次走査する制御用スキャナと、該線順次走査に合わせて列状の信号線に映像信号となる信号電位と基準電位を供給する信号セレクトとを備え、前記画素は、発光素子と、サンプリング用トランジスタと、駆動用トランジスタと、保持容量とを含み、前記サンプリング用トランジスタは、そのゲートが該走査線に接続し、そのソース及びドレインの一方が該信号線に接続し、他方が該駆動用トランジスタのゲートに接続し、前記駆動用トランジスタは、そのソース及びドレインの一方が該発光素子に接続し、他方が該給電線に接続し、前記保持容量は、該駆動用トランジスタのソースとゲートの間に接続している表示装置であって、前記サンプリング用トランジスタは、該信号線に供給された映像信号が信号電位にある時間帯に、該制御用スキャナから該走査線に供給された制御パルスが立ち上ってから立ち下がるまでの間オンし、該信号線から信号電位をサンプリングして該保持容量に書き込むとともに、その時該駆動用トランジスタに流れる駆動電流を該保持容量に負帰還し、以って該駆動用トランジスタの移動度に対する補正を該保持容量に書き込まれた信号電位にかけ、前記駆動用トランジスタは、該補正のかけられた信号電位に応じた駆動電流を該発光素子に流して発光させ、前記制御用スキャナは、あらかじめ該制御パルスの立ち上がりと立ち下りをなまらせた状態で該走査線に供給することを特徴とする。

20

30

40

【0013】

好ましくは前記制御用スキャナは、該保持容量に信号電位が保持された時点で該制御パルスを立ち下げ、該サンプリング用トランジスタをオフして該駆動用トランジスタのゲートを該信号線から電氣的に切り離し、以って該駆動用トランジスタのソース電位の変動にゲート電位が連動しゲートとソース間の電圧を一定に維持する。又前記駆動部は、該線順次走査に合わせて行状の各給電線に第1電位と第2電位で切り換わる電源電圧を供給する電源スキャナを含んでおり、前記電源スキャナは、該サンプリング用トランジスタが信号電位をサンプリングする前に、第1タイミングで該給電線を第1電位から第2電位に切り換え、前記制御用スキャナは、同じく該サンプリング用トランジスタが信号電位をサンブ

50

リングする前に、第 2 タイミングで別の制御パルスを出力して該サンプリング用トランジスタをオンして該信号線から基準電位を該駆動用トランジスタのゲートに印加するとともに該駆動用トランジスタのソースを第 2 電位にセットし、前記電源スキャナは、該第 2 タイミングの後の第 3 タイミングで、該給電線を第 2 電位から第 1 電位に切り換えて、該駆動用トランジスタの閾電圧に相当する電圧を該保持容量に保持しておく。

【発明の効果】

【0014】

本発明によれば、サンプリング用トランジスタが制御パルスに応答してオンしている書き込み期間に、駆動用トランジスタに流れる駆動電流を保持容量に負帰還して、駆動用トランジスタの移動度補正を行っている。その際、書き込み期間を規定する制御用パルスを予め鈍らせた状態で走査線に供給している。仮に鈍りの無い矩形波形の制御パルスを走査線に供給すると、配線抵抗や配線容量の影響を受け走査線を伝搬する過程で制御パルスの立上りや立下りが大きく鈍り、走査線の左右で書き込み期間に変動が生じてしまう。本発明では予め立上り波形や立下り波形が鈍った制御パルスを走査線に供給することで、伝搬過程に生じる波形の歪が緩和され、波形鈍りは抑制される。もともと波形に鈍りのある制御パルスは伝搬過程でもそれほど大きな影響を受けず、走査線の左右で制御パルスの波形に大差は生じない。従って書き込み期間にも差が生じないため、画面の水平方向（横方向）に沿ったシェーディングを防ぐことが出来、画面のユニフォーミティが改善される。

【発明を実施するための最良の形態】

【0015】

以下図面を参照して本発明の実施の形態を詳細に説明する。図 1 は本発明にかかる表示装置の全体構成を示すブロック図である。図示するように、本表示装置は、画素アレイ部 1 とこれを駆動する駆動部（3, 4, 5）とからなる。画素アレイ部 1 は、行状の走査線 WS と、列状の信号線 SL と、両者が交差する部分に配された行列状の画素 2 と、各画素 2 の各行に対応して配された給電線 DS とを備えている。駆動部（3, 4, 5）は、各走査線 WS に順次制御信号を供給して画素 2 を行単位で線順次走査する制御用スキャナ（ライトスキャナ）4 と、この線順次走査に合わせて各給電線 DS に第 1 電位と第 2 電位で切換る電源電圧を供給する電源スキャナ（ドライブスキャナ）5 と、この線順次走査に合わせて列状の信号線 SL に映像信号となる信号電位と基準電位を供給する信号セクタ（水平セクタ）3 とを備えている。なおライトスキャナ 4 は外部から供給されるクロック信号 WSc k に応じて動作し同じく外部から供給されるスタートパルス WS s p を順次転送することで、各走査線 WS に制御信号を出力している。ドライブスキャナ 5 は外部から供給されるクロック信号 DSc k に応じて動作し、同じく外部から供給されるスタートパルス DS s p を順次転送することで、給電線 DS の電位を線順次で切換えている。

【0016】

図 2 は、図 1 に示した表示装置に含まれる画素 2 の具体的な構成を示す回路図である。図示するように本画素回路 2 は、有機 EL デバイスなどで代表される 2 端子型（ダイオード型）の発光素子 EL と、N チャネル型のサンプリング用トランジスタ T1 と、同じく N チャネル型の駆動用トランジスタ T2 と、薄膜タイプの保持容量 C1 とで構成されている。サンプリング用トランジスタ T1 はそのゲートが走査線 WS に接続し、そのソース及びドレインの一方が信号線 SL に接続し、他方が駆動用トランジスタ T2 のゲート G に接続している。駆動用トランジスタ T2 は、そのソース及びドレインの一方が発光素子 EL に接続し、他方が給電線 DS に接続している。本形態は駆動用トランジスタ T2 が N チャネル側であり、発光素子 EL の発光時におけるドレイン側が給電線 DS に接続し、ソース S 側が発光素子 EL のアノード側に接続している。発光素子 EL のカソードは所定のカソード電位 Vc a t に固定されている。保持容量 C1 は駆動用トランジスタ T2 のソース S とゲート G との間に接続している。かかる構成を有する画素 2 に対して、制御用スキャナ（ライトスキャナ）4 は、走査線 WS を低電位と高電位の間で切り換えることで順次制御信号を出力し、画素 2 を行単位で線順次走査する。電源スキャナ（ドライブスキャナ）5 は、線順次走査に合わせて各給電線 DS に第 1 電位 Vc c と第 2 電位 Vs s で切換る電源電

圧を供給している。信号セクタ（水平セクタ）3は、線順次走査に合わせて列状の信号線SLに映像信号となる信号電位Vsigと基準電位Vofsを供給している。

【0017】

かかる構成において、サンプリング用トランジスタT1は、信号線SLに供給された映像信号が信号電位Vsigにある時間帯に、制御用スキャナ（ライトスキャナ）4から走査線WSに供給された制御パルスが立上ってから立下るまでの間オンし、信号線SLから信号電位Vsigをサンプリングして保持容量C1に書き込むと共に、そのとき駆動用トランジスタT2に流れる駆動電流を保持容量C1に負帰還し、以って駆動用トランジスタT2の移動度 μ に対する補正を保持容量C1に書き込まれた信号電位にかける。その際制御用スキャナ4は、予め制御パルスの立上りと立下りを鈍らせた状態で走査線WSに供給している。本発明では予め立上り波形や立下り波形が鈍った制御パルスを走査線WSに供給することで、伝搬過程に生じる波形の歪が緩和され、波形鈍りは抑制される。もともと波形に鈍りのある制御パルスは伝搬過程でもそれほど大きな影響を受けず、走査線WSの左右で制御パルスの波形に大差は生じない。従って書き込み期間にも差が生じないため、画面の水平方向（横方向）に沿ったシェーディングを防ぐことが出来、画面のユニフォーミティが改善される。

【0018】

図2に示した画素回路は、上述した移動度補正機能に加え閾電圧補正機能も備えている。即ち電源スキャナ（ドライブスキャナ）5はサンプリング用トランジスタT1が信号電位Vsigをサンプリングする前に、第1タイミングで給電線DSを第1電位Vccから第2電位Vssに切り換える。制御用スキャナ（ライトスキャナ）4は、同じくサンプリング用トランジスタT1が信号電位Vsigをサンプリングする前に、第2タイミングでサンプリング用トランジスタT1を導通させて信号線SLから基準電位Vofsを駆動用トランジスタT2のゲートGに印加すると共に、発光時における駆動用トランジスタT2のソースSを第2電位Vssにセットする。電源スキャナ（ドライブスキャナ）5は、第2タイミングの後の第3タイミングで、給電線DSを第2電位Vssから第1電位Vccに切り換えて、駆動用トランジスタT2の閾電圧Vthに相当する電圧を保持容量C1に保持しておく。かかる閾電圧補正機能より、本表示装置は画素毎にばらつく駆動用トランジスタT2の閾電圧Vthの影響をキャンセルすることができる。なお、第1タイミングと第2タイミングの前後は問わない。

【0019】

図2に示した画素回路2はさらにブートストラップ機能も備えている。即ちライトスキャナ4は、保持容量C1に信号電位Vsigが保持された時点で、サンプリング用トランジスタT1を非導通状態にして駆動用トランジスタT2のゲートGを信号線SLから電氣的に切り離し、以って駆動用トランジスタT2のソース電位の変動にゲート電位が連動しゲートGとソースS間の電圧Vgsを一定に維持する。発光素子ELの電流/電圧特性が経時変動しても、ゲート電圧Vgsを一定に維持することができ、輝度の変化が生じない。

【0020】

図3は、図2に示した画素の動作説明に供するタイミングチャートである。なおこのタイミングチャートは一例であって、図2に示した画素回路の制御シーケンスは図3のタイミングチャートに限られるものではない。このタイミングチャートは時間軸を共通にして、走査線WSの電位変化、給電線DSの電位変化、信号線SLの電位変化を表してある。走査線WSの電位変化は制御信号を表し、サンプリング用トランジスタT1の開閉制御を行っている。給電線DSの電位変化は、電源電圧Vcc、Vssの切り換えを表している。また信号線SLの電位変化は入力信号の信号電位Vsigと基準電位Vofsの切り換えを表している。またこれらの電位変化と並行に、駆動用トランジスタT2のゲートG及びソースSの電位変化も表している。前述したようにゲートGとソースSの電位差がVgsである。

【0021】

このタイミングチャートは画素の動作の遷移に合わせて期間を(1)～(7)のように便宜的に区切っている。当該フィールドに入る直前の期間(1)では発光素子ELが発光状態にある。その後線順次走査の新しいフィールドに入ってから最初の期間(2)で給電線DSを第1電位Vccから第2電位Vssに切り換える。次の期間(3)に進み入力信号をVsigからVofsに切り換える。さらに次の期間(4)でサンプリングトランジスタT1をオンする。この期間(2)～(4)で駆動用トランジスタT2のゲート電圧及び発光時におけるソース電圧を初期化する。その期間(2)～(4)は閾電圧補正のための準備期間であり、駆動用トランジスタT2のゲートGがVofsに初期化される一方、ソースSがVssに初期化される。続いて閾値補正期間(5)で実際に閾電圧補正動作が行われ、駆動用トランジスタT2のゲートGとソースSとの間に閾電圧Vthに相当する電圧が保持される。実際にはVthに相当する電圧が、駆動用トランジスタT2のゲートGとソースSとの間に接続された保持容量C1に書き込まれることになる。この後書き込み期間/移動度補正期間(6)に進む。ここで映像信号の信号電位VsigがVthに足し込まれる形で保持容量C1に書き込まれると共に、移動度補正用の電圧ΔVが保持容量C1に保持された電圧から差し引かれる。この書き込み期間/移動度補正期間(6)では、信号線SLが信号電位Vsigにある時間帯にサンプリング用トランジスタT1を導通状態にする必要がある。この後発光期間(7)に進み、信号電位Vsigに応じた輝度で発光素子が発光する。その際信号電位Vsigは閾電圧Vthに相当する電圧と移動度補正用の電圧ΔVとによって調整されているため、発光素子ELの発光輝度は駆動用トランジスタT2の閾電圧Vthや移動度μのばらつきの影響を受けることはない。なお発光期間(7)の最初でブートストラップ動作が行われ、駆動用トランジスタT2のゲートG/ソースS間電圧Vgsを一定に維持したまま、駆動用トランジスタT2のゲート電位及びソース電位が上昇する。

10

20

30

40

50

【0022】

引き続き図4～図11を参照して、図2に示した画素回路の動作を詳細に説明する。まず図4に示したように発光期間(1)では、電源電位がVccにセットされ、サンプリング用トランジスタT1はオフしている。このとき駆動用トランジスタT2は飽和領域で動作するようにセットされているため、発光素子ELに流れる駆動電流Idsは駆動用トランジスタT2のゲートG/ソースS間に印加される電圧Vgsに応じて、前述したトランジスタ特性式で示される値を取る。

【0023】

続いて図5に示すように準備期間(2)、(3)に入ると給電線(電源ライン)の電位をVssにする。このときVssは発光素子ELの閾電圧Vthelとカソード電圧Vcatの和よりも小さくなるように設定している。即ち $Vss < Vthel + Vcat$ であるので、発光素子ELは消灯し、電源ライン側が駆動用トランジスタT2のソースとなる。このとき発光素子ELのアノードはVssに充電される。

【0024】

さらに図6に示すように次の準備期間(4)に入ると、信号線SLの電位がVofsになる一方サンプリング用トランジスタT1がオンして、駆動用トランジスタT2のゲート電位をVofsとする。この様にして発光時における駆動用トランジスタT2のソースS及びゲートGが初期化され、このときのゲートソース間電圧Vgsは $Vofs - Vss$ の値となる。 $Vgs = Vofs - Vss$ は駆動用トランジスタT2の閾電圧Vthよりも大きな値となるように設定されている。この様に $Vgs > Vth$ になるように駆動用トランジスタT2を初期化することで、次に来る閾電圧補正動作の準備が完了する。

【0025】

続いて図7に示すように閾電圧補正期間(5)に進むと、給電線DS(電源ライン)の電位がVccに戻る。電源電圧をVccとすることで発光素子ELのアノードが駆動用トランジスタT2のソースSとなり、図示のように電流が流れる。このとき発光素子ELの等価回路は図示のようにダイオードTelと容量Celの並列接続で表される。アノード電位(即ちソース電位Vss)が $Vcat + Vthel$ よりも低いので、ダイオードTe

1 はオフ状態にあり、そこに流れるリーク電流は駆動用トランジスタ T2 に流れる電流よりもかなり小さい。よって駆動用トランジスタ T2 に流れる電流はほとんどが保持容量 C1 と等価容量 C_{el} を充電するために使われる。

【0026】

図8は図7に示した閾電圧補正期間(5)における駆動用トランジスタ T2 のソース電圧の時間変化を表している。図示するように、駆動用トランジスタ T2 のソース電圧(即ち発光素子 EL のアノード電圧)は時間と共に V_{ss} から上昇する。閾電圧補正期間(5)が経過すると駆動用トランジスタ T2 はカットオフし、そのソース S とゲート G との間の電圧 V_{gs} は V_{th} となる。このときソース電位は V_{ofs} - V_{th} で与えられる。この値 V_{ofs} - V_{th} は依然として V_{cat} + V_{thel} よりも低くなっていれば、発光素子 EL は遮断状態にある。

10

【0027】

次に図9に示すように書き込み期間/移動度補正期間(6)に入ると、サンプリング用トランジスタ T1 を引き続きオンした状態で信号線 SL の電位を V_{ofs} から V_{sig} に切り換える。このとき信号電位 V_{sig} は階調に応じた電圧となっている。駆動用トランジスタ T2 のゲート電位はサンプリング用トランジスタ T1 をオンしているため V_{sig} となる。一方ソース電位は電源 V_{cc} から電流が流れるため時間と共に上昇していく。この時点でも駆動用トランジスタ T2 のソース電位が発光素子 EL の閾電圧 V_{thel} とカソード電圧 V_{cat} の和を超えていなければ、駆動用トランジスタ T2 から流れる電流はもっぱら等価容量 C_{el} と保持容量 C1 の充電に使われる。このとき既に駆動用トランジスタ T2 の閾電圧補正動作は完了しているため、駆動用トランジスタ T2 が流す電流は移動度 μ を反映したものとなる。具体的に言うと移動度 μ が大きい駆動用トランジスタ T2 はこのときの電流量が大きく、ソースの電位上昇分 ΔV も大きい。逆に移動度 μ が小さい場合駆動用トランジスタ T2 の電流量が小さく、ソースの上昇分 ΔV は小さくなる。かかる動作により駆動用トランジスタ T2 のゲート電圧 V_{gs} は移動度 μ を反映して ΔV だけ圧縮され、移動度補正期間(6)が完了した時点で完全に移動度 μ を補正した V_{gs} が得られる。

20

【0028】

図10は、上述した移動度補正期間(6)における駆動用トランジスタ T2 のソース電圧の時間的な変化を示すグラフである。図示するように駆動用トランジスタ T2 の移動度が大きいとソース電圧は速く上昇し、それだけ V_{gs} が圧縮される。即ち移動度 μ が大きいとその影響を打ち消すように V_{gs} が圧縮され、駆動電流が抑制できる。一方移動度 μ が小さい場合駆動用トランジスタ T2 のソース電圧はそれほど速く上昇しないので、V_{gs} も強く圧縮を受けることはない。したがって移動度 μ が小さい場合、駆動用トランジスタの V_{gs} は小さい駆動能力を補うように大きな圧縮がかからない。

30

【0029】

図11は発光期間(7)の動作状態を表している。この発光期間(7)ではサンプリング用トランジスタ T1 をオフして発光素子 EL を発光させる。駆動用トランジスタ T2 のゲート電圧 V_{gs} は一定に保たれており、駆動用トランジスタ T2 は前述した特性式に従って一定の電流 I_{ds'} を発光素子 EL に流す。発光素子 EL のアノード電圧(即ち駆動用トランジスタ T2 のソース電圧)は発光素子 EL に I_{ds'} という電流が流れるため、V_x まで上昇しこれが V_{cat} + V_{thel} を超えた時点で発光素子 EL が発光する。発光素子 EL は発光時間が長くなるとその電流/電圧特性は変化してしまう。そのため図11に示したソース S の電位が変化する。しかしながら駆動用トランジスタ T2 のゲート電圧 V_{gs} はブートストラップ動作により一定値に保たれているので、発光素子 EL に流れる電流 I_{ds'} は変化しない。よって発光素子 EL の電流/電圧特性が劣化しても、一定の駆動電流 I_{ds'} が常に流れていて、発光素子 EL の輝度が変化することはない。

40

【0030】

図12は信号書き込み期間/移動度補正期間の動作を表す模式図である。(A)は制御用スキャナに近い側に位置する画素に印加される制御信号波形を表している。換言すると

50

水平に延設された走査線WSの制御信号入力側で観測される波形である。一方(B)は入力側と反対側で観測される制御信号の波形を表している。

【0031】

まず(A)に示すように入力側では、タイミング t_0 で制御信号が立上りサンプリング用トランジスタT1がオンした後、タイミング t_1 で信号線SLがVofsからVsigに切替った後タイミング t_2 で制御信号WSが立下りサンプリング用トランジスタT1がオフするまでの期間($t_1 - t_2$)が前述した書き込み期間/移動度補正期間(6)となっている。入力側では制御信号が劣化しておらず書き込み期間/移動度補正期間(6)は設計仕様通りの時間となっている。

【0032】

これに対し(B)に示した入力と反対側では走査線WSに供給される制御信号が配線抵抗や配線容量の影響を受けて立上り波形や立下り波形が鈍ってしまう。この様に鈍ると書き込み期間/移動度期間の始期 t_1 には影響がないものの、終期に影響が現れ、ずれが生じる。図示の例では、入力側のタイミング t_2 に対して入力と反対側のタイミング t_2' は後方にシフトしてしまう。この様に走査線WSに沿って書き込み期間/移動度補正期間がずれてしまうと、移動度 μ の補正のかかり具合に差が生じるため、結果的にVgsにばらつきが生じ発光輝度のムラとなって現れる。具体的にはパネルの制御信号入力反対側の方が書き込み時間が長くなってしまうため、画面ではシェーディングとなって現れてしまう。特に信号電位Vsigが最大レベルのとき(即ち白表示のとき)移動度補正期間における駆動用トランジスタのソース電位の上昇量 ΔV は大きなものとなる。即ちVsigが高いほど駆動用トランジスタに流れる電流が大きくなり、保持容量に大きな負帰還 ΔV がかかるので、その分ソース電位が大きく上昇する。このため特に白表示において書き込み時間のばらつきが顕著に現れ、シェーディングといった画質ムラが生じる。

【0033】

図13は、図3に示した動作シーケンスの変形例を表しており、上述した書き込み期間/移動度補正期間の変動に対処したものである。基本的な制御シーケンスは図3に示した先の制御シーケンスと同様であるが、異なる点は書き込み期間/移動度補正期間の制御タイミングである。本例では閾電圧補正期間(5)の後、準備期間(5a)で一旦走査線WSをローレベルにしサンプリング用トランジスタT1をオフしている。その後書き込み期間/移動度補正期間(6)進み、入力信号がVsigにある時間帯で再び走査線WSをハイレベルとしてサンプリング用トランジスタT1をオンしている。即ち本例ではライトスキャナ4は、信号線SLが信号電位Vsigにある時間帯にサンプリング用トランジスタT1を導通状態とするため、該時間帯より時間幅の短いパルス状の制御信号を走査線WSに出力し、サンプリング用トランジスタT1のゲートに印加してこれを導通状態にしている。

【0034】

図14は、図13に示した動作シーケンスの特に書き込み期間/移動度補正期間(6)を取り出して示した模式図である。(A)は入力側の信号状態を表し、(B)は入力と反対側の信号状態を表している。(A)に示すように、信号線SLがタイミング t_0 でVofsからVsigに変化した後、パルス状の制御信号を走査線WSに印加してサンプリング用トランジスタT1をオンしている。したがって本例の書き込み期間/移動度補正期間(6)は、制御信号が立上がった時点 t_1 からこれが立下がった時点 t_2 で決まる。入力側では制御信号パルスはほとんど劣化しておらず矩形波であって設計通りの書き込み期間/移動度補正期間が得られる。

【0035】

一方(B)に示すように入力と反対側では制御信号パルスが伝搬遅延によって立上りと立下りが鈍っている。パルスが鈍ると立上り及び立下り共に後方にシフトする。この制御パルスに応答してサンプリング用トランジスタT1がオンする閾電圧のレベルが、丁度制御パルスの波高値の半分程度であれば、立上りと立下りの後方シフト量は同じ程度となり、結果的に書き込み期間/移動度補正期間は(A)に示した入力側とそれほど差は生じな

10

20

30

40

50

い。

【 0 0 3 6 】

しかしながら図 1 4 に示した動作シーケンスでも信号電位 V_{sig} が最高レベルの白電位にあるとき、やはり書き込み期間 / 移動度補正期間のばらつきが顕著になり、輝度ムラが現れるという問題がある。図 1 5 はこの問題を模式的に表したもので、映像信号側の白電位に比べ、制御信号の波高値が高い場合である。図 1 5 の上段がパネルの入力側で観測される制御信号パルス波形を表し、下段が入力と反対側で観測される制御信号パルス波形である。入力側では制御信号パルス波形がほぼ矩形波であって、設定通りの書き込み期間が得られる。これに対し入力と反対側では、制御信号パルスの立上りと立下り共に大きく鈍っている。ここでサンプリング用トランジスタのソースが信号線に接続し、ゲートが走査線 WS に接続している。よってゲートに印加される制御信号の波形がソースに印加される入力信号の白電位を超えた時点でサンプリング用トランジスタがオンすることになる。正確には白電位にサンプリング用トランジスタの閾電圧 V_{thT1} を足したレベルを制御パルスのトランジェントが横切った時点でサンプリング用トランジスタがオン / オフする。入力側と反対の場合制御信号パルスの立上り及び立下り（トランジェント）共に鈍っているが、特に立下りの鈍りが大きく影響し、白電位 + V_{thT1} のレベルを横切る時点が大きく後方にずれ込む。したがって入力と反対側では書き込み時間が大幅に長くなってしまい、発光輝度のばらつきとなって現れる。

10

【 0 0 3 7 】

図 1 6 は、逆に入力信号の白電位に比べ、制御信号パルスの波高値がそれほど高くない場合である。この時には図 1 6 の上段に示すように入力側で特に問題は生じないものの、下段に示すように入力反対側でやはり書き込み期間が変化し、輝度ムラとなって現れる。図 1 6 の下段の場合、制御信号パルスが立上り及び立下り共に鈍るが、特に立上りの鈍りが大きく影響し、白電位 + V_{thT1} のレベルを横切る時点が大幅に後ろにずれ込むため、書き込み期間は入力側に比べて短くなってしまう。

20

【 0 0 3 8 】

図 1 7 は本発明の原理を表した模式図である。前述したように、本発明では制御用スキャナ 4 は、予め制御パルスの立上りと立下りを鈍らせた状態で走査線 WS に供給している。この制御用スキャナ 4 が供給した制御パルスの波形を (B) に示してある。制御パルスは立上り及び立下り共に積極的に鈍らせており、(B) では走査線 WS の入力側にそのままこの鈍らせた制御波形が現れている。(B) の波形図では、入力側で観測された制御パルスを実線で表してある。一方入力と反対側（入力逆側）で観測された制御パルスは点線で表してある。もともと入力制御パルスが鈍っているため、走査線 WS の伝搬過程で配線容量や配線抵抗の影響を強く受けることが無く、波形歪は入力逆側でもそれほど強く現れていない。従って制御パルスに応答してサンプリング用トランジスタ $T1$ がオンする時間幅は、双頭矢印で示すように入力側と入力逆側で大差ない。よって画面の横方向に関し書き込み期間 / 移動度補正期間は差が無いので、輝度ムラは現れず、よってシェーディングは大幅に抑制できる。

30

【 0 0 3 9 】

これに対し図 1 7 の (A) は制御線 WS の入力側に矩形の制御パルスを供給した場合である。この場合矩形パルスは走査線 WS の伝搬過程で立上り及び立下りが鈍ってしまう。入力側の矩形波形と入力逆側の鈍った波形を比較すれば明らかなように、両者の間には大きな相違が生じる。サンプリング用トランジスタ $T1$ のオン時間も入力側に比べ入力逆側が大幅に延びている。この結果書き込み期間 / 移動度補正期間に差が生じ、移動度補正の効き具合に画面の左右で差が生じるため、これが輝度ムラとなって現われる。

40

【 0 0 4 0 】

以上の説明から明らかなように、制御用スキャナ 4 が供給する制御パルスを予め鈍らせることで、移動度補正期間の変動に起因するシェーディングを防ぐことが出来る。この方式は図 1 3 に示した動作シーケンスで使われる制御パルスの波形ばかりでなく、図 3 に示した動作シーケンスで使われる制御パルスの波形に対しても適用可能である。

50

【 0 0 4 1 】

本発明にかかる表示装置は、図 1 8 に示すような薄膜デバイス構成を有する。本図は、絶縁性の基板に形成された画素の模式的な断面構造を表している。図示するように、画素は、複数の薄膜トランジタを含むトランジスタ部（図では 1 個の T F T を例示）、保持容量などの容量部及び有機 E L 素子などの発光部とを含む。基板の上に T F T プロセスでトランジスタ部や容量部が形成され、その上に有機 E L 素子などの発光部が積層されている。その上に接着剤を介して透明な対向基板を貼り付けてフラットパネルとしている。

【 0 0 4 2 】

本発明にかかる表示装置は、図 1 9 に示すようにフラット型のモジュール形状のものを含む。例えば絶縁性の基板上に、有機 E L 素子、薄膜トランジスタ、薄膜容量等からなる画素をマトリックス状に集積形成した画素アレイ部を設ける、この画素アレイ部（画素マトリックス部）を囲むように接着剤を配し、ガラス等の対向基板を貼り付けて表示モジュールとする。この透明な対向基板には必要に応じて、カラーフィルタ、保護膜、遮光膜等を設けてもよい。表示モジュールには、外部から画素アレイ部への信号等を入出力するためのコネクタとして例えば F P C（フレキシブルプリントサーキット）を設けてもよい。

10

【 0 0 4 3 】

以上説明した本発明における表示装置は、フラットパネル形状を有し、様々な電子機器、例えば、デジタルカメラ、ノート型パーソナルコンピューター、携帯電話、ビデオカメラなど、電子機器に入力された、若しくは、電子機器内で生成した映像信号を画像若しくは映像として表示するあらゆる分野の電子機器のディスプレイに適用することが可能である。以下この様な表示装置が適用された電子機器の例を示す。

20

【 0 0 4 4 】

図 2 0 は本発明が適用されたテレビであり、フロントパネル 1 2、フィルターガラス 1 3 等から構成される映像表示画面 1 1 を含み、本発明の表示装置をその映像表示画面 1 1 に用いることにより作製される。

【 0 0 4 5 】

図 2 1 は本発明が適用されたデジタルカメラであり、上が正面図で下が背面図である。このデジタルカメラは、撮像レンズ、フラッシュ用の発光部 1 5、表示部 1 6、コントロールスイッチ、メニュースイッチ、シャッター 1 9 等を含み、本発明の表示装置をその表示部 1 6 に用いることにより作製される。

30

【 0 0 4 6 】

図 2 2 は本発明が適用されたノート型パーソナルコンピューターであり、本体 2 0 には文字等を入力するとき操作されるキーボード 2 1 を含み、本体カバーには画像を表示する表示部 2 2 を含み、本発明の表示装置をその表示部 2 2 に用いることにより作製される。

【 0 0 4 7 】

図 2 3 は本発明が適用された携帯端末装置であり、左が開いた状態を表し、右が閉じた状態を表している。この携帯端末装置は、上側筐体 2 3、下側筐体 2 4、連結部（ここではヒンジ部）2 5、ディスプレイ 2 6、サブディスプレイ 2 7、ピクチャーライト 2 8、カメラ 2 9 等を含み、本発明の表示装置をそのディスプレイ 2 6 やサブディスプレイ 2 7 に用いることにより作製される。

40

【 0 0 4 8 】

図 2 4 は本発明が適用されたビデオカメラであり、本体部 3 0、前方を向いた側面に被写体撮影用のレンズ 3 4、撮影時のスタート/ストップスイッチ 3 5、モニター 3 6 等を含み、本発明の表示装置をそのモニター 3 6 に用いることにより作製される。

【 図面の簡単な説明 】

【 0 0 4 9 】

【 図 1 】 本発明にかかる表示装置の全体構成を示すブロック図である。

【 図 2 】 図 1 に示した表示装置に形成される画素の一例を示す回路図である。

【 図 3 】 図 2 に示した画素の動作説明に供するタイミングチャートである。

50

【図 4】図 2 に示した画素の動作説明に供する模式図である。

【図 5】同じく動作説明に供する模式図である。

【図 6】同じく動作説明に供する模式図である。

【図 7】同じく動作説明に供する模式図である。

【図 8】同じく動作説明に供するグラフである。

【図 9】同じく動作説明に供する模式図である。

【図 10】同じく動作説明に供するグラフである。

【図 11】同じく動作説明に供する模式図である。

【図 12】同じく動作説明に供するタイミングチャートである。

【図 13】同じく動作説明に供するタイミングチャートである。

10

【図 14】同じく動作説明に供する波形図である。

【図 15】同じく動作説明に供する波形図である。

【図 16】同じく動作説明に供する波形図である。

【図 17】同じく動作説明に供する波形図である。

【図 18】本発明にかかる表示装置のデバイス構成を示す断面図である。

【図 19】本発明にかかる表示装置のモジュール構成を示す平面図である。

【図 20】本発明にかかる表示装置を備えたテレビジョンセットを示す斜視図である。

【図 21】本発明にかかる表示装置を備えたデジタルスチルカメラを示す斜視図である。

【図 22】本発明にかかる表示装置を備えたノート型パーソナルコンピュータを示す斜視図である。

20

【図 23】本発明にかかる表示装置を備えた携帯端末装置を示す模式図である。

【図 24】本発明にかかる表示装置を備えたビデオカメラを示す斜視図である。

【図 25】従来の表示装置の一例を示す回路図である。

【図 26】発光素子の電流 / 電圧特性を示すグラフである。

【図 27】従来の表示装置の他の例を示す回路図である。

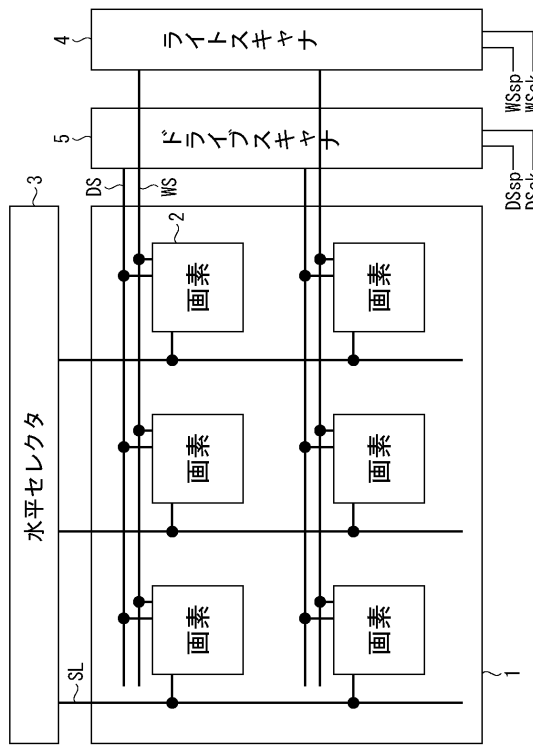
【符号の説明】

【0050】

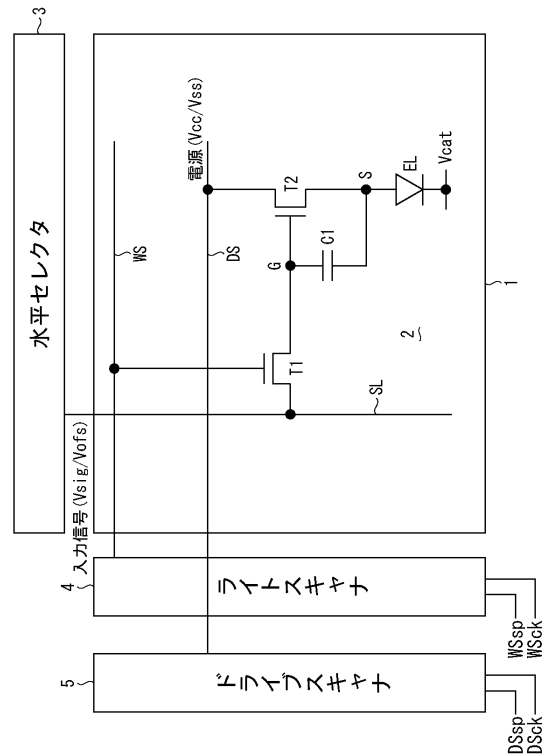
1・・・画素アレイ、2・・・画素、3・・・信号セレクタ、4・・・制御用スキャナ、
5・・・電源スキャナ、T1・・・サンプリング用トランジスタ、T2・・・駆動用トランジスタ、C1・・・保持容量、EL・・・発光素子、WS・・・走査線、DS・・・給電線、SL・・・信号線

30

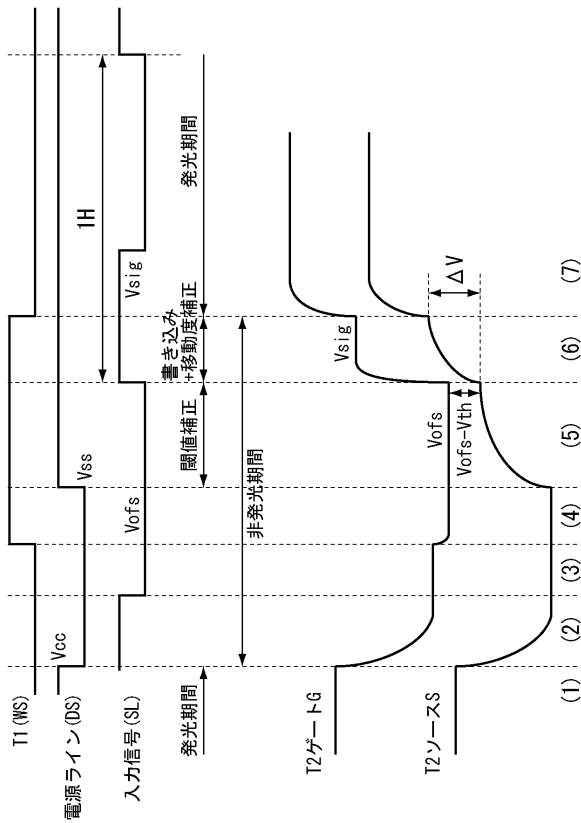
【図 1】



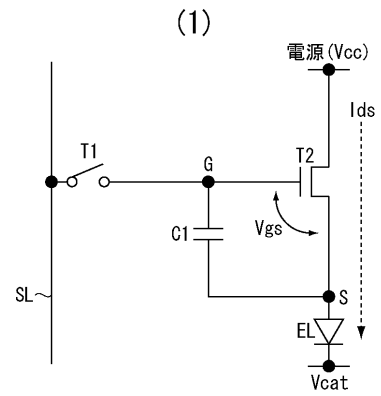
【図 2】



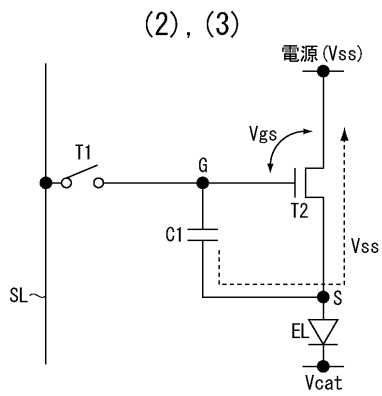
【図 3】



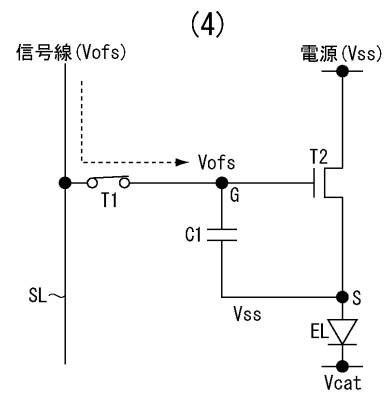
【図 4】



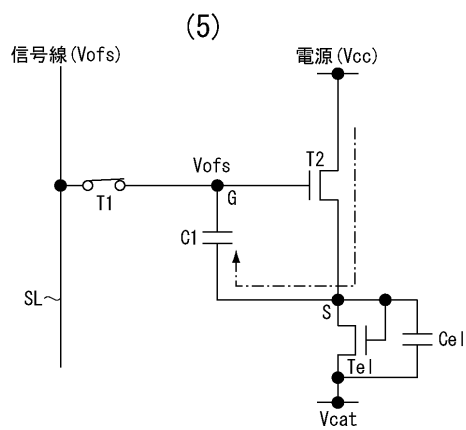
【図 5】



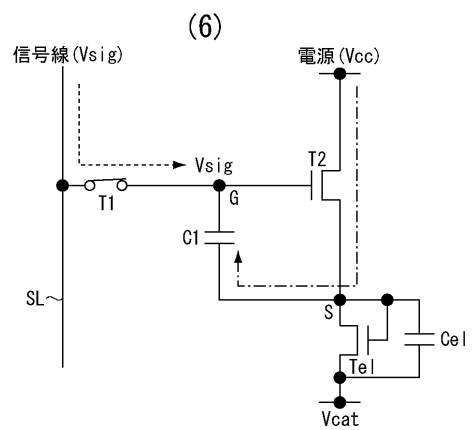
【図 6】



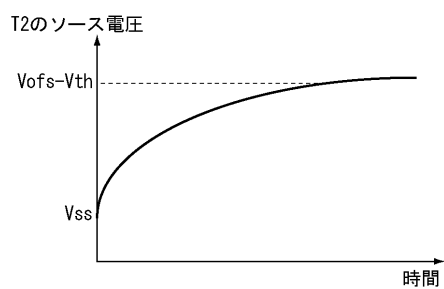
【図 7】



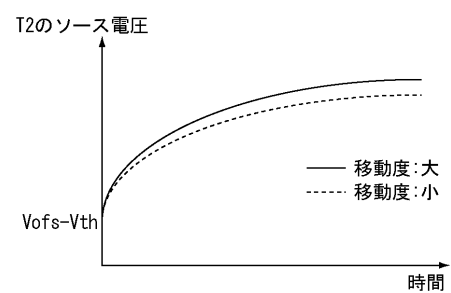
【図 9】



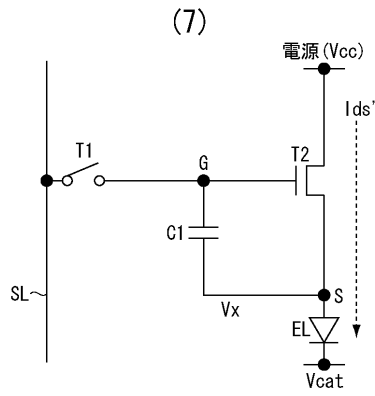
【図 8】



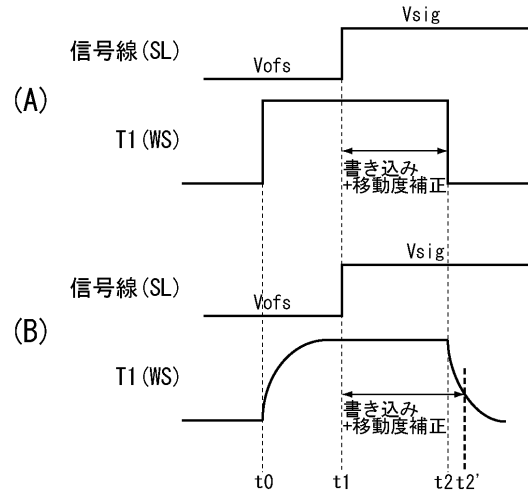
【図 10】



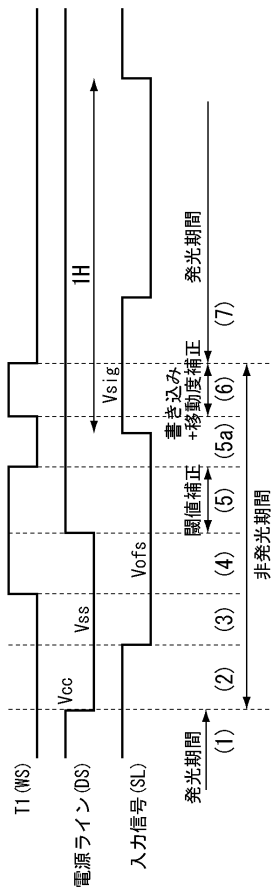
【図 1 1】



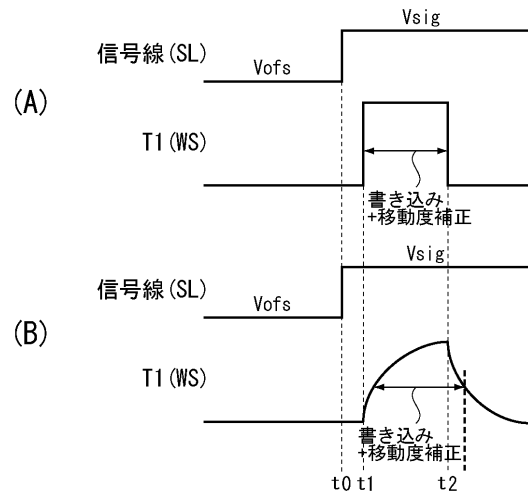
【図 1 2】



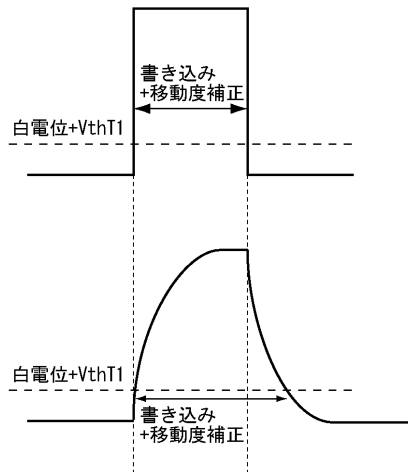
【図 1 3】



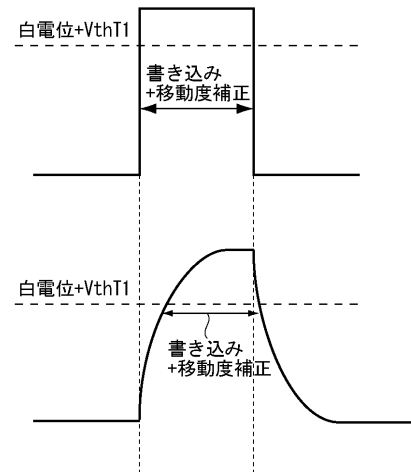
【図 1 4】



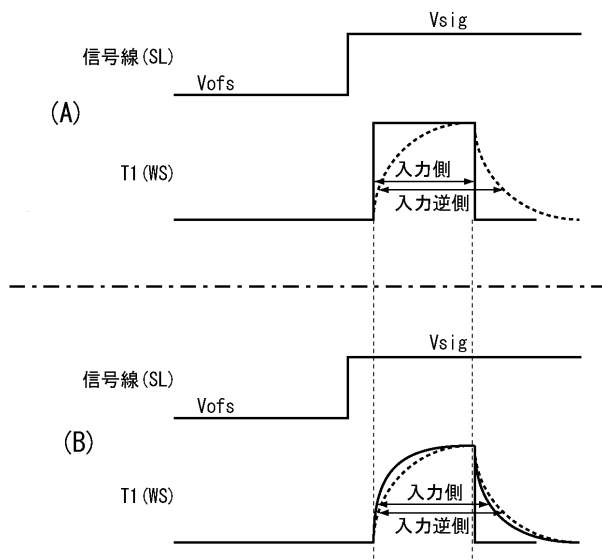
【図 15】



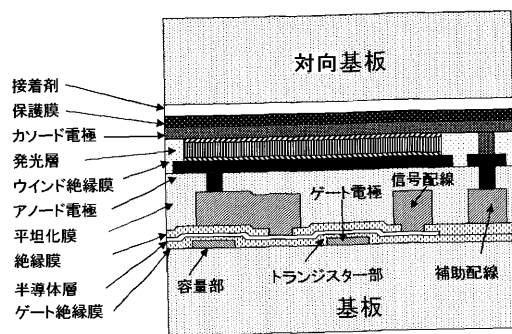
【図 16】



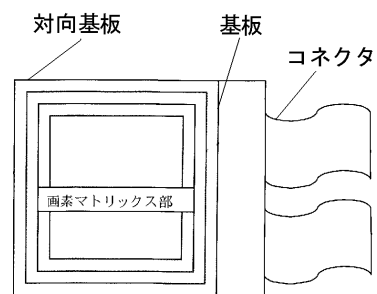
【図 17】



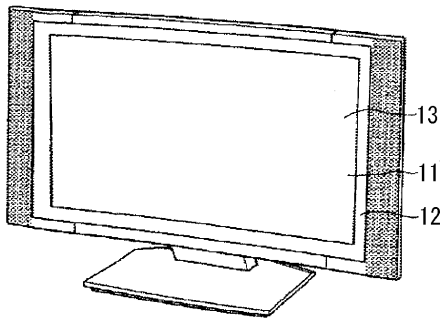
【図 18】



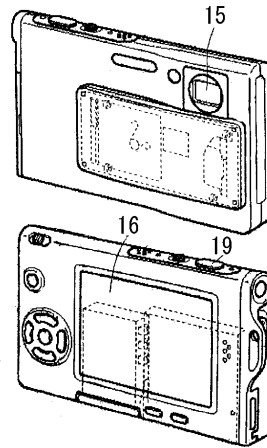
【図 19】



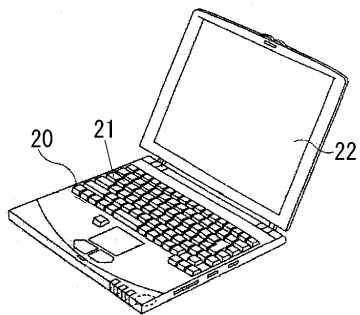
【図 20】



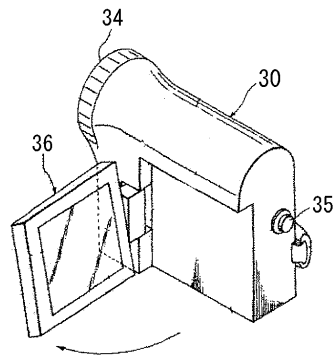
【図 21】



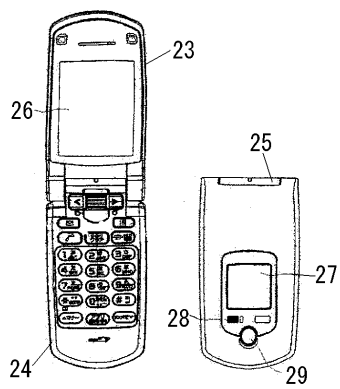
【図 22】



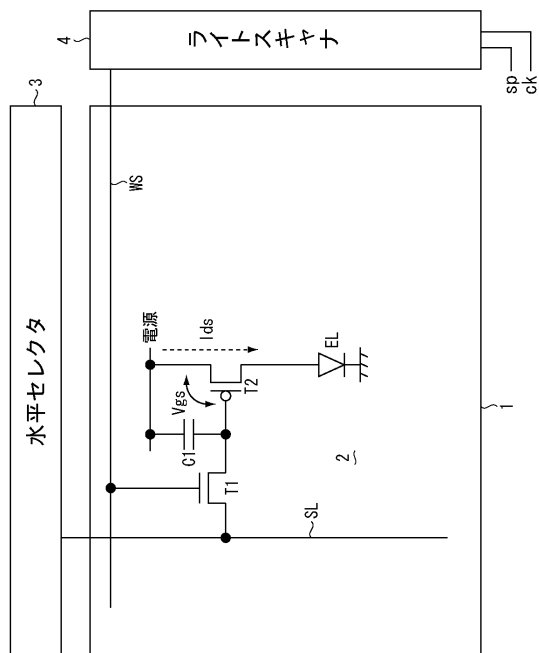
【図 24】



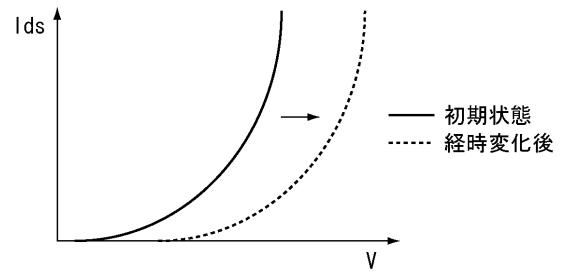
【図 23】



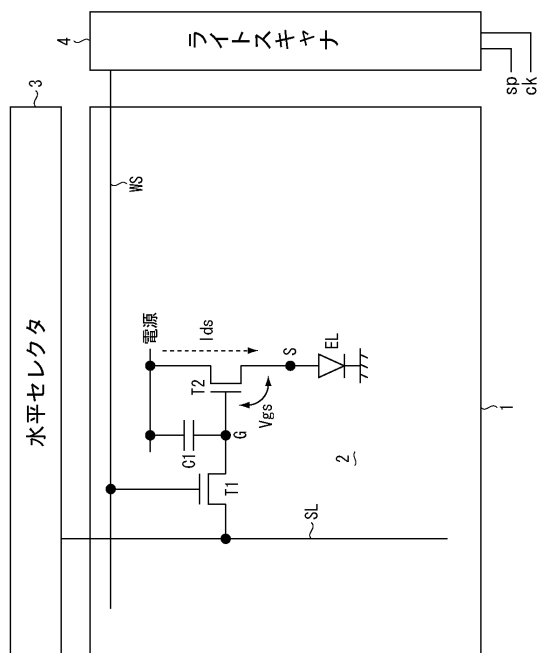
【図 25】



【図 26】



【図 27】



フロントページの続き

(51)Int.Cl.	F I	テーマコード (参考)
	G 0 9 G 3/20	6 4 2 A
	G 0 9 G 3/20	6 4 2 P
	G 0 9 G 3/20	6 1 1 J
	G 0 9 G 3/20	6 2 2 C

F ターム(参考) 3K107 AA01 BB01 CC31 CC33 EE03 HH02 HH05
5C080 AA06 BB05 DD05 EE29 FF11 JJ02 JJ03 JJ04 JJ05 JJ06

专利名称(译)	显示装置及其驱动方法和电子设备		
公开(公告)号	JP2008241783A	公开(公告)日	2008-10-09
申请号	JP2007078220	申请日	2007-03-26
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	内野勝秀 山本哲郎 飯田幸人		
发明人	内野 勝秀 山本 哲郎 飯田 幸人		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
FI分类号	G09G3/30.J G09G3/20.641.D G09G3/20.624.B G09G3/20.611.H H05B33/14.A G09G3/20.642.A G09G3/20.642.P G09G3/20.611.J G09G3/20.622.C G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC31 3K107/CC33 3K107/EE03 3K107/HH02 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD05 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C380/AA01 5C380/AB06 5C380/AB11 5C380/AB32 5C380/AB46 5C380/AC07 5C380/AC08 5C380/AC09 5C380/AC11 5C380/AC12 5C380/BA19 5C380/BA20 5C380/BA29 5C380/BA33 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BD01 5C380/CA12 5C380/CA53 5C380/CA54 5C380/CB01 5C380/CB20 5C380/CB27 5C380/CB31 5C380/CC02 5C380/CC03 5C380/CC04 5C380/CC06 5C380/CC07 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC41 5C380/CC62 5C380/CD012 5C380/CE04 5C380/CE20 5C380/DA02 5C380/DA06 5C380/DA30 5C380/DA47 5C380/HA05		
外部链接	Espacenet		

摘要(译)

为了抑制由具有每个像素的迁移率校正功能的显示装置中的写入时段的波动引起的阴影。采样晶体管T1导通，直到从提供到扫描线WS从控制扫描器4，保持用电容器C1对从信号线SL的信号电位斜升的控制脉冲的下降一起写入，然后到保持电容器C1的负反馈的驱动电流流过驱动晶体管T2，施加到写入到保持电容器C1修正为我跟随驱动晶体管T2的迁移率的信号电位。驱动晶体管T2使发光元件EL发出与校正后的信号电位对应的驱动电流。控制扫描器4在预先使控制脉冲的上升沿和后沿钝化的状态下提供扫描线WS。The

