

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5119889号

(P5119889)

(45) 発行日 平成25年1月16日(2013. 1. 16)

(24) 登録日 平成24年11月2日(2012. 11. 2)

(51) Int.Cl.

F 1

G 0 9 G 3 / 3 0 (2006. 01)

G 0 9 G 3 / 3 0 J

G 0 9 G 3 / 2 0 (2006. 01)

G 0 9 G 3 / 2 0 6 2 4 B

H 0 1 L 5 1 / 5 0 (2006. 01)

G 0 9 G 3 / 2 0 6 1 1 H

G 0 9 G 3 / 2 0 6 4 2 A

G 0 9 G 3 / 2 0 6 1 2 U

請求項の数 5 (全 21 頁) 最終頁に続く

(21) 出願番号 特願2007-304616 (P2007-304616)
 (22) 出願日 平成19年11月26日(2007. 11. 26)
 (65) 公開番号 特開2009-128700 (P2009-128700A)
 (43) 公開日 平成21年6月11日(2009. 6. 11)
 審査請求日 平成22年11月8日(2010. 11. 8)

(73) 特許権者 000002185
 ソニー株式会社
 東京都港区港南1丁目7番1号
 (74) 代理人 100118290
 弁理士 吉井 正明
 (74) 代理人 100094363
 弁理士 山本 孝久
 (74) 代理人 100120640
 弁理士 森 幸一
 (72) 発明者 山本 哲郎
 東京都港区港南1丁目7番1号 ソニー株
 式会社内
 (72) 発明者 内野 勝秀
 東京都港区港南1丁目7番1号 ソニー株
 式会社内

最終頁に続く

(54) 【発明の名称】 表示装置及びその駆動方法と電子機器

(57) 【特許請求の範囲】

【請求項 1】

画素アレイ部と駆動部とからなり、

前記画素アレイ部は、行状の走査線と、列状の信号線と、各走査線と各信号線とが交差する部分に配された行列状の画素とを備え、

各画素は少なくとも、サンプリング用トランジスタと、駆動用トランジスタと、保持容量と、発光素子とを備え、

前記サンプリング用トランジスタは、その制御端が該走査線に接続し、その一对の電流端が該信号線と該駆動用トランジスタの制御端との間に接続し、

前記駆動用トランジスタは、一对の電流端の一方が該発光素子に接続し、他方が電源に接続し、

前記保持容量は、該駆動用トランジスタの制御端に接続し、

前記駆動部は少なくとも、ライトスキャナと信号セレクトとを有し、

前記ライトスキャナは、水平周期毎に順次制御信号を各走査線に供給し、

前記信号セレクトは、各水平周期内で信号電位と基準電位とが切り換る映像信号を各信号線に供給し、

前記サンプリング用トランジスタは、該信号線が基準電位にある時該走査線に供給された制御信号に応じてオンし、該駆動用トランジスタの閾電圧のバラツキをキャンセルするための閾電圧補正動作を行い、

該信号線が基準電位から信号電位に切り換る第1タイミングから該サンプリング用トラ

10

20

ンジスタが該制御信号に応じてオフする第2タイミングまでの間の書込み期間で、該信号電位を該保持容量に書き込む信号書込動作を行い、

前記駆動用トランジスタは、該保持容量に書き込まれた信号電位に応じた駆動電流を該発光素子に供給して発光動作を行う表示装置であって、

前記信号セレクトは、

前記基準電位の供給ラインと前記信号線との間に接続された第1トランジスタ、

前記信号電位の供給ラインと前記信号線との間に接続された第2トランジスタ、及び、

抵抗と容量から構成され、前記第2トランジスタのゲートに接続された積分回路、
から構成される出力部を備えており、

前記第1トランジスタのゲートには、第1制御パルスが印加され、

前記第2トランジスタの前記ゲートには、前記積分回路を介して第2制御パルスが印加されることによって、前記信号電位に応じて第1タイミングが可変調整され、以って信号電位に応じて第1タイミングから第2タイミングまでの間の書込み期間を可変制御する表示装置。

【請求項2】

前記信号セレクトは、信号電位が白レベルの時第1タイミングを第2タイミングに近づけて書込み期間を短くし、信号電位が黒レベルの時第1タイミングを第2タイミングから遠くして書込み期間を長くする請求項1記載の表示装置。

【請求項3】

前記保持容量は、該駆動用トランジスタの制御端と電流端の間に接続し、

前記駆動用トランジスタは、書込み期間中に流れる駆動電流を該保持容量に負帰還して駆動用トランジスタの移動度のバラツキに対する補正動作を行い、

前記信号セレクトは、信号電位に応じて該書込み期間を可変調整して負帰還量を最適化する請求項2記載の表示装置。

【請求項4】

画素アレイ部と駆動部とからなり、

前記画素アレイ部は、行状の走査線と、列状の信号線と、各走査線と各信号線とが交差する部分に配された行列状の画素とを備え、

各画素は少なくとも、サンプリング用トランジスタと、駆動用トランジスタと、保持容量と、発光素子とを備え、

前記サンプリング用トランジスタは、その制御端が該走査線に接続し、その一対の電流端が該信号線と該駆動用トランジスタの制御端との間に接続し、

前記駆動用トランジスタは、一対の電流端の一方が該発光素子に接続し、他方が電源に接続し、

前記保持容量は、該駆動用トランジスタの制御端に接続し、

前記駆動部は少なくとも、ライトスキヤナと信号セレクトとを有し、

前記ライトスキヤナは、水平周期毎に順次制御信号を各走査線に供給し、

前記信号セレクトは、各水平周期内で信号電位と基準電位とが切り換る映像信号を各信号線に供給する表示装置の駆動方法であって、

該信号線が基準電位にある時該走査線に供給された制御信号に応じて前記サンプリング用トランジスタをオンし、該駆動用トランジスタの閾電圧のバラツキをキャンセルするための閾電圧補正動作を行い、

該信号線が基準電位から信号電位に切り換る第1タイミングから該制御信号に応じて前記サンプリング用トランジスタがオフする第2タイミングまでの間の書込み期間で、該信号電位を該保持容量に書き込む信号書込動作を行い、

該保持容量に書き込まれた信号電位に応じた駆動電流を前記駆動用トランジスタから該発光素子に供給して発光動作を行い、

前記信号セレクトは、

前記基準電位の供給ラインと前記信号線との間に接続された第1トランジスタ、

前記信号電位の供給ラインと前記信号線との間に接続された第2トランジスタ、及び、

10

20

30

40

50

抵抗と容量から構成され、前記第2トランジスタのゲートに接続された積分回路、から構成される出力部を備えており、

前記第1トランジスタのゲートには、第1制御パルスが印加され、

前記第2トランジスタの前記ゲートには、前記積分回路を介して第2制御パルスが印加されることによって、前記信号電位に応じて第1タイミングが可変調整され、以って信号電位に応じて第1タイミングから第2タイミングまでの間の書込み期間を可変制御する表示装置の駆動方法。

【請求項5】

請求項1に記載の表示装置を備えた電子機器。

【発明の詳細な説明】

10

【技術分野】

【0001】

本発明は発光素子を画素に用いたアクティブマトリクス型の表示装置及びその駆動方法に関する。またこのような表示装置を備えた電子機器に関する。

【背景技術】

【0002】

発光素子として有機ELデバイスを用いた平面自発光型の表示装置の開発が近年盛んになっている。有機ELデバイスは有機薄膜に電界をかけると発光する現象を利用したデバイスである。有機ELデバイスは印加電圧が10V以下で駆動するため低消費電力である。また有機ELデバイスは自ら光を発する自発光素子であるため、照明部材を必要とせず軽量化及び薄型化が容易である。さらに有機ELデバイスの応答速度は数 μ s程度と非常に高速であるので、動画表示時の残像が発生しない。

20

【0003】

有機ELデバイスを画素に用いた平面自発光型の表示装置の中でも、とりわけ駆動素子として薄膜トランジスタを各画素に集積形成したアクティブマトリクス型の表示装置の開発が盛んである。アクティブマトリクス型平面自発光表示装置は、例えば以下の特許文献1ないし6に記載されている。

【特許文献1】特開2003-255856

【特許文献2】特開2003-271095

【特許文献3】特開2004-133240

30

【特許文献4】特開2004-029791

【特許文献5】特開2004-093682

【特許文献6】特開2006-215213

【0004】

図23は従来のアクティブマトリクス型表示装置の一例を示す模式的な回路図である。表示装置は画素アレイ部1と周辺の駆動部とで構成されている。駆動部は水平セクタ3とライトスキャナ4を備えている。画素アレイ部1は列状の信号線SLと行状の走査線WSを備えている。各信号線SLと走査線WSの交差する部分に画素2が配されている。図では理解を容易にするため、1個の画素2のみを表してある。ライトスキャナ4はシフトレジスタを備えており、外部から供給されるクロック信号ckに応じて動作し同じく外部から供給されるスタートパルスspを順次転送することで、走査線WSに順次制御信号を出力する。水平セクタ3はライトスキャナ4側の線順次走査に合わせて映像信号を信号線SLに供給する。

40

【0005】

画素2はサンプリング用トランジスタT1と駆動用トランジスタT2と保持容量C1と発光素子ELとで構成されている。駆動用トランジスタT2はPチャネル型であり、その一方の電流端であるソースは電源ラインに接続し、他方の電流端であるドレインは発光素子ELに接続している。駆動用トランジスタT2の制御端であるゲートはサンプリング用トランジスタT1を介して信号線SLに接続している。サンプリング用トランジスタT1はライトスキャナ4から供給される制御信号に応じて導通し、信号線SLから供給される

50

映像信号をサンプリングして保持容量C 1に書き込む。駆動用トランジスタT 2は保持容量C 1に書き込まれた映像信号をゲート電圧V g sとしてそのゲートに受け、ドレイン電流I d sを発光素子E Lに流す。これにより発光素子E Lは映像信号に応じた輝度で発光する。ゲート電圧V g sは、ソースを基準にしたゲートの電位を表している。

【0006】

駆動用トランジスタT 2は飽和領域で動作し、ゲート電圧V g sとドレイン電流I d sの関係は以下の特性式で表される。

$$I d s = (1/2) \mu (W/L) C o x (V g s - V t h)^2$$

ここで μ は駆動用トランジスタの移動度、Wは駆動用トランジスタのチャネル幅、Lは同じくチャネル長、C o xは同じく単位面積あたりのゲート絶縁膜容量、V t hは同じく閾電圧である。この特性式から明らかなように駆動用トランジスタT 2は飽和領域で動作するとき、ゲート電圧V g sに応じてドレイン電流I d sを供給する定電流源として機能する。

10

【0007】

図2 4は、発光素子E Lの電圧／電流特性を示すグラフである。横軸にアノード電圧Vを示し、縦軸に駆動電流I d sをとっている。なお発光素子E Lのアノード電圧は駆動用トランジスタT 2のドレイン電圧となっている。発光素子E Lは電流／電圧特性が経時変化し、特性カーブが時間の経過と共に寝ていく傾向にある。このため駆動電流I d sが一定であってもアノード電圧（ドレイン電圧）Vが変化してくる。その点、図2 3に示した画素回路2は駆動用トランジスタT 2が飽和領域で動作し、ドレイン電圧の変動に関わらずゲートで電圧V g sに応じた駆動電流I d sを流すことができるので、発光素子E Lの特性経時変化に関わらず発光輝度を一定に保つことが可能である。

20

【0008】

図2 5は、従来の画素回路の他の例を示す回路図である。先に示した図2 3の画素回路と異なる点は、駆動用トランジスタT 2がPチャネル型からNチャネル型に変わっていることである。回路の製造プロセス上は、画素を構成する全てのトランジスタをNチャネル型にすることが有利である場合が多い。

【発明の開示】

【発明が解決しようとする課題】

【0009】

30

しかしながら図2 5の回路構成では、駆動用トランジスタT 2がNチャネル型であるため、そのドレインが電源ラインに接続する一方、ソースSが発光素子E Lのアノードに接続することになる。従って発光素子E Lの特性が経時変化した場合、ソースSの電位に影響が現れるため、V g sが変動し駆動用トランジスタT 2が供給するドレイン電流I d sが経時的に変化してしまう。このため発光素子E Lの輝度が経時的に変動する。また発光素子E Lばかりでなく、駆動用トランジスタT 2の閾電圧V t hや移動度 μ も画素毎にばらつく。これらのパラメータV t hや μ は前述したトランジスタ特性式に含まれるため、V g sが一定でもI d sが変化してしまう。これにより画素毎に発光輝度が変化し画面のユニフォームティが得られない。従来から画素毎にばらつく駆動用トランジスタT 2の閾電圧V t hを補正する機能（閾電圧補正機能）を備えた表示装置が提案されており、例えば前述の特許文献3に開示がある。また画素毎にばらつく駆動用トランジスタT 2の移動度 μ を補正する機能（移動度補正機能）を備えた表示装置も提案されており、例えば前述の特許文献6に記載がある。

40

【0010】

従来の移動度補正機能を備えた表示装置は、サンプリング用トランジスタT 1をオンして映像信号をサンプリングし保持容量C 1に書き込む間（サンプリング期間または書き込み期間）に合わせて、移動度補正を行っている。具体的には、サンプリング期間中映像信号に応じて駆動用トランジスタT 2に流れる駆動電流を保持容量C 1に負帰還し、以って駆動用トランジスタT 1の移動度 μ に対する補正を保持容量C 1に書き込まれた映像信号の信号電位にかけている。従ってサンプリング期間が丁度移動度補正期間となっている。

50

【0011】

映像信号の信号電位は黒レベルから白レベルまで階調に応じて変化する。これに対し従来の表示装置は映像信号の階調レベルに関わらず映像信号のサンプリング期間即ち移動度補正期間が固定されていた。ところが最適な移動度補正期間は必ずしも一定ではなく、映像信号の階調レベルに依存していることが分かっている。一般的な傾向として、輝度が白レベルのとき最適な移動度補正期間は短く、輝度が黒レベルのとき最適な移動度補正期間は長くなる。しかしながら、従来の表示装置はこの点の対策がなされておらず、精密且つ完全な移動度補正を行うことが出来ず、画面のユニフォーミティが必ずしも高くないという課題があった。

【課題を解決するための手段】

10

【0012】

上述した従来の技術の課題に鑑み、本発明は映像信号の階調レベルに応じた移動度補正期間の適応制御が可能な表示装置を提供することを目的とする。かかる目的を達成するために以下の手段を講じた。即ち本発明は、画素アレイ部と駆動部とからなり、前記画素アレイ部は、行状の走査線と、列状の信号線と、各走査線と各信号線とが交差する部分に配された行列状の画素とを備え、各画素は少なくとも、サンプリング用トランジスタと、駆動用トランジスタと、保持容量と、発光素子とを備え、前記サンプリング用トランジスタは、その制御端が該走査線に接続し、その一对の電流端が該信号線と該駆動用トランジスタの制御端との間に接続し、前記駆動用トランジスタは、一对の電流端の一方が該発光素子に接続し、他方が電源に接続し、前記保持容量は、該駆動用トランジスタの制御端に接続し、前記駆動部は少なくとも、ライトスキャナと信号セクタとを有し、前記ライトスキャナは、水平周期毎に順次制御信号を各走査線に供給し、前記信号セクタは、各水平周期内で信号電位と基準電位とが切り換る映像信号を各信号線に供給し、前記サンプリング用トランジスタは、該信号線が基準電位にある時該走査線に供給された制御信号に応じてオンし、該駆動用トランジスタの閾電圧のバラツキをキャンセルするための閾電圧補正動作を行い、該信号線が基準電位から信号電位に切り換る第1タイミングから該サンプリング用トランジスタが該制御信号に応じてオフする第2タイミングまでの間の書込み期間で、該信号電位を該保持容量に書き込む信号書込動作を行い、前記駆動用トランジスタは、該保持容量に書き込まれた信号電位に応じた駆動電流を該発光素子に供給して発光動作を行う表示装置であって、前記信号セクタは、該信号電位に応じて第1タイミングを可変調整し、以って信号電位に応じて第1タイミングから第2タイミングまでの間の書込み期間を可変制御することの特徴とする。

20

30

【0013】

具体的には、前記信号セクタは、信号電位が白レベルの時第1タイミングを第2タイミングに近づけて書込み期間を短くし、信号電位が黒レベルの時第1タイミングを第2タイミングから遠くして書込み期間を長くする。又前記保持容量は、該駆動用トランジスタの制御端と電流端の間に接続し、前記駆動用トランジスタは、書込み期間中に流れる駆動電流を該保持容量に負帰還して駆動用トランジスタの移動度のバラツキに対する補正動作を行い、前記信号セクタは、信号電位に応じて該書込み期間を可変調整して負帰還量を最適化する。

40

【発明の効果】

【0014】

本発明にかかる表示装置は、信号線が基準電位から信号電位に切換る第1タイミングからサンプリング用トランジスタが制御信号に応じてオフする第2タイミングまでの間の書込み期間で、信号電位を保持容量に書き込んでいる。その際信号セクタは、信号電位に応じて第1タイミングを可変調整し、以って信号電位に応じて第1タイミングから第2タイミングまでの間の書込み期間を可変制御している。この書込み期間中、駆動用トランジスタに流れる駆動電流は保持容量に負帰還され、駆動用トランジスタの移動度のばらつきに対する補正を行う。よって第1タイミングから第2タイミングまでの間の書込み期間が移動度補正期間となっている。本発明では、信号電位に応じてこの書込み期間（即ち移動

50

度補正期間)を適応的に調整している。これにより信号電位のレベル(階調)に応じた移動度補正期間の最適制御が可能となり、画面のユニフォーミティを高めることが出来る。

【0015】

特に本発明では信号セクタで信号線が基準電位から信号電位に切換る第1タイミングを可変調整することで、移動度補正期間の適応制御を行っている。信号セクタが信号レベルに応じた切換えタイミングの位相制御を行うことで移動度補正期間の最適制御が可能となる。即ち信号セクタに信号電位/位相変換機能を組み込むだけで本発明を実施でき、回路コストを低く抑えることが出来ると共に、信号セクタも画素アレイ部と同じパネル基板上に集積形成することが可能である。何ら特別な外付けのモジュールを必要とせず、製造コストの低減化と消費電力の低減化を達成することが出来る。

10

【発明を実施するための最良の形態】

【0016】

以下図面を参照して本発明の実施の形態を詳細に説明する。図1は本発明にかかる表示装置の全体構成を示すブロック図である。図示するように、本表示装置は、画素アレイ部1とこれを駆動する駆動部(3, 4, 5)とを同一基板上に形成したパネルからなる。画素アレイ部1は、行状の走査線WSと、列状の信号線SLと、両者が交差する部分に配された行列状の画素2と、各画素2の各行に対応して配された電源ラインである給電線DSとを備えている。駆動部(3, 4, 5)は、各走査線WSに順次制御信号を供給して画素2を行単位で線順次走査する制御用スキャナ(ライトスキャナ)4と、この線順次走査に合わせて各給電線DSに第1電位と第2電位で切換る電源電圧を供給する電源スキャナ(ドライブスキャナ)5と、この線順次走査に合わせて列状の信号線SLに映像信号となる信号電位と基準電位を供給する信号ドライバ(水平セクタ)3とを備えている。なおライトスキャナ4は外部から供給されるクロック信号WSckに応じて動作し同じく外部から供給されるスタートパルスWSspを順次転送することで、各走査線WSに制御信号を出力している。ドライブスキャナ5は外部から供給されるクロック信号DSckに応じて動作し、同じく外部から供給されるスタートパルスDSspを順次転送することで、給電線DSの電位を線順次で切換えている。

20

【0017】

図2は、図1に示した表示装置に含まれる画素2の具体的な構成を示す回路図である。図示するように本画素回路2は、有機ELデバイスなどで代表される2端子型(ダイオード型)の発光素子ELと、Nチャネル型のサンプリング用トランジスタT1と、同じくNチャネル型の駆動用トランジスタT2と、薄膜タイプの保持容量C1とで構成されている。サンプリング用トランジスタT1はその制御端であるゲートが走査線WSに接続し、その一対の電流端であるソース及びドレインの一方が信号線SLに接続し、他方が駆動用トランジスタT2のゲートGに接続している。駆動用トランジスタT2は、そのソース及びドレインの一方が発光素子ELに接続し、他方が給電線DSに接続している。本形態は駆動用トランジスタT2がNチャネル型であり、その片方の電流端であるドレイン側が給電線DSに接続し、もう片方の電流端であるソースS側が発光素子ELのアノード側に接続している。発光素子ELのカソードは所定のカソード電位Vcatに固定されている。保持容量C1は駆動用トランジスタT2の電流端であるソースSと制御端であるゲートGとの間に接続している。かかる構成を有する画素2に対して、制御用スキャナ(ライトスキャナ)4は、走査線WSを低電位と高電位の間で切り換えることで順次制御信号を出力し、画素2を行単位で線順次走査する。電源スキャナ(ドライブスキャナ)5は、線順次走査に合わせて各給電線DSに第1電位Vccと第2電位Vssで切換る電源電圧を供給している。信号ドライバ(水平セクタ3)は、線順次走査に合わせて列状の信号線SLに映像信号となる信号電位Vsigと基準電位Vofsを供給している。

30

40

【0018】

図3は、図2に示した画素の動作説明に供するタイミングチャートである。なおこのタイミングチャートは参考例であって、図2に示した画素回路の制御シーケンスは図3のタイミングチャートに限られるものではない。このタイミングチャートは時間軸を共通にし

50

て、走査線WSの電位変化、給電線（電源ライン）DSの電位変化、信号線SLの電位変化を表してある。走査線WSの電位変化は制御信号を表し、サンプリング用トランジスタT1の開閉制御を行っている。給電線DSの電位変化は、電源電圧Vcc、Vssの切換えを表している。また信号線SLの電位変化は入力信号（映像信号）の信号電位Vsigと基準電位Vofsの切換えを表している。この切換えは各水平周期（1H）内で行われる。またこれらの電位変化と並行に、駆動用トランジスタT2のゲートG及びソースSの電位変化も表している。前述したようにゲートGとソースSの電位差がVgsである。

【0019】

このタイミングチャートは画素の動作の遷移に合わせて期間を（1）～（7）のように便宜的に区切っている。当該フィールドに入る直前の期間（1）では発光素子ELが発光状態にある。その後線順次走査の新しいフィールドに入ってまず最初の期間（2）で給電線DSを第1電位Vccから第2電位Vssに切り換える。次の期間（3）に進み入力信号をVsigからVofsに切り換える。さらに次の期間（4）でサンプリング用トランジスタT1をオンする。この期間（2）～（4）で駆動用トランジスタT2のゲート電圧及びソース電圧を初期化する。この期間（2）～（4）は閾電圧補正のための準備期間であり、駆動用トランジスタT2のゲートGがVofsに初期化される一方、ソースSがVssに初期化される。続いて閾値補正期間（5）で実際に閾電圧補正動作が行われ、駆動用トランジスタT2のゲートGとソースSとの間に閾電圧Vthに相当する電圧が保持される。実際にはVthに相当する電圧が、駆動用トランジスタT2のゲートGとソースSとの間に接続された保持容量C1に書き込まれることになる。

【0020】

なお図3に示した参考例では、閾値補正期間（5）は3回に分けており、時分割的に閾電圧補正動作を行っている。各閾電圧補正期間（5）の間には待機期間（5a）が挿入されている。この様に閾電圧補正期間（5）を分割して閾電圧補正動作を複数回繰り返すことにより、Vthに相当する電圧を保持容量C1に書き込むようにしている。但し本発明はこれに限られるものではなく、1回の閾電圧補正期間（5）で補正動作を行うことも可能である。

【0021】

この後、書込動作期間／移動度補正期間（6）に進む。ここで映像信号の信号電位VsigがVthに足し込まれる形で保持容量C1に書き込まれると共に、移動度補正用の電圧ΔVが保持容量C1に保持された電圧から差し引かれる。この書込み期間／移動度補正期間（6）では、信号線SLが信号電位Vsigにある時間帯にサンプリング用トランジスタT1を導通状態にする必要がある。この後発光期間（7）に進み、信号電位Vsigに応じた輝度で発光素子が発光する。その際信号電位Vsigは閾電圧Vthに相当する電圧と移動度補正用の電圧ΔVとによって調整されているため、発光素子ELの発光輝度は駆動用トランジスタT2の閾電圧Vthや移動度μのばらつきの影響を受けることはない。なお発光期間（7）の最初でブートストラップ動作が行われ、駆動用トランジスタT2のゲートG／ソースS間電圧Vgsを一定に維持したまま、駆動用トランジスタT2のゲート電位及びソース電位が上昇する。

【0022】

引き続き図4～図12を参照して、図2に示した画素回路の動作を詳細に説明する。まず図4に示したように発光期間（1）では、電源電位がVccにセットされ、サンプリング用トランジスタT1はオフしている。このとき駆動用トランジスタT2は飽和領域で動作するようにセットされているため、発光素子ELに流れる駆動電流Idsは駆動用トランジスタT2のゲートG／ソースS間に印加される電圧Vgsに応じて、前述したトランジスタ特性式で示される値を取る。

【0023】

続いて図5に示すように準備期間（2），（3）に入ると給電線（電源ライン）の電位をVssにする。このときVssは発光素子ELの閾電圧Vthelとカソード電圧Vcatの和よりも小さくなるように設定している。即ち $Vss < Vthel + Vcat$ であ

るので、発光素子E Lは消灯し、電源ライン側が駆動用トランジスタT 2のソースとなる。このとき発光素子E LのアノードはV s sに充電される。

【0024】

さらに図6に示すように次の準備期間(4)に入ると、信号線S Lの電位がV o f sになる一方サンプリング用トランジスタT 1がオンして、駆動用トランジスタT 2のゲート電位をV o f sとする。この様にして発光時における駆動用トランジスタT 2のソースS及びゲートGが初期化され、このときのゲートソース間電圧V g sはV o f s - V s sの値となる。V g s = V o f s - V s sは駆動用トランジスタT 2の閾電圧V t hよりも大きな値となるように設定されている。この様にV g s > V t hになるように駆動用トランジスタT 2を初期化することで、次に来る閾電圧補正動作の準備が完了する。

10

【0025】

続いて図7に示すように閾電圧補正期間(5)に進むと、給電線D S(電源ライン)の電位がV c cに戻る。電源電圧をV c cとすることで発光素子E Lのアノードが駆動用トランジスタT 2のソースSとなり、図示のように電流が流れる。このとき発光素子E Lの等価回路は図示のようにダイオードT e lと容量C e lの並列接続で表される。アノード電位(即ちソース電位V s s)がV c a t + V t h e lよりも低いので、ダイオードT e lはオフ状態にあり、そこに流れるリーク電流は駆動用トランジスタT 2に流れる電流よりもかなり小さい。よって駆動用トランジスタT 2に流れる電流はほとんどが保持容量C 1と等価容量C e lを充電するために使われる。

20

【0026】

図8は図7に示した閾電圧補正期間(5)における駆動用トランジスタT 2のソース電圧の時間変化を表している。図示するように、駆動用トランジスタT 2のソース電圧(即ち発光素子E Lのアノード電圧)は時間と共にV s sから上昇する。閾電圧補正期間(5)が経過すると駆動用トランジスタT 2はカットオフし、そのソースSとゲートGとの間の電圧V g sはV t hとなる。このときソース電位はV o f s - V t hで与えられる。この値V o f s - V t hは依然としてV c a t + V t h e lよりも低くなっていれば、発光素子E Lは遮断状態にある。

【0027】

図8のグラフに示したように、駆動用トランジスタT 2のソース電圧は時間と共に上昇していく。しかしながら本例では駆動用トランジスタT 2のソース電圧がV o f s - V t hに達する前に、1回目の閾電圧補正期間(5)が終わるため、サンプリング用トランジスタT 1がオフし、待機期間(5 a)に入る。図9はこの待機期間(5 a)における画素回路の状態を表している。この1回目の待機期間(5 a)では駆動用トランジスタT 2のゲートG/ソースS間電圧V g sは依然としてV t hよりも大きいため、図示のように電源V c cから駆動用トランジスタT 2を通して保持容量C 1に電流が流れる。これにより駆動用トランジスタT 2のソース電圧が上昇するが、サンプリング用トランジスタT 1がオフでゲートGがハイインピーダンスにあるため、ゲートGの電位もソースSの電位上昇に合わせて上昇していく。即ちこの1回目の待機期間(5 a)ではブートストラップ動作で駆動用トランジスタT 2のソース電位及びゲート電位が共に上昇していく。このとき発光素子E Lには引き続き逆バイアスがかかっているため、発光素子E Lが発光することはない。

30

40

【0028】

この後一水平周期(1 H)経過して再び信号線S Lの電位がV o f sとなったときサンプリング用トランジスタT 1をオンして2回目の閾電圧補正動作を開始する。この後2回目の閾電圧補正期間(5)が経過したら2回目の待機期間(5 a)に移る。この様に閾電圧補正期間(5)と待機期間(5 a)を繰り返すことで、最終的に駆動用トランジスタT 2のゲートG/ソースS間電圧はV t hに相当する電圧に達する。このとき駆動用トランジスタT 2のソース電位はV o f s - V t hで、V c a t + V t h e lよりも小さくなっている。

【0029】

50

次に図10に示すように信号書き込み期間／移動度補正期間(6)に入ると、信号線SLの電位をVofsからVsigに切り換えた後、サンプリング用トランジスタT1をオンする。このとき信号電位Vsigは階調に応じた電圧となっている。駆動用トランジスタT2のゲート電位はサンプリング用トランジスタT1をオンしているためVsigとなる。一方ソース電位は電源Vccから電流が流れるため時間と共に上昇していく。この時点でも駆動用トランジスタT2のソース電位が発光素子ELの閾電圧Vthelとカソード電圧Vcatの和を超えていなければ、駆動用トランジスタT2から流れる電流はもっぱら等価容量Celと保持容量C1の充電に使われる。このとき既に駆動用トランジスタT2の閾電圧補正動作は完了しているため、駆動用トランジスタT2が流す電流は移動度 μ を反映したものとなる。具体的に言うと移動度 μ が大きい駆動用トランジスタT2はこのときの電流量が大きく、ソースの電位上昇分 ΔV も大きい。逆に移動度 μ が小さい場合駆動用トランジスタT2の電流量が小さく、ソースの上昇分 ΔV は小さくなる。かかる動作により駆動用トランジスタT2のゲート電圧Vgsは移動度 μ を反映して ΔV だけ圧縮され、移動度補正期間(6)が完了した時点で完全に移動度 μ を補正したVgsが得られる。

10

【0030】

図11は、上述した移動度補正期間(6)における駆動用トランジスタT2のソース電圧の時間的な変化を示すグラフである。図示するように駆動用トランジスタT2の移動度が大きいとソース電圧は速く上昇し、それだけVgsが圧縮される。即ち移動度 μ が大きいとその影響を打ち消すようにVgsが圧縮され、駆動電流が抑制できる。一方移動度 μ が小さい場合駆動用トランジスタT2のソース電圧はそれほど速く上昇しないので、Vgsも強く圧縮を受けることはない。したがって移動度 μ が小さい場合、駆動用トランジスタのVgsは小さい駆動能力を補うように大きな圧縮がかからない。

20

【0031】

図12は発光期間(7)の動作状態を表している。この発光期間(7)ではサンプリング用トランジスタT1をオフして発光素子ELを発光させる。駆動用トランジスタT2のゲート電圧Vgsは一定に保たれており、駆動用トランジスタT2は前述した特性式に従って一定の電流Ids'を発光素子ELに流す。発光素子ELのアノード電圧(即ち駆動用トランジスタT2のソース電圧)は発光素子ELにIds'という電流が流れるため、Vxまで上昇しこれがVcat+Vthelを超えた時点で発光素子ELが発光する。発光素子ELは発光時間が長くなるとその電流／電圧特性は変化してしまう。そのため図11に示したソースSの電位が変化する。しかしながら駆動用トランジスタT2のゲート電圧Vgsはブートストラップ動作により一定値に保たれているので、発光素子ELに流れる電流Ids'は変化しない。よって発光素子ELの電流／電圧特性が劣化しても、一定の駆動電流Ids'が常に流れていて、発光素子ELの輝度が変化することはない。

30

【0032】

ところで最適な移動度補正期間は必ずしも一定ではなく、映像信号の輝度レベル(階調)に依存している。画面上に現れる移動度起因のむらを取り除くためには、移動度補正期間を階調レベルに応じて適応的に制御することが必要である。一般的な傾向として、白表示時には最適移動度補正時間は短くなり、逆に黒表示時には最適移動度補正時間は長くなる。

40

【0033】

図13は、階調レベルに応じた移動度補正時間(信号書き込み時間)の適応制御方式を示す波形図である。但し図13は参考例を表している。図示するように信号線SLに供給する入力信号(即ち映像信号)は、1Hの間で基準電位VofsとVsigの間を切替る。これに応じ、走査線WSに制御信号パルスが印加され、サンプリング用トランジスタT1が2回オンする。まず入力信号がVofsのときオンして、前述した様に閾値補正動作を行う。続いて入力信号がVsigに切替ったとき、サンプリング用トランジスタT1が再度オンし、信号書き込み動作を行う。この信号書き込み動作を行う期間が丁度移動度補正期間となっている。図13の参考例は、2発目の制御信号パルスの立下りに傾斜をつける

50

ことで、信号書込み期間（即ち移動度補正期間）の適応制御を行っている。この制御信号パルスの立下り波形はアナログ波形であり且つ電圧幅も大きいため、パネルの内部で生成することは出来ず、外付けのモジュールを利用している。このモジュールで所望の立下り波形を生成し、これをパネル内のライトスキャナの電源ラインに入力することで所望の制御信号パルスの立下り波形を得ている。しかしながら、このモジュールは高電位で且つ精度の高い波形を生成するため、複雑且つ高価であり、大きな消費電力を必要とする。このため外部モジュールの使用は、表示装置を携帯機器のディスプレイに適用する場合などに、大きな障害となっている。

【0034】

図14は、図13に示した参考例にかかる移動度補正期間の適応制御を説明するための模式図である。前述した様に、走査線WSに供給される制御信号パルスは特徴的な立下り波形を有しており、最初に急峻でその後なだらかに変化し、最後に再び急峻に立下る形状となっている。この立下り波形はサンプリング用トランジスタT1の制御端（ゲート）に印加される。一方このサンプリング用トランジスタT1のソースには信号電位Vsigが印加される。従ってサンプリング用トランジスタT1のオンオフを制御するゲート電圧Vgsは、ソースに印加される信号電位Vsigに依存している。

【0035】

白表示のときの信号電位をVsig白とし、サンプリング用トランジスタT1の閾電圧をVthT1とすると、制御信号パルスの立下りが丁度鎖線で示すVsig白+VthT1のレベルを横切ったとき、サンプリング用トランジスタT1がオフする。このオフするタイミングは制御信号パルスが丁度急峻に立下り始めた時点であるので、サンプリング用トランジスタT1がオンしてからオフするまでの白表示時信号書込み期間は短くなる。よって白表示時における移動度補正期間も短くなる。

【0036】

一方黒表示時の信号電位をVsig黒とすると、図示のように制御信号パルスの最後の立下り部分が点線で示すVsig黒+VthT1を下回ったときにサンプリング用トランジスタT1がオフする。よって黒表示時の信号書込み期間は長くなる。この様にして信号電位に応じた移動度補正期間の適応制御を行っている。なお白表示と黒表示の中間のグレー表示の場合、サンプリング用トランジスタT1がオフするタイミングは丁度立下り波形がなだらかに変化する部分であり、ここでグレーレベルに応じた細かい移動度補正時間の調整が出来る。但し前述した様にこの参考例は、特徴的な立下り波形を生成するために外付けのモジュールを必要としており、モバイル応用などでは問題があった。

【0037】

この様な参考例の問題に対処するため、本発明は画素に入力する映像信号（入力信号）の階調レベルに応じて映像信号の立上り位相（基準電位から信号電位に切換るタイミング）を調整することで、最適移動度補正時間の適応制御を行っている。図15Aは本発明にかかる駆動シーケンスを示すタイミングチャートである。基本的には、図3に示した参考例のタイミングチャートと同様であり、理解を容易にするため同じ表記を採用している。制御線WSには、ライトスキャナから制御信号が供給され、これに応じてサンプリング用トランジスタT1がオンオフ動作する。ライトスキャナは水平周期（1H）ごとに順次制御信号を各走査線WSに供給している。これに対し信号線SLには信号セレクトから入力信号が供給されている。信号セレクトは各水平周期内で信号電位Vsigと基準電位Vofsとが切換る映像信号（入力信号）を各信号線SLに供給している。また電源ラインDSには電源スキャナから低電位Vssと高電位Vccとで切換る電源電圧が供給されている。

【0038】

図示するように電源ライン（給電線）DSが低電位Vssにあるとき、画素は準備期間（4）で閾値補正準備動作を行う。続いて電源ラインDSがVssからVccに切換ると、補正期間（5）で閾値補正動作を行う。本実施形態ではこの閾電圧補正動作を時分割で3回繰り返して行っている。

【0039】

非発光期間の最後の1H期間に、3回目の閾電圧補正期間（5）、信号書込み期間、即ち移動度補正期間（6）が含まれる。その後発光期間（7）に移行する。ここで非発光期間の最後の1Hに注目すると、サンプリング用トランジスタT1は、信号線SLが基準電位Vofsにあるタイミングt0で走査線WSに供給された制御信号に応じてオンし、駆動用トランジスタT2の閾電圧Vthのばらつきをキャンセルするための3回目の閾電圧補正動作を行う。その後信号線SLが基準電位Vofsから信号電位Vsigに切換る第1タイミングt1からサンプリング用トランジスタT1が制御信号に応じてオフする第2タイミングt2までの間の書込み期間（6）で、信号電位Vsigを保持容量C1に書き込む信号書込み動作を行っている。この後発光期間（7）で、駆動用トランジスタT2は保持容量C1に書き込まれた信号電位に応じた駆動電流を発光素子ELに供給して発光動作を行う。

10

【0040】

本発明の特徴事項として、信号セクタ（水平セクタ）は、信号電位Vsigのレベル（階調）に応じて第1タイミングt1（即ち駆動信号の切換え位相）を可変調整し、以って信号電位Vsigに応じて第1タイミングt1から第2タイミングt2までの間の信号書込み期間（6）を可変制御している。具体的には、信号セクタは、信号電位Vsigが白レベルのとき第1タイミングt1を第2タイミングt2に近づけて書込み期間（6）を短くし、信号電位Vsigが黒レベルのとき第1タイミングt1を第2タイミングt2から遠くして書込み期間（6）を長くしている。この書込み期間（6）で、駆動用トランジスタT2は書込み期間（6）に流れる駆動電流を保持容量C1に負帰還して駆動用トランジスタT2の移動度 μ に対する補正動作を行う。信号セクタは、前述した様に信号電位Vsigのレベルに応じて書込み期間（6）を可変調整して負帰還量を最適化している。信号レベル（輝度階調）に応じた入力信号の切換えタイミングの位相調整は、比較的簡単な構成のレベル／位相変換回路で実現でき、複雑な外付けのモジュールは必要としない。

20

【0041】

図15Bは、白表示を行う場合の動作状態を示す波形図である。信号線SLに供給される入力信号は1Hの間でVofsからVsigに切換る。この切換りのタイミングはt1で表されている。走査線WSに印加される制御信号パルスに応じてサンプリング用トランジスタT1はオンする。このオンするタイミングはt0で表されている。入力信号がVofsのときサンプリング用トランジスタT1はオンして閾値補正動作を行う。この後タイミングt1で入力信号がVsigに切換ると白信号の書込み動作に移行する。同時に白信号に対応した移動度補正が開始する。入力信号がタイミングt1でVsigに切換った後タイミングt2でサンプリング用トランジスタT1がオフし、白信号書込み動作が完了する。かかる動作シーケンスにおいて、入力信号がVofsからVsigに切換るタイミングt1は相対的にタイミングt2に接近するようになっている。これにより白信号書込み時間が短くなり、移動度補正時間が白レベルに合わせて最適化される。換言すると白信号入力時には入力信号の信号位相を遅らせることで、信号書込み時間を短くしている。

30

【0042】

図15Cは、黒信号書込み時の動作状態を示す波形図である。入力信号はタイミングt1で基準電位Vofsから信号電位Vsigに切換っている。黒表示であるので、Vsigのレベルは図15Bに示した白表示のレベルに比べて下っている。これと対応するように、VofsからVsigに切換るタイミングt1はタイミングt2から遠くなるようにしている。換言すると黒表示時には入力信号の信号位相を早めることで黒信号書込み期間を長くすることが出来る。以上のように本発明では信号書込み期間を信号の立上りタイミングt1とサンプリング用トランジスタT1のオフするタイミングt2とで決定し、尚且つ画素に入力される映像信号のレベルに応じて信号の立下り位相t1を可変とすることで、全階調に渡って移動度起因のむらを正確に補正することが可能となり、筋やむらのない均一な画質が得られる。本発明によりライトスキャナに外部のモジュールからアナログ波

40

50

形を入力する必要がなくなるため、低消費電力化及び低コスト化が実現できる。

【0043】

図15Dは、信号線SLの1列分に対応した水平セクタ3の出力部を表している。水平セクタは出力部のほか、図示しないが出力部に信号電圧Vsig及び基準電圧Vofsを供給する信号処理部と、ライトスキャナ側の線順次走査に合わせて出力部に制御信号を供給するシフトレジスタを含んでいる。

【0044】

水平セクタ3の出力部は、トランジスタH1、H2と、抵抗Rと、容量Cとで構成されている。トランジスタH1は、基準電圧Vofsの出力用であって、一对の電流端は基準電圧Vofsの供給ラインと信号線SLとの間に接続されており、制御端はシフトレジスタに接続されている。トランジスタH2は、信号電圧Vsigの出力用であって、一对の電流端は信号電圧Vsigの供給ラインと信号線SLとの間に接続されており、制御端（B点）はシフトレジスタの対応する段（A点）に接続されている。A点とB点との間に、抵抗Rと容量Cとで構成されたRC回路が挿入されている。

【0045】

図15Eは、図15Dに示した水平セクタ3の動作説明に供するタイミングチャートである。図示するように、1水平走査期間（1H）の前半で、トランジスタH1の制御端にシフトレジスタから矩形の制御パルスが印加され、トランジスタH1がオンして、対応する信号線SLに基準電圧Vofsが出力される。

【0046】

続いて1水平走査期間（1H）の後半になると、A点にシフトレジスタから矩形の制御パルスが印加される。この制御パルスはRC回路を介してトランジスタH2の制御端であるB点に達する。矩形パルスはRC回路の時定数に応じてトランジェントがなまり、図示の様な立上り波形及び立下り波形となる。パルスがなまった結果、その立上がり波形は、黒表示時の信号電位Vsig黒とトランジスタH2の閾電圧VthH2を足したレベル（Vsig黒+VthH2）、白表示時の信号電位Vsig白とトランジスタH2の閾電圧VthH2を足したレベル（Vsig白+VthH2）を順に超えて行く。なおこの時点で、走査線WSには既にタイミングt0で制御信号WSが印加されており、画素2側のサンプリング用トランジスタはオン状態にある。

【0047】

白表示の場合、B点の電位がVsig白+VthH2を超えたタイミングt1（白）でトランジスタH2がオンする。即ち、トランジスタH2の信号供給ライン側に接続した電流端がソースとなり、B点がゲートとなるので、ゲート／ソース間電圧が（Vsig白+VthH2）-Vsig白=VthH2を越えた時、トランジスタH2がオンする。これにより、信号線SLには信号供給ラインから白表示の信号電位Vsig白が印加される。即ちタイミングt1（白）で、信号線SLが基準電位Vofsから信号電位Vsig白に切り替わる。

【0048】

黒表示の場合、B点の電位がVsig黒+VthH2を超えたタイミングt1（黒）でトランジスタH2がオンする。即ち、トランジスタH2の信号供給ライン側に接続した電流端がソースとなり、B点がゲートとなるので、ゲート／ソース間電圧が（Vsig黒+VthH2）-Vsig黒=VthH2を越えた時、トランジスタH2がオンする。これにより、信号線SLには信号供給ラインから黒表示の信号電位Vsig黒が印加される。即ちタイミングt1（黒）で、信号線SLが基準電位Vofsから信号電位Vsig黒に切り替わる。タイミングチャートから明らかなように、t1（黒）はt1（白）よりも時間的に前方にシフトしている。即ち水平セクタ3は、信号電位Vsigのレベルに応じて第1タイミングt1を可変制御している。

【0049】

この後第2タイミングt2になると、制御信号WSが解除され、画素2側のサンプリング用トランジスタはオフ状態になる。これにより信号電位Vsigのサンプリングが終了

10

20

30

40

50

する。よって、白表示時の信号書き込み時間は t_1 （白）～ t_2 となり、黒表示時の信号書き込み時間は t_1 （黒）～ t_2 となる。このようにして水平セクタ3は、信号電位が白レベルのとき第1タイミング t_1 （白）を第2タイミング t_2 に近づけて書き込み時間を短くし、信号電位が黒レベルのとき第1タイミング t_1 （黒）を第2タイミング t_2 から遠くして書き込み時間を長くしている。

【0050】

本発明にかかる表示装置は、図16に示すような薄膜デバイス構成を有する。本図は、絶縁性の基板に形成された画素の模式的な断面構造を表している。図示するように、画素は、複数の薄膜トランジスタを含むトランジスタ部（図では1個のTFTを例示）、保持容量などの容量部及び有機EL素子などの発光部とを含む。基板の上にTFTプロセスでトランジスタ部や容量部が形成され、その上に有機EL素子などの発光部が積層されている。その上に接着剤を介して透明な対向基板を貼り付けてフラットパネルとしている。

10

【0051】

本発明にかかる表示装置は、図17に示すようにフラット型のモジュール形状のものを含む。例えば絶縁性の基板上に、有機EL素子、薄膜トランジスタ、薄膜容量等からなる画素をマトリックス状に集積形成した画素アレイ部を設ける、この画素アレイ部（画素マトリックス部）を囲むように接着剤を配し、ガラス等の対向基板を貼り付けて表示モジュールとする。この透明な対向基板には必要に応じて、カラーフィルタ、保護膜、遮光膜等を設けてもよい。表示モジュールには、外部から画素アレイ部への信号等を入出力するためのコネクタとして例えばFPC（フレキシブルプリントサーキット）を設けてもよい。

20

【0052】

以上説明した本発明における表示装置は、フラットパネル形状を有し、様々な電子機器、例えば、デジタルカメラ、ノート型パーソナルコンピューター、携帯電話、ビデオカメラなど、電子機器に入力された、若しくは、電子機器内で生成した映像信号を画像若しくは映像として表示するあらゆる分野の電子機器のディスプレイに適用することが可能である。以下この様な表示装置が適用された電子機器の例を示す。

【0053】

図18は本発明が適用されたテレビであり、フロントパネル12、フィルターガラス13等から構成される映像表示画面11を含み、本発明の表示装置をその映像表示画面11に用いることにより作製される。

30

【0054】

図19は本発明が適用されたデジタルカメラであり、上が正面図で下が背面図である。このデジタルカメラは、撮像レンズ、フラッシュ用の発光部15、表示部16、コントロールスイッチ、メニュースイッチ、シャッター19等を含み、本発明の表示装置をその表示部16に用いることにより作製される。

【0055】

図20は本発明が適用されたノート型パーソナルコンピュータであり、本体20には文字等を入力するとき操作されるキーボード21を含み、本体カバーには画像を表示する表示部22を含み、本発明の表示装置をその表示部22に用いることにより作製される。

40

【0056】

図21は本発明が適用された携帯端末装置であり、左が開いた状態を表し、右が閉じた状態を表している。この携帯端末装置は、上側筐体23、下側筐体24、連結部（ここではヒンジ部）25、ディスプレイ26、サブディスプレイ27、ピクチャーライト28、カメラ29等を含み、本発明の表示装置をそのディスプレイ26やサブディスプレイ27に用いることにより作製される。

【0057】

図22は本発明が適用されたビデオカメラであり、本体部30、前方を向いた側面に被写体撮影用のレンズ34、撮影時のスタート／ストップスイッチ35、モニター36等を含み、本発明の表示装置をそのモニター36に用いることにより作製される。

50

【図面の簡単な説明】

【0058】

【図1】本発明にかかる表示装置の全体構成を示すブロック図である。

【図2】図1に示した表示装置に形成される画素の一例を示す回路図である。

【図3】図2に示した画素の動作の参考例を示すタイミングチャートである。

【図4】図2に示した画素の動作説明に供する模式図である。

【図5】同じく動作説明に供する模式図である。

【図6】同じく動作説明に供する模式図である。

【図7】同じく動作説明に供する模式図である。

【図8】同じく動作説明に供するグラフである。

10

【図9】同じく動作説明に供する模式図である。

【図10】同じく動作説明に供する模式図である。

【図11】同じく動作説明に供するグラフである。

【図12】同じく動作説明に供する模式図である。

【図13】同じく動作説明に供するタイミングチャートである。

【図14】同じく動作説明に供する波形図である。

【図15A】本発明にかかる表示装置の動作説明に供するタイミングチャートである。

【図15B】本発明にかかる表示装置の駆動方法を示す波形図である。

【図15C】同じく本発明にかかる表示装置の駆動方法を示す波形図である。

【図15D】信号線の1列分に対応した水平セクタの出力部の実施例を表す回路図である。

20

【図15E】図15Dに示した水平セクタの動作説明に供するタイミングチャートである。

【図16】本発明にかかる表示装置のデバイス構成を示す断面図である。

【図17】本発明にかかる表示装置のモジュール構成を示す平面図である。

【図18】本発明にかかる表示装置を備えたテレビジョンセットを示す斜視図である。

【図19】本発明にかかる表示装置を備えたデジタルスチルカメラを示す斜視図である。

【図20】本発明にかかる表示装置を備えたノート型パーソナルコンピュータを示す斜視図である。

【図21】本発明にかかる表示装置を備えた携帯端末装置を示す模式図である。

30

【図22】本発明にかかる表示装置を備えたビデオカメラを示す斜視図である。

【図23】従来の表示装置の一例を示す回路図である。

【図24】従来の表示装置の問題点を表すグラフである。

【図25】従来の表示装置の別の例を示す回路図である。

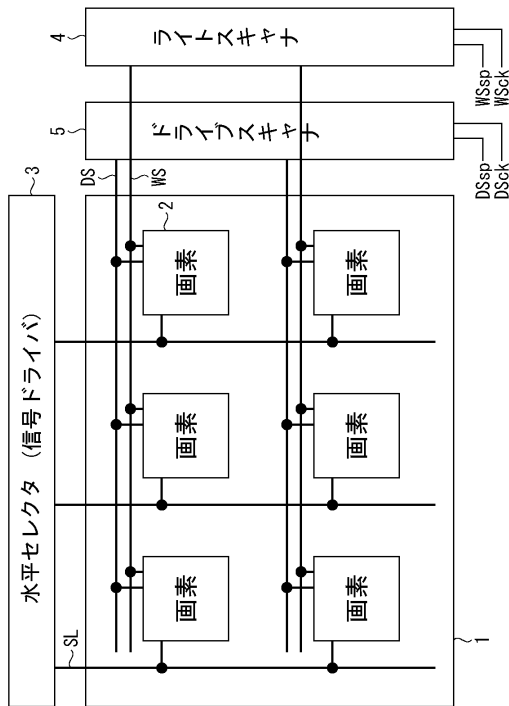
【符号の説明】

【0059】

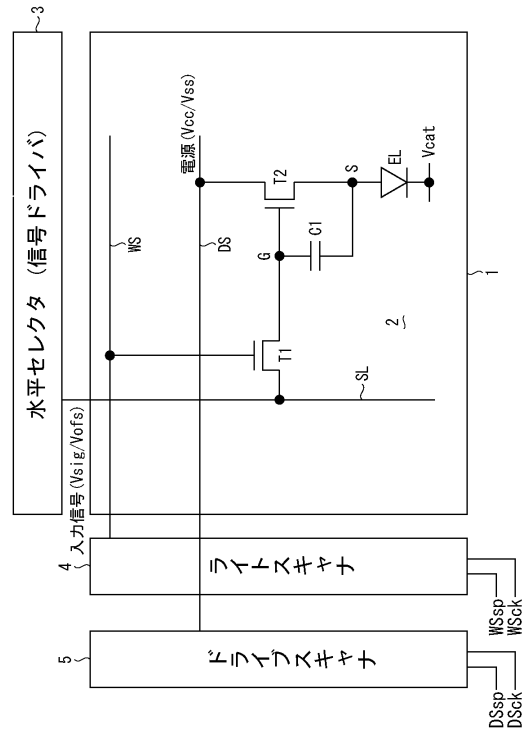
1・・・画素アレイ部、2・・・画素、3・・・水平セクタ（信号ドライバ）、4・・・ライトスキャナ、5・・・ドライブスキャナ、T1・・・サンプリング用トランジスタ、T2・・・駆動用トランジスタ、C1・・・保持容量、EL・・・発光素子、WS・・・走査線、DS・・・給電線、SL・・・信号線

40

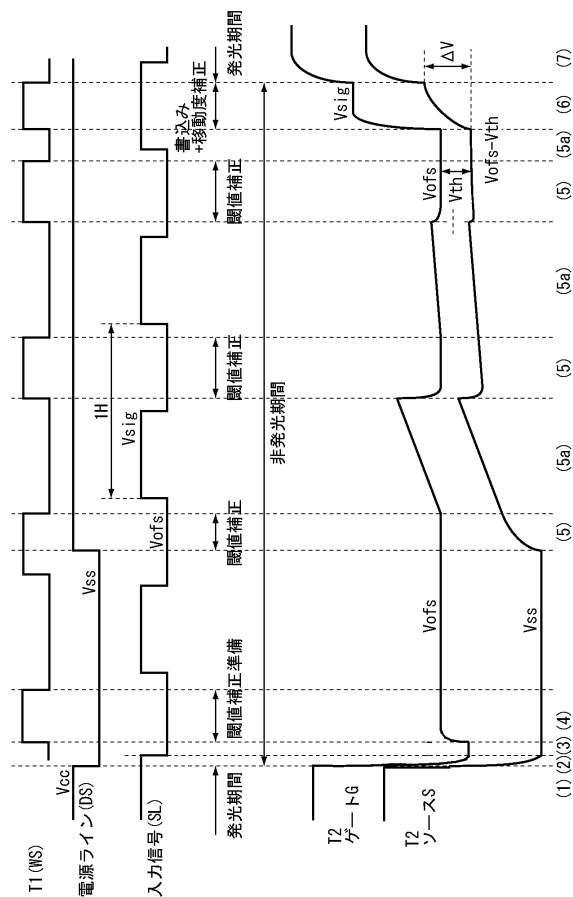
【図 1】



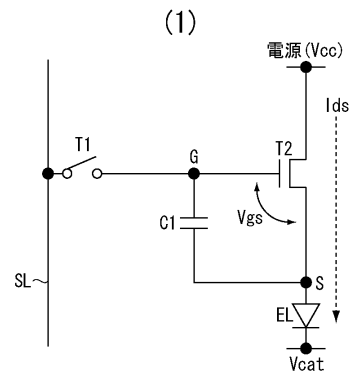
【図 2】



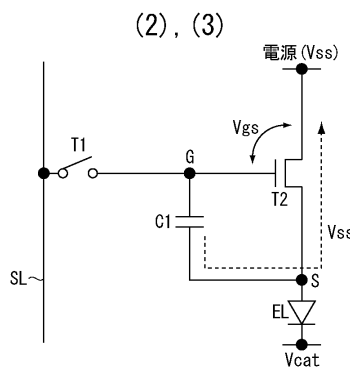
【図 3】



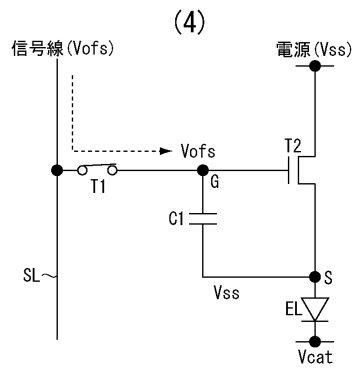
【図 4】



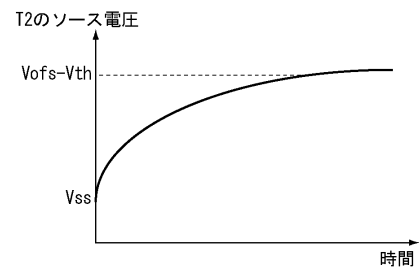
【図 5】



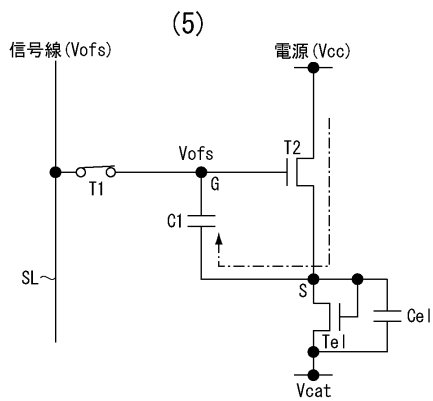
【図 6】



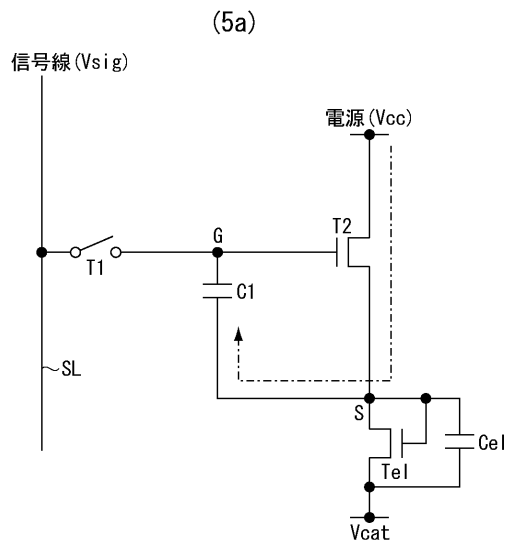
【図 8】



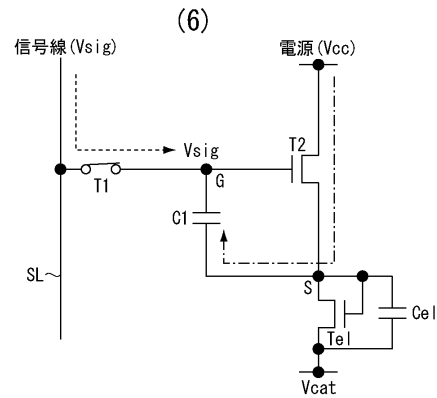
【図 7】



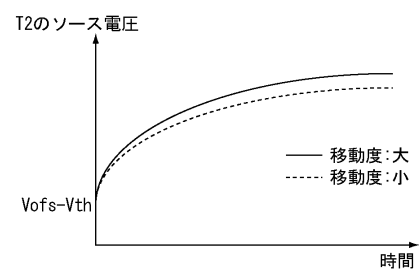
【図 9】



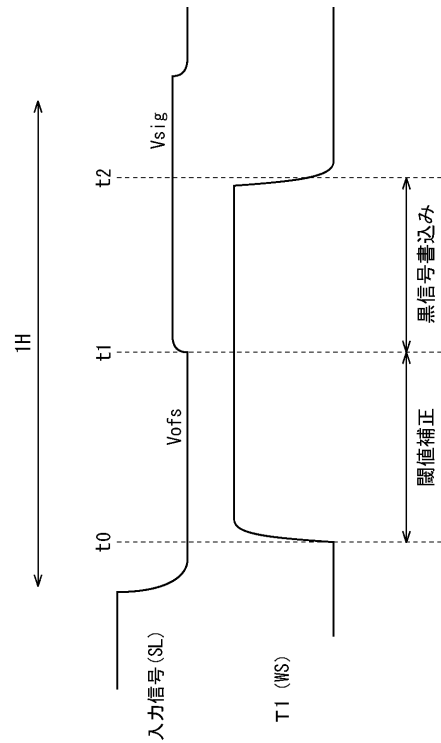
【図 10】



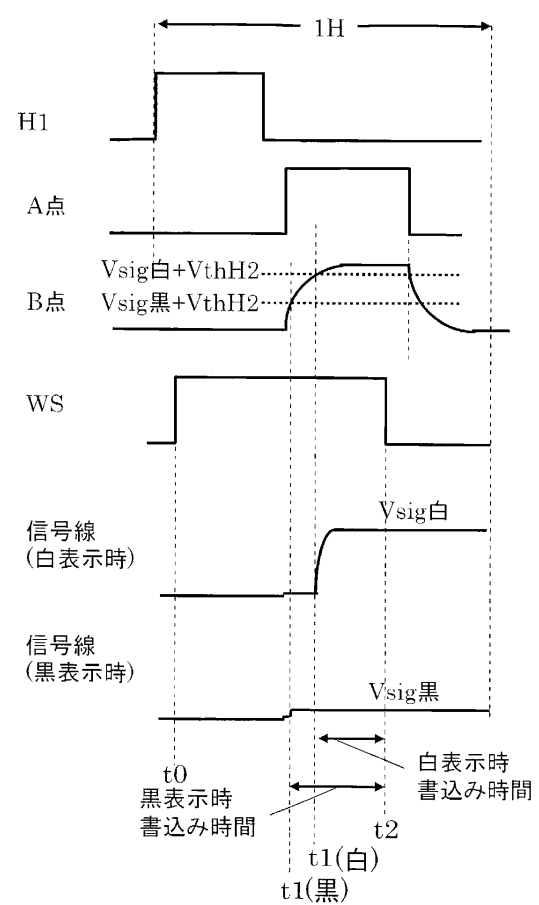
【図 11】



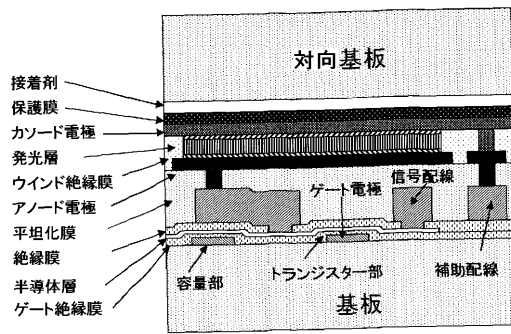
【図 1 5 C】



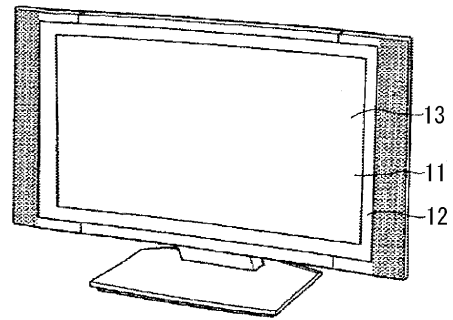
【図 15 E】



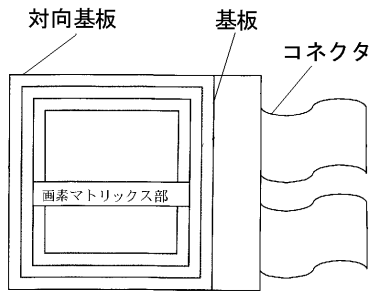
【図 16】



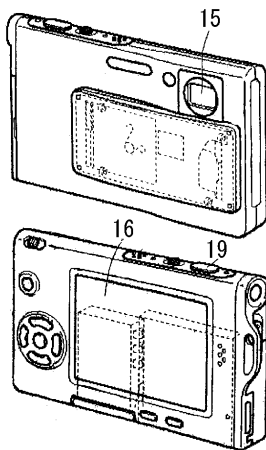
【図 18】



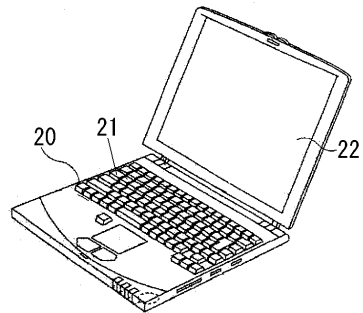
【図 17】



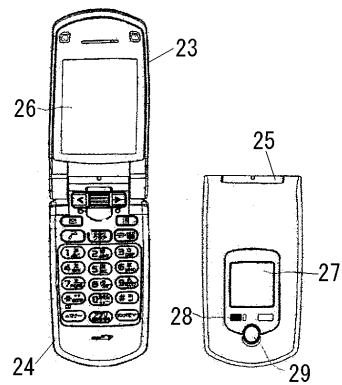
【図 19】



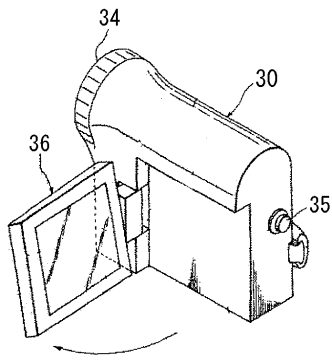
【図 20】



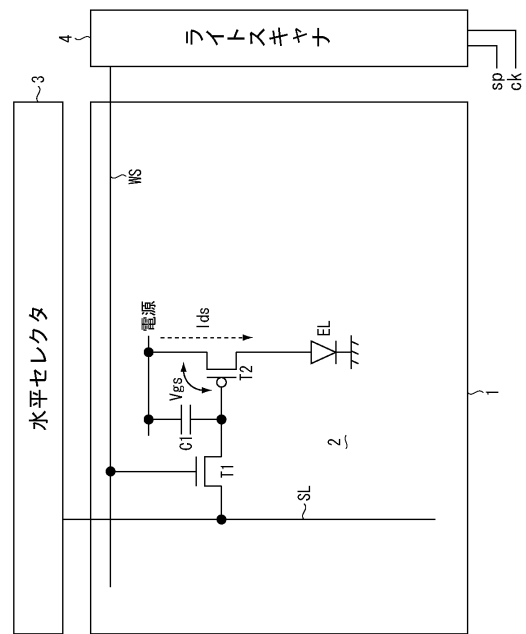
【図 21】



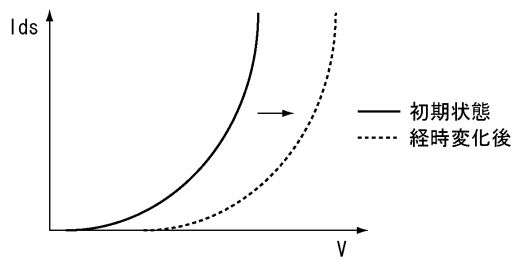
【図 2 2】



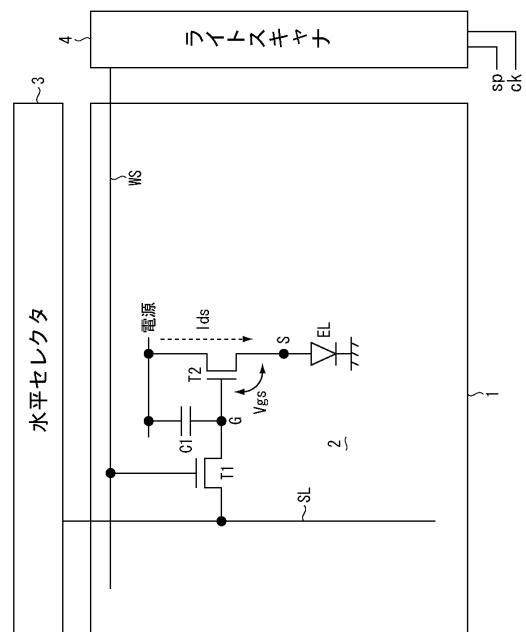
【図 2 3】



【図 2 4】



【図 2 5】



フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 6 2 3 D
H 0 5 B 33/14 A

(72)発明者 豊村 直史
東京都港区港南1丁目7番1号 ソニー株式会社内

審査官 西島 篤宏

(56)参考文献 特開2007-133284 (JP, A)
特開2007-108379 (JP, A)
特開2007-108381 (JP, A)
特開2007-140318 (JP, A)
特開2007-156460 (JP, A)
特開2006-215213 (JP, A)

(58)調査した分野(Int.Cl., DB名)
G 0 9 G 3/00 - 3/38

专利名称(译)	显示装置及其驱动方法和电子设备		
公开(公告)号	JP5119889B2	公开(公告)日	2013-01-16
申请号	JP2007304616	申请日	2007-11-26
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
当前申请(专利权)人(译)	索尼公司		
[标]发明人	山本哲郎 内野勝秀 豊村直史		
发明人	山本 哲郎 内野 勝秀 豊村 直史		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	G09G3/3233 G09G2300/0819 G09G2300/0842 G09G2300/0866 G09G2310/0256 G09G2320/043		
FI分类号	G09G3/30.J G09G3/20.624.B G09G3/20.611.H G09G3/20.642.A G09G3/20.612.U G09G3/20.623.D H05B33/14.A G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/EE03 3K107/HH02 3K107/HH04 5C080/AA06 5C080/BB05 5C080/DD05 5C080/DD26 5C080/DD27 5C080/EE29 5C080/FF07 5C080/FF11 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C080/KK01 5C080/KK07 5C080/KK43 5C080/KK47 5C380/AA01 5C380/AB06 5C380/AB18 5C380/AC07 5C380/AC08 5C380/AC09 5C380/AC11 5C380/AC12 5C380/BA01 5C380/BA28 5C380/BA31 5C380/BA38 5C380/BA39 5C380/BA45 5C380/BB02 5C380/BD02 5C380/BD05 5C380/CA08 5C380/CA12 5C380/CA53 5C380/CA54 5C380/CB01 5C380/CB20 5C380/CB27 5C380/CB31 5C380/CC03 5C380/CC04 5C380/CC06 5C380/CC07 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC41 5C380/CC62 5C380/CC71 5C380/CD012 5C380/CD022 5C380/CF07 5C380/CF41 5C380/CF43 5C380/DA02 5C380/DA06 5C380/DA47		
代理人(译)	吉井正明 山本隆久 森浩一		
其他公开文献	JP2009128700A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供能够根据视频信号的灰度级控制驱动晶体管的迁移率校正时段的显示装置。ŽSOLUTION：显示装置包括采样晶体管T1，当信号线SL从参考电位Vofs切换到第一定时写入时段时，该采样晶体管T1执行用于将信号电位Vsig写入保持电容C1的信号写入操作。信号电位Vsig，直到第二时序，当采样晶体管T1截止时，根据控制信号;以及根据图像信号的灰度等级执行迁移率校正的驱动晶体管T2。驱动晶体管T2根据写入保持电容C1的信号电位将驱动电流提供给发光元件EL以执行发光操作。信号选择器3根据信号电位Vsig可变地调节第一定时。从而，根据信号电位，可变地控制从第一定时到第二定时的迁移率校正时段。Ž

