

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2020-60764  
(P2020-60764A)

(43) 公開日 令和2年4月16日(2020.4.16)

(51) Int.Cl.	F I	テーマコード (参考)
<b>G09G 3/20 (2006.01)</b>	G09G 3/20 641Q	5C080
<b>G09G 3/3275 (2016.01)</b>	G09G 3/20 642P	5C380
	G09G 3/20 641C	
	G09G 3/20 642J	
	G09G 3/20 650M	

審査請求 未請求 請求項の数 27 O L (全 16 頁) 最終頁に続く

(21) 出願番号 特願2019-174211 (P2019-174211)  
 (22) 出願日 令和1年9月25日 (2019.9.25)  
 (31) 優先権主張番号 特願2018-189655 (P2018-189655)  
 (32) 優先日 平成30年10月5日 (2018.10.5)  
 (33) 優先権主張国・地域又は機関 日本国 (JP)

(71) 出願人 502161508  
 シナプティクス インコーポレイテッド  
 アメリカ合衆国, 95131 カリフォルニア州, サンノゼ, マッケイ ドライブ 1251  
 (74) 代理人 100205350  
 弁理士 狩野 芳正  
 (74) 代理人 100117617  
 弁理士 中尾 圭策  
 (72) 発明者 齋藤 聡  
 東京都中野区中野4丁目10番2号 シナプティクス・ジャパン合同会社内  
 (72) 発明者 宮澤 敬  
 東京都中野区中野4丁目10番2号 シナプティクス・ジャパン合同会社内  
 最終頁に続く

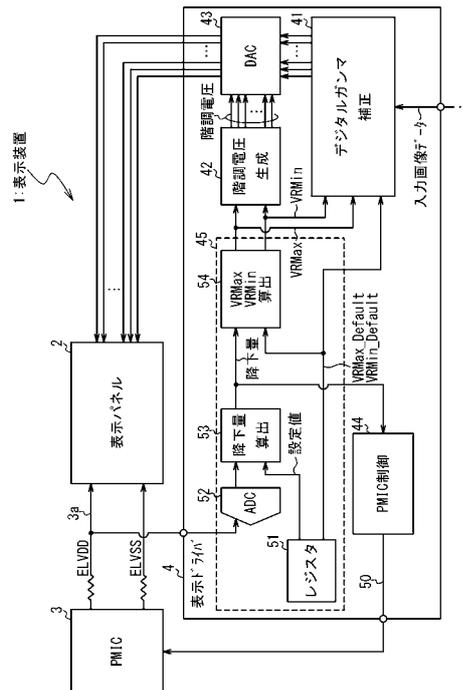
(54) 【発明の名称】 表示ドライバ及び表示方法

(57) 【要約】

【課題】OLED(Organic Light Emitting Diode:有機発光ダイオード)パネルなどの表示パネルでは、表示パネルに供給される電源電圧ELVDDの降下に、画質が影響を受ける場合がある。

【解決手段】一実施形態の表示ドライバは、降下量算出回路部と、デジタルガンマ補正回路部とを備えている。降下量算出回路部は、表示パネルに供給される電源電圧の、設定値に対する降下量を算出する。デジタルガンマ補正回路部は、降下量に基づいて、入力画像データへのデジタルガンマ補正を行う。

【選択図】 図1



**【特許請求の範囲】****【請求項 1】**

表示パネルに供給される電源電圧の、設定値からの降下量を算出する降下量算出回路部と、

前記降下量に基づいて、入力画像データへのデジタルガンマ補正を行うデジタルガンマ補正回路部と

を備える

表示ドライバ。

**【請求項 2】**

前記デジタルガンマ補正回路部は、前記降下量に基づいて、前記表示パネルの副画素の色毎に個別に前記デジタルガンマ補正を行う

請求項 1 に記載の表示ドライバ。

**【請求項 3】**

前記デジタルガンマ補正回路部は、

前記降下量に基づいて前記デジタルガンマ補正の入出力特性を制御するための制御パラメータを生成する制御回路部と、

前記制御パラメータに基づいて、前記入力画像データへの前記デジタルガンマ補正を行って補正後画像データを生成する演算回路部と、

を備える

請求項 1 又は 2 に記載の表示ドライバ。

**【請求項 4】**

前記制御回路部は、前記制御パラメータを、前記表示パネルの副画素の色毎に個別に生成する

請求項 3 に記載の表示ドライバ。

**【請求項 5】**

前記制御回路部は、前記降下量を前記制御パラメータに対応づける第 1 対応情報を備える

請求項 3 又は 4 に記載の表示ドライバ。

**【請求項 6】**

最高階調電圧及び最低階調電圧のデフォルト値を、前記降下量に基づく補正量で補正して、最高階調電圧指令値及び最低階調電圧指令値を算出する最高 / 最低階調電圧値算出回路部

をさらに備え、

前記制御回路部は、

前記補正量と前記制御パラメータとの対応関係を示す第 1 対応情報を有するデジタルガンマ補正制御用 LUT ( Look up Table )

を備える

請求項 3 又は 4 に記載の表示ドライバ。

**【請求項 7】**

前記最高階調電圧指令値及び前記最低階調電圧指令値に基づいて、複数の階調電圧を生成する階調電圧生成回路部と、

前記複数の階調電圧から、前記補正後画像データに含まれる階調値に対応する駆動電圧を生成して前記表示パネルを駆動するデジタルアナログ変換回路部と、

をさらに備える

請求項 6 に記載の表示ドライバ。

**【請求項 8】**

前記階調電圧生成回路部が、前記電源電圧と参照電圧との差分に対応するアナログ差分電圧を生成し、前記アナログ差分電圧に基づいて前記複数の階調電圧を生成するように構成された

請求項 7 に記載の表示ドライバ。

10

20

30

40

50

## 【請求項 9】

前記階調電圧生成回路部が、前記アナログ差分電圧を生成し、前記アナログ差分電圧に基づいてトップ電圧とボトム電圧とを生成するアナログ回路を備え、

前記階調電圧生成回路部が、前記トップ電圧と前記ボトム電圧との電圧分割によってタップ電圧を生成し、前記タップ電圧に基づき、前記複数の階調電圧のうちの前記最高階調電圧と前記最低階調電圧とを生成するように構成された

請求項 8 に記載の表示ドライバ。

## 【請求項 10】

前記階調電圧生成回路部は、前記タップ電圧のうちから前記最高階調電圧指令値に基づいて前記最高階調電圧を選択し、及び前記タップ電圧のうちから前記最低階調電圧指令値に基づいて前記最低階調電圧を選択するように構成された

請求項 9 に記載の表示ドライバ。

10

## 【請求項 11】

前記設定値と、前記デフォルト値とを格納するレジスタ回路部をさらに備える

請求項 6 又は 7 に記載の表示ドライバ。

## 【請求項 12】

最高階調電圧及び最低階調電圧のデフォルト値を、前記降下量に基づく補正量で補正して、最高階調電圧指令値及び最低階調電圧指令値を算出する最高 / 最低階調電圧値算出回路部と、

20

前記降下量と前記補正量との対応関係を示す第 2 対応情報を格納するレジスタ回路部とをさらに備え、

前記最高 / 最低階調電圧値算出回路部は、前記第 2 対応情報に基づいて前記補正量を決定する

請求項 3 又は 4 に記載の表示ドライバ。

## 【請求項 13】

前記第 2 対応情報が、前記降下量と前記補正量との対応関係が非線形であるように設定された

請求項 12 に記載の表示ドライバ。

## 【請求項 14】

前記電源電圧を生成する P M I C ( P o w e r M a n a g e m e n t I n t e g r a t e d C i r c u i t ) を制御するための制御信号を、前記降下量に基づいて生成する P M I C 制御回路部

30

をさらに備える

請求項 1 ~ 13 のいずれか一項に記載の表示ドライバ。

## 【請求項 15】

表示パネルに供給される電源電圧の、設定値からの降下量を算出する降下量算出回路部と、

前記電源電圧を生成する P M I C を制御するための制御信号を、前記降下量に基づいて生成する P M I C 制御回路部と、

40

を備える

表示ドライバ。

## 【請求項 16】

前記表示パネルに供給される前記電源電圧を測定する電源電圧測定回路部

をさらに備える

請求項 15 に記載の表示ドライバ。

## 【請求項 17】

前記電源電圧測定回路部は、前記 P M I C よりも前記表示パネルに近い位置から前記電源電圧を入力する

請求項 16 に記載の表示ドライバ。

50

- 【請求項 18】  
表示パネルに供給される電源電圧の、設定値からの降下量を算出することと、  
前記降下量に基づいて、入力画像データへのデジタルガンマ補正を行うことと  
を含む  
表示方法。
- 【請求項 19】  
前記デジタルガンマ補正を行うことは、前記降下量に基づいて、前記表示パネルの副画  
素の色毎に個別に前記デジタルガンマ補正を行うことを含む  
請求項 18 に記載の表示方法。
- 【請求項 20】 10  
前記デジタルガンマ補正を行うことは、  
前記降下量に応じて前記デジタルガンマ補正の入出力特性を制御するための制御パラメ  
ータを出力することと、  
前記制御パラメータに基づいて、前記入力画像データへの前記デジタルガンマ補正を行  
って補正後画像データを生成することと  
を含む  
請求項 18 又は 19 に記載の表示方法。
- 【請求項 21】 20  
前記制御パラメータを出力することは、  
前記制御パラメータを、前記表示パネルの副画素の色毎に個別に出力すること  
を含む  
請求項 20 に記載の表示方法。
- 【請求項 22】  
前記制御パラメータを出力することは、  
前記降下量を前記制御パラメータに対応づける対応情報を有するデジタルガンマ補正制  
御用 LUT を参照し、前記降下量に対応する前記制御パラメータを読み出すこと  
を具備する  
請求項 20 又は 21 に記載の表示方法。
- 【請求項 23】 30  
最高階調電圧及び最低階調電圧のデフォルト値を、前記降下量に基づく補正量で補正し  
て、最高階調電圧指令値及び最低階調電圧指令値を算出すること  
をさらに含み、  
前記制御パラメータを出力することは、  
前記補正量と、前記制御パラメータとの対応関係を示す対応情報を有するデジタルガン  
マ補正制御用 LUT を参照し、前記補正量に対応する前記制御パラメータを出力すること  
を含む  
請求項 20 又は 21 に記載の表示方法。
- 【請求項 24】 40  
前記最高階調電圧指令値及び前記最低階調電圧指令値に基づいて、複数の階調電圧を生  
成することと、  
前記複数の階調電圧から、前記補正後画像データに含まれる階調値に対応する駆動電圧  
を生成して前記表示パネルを駆動することと  
をさらに含む  
請求項 23 に記載の表示方法。
- 【請求項 25】 50  
前記電源電圧と参照電圧との差分に対応するアナログ差分電圧を生成することをさらに  
含み、  
前記複数の階調電圧を生成することが、前記アナログ差分電圧に基づいて前記複数の階  
調電圧を生成することを含む  
請求項 24 に記載の表示方法。

## 【請求項 26】

最高階調電圧及び最低階調電圧のデフォルト値を前記降下量に基づく補正量で補正して、最高階調電圧指令値及び最低階調電圧指令値を算出することと、

前記降下量と前記補正量との対応関係を示す第2対応情報を格納することとをさらに備え、

前記最高階調電圧指令値及び前記最低階調電圧指令値を算出することは、前記第2対応情報に基づいて前記補正量を決定することを含む

請求項20又は21に記載の表示方法。

## 【請求項 27】

前記電源電圧を生成するPMICを制御するための制御信号を、前記降下量に基づいて生成すること

をさらに含む

請求項18～26のいずれか一項に記載の表示方法。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本開示は、表示ドライバ及びその表示方法に関する。

## 【背景技術】

## 【0002】

OLED(Organic Light Emitting Diode:有機発光ダイオード)パネルなどの表示パネルでは、表示パネルに供給される電源電圧の降下によって、画質が影響を受ける場合がある。

## 【発明の概要】

## 【0003】

一実施形態では、表示ドライバが、降下量算出回路部と、デジタルガンマ補正回路部とを備えている。降下量算出回路部は、表示パネルに供給される電源電圧の、設定値からの降下量を算出する。デジタルガンマ補正回路部は、降下量に基づいて、入力画像データへのデジタルガンマ補正を行う。

## 【0004】

一実施形態では、表示ドライバが、降下量算出回路部と、PMIC(Power Management Integrated Circuit)制御回路部とを備えている。降下量算出回路部は、表示パネルに供給される電源電圧の、設定値からの降下量を算出する。PMIC制御回路部は、電源電圧を生成するPMICを制御するための制御信号を、降下量に基づいて生成する。

## 【0005】

一実施形態では、表示方法が、表示パネルに供給される電源電圧の、設定値からの降下量を算出することと、前記降下量に基づいて、入力画像データへのデジタルガンマ補正を行うこととを含む。

## 【図面の簡単な説明】

## 【0006】

【図1】一実施形態による表示装置の構成を示すブロック回路図である。

【図2】一実施形態による表示パネルの構成を示すブロック回路図である。

【図3】一実施形態によるデジタルガンマ補正回路部の構成を示すブロック回路図である。

。

【図4】一実施形態による表示ドライバの動作を示すタイミングチャートである。

【図5】一実施形態による表示装置の構成を示すブロック回路図である。

【図6】一実施形態による、電源電圧の降下量と補正量の対応関係を示している。

【図7】一実施形態による表示装置の構成を示すブロック回路図である。

【図8】一実施形態における階調電圧生成回路部の構成を示すブロック回路図である。

## 【発明を実施するための形態】

10

20

30

40

50

## 【0007】

図1に示す一実施形態による表示装置1は、表示パネル2と、PMIC(Power Management Integrated Circuit)3と、表示ドライバ4とを備えている。

## 【0008】

一実施形態では、表示ドライバ4は、図示しないホストから受け取った入力画像データに対応する画像を、表示パネル2に表示するように構成されている。

## 【0009】

一実施形態では、PMIC3は、電源電圧ELVDD及び回路接地電圧ELVSSを生成して表示パネル2に供給する。

10

## 【0010】

一実施形態では、表示パネル2は、OLED(Organic Light Emitting Diode)パネルである。図2に示す一実施形態では、表示パネル2は、互いに平行なデータライン21と、互いに平行なスキャンライン22と、行列に配置された画素回路23と、スキャンドライバ回路部24とを備えている。一実施形態では、各画素回路23には、表示ドライバ4から駆動電圧が供給され、供給された駆動電圧に応じた輝度で発光するように構成されている。

## 【0011】

一実施形態では、表示ドライバ4は、デジタルガンマ補正回路部41と、階調電圧生成回路部42と、デジタルアナログ変換回路部(DAC: Digital Analog Converter)43と、PMIC制御回路部44と、階調電圧制御回路部45とを備えている。

20

## 【0012】

一実施形態では、デジタルガンマ補正回路部41は、入力画像データに対してデジタルガンマ補正を行って補正後画像データを生成する。

## 【0013】

一実施形態では、階調電圧生成回路部42は、補正後画像データにおいて指定され得る階調値のそれぞれに対応する階調電圧を生成して、デジタルアナログ変換回路部43に供給する。以下では、階調電圧生成回路部42によって生成される階調電圧のうち最も高いものを最高階調電圧といい、最も低いものを最低階調電圧ということがある。一実施形態では、階調電圧生成回路部42は、最高階調電圧と最低階調電圧とを生成し、更に、最高階調電圧と最低階調電圧とを抵抗分圧回路によって電圧分割を行うことによって中間の階調電圧を生成するように構成される。

30

## 【0014】

一実施形態では、デジタルアナログ変換回路部43は、デジタルガンマ補正回路部41から受け取った補正後画像データに対してデジタルアナログ変換を行って画素回路23に供給すべき駆動電圧を生成する。デジタルアナログ変換回路部43は、階調電圧生成回路部42から供給される階調電圧を用いて駆動電圧を生成する。一実施形態では、デジタルアナログ変換回路部43は、階調電圧生成回路部42から供給される階調電圧のうちから補正後画像データに指定されている階調値に対応する階調電圧を選択し、選択した階調電圧を駆動電圧として出力する。

40

## 【0015】

一実施形態では、PMIC制御回路部44は、PMIC制御信号50を生成し、生成したPMIC制御信号50をPMIC3に供給する。PMIC3が生成する電源電圧ELVDD及び回路接地電圧ELVSSの電圧レベルは、PMIC制御信号50に応じて制御される。

## 【0016】

一実施形態では、階調電圧制御回路部45は、階調電圧生成回路部42によって生成される階調電圧を制御する。一実施形態では、階調電圧制御回路部45は、最高階調電圧の電圧レベルを指定する最高階調電圧指令値VRmaxと最低階調電圧の電圧レベルを指定

50

する最低階調電圧指令値  $V_{RMin}$  とを生成し、最高階調電圧指令値  $V_{RMax}$  と最低階調電圧指令値  $V_{RMin}$  とを階調電圧生成回路部 42 に供給する。一実施形態では、階調電圧生成回路部 42 は、最高階調電圧指令値  $V_{RMax}$  と最低階調電圧指令値  $V_{RMin}$  とに応じて最高階調電圧と最低階調電圧を生成する。

【0017】

一実施形態では、階調電圧制御回路部 45 は、電源電圧  $ELVDD$  を表示パネル 2 に供給する電源線 3a において発生する電圧降下に応じて階調電圧生成回路部 42 によって生成される階調電圧を制御するように構成されている。表示パネル 2 に実際に供給される電源電圧  $ELVDD$  の電圧レベルは、PMIC3 の出力における電源電圧  $ELVDD$  の電圧レベルと一致しないことがある。例えば、電源電圧  $ELVDD$  を PMIC3 から表示パネル 2 まで伝送する電源線 3a の抵抗成分による電圧降下により、表示パネル 2 に供給される電源電圧  $ELVDD$  の方が低い場合がある。このような電圧降下が発生すると、表示パネル 2 の輝度が下がって表示画像が暗くなる場合がある。このような場合でも表示パネル 2 の画質を維持するために、階調電圧制御回路部 45 は、電源電圧  $ELVDD$  の降下量に応じて階調電圧を制御する。

10

【0018】

一実施形態では、階調電圧制御回路部 45 が、レジスタ回路部 51 と、アナログデジタル変換回路部 (ADC: Analog Digital Converter) 52 と、降下量算出回路部 53 と、最高/最低階調電圧値算出回路部 54 とを備えている。

【0019】

一実施形態では、レジスタ回路部 51 は、階調電圧制御回路部 45 の動作に用いられる様々なパラメータを保持する。一実施形態では、レジスタ回路部 51 は、表示パネル 2 に供給される電源電圧  $ELVDD$  の設定値と、最高階調電圧指令値  $V_{RMax}$  のデフォルト値  $V_{RMax\_Default}$  と最低階調電圧指令値  $V_{RMin}$  のデフォルト値  $V_{RMin\_Default}$  とを保持している。

20

【0020】

一実施形態では、アナログデジタル変換回路部 52 は、PMIC3 から表示パネル 2 に供給される電源電圧  $ELVDD$  を入力してアナログデジタル変換を行う。一実施形態では、アナログデジタル変換回路部は、表示パネル 2 に供給される電源電圧  $ELVDD$  の測定値を生成する電源電圧測定回路部として動作する。一実施形態では、表示パネル 2 に実際に供給される電源電圧  $ELVDD$  を測定するために、アナログデジタル変換回路部 52 は、電源線 3a の、PMIC3 よりも表示パネル 2 に近い位置から電源電圧  $ELVDD$  を入力する。一実施形態では、アナログデジタル変換回路部 52 は、電源線 3a の、表示パネル 2 になるべく近い位置から電源電圧  $ELVDD$  を入力する。一実施形態では、アナログデジタル変換回路部 52 は、電源電圧  $ELVDD$  の測定値を降下量算出回路部 53 に送信する。

30

【0021】

一実施形態では、降下量算出回路部 53 は、アナログデジタル変換回路部 52 から受け取った電源電圧  $ELVDD$  の測定値から、電源電圧  $ELVDD$  の降下量を算出する。一実施形態では、降下量算出回路部 53 は、レジスタ回路部 51 から電源電圧  $ELVDD$  の設定値を読み出し、電源電圧  $ELVDD$  の測定値とレジスタ回路部 51 から読み出した設定値の差を、電源電圧  $ELVDD$  の降下量として算出する。以下では、電源電圧  $ELVDD$  の降下量を、単に降下量と呼ぶことがある。一実施形態では、降下量算出回路部 53 は、降下量を表すデジタル信号を生成して、最高/最低階調電圧値算出回路部 54 に送信する。

40

【0022】

一実施形態では、PMIC制御回路部 44 が、降下量算出回路部 53 によって算出された電源電圧  $ELVDD$  の降下量に基づいて PMIC 制御信号 50 を生成する。この場合、PMIC3 は、表示パネル 2 に供給される電源電圧  $ELVDD$  の電圧値が設定値に近づくように、電源電圧  $ELVDD$  を生成して表示パネル 2 に供給する動作を行う。

50

## 【0023】

一実施形態では、最高/最低階調電圧値算出回路部54は、降下量算出回路部53によって算出された電源電圧ELVDDの降下量に応じて、階調電圧生成回路部42に供給すべき最高階調電圧指令値VRMax、最低階調電圧指令値VRMinを生成する。

## 【0024】

一実施形態では、最高/最低階調電圧値算出回路部54は、降下量算出回路部53によって算出された降下量に基づいてレジスタ回路部51に格納されているデフォルト値VRMax\_\_Default、VRMin\_\_Defaultを補正することで、階調電圧生成回路部42に供給される最高階調電圧指令値VRMax及び最低階調電圧指令値VRMinを算出する。一実施形態では、最高/最低階調電圧値算出回路部54は、降下量に基づいて補正量を決定し、この補正量に基づいてデフォルト値VRMax\_\_Default、VRMin\_\_Defaultを補正して最高階調電圧指令値VRMax及び最低階調電圧指令値VRMinを算出する。一実施形態では、最高階調電圧指令値VRMax及び最低階調電圧指令値VRMinは、デフォルト値VRMax\_\_Default及びVRMin\_\_Defaultに補正量を加えた値に、それぞれ等しい。一実施形態では、表示装置1の特性に応じて、デフォルト値VRMax\_\_Default及びVRMin\_\_Defaultにそれぞれ加える補正量が異なってもよい。これは、階調値と階調電圧との対応関係の変化の効果を低減又は抑制して輝度バランスを向上し得る。一実施形態では、最高/最低階調電圧値算出回路部54は、算出した最高階調電圧指令値VRMax及び最低階調電圧指令値VRMinを、階調電圧生成回路部42に送信する。

10

20

## 【0025】

一実施形態では、画質を向上するために、デジタルガンマ補正回路部41が、電源電圧ELVDDの降下量に応じてデジタルガンマ補正の入出力関係を制御するように構成される。

## 【0026】

図3に示す一実施形態では、デジタルガンマ補正回路部41は、演算回路部411と、制御回路部412とを備えている。一実施形態では、演算回路部411は、入力画像データを受け取り、受け取った入力画像データへのデジタルガンマ補正を行って補正後画像データを生成する。一実施形態では、制御回路部412は、演算回路部411において行われるデジタルガンマ補正の入出力特性を制御する制御パラメータを演算回路部411に供給する。一実施形態では、演算回路部411は、供給された制御パラメータに応じて入力画像データへのデジタルガンマ補正を行う。

30

## 【0027】

一実施形態では、制御回路部412は、最高/最低階調電圧値算出回路部54から最高階調電圧指令値VRMax及び最低階調電圧指令値VRMinを受信する。また、制御回路部412は、レジスタ回路部51からデフォルト値VRMax\_\_Default及びVRMin\_\_Defaultを受信する。一実施形態では、制御回路部412は、階調電圧生成回路部42に供給された最高階調電圧指令値VRMax及び最低階調電圧指令値VRMinと、デフォルト値VRMax\_\_Default及びVRMin\_\_Defaultとから、最高/最低階調電圧値算出回路部54における補正の補正量を算出する。一実施形態では、該補正量は、最高階調電圧指令値VRMaxとデフォルト値VRMax\_\_Defaultとの差分、及び、最低階調電圧指令値VRMinとデフォルト値VRMin\_\_Defaultとの差分として算出される。一実施形態では、最高/最低階調電圧値算出回路部54における最高階調電圧指令値VRMax及び最低階調電圧指令値VRMinの算出方法によっては、これらの差分は、互いに一致することがある。

40

## 【0028】

一実施形態では、制御回路部412は、算出した補正量に基づいて、演算回路部411で行われるデジタルガンマ補正の入出力特性を制御する制御パラメータを生成する。一実施形態では、制御回路部412は、制御パラメータを、表示パネル2の副画素の色毎に、個別に生成する。副画素の色は、赤色、緑色及び青色であってもよい。表示パネル2が、

50

更に、赤色、緑色及び青色以外の色を表示するように構成された副画素を備えていてもよい。制御パラメータを色毎に個別に生成することにより、階調値と駆動電圧との対応関係の変化の効果を低減又は抑制し、色バランスを向上し得る。一実施形態では、制御回路部 4 1 2 は、赤色 ( R ) についてデジタルガンマ補正の入出力特性を制御する R 制御パラメータ R \_\_ C T R L、緑色 ( G ) についてデジタルガンマ補正の入出力特性を制御する G 制御パラメータ G \_\_ C T R L 及び青色 ( B ) についてデジタルガンマ補正の入出力特性を制御する B 制御パラメータ B \_\_ C T R L を生成する。色の組み合わせは、本明細書に開示されているものに限定されない。

#### 【 0 0 2 9 】

一実施形態では、制御回路部 4 1 2 で算出される補正量は、最高 / 最低階調電圧値算出回路部 5 4 が、電源電圧 E L V D D の降下量に基づいて決定した値である。したがって、制御回路部 4 1 2 は、降下量に基づいて、デジタルガンマ補正の入出力特性を制御するための制御パラメータを生成する動作を行うとよい。

10

#### 【 0 0 3 0 】

一実施形態では、制御回路部 4 1 2 が、デジタルガンマ補正制御用 L U T ( L o o k u p T a b l e ) 4 1 3 を備えている。デジタルガンマ補正制御用 L U T 4 1 3 は、補正量と、制御パラメータとの対応関係を示す対応情報を有している。補正量は電源電圧 E L V D D の降下量に基づいて決定されるので、デジタルガンマ補正制御用 L U T 4 1 3 は、降下量を制御パラメータに対応づける対応情報を有していることになる。一実施形態では、デジタルガンマ補正制御用 L U T 4 1 3 は、降下量と、制御パラメータとの対応関係を示す対応情報を、表示パネル 2 の副画素の色毎に個別に有する。この場合、制御回路部 4 1 2 は、デジタルガンマ補正制御用 L U T 4 1 3 を参照し、補正量または降下量に対応する制御パラメータを読み出すことで、R 制御パラメータ R \_\_ C T R L、G 制御パラメータ G \_\_ C T R L、B 制御パラメータ B \_\_ C T R L を生成してもよい。

20

#### 【 0 0 3 1 】

一実施形態では、電源電圧 E L V D D の降下による表示パネル 2 の画質への影響を低減又は抑制するために、P M I C 制御回路部 4 4 による P M I C 3 の制御、階調電圧制御回路部 4 5 による最高階調電圧、最低階調電圧の制御、及び、デジタルガンマ補正回路部 4 1 によるデジタルガンマ補正の制御の、全てまたは一部を使用する。一実施形態では、デジタルガンマ補正回路部 4 1 によるデジタルガンマ補正の制御が、階調電圧制御回路部 4 5 による階調電圧の制御よりも早く効果を生じ、階調電圧制御回路部 4 5 による階調電圧の制御が、P M I C 制御回路部 4 4 による電源電圧 E L V D D への制御よりも早く効果が生じる。また、P M I C 制御回路部 4 4 は電源電圧 E L V D D そのものを制御することができ、階調電圧制御回路部 4 5 は階調電圧の全体的な分布を制御することが出来、デジタルガンマ補正回路部 4 1 はデジタルガンマ補正の入出力曲線の形状を副画素の色に応じて個別に制御することができる。

30

#### 【 0 0 3 2 】

図 4 を参照して、一実施形態では、ある垂直同期期間において電源電圧 E L V D D の降下が発生したとき、この電源電圧 E L V D D の降下が、次の垂直同期期間におけるデジタルガンマ補正の制御、及び、最高階調電圧、最低階調電圧の制御に反映される。一実施形態では、アナログデジタル変換回路部 5 2 による電源電圧 E L V D D の測定が、各垂直同期期間のフロントポーチ期間に測定される。図 4 には、各垂直同期期間の末尾にあるフロントポーチ期間が記号 “ F P ” で示されており、各垂直同期期間の先頭にあるバックポーチ期間が、記号 “ B P ” で示されている。一実施形態では、各垂直同期期間のフロントポーチ期間に測定された電源電圧 E L V D D に基づき、次の垂直同期期間におけるデジタルガンマ補正の制御、及び、最高階調電圧、最低階調電圧の制御が行われる。

40

#### 【 0 0 3 3 】

一実施形態では、垂直同期期間 # i において電源電圧 E L V D D が測定されると、電源電圧 E L V D D の降下量が算出され、該降下量に基づき、次の垂直同期期間 # ( i + 1 ) において最高階調電圧指令値 V R M a x 及び最低階調電圧指令値 V R M i n の算出に用い

50

られる補正量が決定される。一実施形態では、更に、該補正量を用いて、次の垂直同期期間 # (  $i + 1$  ) で用いるべき最高階調電圧指令値  $V_{RMax}$  及び最低階調電圧指令値  $V_{RMin}$  が算出される。次の垂直同期期間 # (  $i + 1$  ) では、算出された最高階調電圧指令値  $V_{RMax}$  及び最低階調電圧指令値  $V_{RMin}$  に基づき最高階調電圧及び最低階調電圧が制御される。次の垂直同期期間 # (  $i + 1$  ) では、更に、垂直同期期間 #  $i$  における電源電圧  $E_{LVDD}$  に基づき決定された補正量に基づき、デジタルガンマ補正の制御が行われる。

#### 【0034】

一実施形態では、垂直同期期間 # (  $i + 1$  ) における最高階調電圧と最低階調電圧の制御、及び、デジタルガンマ補正の制御が、その前の垂直同期期間 #  $i$  に表示された画像 #  $i$  に基づいて行われる。例えば、一実施形態では、垂直同期期間 # 0 に画像 # 0 が表示され、垂直同期期間 # 0 における電源電圧  $E_{LVDD}$  の降下量が、垂直同期期間 # 0 において画像 # 0 を表示することで表示パネル 2 に流れる電流を反映している。一実施形態では、垂直同期期間 # 1 において最高階調電圧指令値  $V_{RMax}$  及び最低階調電圧指令値  $V_{RMin}$  の算出に用いられる補正量が、垂直同期期間 # 0 における電源電圧  $E_{LVDD}$  の降下量に基づいており、よって、垂直同期期間 # 1 における最高階調電圧指令値  $V_{RMax}$  及び最低階調電圧指令値  $V_{RMin}$  が、画像 # 0 を反映している。一実施形態では、垂直同期期間 # 1 におけるデジタルガンマ補正の制御は、垂直同期期間 # 0 における最高階調電圧指令値  $V_{RMax}$  及び最低階調電圧指令値  $V_{RMin}$  に依存しており、よって、画像 # 0 を反映している。

#### 【0035】

一実施形態では、複数の垂直同期期間について算出された補正量が階調電圧制御回路部 45 に保持され、保持された補正量を平均化して得られた補正量を用いて最高階調電圧指令値  $V_{RMax}$  及び最低階調電圧指令値  $V_{RMin}$  が算出されてもよい。このような動作は、各垂直同期期間において表示パネル 2 を流れる電流が変化した場合に、最高階調電圧及び最低階調電圧の変化、及び、デジタルガンマ補正において生成される R 制御パラメータ  $R\_CTRL$ 、G 制御パラメータ  $G\_CTRL$ 、B 制御パラメータ  $B\_CTRL$  の変化を抑制する。これは、表示パネル 2 のフリッカ（例えば、輝度の変化）の発生の抑制に有効である。

#### 【0036】

一実施形態では、図 5 に示すように、階調電圧制御回路部 45 が、電源電圧  $E_{LVDD}$  の降下量  $E_{LVDD}$  と、最高階調電圧指令値  $V_{RMax}$  及び最低階調電圧指令値  $V_{RMin}$  の算出に用いられる補正量との対応関係を示す対応情報 55a を格納するレジスタ回路部 55 を備え、最高 / 最低階調電圧値算出回路部 54 が、対応情報 55a を参照して最高階調電圧指令値  $V_{RMax}$  及び最低階調電圧指令値  $V_{RMin}$  の算出に用いられる補正量を決定してもよい。一実施形態では、対応情報 55a が、電源電圧  $E_{LVDD}$  の降下量  $E_{LVDD}$  と最高階調電圧指令値  $V_{RMax}$  の算出に用いられる補正量との対応関係が非線形であるように設定されている。一実施形態では、対応情報 55a が、電源電圧  $E_{LVDD}$  の降下量  $E_{LVDD}$  と、最低階調電圧指令値  $V_{RMin}$  の算出に用いられる補正量との対応関係が非線形であるように設定されている。一実施形態では、非線形的な対応関係を示す対応情報 55a を用いることで、表示パネル 2 の特性に応じて適正に補正量を決定することが可能になる。

#### 【0037】

一実施形態では、図 6 に示すように、電源電圧  $E_{LVDD}$  の降下量  $E_{LVDD}$  について複数の範囲 # 0 ~ # 7 が規定され、対応情報 55a は、範囲 # 0 ~ # 7 のそれぞれについて、降下量  $E_{LVDD}$  に対する補正量の増加率を個別に設定可能である。一実施形態では、対応情報 55a は、範囲 # 0 ~ # 7 の境界における補正量を指定する。一実施形態では、対応情報 55a は、各範囲 #  $i$  の下限における補正量 #  $i$  と上限における補正量 # (  $i + 1$  ) とを指定する。一実施形態では、電源電圧  $E_{LVDD}$  の降下量  $E_{LVDD}$  が範囲 #  $i$  にあるとき、最高 / 最低階調電圧値算出回路部 54 は、補正量 #  $i$ 、# (  $i + 1$  )

10

20

30

40

50

)との内挿によって最高階調電圧指令値 $V_{RMmax}$ 及び/又は最低階調電圧指令値 $V_{RMmin}$ の算出に用いられる補正量を算出してもよい。一実施形態では、補正量#0~#8が、電源電圧 $ELVDD$ の降下量 $ELVDD$ と最高階調電圧指令値 $V_{RMmax}$ 及び/又は最低階調電圧指令値 $V_{RMmin}$ の算出に用いられる補正量との間の関係が非線形になるように設定されてもよい。

#### 【0038】

一実施形態では、図7に示すように、表示ドライバ4の外部接続端子4aに入力された電源電圧 $ELVDD$ が、アナログデジタル変換回路部52に加えて階調電圧生成回路部42にも供給され、階調電圧生成回路部42が、電源電圧 $ELVDD$ の降下をアナログ演算によって補償しながら階調電圧を生成するように構成される。一実施形態では、このよう

10

#### 【0039】

一実施形態では、図8に示すように、階調電圧生成回路部42が、 $ELVDD$ 補償回路部61と、抵抗ストリング62と、マルチプレクサ63、64と、抵抗ストリング65とを備えている。一実施形態では、 $ELVDD$ 補償回路部61が、抵抗ストリング62の両端に、それぞれ、トップ電圧 $V_{TOP}$ 及びボトム電圧 $V_{BOT}$ を供給するように構成されている。一実施形態では、抵抗ストリング62が、トップ電圧 $V_{TOP}$ とボトム電圧 $V_{BOT}$ との電圧分割によって複数のタップのそれぞれにタップ電圧を生成するように構成される。一実施形態では、マルチプレクサ63、64が、抵抗ストリング62の複数のタップに生成されたタップ電圧に基づいて最高階調電圧 $V_0$ 及び最低階調電圧 $V_m$ を生成する。一実施形態では、マルチプレクサ63の入力が、抵抗ストリング62の複数のタップに接続されており、マルチプレクサ63が、最高/最低階調電圧値算出回路部54から受けとった最高階調電圧指令値 $V_{RMmax}$ に基づき、該複数のタップにそれぞれに生成されるタップ電圧のうちから最高階調電圧 $V_0$ を選択する。一実施形態では、マルチプレクサ64の入力が、抵抗ストリング62の複数のタップに接続されており、マルチプレクサ64が、最高/最低階調電圧値算出回路部54から受けとった最低階調電圧指令値 $V_{RMmin}$ に基づき、該複数のタップのそれぞれに生成されるタップ電圧のうちから最低階調電圧 $V_m$ を選択する。一実施形態では、選択された最高階調電圧 $V_0$ と最低階調電圧 $V_m$ とが抵抗ストリング65に供給される。一実施形態では、抵抗ストリング65が、最高階調電圧 $V_0$ と最低階調電圧 $V_m$ との電圧分割によって中間の階調電圧 $V_1 \sim V(m-1)$ を生成

20

30

#### 【0040】

一実施形態では、 $ELVDD$ 補償回路部61が、電源電圧 $ELVDD$ の降下が発生したとき、この降下を補償するようにトップ電圧 $V_{TOP}$ とボトム電圧 $V_{BOT}$ を生成するように構成される。一実施形態では、 $ELVDD$ 補償回路部61は、アナログ回路として構成され、アナログ処理によって電源電圧 $ELVDD$ の降下を補償するように構成される。

#### 【0041】

一実施形態では、 $ELVDD$ 補償回路部61が、減算回路部71と、ゲイン調整回路部72、73と、減算回路部74、75とを備えている。一実施形態では、減算回路部71が、デフォルトの電源電圧 $ELVDD$ の電圧レベルを有する $ELVDD$ 参照電圧 $ELVDD\_Default$ と、外部接続端子4aに入力された電源電圧 $ELVDD$ との差分に対応するアナログ差分電圧 $ELVDD\_a$ を生成するアナログ減算回路として構成される。一実施形態では、アナログ差分電圧 $ELVDD\_a$ は、電源電圧 $ELVDD$ の降下量に対応している。一実施形態では、ゲイン調整回路部72が、トップ電圧 $V_{TOP}$ の生成におけるアナログ差分電圧 $ELVDD\_a$ に対するゲインを調節するように構成される。一実施形態では、ゲイン調整回路部72が、アナログ差分電圧 $ELVDD\_a$ の倍の電圧を出力するアナログ乗算回路として構成される。一実施形態では、ゲイン調整回路部73が、ボトム電圧 $V_{BOT}$ の生成におけるアナログ差分電圧 $ELVDD\_a$ に対するゲインを調節するように構成される。一実施形態では、ゲイン調整回路部73が、アナログ差分電圧 $ELVDD\_a$ の倍の電圧を出力するアナログ乗算回路として構成

40

50

される。一実施形態では、減算回路部 74 が、デフォルトのトップ電圧  $V_{TOP\_Default}$  からゲイン調整回路部 72 から出力される電圧  $\cdot ELVDD\_a$  を減じて得られる電圧を出力するアナログ減算回路として構成される。一実施形態では、減算回路部 74 から出力される電圧が、トップ電圧  $V_{TOP}$  として抵抗ストリング 62 の一端に供給される。一実施形態では、減算回路部 75 が、デフォルトのボトム電圧  $V_{BOT\_Default}$  からゲイン調整回路部 73 から出力される電圧  $\cdot ELVDD\_a$  を減じて得られる電圧を出力するアナログ減算回路として構成される。一実施形態では、減算回路部 75 から出力される電圧が、ボトム電圧  $V_{BOT}$  として抵抗ストリング 62 の他端に供給される。

#### 【0042】

一実施形態では、このように構成された  $ELVDD$  補償回路部 61 は、電源電圧  $ELVDD$ 、 $ELVDD$  参照電圧  $ELVDD\_Default$ 、デフォルトのトップ電圧  $V_{TOP\_Default}$  及びデフォルトのボトム電圧  $V_{BOT\_Default}$  に対してアナログ演算を行って、トップ電圧  $V_{TOP}$  及びボトム電圧  $V_{BOT}$  を生成する。一実施形態では、生成されるトップ電圧  $V_{TOP}$ 、ボトム電圧  $V_{BOT}$  は、それぞれ、下記式 (1)、(2) によって表される。

$$V_{TOP} = V_{TOP\_Default} - \cdot ELVDD\_a \quad (1)$$

$$V_{BOT} = V_{BOT\_Default} - \cdot ELVDD\_a \quad (2)$$

#### 【0043】

一実施形態では、電源電圧  $ELVDD$  の降下が発生していない場合、即ち、 $ELVDD\_a$  がゼロである場合、 $ELVDD$  補償回路部 61 が生成するトップ電圧  $V_{TOP}$ 、ボトム電圧  $V_{BOT}$  が、それぞれ、デフォルトのトップ電圧  $V_{TOP\_Default}$ 、ボトム電圧  $V_{BOT\_Default}$  に一致する。

#### 【0044】

一実施形態では、ある垂直同期期間において電源電圧  $ELVDD$  の降下が発生すると、 $ELVDD$  補償回路部 61 により、電源電圧  $ELVDD$  の降下を補償したトップ電圧  $V_{TOP}$  及びボトム電圧  $V_{BOT}$  がアナログ演算によって生成される。一実施形態では、電源電圧  $ELVDD$  の降下の補償は、即時に行われる。一実施形態では、階調電圧生成回路部 42 は、電源電圧  $ELVDD$  の降下の発生直後から電源電圧  $ELVDD$  の降下が補償された階調電圧  $V_0 \sim V_m$  を供給し始める。一実施形態では、電源電圧  $ELVDD$  の降下が発生した垂直同期期間の次の垂直同期期間に、電源電圧  $ELVDD$  の降下を補償する色毎のデジタルガンマ補正が開始される。一実施形態では、このような動作により、電源電圧  $ELVDD$  の降下の補償の即応性が向上し、更に、色バランスが向上する。

#### 【0045】

以上には、本開示の様々な実施形態が具体的に記載されているが、本開示に記載された技術は、様々な変更と共に実施され得る。

#### 【符号の説明】

#### 【0046】

- 1 表示装置
- 2 表示パネル
  - 21 データライン
  - 22 スキャンライン
  - 23 画素回路
  - 24 スキャンドライバ回路部
- 3 PMIC
  - 3a 電源線
- 4 表示ドライバ
  - 4a 外部接続端子
    - 41 デジタルガンマ補正回路部
      - 411 演算回路部

10

20

30

40

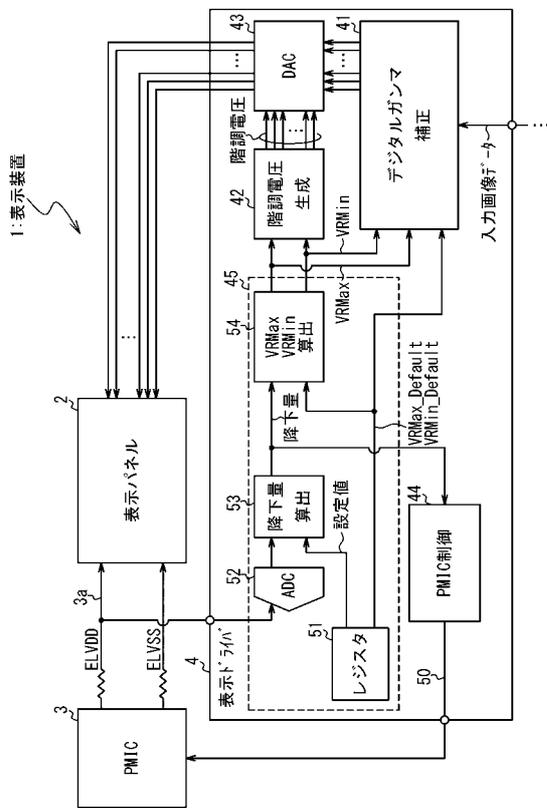
50

- 4 1 2 制御回路部
- 4 1 3 デジタルガンマ補正制御用 L U T
- 4 2 階調電圧生成回路部
- 4 3 デジタルアナログ変換回路部 ( D A C )
- 4 4 P M I C 制御回路部
- 4 5 階調電圧制御回路部
- 5 0 P M I C 制御信号
- 5 1 レジスタ回路部
- 5 2 アナログデジタル変換回路部 ( A D C )
- 5 3 降下量算出回路部
- 5 4 最高 / 最低階調電圧値算出回路部
- 5 5 レジスタ回路部
- 5 5 a 対応情報
- 6 1 E L V D D 補償回路部
- 6 2 抵抗ストリング
- 6 3 マルチプレクサ
- 6 4 マルチプレクサ
- 6 5 抵抗ストリング
- 7 1 減算回路部
- 7 2 ゲイン調整回路部
- 7 3 ゲイン調整回路部
- 7 4 減算回路部
- 7 5 減算回路部

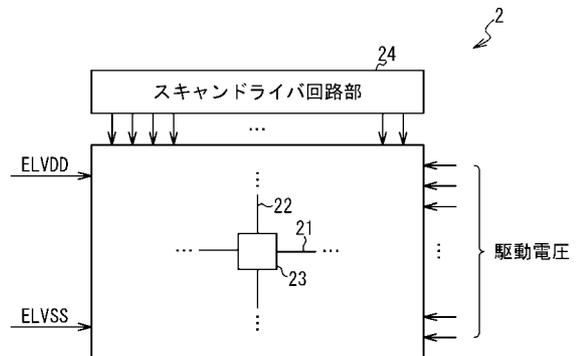
10

20

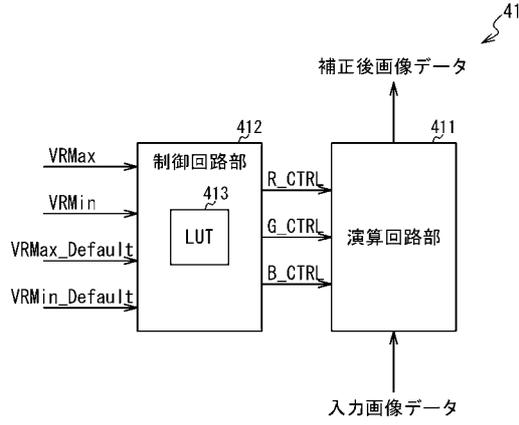
【 図 1 】



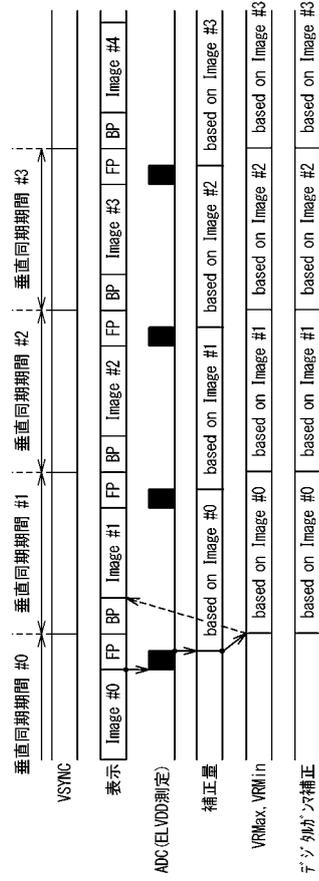
【 図 2 】



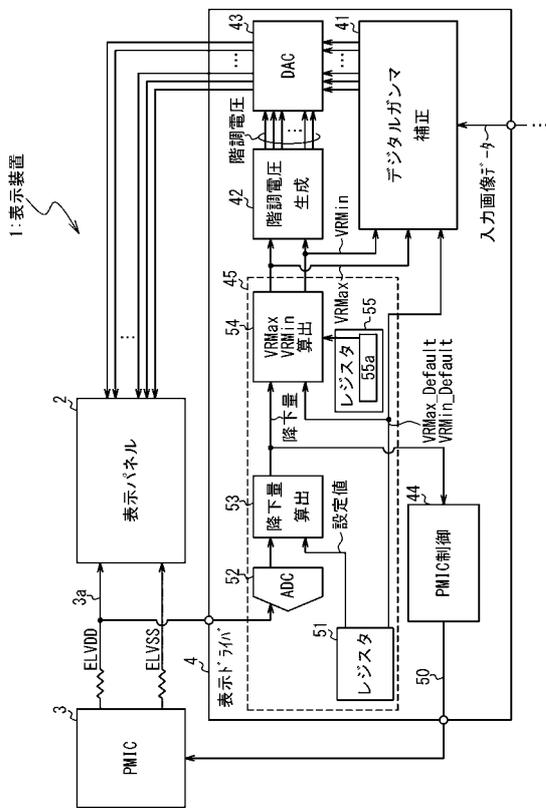
【 図 3 】



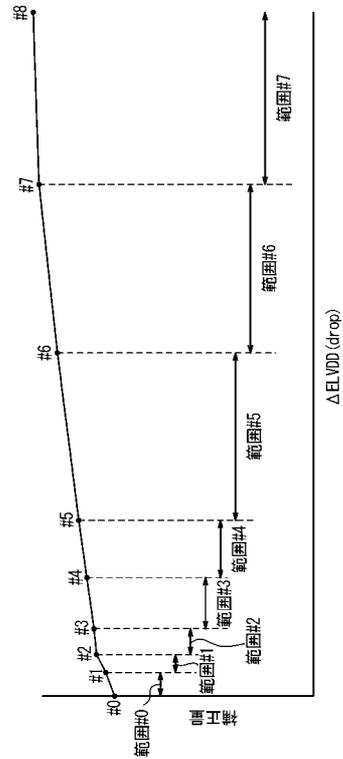
【 図 4 】



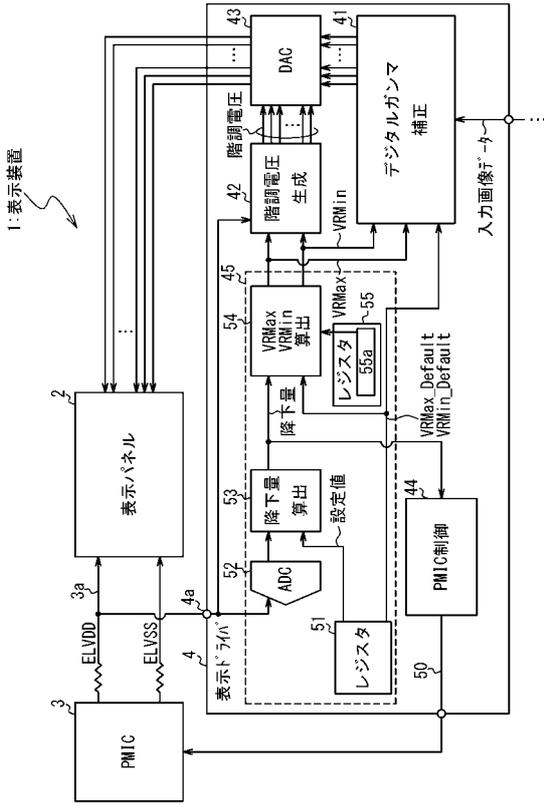
【 図 5 】



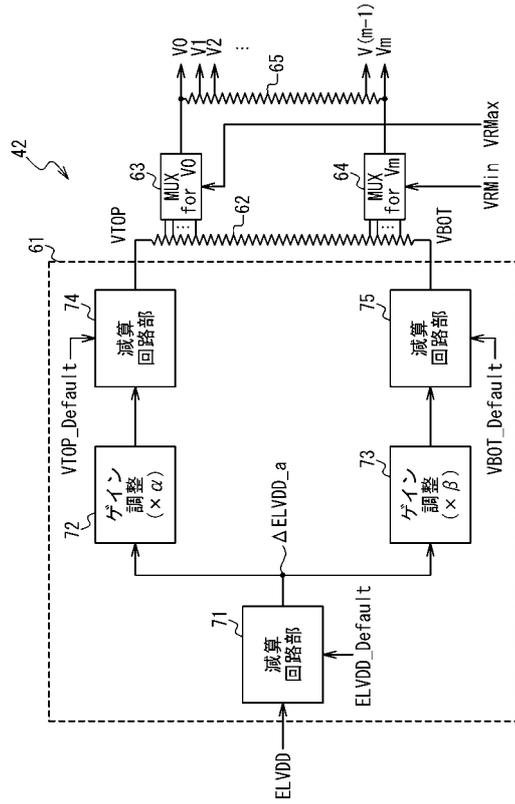
【 図 6 】



【 図 7 】



【 図 8 】



## フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
	G 0 9 G 3/20	6 2 3 R
	G 0 9 G 3/20	6 3 1 U
	G 0 9 G 3/20	6 1 2 F
	G 0 9 G 3/20	6 2 3 F
	G 0 9 G 3/3275	
	G 0 9 G 3/20	6 4 2 C
	G 0 9 G 3/20	6 1 1 E

(72)発明者 大舘 英史

東京都中野区中野4丁目10番2号 シナプティクス・ジャパン合同会社内

(72)発明者 新保 二郎

東京都中野区中野4丁目10番2号 シナプティクス・ジャパン合同会社内

(72)発明者 谷本 一征

東京都中野区中野4丁目10番2号 シナプティクス・ジャパン合同会社内

Fターム(参考) 5C080 AA06 BB05 CC03 DD04 DD06 EE29 EE30 FF03 GG12 JJ02  
 JJ03 JJ04 JJ05  
 5C380 AA01 AB04 AB34 BA19 BA20 BA25 BA45 BB09 BB13 BB21  
 CA04 CA12 CA33 CE05 CE08 CF06 CF13 CF18 CF19 CF41  
 CF48 CF49 CF52 CF61 DA06 DA19 DA35 DA49 DA50 EA02  
 FA02 FA25 FA26 FA28

专利名称(译)	显示驱动器及显示方法		
公开(公告)号	<a href="#">JP2020060764A</a>	公开(公告)日	2020-04-16
申请号	JP2019174211	申请日	2019-09-25
[标]申请(专利权)人(译)	辛纳普蒂克斯公司		
申请(专利权)人(译)	Synaptics公司		
[标]发明人	齋藤 聡 宮澤 敬 大館 英史 新保 二郎 谷本 一征		
发明人	齋藤 聡 宮澤 敬 大館 英史 新保 二郎 谷本 一征		
IPC分类号	G09G3/20 G09G3/3275		
FI分类号	G09G3/20.641.Q G09G3/20.642.P G09G3/20.641.C G09G3/20.642.J G09G3/20.650.M G09G3/20.623.R G09G3/20.631.U G09G3/20.612.F G09G3/20.623.F G09G3/3275 G09G3/20.642.C G09G3/20.611.E		
F-TERM分类号	5C080/AA06 5C080/BB05 5C080/CC03 5C080/DD04 5C080/DD06 5C080/EE29 5C080/EE30 5C080/FF03 5C080/GG12 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C380/AA01 5C380/AB04 5C380/AB34 5C380/BA19 5C380/BA20 5C380/BA25 5C380/BA45 5C380/BB09 5C380/BB13 5C380/BB21 5C380/CA04 5C380/CA12 5C380/CA33 5C380/CE05 5C380/CE08 5C380/CF06 5C380/CF13 5C380/CF18 5C380/CF19 5C380/CF41 5C380/CF48 5C380/CF49 5C380/CF52 5C380/CF61 5C380/DA06 5C380/DA19 5C380/DA35 5C380/DA49 5C380/DA50 5C380/EA02 5C380/FA02 5C380/FA25 5C380/FA26 5C380/FA28		
代理人(译)	狩野 义正 中尾 警策		
优先权	2018189655 2018-10-05 JP		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

在诸如OLED（有机发光二极管）面板的显示面板中，图像质量可能受到提供给显示面板的电源电压ELVDD的下降的影响。根据实施例的显示驱动器包括墨滴量计算电路单元和数字伽马校正电路单元。下降量计算电路单元计算相对于设定值提供给显示面板的电源电压的下降量。数字伽马校正电路单元基于下降量对输入图像数据执行数字伽马校正。[选型图]图1

