

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2018-147813

(P2018-147813A)

(43) 公開日 平成30年9月20日(2018.9.20)

(51) Int.Cl.	F I	テーマコード (参考)
H05B 33/10 (2006.01)	H05B 33/10	3K107
H01L 51/50 (2006.01)	H05B 33/14 A	4K029
H05B 33/12 (2006.01)	H05B 33/12 B	
H05B 33/22 (2006.01)	H05B 33/22 Z	
H05B 33/28 (2006.01)	H05B 33/28	

審査請求 未請求 請求項の数 14 O L (全 16 頁) 最終頁に続く

(21) 出願番号 特願2017-43717 (P2017-43717)
 (22) 出願日 平成29年3月8日 (2017.3.8)

(71) 出願人 502356528
 株式会社ジャパンディスプレイ
 東京都港区西新橋三丁目7番1号
 (74) 代理人 110000408
 特許業務法人高橋・林アンドパートナーズ
 (72) 発明者 北野 尚武
 東京都港区西新橋三丁目7番1号 株式会
 社ジャパンディスプレイ内
 (72) 発明者 小野 敬亮
 東京都港区西新橋三丁目7番1号 株式会
 社ジャパンディスプレイ内
 Fターム(参考) 3K107 AA01 BB01 CC23 CC45 DD22
 DD27 DD46X DD46Y EE46 FF15
 FF16 GG05 GG28 GG41

最終頁に続く

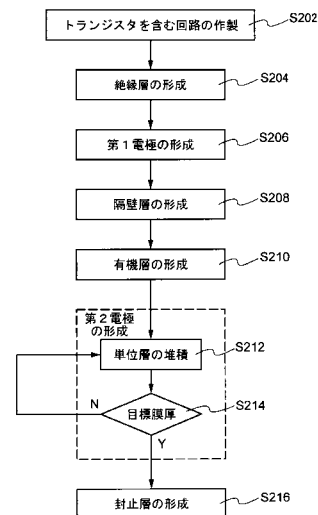
(54) 【発明の名称】 表示装置の製造方法及び表示装置

(57) 【要約】

【課題】 導電膜等を形成するときに発生する塵の問題を解決する。

【解決手段】 基板上に設けられたトランジスタを埋設する絶縁層を形成し、絶縁層上にトランジスタと電気的に接続される第1電極を形成し、第1電極の周縁部を覆い第1電極の内側領域を露出させる開口部を有する隔壁層を形成し、第1電極上に有機エレクトロルミネセンス材料を含む有機層を形成し、隔壁層及び有機層上に第2電極を形成し、第2電極上に封止層を形成する、工程を含む。第2電極の形成は、第2電極の目標膜厚より薄い膜厚の電極層を成膜段階と、電極層の形成段階の終了後の待機段階とを含み、成膜段階と待機段階とを目標膜厚に達するまで繰り返し行われる。

【選択図】 図9



【特許請求の範囲】**【請求項 1】**

基板上に設けられたトランジスタを埋設する絶縁層を形成し、
前記絶縁層上に前記トランジスタと電氣的に接続される第 1 電極を形成し、
前記第 1 電極の周縁部を覆い、前記第 1 電極の内側領域を露出させる開口部を有する隔壁層を形成し、

前記第 1 電極上に有機エレクトロルミネセンス材料を含む有機層を形成し、

前記隔壁層及び前記有機層上に第 2 電極を形成し、

前記第 2 電極上に封止層を形成する、工程を含み、

前記第 2 電極の形成は、前記第 2 電極の目標膜厚より薄い膜厚の電極層を成膜段階と、
前記電極層の形成段階の終了後の待機段階とを含み、前記成膜段階と前記待機段階とを前記目標膜厚に達するまで繰り返し行うこと、を特徴とする表示装置の製造方法。

10

【請求項 2】

前記成膜段階において成膜される電極層の膜厚を一定として、前記成膜段階と前記待機段階とを前記目標膜厚に達するまで繰り返し行う、請求項 1 に記載の表示装置の製造方法。

【請求項 3】

前記成膜段階において成膜される電極層の膜厚及び組成を一定として、前記成膜段階と前記待機段階とを前記目標膜厚に達するまで繰り返し行う、請求項 1 に記載の表示装置の製造方法。

20

【請求項 4】

前記成膜段階において成膜される電極層を、透明導電膜で形成する、請求項 1 に記載の表示装置の製造方法。

【請求項 5】

前記透明導電膜が、酸化インジウムスズ、酸化インジウム亜鉛、アルミニウムが添加された酸化亜鉛、ガリウムが添加された酸化亜鉛から選ばれた一種である、請求項 4 に記載の表示装置の製造方法。

【請求項 6】

前記第 2 電極を、スパッタリング法で作製する、請求項 1 に記載の表示装置の製造方法。

30

【請求項 7】

前記成膜段階のスパッタ圧に対し前記待機段階の圧力が低い、請求項 6 に記載の表示装置の製造方法。

【請求項 8】

前記待機段階で真空排気が行われる、請求項 7 に記載の表示装置の製造方法。

【請求項 9】

前記第 2 電極を形成する前記成膜段階が、スパッタリング装置において複数の前記基板ごとに逐次行われる、請求項 1 に記載の表示装置の製造方法。

【請求項 10】

前記第 2 電極を形成する前記成膜段階が、成膜される電極層の積算膜厚が一定水準になるまで、複数の前記基板ごとに逐次行われる、請求項 9 に記載の表示装置の製造方法。

40

【請求項 11】

前記一定水準に達したとき、前記スパッタリング装置においてクリーニング処理が行われる、請求項 10 に記載の表示装置の製造方法。

【請求項 12】

前記クリーニング処理が、記スパッタリング装置に装着されたスパッタリングターゲットのクリーニング処理である、請求項 11 に記載の表示装置の製造方法。

【請求項 13】

前記クリーニング処理が、前記スパッタリングターゲットの非エロージョン領域に付着した異物を除去する処理である、請求項 12 に記載の表示装置の製造方法。

50

【請求項 14】

前記クリーニング処理が、前記スパッタリングターゲットの裏面に配置されたマグネットの揺動範囲を非エロージョン領域にまで広げる処理である、請求項 13 に記載の表示装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は表示装置、表示装置の製造方法に関する。本明細書で開示される発明の一実施形態は、表示装置の製造に適用され得る導電膜（素子を構成する電極を形成する導電膜を含む）の製造方法に関する。

10

【背景技術】

【0002】

発光素子の一種として、有機エレクトロルミネセンス材料（以下、「有機 EL 材料」ともいう。）を用いた有機エレクトロルミネセンス素子（以下、「有機 EL 素子」ともいう。）が知られている。有機 EL 素子は、第 1 電極（陽極）、有機層、第 2 電極（陰極）が積層された構造を有する。画素に有機 EL 素子が配置された表示装置は、画素から出射される光の方向によってボトムエミッション型とトップエミッション型に分類される。トップエミッション型の表示装置は、有機層の上面に設けられる電極、例えば第 2 電極（陰極）が酸化インジウムスズ等の透明導電膜で作製される。

【0003】

20

有機 EL 素子において、有機層の上部に設けられる第 2 電極（陰極）を光の出射面とする場合、第 2 電極（陰極）は単に透光性が高いこののみでなく、透明導電膜の形成時に下地面に当たる有機層にダメージが及ばないことが求められる。酸化インジウムスズ等の透明導電膜はスパッタリング法によって作製される。有機 EL 素子の電極をスパッタリング法で作製するに際しては、プラズマによって生成されるイオンや高エネルギー電子により有機層にダメージが及ばないように、成膜条件に工夫がされている（例えば、特許文献 1、2 参照。）。

【先行技術文献】

【特許文献】

【0004】

30

【特許文献 1】特開 2007 - 095338 号公報

【特許文献 2】特開 2012 - 012633 号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

有機 EL 素子で画素が形成される表示装置は、有機 EL 素子が水分等により劣化しないように、画素が配列する領域に封止層が設けられている。封止層にピンホール、亀裂、あるいは膜の欠損による欠陥があると、当該欠陥部分から水分が浸入して有機層が劣化する。封止層に欠陥が形成される原因は様々である。例えば、下地面に製造工程で付着した塵が付着していると、封止層に欠陥が生成する原因となる。表示装置においては、有機 EL 素子を形成する段階、特にスパッタリング法で電極となる導電膜を形成する段階の発塵対策は重要となる。

40

【課題を解決するための手段】

【0006】

本発明の一実施形態による表示装置の製造方法は、基板上に設けられたトランジスタを埋設する絶縁層を形成し、絶縁層上にトランジスタと電氣的に接続される第 1 電極を形成し、第 1 電極の周縁部を覆い第 1 電極の内側領域を露出させる開口部を有する隔壁層を形成し、第 1 電極上に有機エレクトロルミネセンス材料を含む有機層を形成し、隔壁層及び有機層上に第 2 電極を形成し、第 2 電極上に封止層を形成する、工程を含む。第 2 電極の形成は、第 2 電極の目標膜厚より薄い膜厚の電極層を成膜段階と、電極層の形成段階の終

50

了後の待機段階とを含み、成膜段階と待機段階とを目標膜厚に達するまで繰り返し行う。

【0007】

本発明の一実施形態による表示装置は、基板上に設けられたトランジスタを埋設する絶縁層と、絶縁層上でトランジスタと電氣的に接続される第1電極と、第1電極の周縁部を覆い第1電極の内側領域を露出させる開口部を有する隔壁層と、第1電極上の有機エレクトロルミネセンス材料を含む有機層と、隔壁層及び有機層上の第2電極と、第2電極上の封止層とを含み、第2電極は、同じ組成を有する複数の導電層が積層された構造を有する。

【図面の簡単な説明】

【0008】

10

【図1】本発明の一実施形態に係る表示装置の構成を示す斜視図である。

【図2】本発明の一実施形態に係る表示装置の画素の構成を示す断面図である。

【図3】異物の生成メカニズムを説明する図である。

【図4】スパッタリングターゲットの非エロージョン領域と、当該非エロージョン領域に付着する生成物を電子顕微鏡で観察した結果を示す図である。

【図5】本発明の一実施形態に係る表示装置の製造工程を説明する断面図である。

【図6】本発明の一実施形態に係る表示装置の製造工程を説明する断面図である。

【図7】本発明の一実施形態に係る表示装置の製造工程を説明する断面図である。

【図8】本発明の一実施形態に係る表示装置の製造工程を説明する断面図である。

【図9】本発明の一実施形態に係る表示装置の製造工程を説明するフローチャート図である。

20

【図10】本発明の一実施形態に係る表示装置の製造工程を説明するフローチャート図である。

【発明を実施するための形態】

【0009】

以下、本発明の実施の形態を、図面等を参照しながら説明する。但し、本発明は多くの異なる態様で実施することが可能であり、以下に例示する実施の形態の記載内容に限定して解釈されるものではない。図面は説明をより明確にするため、実際の態様に比べ、各部の幅、厚さ、形状等について模式的に表される場合があるが、あくまで一例であって、本発明の解釈を限定するものではない。また、本明細書と各図において、既出の図に関して前述したものと同様の要素には、同一の符号（又は数字の後にa、bなどを付した符号）を付して、詳細な説明を適宜省略することがある。さらに各要素に対する「第1」、「第2」と付記された文字は、各要素を区別するために用いられる便宜的な標識であり、特段の説明がない限りそれ以上の意味を有さない。

30

【0010】

本明細書において、ある部材又は領域が他の部材又は領域の「上に（又は下に）」あるとする場合、特段の限定がない限りこれは他の部材又は領域の直上（又は直下）にある場合のみでなく他の部材又は領域の上方（又は下方）にある場合を含む。すなわち、他の部材又は領域の上方（又は下方）においてある部材又は領域との間に別の構成要素が含まれている場合も含む。なお、以下の説明では、特に断りのない限り、断面視においては、第1基板に対して第2基板が配置される側を「上」又は「上方」といい、その逆を「下」又は「下方」として説明する。

40

【0011】

[第1の実施形態]

本発明の一実施形態に係る表示装置の構成を図1及び図2に示す。図1は表示装置100の斜視図を示し、図2が画素の断面図を示す。

【0012】

図1において、表示装置100は、基板102の一主面に画素部104、第1駆動回路160、第2駆動回路162a、162b、及び端子部164が設けられている。画素部104は、行方向及び列方向に複数の画素106が配列され、表示装置100において表

50

示画面を形成する。第1駆動回路160は、例えば、映像信号線に映像信号を出力する映像信号線駆動回路である。第2駆動回路162a、162bは、例えば、走査信号線に走査信号を出力する走査信号線駆動回路である。カバー材166は、画素106の保護部材として用いられ、画素部104の略一面を覆うように配設される。

【0013】

図2は、このような表示装置100における画素106の断面構造を示す。画素106は、少なくとも一つのトランジスタ108、有機EL素子110、容量素子(例えば、第1容量素子112a、第2容量素子112b)を含む。画素106は、基板102の一主面に絶縁層を介してトランジスタ108及び有機EL素子110が積層された構造を有する。画素106は、少なくとも一つのトランジスタ108が有機EL素子110と電氣的に接続されている。トランジスタ108はゲートに印加される映像信号によってソース・ドレイン間を流れる電流(ドレイン電流)が制御される。有機EL素子110は、このドレイン電流によって発光強度が制御される。第1容量素子112aはトランジスタ108のゲート-ソース間電圧を保持し、第2容量素子112bは有機EL素子110に流れる電流量を調整するために適宜設けられる。

10

【0014】

トランジスタ108及び有機EL素子110が配置される基板102の一主面には、下地絶縁層114が設けられる。トランジスタ108は、下地絶縁層114の上に設けられる半導体層116、ゲート絶縁層118及びゲート電極120が積層された構造を有する。半導体層116は、非晶質シリコン又は多結晶のシリコン、若しくは金属酸化物等の半導体である。半導体層116はゲート絶縁層118によってゲート電極120と絶縁される一方、第1絶縁層122を介して設けられるソース・ドレイン電極124とは直接接触するように設けられる。第1絶縁層122は、ゲート電極120とソース・ドレイン電極124を電氣的に分離する層間絶縁膜として設けられる。第1絶縁層122上には、トランジスタ108及びトランジスタ108と電氣的に接続されるソース・ドレイン電極124を埋設するように、第2絶縁層126が設けられる。第2絶縁層126は、半導体層116、ゲート電極120及びソース・ドレイン電極124等による凹凸を埋め込み、表面を平坦化する平坦化膜として用いられる。第1絶縁層122は、酸化シリコン膜、窒酸化シリコン膜、窒化シリコン膜等の無機絶縁膜で形成される。第2絶縁層126は、ポリイミド、アクリル等の有機絶縁膜で形成される。

20

30

【0015】

第2絶縁層126の上面側に有機EL素子110が設けられる。有機EL素子110は、第1電極130、有機層132及び第2電極134が積層された構造を有する。第1電極130は、第2絶縁層126を貫通するコンタクトホール136aを介してソース・ドレイン電極124と電氣的に接続される。有機EL素子110は2端子素子であり、第1電極130と第2電極134との間に印加される電圧の大小によって発光が制御される。第1電極130は、画素毎に個別に電位が制御され、第2電極134は複数の画素間で共通の電位が印加される。第1電極130は画素毎に配設されるのに対し、画素106が設けられる領域の略全体に亘る一つの電極として配設される。

【0016】

第1容量素子112aは、ゲート絶縁層118を誘電体として用い、半導体層116と第1容量電極138が重畳する領域に形成される。第2容量素子112bは、第1電極130と、この第1電極130に重畳して設けられる第2容量電極140、及び第1電極130と第2容量電極140の間に設けられる第3絶縁層128を誘電体として用いた構造を有する。

40

【0017】

第2絶縁層126上には、第1電極130の周縁部を覆い内側領域を露出する隔壁層142が設けられる。有機層132は、隔壁層142から露出する第1電極130上に設けられる。詳細には、有機層132は、隔壁層142の開口部において第1電極130と接するように設けられ、さらに隔壁層142の表面に沿って設けられる。第2電極134は

50

、有機層 132 及び隔壁層 142 の上面を覆うように設けられる。隔壁層 142 は、第 1 電極 130 を露出する開口端において、滑らかな段差を形成するために有機樹脂材料で形成される。有機樹脂材料としては、アクリルやポリイミドなどが用いられる。

【0018】

有機層 132 は、低分子系又は高分子系の有機 EL 材料を含む層である。低分子系の有機 EL 材料を用いる場合、有機層 132 は有機 EL 材料を含む発光層に加え、当該発光層を挟むようにキャリア注入層（正孔注入層、電子注入層）、キャリア輸送層（正孔輸送層、電子輸送層）等が適宜設けられる。例えば、有機層 132 は、発光層を正孔注入層と電子注入層とで挟んだ構造とされる。また、有機層 132 は、正孔注入層と電子注入層に加え、正孔輸送層、電子輸送層、正孔ブロック層、電子ブロック層などを適宜付加される。有機層 132 は、複数の層が積層される場合でも、合計膜厚は 100 nm 乃至 200 nm 程度である。

10

【0019】

本実施形態において、有機 EL 素子 110 は、有機層 132 で発光した光を第 2 電極 134 側に放射する、いわゆるトップエミッション型の構造を有するものとする。そのため、第 1 電極 130 は有機層 132 で発光した光を反射するように、金属膜又は金属膜を含む層により構成される。例えば、第 1 電極 130 は、アルミニウム (Al)、銀 (Ag) 等の光反射性の金属層によって構成される。また、第 1 電極 130 は、酸化インジウムスズ（以下、「ITO」ともいう。）、酸化インジウム亜鉛（以下、「IZO」ともいう。）、アルミニウムが添加された酸化亜鉛（以下、「AZO」ともいう。）、ガリウムが添加された酸化亜鉛（以下、「GZO」ともいう。）等の透明導電膜と金属膜との積層構造を有する。

20

【0020】

一方、第 2 電極 134 は、有機層 132 で発光した光を外側へ出射させるため、ITO、IZO、AZO、GZO 等の透明導電膜で形成されることが好ましい。第 2 電極 134 は複数の画素に亘って形成されるため透光性のみでなく、低抵抗（シート抵抗が低いこと）であることが求められる。例えば、第 2 電極 134 のシート抵抗は、10 / 以下、好ましくは 5 / 以下であることが望ましいとされる。第 2 電極 134 のシート抵抗を低減するには膜厚を大きくすれば良い。しかし、第 2 電極 134 を厚膜化すると透過率が低下する問題がある。そのため、第 2 電極 134 は、好適な範囲として 100 nm から 300 nm、例えば 200 nm の膜厚となるように形成される。

30

【0021】

封止層 144 は、第 2 電極 134 の上面に設けられる。封止層 144 は、有機 EL 素子 110 への水分の浸入を防ぐ保護膜である。そのため封止層 144 は、水蒸気透過率の低い無機絶縁膜が用いられる。例えば、封止層 144 として、窒化シリコン膜、酸化アルミニウム膜等の無機絶縁膜が用いられる。封止層 144 として用いられる無機絶縁膜の膜厚は、0.5 μm から 10 μm、好ましくは 2 μm から 5 μm の範囲である。封止層 144 は、厚膜化した方が水蒸気等に対するバリア性は向上するが、特に短波長帯域での光透過率が低下するため、上述の範囲とすることが好ましい。

【0022】

また、封止層 144 は、無機絶縁膜と有機樹脂膜とが交互に積層された構造を有していてもよい。有機樹脂膜は、硬化前における組成物の流動性を利用して、下地面の凹凸を埋設し平坦な表面が得られる。したがって、無機絶縁膜と有機樹脂膜とを交互に積層することで水蒸気等のバリア性を高めることができる。この場合、有機樹脂膜の膜厚は 1 μm から 10 μm の範囲、例えば 2 μm から 5 μm の厚さとすることが好ましい。

40

【0023】

封止層 144 を緻密な膜で形成し、あるいは無機絶縁膜と有機樹脂膜とを組み合わせ下地面の凹凸に対して冗長性のある構造としても、下地面に封止層 144 で被覆できない大きさの異物等が存在すると、封止性能は低下する。例えば、封止層 144 の下地面に相当する第 2 電極 134 に大きな異物が付着していると、封止層 144 に欠陥が形成される

50

。例えば、封止層 144 の下地面に $0.5\ \mu\text{m}$ の異物が付着していても、封止層 144 として $5\ \mu\text{m}$ の膜厚の無機絶縁膜が形成されれば、当該異物を埋設して水蒸気等に対するバリア性を維持することは可能である。しかし、異物の大きさが封止層 144 の膜厚と同程度かそれ以上の大きさである場合には、当該異物を埋設することができず封止層 144 に欠陥が出来てしまう。

【0024】

封止層 144 の下地面に当たる第 2 電極 134 は、ITO 等の金属酸化物の焼結体をターゲットとして用いるスパッタリング法によって作製される。以下においては、スパッタリング法というときは特に断りのない限り、マグネトロンスパッタリング法であるものとする。マグネトロンスパッタリング法では、スパッタリングターゲットの裏面に配置された永久磁石等により、スパッタリングターゲット表面に磁界を生成し、プラズマで発生した二次電子をローレンツ力で捉え、サイクロイドまたはトロコイド運動させることによりスパッタガスとのイオン化衝突の頻度を増大させ、ターゲット付近に高密度プラズマを生成させてスパッタリングを行う方法である。

10

【0025】

スパッタリング法による成膜工程では、異物（パーティクルとも呼ばれる。）の発生を抑制するために、スパッタリングターゲット材の仕様及び成膜条件の最適化が図られる。例えば、ITO のスパッタリングターゲットにおいては、焼結体の高密度化を図ることで低ノジュール化を図り、ノジュールが原因となる異物の発生を抑えている。

20

【0026】

しかしながら、こうした対策によっても、有機 EL 素子を用いた表示装置 100 の製造工程においては十分ではない。基板に付着した異物は洗浄により除去することもできる。しかし、有機 EL 材料を含む有機層 132 は水分によって劣化するので、有機層 132 を形成した後は有効な洗浄処理を行うことができない。そのため第 2 電極 134 を作製するときに発生する異物の管理は極めて重要となる。特に、第 2 電極 134 の作製工程において、封止層 144 で埋設出来ないような大きさの異物が発生しないようにする必要がある。

【0027】

本発明の一実施形態においては、スパッタリングによる成膜と真空排気とを交互に行う間欠的な成膜法を採用する。すなわち、本発明の一実施形態に係る成膜法は、スパッタリングによる成膜の持続時間は、パーティクルが大きく成長しない時間内とし、1 回のスパッタリング成膜ごとに、真空排気（スパッタ圧からの減圧処理）を行うことを要旨とする。例えば、1 回の成膜時間を、 $5\ \mu\text{m}$ 以上のパーティクルが成長しない時間内に設定し、複数回に分けて目標膜厚になるまで成膜処理を行うこと、1 回の成膜処理と次の成膜処理との間にインターバルを置いて、当該インターバル期間において真空排気を行うようにして、スパッタリングによる成膜を行う。このような間欠的な成膜を行うことで、スパッタリング法によって薄膜を形成する場合において、被形成面へのパーティクル（基板面において異物として観測される物）の付着を低減することができる。

30

【0028】

なお、本実施形態では、パーティクルのサイズを $5\ \mu\text{m}$ と規定したが、この値は封止層の膜厚との関係で適宜変更されてもよい。すなわち、封止層の膜厚と同程度かそれ以上の大きさのパーティクルが生成されないように、成膜時間又は成膜条件を設定すればよい。

40

【0029】

IZO 膜が成膜された基板上に付着している異物の分析を行った。その結果、IZO が成膜された基板上には、丸みを帯びた形状の異物と、角張った形状の異物の、少なくとも 2 種類の形態の異なる異物が存在することが判明した。第 1 の異物は長さ $6\ \mu\text{m}$ 程度で表面に丸みを帯びた異形の異物である。第 1 の異物は、異物に中核部分と外皮部分とが含まれる。（1）中核部分及び（2）外皮部分から共に、インジウム（In）及び亜鉛（Zn）が検出され、この異物がスパッタリングターゲットに由来する酸化インジウム亜鉛であることが推察される。これは、異物が、スパッタリングターゲットから飛散した酸化イン

50

ジウム亜鉛を核として、その表面にスパッタリングで飛翔する酸化インジウム亜鉛の成分が非晶質状態で付着したものであることが推察される。一方、第2の異物は、角張った形状の異物である。この角張った形状の異物も、長手方向に6 μ m程度の長さを有するLサイズの異物である。

【0030】

2種類の異物の発生原因を、図3を参照して説明する。図3は、スパッタリング装置のチャンバ内の構造を模式的に示し、バックプレート146に固定されたスパッタリングターゲット148と、これに対向して基板ホルダー151に固定された基板152と、両者の間でグロー放電プラズマ154が生成される態様を示す。図3で示すように、スパッタリングターゲット148から飛散したパーティクル156は、チャンバ内（特に、スパッタリングターゲット148と基板152の間の空間）に浮遊している。そして、チャンバ内のパーティクル156は、グロー放電プラズマ154の中で浮遊しながらスパッタ粒子155が付着して成長し大粒径化する。これが基板152に付着すると、丸みを帯びた形状の異物として観察される。このため、丸みを帯びた形状の異物は、酸化インジウム亜鉛からなる結晶性の中核部の外皮に、非晶質性の酸化インジウム亜鉛が付着した形態を有する。外皮に相当する部分は、スパッタリングされたターゲット成分の堆積物であるので、パーティクルの表面は丸みを帯びる。すなわち、チャンバ内を浮遊し、成長して大粒径化したパーティクル156の一部は、基板の被成膜面に達し付着し、これがLサイズの異物として観察されるものと考えられる（第1のモード）。

【0031】

第1のモードに基づけば、1回当たりの堆積膜厚を小さくし、複数回の成膜を間欠的に繰り返すと共に、各成膜間の待機時間において真空引きを行うことは有効である。成膜を間欠的に行うことで、異物が大きく成長する前にスパッタリングによる成膜が止められ、チャンバを真空排気することでスパッタガスと共に浮遊する異物が排出されるため、基板に付着するLサイズの異物を減少できると推察される。

【0032】

一方、成膜を間欠的に行ったとしても、各成膜間の待機時間でスパッタ圧を保ったままであると、チャンバ内に浮遊する異物はそのまま留まるので、基板に付着するLサイズの異物の数を効果的に減少できないと考えられる。

【0033】

スパッタリング法による成膜工程において、スパッタリング装置のチャンバにスパッタガスを導入し、スパッタリングターゲットに電力を印加して基板上に薄膜を形成する第1の成膜段階と、スパッタリングターゲットに印加する電力を遮断して、チャンバ内のスパッタガスを排気して真空状態を保持する保持期間と、再びチャンバ内にスパッタガスを導入し、スパッタリングターゲット電力を印加して基板上に薄膜を形成する第2の成膜段階と、を含むように成膜を行うことで、基板に付着する粒径の大きい異物の数を減らすことができる。

【0034】

このような間欠的な成膜法は、積算膜厚を管理し、積算膜厚が一定の範囲内で行われることが好ましい。

【0035】

一方、角張った形状の異物は、丸みを帯びた形状の異物とは、発生原因及び発生場所が異なっている。図4は、スパッタリングターゲットの模式図を示す。スパッタリングターゲットは、スパッタリング現象により構成元素がスパッタされて消耗するエロージョン領域149と、スパッタリングされない非エロージョン領域150とを有する。非エロージョン領域150は、実質的にイオンが入射せず、スパッタリング成膜時の生成物158が堆積する。

【0036】

図4図4基板に付着する角張った形状の異物は、図3スパッタリングターゲットの非エロージョン領域150に堆積した生成物が飛散し、基板152に付着したものであると推測

10

20

30

40

50

される。非エロージョン領域 150 に堆積する生成物 158 は、積算膜厚と共に増加する。非エロージョン領域 150 に堆積する生成物 158 の厚みが一定範囲を超えてくると、非エロージョン領域 150 から飛散しやすい状況となり、基板 152 に付着する割合が増加するものと考えられる（第 2 のモード）。

【0037】

第 2 のモードで発生する異物は、スパッタリングターゲットの非エロージョン領域 150 に堆積する生成物を取り除くことで、減少させることができる。スパッタリングターゲットの非エロージョン領域 150 に堆積する異物は、クリーニングにより除去することが可能である。スパッタリングターゲットの非エロージョン領域 150 に付着した生成物は、スパッタリング装置のチャンバを大気開放して、直接的に除去することが可能であるが、この方法では生産性が著しく低下する。そこで、本発明の一実施形態は、非エロージョン領域 150 においてもスパッタリングが生じるように、グロー放電プラズマの範囲を広げることでクリーニングを行う。具体的には、ムービングマグネット方式のマグネトロンスパッタリング装置の場合、成膜時におけるマグネット 147 の揺動範囲 153 a に対し、クリーニング時におけるマグネット 147 の揺動範囲 153 b を非エロージョン領域 150 まで拡張することでクリーニングを行う。このようなクリーニング方法によれば、チャンバ内でその場 (in-situ) でクリーニングを行うことができる。

10

【0038】

このように、間欠的に成膜を行う場合において、積算膜厚を管理することによっても、異物の基板への付着を抑制することができる。すなわち、スパッタリング法による成膜工程において、目標膜厚に達する迄の成膜を 1 回の成膜時間をパーティクルが気相中で巨大に成長しない時間に区切って、複数回に分割して行い、各回を行うごとに真空排気の待機時間を設け、さらに積算膜厚を管理して、一定の膜厚に達したときにクリーニングを行うようにすることで、基板への異物の付着を防止することができる。

20

【0039】

本実施形態において考察されるように、スパッタリング法による間欠的な成膜方法を、有機 EL 素子の第 2 電極の成膜工程に適用すれば、有機 EL 素子上に付着する L サイズの異物の数を低減することができる。そのため、有機 EL 素子上に封止層を設ける場合において、異物の存在が原因となる封止層の欠陥を減少させることができる。これにより、有機 EL 素子の劣化を防ぐことができ、有機 EL 素子で画素が構成される表示装置においては、信頼性を向上させることができる。

30

【0040】

[第 2 の実施形態]

本実施形態は、第 1 の実施形態で示す間欠的な成膜法を用いた表示装置 100 の製造方法を図 9 で示すフローチャート、及び図 5、図 6、図 7、図 8 で示す画素の断面図を参照して説明する。

【0041】

基板 102 上にトランジスタを含む回路が作製され（図 9 で示す S202）、トランジスタを埋設する絶縁層が形成される。（図 9 で示す S204）。図 5 は、この段階にある画素 106 の断面図を示す。図 5 は、基板 102 の一主面に、下地絶縁層 114、トランジスタ 108（半導体層 116、ゲート絶縁層 118 及びゲート電極 120 を含む構造）及び第 1 容量素子 112 a（第 1 容量電極 138、ゲート絶縁層 118、ソース・ドレイン電極 124 を含む構造）、第 1 絶縁層 122、ソース・ドレイン電極 124、第 2 絶縁層 126 が形成される。

40

【0042】

トランジスタ 108 及び第 1 容量素子 112 a は、第 1 の実施形態において図 2 を参照して説明したとおりである。図 5 は、画素 106 に含まれるトランジスタの一つを例示する。トランジスタを含む回路は、画素回路に限定されず、画素部の外側に設けられる駆動回路を含む。

【0043】

50

トランジスタ108の上面には第1絶縁層122が形成される。第1絶縁層122は、単層又は複数の層で形成される。例えば、窒化シリコン膜と酸化シリコン膜とを積層して第1絶縁層122が形成される。このような第1絶縁層122は、プラズマCVD法、スパッタリング法によって作製される。第1絶縁層122には、半導体層116の一部を開口するコンタクトホール136aが形成される。ソース・ドレイン電極124は、第1絶縁層122上において、コンタクトホール136aの位置に合わせて形成される。さらに、第1絶縁層122上に、ソース・ドレイン電極124を埋設する第2絶縁層126が形成される。

【0044】

第2絶縁層126は、ポリエステル、ポリアミド、ポリイミド、ポリシロキサンなどの有機絶縁材料を用いて形成される。第2絶縁層126は、このような有機絶縁材料を用い、スピンコート法、インクジェット法、ラミネート法、印刷法、ディップコーティング法、蒸着重合法を用いて基板102の略全面に形成される。第2絶縁層126は、1μm以上の厚さを有していることが好ましい。第2絶縁層126が有機絶縁材料を用いこのような厚さに形成されることにより、トランジスタ108、ソース・ドレイン電極124による凹凸を埋設し、平坦な表面が形成される。第2絶縁層126には、その後、ソース・ドレイン電極124の一部を開口するコンタクトホール136aが形成される。

【0045】

第2絶縁層126の上に第1電極130が形成される(図9で示すS206)。図6は、第2絶縁層126上に、第1電極130が形成される段階を示す。なお、第1電極130の作製に先立って、第2容量素子112bを形成する工程が含まれてもよい。画素106において、第2容量素子112bは省略されてもよいが、以下の説明では第2容量素子112bの形成工程を含む形で説明をする。

【0046】

まず、第2絶縁層126の上面に第2容量電極140が形成される。そして、第2絶縁層126及び第2容量電極140を覆うように第3絶縁層128が形成される。第3絶縁層128は、窒化シリコン膜又は酸化シリコン膜で形成される。第3絶縁層128は、プラズマCVD法やスパッタリング法により、第2絶縁層の略全面に形成される。第3絶縁層128が形成されると、コンタクトホール136aの底面が第3絶縁層128によって被覆される。このため、第3絶縁層128にもコンタクトホール136aと重畳するコンタクトホール136bを形成する。

【0047】

第1電極130は、表示装置の各画素の配置に合わせて形成される。図6で示すように、ソース・ドレイン電極124と接触する部分を含むように、第3絶縁層128上に第1電極130が形成される。第1電極130は、ITO、IZO、AZO、GZO等の透明導電膜で形成される。この場合、第1電極130の下層には、第2容量電極140が形成されている。第1電極130が透明導電膜で形成される場合、第2容量電極140が金属膜で形成されることで、光反射板として用いることができる。また、第1電極130は、金属膜、又は金属膜と透明導電膜とが積層されて形成されてもよい。具体的には、アルミニウム(Al)や銀(Ag)などの金属膜、あるいはこれらの合金を用いて第1電極130が形成される。または、このような金属膜と、ITO、IZO、AZO、GZO等の透明導電膜との積層によって第1電極130が形成される。第1電極130の積層構造は任意であるが、例えば、第1電極130として、金属膜を透明導電膜で挟んだ積層構造(例えばITO/Al/ITO等)が形成される。第1電極130は、有機EL材料を含む有機層と接する面に、ITO等の仕事関数の高い透明導電膜が設けられることで、有機膜に対する正孔注入性が向上する。

【0048】

次いで、隔壁層142が形成される(図9で示すS208)。隔壁層142は、第1電極130の周縁部を覆い、内側領域を開口する絶縁層である。隔壁層142は、アクリル、ポリイミド等の有機絶縁材料を用いて形成される。隔壁層142が有機絶縁材料で形成

10

20

30

40

50

されることで、第1電極130による段差、第2絶縁層126に形成されたコンタクトホール136aに起因する段差を埋設することができる。隔壁層142の開口部の端部は、なだらかなテーパ形状を有するように形成することが好ましい。隔壁層142の開口端部が急峻な勾配を有すると、次の工程で作製される有機層、第2電極が段差により破断してしまう。しかし、隔壁層142の開口端部がなだらかなテーパ形状を有していると、有機層132、第2電極134の破断を防止することができる。

【0049】

第1電極130の上面に有機層132が形成される(図9で示すS210)。図7は、有機層132が形成される段階を示す。有機層132は、少なくとも隔壁層142から露出する第1電極130の上面から隔壁層142の表面に沿って形成される。このように有機層132が形成されることにより、有機層132は確実に第1電極130の上面に配置される。有機層132は、真空蒸着法により形成される。有機層132は、有機EL材料を含む層であり、単層又は複数の層により形成される。例えば、有機層132は、キャリア注入層、キャリア輸送層、発光層、キャリアブロック層、など適宜を組み合わせて形成される。有機層132は、隣接する画素と有機EL材料が異なり、キャリア輸送層等の他の層が同じ構造を有するように形成されてもよい。これにより、隣接する画素同士で異なる発光色を得ることができ、カラー表示が可能となる。また、有機層132は、複数の有機EL材料の組み合わせにより白色光を出射するように形成されてもよい。

10

【0050】

有機層132の上層側に第2電極134が形成される(図9で示すS212、S214)。図8は、第2電極134を形成する段階を示す。第2電極134は、ITO、IZO、AZO、GZO等の透明導電膜を、スパッタリング法を用いて形成される。第2電極134は、100nmから300nm、例えば200nmの膜厚となるように形成される。この成膜工程は、第1の実施形態で説明されるように連続的に成膜するのではなく、第2電極134を形成する単位層の成膜(S212)を、目標膜厚に達するまで複数回繰り返して行われる(S214)。例えば、第2電極134は、1回の成膜で堆積される膜厚を10nmから60nmとし、第2電極134の目標膜厚に達するように成膜処理を複数回に分けて行われる。一つの事例として、第2電極134の目標膜厚を200nmとする場合、1回当たりの成長膜厚を50nmとし、4回に分けて成膜が行われる。

20

【0051】

具体的には、図8の挿入図で示すように、第2電極134を、第1の電極層135aの成膜段階、第2の電極層135bの成膜段階、第3の電極層135cの成膜段階及び第4の電極層135dの成膜段階に分けて形成される。第1の電極層135aの成膜段階、第2の電極層135bの成膜段階、第3の電極層135cの成膜段階及び第4の電極層135dの各成膜段階は、同じ膜厚(一定の膜厚)を成膜するようにしてもよい。第1の電極層135aの成膜段階、第2の電極層135bの成膜段階、第3の電極層135cの成膜段階及び第4の電極層135dの各成膜段階は、同じ組成の膜を同じ厚さで成膜するようにしてもよい。これにより各層のばらつきを低減することができる。この場合、各電極層の成膜段階は所定の時間を空けて離散的に行われる。ある成膜段階と次の成膜段階との間の期間は、スパッタリング装置のチャンバ内を真空排気して一定時間保持する待機段階が設けられる。すなわち、成膜段階のスパッタ圧に対して待機段階の圧力が低くなるようにする。これにより、第1の実施形態で説明したように、スパッタリング成膜工程で被成膜面に異物(特にLサイズの大きさの異物)が付着するのを防ぐことができる。

30

40

【0052】

なお、第1の電極層135a、第2の電極層135b、第3の電極層135c及び第4の電極層135dの成膜処理は不連続に行われるが、いずれの層も組成は同一であるため、各層の界面が明確に識別されとは限らない。しかしながら、チャンバ内の残留気体を構成する元素である炭素(C)、窒素(N)、酸素(O)の少なくとも一種において、デルタ関数的な分布が含まれ得る。

【0053】

50

その後、第2電極134上に封止層144が形成される(S216)。図2を参照して説明したように、封止層144は、窒化シリコン膜、酸化アルミニウム膜等の無機絶縁膜を用いて形成される。封止層144として用いられる無機絶縁膜の膜厚は、0.5 μ m乃至10 μ m、好ましくは2 μ mから5 μ mの範囲である。封止層144は、厚膜化した方が水蒸気等に対するバリア性は向上するが、特に短波長帯域での光透過率が低下するため、上述の範囲とすることが好ましい。

【0054】

第2電極134を複数回の段階に分けて成膜をすることにより、封止層144の下地面には不良の異物の数が低減される。そのため、封止層144によって画素106に設けられる有機EL素子110は封止層144によって確実に保護される。また、封止層144の不良原因となる、Lサイズの大きさの異物が低減されることにより、封止層144自体を薄膜化することも可能となり、有機EL素子110からの出射される光の減衰を抑制することができる。

10

【0055】

封止層144の上面には、カバー材が設けられてもよい。カバー材は、透光性を有するガラス又はプラスチックの板状部材で形成することができる。カバー材166には、画素の配置に合わせて、カラーフィルタ層や遮光層が設けられていてもよい。カラーフィルタ層は、隣接する画素毎に異ならせ、例えば赤色、緑色、青色の発光を取り出すように形成することができる。遮光層とカラーフィルタ層とは下地膜を介して対向基板に設けても良いし、また、遮光層及びカラーフィルタ層を覆うようにオーバーコート層をさらに設けても良い。また、カバー材166にはタッチセンサが設けられていても良い。

20

【0056】

本実施形態によれば、第2電極の作製時に発生する異物の数を低減することができるので、その上層に形成する封止層に欠陥ができるのを抑制することができる。これにより、画素を構成する有機EL素子の劣化が抑制され、ダークスポット等の欠陥が発生することを防止することができる。すなわち、本実施形態によれば、表示装置の信頼性を向上させることができる。

【0057】

なお、第2電極134の形成に当たっては、スパッタリングターゲットの非エロージョン領域に付着する生成物を除去するクリーニング処理が行われてもよい。すなわち、表示装置の製造工程において、第2電極を形成する成膜段階が、スパッタリング装置において複数の基板ごとに逐次行われる場合、図10に示すように、積算膜厚を管理し(S211)、積算膜厚が所定の範囲を越える場合、クリーニング処理が行われてもよい(S213)。別言すれば、基板に付着する5 μ m以上の異物の数が一定水準になるまで成膜処理を繰り返し行い、一定水準に達するまで成膜処理を続け、その後クリーニング処理を行えばよい。クリーニング処理は、第1の実施形態で説明したように、スパッタリングターゲットの非エロージョン領域に付着して生成物が除去されるように、マグネットの揺動範囲を広げたプラズマ処理が行われる。このようなクリーニング処理を表示装置の製造ロット間、又は製造ロット内で行うことにより、角張った形状の異物が基板に付着することが抑制される。

30

40

【0058】

本実施形態によれば、第2電極を形成するに当たり、間欠的な成膜処理を行うことにより基板への異物の付着が抑制され、さらにチャンバ当たりの積算膜厚を管理することにより、間欠的な成膜法のみでは抑制できない異物の付着も抑制することができる。

【0059】

なお、本実施形態は、封止層の下層に配置される第2電極の作製方法について例示したが、このような作製方法は表示装置の他の部材の作製にも同様に適用される。例えば、有機EL素子の第1電極の作製に、間欠的な成膜法を適用してもよい。それにより第1電極上に付着する異物が抑制され、有機層に不良が生じることを抑制することができる。別言すれば、第1電極上に付着する異物は、ターゲット成分の異物であるため、有機層の膜厚

50

以上の異物があると、第1電極と第2電極との間で当該異物を介して短絡してしまう。しかしながら、本実施形態で示すように、間欠的な成膜を行うことで、そのような短絡不良が抑制される。

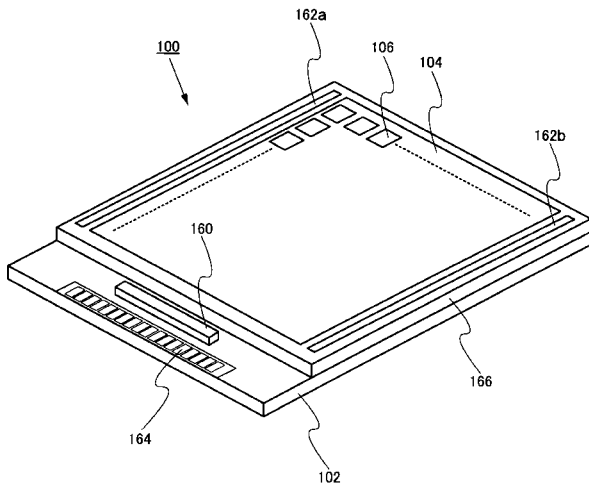
【符号の説明】

【0060】

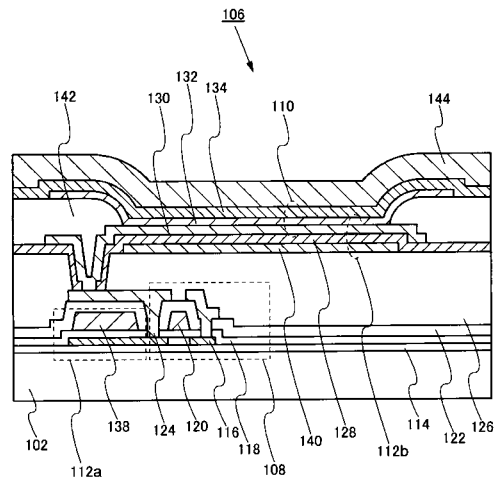
100・・・表示装置、102・・・基板、104・・・画素部、106・・・画素、
 108・・・トランジスタ、110・・・有機EL素子、112・・・容量素子、114
 ・・・・下地絶縁層、116・・・半導体層、118・・・ゲート絶縁層、120・・・ゲ
 ート電極、122・・・第1絶縁層、124・・・ソース・ドレイン電極、126・・・
 第2絶縁層、128・・・第3絶縁層、130・・・第1電極、132・・・有機層、1
 34・・・第2電極、135・・・電極層、136・・・コンタクトホール、138・・・
 第1容量電極、140・・・第2容量電極、142・・・隔壁層、144・・・封止層
 、146・・・バックングプレート、147・・・マグネット、148・・・スパッタリ
 ングターゲット、149・・・エロージョン領域、150・・・非エロージョン領域、1
 51・・・基板ホルダー、152・・・基板、153・・・揺動範囲、154・・・グロ
 ー放电プラズマ、155・・・スパッタ粒子、156・・・パーティクル、158・・・
 生成物、160・・・第1駆動回路、162・・・第2駆動回路、164・・・端子部、
 166・・・カバー材

10

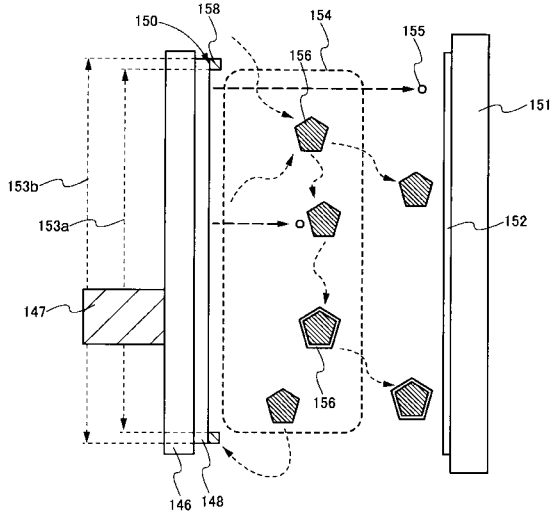
【図1】



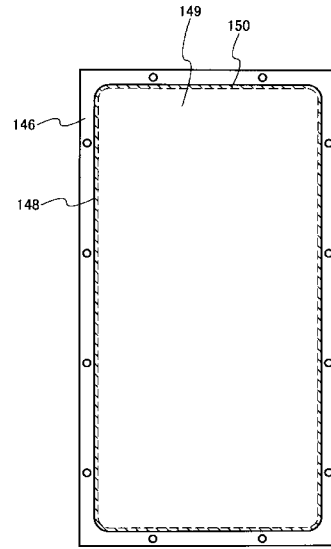
【図2】



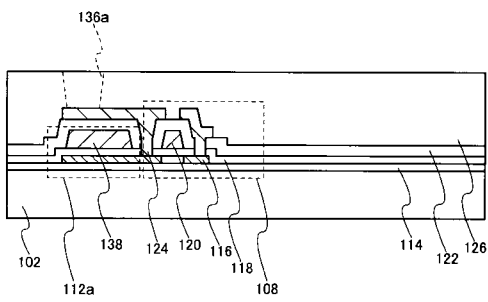
【 図 3 】



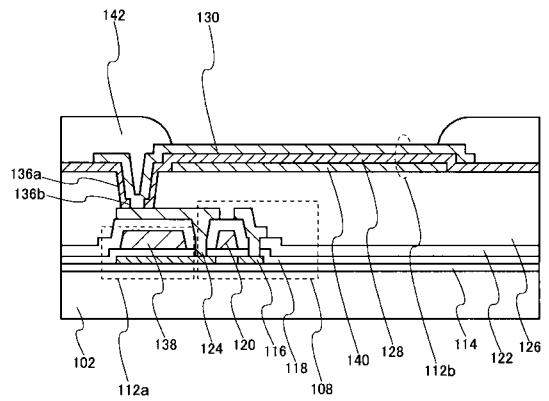
【 図 4 】



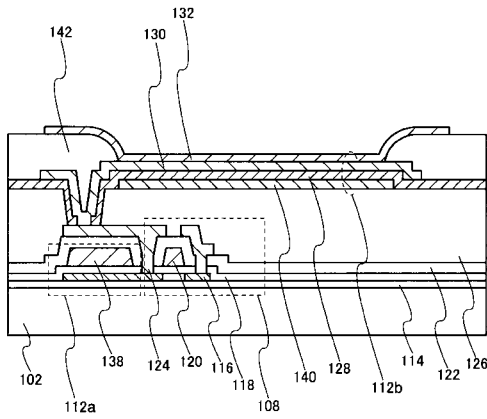
【 図 5 】



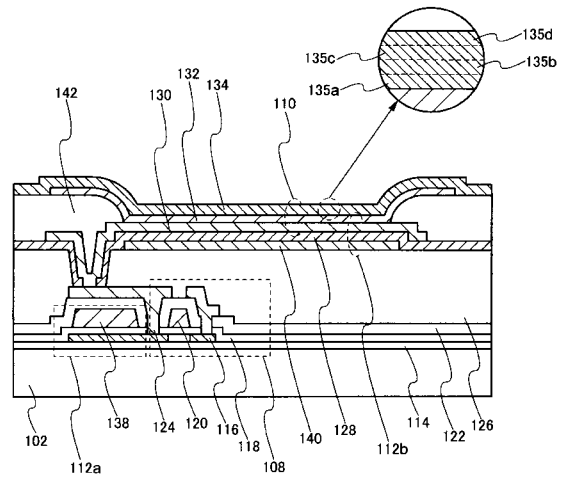
【 図 6 】



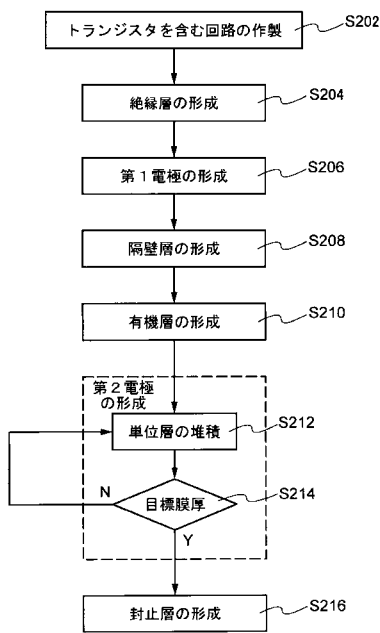
【 図 7 】



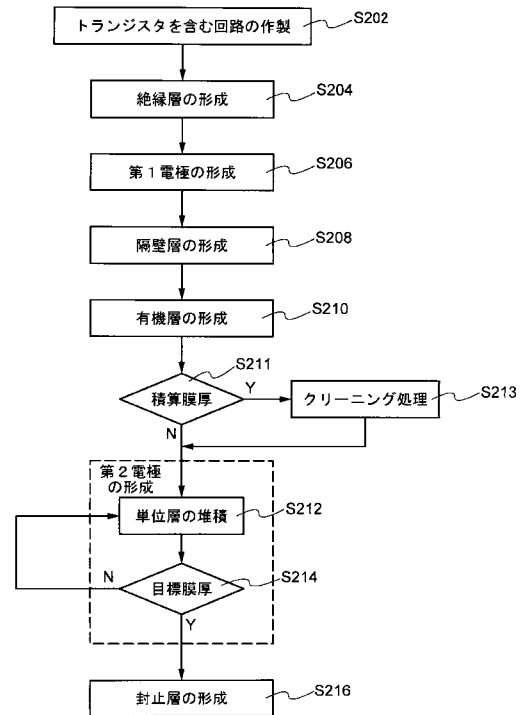
【 図 8 】



【 図 9 】



【 図 10 】



フロントページの続き

(51)Int.Cl.		F I		テーマコード(参考)
<i>H 0 5 B</i>	<i>33/04</i>	<i>(2006.01)</i>	H 0 5 B 33/04	
<i>C 2 3 C</i>	<i>14/34</i>	<i>(2006.01)</i>	C 2 3 C 14/34	S
<i>C 2 3 C</i>	<i>14/08</i>	<i>(2006.01)</i>	C 2 3 C 14/08	D
<i>C 2 3 C</i>	<i>14/00</i>	<i>(2006.01)</i>	C 2 3 C 14/08	K
<i>H 0 1 L</i>	<i>27/32</i>	<i>(2006.01)</i>	C 2 3 C 14/00	B
			H 0 1 L 27/32	

Fターム(参考) 4K029 AA09 AA24 BA45 BC09 BD02 CA06 DC05 DC09 DC34 DC40
DC46 EA01 FA09

专利名称(译)	制造显示装置的方法和显示装置		
公开(公告)号	JP2018147813A	公开(公告)日	2018-09-20
申请号	JP2017043717	申请日	2017-03-08
[标]申请(专利权)人(译)	株式会社日本显示器		
申请(专利权)人(译)	有限公司日本显示器		
[标]发明人	北野尚武 小野敬亮		
发明人	北野 尚武 小野 敬亮		
IPC分类号	H05B33/10 H01L51/50 H05B33/12 H05B33/22 H05B33/28 H05B33/04 C23C14/34 C23C14/08 C23C14/00 H01L27/32		
CPC分类号	H01L51/56 H01L27/3244 H01L51/0021 H01L51/5234 H01L2227/323 H01L2251/306 H01L2251/308 H01L2251/5315 H01L2251/558		
FI分类号	H05B33/10 H05B33/14.A H05B33/12.B H05B33/22.Z H05B33/28 H05B33/04 C23C14/34.S C23C14/08.D C23C14/08.K C23C14/00.B H01L27/32		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC23 3K107/CC45 3K107/DD22 3K107/DD27 3K107/DD46X 3K107/DD46Y 3K107/EE46 3K107/FF15 3K107/FF16 3K107/GG05 3K107/GG28 3K107/GG41 4K029/AA09 4K029/AA24 4K029/BA45 4K029/BC09 4K029/BD02 4K029/CA06 4K029/DC05 4K029/DC09 4K029/DC34 4K029/DC40 4K029/DC46 4K029/EA01 4K029/FA09		
外部链接	Espacenet		

摘要(译)

要解决的问题解决形成导电膜等时产生的灰尘的问题。在绝缘层上形成电连接到晶体管的第一电极，形成第一电极以覆盖第一电极的外围部分和第一电极，在第一电极上形成含有有机电致发光材料的有机层，在分隔层和有机层上形成第二电极形成极，并在第二电极上形成密封层。第二电极的形成包括具有比第二电极的目标膜厚度薄的膜厚度的电极层的膜形成步骤和在完成形成电极层的步骤之后的待机步骤，以及膜形成步骤和待机步骤重复该过程直到达到目标膜厚度。

