

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-237359

(P2010-237359A)

(43) 公開日 平成22年10月21日(2010.10.21)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 624B	5C080
G09F 9/30 (2006.01)	G09G 3/20 641D	5C094
H01L 27/32 (2006.01)	G09G 3/20 622K	
H01L 51/50 (2006.01)	G09G 3/20 612E	

審査請求 未請求 請求項の数 5 O L (全 21 頁) 最終頁に続く

(21) 出願番号 特願2009-84181 (P2009-84181)
 (22) 出願日 平成21年3月31日 (2009.3.31)

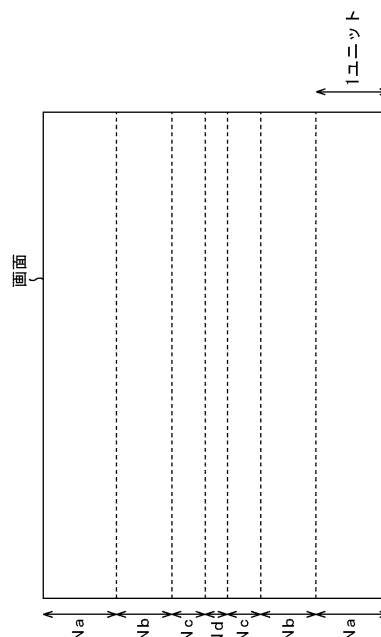
(71) 出願人 000002185
 ソニー株式会社
 東京都港区港南1丁目7番1号
 (74) 代理人 100082131
 弁理士 稲本 義雄
 (74) 代理人 100121131
 弁理士 西川 孝
 (72) 発明者 三並 徹雄
 東京都港区港南1丁目7番1号 ソニー株式会社内
 (72) 発明者 内野 勝秀
 東京都港区港南1丁目7番1号 ソニー株式会社内
 Fターム(参考) 3K107 AA01 BB01 CC33 DD39 EE03
 HH00
 最終頁に続く

(54) 【発明の名称】 パネル及びその制御方法、表示装置、並びに電子機器

(57) 【要約】

図16

【課題】パネルの画面の表示品位を保つ。
 【解決手段】電流に応じて発光する発光素子と、映像信号をサンプリングするサンプリング用トランジスタと、発光素子に電流を供給する駆動用トランジスタと、所定の電位を保持する保持容量とを備える画素が行列状に配置されて、有機ELパネルが構成されている。有機ELパネルにおいては、同一行に存在する画素に対して電源の信号を伝搬する電源線が各行毎に配置されており、電源線を複数本集合させたユニット毎に、同一ユニットに属する複数本の電源線の電位が一斉に切り替えられる。ユニットに属する前記電源線の本数であるユニットライン数が、列方向における外周部から中心部から外周部に向けて少なくなるように、即ち、 $N_a > N_b > N_c > N_d$ の関係を満たすように構成される。本発明は、例えば、パネル、表示装置、電子機器などに適用できる。
 【選択図】 図16



【特許請求の範囲】**【請求項 1】**

電流に応じて発光する発光素子と、映像信号をサンプリングするサンプリング用トランジスタと、前記発光素子に前記電流を供給する駆動用トランジスタと、所定の電位を保持する保持容量とを備える画素が行列状に配置されており、

同一行に存在する前記画素に対して電源の信号を伝搬する電源線が各行毎に配置されており、

前記電源線を複数本集合させたユニット毎に、同一ユニットに属する複数本の前記電源線の電位を一斉に切換える電源線電位制御手段を備え、

ユニットに属する前記電源線の本数であるユニットライン数が、少なくとも、列方向における中心部と外周部とで異なっている

10

パネル。

【請求項 2】

前記中心部のユニットライン数は、前記外周部のユニットライン数よりも少ない

請求項 1 に記載のパネル。

【請求項 3】

電流に応じて発光する発光素子と、映像信号をサンプリングするサンプリング用トランジスタと、前記発光素子に前記電流を供給する駆動用トランジスタと、所定の電位を保持する保持容量とを備える画素が行列状に配置されており、

同一行に存在する前記画素に対して電源の信号を伝搬する電源線が各行毎に配置されており、

20

前記電源線を複数本集合させたユニットのうち、少なくとも、列方向における中心部と外周部のユニットにおいて、前記電源線の本数であるユニットライン数が異なっている構成を有しているパネルが、

前記ユニット毎に、同一ユニットに属する複数本の前記電源線の電位を一斉に切換えるステップを含むパネルの制御方法。

【請求項 4】

映像信号に応じた階調で各画素を発光させて画像を表示するパネルを備え、

前記パネルは、

電流に応じて発光する発光素子と、前記映像信号をサンプリングするサンプリング用トランジスタと、前記発光素子に前記電流を供給する駆動用トランジスタと、所定の電位を保持する保持容量とを有する画素が行列状に配置されており、

30

同一行に存在する前記画素に対して電源の信号を伝搬する電源線が各行毎に配置されており、

前記電源線を複数本集合させたユニット毎に、同一ユニットに属する複数本の前記電源線の電位を一斉に切換える電源線電位制御手段を備え、

ユニットに属する前記電源線の本数であるユニットライン数が、少なくとも、列方向における中心部と外周部とで異なっている

表示装置。

【請求項 5】

40

映像信号に応じた階調で各画素を発光させて画像を表示するパネルを有する表示部を備え、

前記パネルは、

電流に応じて発光する発光素子と、前記映像信号をサンプリングするサンプリング用トランジスタと、前記発光素子に前記電流を供給する駆動用トランジスタと、所定の電位を保持する保持容量とを有する画素が行列状に配置されており、

同一行に存在する前記画素に対して電源の信号を伝搬する電源線が各行毎に配置されており、

前記電源線を複数本集合させたユニット毎に、同一ユニットに属する複数本の前記電源線の電位を一斉に切換える電源線電位制御手段を備え、

50

ユニットに属する前記電源線の本数であるユニットライン数が、少なくとも、列方向における中心部と外周部とで異なっている

電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、パネル及びその制御方法、表示装置、並びに電子機器に関し、特に、例えば、パネルの画面の表示品位を保つことができるようになったパネル及びその制御方法、表示装置、並びに電子機器に関する。

【背景技術】

【0002】

発光素子として有機EL (Electro Luminescent) 素子を用いた平面自発光型のパネル（以下、有機ELパネルと称する）の開発が近年盛んになっている（例えば、特許文献1乃至5参照）。有機EL素子は、有機薄膜に電界をかけると発光する現象を利用した発光素子である。有機EL素子は、印加電圧が10V以下で駆動するため低消費電力という特徴を有している。また有機EL素子は、自ら光を発する自発光素子であるため、照明部材を必要とせず軽量化及び薄型化が容易にできるという特徴を有している。さらに有機EL素子は、その応答速度が数 μ s程度と非常に高速であるので、動画表示時の残像が発生しないという特徴を有している。

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開2003-255856号公報

【特許文献2】特開2003-271095号公報

【特許文献3】特開2004-133240号公報

【特許文献4】特開2004-029791号公報

【特許文献5】特開2004-093682号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

しかしながら、従来の有機ELパネルでは、その画面内での発光輝度が不均一となることがあり、その結果として、画面の表示品位を損なうことがあった。

【0005】

本発明は、このような状況に鑑みてなされたものであり、パネルの画面の表示品位を保つことができるようにするものである。

【課題を解決するための手段】

【0006】

本発明の第1の側面のパネルは、電流に応じて発光する発光素子と、映像信号をサンプリングするサンプリング用トランジスタと、前記発光素子に前記電流を供給する駆動用トランジスタと、所定の電位を保持する保持容量とを備える画素が行列状に配置されており、同一行に存在する前記画素に対して電源の信号を伝搬する電源線が各行毎に配置されており、前記電源線を複数本集合させたユニット毎に、同一ユニットに属する複数本の前記電源線の電位を一斉に切換える電源線電位制御手段を備え、ユニットに属する前記電源線の本数であるユニットライン数が、少なくとも、列方向における中心部と外周部とで異なっている。

【0007】

前記中心部のユニットライン数は、前記外周部のユニットライン数よりも少ない。

【0008】

本発明の一側面のパネルの制御方法、表示装置、および電子機器は、上述した本発明の一側面のパネルの制御方法である。本発明の一側面の表示装置および電子機器は、上述し

10

20

30

40

50

た本発明の一側面のパネルを含む表示装置および電子機器である。

【0009】

本発明の一側面においては、電流に応じて発光する発光素子と、映像信号をサンプリングするサンプリング用トランジスタと、前記発光素子に前記電流を供給する駆動用トランジスタと、所定の電位を保持する保持容量とを備える画素が行列状に配置されており、同一行に存在する前記画素に対して電源の信号を伝搬する電源線が各行毎に配置されており、前記電源線を複数本集合させたユニットのうち、少なくとも、列方向における中心部と外周部のユニットにおいて、前記電源線の本数であるユニットライン数が異なっている構成を有しているパネルによって、前記ユニット毎に、同一ユニットに属する複数本の前記電源線の電位が一斉に切換えられる。

10

【発明の効果】

【0010】

本発明によれば、パネルの画面の表示品位を保つことができる。

【図面の簡単な説明】

【0011】

【図1】基本駆動手法が適用される有機ELパネルの構成例を示すブロック図である。

【図2】図1のゲートドライバの構成例を示す図である。

【図3】本発明が適用される有機ELパネルの構成例を示す図である。

【図4】図3の画素の詳細な構成例を示す図である。

【図5】図3の画素の動作例を説明するタイミングチャートである。

20

【図6】図3の画素の動作例を説明するための図である。

【図7】図3の画素の動作例を説明するための図である。

【図8】図3の画素の動作例を説明するための図である。

【図9】図3の画素の動作例を説明するための図である。

【図10】図3の画素の動作例を説明するための図である。

【図11】図3の画素の動作例を説明するための図である。

【図12】図3の画素の動作例を説明するタイミングチャートである。

【図13】図3の画素の動作例を説明するための図である。

【図14】図3の有機ELパネルの画面の表示例を示す図である。

【図15】図3の有機ELパネルのカソード配線の配置例を示している。

30

【図16】ユニットライン数可変手法が適用された場合の図3の有機ELパネルのユニット分割の一例を示している。

【図17】ユニットライン数可変手法が適用された場合の図3の有機ELパネルのユニット分割の一例であって、図16とは異なる例を示している。

【発明を実施するための形態】

【0012】

以下、図面を参照して、本発明を適用したパネルの実施形態について説明する。

【0013】

<基本駆動手法が適用される有機ELパネルの構成例>

【0014】

40

まず、本発明の理解を容易にし、且つ、背景を明らかにするため、基本となる駆動手法（以下、基本駆動手法と称する）が適用される有機ELパネルについて、図1を参照して説明する。

【0015】

図1は、基本駆動手法が適用された有機ELパネルの構成例を示すブロック図である。

【0016】

図1の例の有機ELパネル11は、アクティブマトリクス型の有機ELパネルである。この有機ELパネル11には、画素部21が設けられている。画素部21には、 $N \times M$ の画素31 - (1, 1)乃至31 - (N, M)が行列状に配置されている。なお、N, Mは、相互に独立した1以上の整数値である。有機ELパネル11にはまた、画素部21を

50

駆動する駆動部として、データドライバ 4 1 およびゲートドライバ 4 2 が設けられている。データドライバ 4 1 およびゲートドライバ 4 2 は、例えば、ドライバ IC (Integrated Circuit) で構成される。この例では、ゲートドライバ 4 2 は、画素部 2 1 の外部の片側に配置されている。ただし、ゲートドライバ 4 2 の配置は特に限定されず、例えば、画素部 2 1 の外部の両側に配置されてもよい。

【0017】

図 2 は、基本駆動手法が適用された有機 EL パネル 1 1 のゲートドライバ 4 2 の構成例を示す図である。

【0018】

ゲートドライバ 4 2 には、DS ドライバ 5 1 - 1 乃至 5 1 - N および WS ドライバ 5 2 - 1 乃至 5 2 - N が設けられている。なお、図 2 に示される Q や K の符号は、図 3 に対応させるための符号であるため、図 3 の説明の際に併せて説明する。

10

【0019】

また、有機 EL パネル 1 1 は、N 本の走査線 WSL - 1 乃至 WSL - N、N 本の電源線 DSL - 1 乃至 DSL - N、および M 本の映像信号線 DTL - 1 乃至 DTL - M も有している。

【0020】

なお、走査線 WSL - 1 乃至 WSL - N、映像信号線 DTL - 1 乃至 DTL - M、電源線 DSL - 1 乃至 DSL - N のそれぞれを特に区別する必要がない場合、以下、単に、走査線 WSL、映像信号線 DTL、電源線 DSL のそれぞれと称する。また、以下、画素 3 1 - (1, 1) 乃至 3 1 - (N, M)、DS ドライバ 5 1 - 1 乃至 5 1 - N、WS ドライバ 5 2 - 1 乃至 5 2 - N のそれぞれを特に区別する必要がない場合、単に、画素 3 1、DS ドライバ 5 1、WS ドライバ 5 2 のそれぞれと称する。

20

【0021】

図 1 に示されるように、1 行目の画素 3 1 - (1, 1) 乃至 3 1 - (1, M) は、走査線 WSL - 1 で WS ドライバ 5 2 - 1 と、電源線 DSL - 1 で DS ドライバ 5 1 - 1 と、それぞれ接続されている。N 行目の画素 3 1 - (N, 1) 乃至 3 1 - (N, M) は、走査線 WSL - N で WS ドライバ 5 2 - N と、電源線 DSL - N で DS ドライバ 5 1 - N と、それぞれ接続されている。他の行の画素 3 1 についても同様な接続がなされている。

【0022】

また、1 列目の画素 3 1 - (1, 1) 乃至 3 1 - (N, 1) は、映像信号線 DTL - 1 でデータドライバ 4 1 と接続されている。2 列目の画素 3 1 - (1, 2) 乃至 3 1 - (N, 2) は、映像信号線 DTL - 2 でデータドライバ 4 1 と接続されている。M 列目の画素 3 1 - (1, M) 乃至 3 1 - (N, M) は、映像信号線 DTL - M でデータドライバ 4 1 と接続されている。他の列の画素 3 1 についても同様な接続がなされている。

30

【0023】

ゲートドライバ 4 2 は、WS ドライバ 5 2 - 1 乃至 5 2 - N を順次駆動することで、走査線 WSL - 1 乃至 WSL - N の電位を水平期間 (以下、1 H と称する) で順次切換えて画素 3 1 を行単位で線順次走査する。ゲートドライバ 4 2 はまた、DS ドライバ 5 1 - 1 乃至 5 1 - N を駆動することで、この線順次走査に合わせて電源線 DSL - 1 乃至 DSL - N の電位を高電位または低電位に切換える。データドライバ 4 1 は、線順次走査に合わせて各 1 H 内で、映像信号線 DTL - 1 乃至 DTL - M の電位を、映像信号の信号電圧 V_{sig} と基準電圧 V_{ofs} とに切換える。

40

【0024】

< 本発明が適用される有機 EL パネルの構成例 >

【0025】

このような基本駆動手法に対して、ユニットスキャン駆動手法が本発明に適用されている。ユニットスキャン駆動手法とは、複数の電源線 DSL の DS ドライバを共通化した駆動手法をいう。

【0026】

ユニットスキャン駆動手法では、共通化された DS ドライバに接続された全ての画素の

50

集合、または共通化されたDSドライバに接続された全ての電源線DSLの集合が、ユニットと称されている。ユニットスキャン駆動手法を採用することにより、DSドライバ数を抑制することが可能となる。例えば、有機ELパネルの画面の垂直方向（V方向）の画素数が540である場合、基本駆動手法では、DSドライバは540個必要である。これに対して、ユニットスキャン駆動手法では、例えば、30本の電源線DSLの集合を1ユニットとする場合、基本駆動手法の1/30の18（=540/30）個のDSドライバを設ければよい。このように、ユニットスキャン駆動手法では、DSドライバ数を抑制できるので、大幅なコストダウンが可能となる。

【0027】

図3は、本発明が適用された有機ELパネル、即ち、ユニットスキャン駆動手法が適用された有機ELパネルの構成例を示すブロック図である。

10

【0028】

図3の例の有機ELパネル61は、アクティブマトリクス型の有機ELパネルである。この有機ELパネル61には、図1の例と同様の画素部21が設けられている。

【0029】

有機ELパネル61にはまた、画素部21を駆動する駆動部として、図1の例と同様の構成のデータドライバ41と、図1のゲートドライバ42とは異なる構成のゲートドライバ71が設けられている。即ち、図3の例の有機ELパネル61は、図1の例の有機ELパネル11の構成に対して、図2の例の構成のゲートドライバ42の代わりに、図3の構成のゲートドライバ71を採用した構成を有している。ゲートドライバ71は、例えば、ドライバICで構成される。この例では、ゲートドライバ71は、画素部21の外部の片側に配置されている。ただし、ゲートドライバ71の配置は特に限定されず、例えば、画素部21の外部の両側に配置されてもよい。

20

【0030】

ゲートドライバ71には、 $K + 1$ 個のDSドライバ $81 - 1$ 乃至 $81 - (K + 1)$ 、およびWSドライバ $82 - 1$ 乃至 $82 - N$ が設けられている。Kは、 $K + 1 = N / Q$ を満たす整数値である。Qは、1ユニットに属する電源線DSLの本数を示す値であって、2以上の値を示している。即ち、DSドライバ $81 - 1$ 乃至 $81 - (K + 1)$ のそれぞれは、Q本の電源線DSLによって共有化されたDSドライバである。換言すると、DSドライバ $81 - 1$ 乃至 $81 - (K + 1)$ のそれぞれは、第1乃至第 $K + 1$ ユニットのそれぞれに対して設けられたDSドライバである。即ち、第Rユニットでは（Rは1乃至 $K + 1$ のうちの何れかの整数値）、1つのDSドライバ $81 - R$ がQ本の電源線DSL - $RQ + 1$ 乃至DSL - $(R + 1)Q$ によって共有化されている。なお、以下、ユニットを特に考慮する必要がない場合、DSドライバ $81 - R$ を、DSドライバ 81 と単に称する。

30

【0031】

なお、WSドライバ $82 - 1$ 乃至 $82 - N$ の接続形態自体は、図2のWSドライバ $52 - 1$ 乃至 $52 - N$ の接続形態と同様である。よって、その説明については省略する。

【0032】

次に、有機ELパネル61を構成する各画素31の詳細例について説明していく。

40

【0033】

<画素31の詳細な構成例>

【0034】

図4は、画素31の詳細な構成例を示す図である。

【0035】

なお、図4において、図3における対応する部分には同じ符号が付してあり、その説明を、以下、適宜省略する。

【0036】

図4には、図3の有機ELパネル61に含まれる $N \times M$ 個の画素31のうちの1つが拡大されて描画されている。

【0037】

50

画素 3 1 は、サンプリング用トランジスタ 9 1、駆動用トランジスタ 9 2、保持容量 9 3、有機 E L 素子である発光素子 9 4、および補助容量 9 5 を含むように構成されている。図 4 の例では、サンプリング用トランジスタ 9 1 と駆動用トランジスタ 9 2 とはそれぞれ、N チャネル型トランジスタから構成される。サンプリング用トランジスタ 9 1 のゲートは走査線 WSL に接続されている。サンプリング用トランジスタ 9 1 のドレインは、映像信号線 DTL に接続されている。サンプリング用トランジスタ 9 1 のソースは、駆動用トランジスタ 9 2 のゲート G に接続されている。

【 0 0 3 8 】

図 4 の例では、画素 3 1 は、サンプリング用トランジスタ 9 1 および駆動用トランジスタ 9 2 の 2 個のトランジスタから構成される。かかる構成の画素回路は、2 T r (トランジスタ) 画素回路と称される。なお、画素 3 1 は、2 T r 画素回路に限定されるわけではない点に留意すべきである。

10

【 0 0 3 9 】

駆動用トランジスタ 9 2 のドレインは、電源線 DSL に接続されている。駆動用トランジスタ 9 2 のソース S は、発光素子 9 4 のアノードに接続されている。保持容量 9 3 は、駆動用トランジスタ 9 2 のゲート G とソース S の間に接続されている。この保持容量 9 3 の容量値を、以下、C s と記述する。発光素子 9 4 のカソードは、配線 9 6 に接続されている。従って、発光素子 9 4 のカソードの電位の値は、配線 9 6 の電位 Vcath となる。

【 0 0 4 0 】

補助容量 9 5 は、発光素子 9 4 のアノード (駆動用トランジスタ 9 2 のソース S) と配線 9 6 の間に接続されている。補助容量 9 5 の容量値を、以下、Csub と記述する。

20

【 0 0 4 1 】

発光素子 9 4 は、電流発光素子であるため、その電流値を制御することで、発光輝度の階調を可変させることができる。図 4 の例の画素 3 1 では、駆動用トランジスタ 9 2 のゲート G の電位 (以下、ゲート電位と称する) を変化させることで、発光素子 9 4 の電流値が制御され、その結果、発光輝度の階調が可変する。

【 0 0 4 2 】

駆動用トランジスタ 9 2 は、飽和領域で動作するように設計されている。即ち、駆動用トランジスタ 9 2 のドレインは電源線 DSL に接続されており、この電源線 DSL の電位を高電位にすることで、駆動用トランジスタ 9 2 は飽和領域で動作する。なお、飽和領域とは、 $V_{gs} - V_{th} < V_{ds}$ が満たされる領域をいう。Vgs は、駆動用トランジスタ 9 2 のドレインとソース S の間の電圧 (以下、ドレインソース間電圧と称する) を示す。Vth は、駆動用トランジスタ 9 2 の閾値電圧を示す。Vgs は、駆動用トランジスタ 9 2 のゲート G とソース S の間の電圧 (以下、ゲートソース間電圧と称する) を示す。飽和領域で動作中の駆動用トランジスタ 9 2 は、ドレインとソース S の間に一定の電流を流す定電流源として機能する。なお、この駆動用トランジスタ 9 2 のドレインとソース S の間に流れる電流を、以下、ドレインソース間電流と称し、その電流値を Ids と記述する。このドレインソース間電流 Ids は、次式 (1) で示すことができる。

30

【 0 0 4 3 】

【 数 1 】

$$I_{ds} = \frac{1}{2} \mu \frac{W}{L} C_{ox} (V_{gs} - V_{th})^2$$

・・・ (1)

40

【 0 0 4 4 】

式 (1) において、 μ は移動度を、W はゲート幅を、L はゲート長を、Cox は単位面積あたりのゲート酸化膜容量を、それぞれ示している。

【 0 0 4 5 】

サンプリング用トランジスタ 9 1 は、走査線 WSL を介して W S ドライバ 8 2 から供給される制御信号の電位に応じてオン (導通) する。サンプリング用トランジスタ 9 1 がオン

50

されると、保持容量 93 は、映像信号線 DTL を介してデータドライバ 41 から供給される映像信号の信号電位 V_{sig} を保持する。駆動用トランジスタ 92 は、高電位となっている電源線 DSL から電流の供給を受け、保持容量 93 に保持された信号電位 V_{sig} に応じたドレインソース間電流を発光素子 94 に流す。この発光素子 94 に流されるドレインソース間電流を、以下、駆動電流とも適宜称する。発光素子 94 に一定以上の駆動電流が流れることにより、発光素子 94 (画素 31) が発光する。

【0046】

また、画素 31 は、閾値補正機能を有している。この閾値補正機能とは、駆動用トランジスタ 92 の閾値電圧 V_{th} に相当する電圧を保持容量 93 に保持させる機能である。この閾値補正機能により、駆動用トランジスタ 92 の閾値電圧 V_{th} のばらつきの影響をキャンセルすることができる。この駆動用トランジスタ 92 の閾値電圧 V_{th} のばらつきは、画素 31 毎の発光輝度のばらつきの原因の一つとなっている。従って、閾値補正機能により、画素 31 毎の発光輝度のばらつきをある程度抑えることが可能となる。

10

【0047】

画素 31 は、上述した閾値補正機能に加え、さらに移動度補正機能も有している。移動度補正機能とは、信号電位 V_{sig} を保持容量 93 に保持させる際に、信号電位 V_{sig} に対して、駆動用トランジスタ 92 の移動度 μ についての補正を加える機能である。

【0048】

画素 31 は、さらにブートストラップ機能も有している。ブートストラップ機能とは、駆動用トランジスタ 92 のソース S の電位の変動にゲート G の電位を連動させる機能である。換言すると、ブートストラップ機能は、駆動用トランジスタ 92 のゲートソース間電圧を一定に維持させる機能である。

20

【0049】

次に、ユニットスキャン駆動手法のうちの基本的な手法(以下、基本ユニットスキャン駆動手法と称する)について、図 5 乃至図 17 を参照して説明する。

【0050】

<基本ユニットスキャン駆動手法で駆動されている画素 31 の動作例>

【0051】

図 5 は、基本ユニットスキャン駆動手法で駆動されている画素 31 の動作例について説明するタイミングチャートである。なお、この例では、後述する第 1 ユニットの 1 行目の画素 31 の動作例が示されている。

30

【0052】

図 6 乃至図 11 は、それぞれ、後述する発光期間 $T1$ 、消光期間 $T2$ 、閾値補正準備期間 $T3$ 、閾値補正待ち期間 $T4$ 、閾値補正期間 $T5$ 、および書き込み + 移動度補正期間 $T11$ における駆動用トランジスタ 92 の各端子の電位の一例を示す図である。

【0053】

図 5 には、図中横方向の時間軸に対する、電源線 DSL の電位 D_S 、映像信号線の電位、走査線 WSL の電位 W_S 、駆動用トランジスタ 92 のゲート電位 V_g 、および駆動用トランジスタ 92 のソース電位 V_s の変化の一例が示されている。

【0054】

図 5 の時刻 t_1 までの期間は、発光素子 94 が発光される発光期間 $T1$ である。発光期間 $T1$ では、図 6 に示されるように、電源線電位 D_S は、例えば V_{cc} ($= 20V$) とされている。発光期間 $T1$ における定常発光時のソース電位 V_s は、 $8V$ となっている。なお、以下、かかるソース電位 V_s を、EL 駆動電圧 V_s と適宜称する。また、ゲート電位 V_g は、 $18V$ となっている。

40

【0055】

時刻 t_1 から t_3 までの期間は、発光素子 94 が消光される消光期間 $T2$ である。時刻 t_1 は、映像信号線電位が信号電位 V_{sig} から消去電位 V_{ers} に切換えられた後のタイミングを示す時刻である。時刻 t_1 において、WSL ドライバ 82 は、走査線電位 W_S を低電位から高電位に切換え、サンプリング用トランジスタ 91 をオンさせる。これにより、ゲート電位

50

V_g が消去電位 V_{rs} に低下する。この際、保持容量 93 を介したカップリングにより、ソース電位 V_s も低下する。これにより、駆動用トランジスタ 92 がカットオフされ、発光素子 94 の発光が停止する。即ち、発光素子 94 が消光する。

【0056】

時刻 t_2 は、映像信号線電位が基準電位 V_{ofs} に切換えられる前のタイミングを示す時刻である。時刻 t_2 において、WS ドライバ 82 は、走査線電位 WS を低電位に切換え、サンプリング用トランジスタ 91 をオフさせる。これにより、駆動用トランジスタ 92 のゲート G の状態がフローティング状態となる。時刻 t_2 から t_3 までの期間において、図 7 に示されるように、ソース電位 V_s は、 $V_{thel} + V_{cath}$ (この例では 4 V) まで低下する。 V_{thel} は、発光素子 94 の EL 閾値電圧を示す。また、この期間において、ゲート電位 V_g も低下する。

10

【0057】

時刻 t_3 から時刻 t_4 までの期間は、閾値補正の準備が行われる閾値補正準備期間 T3 である。閾値補正を行うためには、駆動用トランジスタ 92 のゲートソース間電圧 V_{gs} を閾値電圧 V_{th} 以上にすることが必要である。従って、閾値補正準備期間 T3 では、駆動用トランジスタ 92 のゲートソース間電圧 V_{gs} が閾値電圧 V_{th} 以上となるように閾値補正の準備が行われる。時刻 t_3 において、図 8 に示されるように、DS ドライバ 81 は、電源線電位 DS を低電位 V_{ss} ($= -1.5$ V) に切換える。これにより、ソース電位 V_s およびゲート電位 V_g が低下する。駆動用トランジスタ 92 のドレインがソースとして機能し、駆動用トランジスタ 92 のソース S がドレインとして機能するようになる。この結果、駆動用トランジスタ 92 のソース S からドレインに電流 I が流れ、駆動用トランジスタ 92 のドレイン (ソースとして機能中) とゲート G との間の電圧が V_{th} ($= 4$ V) となるように閾値補正 (以下、逆閾値補正と称する) が行われる。これにより、ゲート電位 V_g は低下する。低下後のゲート電位 V_g は、 $V_{ss} + V_{th}$ となる。例えば、低電位 V_{ss} を -1.5 V とし、閾値電圧 V_{th} を 4 V とすると、低下後のゲート電位 V_g は、 -1.1 V ($= -1.5$ V + 4 V) となる。ソース電位 V_s も低下する。低下後のソース電位 V_s は、 -1.0 V となる。

20

【0058】

時刻 t_4 から時刻 t_5 までの期間は、閾値補正までの待ち時間としての閾値補正待ち期間 T4 である。時刻 t_4 において、DS ドライバ 81 は、電源線電位 DS を高電位 V_{cc} に切換える。これにより、図 9 に示されるように、ゲート電位 V_g が -1.1 V から -1.0 V に上昇する。ソース電位 V_s は -1.0 V でほぼ変化しない。従って、ゲートソース間電圧 V_{gs} は、1 V からほぼ 0 V に変化する。時刻 t_4 から時刻 t_5 までの期間では、 $V_{gs} < V_{th}$ ($= 4$ V) が満たされているため、閾値補正は開始されない。

30

【0059】

時刻 t_5 から時刻 t_6 までの期間は、閾値補正が行われる閾値補正期間 T5 である。時刻 t_5 は、映像信号線電位が基準電位 V_{ofs} に切換えられた後のタイミングを示す時刻である。時刻 t_5 において、WS ドライバ 82 は、走査線電位 WS を高電位に切換え、サンプリング用トランジスタ 91 をオンさせる。これにより、図 10 に示されるように、駆動用トランジスタ 92 のゲート電位 V_g が -1.0 V から基準電位 V_{ofs} ($= 1$ V) になる。このゲート電位 V_g の変動に伴う保持容量 93 を介したカップリングにより、ソース電位 V_s は 1.5 V 程度上昇し、 -1.0 V から -8.5 V になる。この結果、ゲートソース間電圧 V_{gs} は、9.5 V ($= 1 - (-8.5)$) となり、 $V_{gs} > V_{th}$ ($= 4$ V) が満たされる。これにより、閾値補正が開始される。閾値補正が開始されると、駆動用トランジスタ 92 のドレインからソース S に電流が流れ、ソース電位 V_s が上昇する。この間、ゲート電位 V_g は一定である。これにより、ゲートソース間電圧 V_{gs} が低下し、保持容量 93 への閾値電圧 V_{th} の書き込みが行われる。

40

【0060】

この例では、閾値補正は、1 フレームが表示される 1 フレーム期間 (以下、1 F と称する) 内で 3 回行われている。ただし、1 F 内における閾値補正回数は、3 回に限定されるわけではない。即ち、1 F 内における閾値補正回数は、1 回、2 回、4 回以上などでもよ

50

い。なお、時刻 t_5 から時刻 t_6 までの期間における閾値補正を、以下、1 回目の閾値補正と称する。

【0061】

時刻 t_6 から時刻 t_7 までの期間は、閾値補正が休止される閾値補正休止期間 T6 である。時刻 t_6 は、映像信号線電位が基準電位 V_{ofs} から信号電位 V_{sig} に切換えられる前のタイミングを示す時刻である。時刻 t_6 において、WS ドライバ 82 は、走査線電位 WS を低電位に切換え、サンプリング用トランジスタ 91 をオフさせる。これにより、駆動用トランジスタ 92 のゲート G の状態はフローティング状態となる。この例では、1 回目の閾値補正が不十分となっている。即ち、時刻 t_6 の時点で、 $V_{gs} > V_{th}$ となっている。この場合、時刻 t_6 から時刻 t_7 までの期間において、ドレインからソース S に電流が流れ、ゲート電位 V_g およびソース電位 V_s が上昇する。この期間において、ゲートソース間電圧 V_{gs} は保持される。

10

【0062】

時刻 t_7 から時刻 t_8 までの期間は、閾値補正が行われる閾値補正期間 T7 である。この閾値補正を、以下、2 回目の閾値補正と称する。時刻 t_7 は、映像信号線電位が基準電位 V_{ofs} に切換えられた後のタイミングを示す時刻である。時刻 t_7 において、WS ドライバ 82 は、走査線電位 WS を高電位に切換え、サンプリング用トランジスタ 91 をオンさせる。これにより、駆動用トランジスタ 92 のゲート電位 V_g が基準電位 V_{ofs} となる。また、駆動用トランジスタ 92 のドレインからソース S に電流が流れ、ソース電位 V_s が上昇する。これにより、ゲートソース間電圧 V_{gs} が低下し、保持容量 93 への書き込みが行われる。

20

【0063】

時刻 t_8 から時刻 t_9 までの期間は、閾値補正が休止される閾値補正休止期間 T8 である。時刻 t_8 は、映像信号線電位が信号電位 V_{sig} に切換えられる前のタイミングである。この時刻 t_8 において、WS ドライバ 52 は、走査線電位 WS を低電位に切換え、サンプリング用トランジスタ 91 をオフさせる。これにより、駆動用トランジスタ 92 のゲート G の状態はフローティング状態となる。この例では、2 回目の閾値補正が不十分となっている。即ち、時刻 t_8 の時点で、 $V_{gs} > V_{th}$ となっている。この場合、時刻 t_8 から時刻 t_9 までの期間において、ドレインからソース S に電流が流れ、ゲート電位 V_g およびソース電位 V_s が上昇する。この期間において、ゲートソース間電圧 V_{gs} は保持される。

30

【0064】

なお、時刻 t_5 から時刻 t_7 までの期間および時刻 t_7 から時刻 t_9 までの期間が、水平期間 (1H) に相当する。

【0065】

時刻 t_9 から時刻 t_{10} までの期間は、閾値補正が行われる閾値補正期間 T9 である。この閾値補正を、以下、3 回目の閾値補正と称する。時刻 t_9 は、映像信号線電位が基準電位 V_{ofs} に切換えられた後のタイミングを示す時刻である。時刻 t_9 において、WS ドライバ 82 は、走査線電位 WS を高電位に切換え、サンプリング用トランジスタ 91 をオンさせる。これにより、駆動用トランジスタ 92 のゲート電位 V_g が基準電位 V_{ofs} となる。また、駆動用トランジスタ 92 のドレインからソース S に電流が流れ、ソース電位 V_s が上昇する。これにより、ゲートソース間電圧 V_{gs} が低下し、保持容量 93 への書き込みが行われる。この書き込みは、駆動用トランジスタ 92 がカットオフするまで、即ち、 $V_{gs} = V_{th}$ が満たされるまで行われる。図 5 の例では、時刻 t_9 から時刻 t_{10} の間で $V_{gs} = V_{th}$ が満たされている。

40

【0066】

時刻 t_{10} から時刻 t_{11} までの期間は、映像信号の書き込みと移動度補正についての準備が行われる書き込み + 移動度補正準備期間 T10 である。時刻 t_{10} は、映像信号線電位が信号電位 V_{sig} に切換えられる前のタイミングを示す時刻である。時刻 t_{10} において、WS ドライバ 82 は、走査線電位 WS を低電位に切換え、サンプリング用トランジスタ 91 をオフさせる。これにより、駆動用トランジスタ 92 のゲートの状態はフローティング状態と

50

なる。また、時刻 t_{10} から時刻 t_{11} までの期間において、データドライバ 41 は、映像信号線電位を信号電位 V_{sig} に切替える。

【0067】

時刻 t_{11} から時刻 t_{12} までの期間は、映像信号の書き込みと移動度補正が行われる書き込み + 移動度補正期間 T_{11} である。時刻 t_{11} において、WSドライバ 82 は、走査線電位 WS を高電位に切替え、サンプリング用トランジスタ 91 をオンさせる。これにより、図 11 に示されるように、駆動用トランジスタ 92 のゲート電位 V_g が、基準電位 V_{ofs} ($= 1V$) から信号電位 V_{sig} まで上昇する。この結果、信号電位 V_{sig} が閾値電圧 V_{th} に足し込まれる形で保持容量 93 に書き込まれると共に、移動度補正用の電圧 V_{μ} が差し引かれる形で保持容量 93 に書き込まれる。即ち、保持容量 93 には、 $V_{sig} + V_{th} - V_{\mu}$ が書き込まれることになる。駆動用トランジスタ 92 のソース電位 V_s は、 $-3V + V_{\mu}$ まで上昇する。

10

【0068】

時刻 t_{12} 以降は、発光素子 94 が発光される発光期間 T_{12} である。時刻 t_{12} は、映像信号線電位が消光電位 V_{ers} に切替えられる前のタイミングを示す時刻である。時刻 t_{12} において、WSドライバ 82 は、走査線電位 WS を低電位に切替え、サンプリング用トランジスタ 91 をオフさせる。これにより、駆動用トランジスタ 92 のゲート G の状態はフローティング状態になる。すると、ブートストラップ動作が行われ、保持容量 93 に書き込まれた電圧 ($V_{sig} + V_{th} - V_{\mu}$) が維持されたまま、駆動用トランジスタ 92 のゲート電位 V_g 及びソース電位 V_s が上昇する。

20

【0069】

発光期間 T_{12} における画素 31 の動作はより詳細には次のようになる。即ち、駆動用トランジスタ 92 は、保持容量 93 に書き込まれた電圧 ($V_{sig} + V_{th} - V_{\mu}$) に応じた一定の駆動電流 $I_{ds'}$ を発光素子 94 に供給する。発光素子 94 のアノードの電位 (以下、アノード電位と称する) の値 V_{el} は、発光素子 94 に駆動電流 $I_{ds'}$ が流れる電圧 V_x まで上昇し、発光素子 94 の状態は発光状態に移行する。

【0070】

なお、上述したように、ユニットスキャン駆動手法では、複数の電源線 DSL の DS ドライバ 81 を 1 つで共通化しているため、電源線電位 DS を用いて、発光と消光についての制御 (以下、デューティ (Duty) 制御と称する) を行うことができない。このため、ユニットスキャン駆動手法では、走査線電位 WS を用いて、デューティ制御を行っている。

30

【0071】

< 基本ユニットスキャン駆動手法における各行の画素 31 の動作例 >

【0072】

以上、基本ユニットスキャン駆動手法における、1 つの画素 31 についての動作例について説明した。

【0073】

次に、基本ユニットスキャン駆動手法における、各行の画素 31 の動作例の関係について説明する。

【0074】

図 12 は、基本ユニットスキャン駆動手法における各行の画素 31 の動作例の関係を説明するタイミングチャートである。

40

【0075】

図 12 には、第 1 ユニットと第 2 ユニットについての電源線電位 DS および各行の走査線電位 WS の変化が示されている。

【0076】

なお、第 R ユニットの電源線 DSL に共通の電位 DS を、以下、電源線電位 $DS(R)$ と称する。また、図 3 の例の有機 EL パネル 61 の上から P 本目 (P は 1 乃至 N のうちの何れかの整数値) の走査線 $WSL - P$ についての電位 WS を、以下、走査線電位 $WS(P)$ と称する。

50

【 0 0 7 7 】

図 1 2 の例では、時刻 t_{31} 乃至時刻 t_{41} の期間が、閾値補正準備期間 T31 とされている。このため、時刻 t_{31} において、第 1 ユニットの D S ドライバ 8 1 - 1 は、電源線電位 D S (1) を高電位 V_{cc} から低電位 V_{ss} に切替える。時刻 t_{41} において、第 1 ユニットの D S ドライバ 8 1 - 1 は、電源線電位 D S (1) を高電位 V_{cc} に切替える。

【 0 0 7 8 】

また、図 1 2 の例では、時刻 t_{32} 乃至時刻 t_{42} の期間が、閾値補正準備期間 T32 とされている。このため、時刻 t_{32} において、第 2 ユニットの D S ドライバ 8 1 - 2 は、電源線電位 D S (2) を高電位 V_{cc} から低電位 V_{ss} に切替える。時刻 t_{42} において、第 2 ユニットの D S ドライバ 8 1 - 2 は、電源線電位 D S (2) を高電位 V_{cc} に切替える。

10

【 0 0 7 9 】

図 1 2 に示されるように、第 1 ユニットにおいて、1 行目の電源線 DSL-1 乃至 Q 行目の電源線 DSL-Q に対しては、1 つの D S ドライバ 8 1 - 1 により、共通の電源線電位 D S (1) が与えられる。このため、1 行目乃至 Q 行目における閾値補正準備期間 T31 は共通の期間になる。

【 0 0 8 0 】

一方、1 行目の走査線 WSL - 1 乃至 Q 行目の走査線 WSL Q のそれぞれに対しては、W S ドライバ 8 2 - 1 乃至 8 2 - Q のそれぞれにより、走査線電位 WS (1) 乃至 WS (Q) が別々に与えられる。即ち、ゲートドライバ 7 1 は、W S ドライバ 8 2 - 1 乃至 8 2 - Q を順次駆動することで、1 行目の走査線電位 WS (1) 乃至 Q 行目の走査線電位 WS (Q) を水平期間 (1 H) で順次切替えて画素 3 1 を行単位で線順次走査する。

20

【 0 0 8 1 】

このため、第 1 ユニットにおいて、1 乃至 Q 行の各消光期間 T21 乃至 T2Q は、1 行目から下位の行になるに従って、1 H 分ずつ短くなっている。なお、このことは、第 2 乃至第 K + 1 ユニットについても同様である。また、この例では、第 1 ユニットの Q 行目における消光の開始から 1 H 後に第 2 ユニットの 1 行目 (全体の Q+1 行目) における消光が開始されている。

【 0 0 8 2 】

また、第 1 ユニットにおいて、1 乃至 Q 行の閾値補正待ち期間 T41 乃至 T4Q は、1 行目から下位の行になるに従って、1 H 分ずつ長くなっている。なお、このことは、第 2 乃至第 K + 1 ユニットについても同様である。また、この例では、第 1 ユニットの Q 行目における閾値補正の開始から 1 H 後に第 2 ユニットの 1 行目 (全体の Q+1 行目) における閾値補正が開始されている。

30

【 0 0 8 3 】

なお、図 1 2 において、「閾値補正」と記述されている期間は、各行についての、図 5 でいう閾値補正期間 T5, T7, または T9 を示している。「書き込み」と記述されている期間は、各行についての、図 5 でいう書き込み + 移動度補正期間 T11 を示している。

【 0 0 8 4 】

このように駆動される基本ユニットスキャン駆動手法が適用された有機 EL パネル 6 1 では、「カソード揺れスジ」が視認されることがあり、表示品位を損なう場合があった。このため、本発明人は、「カソード揺れスジ」を抑制して、表示品位を保つことができる手法を発明した。そこで、以下、「カソード揺れスジ」について説明した後、かかる手法について説明する。

40

【 0 0 8 5 】

< 「カソード揺れスジ」の説明 >

【 0 0 8 6 】

上述したように、基本ユニットスキャン駆動手法では、ユニットを構成する複数本の電源線 DSL の電位 D S が同一タイミングでまとめて、高電位 V_{cc} と低電位 V_{ss} のうち一方から他方に切替えられる。このため、例えば、高電位 V_{cc} から低電位 V_{ss} に切り替わるとき、即ち、電源線電位 D S の立ち下り時に、共通化した 1 ユニット分の D S カップリングにより

50

、電源線電位 D S の電位の揺れが、発光素子 9 4 のカソードに入る。このことで、カソード電位 Vcath の揺れが発生する。D S カップリングとは、電源線 DSL と発光素子 9 4 のカソードと間に生じる寄生容量によるカップリングをいう。

【 0 0 8 7 】

図 1 3 は、電源線電位 D S の立ち下り時におけるカソード電位 Vcath の揺れを示すタイミングチャートである。

【 0 0 8 8 】

図 1 3 の A のタイミングチャートは、16.67ms の周期で電源線電位 D S を高電位 Vcc から低電位 Vss に繰り返し切替えた場合のタイミングチャートを示している。図 1 3 の B は、図 1 3 の A のタイミングチャートのうち、2 回目の切替えのタイミング付近の期間 1 0 1、即ち、電源線電位 D S の立ち下り付近の期間 1 0 1 の拡大図である。

【 0 0 8 9 】

なお、図 1 3 の 16.67ms の周期とは、1 フレーム期間 (1 F) に相当する期間を意味している。

【 0 0 9 0 】

図 1 3 の B に示されるように、電源線電位 D S の立ち下り時の揺れは、D S カップリングにより、カソード電位 Vcath の揺れとなって現れている。

【 0 0 9 1 】

このようなカソード電位 Vcath の揺れが発生している間に閾値補正や移動度補正が行われた場合、換言すると、図 5 でいう閾値補正期間 T5 乃至書き込み + 移動度補正期間 T11 の間にカソード電位 Vcath の揺れが発生した場合、ゲートソース間電圧 Vgs が変化して、閾値補正や移動度補正が正常に行われなこともある。その結果として、画素 3 1 の発光輝度が変化してしまうことから、発光状態の有機 E L パネル 6 1 の画面の水平方向には、ユニット毎に帯状のスジが視認され、表示品位を損なってしまうのである。

【 0 0 9 2 】

このように、ユニット毎の帯状のスジは、カソード電位 Vcath の揺れに起因して発生する。そこで、本明細書では、かかる帯状のスジを、「カソード揺れスジ」と称しているのである。

【 0 0 9 3 】

図 1 4 は、「カソード揺れスジ」が生じている有機 E L パネル 6 1 の画面の表示例を示す図である。ただし、図 1 4 の例では、ユニットごとに共通する電源線 DSL の本数は同一本数とされている。

【 0 0 9 4 】

図 1 4 の画面における濃淡は、発光輝度の階調を示している。即ち、図 1 4 の画面においては、薄くなる (白に近づく) ほど発光輝度が高くなっており、逆に濃くなる (黒に近づく) ほど発光輝度が低くなっている。なお、図 1 4 の画面において、点線は、ユニットの区切りを示している。即ち、2 つの点線間の部分が、1 ユニットを示している。

【 0 0 9 5 】

図 1 4 の画面の各ユニットのそれぞれの水平方向に表示されている暗い帯状のスジが、「カソード揺れスジ」の一例である。

【 0 0 9 6 】

図 1 4 に示されるように、ユニット毎の「カソード揺れスジ」は、画面中央のユニットにおいて一番濃く視認され (輝度が一番暗くなり)、垂直上方向または下方向に向かうにつれ、徐々に薄くなるように視認される (輝度が明るくなっていく)。このことを、図 1 5 を参照して、説明する。

【 0 0 9 7 】

図 1 5 は、発光素子 9 4 のカソード配線の配置例を示している。

【 0 0 9 8 】

図 1 5 の A には、有機 E L パネル 6 1 全体のカソード配置例が示されている。図 1 5 の B には、有機 E L パネル 6 1 のうち 1 つの画素 3 1 分のカソード配置例が示されている。

【 0 0 9 9 】

図 1 5 において、白い長方形部分は、発光素子 9 4 の発光領域を示している。カソード配線 1 1 1 は、この発光領域の周囲に格子状に配置されている。カソード配線 1 1 1 の抵抗値は、配線抵抗 1 1 2 があるため、有機 E L パネル 6 1 の外周部で一番低く、中心部にいくほど大きくなっていく。具体的な抵抗値の違いは、パネルサイズ、カソード配線シート抵抗、配線幅、長さ等の各種要因によって異なるが、例えば中心部の抵抗値は外周部のカソード電位 (0) に比べて、数乃至数十となる。

【 0 1 0 0 】

このため、有機 E L パネル 6 1 の外周部は、電源線電位 D S の立ち下り時におけるカソード電位 V_{cath} の揺れに強い領域であり、たとえ揺れたとしても速い時定数で本来のカソード電位 V_{cath} に収束する領域になる。これに対して、有機 E L パネル 6 1 の中心部に向かうにつれ、カソード電位 V_{cath} の揺れに対して弱くなり、揺れの振幅が大きくなっていき、また、本来のカソード電位 V_{cath} に収束する時定数も遅くなっていく。

10

【 0 1 0 1 】

このことが、ユニット毎の「カソード揺れスジ」の濃淡の差異が現れる現象、即ち、有機 E L パネル 6 1 の中央部の「カソード揺れスジ」が濃く、外周部に向かうほど薄くなっていくという現象が生じる原因である。なお、以下、かかる現象を、「カソード揺れスジ濃淡差異現象」と称する。

【 0 1 0 2 】

< ユニットライン数可変手法の説明 >

20

【 0 1 0 3 】

そこで、本発明人は、「カソード揺れスジ濃淡差異現象」の発生を抑えるべく、即ち、中央部の濃い「カソード揺れスジ」を抑制して、表示品位を保つべく、次のような手法を発明した。即ち、ユニットごとに共通する電源線 DSL の本数 (以下、ユニットライン数と称する) を可変する、という手法を本発明人は発明した。以下、かかる手法を、ユニットライン数可変手法と称する。

【 0 1 0 4 】

ユニットライン数可変手法を適用した場合における各ユニットのユニットライン数自体は、特に限定されない。ただし、「カソード揺れスジ濃淡差異現象」の発生を抑えるという観点、即ち、中央部の濃い「カソード揺れスジ」を抑制して、表示品位を保つという観点から、次のようにユニットライン数を決定すると好適である。

30

【 0 1 0 5 】

即ち、上述の如く、有機 E L パネル 6 1 の外周部に近いほど、カソード電位 V_{cath} の揺れに対して強く、D S カップリングの影響を受けにくい。よって、有機 E L パネル 6 1 の外周部に近づくほど、ユニットライン数を多くしていくと好適である。

【 0 1 0 6 】

換言すると、有機 E L パネル 6 1 の中心部に近いほど、カソード電位 V_{cath} の揺れに対して弱く、D S カップリングの影響を受け易い。よって、有機 E L パネル 6 1 の中心部に近づくほど、ユニットライン数を少なくしていくと好適である。

40

【 0 1 0 7 】

以上まとめると、ユニットライン数可変手法を適用して、有機 E L パネル 6 1 の中心部のユニットライン数を少なくし、外周部のユニットライン数を多くすることで、「カソード揺れスジ濃淡差異現象」の発生を抑えることができる。即ち、中央部の濃い「カソード揺れスジ」を抑制し、表示品位を保つことができるようになる。

【 0 1 0 8 】

具体的には例えば、ユニットライン数は、図 1 6 や図 1 7 に示されるように決定することができる。

【 0 1 0 9 】

図 1 6 は、ユニットライン数可変手法が適用された場合の有機 E L パネル 6 1 のユニット分割の一例を示している。

50

【 0 1 1 0 】

図 1 6 の画面において、点線は、ユニットの区切りを示している。即ち、2つの点線間の部分が、1ユニットを示している。また、図 1 6 において、 N_a 乃至 N_d は、ユニットライン数を示している。

【 0 1 1 1 】

図 1 6 の例では、 $N_a > N_b > N_c > N_d$ の関係を満たしている。即ち、図 1 6 の例では、有機 E L パネル 6 1 の中心部から外周部に向かう程、ユニットライン数は多くなっている。

【 0 1 1 2 】

図 1 7 は、ユニットライン数可変手法が適用された場合の有機 E L パネル 6 1 のユニット分割の一例であって、図 1 6 の例とは異なる例を示している。

【 0 1 1 3 】

図 1 7 の画面において、点線は、ユニットの区切りを示している。即ち、2つの点線間の部分が、1ユニットを示している。また、図 1 7 において、 N_1 , N_2 は、ユニットライン数を示している。

【 0 1 1 4 】

図 1 7 の例では、 $N_1 > N_2$ の関係を満たしている。即ち、図 1 7 の例では、有機 E L パネル 6 1 は、垂直方向に、中心部を含む第 1 領域と、外周部を含む第 2 領域とに区分されている。そして、第 1 領域に属する各ユニットのユニットライン数は何れも N_1 となっている。一方、第 2 領域に属する各ユニットのユニットライン数は何れも N_2 となっている。

【 0 1 1 5 】

なお、図示はしないが、有機 E L パネル 6 1 を、垂直方向にさらに多くの領域に区分することも当然可能である。即ち、中心部を含む第 1 領域、第 1 領域の上方または下方に存在する第 2 領域、第 2 領域の上方または下方に存在する第 3 領域・・・第 $(k-1)$ 領域の上方または下方に存在する第 k 領域 (k は、2以上の整数値) といったように、有機 E L パネル 6 1 を垂直方向に区分することもできる。この場合、 $N_1 > N_2 > \dots > N_{k-1} > N_k$ の関係が満たすユニットライン数を定義し、第 i 領域 (i は 1 乃至 k の整数値) に属する各ユニットのユニットライン数を何れも N_i とするように、有機 E L パネル 6 1 を構成させることもできる。

【 0 1 1 6 】

このようなユニットライン数可変手を適用することで、「カソード揺れスジ濃淡差異現象」の発生を抑えることができる。即ち、中央部の濃い「カソード揺れスジ」を抑制し、表示品位を保つことができる。

【 0 1 1 7 】

< 本発明が適用される電子機器 >

【 0 1 1 8 】

ところで、以上説明した有機 E L パネル 6 1 は、パネルモジュールとも称される。このパネルモジュールに、さらに、電源回路、画像 L S I (Large Scale Integration) などが付加されて、表示装置が構成される。

【 0 1 1 9 】

有機 E L パネルを用いた表示装置は、様々な電子機器のディスプレイに適用することが可能である。電子機器としては、例えば、デジタルスチルカメラやデジタルビデオカメラ、ノート型パーソナルコンピュータ、携帯電話、テレビジョン受像機などが存在する。即ち、これらの電子機器に入力された、若しくは、電子機器内で生成した映像信号を画像若しくは映像として表示するあらゆる分野の電子機器のディスプレイに本発明を適用することが可能である。以下この様な表示装置が適用された電子機器の例を示す。

【 0 1 2 0 】

例えば、本発明は、電子機器の一例であるテレビジョン受像機に適用できる。このテレビジョン受像機は、フロントパネル、フィルターガラス等から構成される映像表示画面を

10

20

30

40

50

含み、本発明の表示装置をその映像表示画面に用いることにより作製される。

【0121】

例えば、本発明は、電子機器の一例であるデジタルスチルカメラに適用できる。このデジタルカメラは、撮像レンズ、表示部、コントロールスイッチ、メニュースイッチ、シャッター等を含み、本発明の表示装置をその表示部に用いることにより作製される。

【0122】

例えば、本発明は、電子機器の一例であるノート型パーソナルコンピュータに適用できる。このノート型パーソナルコンピュータにおいて、その本体には文字等を入力するとき操作されるキーボードを含み、その本体カバーには画像を表示する表示部を含む。このノート型パーソナルコンピュータは、本発明の表示装置をその表示部に用いることにより作製される。

10

【0123】

例えば、本発明は、電子機器の一例である携帯端末装置に適用できる。この携帯端末装置は、上部筐体と下部筐体とを有している。この携帯端末装置の状態としては、それらの2つの筐体が開いた状態と、閉じた状態とが存在する。この携帯端末装置は、上述した上側筐体と下側筐体との他、連結部（ここではヒンジ部）、ディスプレイ、サブディスプレイ、ピクチャーライト、カメラ等を含み、本発明の表示装置をそのディスプレイやサブディスプレイに用いることにより作製される。

【0124】

例えば、本発明は、電子機器の一例であるデジタルビデオカメラに適用可能である。デジタルビデオカメラは、本体部、前方を向いた側面に被写体撮影用のレンズ、撮影時のスタート/ストップスイッチ、モニター等を含み、本発明の表示装置をそのモニターに用いることにより作製される。

20

【0125】

なお、本発明の実施の形態は、上述した実施の形態に限定されるものではなく、本発明の要旨を逸脱しない範囲において種々の変更が可能である。

【符号の説明】

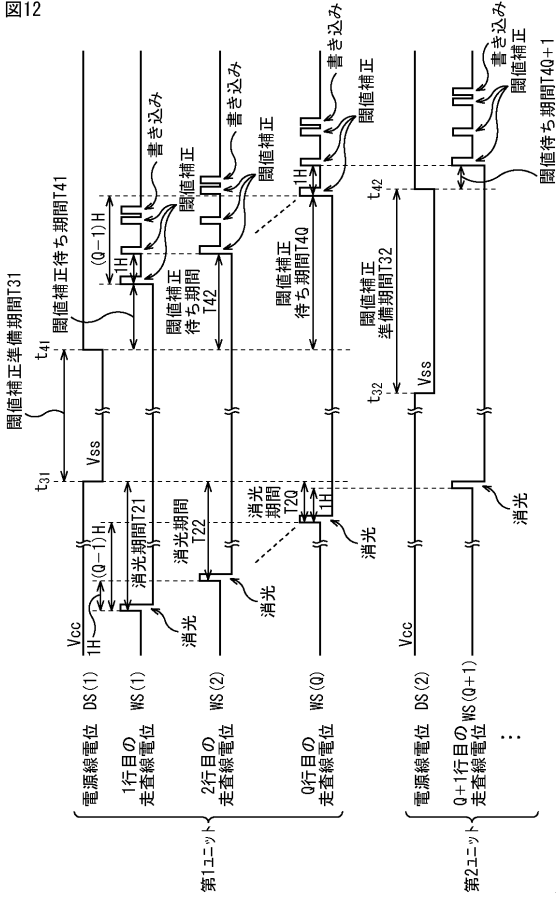
【0126】

21 画素部, 31 画素, 41 データドライバ, 61 有機ELパネル,
71 ゲートドライバ, 81 DSドライバ, 82 WSドライバ, 91 サン
プリング用トランジスタ, 92 駆動用トランジスタ, 93 保持容量, 94 発
光素子, 95 補助容量, 96 配線

30

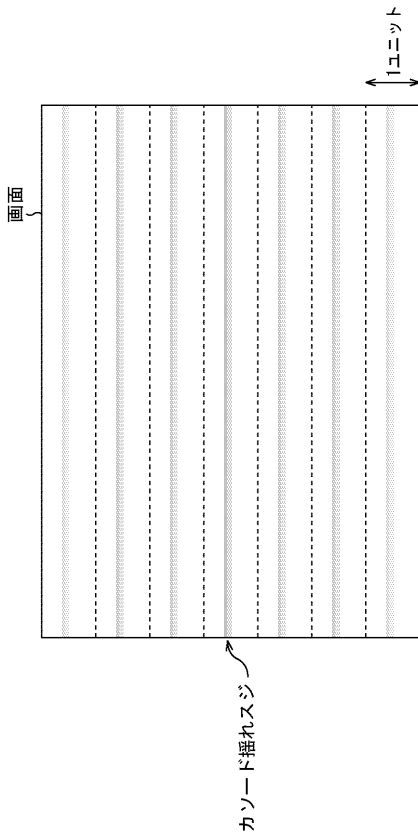
【図 1 2】

図12



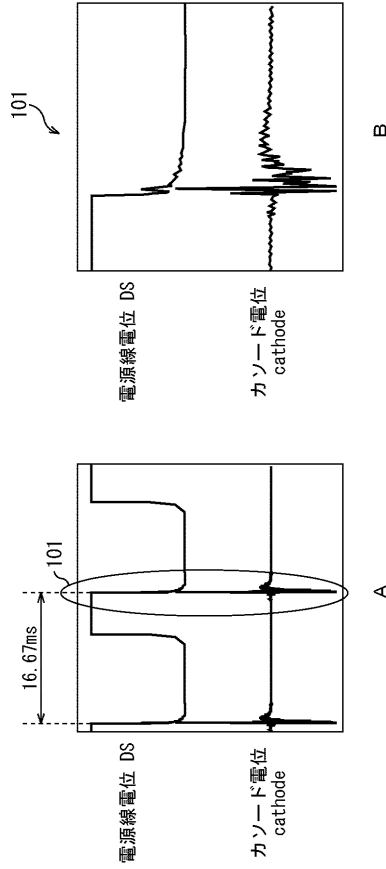
【図 1 4】

図14



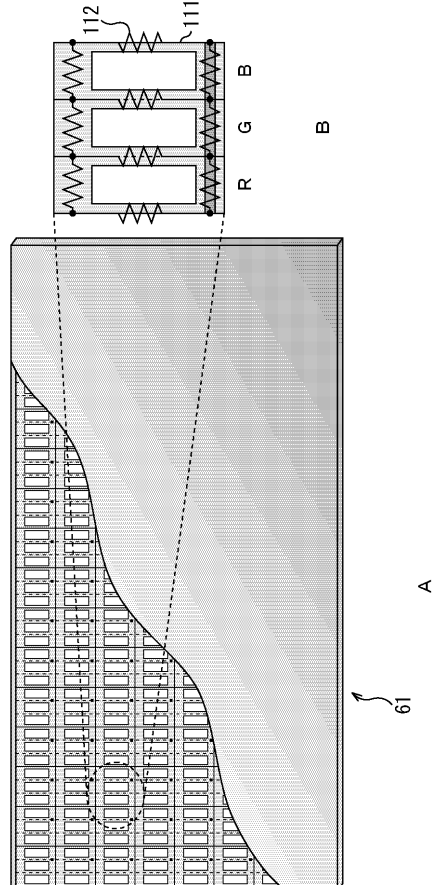
【図 1 3】

図13

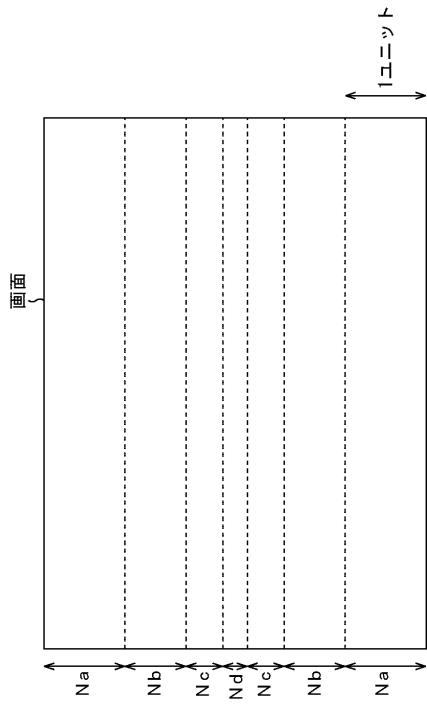


【図 1 5】

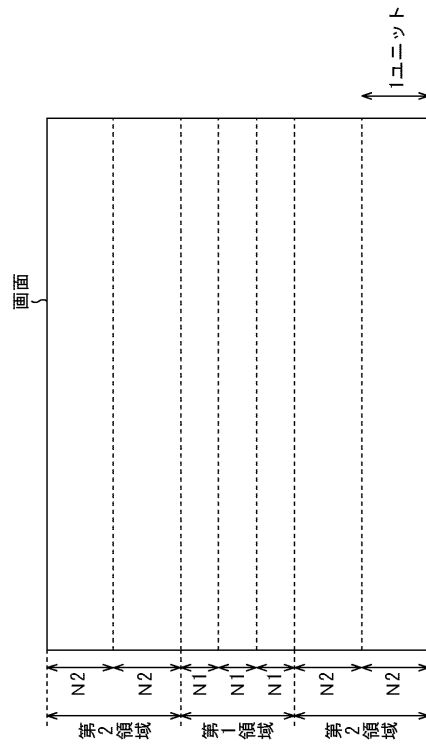
図15



【図16】
図16



【図17】
図17



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G	3/20	6 2 4 E
G 0 9 G	3/20	6 8 0 G
G 0 9 G	3/20	6 4 2 A
G 0 9 G	3/20	6 1 1 J
G 0 9 F	9/30	3 6 5 Z
G 0 9 F	9/30	3 3 8
H 0 5 B	33/14	A

Fターム(参考) 5C080 AA06 BB05 BB06 DD05 DD10 DD12 EE29 FF03 FF11 FF13
HH09 JJ02 JJ03 JJ04 JJ05 KK04 KK07 KK43
5C094 AA03 AA21 AA53 BA03 BA27 CA19 DA20 DB04 DB10 EA04
EA10

专利名称(译)	面板及其控制方法，显示设备和电子设备		
公开(公告)号	JP2010237359A	公开(公告)日	2010-10-21
申请号	JP2009084181	申请日	2009-03-31
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	三並 徹雄 内野 勝秀		
发明人	三並 徹雄 内野 勝秀		
IPC分类号	G09G3/30 G09G3/20 G09F9/30 H01L27/32 H01L51/50		
FI分类号	G09G3/30.J G09G3/20.624.B G09G3/20.641.D G09G3/20.622.K G09G3/20.612.E G09G3/20.624.E G09G3/20.680.G G09G3/20.642.A G09G3/20.611.J G09F9/30.365.Z G09F9/30.338 H05B33/14.A G09F9/30.365 G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291 H01L27/32		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/DD39 3K107/EE03 3K107/HH00 5C080/AA06 5C080/BB05 5C080/BB06 5C080/DD05 5C080/DD10 5C080/DD12 5C080/EE29 5C080/FF03 5C080/FF11 5C080/FF13 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/KK04 5C080/KK07 5C080/KK43 5C094/AA03 5C094/AA21 5C094/AA53 5C094/BA03 5C094/BA27 5C094/CA19 5C094/DA20 5C094/DB04 5C094/DB10 5C094/EA04 5C094/EA10 5C380/AA01 5C380/AB06 5C380/AB46 5C380/AC07 5C380/AC08 5C380/AC09 5C380/AC11 5C380/BA14 5C380/BA20 5C380/BA28 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BB05 5C380/CA08 5C380/CA12 5C380/CA53 5C380/CA54 5C380/CB01 5C380/CB20 5C380/CB26 5C380/CB31 5C380/CC02 5C380/CC03 5C380/CC04 5C380/CC06 5C380/CC07 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC41 5C380/CC62 5C380/CD022 5C380/DA02 5C380/DA06 5C380/DA32 5C380/DA47		
代理人(译)	西川 孝		
外部链接	Espacenet		

摘要(译)

要解决的问题：保持面板屏幕的显示等级。解决方案：像素包括根据电流发光的发光元件，用于对视频信号进行采样的采样晶体管，用于向发光元件提供电流的驱动晶体管和用于保持预定电位的保持电容。通过将像素布置在矩阵中来构造有机EL面板。在有机EL面板中，用于将电源信号传播到存在于同一行中的像素的电源线布置在每行中，并且切换属于同一单元的多个电源线的电位。在收集多条电源线的每个单元中同时进行。单位行号，即属于该单元的电源线的数量，被设置为随着从列方向上的外周部分朝向中心部分逐渐减小，即，满足表达的关系由 $N_a > N_b > N_c > N_d$ 。例如，本发明可以应用于面板，显示设备和电子设备。Z

