

(19) 日本国特許庁 (JP)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開2009-75240

(P2009-75240A)

(43) 公開日 平成21年4月9日 (2009. 4. 9)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 K	3 K 1 0 7
G09G 3/20 (2006.01)	G09G 3/20 6 2 4 B	5 C 0 8 0
H01L 51/50 (2006.01)	G09G 3/20 6 1 2 U	
	G09G 3/20 6 2 2 K	
	G09G 3/20 6 2 1 E	
審査請求 未請求 請求項の数 6 O L (全 13 頁) 最終頁に続く		

(21) 出願番号	特願2007-242567 (P2007-242567)	(71) 出願人	302020207
(22) 出願日	平成19年9月19日 (2007. 9. 19)		東芝松下ディスプレイテクノロジー株式会社
			東京都港区港南4-1-8
		(74) 代理人	100059225
			弁理士 蔦田 璋子
		(74) 代理人	100076314
			弁理士 蔦田 正人
		(74) 代理人	100112612
			弁理士 中村 哲士
		(74) 代理人	100112623
			弁理士 富田 克幸
		(74) 代理人	100124707
			弁理士 夫 世進
		最終頁に続く	

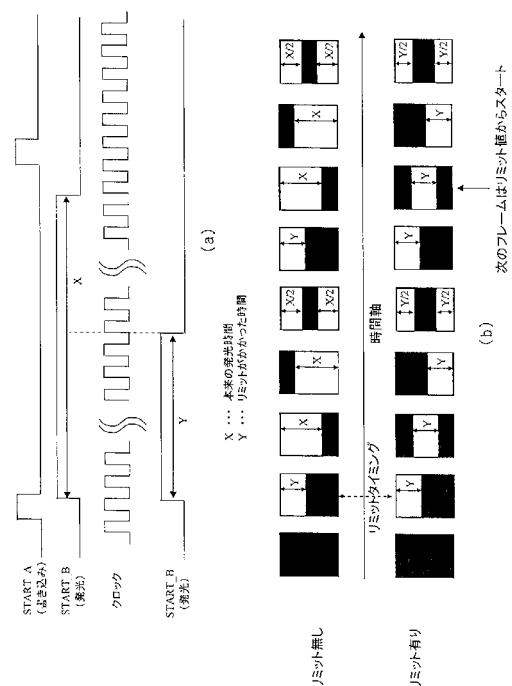
(54) 【発明の名称】 有機E L表示装置

(57) 【要約】

【課題】フレームメモリを用いずに過電流を防止することができる有機E L表示装置を提供する。

【解決手段】1行毎の発光画素の階調情報に基づいて表示領域で表示中の全発光画素の発光電流量を検出し、この発光電流量が基準電流量を超えた場合には、発光期間を短くするものである。

【選択図】 図7



【特許請求の範囲】

【請求項 1】

n 行 x m 列のマトリックス状に配された複数の発光画素から構成された表示領域と、
前記各発光画素のそれぞれに画像データを出力するソースドライバと、
前記各発光画素のそれぞれに前記画素データを書き込ませる第 1 ゲート信号と、前記第 1 ゲート信号に同期して前記発光画素を発光させるための第 2 ゲート信号を出力するゲートドライバと、
を有する有機 EL 表示装置において、
a 行（但し、 $1 \leq a \leq n$ である）毎の発光画素の前記画像データにおける階調情報に基づいて、前記表示領域で表示中の全発光画素の発光電流量を検出する検出部と、
前記発光電流量と基準電流量と比較する比較部と、
前記発光電流量が前記基準電流量より大きいときは発光を停止させる停止部と、
前記発光電流量が前記基準電流量より小さいときは設定発光期間で前記各発光画素をそれぞれ発光させる発光部と、
を備えた有機 EL 表示装置。

10

【請求項 2】

前記検出部は、
a 行 x m 列毎の発光画素の階調情報の部分領域合計値を記憶する記憶部を前記 a 行毎に複数備え、
前記各記憶部に記憶されたそれぞれの部分領域合計値に基づいて、前記表示領域の 1 行から n 行目まで表示した前フレームにおけるフレーム合計値を求める第 1 演算部と、
前記フレーム合計値と、現在画像データを書き込み中の前記発光画素に対応する記憶部の部分領域合計値とに基づいて、前記表示領域で表示中の全発光画素の階調情報の合計である表示領域合計値を求める第 2 演算部と、
前記表示領域合計値から前記全発光画素の発光電流量を求める第 3 演算部と、
備えた請求項 1 記載の有機 EL 表示装置。

20

【請求項 3】

前記停止部は、
前記全発光画素の発光電流量に基づいて、前記各発光画素を発光させる第 2 ゲート信号のパルス幅を、前記設定発光期間に対応する第 2 ゲート信号のパルス幅より短くする、
請求項 1 記載の有機 EL 表示装置。

30

【請求項 4】

前記第 2 演算部は、
前記フレーム合計値と、前記現在画像データを書き込み中の前記発光画素に対応する記憶部の合計値との差分に基づいて前記表示領域合計値を求める、
請求項 2 記載の有機 EL 表示装置。

【請求項 5】

前記第 3 演算部は、
前記表示領域合計値と、最大発光期間と、前記設定発光期間から前記全発光画素の発光電流量を求める、
請求項 2 記載の有機 EL 表示装置。

40

【請求項 6】

前記 $a = 1$ である、
請求項 1 記載の有機 EL 表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機 EL 表示装置に関するものである。

【背景技術】

【0002】

50

最近は、有機ＥＬ表示装置が実用化され、携帯電話に搭載されている。このような携帯電話においては、消費電力量の抑制や充電電池の保護のために、有機ＥＬ表示装置に供給する電流のピーク電流を抑制する必要がある。

【０００３】

そのため、従来の有機ＥＬ表示装置においては、１フレーム分の画像情報をフレームメモリに記憶させ、次のフレームを表示させる前に、供給する電流を、前記記憶したフレームの明るさに応じて抑制をしている。このため、暗い画面から明るい画面に急に変わった場合でも、有機ＥＬ表示装置の各発光画素を発光させるための発光電流量が基準電流量を超えて過電流となることがない（例えば、特許文献１参照）。

【特許文献１】特開２００６－３０１２９８公報

10

【発明の開示】

【発明が解決しようとする課題】

【０００４】

上記のようなフレームメモリを有する有機ＥＬ表示装置においては、予め次に表示するフレームに関する情報が分かるため、過電流を抑えることができる。しかしながら、このフレームメモリは高価であり、コストを低下させるためにはフレームメモリを使用しないほうがよい。

【０００５】

しかしながら、図１０に示すように、フレームメモリを持たない場合には、表示中のフレームから次のフレームに移行する場合に、次のフレームの階調電圧に関する情報が不明であるため、過電流を抑えることができない。例えば、黒画面から白画面に急に変化する場合に、白画面に関する階調情報が不明であるため、一時的には基準電流量を超える発光電流量が流れることとなる。

20

【０００６】

そこで、本発明は上記問題点に鑑み、フレームメモリを用いずに過電流を防止することができる有機ＥＬ表示装置を提供する。

【課題を解決するための手段】

【０００７】

本発明は、 n 行 $\times$ m 列のマトリックス状に配された複数の発光画素から構成された表示領域と、前記各発光画素のそれぞれに画像データを出力するソースドライバーと、前記各発光画素のそれぞれに前記画素データを書き込ませる第１ゲート信号と、前記第１ゲート信号に同期して前記発光画素を発光させるための第２ゲート信号を出力するゲートドライバーと、を有する有機ＥＬ表示装置において、 a 行（但し、 $1 \leq a < n$ である）毎の発光画素の前記画像データにおける階調情報に基づいて、前記表示領域で表示中の全発光画素の発光電流量を検出する検出部と、前記発光電流量と基準電流量と比較する比較部と、前記発光電流量が前記基準電流量より大きいときは発光を停止させる停止部と、前記発光電流量が前記基準電流量より小さいときは設定発光期間で前記各発光画素をそれぞれ発光させる発光部と、を備えた有機ＥＬ表示装置である。

30

【発明の効果】

【０００８】

40

本発明によれば、表示領域で表示中の全発光画素の発光電流量が、基準電流量より大きいときには発光を停止させるため、過電流が発生しない。

【発明を実施するための最良の形態】

【０００９】

以下、本発明の一実施形態の有機ＥＬ表示装置１０について図面に基づいて説明する。

【００１０】

（第１の実施形態）

本発明の第１の実施形態の有機ＥＬ表示装置１０について図１～図７に基づいて説明する。

【００１１】

50

本実施形態の有機ＥＬ表示装置１０は、携帯電話に搭載されるものであって、例えば２．５インチのＱＶＧＡ型、すなわち、２４０（Ｒ，Ｇ，Ｂ×２４０）×３２０画素である。

【００１２】

（１）有機ＥＬ表示装置１０の構成

有機ＥＬ表示装置１０の構成について図１に基づいて説明する。図１は、有機ＥＬ表示装置１０の全体図である。

【００１３】

図１に示すように、有機ＥＬ表示装置１０は、有機ＥＬパネル１２の横方向にソースドライバ１４が配置され、縦方向にゲートドライバが配されている。また、ソースドライバ１４とゲートドライバ１６を制御するためにコントロールＩＣ１８が配置され、有機ＥＬパネル１２の電源を制御するために電源ＩＣ２０が配置されている。

10

【００１４】

さらに、本実施形態では上記構成に加え、ゲートドライバ１４内部には、シフトレジスタ４６と、行毎の階調情報を記憶する記憶領域を有するメモリ４８が含まれている。

【００１５】

有機ＥＬパネル１２は、アレイ基板に封止部材を貼り合わせたものであり、アレイ基板上には、２４０×３×３２０個の発光画素２２がマトリックス状に配置されている。

【００１６】

アレイ基板上には、縦方向に２４０×３本のソース線２４が配線され、このソース線２４とほぼ直交するように３２０本の第１ゲート線２６が配線されている。また、この第１ゲート線２６と平行に３２０本の第２ゲート線２８が配線されている。そして、この第１ゲート線２６とソース線２４の交差部のそれぞれに発光画素２２が形成されている。

20

【００１７】

（２）発光画素２２の構成と動作状態

発光画素２２の構成について図２に基づいて説明する。図２は、定電流式の発光画素２２の等価回路である。

【００１８】

各発光画素２２は、４個の薄膜トランジスタである第１ＴＦＴ３０～第４ＴＦＴ３６、ＥＬ素子３８、コンデンサ４０とから構成されている。

30

【００１９】

第１ＴＦＴ３０のゲート端子Ｇは、第２ＴＦＴ３２のソース端子に接続されている。第２ＴＦＴ３２及び第３ＴＦＴ３４のゲート端子は、第１ゲート線２６に接続されている。第１ＴＦＴ３０のドレイン電極Ｄは、第２ＴＦＴ３２のドレイン電極、第３ＴＦＴ３４のソース電極、第４ＴＦＴ３６のソース電極に接続されている。第３ＴＦＴ３４のドレイン電極はソース線２４に接続されている。第４ＴＦＴ３６のゲート端子は第２ゲート線２８に接続され、第４ＴＦＴ３６のドレイン電極はＥＬ素子３８のアノード電極に接続されている。

【００２０】

第１ＴＦＴ３０のソース電極Ｓは、電源ＩＣ２０のカソード配線４２が接続され、電源ＩＣ２０からＶｄｄの電圧が供給される。

40

【００２１】

ＥＬ素子３８のアノード電極は、電源ＩＣ２０のアノード配線４４と接続され、Ｖｋの電圧が印加されている。

【００２２】

この発光画素２２の動作状態について説明する。

【００２３】

第１ゲート線２６にオン電圧を印加することにより第１ＴＦＴ３０及び第３ＴＦＴ３４を通して、ＥＬ素子３８に流すべき電流値*i*をソースドライバ１４から流す。また、第１ＴＦＴ３０のゲート端子とドレイン端子の間を短絡するように第２ＴＦＴ３２が第１ゲ

50

ート線 26 にオン電圧を印加されることにより開き、また、第 1 T F T のゲート端子とソース端子の間に接続されたコンデンサ（キャパシタ、蓄積容量、負荷容量）40 に前記電流値 i を流すように第 1 T F T 30 のゲート電圧を記憶する。

【0024】

次に、第 1 ゲート線 26 にオフ電圧を印加し、第 2 ゲート線 28 にオン電圧（発光電流を流す）を印加すると、電流の流れる経路を第 1 T F T 30 並びに E L 素子 38 に接続された第 4 T F T 36 並びに E L 素子 38 を含む経路に切り換えて、前記記憶した電流 i を E L 素子 38 に流すことにより発光する。すなわち、この発光画素 22 において、E L 素子 38 を発光させるために、発光電流を流して第 4 T F T 36 をオン状態にして発光させる。

10

【0025】

（3）発光期間

次に、有機 E L 表示装置 10 における各発光画素 22 の発光期間について説明する。

【0026】

本実施形態の目的は画像データの階調情報に合わせ、その発光期間を制御するものである。すなわち、階調情報が白に近いほど、発光期間を短くして発光電流量を抑制する。これについて、図 3 に基づいて説明する。

【0027】

上記したように E L 素子 38 に流れる電流をアレイ基板内で遮断することができ、その遮断を第 4 T F T 36 で行えることができるため、黒挿入を行うことができる。従って、1 フレーム内の発光期間によって第 4 T F T 36 に流れる発光電流量を制御し、過電流を防止することができる。

20

【0028】

その 1 フレーム内の画像データにおける階調情報と発光期間を図 3（a）に示し、例えば、32 階調までは、100% の発光期間を行い、その後階調が上昇するほど発光期間の割合を落としていく。そして、255 階調目で、発光期間を 50% とする。なお、この数値は例示である。この状態の画像を示したものが図 3（b）であり、発光期間の割合が短くなるほど黒挿入の幅が大きくなる。

【0029】

（5）発光電流量の抑制方法

30

次に、図 4 に基づいて、各発光画素 22 の発光を行うための発光電流量を抑制する方法について図 4 のフローチャートに基づいて説明する。

【0030】

まず、ステップ 1 において、j フレーム目の表示がスタートする。

【0031】

次に、ステップ 2 において、j フレーム目における全発光画素 22 の画像データに関する階調情報の合計値であるフレーム階調面合計値 d_frame を初期化する。なお、ここでフレーム階調面合計値 d_frame とは、フレーム全体の情報を意味し、後から出てくるフレーム階調行合計値 d_line は、フレーム階調面合計値 d_frame 中の 1 行の階調情報の合計値を意味する。

40

【0032】

次に、ステップ 3 について説明する。画像は表示領域の上から順番に書き換えられていくため、表示領域内には新旧の画像データが表示されている。その表示領域の表示中の発光電流量を把握するために、まず、1 行毎のフレーム階調行合計値 d_line を求める。ゲートドライバー 16 にあるメモリ 48 には、行毎の記憶領域（すなわち、320 個の記憶領域）があり、各記憶領域にはアドレスが設定されている。例えば、k 行目の記憶領域にはアドレス k が設定されている。ここで、階調情報としては、R G B 毎の電流比率を掛けた 1 行分のデータを全て加算処理する。すなわち、

$$d_line = (R \text{ の階調データの合計値} \times R \text{ の電流比} + G \text{ の階調データの合計値} \times G \text{ の電}$$

50

流比 + B の階調データの合計値 * B の電流比) / (R の電流比 + G の電流比 + B の電流比)

となる。なお、行毎に各発光画素 2 2 の階調情報を蓄積する場合は、蓄積したデータは 6 ~ 8 ビット程度のビットシフトしておく。

【 0 0 3 3 】

次に、ステップ 4 において、アドレス k に格納された表示中の 1 行分の階調情報である表示領域階調行合計値 r_lineを読み込む。すなわち、表示するために書き込んだ行の 1 フレーム前の階調情報である表示領域階調行合計値 r_lineを読み込む

次に、ステップ 4 において、アドレス k におけるフレーム階調行合計値 d_lineと、表示領域階調行合計値 r_lineに基づいてその差分 s_lineを計算する。すなわち、 10

$$s_line = d_line - r_line$$

となる。

【 0 0 3 4 】

次に、ステップ 6 において、フレーム階調面合計値 d_frame = フレーム階調面合計値 d_frame + フレーム階調行合計値 d_lineとし、表示領域階調面合計値 r_frame = 表示領域階調面合計値 r_frame + 差分 s_lineとする。すなわち、 20

$$d_frame = d_frame + d_line$$

$$r_frame = r_frame + s_line$$

となる。これは、画像を順番に行毎に書き換えていく場合に、その書き換えたデータを順番に更新していくものである。

【 0 0 3 5 】

次に、ステップ 7 において、抑制処理判定フローの実施を行うため、ステップ 8 に進む。

【 0 0 3 6 】

次に、ステップ 8 において、表示領域中の各発光画素 2 2 の発光電流量 g_powerを計算する。発光電流量 g_powerは、表示領域階調面合計値 r_frameに 1 フレーム中で何 % 発光させるかの値を掛けて求めるものであり、この 1 フレーム中に何 % 発光させるか否かは、発光期間 X / 最大発光期間 P から求める。すなわち、 30

$$g_power = r_frame * X / P$$

である。ここで、発光期間 X は、一つ前の (j - 1) フレームにおいて計算した発光期間である。この計算は、(j - 1) フレームにおけるステップ 1 6 で行う。また、最大発光期間 P は、携帯電話の充電機能力によって予め設定されている。 40

【 0 0 3 7 】

次に、ステップ 9 において、表示領域の表示中の発光電流量 g_powerが基準電流量 limitを超えているか否かを判断し、超えていなければステップ 1 0 に進み、超えていればステップ 1 1 に進む。

【 0 0 3 8 】

次に、ステップ 1 0 において、発光電流量 g_powerが基準電流量 limitを超えていないためリミットフラグをオフにする。そしてステップ 1 3 に進む。

【 0 0 3 9 】

次に、ステップ 1 1 において、表示領域の表示中の発光電流量 g_powerが基準電流量 limitを超えているため、可能な発光期間を再計算する。その発光期間を Y とすると、 50

$$Y = P * limit / r_frame$$

となる。そしてステップ 12 に進む。

【0040】

次に、ステップ 12 において、リミットフラグをオンする。このとき、ソースドライバー 14 における第 2 ゲート信号のスタートパルスのパルス幅を調整する。これについては後から説明する。

【0041】

次に、ステップ 13 において、アドレス k に k 行目のフレーム階調行合計値 d_line を格納する。これが、次の (j + 1) フレーム目の表示領域階調行合計値 r_line となる。 10

【0042】

次に、ステップ 14 において、最終行 (すなわち、320 行目) に到達しているか否かを判断し、到達していればステップ 15 に進み、到達していなければステップ 3 に戻る。

【0043】

次に、ステップ 15 において、j フレーム目が表示されたため、表示領域階調面合計値 r_frame にフレーム階調面合計値 d_frame を格納する。

【0044】

次に、ステップ 16 において、(j + 1) フレームの発光期間を計算する。すなわち、図 3 で説明したようにフレーム階調面合計値 d_frame の階調情報に対応する発光期間を求める。ここで、その求めた発光期間を X とする。 20

【0045】

次に、ステップ 17 において、最終行でリミットフラグがあるかないかを判断し、リミットフラグがなければステップ 18 に、リミットフラグがあればステップ 19 に進む。

【0046】

次に、ステップ 18 において、発光期間についてリミットフラグがないため、ステップ 16 において計算した発光期間を X を (j + 1) フレーム目の発光期間としステップ 1 に戻る。

【0047】

次に、ステップ 19 において、リミットフラグがあるため、ステップ 11 において計算した Y を発光期間とする。 30

【0048】

これにより、表示領域中に表示中の画像データに関する階調情報に基づいて次のフレームの発光期間が求められるため、仮に黒い画面から白い画面に急に変化しても、発光期間が減少するため、ピーク電流が抑制される。

【0049】

(4) 発光電流量を抑制するための構成

次に、発光期間を減少させて具体的に発光電流量を抑える構成について図 5 ~ 図 7 に基づいて説明する。

【0050】

40

(4 - 1) シフトレジスター 46 の構成

まず、ゲートドライバー 16 に内蔵されているシフトレジスター 46 の基本的な動作について説明する。

【0051】

ゲートドライバー 16、すなわちシフトレジスター 46 にはスタートパルス B とクロック信号 C K が入力する。クロック信号 C K は周期的に入力しており、そこにスタートパルス B が入力すると、1 行目の第 2 ゲート線 28 に発光画素 22 を発光させるための第 2 ゲート信号が出力される。次に、クロック信号 C K がオン状態になると 2 行目の第 2 ゲート線 28 から第 2 ゲート信号が出力される。以下クロック信号 C K 毎に 1 行ずつ第 2 ゲート信号が出力されていく。 50

【 0 0 5 2 】

そして、スタートパルス B がオフ状態、すなわち立ち下がりになると、その直後のクロック信号 C K に合わせて 1 行目の第 1 ゲート信号がオフ状態となる。以下クロック信号 C K 毎にそのオフ状態も伝播していく。

【 0 0 5 3 】

従って、最初に入力したスタートパルス B のパルス幅に応じて 1 行目から 3 2 0 行目の第 2 ゲート信号のパルス幅が決定される。このスタートパルス B のパルス幅を発光期間 X とすると、各行の発光画素 2 2 は、この発光期間 X に応じて点灯する。

【 0 0 5 4 】

(4 - 2) 発光期間の長さと表示の関係

10

次に、図 6 に基づいて発光期間の長さと表示の関係について説明する。

【 0 0 5 5 】

上記で説明したように有機 E L 表示装置 1 0 には、書き込み用の第 1 ゲート信号と発光用の第 2 ゲート信号を出力する必要があるため、図 6 (a) に示すように、第 1 ゲート信号についてはスタートパルス A によってその書込みのタイミングを決定する。発光のタイミングについては上記したようにスタートパルス B に基づいて決定する。

【 0 0 5 6 】

図 6 (b) の表示状態に示すように、X が発光期間であり黒塗りの部分が黒挿入期間である。この図 6 (b) に示すように、画像は上から順番に書き換えられていく。

【 0 0 5 7 】

20

(5 - 3) 発光期間 Y になった場合

上記で説明したように、表示領域の表示中の発光電流量が基準電流量を超えた場合には、発光期間が Y となる。この発光期間を Y とする方法について図 7 に基づいて説明する。

【 0 0 5 8 】

図 7 (a) に示すように、スタートパルス B について、立ち下がり時間を発光期間 X よりも速くする。この比率がステップ 1 3 で計算した内容となる。スタートパルス B の立ち下がりが発光期間 Y に基づいて立ち下がると、その立ち下がりも 1 行目から順番に 3 2 0 行目まで伝播され、図 7 (b) に示すように、基準電流量が無い場合よりも黒挿入期間が長くなる。

【 0 0 5 9 】

30

したがって、発光期間が X から Y と短くなり、電流量が抑えられ、従来のように基準電流量を超えて過電流が流れることがない。

【 0 0 6 0 】

(第 2 の実施形態)

第 1 の実施形態では、計算した発光電流量に基づいてリミットフラグを一度オンすると、次のフレームまでその発光期間 Y で維持したが、これに代えて図 8 に示すように、その途中で基準電流量 limit を解除し、再び発光させてもよい。

【 0 0 6 1 】

(第 3 の実施形態)

第 1 の実施形態の有機 E L 表示装置 1 0 においては各発光画素を低電流式で説明したが、これに代えて図 9 に示すように定電圧方式で構成してもよい。

40

【 0 0 6 2 】

この場合には、3 つの T F T 3 0 、 3 1 、 3 6 から構成する。

【 0 0 6 3 】

(第 4 の実施形態)

第 1 の実施形態では、発光期間 X から発光期間 Y に変化させたが、あまり急激な発光期間の変化はフリッカーになるため、発光期間の変化は遅延させることが好ましい。しかし、この遅延をさせることによって瞬時電流が発生し易くなるため、1 フレームの処理終了時に瞬時電流抑制駆動が動作している場合は、次のフレームの発光期間は発光期間 Y にいきなり短縮せず、許容される範囲内で発光期間を短縮することにより、スムーズに発光期

50

間を変化させることができる。

【0064】

すなわち、発光期間 X から発光期間 Y に変化させる場合であっても、許される発光期間の変化が δy である場合には、発光期間は、 $X - \delta y$ とする。

【0065】

(第5の実施形態)

第1の実施形態では、メモリ48を行毎に分けた記憶領域で構成したが、これに代えて b 行 ($320 > b > 1$) 毎に分けて構成し、フレーム階調行合計値 d_line と表示領域階調行合計値 r_line を1行毎でなく、 b 行毎に計算してもよい。

【0066】

(変更例)

本発明は上記各実施形態に限らず、その主旨を逸脱しない限り種々に変更することができる。

【0067】

例えば、携帯電話に限らず、スマートフォンやカーナビゲーションシステムの表示装置に用いても良い。

【0068】

また、発光画素数も第1の実施形態のものに限らず、Q C I F 型、Q C I F + 型、C I F 型、Q V G A + 型、W - Q V G A 型でもよい。

【図面の簡単な説明】

【0069】

【図1】本発明の第1の実施形態の有機EL表示装置の全体の構成図である。

【図2】定電流式の発光画素の等価回路である。

【図3】(a)は1フレームにおける階調情報と発光期間の関係を示すグラフである。(b)は発光期間を抑制したときの画像である。

【図4】抑制処理を示すフローチャートである。

【図5】ゲートドライバーのシフトレジスターの動作状態を説明する図である。

【図6】(a)はゲートドライバーの第1ゲート信号と第2ゲート信号のタイミングチャートであり、(b)は表示領域の表示状態の説明図である。

【図7】(a)はリミットフラグがオンの場合とオフの場合のタイミングチャートである。(b)はリミットフラグがオンの場合とオフの場合の表示領域の表示状態を示す説明図である。

【図8】(a)は、第2の実施形態のリミットフラグがオンの場合とオフの場合のタイミングチャートである。(b)はリミットフラグがオンの場合とオフの場合の表示領域の表示状態を示す説明図である。

【図9】第3の実施形態における低電圧式の表示画素の等価回路である。

【図10】従来技術における説明図である。

【符号の説明】

【0070】

- 10 有機EL表示装置
- 12 有機ELパネル
- 14 ソースドライバー
- 16 ゲートドライバー
- 22 発光画素
- 24 ソース線
- 26 第1ゲート線
- 28 第2ゲート線
- 30 第1TFT
- 32 第2TFT
- 34 第3TFT

10

20

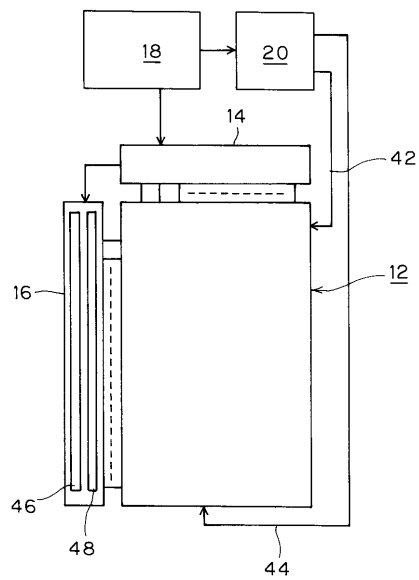
30

40

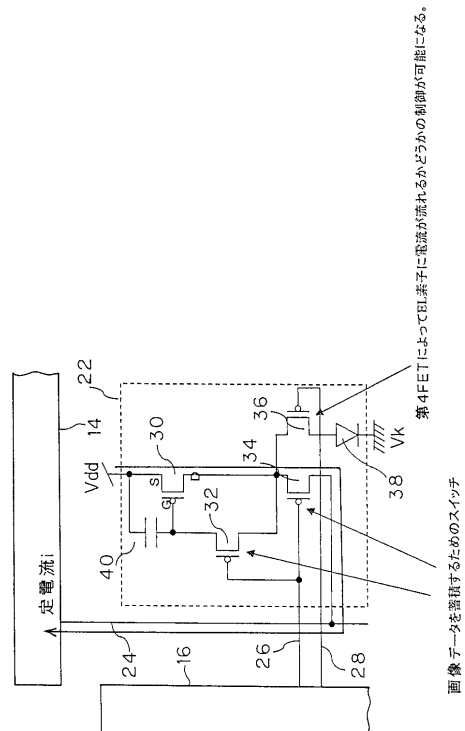
50

- 36 第4TFT
- 38 EL素子
- 40 コンデンサ
- 46 シフトレジスタ
- 48 メモリ

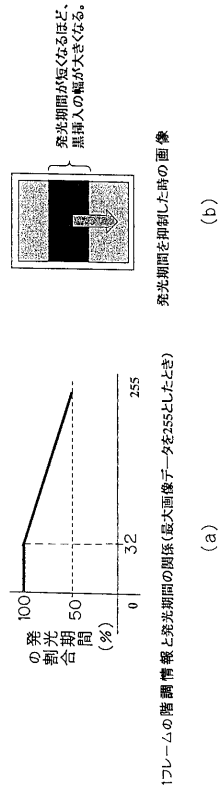
【図1】



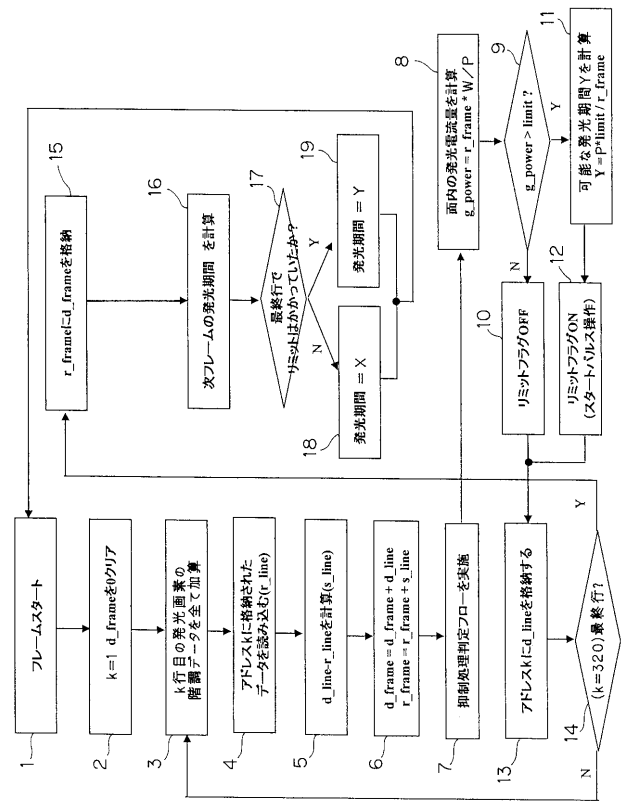
【図2】



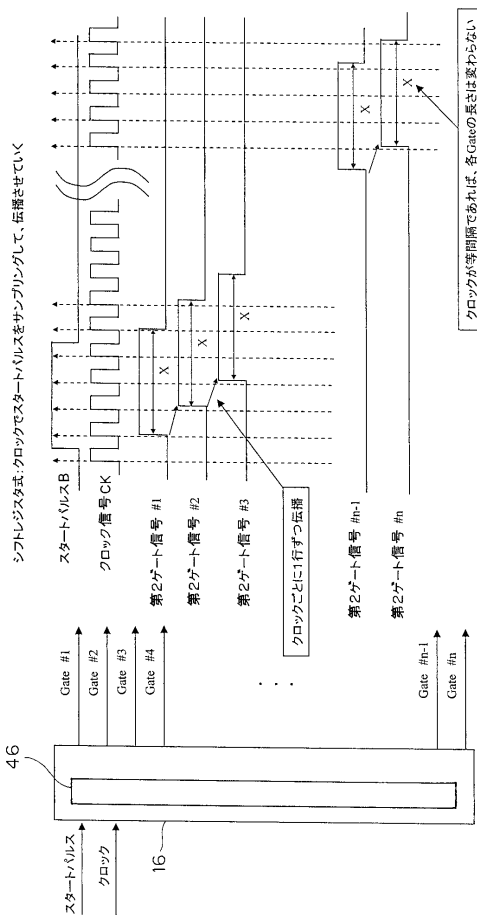
【図 3】



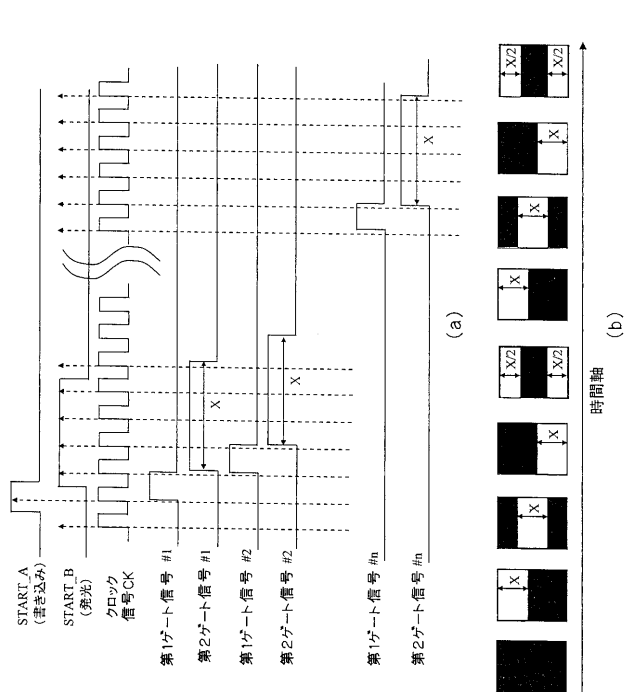
【図 4】



【図 5】



【図 6】



 フロントページの続き

(51) Int.Cl.	F I	テーマコード (参考)
	G 0 9 G 3/20	6 3 1 Q
	G 0 9 G 3/20	6 3 1 B
	G 0 9 G 3/20	6 3 1 D
	G 0 9 G 3/20	6 1 1 A
	G 0 9 G 3/20	6 7 0 M
	G 0 9 G 3/20	6 3 1 R
	G 0 9 G 3/20	6 4 1 A
	G 0 9 G 3/20	6 4 1 D
	G 0 9 G 3/20	6 2 2 D
	H 0 5 B 33/14	A

(72)発明者 前田 智之

東京都港区港南四丁目 1 番 8 号 東芝松下ディスプレイテクノロジー株式会社内

F ターム(参考) 3K107 AA01 BB01 CC14 CC45 EE03 HH04

5C080 AA06 BB06 CC03 DD04 DD18 DD22 DD26 EE25 EE28 EE29

FF11 GG13 GG15 GG17 HH09 JJ02 JJ03 JJ04 JJ07 KK07

专利名称(译)	有机EL表示装置		
公开(公告)号	JP2009075240A	公开(公告)日	2009-04-09
申请号	JP2007242567	申请日	2007-09-19
[标]申请(专利权)人(译)	东芝松下显示技术股份有限公司		
申请(专利权)人(译)	东芝松下显示技术有限公司		
[标]发明人	前田智之		
发明人	前田 智之		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
FI分类号	G09G3/30.K G09G3/20.624.B G09G3/20.612.U G09G3/20.622.K G09G3/20.621.E G09G3/20.631.Q G09G3/20.631.B G09G3/20.631.D G09G3/20.611.A G09G3/20.670.M G09G3/20.631.R G09G3/20.641.A G09G3/20.641.D G09G3/20.622.D H05B33/14.A G09G3/325 G09G3/3266 G09G3/3283		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC14 3K107/CC45 3K107/EE03 3K107/HH04 5C080/AA06 5C080/BB06 5C080/CC03 5C080/DD04 5C080/DD18 5C080/DD22 5C080/DD26 5C080/EE25 5C080/EE28 5C080/EE29 5C080/FF11 5C080/GG13 5C080/GG15 5C080/GG17 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ07 5C080/KK07 5C380/AA01 5C380/AB06 5C380/AB34 5C380/AC11 5C380/AC13 5C380/BA01 5C380/BA05 5C380/BA28 5C380/BE05 5C380/CA13 5C380/CB18 5C380/CC01 5C380/CC13 5C380/CC27 5C380/CC33 5C380/CC39 5C380/CC63 5C380/CD012 5C380/CD014 5C380/CE02 5C380/CF01 5C380/CF07 5C380/CF18 5C380/CF61 5C380/DA02 5C380/DA06 5C380/DA07 5C380/DA16 5C380/FA03 5C380/FA09 5C380/FA25 5C380/FA28 5C380/GA15		
代理人(译)	中村聪 富田克幸 夫 世进		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种无需使用帧存储器就能够防止过电流的有机EL显示装置。 解决方案：基于每行发光像素的灰度信息检测在显示区域中显示的所有发光像素的发光电流流量，并且当发光电流流量超过参考电流流量时，执行发光。 缩短时间。 [选择图]图7

