

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-203655

(P2008-203655A)

(43) 公開日 平成20年9月4日(2008.9.4)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 611H	5C080
H01L 51/50 (2006.01)	G09G 3/20 642A	
	G09G 3/20 641D	
	G09G 3/20 624B	
審査請求 未請求 請求項の数 7 O L (全 23 頁) 最終頁に続く		

(21) 出願番号 特願2007-41192 (P2007-41192)
 (22) 出願日 平成19年2月21日 (2007.2.21)

(71) 出願人 000002185
 ソニー株式会社
 東京都港区港南1丁目7番1号
 (74) 代理人 100092336
 弁理士 鈴木 晴敏
 (72) 発明者 内野 勝秀
 東京都港区港南1丁目7番1号 ソニー株式会社内
 (72) 発明者 山本 哲郎
 東京都港区港南1丁目7番1号 ソニー株式会社内
 Fターム(参考) 3K107 AA01 BB01 CC33 EE03 HH02
 HH04 HH05
 5C080 AA06 BB05 DD05 EE29 FF11
 JJ02 JJ03 JJ04 JJ05 JJ06

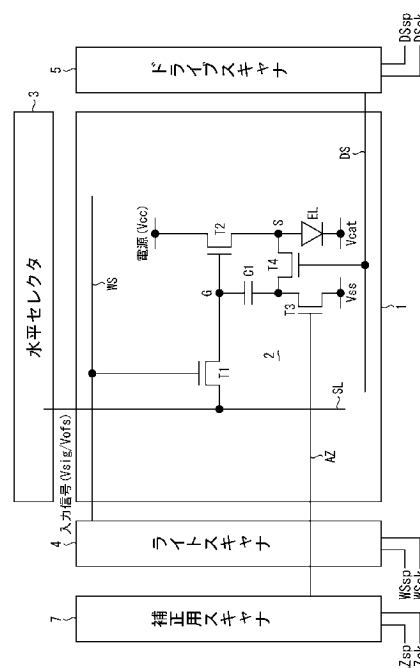
(54) 【発明の名称】 表示装置及びその駆動方法

(57) 【要約】

【課題】駆動用トランジスタの特性補正機能を備えつつ、低消費電力化の可能な表示装置を提供する。

【解決手段】サンプリング用トランジスタT1は、信号線SLから供給された映像信号の信号電位Vsigをサンプリングして保持容量C1に保持する。駆動用トランジスタT2は、保持された信号電位Vsigに応じて駆動電流を発光素子ELに流す。スイッチングトランジスタT3は、映像信号のサンプリングに先立ってオンし保持容量C1を固定電位Vssに接続して補正動作に必要な電位設定を行う。補助トランジスタT4は、スイッチングトランジスタT3がオンする前にオフし、駆動用トランジスタT2の電流端SをスイッチングトランジスタT3から切り離して、電源Vccから固定電位Vssに向かって貫通電流が流れないようにする。

【選択図】 図1 2



【特許請求の範囲】

【請求項 1】

画素アレイ部とこれを駆動する駆動部とからなり、

前記画素アレイ部は、行状の第 1 走査線、第 2 走査線及び第 3 走査線と、列状の信号線と、各第 1 走査線と各信号線とが交差する部分に配された行列状の画素とを備え、

前記駆動部は、行状の第 1、第 2 及び第 3 走査線に夫々制御信号を出力して画素を行単位で線順次走査するとともに、該線順次走査に合わせて列状の信号線に映像信号の信号電位と基準電位とを供給し、

前記画素は、発光素子と、サンプリング用トランジスタと、駆動用トランジスタと、スイッチングトランジスタと、補助トランジスタと、保持容量とを含み、

前記サンプリング用トランジスタは、その制御端が該第 1 走査線に接続し、一对の電流端の一方が該信号線に接続し、他方が該駆動用トランジスタの制御端に接続し、

前記駆動用トランジスタは、一对の電流端の一方が電源に接続し、他方が該発光素子に接続し、

前記スイッチングトランジスタは、その制御端が第 2 走査線に接続し、一对の電流端の一方が固定電位に接続し、

前記補助トランジスタは、その制御端が第 3 走査線に接続し、一对の電流端が該駆動用トランジスタの他方の電流端と該スイッチングトランジスタの他方の電流端とに接続し、

前記保持容量は、その一端が該駆動用トランジスタの制御端に接続し、その他端が該スイッチングトランジスタの他方の電流端に接続している表示装置であって、

前記サンプリング用トランジスタは、該第 1 走査線から供給された制御信号に応じて導通し、該信号線から供給された映像信号の信号電位をサンプリングして該保持容量に保持し、

前記駆動用トランジスタは、該電源から電流の供給を受け該保持された信号電位に応じて駆動電流を該発光素子に流して発光状態にし、

前記スイッチングトランジスタは、映像信号のサンプリングに先立って第 2 走査線から供給される制御信号に応じてオンし該保持容量の他端を固定電位に接続して該発光素子を非発光状態にし、

前記補助トランジスタは、該スイッチングトランジスタがオンする前に該第 3 走査線から供給される制御信号に応じてオフし、該駆動用トランジスタの他方の電流端を該スイッチングトランジスタの他方の電流端から電氣的に切り離して、該電源から該固定電位に向かって貫通電流が流れないようにしたことを特徴とする表示装置。

【請求項 2】

該発光素子はアノード及びカソードを備えており、該アノードは該駆動用トランジスタの他方の電流端に接続する一方、カソードは所定のカソード電位に接続しており、

前記スイッチングトランジスタの一方の電流端が接続している固定電位は、該カソード電位よりも低く設定されていることを特徴とする請求項 1 記載の表示装置。

【請求項 3】

前記駆動部は閾電圧補正手段を備えており、第 1 走査線、第 2 走査線、第 3 走査線及び信号線を制御して、各画素に含まれる駆動用トランジスタの閾電圧に相当する電圧を保持容量に書き込む補正動作を行い、以って画素間の閾電圧のバラツキをキャンセルすること

【請求項 4】

前記閾電圧補正手段は、映像信号のサンプリングに先行する複数の水平周期に分かれて該補正動作を繰り返し行うことを特徴とする請求項 1 記載の表示装置。

【請求項 5】

前記閾電圧補正手段は、該信号線を基準電位とし且つ該サンプリング用トランジスタをオンして該駆動用トランジスタの制御端を基準電位にセットする一方、該スイッチングトランジスタ及び該補助トランジスタをオンして該駆動用トランジスタの他方の電流端を該基準電位に対して閾電圧よりも低い固定電位にセットした後、該スイッチングトランジスタ

タをオフして駆動用トランジスタの閾電圧に相当する電圧を該保持容量に書き込むことを特徴とする請求項 1 記載の表示装置。

【請求項 6】

前記駆動部はフリッカ防止手段を備えており、第 2 走査線及び第 3 走査線を介して該スイッチングトランジスタと補助トランジスタを制御して、一フィールド内で発光素子の発光状態と非発光状態を繰り返し、以って画素アレイ部で構成する画面のフリッカを防止することを特徴とする請求項 1 記載の表示装置。

【請求項 7】

画素アレイ部とこれを駆動する駆動部とからなり、

前記画素アレイ部は、行状の第 1 走査線、第 2 走査線及び第 3 走査線と、列状の信号線と、各第 1 走査線と各信号線とが交差する部分に配された行列状の画素とを備え、

前記駆動部は、行状の第 1、第 2 及び第 3 走査線に夫々制御信号を出力して画素を行単位で線順次走査するとともに、該線順次走査に合わせて列状の信号線に映像信号の信号電位と基準電位とを供給し、

前記画素は、発光素子と、サンプリング用トランジスタと、駆動用トランジスタと、スイッチングトランジスタと、補助トランジスタと、保持容量とを含み、

前記サンプリング用トランジスタは、その制御端が該第 1 走査線に接続し、一对の電流端の一方が該信号線に接続し、他方が該駆動用トランジスタの制御端に接続し、

前記駆動用トランジスタは、一对の電流端の一方が電源に接続し、他方が該発光素子に接続し、

前記スイッチングトランジスタは、その制御端が第 2 走査線に接続し、一对の電流端の一方が固定電位に接続し、

前記補助トランジスタは、その制御端が第 3 走査線に接続し、一对の電流端が該駆動用トランジスタの他方の電流端と該スイッチングトランジスタの他方の電流端とに接続し、

前記保持容量は、その一端が該駆動用トランジスタの制御端に接続し、その他端が該スイッチングトランジスタの他方の電流端に接続している表示装置の駆動方法であって、

前記サンプリング用トランジスタが、該第 1 走査線から供給された制御信号に応じて導通し、該信号線から供給された映像信号の信号電位をサンプリングして該保持容量に保持し、

前記駆動用トランジスタが、該電源から電流の供給を受け該保持された信号電位に応じて駆動電流を該発光素子に流して発光状態にし、

前記スイッチングトランジスタが、映像信号のサンプリングに先立って第 2 走査線から供給される制御信号に応じてオンし該保持容量の他端を固定電位に接続して該発光素子を非発光状態にし、

前記補助トランジスタが、該スイッチングトランジスタがオンする前に該第 3 走査線から供給される制御信号に応じてオフし、該駆動用トランジスタの他方の電流端を該スイッチングトランジスタの他方の電流端から電氣的に切り離して、該電源から該固定電位に向かって貫通電流が流れないようにしたことを特徴とする表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は発光素子を画素に用いたアクティブマトリクス型の表示装置及びその駆動方法に関する。

【背景技術】

【0002】

発光素子として有機 EL デバイスを用いた平面自発光型の表示装置の開発が近年盛んになっている。有機 EL デバイスは有機薄膜に電界をかけると発光する現象を利用したデバイスである。有機 EL デバイスは印加電圧が 10 V 以下で駆動するため低消費電力である。また有機 EL デバイスは自ら光を発する自発光素子であるため、照明部材を必要とせず軽量化及び薄型化が容易である。さらに有機 EL デバイスの応答速度は数 μ s 程度と非常

10

20

30

40

50

に高速であるので、動画表示時の残像が発生しない。

【0003】

有機ELデバイスを画素に用いた平面自発光型の表示装置の中でも、とりわけ駆動素子として薄膜トランジスタを各画素に集積形成したアクティブマトリクス型の表示装置の開発が盛んである。アクティブマトリクス型平面自発光表示装置は、例えば以下の特許文献1ないし5に記載されている。

【特許文献1】特開2003-255856

【特許文献2】特開2003-271095

【特許文献3】特開2004-133240

【特許文献4】特開2004-029791

【特許文献5】特開2004-093682

10

【0004】

図30は従来のアクティブマトリクス型表示装置の一例を示す模式的な回路図である。表示装置は画素アレイ部1と周辺の駆動部とで構成されている。駆動部は水平セクタ3とライトスキャナ4を備えている。画素アレイ部1は列状の信号線SLと行状の走査線WSを備えている。各信号線SLと走査線WSの交差する部分に画素2が配されている。図では理解を容易にするため、1個の画素2のみを表してある。ライトスキャナ4はシフトレジスタを備えており、外部から供給されるクロック信号ckに応じて動作し同じく外部から供給されるスタートパルスspを順次転送することで、走査線WSに順次制御信号を出力する。水平セクタ3はライトスキャナ4側の線順次走査に合わせて映像信号を信号線SLに供給する。

20

【0005】

画素2はサンプリング用トランジスタT1と駆動用トランジスタT2と保持容量C1と発光素子ELとで構成されている。駆動用トランジスタT2はPチャネル型であり、そのソースは電源ラインに接続し、そのドレインは発光素子ELに接続している。駆動用トランジスタT2のゲートはサンプリング用トランジスタT1を介して信号線SLに接続している。サンプリング用トランジスタT1はライトスキャナ4から供給される制御信号に応じて導通し、信号線SLから供給される映像信号をサンプリングして保持容量C1に書き込む。駆動用トランジスタT2は保持容量C1に書き込まれた映像信号をゲート電圧Vgsとしてそのゲートに受け、ドレイン電流Idsを発光素子ELに流す。これにより発光素子ELは映像信号に応じた輝度で発光する。ゲート電圧Vgsは、ソースを基準にしたゲートの電位を表している。

30

【0006】

駆動用トランジスタT2は飽和領域で動作し、ゲート電圧Vgsとドレイン電流Idsの関係は以下の特性式で表される。

$$I_{ds} = (1/2) \mu (W/L) C_{ox} (V_{gs} - V_{th})^2$$

ここでμは駆動用トランジスタの移動度、Wは駆動用トランジスタのチャネル幅、Lは同じくチャネル長、Coxは同じくゲート絶縁容量、Vthは同じく閾電圧である。この特性式から明らかなように駆動用トランジスタT2は飽和領域で動作するとき、ゲート電圧Vgsに応じてドレイン電流Idsを供給する定電流源として機能する。

40

【0007】

図31は、発光素子ELの電圧／電流特性を示すグラフである。横軸にアノード電圧Vを示し、縦軸に駆動電流Idsをとってある。なお発光素子ELのアノード電圧は駆動用トランジスタT2のドレイン電圧となっている。発光素子ELは電流／電圧特性が経時変化し、特性カーブが時間の経過と共に寝ていく傾向にある。このため駆動電流Idsが一定であってもアノード電圧（ドレイン電圧）Vが変化してくる。その点、図30に示した画素回路2は駆動用トランジスタT2が飽和領域で動作し、ドレイン電圧の変動に関わらずゲートで電圧Vgsに応じた駆動電流Idsを流すことができるので、発光素子ELの特性経時変化に関わらず発光輝度を一定に保つことが可能である。

【0008】

50

図32は、従来の画素回路の他の例を示す回路図である。先に示した図30の画素回路と異なる点は、駆動用トランジスタT2がPチャネル型からNチャネル型に変わっていることである。回路の製造プロセス上は、画素を構成する全てのトランジスタをNチャネル型にすることが有利である場合が多い。

【発明の開示】

【発明が解決しようとする課題】

【0009】

しかしながら図32の回路構成では、駆動用トランジスタT2がNチャネル型であるため、そのドレインが電源ラインに接続する一方、ソースSが発光素子ELのアノードに接続することになる。したがって発光素子ELの特性が経時変化した場合、ソースSの電位に影響が現れるため、Vgsが変動し駆動用トランジスタT2が供給するドレイン電流Idsが経時的に変化してしまう。このため発光素子ELの輝度が経時的に変化するという課題がある。

【0010】

また駆動用トランジスタT2の閾電圧Vthや移動度 μ も画素毎にばらつく。これらのパラメータ μ やVthは前述したトランジスタ特性式に含まれるため、Vgsが一定でもIdsが変化してしまう。これにより画素毎に発光輝度が変化し、解決すべき課題となっている。

【課題を解決するための手段】

【0011】

上述した従来の技術の課題に鑑み、本発明は発光素子の特性変動、駆動用トランジスタの閾電圧や移動度のばらつきなどの影響を受けることなく、発光輝度の様な表示装置を提供することを目的とする。特に本発明は、駆動用トランジスタの閾電圧補正機能や移動度補正機能など多様な機能を備えつつ、低消費電力化の可能な表示装置を提供することを目的とする。かかる目的を達成するために以下の手段を講じた。即ち本発明は画素アレイ部とこれを駆動する駆動部とからなり、前記画素アレイ部は、行状の第1走査線、第2走査線及び第3走査線と、列状の信号線と、各第1走査線と各信号線とが交差する部分に配された行列状の画素とを備え、前記駆動部は、行状の第1、第2及び第3走査線に夫々制御信号を出力して画素を行単位で線順次走査するとともに、該線順次走査に合わせて列状の信号線に映像信号の信号電位と基準電位とを供給し、前記画素は、発光素子と、サンプリング用トランジスタと、駆動用トランジスタと、スイッチングトランジスタと、補助トランジスタと、保持容量とを含み、前記サンプリング用トランジスタは、その制御端が該第1走査線に接続し、一对の電流端の一方が該信号線に接続し、他方が該駆動用トランジスタの制御端に接続し、前記駆動用トランジスタは、一对の電流端の一方が電源に接続し、他方が該発光素子に接続し、前記スイッチングトランジスタは、その制御端が第2走査線に接続し、一对の電流端の一方が固定電位に接続し、前記補助トランジスタは、その制御端が第3走査線に接続し、一对の電流端が該駆動用トランジスタの他方の電流端と該スイッチングトランジスタの他方の電流端とに接続し、前記保持容量は、その一端が該駆動用トランジスタの制御端に接続し、その他端が該スイッチングトランジスタの他方の電流端に接続している表示装置であって、前記サンプリング用トランジスタは、該第1走査線から供給された制御信号に応じて導通し、該信号線から供給された映像信号の信号電位をサンプリングして該保持容量に保持し、前記駆動用トランジスタは、該電源から電流の供給を受け該保持された信号電位に応じて駆動電流を該発光素子に流して発光状態にし、前記スイッチングトランジスタは、映像信号のサンプリングに先立って第2走査線から供給される制御信号に応じてオンし該保持容量の他端を固定電位に接続して該発光素子を非発光状態にし、前記補助トランジスタは、該スイッチングトランジスタがオンする前に該第3走査線から供給される制御信号に応じてオフし、該駆動用トランジスタの他方の電流端を該スイッチングトランジスタの他方の電流端から電氣的に切り離して、該電源から該固定電位に向かって貫通電流が流れないようにしたことを特徴とする。

【0012】

一態様では、該発光素子はアノード及びカソードを備えており、該アノードは該駆動用トランジスタの他方の電流端に接続する一方、カソードは所定のカソード電位に接続しており、前記スイッチングトランジスタの一方の電流端が接続している固定電位は、該カソード電位よりも低く設定されている。望ましくは、前記駆動部は閾電圧補正手段を備えており、第1走査線、第2走査線、第3走査線及び信号線を制御して、各画素に含まれる駆動用トランジスタの閾電圧に相当する電圧を保持容量に書き込む補正動作を行い、以って画素間の閾電圧のバラツキをキャンセルする。場合により前記閾電圧補正手段は、映像信号のサンプリングに先行する複数の水平周期に分かれて該補正動作を繰り返し行う。また前記閾電圧補正手段は、該信号線を基準電位とし且つ該サンプリング用トランジスタをオンして該駆動用トランジスタの制御端を基準電位にセットする一方、該スイッチングトランジスタ及び該補助トランジスタをオンして該駆動用トランジスタの他方の電流端を該基準電位に対して閾電圧よりも低い固定電位にセットした後、該スイッチングトランジスタをオフして駆動用トランジスタの閾電圧に相当する電圧を保持容量に書き込む。また前記駆動部はフリッカ防止手段を備えており、第2走査線及び第3走査線を介して該スイッチングトランジスタと補助トランジスタを制御して、一フィールド内で発光素子の発光状態と非発光状態を繰り返し、以って画素アレイ部で構成する画面のフリッカを防止する。

【発明の効果】

【0013】

本発明によれば、有機ELデバイスなどの発光素子を画素に用いたアクティブマトリクス型の表示装置において、各画素が駆動用トランジスタの閾電圧補正機能を備えており、望ましくは駆動用トランジスタの移動度補正機能や有機ELデバイスの経時変動補正機能（ブートストラップ機能）も備えており、高品位の画質を得ることができる。この場合、駆動用トランジスタの閾電圧補正機能や移動度補正機能は非発光期間の一部で行われる。これらの補正動作が完了した後発光期間に移行し、発光素子が映像信号に応じた輝度で発光する。その際駆動用トランジスタが発光素子に供給する駆動電流は、予め閾電圧補正機能や移動度補正機能で画素毎のばらつきがキャンセルされており、ユニフォーム性の優れた表示装置が得られる。通常は発光期間中駆動電流が流れ、非発光期間中は駆動電流は流れない。しかしながら非発光期間に行なわれる補正動作の結果、発光には寄与しない貫通電流が画素回路に流れる可能性がある。そこで本発明は特に画素回路に補助トランジスタを組み込むことで、非発光期間中画素回路に一時的に形成される電流路を遮断して、貫通電流が流れないようにしている。これにより必要な補正機能を備えつつ貫通電流が不必要に流れることのない表示装置を提供することができる。かかる構成により表示装置の高性能化と共に低消費電力化が可能になる。

【発明を実施するための最良の形態】

【0014】

以下図面を参照して本発明の実施の形態を詳細に説明する。図1は先行開発にかかる表示装置を示すブロック図である。本発明の背景を明らかにし且つ理解を容易にするため、まず先行開発にかかる表示装置を本発明の一部として説明する。図示するように先行開発にかかる表示装置は、基本的に画素アレイ部1とこれを駆動する駆動部とで構成されている。画素アレイ部1は行状の走査線WSと、同じく行状の走査線AZと、列状の信号線SLと、各走査線WSと各信号線SLとが交差する部分に配された行列状の画素2とを備えている。これに対し駆動部は、ライトスキャナ4、補正用スキャナ7及び水平セクタ3とを含んでいる。ライトスキャナ4は各走査線WSに制御信号を出力して画素2を行単位で線順次走査する。補正用スキャナ7も各走査線AZにそれぞれ制御信号を出力して画素2を行単位で線順次走査する。但しライトスキャナ4と補正用スキャナ7は制御信号を出力するタイミングが異なっている。一方水平セクタ3は、スキャナ4、7側の線順次走査に合わせて、列状の信号線SLに映像信号の信号電位と基準電位とを供給する。なおライトスキャナ4はシフトレジスタで構成されており、外部から供給されるクロック信号WSckに応じて動作し同じく外部から供給されるスタートパルスWSspを順次転送することで所定の制御信号を各走査線WSに出力している。制御信号の出力タイミングはWS

c kによって規制され、制御信号の波形はスタートパルスW S s pによって規定されている。補正用スキャナ7も同様にシフトレジスタで構成されており、外部から供給されるクロック信号A Z c kに応じて動作し、同じく外部から供給されるスタートパルスA Z s pを順次転送することで、所定の波形の制御信号を各走査線A Zに出力している。クロック信号W S c kとA Z c kは周期が同じであり、スキャナ4, 7は同じ線順次走査タイミングで動作する。

【0015】

図2は、図1に示した先行開発にかかる表示装置に組み込まれる画素2の構成を示す回路図である。図示するようにこの先行開発にかかる画素2は、基本的に発光素子E Lと、サンプリング用トランジスタT 1と、駆動用トランジスタT 2と、スイッチングトランジスタT 3と、保持容量C 1とを含む。サンプリング用トランジスタT 1は、その制御端（ゲート）が走査線W Sに接続し、一对の電流端（ソース及びドレイン）の一方が信号線S Lに接続し、他方が駆動用トランジスタT 2の制御端（ゲートG）に接続している。駆動用トランジスタT 2は、一对の電流端（ソース及びドレイン）の一方（ドレイン）が電源ラインV c cに接続し、他方（ソースS）が発光素子E Lのアノードに接続している。発光素子E Lのカソードは所定のカソード電位V c a tに接続している。スイッチングトランジスタT 3は、その制御端（ゲート）が走査線A Zに接続し、一对の電流端（ソース及びドレイン）の一方が固定電位V s sに接続し、他方が駆動用トランジスタT 2のソースSに接続している。保持容量C 1は、その一端が駆動用トランジスタT 2の制御端（ゲートG）に接続し、その他端が駆動用トランジスタT 2の他方の電流端（ソースS）に接続している。よって保持容量C 1はゲートGからスイッチングトランジスタT 3を介して固定電位V s sに接続していることになる。

【0016】

かかる構成において、駆動部側のライトスキャナ4は走査線W Sにサンプリング用トランジスタT 1を開閉制御するための制御信号を供給する。補正用スキャナ7は走査線A ZにスイッチングトランジスタT 3を開閉制御するための制御信号を出力する。水平セレクタ3は信号線S Lに信号電位V s i gと基準電位V o f sとの間で切り換える映像信号（入力信号）を供給する。この様に走査線W S, A Z及び信号線S Lの電位が線順次走査に合わせて変動するが、電源ラインはV c cに固定されている。またカソード電位V c a t及び固定電位V s sも一定である。

【0017】

図3は、図2に示した先行開発にかかる画素の動作説明に供するタイミングチャートである。走査線W S、走査線A Z及び信号線S Lの電位変化を時間軸を揃えて示している。サンプリング用トランジスタT 1はNチャネル型であり、走査線W Sがハイレベルになったときオンする。スイッチングトランジスタT 3もNチャネル型であり、走査線A Zがハイレベルになったときオンする。一方信号線S Lに供給される映像信号は、1水平周期（1H）で信号電位V s i gと基準電位V o f sとの間で切り換える。

【0018】

このタイミングチャートは、走査線W S、走査線A Z及び信号線S Lの電位変化と時間軸を合わせて、駆動用トランジスタT 2のゲートG及びソースSの電位変化を表している。ゲートGとソースSとの間の電位差V g sにしたがって、駆動用トランジスタT 2の動作状態を制御している。

【0019】

図3のタイミングチャートに示すように、画素は前フィールドの発光期間（1）が終わった後、当該フィールドの非発光期間（2）～（6）に進み、その後当該フィールドの発光期間（7）に入る。この非発光期間（2）～（6）で、駆動用トランジスタT 2のリセット動作（準備動作）、閾電圧補正動作、信号電位の書き込み動作、駆動用トランジスタT 2の移動度補正動作などを行う。具体的には準備期間（2）～（4）で駆動用トランジスタT 2のゲートGを基準電位V o f sに初期化する一方、ソースSを固定電位V s sに初期化する。その後閾電圧補正期間（5）で駆動用トランジスタT 2の閾電圧V t hに相

当する電圧をゲートGとソースSとの間に接続された保持容量C1に書き込む。その後書き込み／移動度補正期間(6)で信号電位 V_{sig} の書き込みと同時に駆動用トランジスタT2の移動度補正動作を行う。

【0020】

図4～図11を参照して、図2に示した先行開発にかかる画素回路の動作をさらに詳細に説明する。まず図4に示すように前フィールドの発光期間(1)では、サンプリング用トランジスタT1及びスイッチングトランジスタT3がオフしている。この時駆動用トランジスタT2は飽和領域で動作するように設定されているため、前述のトランジスタ特性式に従って駆動用トランジスタT2はゲート電圧 V_{gs} に応じた駆動電流 I_{ds} を発光素子ELに流す。

10

【0021】

続いて図5に示すように当該フィールドの準備期間(2)に入ると、スイッチングトランジスタT3をオンして駆動用トランジスタT2のソースSを固定電位 V_{ss} にセットする。この時固定電位 V_{ss} は発光素子ELの閾電圧 V_{thel} とカソード電位 V_{cat} の和よりも小さく設定されている。即ち $V_{ss} < V_{thel} + V_{cat}$ に設定されており、発光素子ELは逆バイアス状態に置かれるので駆動電流 I_{ds} は流れ込まない。よって発光素子ELは消灯する。点線で示すように駆動用トランジスタT2から供給された出力電流 I_{ds} はソースSを通して固定電位 V_{ss} に流れる。

【0022】

続いて図6に示すように準備期間(3)を経て準備期間(4)に進むと、信号線SLの電位が V_{sig} から V_{ofs} に切り換えると共に、サンプリング用トランジスタT1をオンして、駆動用トランジスタT2のゲートGを基準電位 V_{ofs} に設定する。この時駆動用トランジスタT2のゲート／ソース間電圧 V_{gs} は $V_{ofs} - V_{ss}$ という値をとる。ここで $V_{gs} = V_{ofs} - V_{ss} > V_{th}$ に設定されている。この $V_{ofs} - V_{ss}$ が駆動用トランジスタT2の閾電圧 V_{th} よりも大きくないと後続の閾電圧補正動作を正常に行うことができない。但し $V_{gs} = V_{ofs} - V_{ss} > V_{th}$ であるため、駆動用トランジスタT2はオン状態であり、ドレイン電流 I_{ds}' が電源ラインVccから固定電位 V_{ss} に向かって流れる。即ち準備期間(2)～(4)の間、非発光期間であるのにもかかわらず発光に寄与しない貫通電流が電源ラインVccから固定電位 V_{ss} に向かって無駄に流れていることになる。しかしながらこの準備期間(2)～(4)は駆動用トランジスタT2のゲートG及びソースSを閾電圧補正動作に備えて初期化するために必要である。

20

30

【0023】

この後図7に示すように閾電圧補正期間(5)に入ると、スイッチングトランジスタT3をオフしてソースSを固定電位 V_{ss} から切り離す。発光素子ELの等価回路は図示するように、ダイオード接続されたトランジスタ T_{el} と等価容量 C_{el} の並列接続で表される。ここでソースSの電位(即ち発光素子のアノード電位)がカソード電位 V_{cat} に発光素子ELの閾電圧 V_{thel} を足した値よりも低い限り、発光素子ELは逆バイアス状態に置かれ、わずかなリーク電流が流れるに過ぎない。よって電源ラインVccから駆動用トランジスタT2を通して供給された電流は、一点差線で示すようにほとんど保持容量C1と等価容量 C_{el} を充電するために使われる。

40

【0024】

図8は、閾電圧補正期間(5)における、駆動用トランジスタT2のソース電圧の時間的な変化を示すグラフである。グラフから明らかなように、駆動用トランジスタT2のソース電圧は時間の経過と共に固定電位 V_{ss} から上昇していく。一定期間後駆動用トランジスタT2のソース電圧は $V_{ofs} - V_{th}$ のレベルに達し、 V_{gs} が丁度 V_{th} になる。この時点で駆動用トランジスタT2がカットオフし、 V_{th} に相当する電圧が駆動用トランジスタT2のソースSとゲートGとの間に配されている保持容量C1に書き込まれる。閾電圧補正動作が完了した時点でも、ソース電圧 $V_{ofs} - V_{th}$ はカソード電位 V_{cat} に発光素子の閾電圧 V_{thel} を足した値よりも低くなっている。

【0025】

50

続いて図9に示すように書き込み期間／移動度補正期間(6)に進み、信号線SLを基準電位Vofsから信号電位Vsigに切り換える。信号電位Vsigは階調に応じた電圧となっている。この時点でサンプリング用トランジスタT1はオンしているため、駆動用トランジスタT2のゲートGの電位はVsigとなる。これにより駆動用トランジスタT2がオンし、電源ラインVccから電流が流れるため、ソースSの電位が時間と共に上昇していく。この時点で依然としてソースSの電位が発光素子ELの閾電圧Vthelとカソード電圧Vcatの和を超えていないので、発光素子ELには僅かなリーク電流が流れるだけであり、駆動用トランジスタT2から供給された電流はそのほとんどが保持容量C1と等価容量Celの充電に使用される。この充電過程で前述したようにソースSの電位が上昇していく。

10

【0026】

この書き込み期間(6)では既に駆動用トランジスタT2の閾電圧補正動作は完了しているため、駆動用トランジスタT2が供給する電流はその移動度 μ を反映したものとなる。具体的に言うと駆動用トランジスタT2の移動度 μ が大きい場合、駆動用トランジスタT2が供給する電流量が大きくなり、ソースSの電位上昇も早い。逆に移動度 μ が小さいとき駆動用トランジスタT2の電流供給量は小さく、ソースSの電位上昇は遅くなる。この様に駆動用トランジスタT2の出力電流を保持容量C1に負帰還することで、駆動用トランジスタT2のゲート／ソース間電圧Vgsは移動度 μ を反映した値となり、一定時間経過後には完全に移動度 μ を補正したVgsの値となる。即ちこの書き込み期間(6)では、駆動用トランジスタT2から流れ出た電流を保持容量C1に負帰還することで、駆動用トランジスタT2の移動度 μ の補正も同時に行っている。

20

【0027】

図10は、移動度補正期間(6)における駆動用トランジスタT2のソース電圧の時間変化を表している。移動度 μ が大きい場合、実線で示すように駆動用トランジスタT2のソース電圧の上昇分が大きい一方、移動度 μ が小さい場合点線で示すようにソース電圧の上昇分が少ない。換言すると移動度 μ が大きいほどVgsの圧縮が強くなるため、駆動用トランジスタの電流供給能力が抑えられることになる。逆に移動度 μ が小さい場合Vgsに強い圧縮がかからないので、駆動用トランジスタT2の電流供給量に悪い影響はない。この様にして駆動用トランジスタT2の移動度 μ のばらつきを補正することができる。

【0028】

最後に図11に示すように当該フィールドの発光期間(7)に入ると、サンプリング用トランジスタT1がオフし、駆動用トランジスタT2のゲートGが信号線SLから切り離される。これによりゲートGの電位の上昇が可能となり、保持容量C1に保持されたVgsの値を一定に保ちつつ、ゲートGの電位上昇に連動してソースSの電位も上昇する。これにより発光素子ELの逆バイアス状態が解消し、駆動用トランジスタT2はVgsに応じたドレイン電流Ids'を発光素子ELに流す。ソースSの電位は発光素子ELにIds'という電流が流れる電圧Vxまで上昇し、発光素子ELが発光する。ここで発光素子ELは発光時間が長くなるとその電流／電圧特性は変化する。このためソースSの電位も変化する。しかしながら駆動用トランジスタT2のゲート／ソース間電圧Vgsはブートストラップ動作により一定値に保たれているので、発光素子ELに流れる電流は変化しない。よって発光素子ELの電流／電圧特性が劣化しても、一定電流Idsが常に流れ続け、発光素子ELの輝度が変化することはない。

30

40

【0029】

以上の説明から明らかなように、先行開発にかかる表示装置は、動作の関係上非発光期間にスイッチングトランジスタT3をオンする必要がある。スイッチングトランジスタT3がオンすることで、非発光期間に関わらず、電源Vccから固定電位Vssに貫通電流が流れてしまう。これにより、電力が無駄に消費されるという問題がある。ラスト画面では、フィールド当たりの発光期間と非発光期間の割合に応じて画面輝度を調整することがある。このような輝度調整方式では非発光状態で画素に電流は流れないことが好ましい。しかしながら先行開発の表示装置は非発光状態でも電流を消費してしまうため、低消費電力

50

化が難しい。

【0030】

図12は本発明にかかる表示装置の実施形態を示す回路図である。本実施形態は上述した先行開発の表示装置の問題点に対処したものである。理解を容易にするため、図2に示した先行開発にかかる表示装置と対応する部分には対応する参照番号を付してある。異なる点は、駆動用トランジスタT2のソースSとスイッチングトランジスタT3との間に補助トランジスタT4を挿入したことである。またこの補助トランジスタT4のゲートを制御するため、追加の走査線DSとこれを駆動するドライブスキャナ5とを設けている。非発光期間でスイッチングトランジスタT3がオンするとき、予めこれに備えて補助トランジスタT4をオフすることで、電源ラインVccと固定電位Vssを切り離している。これにより非発光期間でVccからVssに貫通電流が流れないようにしている。

10

【0031】

引き続き図12を参照して、本発明にかかる表示装置の構成を詳細に説明する。図示するように、本発明にかかる表示装置は、基本的に画素アレイ部1とこれを駆動する駆動部とからなる。画素アレイ部1は、行状の第1走査線WS、第2走査線AZ及び第3走査線DSと、列状の信号線SLと、各第1走査線WSと各信号線SLとが交差する部分に配された行列状の画素2とを備えている。図示を簡略化するため、画素アレイ部1は1個の画素2のみを代表して表している。駆動部は、水平セクタ3、ライトスキャナ4、ドライブスキャナ5、補正用スキャナ7などで構成されており、行状の走査線WS、AZ、DSにそれぞれ制御信号を出力して画素2を行単位で線順次走査すると共に、この線順次走査に合わせて列状の信号線SLに映像信号の信号電位Vsigと基準電位Vofsとを供給する。

20

【0032】

画素2は、発光素子ELと、サンプリング用トランジスタT1と、駆動用トランジスタT2と、スイッチングトランジスタT3と、補助トランジスタT4と、保持容量C1とを含む。サンプリング用トランジスタT1は、その制御端（ゲート）が第1走査線WSに接続し、一対の電流端（ソース及びドレイン）の一方が信号線SLに接続し、他方が駆動用トランジスタの制御端（ゲートG）に接続している。駆動用トランジスタT2は、一対の電流端（ソース及びドレイン）の一方（ドレイン）が電源Vccに接続し、他方（ソースS）が発光素子ELのアノードに接続している。発光素子ELのカソードは所定のカソード電位Vcatに接続している。スイッチングトランジスタT3は、その制御端（ゲート）が第2走査線AZに接続し、一対の電流端（ソース及びドレイン）の一方（ソース）が固定電位Vssに接続している。補助トランジスタT4は、その制御端（ゲート）が第3走査線DSに接続し、一対の電流端（ソース及びドレイン）が駆動用トランジスタT2の他方の電流端（ソースS）とスイッチングトランジスタT3の他方の電流端（ドレイン）とに接続している。保持容量C1は、その一端が駆動用トランジスタT2の制御端（ゲートG）に接続し、その他端がスイッチングトランジスタT3の他方の電流端（ドレイン）に接続している。

30

【0033】

かかる構成において、サンプリング用トランジスタT1は、第1走査線WSから供給された制御信号に応じて導通し、信号線SLから供給された映像信号の信号電位Vsigをサンプリングして保持容量C1に保持する。駆動用トランジスタT2は、電源ラインVccから電流の供給を受け保持された信号電位Vsigに応じた駆動電流Idsを発光素子ELに流して発光状態にする。スイッチングトランジスタT3は、映像信号のサンプリングに先立って第2走査線AZから供給される制御信号に応じてオンし保持容量C1の他端を固定電位Vssに接続して発光素子ELを非発光状態にする。補助トランジスタT4は、スイッチングトランジスタT3がオンする前に第3走査線DSから供給される制御信号に応じてオフし、駆動用トランジスタT2の他方の電流端（ソースS）をスイッチングトランジスタT3の他方の電流端（ドレイン）から電氣的に切り離して、電源Vccから固定電位Vssに向かって貫通電流が流れないようにする。

40

50

【0034】

発光素子E Lはアノード及びカソードを備えており、アノードは駆動用トランジスタT 2の他方の電流端（ソースS）に接続する一方、カソードは所定のカソード電位V c a tに接続している。この場合、スイッチングトランジスタT 3の一方の電流端（ソース）が接続している固定電位V s sは、カソード電位V c a tよりも低く設定されている。少なくとも固定電位V s sは、カソード電位V c a tに発光素子E Lの閾電圧V t h e lを足した値よりも低く設定されている。

【0035】

好ましくは、駆動部に含まれる信号セレクタ3やスキャナ4, 5, 7がそれらの機能の一部として閾電圧補正手段を構成しており、走査線W S, A Z, D S及び信号線S Lを制御して、各画素2に含まれる駆動用トランジスタT 2の閾電圧V t hに相当する電圧を保持容量C 1に書き込む補正動作を行い、以って画素間の閾電圧のばらつきをキャンセルしている。場合によっては、この閾電圧補正手段は、映像信号のサンプリングに先行する複数の水平周期に分かれて補正動作を繰り返し行っても良い。この場合閾電圧補正手段は、信号線S Lを基準電位V o f sとし且つサンプリング用トランジスタT 1をオンして駆動用トランジスタT 2の制御端（ゲートG）を基準電位V o f sにセットする一方、スイッチングトランジスタT 3及び補助トランジスタT 4をオンして駆動用トランジスタ2の他方の電流端（ソースS）を基準電位V o f sに対して閾電圧V t hよりも低い固定電位V s sにセットした後、スイッチングトランジスタT 3をオフして駆動用トランジスタT 2の閾電圧V t hに相当する電圧を保持容量C 1に書き込む。

【0036】

駆動部に含まれるドライブスキャナ5及び補正用スキャナ7はその機能の一部としてフリッカ防止手段を構成することができる。このフリッカ防止手段は、第2走査線D S及び第3走査線A Zを介してスイッチングトランジスタT 3と補助トランジスタT 4を制御して、1フィールド内で発光素子の発光状態と非発光状態を数回繰り返し、以って画素アレイ部1で構成する画面のフリッカを防止することができる。

【0037】

図13は、図12に示した画素回路の動作説明に供するタイミングチャートである。理解を容易にするため、図3に示したタイミングチャートと同様の表記を採用している。図示するように前フィールドの発光期間（1）が終わった後当該フィールドの非発光期間を経て発光期間（7）に続く。前後の発光期間（1）及び（7）の間に当該フィールドの非発光期間が挿入されている。この基本的なシーケンスは先に説明した先行開発例と同じである。異なる点は、前フィールドの発光期間（1）の最終段階（1a）で補助トランジスタT 4をオフすることである。これにより駆動用トランジスタT 2のソースSがスイッチングトランジスタT 3から切り離される。その後非発光期間の先頭段階（1b）で、スイッチングトランジスタT 3をオンする。これにより発光素子E Lは非発光状態となる。このとき駆動用トランジスタT 2のソースSは補助トランジスタT 4によってスイッチングトランジスタT 3から切り離されているため、このスイッチングトランジスタT 3がオンになっても貫通電流がV c cからV s sに向かって流れることはない。その後準備期間（2）～（4）を経て移動度補正期間（5）となり、さらに書き込み／移動度補正期間（6）の後、当フィールドの発光期間（7）に入る。

【0038】

図14～図21を参照して、図12に示した画素回路の動作を詳細に説明する。まず図14に示すように前フィールドの発光期間（1）では、補助トランジスタT 4のみがオンしており、サンプリング用トランジスタT 1及びスイッチングトランジスタT 3はオフ状態である。この時駆動用トランジスタT 2は飽和領域で動作し、保持容量C 1に保持されたゲート電圧V g sに応じ先のトランジスタ特性式に従って、所定のドレイン電流I d sを発光素子E Lに供給している。これにより発光素子E Lは映像信号の信号電位V s i gに応じた輝度で発光している。

【0039】

続いて図15に示すように前フィールドの発光期間(1)の最終段階(1a)で、補助トランジスタT4をオフする。これにより駆動用トランジスタT2のソースSが保持容量C1から切り離されるが、実質的な電流経路に変更はないため、引き続き所定のドレイン電流 I_{ds} が発光素子ELに流れ続ける。

【0040】

次に図16に示すように当該フィールドの非発光期間の先頭段階(1b)で、スイッチングトランジスタT3をオンする。この時保持容量C1の他端Aは固定電位 V_{ss} に充電される。保持容量C1の他端Aが V_{ss} となることで、この保持容量C1の一端(即ち駆動用トランジスタT2のゲートG)も他端Aの電位変化量と同じ量だけ変化する。他端Aの電位変化によって駆動用トランジスタT2のゲート電位が、発光素子ELの閾電圧 V_{thel} とカソード電位 V_{cat} と駆動用トランジスタT2の閾電圧 V_{th} の和よりも小さくなるため、発光素子ELに電流が供給されなくなり、発光素子ELは消光しそのアノード電位(駆動用トランジスタT2のソース電位)は $V_{cat} + V_{thel}$ になる。

【0041】

続いて図17に示すように準備期間(2)になると、再び補助トランジスタT4をオンして、駆動用トランジスタT2のソースSの電位を V_{ss} にする。この時も V_{ss} が $V_{cat} + V_{thel}$ よりも低く、発光素子ELは逆バイアス状態で消光したままである。

【0042】

続いて準備期間(3)で入力信号(映像信号)を V_{sig} から V_{ofs} に切り換える。続いて図18に示すように、準備期間(4)に進み、サンプリング用トランジスタT1をオンして駆動用トランジスタT2のゲートGを基準電位 V_{ofs} とする。この結果駆動用トランジスタT2のゲート/ソース間電圧は $V_{gs} = V_{ofs} - V_{ss}$ という値を取る。この時 $V_{gs} = V_{ofs} - V_{ss}$ が駆動用トランジスタT2の閾電圧 V_{th} よりも大きくなるように設定することで、後続の閾電圧補正動作の準備を完了する。

【0043】

この後図19に示すように閾電圧補正期間(5)に入ると、スイッチングトランジスタT3をオフしてソースSを固定電位 V_{ss} から切り離す。発光素子ELの等価回路は図示するように、ダイオード接続されたトランジスタ T_{el} と等価容量 C_{el} の並列接続で表される。ここでソースSの電位(即ち発光素子のアノード電位)がカソード電位 V_{cat} に発光素子ELの閾電圧 V_{thel} を足した値よりも低い限り、発光素子ELは逆バイアス状態に置かれ、わずかなリーク電流が流れるに過ぎない。よって電源ライン V_{cc} から駆動用トランジスタT2を通して供給された電流は、一点差線で示すようにほとんど保持容量C1と等価容量 C_{el} を充電するために使われる。これにより駆動用トランジスタT2のソース電圧は時間の経過と共に固定電位 V_{ss} から上昇していく。一定期間後駆動用トランジスタT2のソース電圧は $V_{ofs} - V_{th}$ のレベルに達し、 V_{gs} が丁度 V_{th} になる。この時点で駆動用トランジスタT2がカットオフし、 V_{th} に相当する電圧が駆動用トランジスタT2のソースSとゲートGとの間に配されている保持容量C1に書き込まれる。閾電圧補正動作が完了した時点でも、ソース電圧 $V_{ofs} - V_{th}$ はカソード電位 V_{cat} に発光素子の閾電圧 V_{thel} を足した値よりも低くなっている。

【0044】

続いて図20に示すように書き込み期間/移動度補正期間(6)に進み、信号線SLを基準電位 V_{ofs} から信号電位 V_{sig} に切り換える。信号電位 V_{sig} は階調に応じた電圧となっている。この時点でサンプリング用トランジスタT1はオンしているため、駆動用トランジスタT2のゲートGの電位は V_{sig} となる。これにより駆動用トランジスタT2がオンし、電源ライン V_{cc} から電流が流れるため、ソースSの電位が時間と共に上昇していく。この時点で依然としてソースSの電位が発光素子ELの閾電圧 V_{thel} とカソード電圧 V_{cat} の和を超えていないので、発光素子ELには僅かなリーク電流が流れるだけであり、駆動用トランジスタT2から供給された電流はそのほとんどが保持容量C1と等価容量 C_{el} の充電に使用される。この充電過程で前述したようにソースSの電位が上昇していく。

【0045】

この書き込み期間（6）では既に駆動用トランジスタT2の閾電圧補正動作は完了しているため、駆動用トランジスタT2が供給する電流はその移動度 μ を反映したものとなる。具体的に言うとは駆動用トランジスタT2の移動度 μ が大きい場合、駆動用トランジスタT2が供給する電流量が大きくなり、ソースSの電位上昇も早い。逆に移動度 μ が小さいとき駆動用トランジスタT2の電流供給量は小さく、ソースSの電位上昇は遅くなる。この様に駆動用トランジスタT2の出力電流を保持容量C1に負帰還することで、駆動用トランジスタT2のゲート／ソース間電圧 V_{gs} は移動度 μ を反映した値となり、一定時間経過後には完全に移動度 μ を補正した V_{gs} の値となる。即ちこの書き込み期間（6）では、駆動用トランジスタT2から流れ出た電流を保持容量C1に負帰還することで、駆動用トランジスタT2の移動度 μ の補正も同時に行っている。

10

【0046】

最後に図21に示すように当該フィールドの発光期間（7）に入ると、サンプリング用トランジスタT1がオフし、駆動用トランジスタT2のゲートGが信号線SLから切り離される。これによりゲートGの電位の上昇が可能となり、保持容量C1に保持された V_{gs} の値を一定に保ちつつ、ゲートGの電位上昇に連動してソースSの電位も上昇する。これにより発光素子ELの逆バイアス状態が解消し、駆動用トランジスタT2は V_{gs} に応じたドレイン電流 I_{ds} を発光素子ELに流す。ソースSの電位は発光素子ELに I_{ds} という電流が流れる電圧 V_x まで上昇し、発光素子ELが発光する。ここで発光素子ELは発光時間が長くなるとその電流／電圧特性は変化する。このためソースSの電位も変化する。しかしながら駆動用トランジスタT2のゲート／ソース間電圧 V_{gs} はブートストラップ動作により一定値に保たれているので、発光素子ELに流れる電流は変化しない。よって発光素子ELの電流／電圧特性が劣化しても、一定電流 I_{ds} が常に流れ続け、発光素子ELの輝度が変化することはない。

20

【0047】

以上の説明から明らかなように、本発明にかかる表示装置は、発光期間（1）から非発光期間（1b）に移っても貫通電流が流れることがないので、低消費電力化が実現できる。また発光期間と非発光期間を複数回繰り返すことでフリッカ対策を取ることでもできる。具体的には発光期間（1）の最終段階（1a）でまず補助トランジスタT4をオフする。これにより補正済みで且つ信号電位 V_{sig} に応じた V_{gs} がそのまま保持容量C1に保持される。その後非発光期間（1b）でスイッチングトランジスタT3をオンし実際に発光素子ELを消光する。この時点でも保持容量C1に保持された V_{gs} はそのまま維持される。この後再び発光期間（1）の状態に戻しスイッチングトランジスタT3をオフする。すると画素回路は再び保持容量C1に保持された V_{gs} に応じて駆動電流 I_{ds} を発光素子ELに流すため点灯する。この様に状態（1）、（1a）及び（1b）を繰り返すことで、1フィールド内で発光素子の点灯及び消灯を複数回繰り返すことができ、フリッカ対策になる。

30

【0048】

図22は、本発明にかかる表示装置の別の実施形態を示すタイミングチャートである。画素の回路構成自体は図12に示した通りであるが、制御シーケンスが図13のタイミングチャートと異なる。本実施形態は閾電圧補正動作を分割していることに特徴がある。図示するようにスイッチングトランジスタT3をオフして閾電圧補正動作を開始した後、信号線SLが基準電位 V_{ofs} にある間にサンプリング用トランジスタT1をオフする。サンプリング用トランジスタT1をオフすると、駆動用トランジスタT2のゲート／ソース間電圧 V_{gs} によって電流が流れてゲートG及びソースSの電位は共に上昇していく。その途中の過程でソースSの電位が $V_{ofs} - V_{th}$ 以下のときに信号線SLを再び基準電位 V_{ofs} とし且つサンプリング用トランジスタT1をオンすることで、再度閾電圧補正動作を行うことが可能である。本実施形態では閾電圧補正時間を自由に決定することが可能であり、完全に閾電圧補正動作を行うことができる。

40

【0049】

50

本発明にかかる表示装置は、図 2 3 に示すような薄膜デバイス構成を有する。本図は、絶縁性の基板に形成された画素の模式的な断面構造を表している。図示するように、画素は、複数の薄膜トランジスタを含むトランジスタ部（図では 1 個の T F T を例示）、保持容量などの容量部及び有機 E L 素子などの発光部とを含む。基板の上に T F T プロセスでトランジスタ部や容量部が形成され、その上に有機 E L 素子などの発光部が積層されている。その上に接着剤を介して透明な対向基板を貼り付けてフラットパネルとしている。

【0050】

本発明にかかる表示装置は、図 2 4 に示すようにフラット型のモジュール形状のものを含む。例えば絶縁性の基板上に、有機 E L 素子、薄膜トランジスタ、薄膜容量等からなる画素をマトリックス状に集積形成した画素アレイ部を設ける、この画素アレイ部（画素マトリックス部）を囲むように接着剤を配し、ガラス等の対向基板を貼り付けて表示モジュールとする。この透明な対向基板には必要に応じて、カラーフィルタ、保護膜、遮光膜等を設けてもよい。表示モジュールには、外部から画素アレイ部への信号等を入出力するためのコネクタとして例えば F P C（フレキシブルプリントサーキット）を設けてもよい。

10

【0051】

以上説明した本発明における表示装置は、フラットパネル形状を有し、様々な電子機器、例えば、デジタルカメラ、ノート型パーソナルコンピューター、携帯電話、ビデオカメラなど、電子機器に入力された、若しくは、電子機器内で生成した映像信号を画像若しくは映像として表示するあらゆる分野の電子機器のディスプレイに適用することが可能である。以下この様な表示装置が適用された電子機器の例を示す。

20

【0052】

図 2 5 は本発明が適用されたテレビであり、フロントパネル 1 2、フィルターガラス 1 3 等から構成される映像表示画面 1 1 を含み、本発明の表示装置をその映像表示画面 1 1 に用いることにより作製される。

【0053】

図 2 6 は本発明が適用されたデジタルカメラであり、上が正面図で下が背面図である。このデジタルカメラは、撮像レンズ、フラッシュ用の発光部 1 5、表示部 1 6、コントロールスイッチ、メニュースイッチ、シャッター 1 9 等を含み、本発明の表示装置をその表示部 1 6 に用いることにより作製される。

30

【0054】

図 2 7 は本発明が適用されたノート型パーソナルコンピューターであり、本体 2 0 には文字等を入力するとき操作されるキーボード 2 1 を含み、本体カバーには画像を表示する表示部 2 2 を含み、本発明の表示装置をその表示部 2 2 に用いることにより作製される。

【0055】

図 2 8 は本発明が適用された携帯端末装置であり、左が開いた状態を表し、右が閉じた状態を表している。この携帯端末装置は、上側筐体 2 3、下側筐体 2 4、連結部（ここではヒンジ部）2 5、ディスプレイ 2 6、サブディスプレイ 2 7、ピクチャーライト 2 8、カメラ 2 9 等を含み、本発明の表示装置をそのディスプレイ 2 6 やサブディスプレイ 2 7 に用いることにより作製される。

40

【0056】

図 2 9 は本発明が適用されたビデオカメラであり、本体部 3 0、前方を向いた側面に被写体撮影用のレンズ 3 4、撮影時のスタート／ストップスイッチ 3 5、モニター 3 6 等を含み、本発明の表示装置をそのモニター 3 6 に用いることにより作製される。

【図面の簡単な説明】

【0057】

【図 1】 先行開発にかかる表示装置の全体構成を示すブロック図である。

【図 2】 同じく先行開発にかかる表示装置の画素構成を示す回路図である。

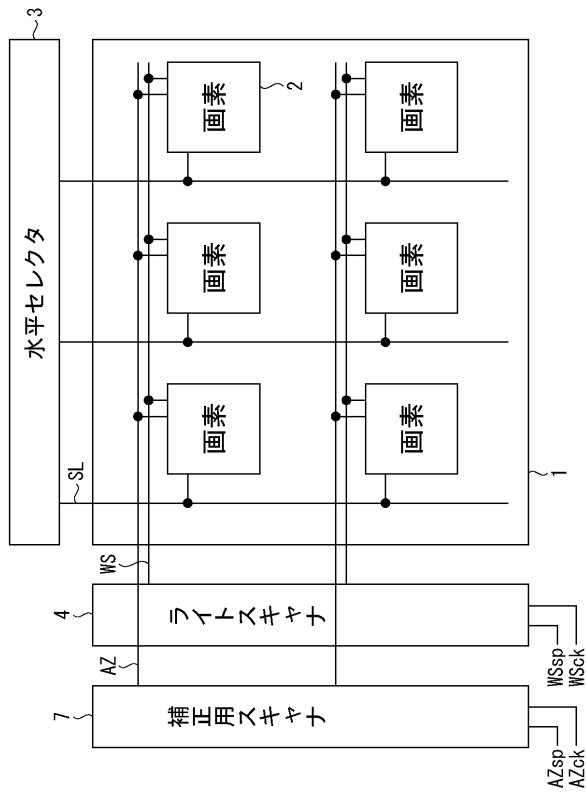
【図 3】 先行開発にかかる表示装置の動作説明に供するタイミングチャートである。

【図 4】 先行開発にかかる画素の動作説明に供する模式図である。

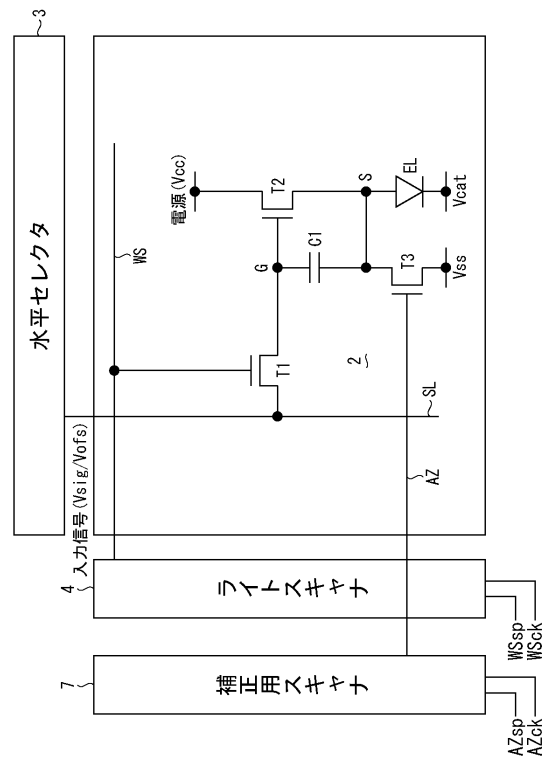
50

- 【図 5】同じく動作説明に供する模式図である。
- 【図 6】同じく動作説明に供する模式図である。
- 【図 7】同じく動作説明に供する模式図である。
- 【図 8】同じく動作説明に供するグラフである。
- 【図 9】同じく動作説明に供する模式図である。
- 【図 10】同じく動作説明に供するグラフである。
- 【図 11】同じく動作説明に供する模式図である。
- 【図 12】本発明にかかる表示装置の実施形態を示す回路図である。
- 【図 13】実施形態の動作説明に供するタイミングチャートである。
- 【図 14】実施形態の動作説明に供する模式図である。 10
- 【図 15】同じく動作説明に供する模式図である。
- 【図 16】同じく動作説明に供する模式図である。
- 【図 17】同じく動作説明に供する模式図である。
- 【図 18】同じく動作説明に供する模式図である。
- 【図 19】同じく動作説明に供する模式図である。
- 【図 20】同じく動作説明に供する模式図である。
- 【図 21】同じく動作説明に供する模式図である。
- 【図 22】本発明にかかる表示装置の別の実施形態を示すタイミングチャートである。
- 【図 23】本発明にかかる表示装置のデバイス構成を示す断面図である。
- 【図 24】本発明にかかる表示装置のモジュール構成を示す平面図である。 20
- 【図 25】本発明にかかる表示装置を備えたテレビジョンセットを示す斜視図である。
- 【図 26】本発明にかかる表示装置を備えたデジタルスチルカメラを示す斜視図である。
- 【図 27】本発明にかかる表示装置を備えたノート型パーソナルコンピュータを示す斜視図である。
- 【図 28】本発明にかかる表示装置を備えた携帯端末装置を示す模式図である。
- 【図 29】本発明にかかる表示装置を備えたビデオカメラを示す斜視図である。
- 【図 30】従来の表示装置の一例を示す回路図である。
- 【図 31】従来の表示装置の問題点を表すグラフである。
- 【図 32】従来の表示装置の別の例を示す回路図である。
- 【符号の説明】 30
- 【0058】
- 1・・・画素アレイ部、2・・・画素、3・・・水平セレクタ、4・・・ライトスキャナ、5・・・ドライブスキャナ、7・・・補正用スキャナ、T1・・・サンプリング用トランジスタ、T2・・・駆動用トランジスタ、T3・・・スイッチングトランジスタ、T4・・・補助トランジスタ、C1・・・保持容量、EL・・・発光素子

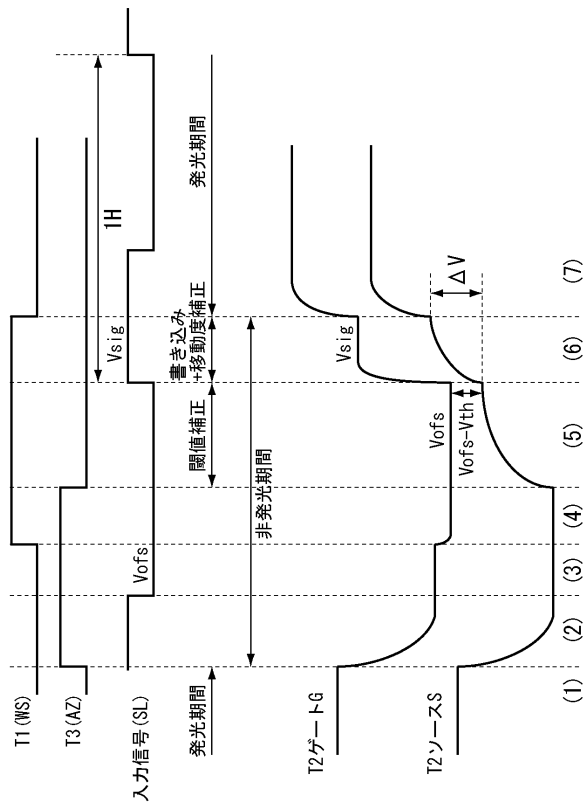
【図 1】



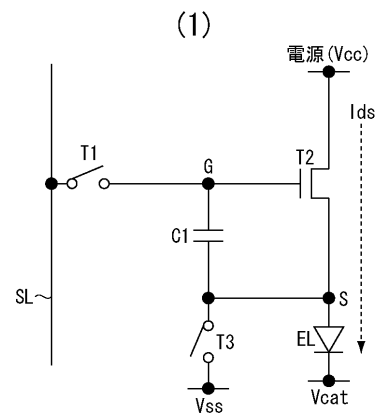
【図 2】



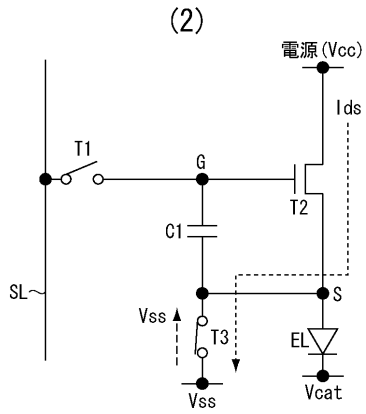
【図 3】



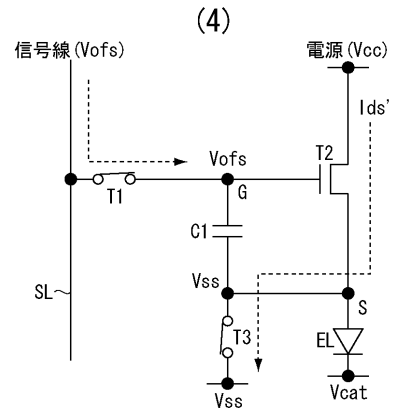
【図 4】



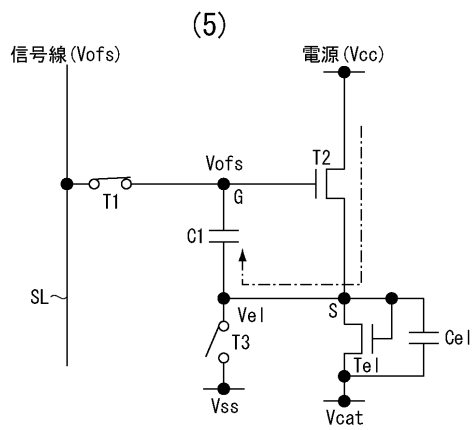
【図 5】



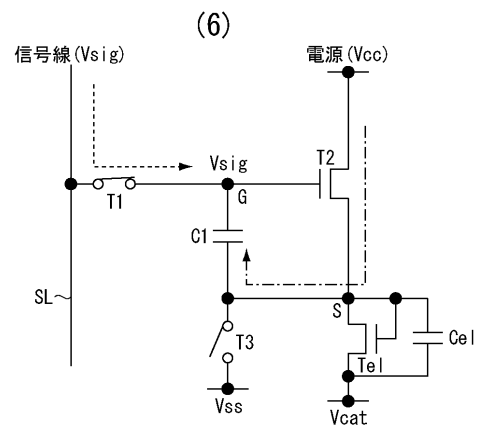
【図 6】



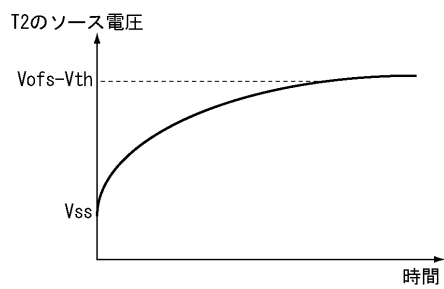
【図 7】



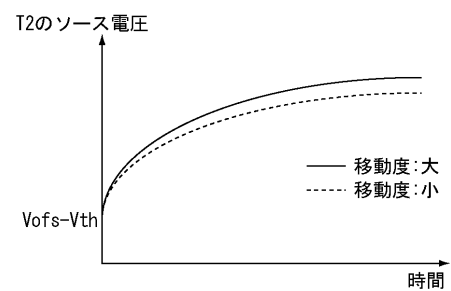
【図 9】



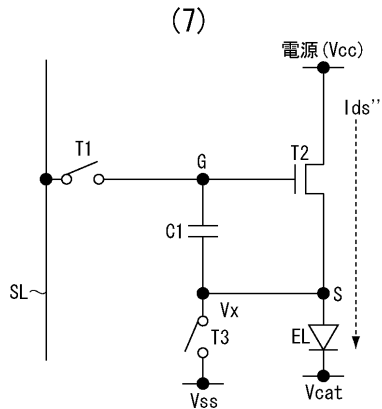
【図 8】



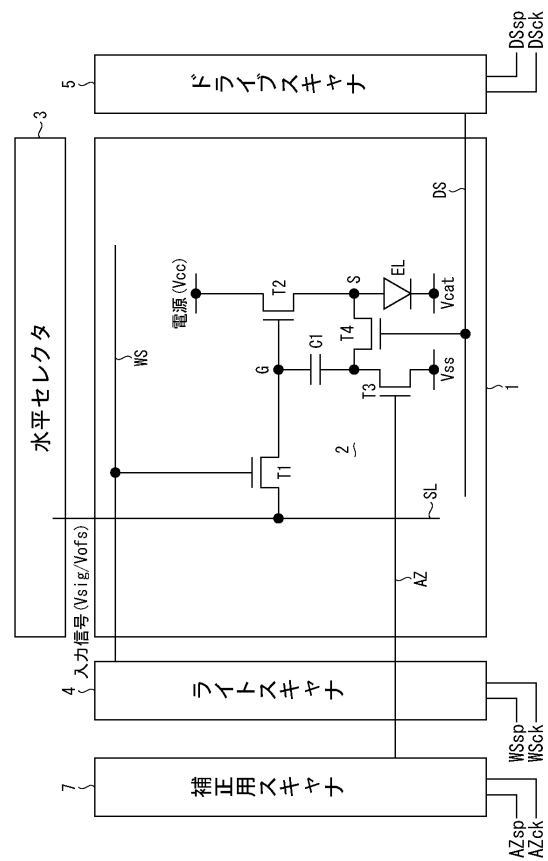
【図 10】



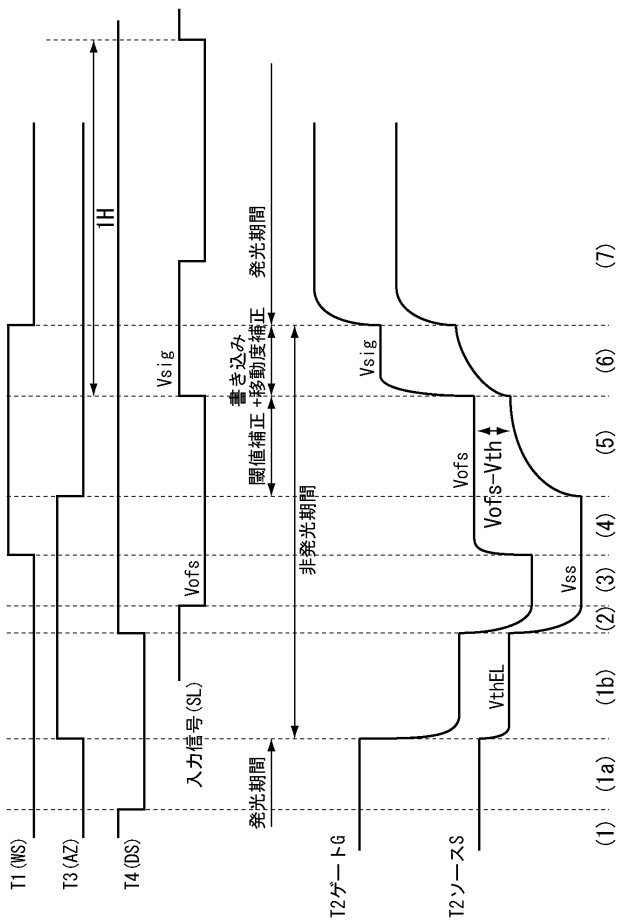
【図 1 1】



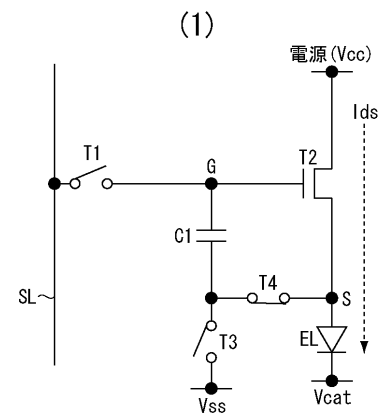
【図 1 2】



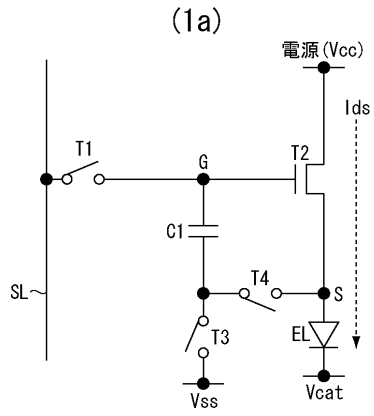
【図 1 3】



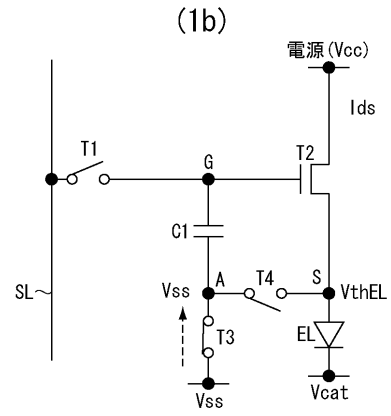
【図 1 4】



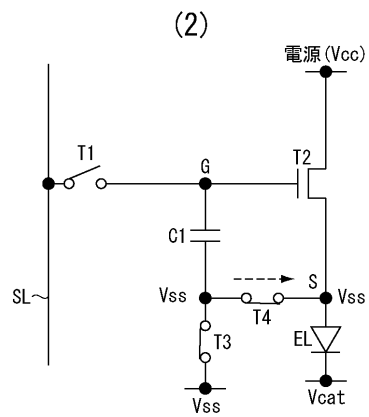
【図 15】



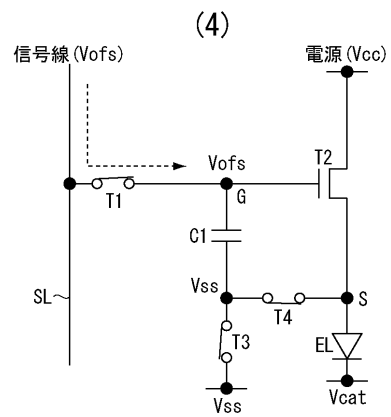
【図 16】



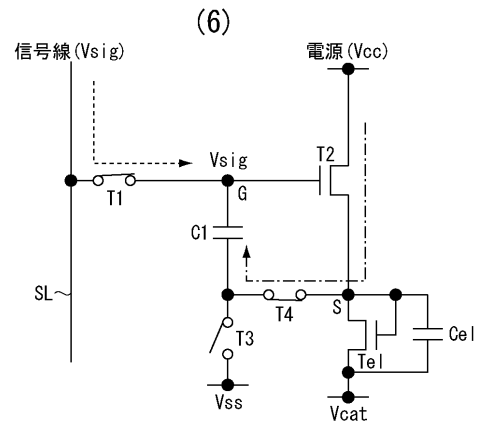
【図 17】



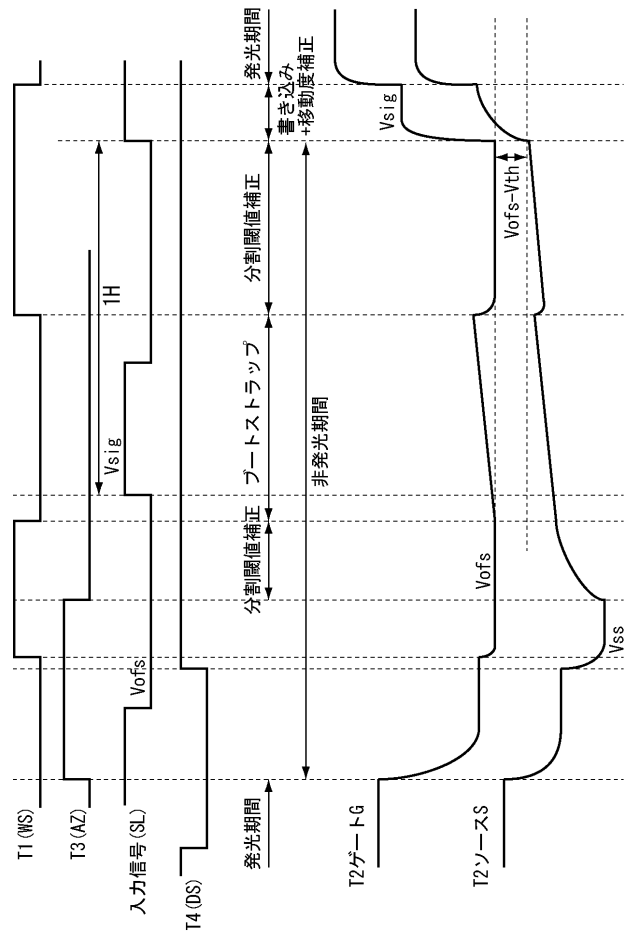
【図 18】



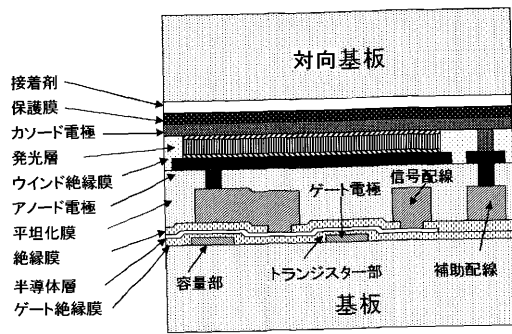
【図 20】



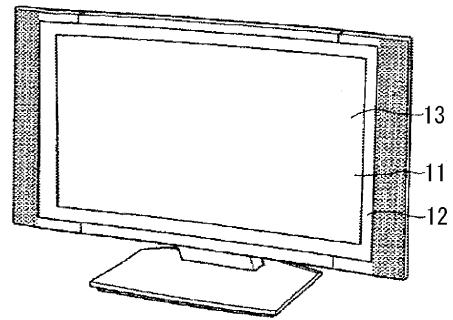
【图 2 2】



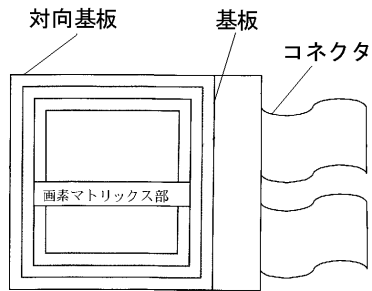
【図 2 3】



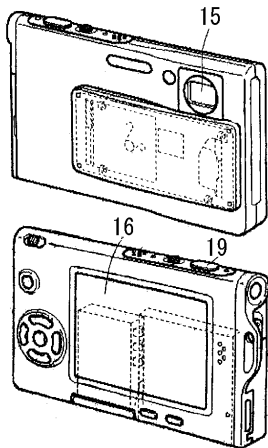
【図 2 5】



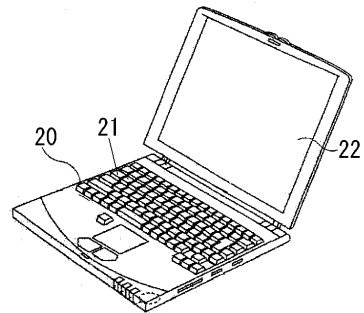
【図 2 4】



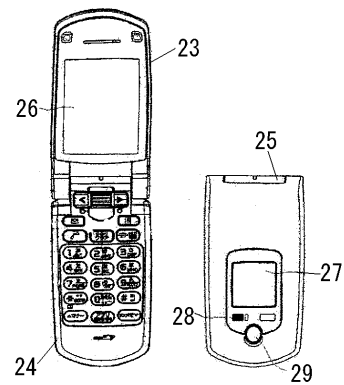
【図 2 6】



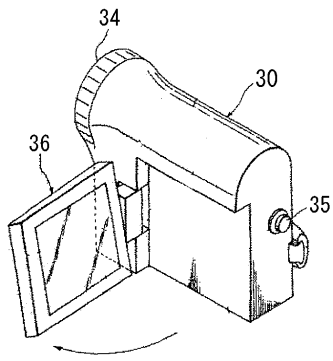
【図 2 7】



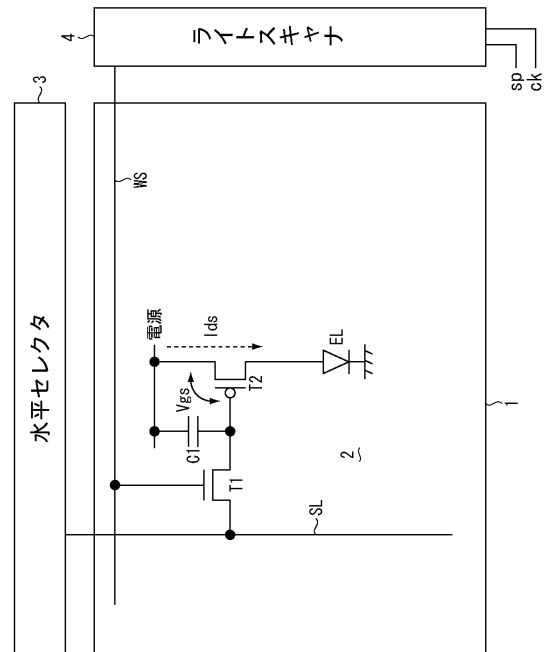
【図 2 8】



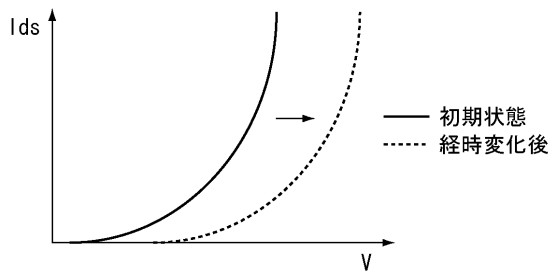
【図 29】



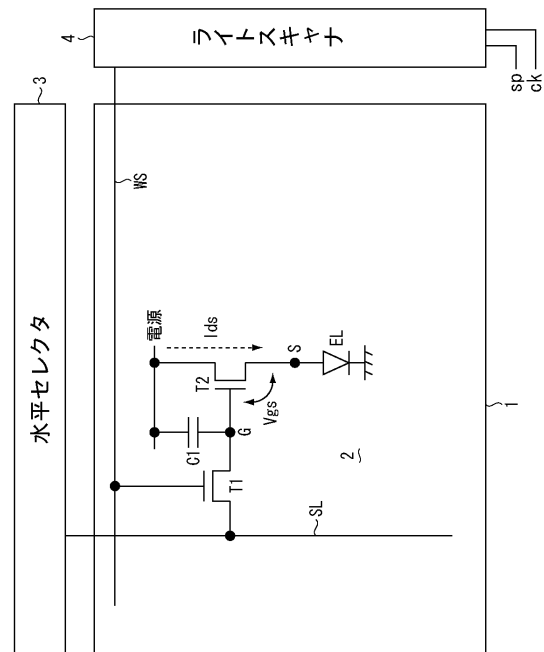
【図 30】



【図 31】



【図 32】



フロントページの続き

(51)Int.Cl.

F I

テーマコード (参考)

H 0 5 B 33/14 A

G 0 9 G 3/20 6 1 1 A

专利名称(译)	显示装置及其驱动方法		
公开(公告)号	JP2008203655A	公开(公告)日	2008-09-04
申请号	JP2007041192	申请日	2007-02-21
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	内野勝秀 山本哲郎		
发明人	内野 勝秀 山本 哲郎		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
FI分类号	G09G3/30.J G09G3/20.611.H G09G3/20.642.A G09G3/20.641.D G09G3/20.624.B H05B33/14.A G09G3/20.611.A G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/EE03 3K107/HH02 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD05 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C380/AA01 5C380/AB06 5C380/AB11 5C380/AB32 5C380/AC07 5C380/AC08 5C380/AC09 5C380/AC11 5C380/BA01 5C380/BA32 5C380/BA36 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BB09 5C380/BB21 5C380/BD02 5C380/CA08 5C380/CA12 5C380/CA53 5C380/CA54 5C380/CB01 5C380/CB16 5C380/CB31 5C380/CC03 5C380/CC04 5C380/CC06 5C380/CC07 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC61 5C380/CC62 5C380/CC63 5C380/CC64 5C380/CD012 5C380/CD013 5C380/CD014 5C380/DA02 5C380/DA06 5C380/DA47		
外部链接	Espacenet		

摘要(译)

提供一种能够在具有驱动晶体管的特性校正功能的同时降低功耗的显示装置。采样晶体管T1对从信号线SL提供的视频信号的信号电势Vsig进行采样，并将其保持在保持电容器C1中。驱动晶体管T2根据保持的信号电势Vsig向发光元件EL提供驱动电流。开关晶体管T3在视频信号的采样之前导通，并且将保持电容器C1连接到固定电位Vss以设置校正操作所需的电位。在开关晶体管T3导通之前，辅助晶体管T4截止以将驱动晶体管T2的电流端S与开关晶体管T3断开，使得没有直通电流从电源Vcc流向固定电位Vss。The 12

