

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-206515

(P2007-206515A)

(43) 公開日 平成19年8月16日(2007.8.16)

(51) Int.Cl.			F I			テーマコード (参考)
G09G	3/30	(2006.01)	G09G	3/30	J	3K107
G09G	3/20	(2006.01)	G09G	3/20	641D	5C080
H01L	51/50	(2006.01)	G09G	3/20	624B	
			G09G	3/20	621A	
			H05B	33/14	A	
審査請求 未請求 請求項の数 3 O L (全 13 頁)						

(21) 出願番号 特願2006-27050 (P2006-27050)

(22) 出願日 平成18年2月3日(2006.2.3)

(71) 出願人 000004352

日本放送協会

東京都渋谷区神南2丁目2番1号

(74) 代理人 100072604

弁理士 有我 軍一郎

(72) 発明者 栗田 泰市郎

東京都世田谷区砧一丁目10番11号 日

本放送協会放送技術研究所内

(72) 発明者 山本 敏裕

東京都世田谷区砧一丁目10番11号 日

本放送協会放送技術研究所内

(72) 発明者 中嶋 宜樹

東京都世田谷区砧一丁目10番11号 日

本放送協会放送技術研究所内

最終頁に続く

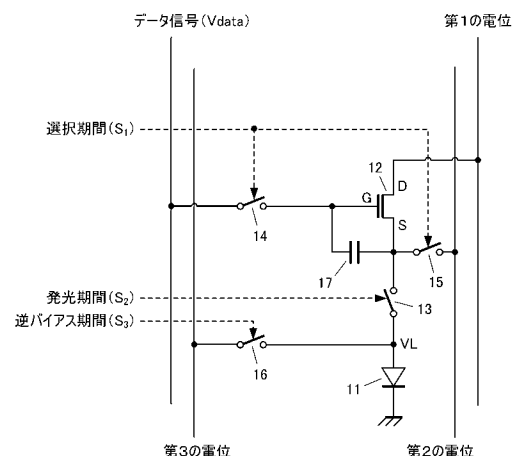
(54) 【発明の名称】 発光ダイオード駆動回路およびそれを用いたディスプレイ装置

(57) 【要約】

【課題】 駆動トランジスタとして、n型電界効果トランジスタを使用することのできる発光ダイオード駆動回路を提供する。

【解決手段】 有機発光ダイオード(LED)11と、ドレンが第1の直流電圧源に接続されるn型電界効果トランジスタ(FET)12と、一端子がLED11のアノードに他端子がFET12のソースに接続される第1のSW13と、一端子がFET12のゲートに他端子がデータ電圧源に接続される第2のSW14と、一端子がFET12のソースに他端子が第2の直流電圧源に接続される第3のSW15と、一端子がLED11のアノードに他端子が第3の直流電圧源に接続される第4のSW16と、一方の端子がFET12のゲートに他端子がFET12のソースに接続される保持コンデンサ17を含む。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

流れる電流に応じた輝度で発光し、カソード端子が基準電位に接続される発光ダイオードと、

ドレン端子が第 1 の電位の第 1 の直流電圧源に接続される n 型電界効果トランジスタと

、

一方の端子が前記発光ダイオードのアノード端子に、他方の端子が前記 n 型電界効果トランジスタのソース端子に接続され、発光期間に閉状態となる第 1 のスイッチング素子と

、

一方の端子が前記 n 型電界効果トランジスタのゲート端子に、他方の端子がデータ電位のデータ電圧源に接続され、前記発光期間前の選択期間に閉状態となる第 2 のスイッチング素子と、 10

一方の端子が前記 n 型電界効果トランジスタのソース端子に、他方の端子が第 2 の電位の第 2 の直流電圧源に接続され、前記選択期間に閉状態となる第 3 のスイッチング素子と

、

一方の端子が前記発光ダイオードのアノード端子に、他方の端子が第 3 の電位の第 3 の直流電圧源に接続され、前記発光期間後の逆バイアス期間に閉状態となる第 4 のスイッチング素子と、

一方の端子が前記 n 型電界効果トランジスタのゲート端子に、他方の端子が前記 n 型電界効果トランジスタのソース端子に接続される保持コンデンサとを含む発光ダイオード駆動回路。 20

【請求項 2】

流れる電流に応じた輝度で発光し、カソード端子が基準電位に接続される発光ダイオードと、

ドレン端子が第 1 の電位の第 1 の直流電圧源に接続される n 型電界効果トランジスタと

、

一方の端子が前記発光ダイオードのアノード端子に、他方の端子が前記 n 型電界効果トランジスタのソース端子に接続され、発光期間に閉状態となる第 1 のスイッチング素子と

、

一方の端子が前記 n 型電界効果トランジスタのゲート端子に接続される入力コンデンサと、 30

一方の端子が前記入力コンデンサの他方の端子に、他方の端子がデータ電圧を供給するデータ電圧源に接続され、前記発光期間終了前に始まり前記発光期間終了後に終了する選択期間に閉状態となる第 2 のスイッチング素子と、

一方の端子が前記 n 型電界効果トランジスタのゲート端子に、他方の端子が前記第 1 の直流電圧源に接続され、前記発光期間終了前に始まり、前記選択期間内かつ前記発光期間終了後に終了する閾値書き込み期間に閉状態となる第 3 のスイッチング素子と、

一方の端子が前記 n 型電界効果トランジスタのソース端子に、他方の端子が第 2 の電位の第 2 の直流電圧源に接続され、前記閾値書き込み期間終了後に始まり前記選択期間終了前または終了と同時に終了するデータ書き込み期間に閉状態となる第 4 のスイッチング素子と、 40

一方の端子が前記発光ダイオードのアノード端子に、他方の端子が第 3 の直流電位の第 3 の直流電圧源に接続され、前記選択期間後の逆バイアス期間に閉状態となる第 5 のスイッチング素子と、

一方の端子が前記 n 型電界効果トランジスタのゲート端子に、他方の端子が前記 n 型電界効果トランジスタのソース端子に接続される保持コンデンサとを含む発光ダイオード駆動回路。

【請求項 3】

請求項 1 から請求項 4 のいずれか一項に記載の発光ダイオード駆動回路を複数マトリックス状に配置して構成されるディスプレイ装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、発光ダイオード駆動回路およびそれを用いたディスプレイ装置に係り、特に、駆動トランジスタとしてn型電界効果トランジスタを使用することのできる発光ダイオード駆動回路およびそれを用いたディスプレイ装置に関する。

【背景技術】

【0002】

近年、有機発光ダイオード（OLED）をはじめとする素子を通る電流に応じた輝度で発光する発光ダイオードの駆動回路およびそれを用いたディスプレイ装置が種々提案されている。 10

【0003】

発光ダイオードにより高輝度かつ高コントラストな表示を実現するとともに発光ダイオードの長寿命化を図るためには、TFT（Thin Film Transistor）によるアクティブ駆動とすることが必要である。

【0004】

発光ダイオードは上記のように電流駆動素子であるので、表示輝度に応じた電荷をいったんコンデンサに蓄積し、TFTである電界効果トランジスタによりコンデンサに蓄積された電荷に比例した電流を供給する駆動回路が基本駆動回路として使用されている。

【0005】

そして、電界効果トランジスタのばらつきの影響を軽減しつつコンデンサに電荷を供給する方法としては、電流原から電荷を供給する電流プログラム型（例えば、非特許文献1参照）が知られており、2つの電流源から供給される電流の差でコンデンサに電荷を蓄積することにより低輝度の場合の誤差を低減可能な駆動回路も提案されている（例えば、特許文献1参照）。 20

【0006】

しかし、電流プログラム型駆動回路は、低輝度状態において輝度は駆動回路の浮遊容量の影響を受け易いだけでなく、表示輝度が印加電圧に比例する液晶用の外部駆動素子を流用できず専用の外部駆動素子を開発しなければならないという課題があった。

【0007】

そこで、電界効果トランジスタのばらつきの影響を軽減しつつ、低輝度状態においても輝度は駆動回路の浮遊容量に影響されず、液晶用の駆動素子を流用できる電圧プログラム型駆動回路も既に提案されている（非特許文献2）。 30

【0008】

さらに、寄生容量で消費される電力を低減して発光効率を向上するとともに所定期間発光ダイオードに逆バイアスを印加して発光ダイオードの長寿命化を達成できる電圧プログラミング型駆動回路も提案されている（例えば、特許文献2および特許文献3参照）。

【0009】

図9は、特許文献3に開示されている有機発光ダイオード駆動回路の回路図およびタイミング図であって、流れる電流に比例した輝度で発光しカソード端子が基準電位に接続される有機発光ダイオード91と、ソース端子が第1の電位の直流電圧源に接続されるp型電界効果トランジスタ92と、ソース（または、ドレン）端子が有機発光ダイオード91のアノード端子にドレン（または、ソース）端子がp型電界効果トランジスタ92のドレン端子に接続され発光期間に閉状態となる第1の電界効果トランジスタ93と、一方の端子がp型電界効果トランジスタ92のゲート端子に接続される入力コンデンサ94と、ソース（または、ドレン）端子が入力コンデンサ94の他方の端子にドレン（または、ソース）端子がデータ信号に接続され発光期間前のデータ書き込み期間に閉状態となる第2の電界効果トランジスタ95と、一方の端子がp型電界効果トランジスタ92のソースに他方の端子がp型電界効果トランジスタ92のゲートに接続される保持コンデンサ96と、ソース（または、ドレン）端子がp型電界効果トランジスタ92のゲート端子にドレン（ 40 50

または、ソース) 端子が p 型電界効果トランジスタ 9 2 のドレンに接続され閾値書き込み期間に閉状態となる第 3 の電界効果トランジスタ 9 7 と、ソース (または、ドレン) 端子が有機発光ダイオード 9 1 のアノード端子にドレン (または、ソース) 端子が逆バイアス電位の逆バイアス電圧源に接続され発光期間後の逆バイアス期間に閉状態となる第 4 の電界効果トランジスタ 9 8 とを含む。

【0010】

即ち、1 フレーム期間毎に出力される逆バイアスパルスにより、有機発光ダイオード 9 1 に逆バイアスされ、有機発光ダイオード 9 1 の発光輝度の劣化が防止される。

【0011】

逆バイアスパルスがオフとなると、発光パルスがオンとなって p 型電界効果トランジスタ 9 2 および第 1 の電界効果トランジスタ 9 3 がオンとなり、保持コンデンサ 9 6 に蓄積された電荷に応じた電流が有機発光ダイオード 9 1 に流れ、有機発光ダイオード 9 1 は発光する。 10

【0012】

発光パルスがオンである期間に選択パルスがオンとなると第 2 の電界効果トランジスタ 9 5 がオンとなる。その後、閾値書き込みパルスがオンとなり、発光パルスがオンからオフに遷移すると保持コンデンサ 9 6 には p 型電界効果トランジスタ 9 2 の閾値電圧が保持される。さらに、その後、選択パルスがオンである期間内の適切なタイミングでデータ信号が閾値電圧に重畳され、選択パルスがオフとなった後もデータ信号と閾値電圧との重畳電圧が保持される。 20

【0013】

上記の駆動回路において、第 1 の電界効果トランジスタ 9 3 から第 4 の電界効果トランジスタ 9 8 も p 型電界効果トランジスタであるとしているが、パルスの極性を反転すれば n 型電界効果トランジスタを適用することが可能である。

【0014】

なお、特許文献 3 では駆動対象を有機発光ダイオードとしているが、シリコン等の無機発光ダイオードにも適用可能である。

【特許文献 1】特開 2 0 0 4 - 3 5 4 8 8 3 公報 ([0 0 2 0]、図 3)

【特許文献 2】特開 2 0 0 4 - 2 7 9 5 4 8 公報 ([0 0 1 4]、図 3)

【特許文献 3】特開 2 0 0 4 - 3 6 1 7 3 7 公報 ([0 0 2 0]、図 3) 30

【非特許文献 1】Dawson, et al. "The Impact of the Transient Response of Organic Light Emitting Diodes on the Design of Active Matrix OLED Displays" IEDM 98, 3 2.6, pp875-878 (1998)

【非特許文献 2】Dawson, et al. "Design of an Improved Pixel for a Polysilicon Active-Matrix Organic LED Display" SID '98 DIGEST, 4.2, pp.11-14 (1998)

【発明の開示】

【発明が解決しようとする課題】

【0015】

しかしながら、基本駆動回路および電圧プログラム型駆動回路においては、p 型電界効果トランジスタ 9 2 を n 型電界効果トランジスタに置換することは、パルス極性の反転だけでは不可能である。 40

【0016】

即ち、p 型電界効果トランジスタではソースを直流電圧源に接続できるので、ゲート電圧をデータ電圧にするだけで、ゲート・ソース間に接続される保持コンデンサにデータ電圧を書き込むことができる。これに対し、n 型電界効果トランジスタではソースを直接電圧源に接続できないため、ゲート電圧をデータ電圧にしても、保持コンデンサにデータ電圧を書き込むことはできないため、電界効果トランジスタとしては動作特性が悪い p 型を使用せざるを得ないという課題がある。

【0017】

本発明は、従来の課題を解決するためになされたものであって、駆動トランジスタとし 50

て、動作特性が良好な n 型電界効果トランジスタを使用することのできる電圧プログラム型の発光ダイオード駆動回路およびそれを用いたディスプレイ装置を提供することを目的とする。

【課題を解決するための手段】

【0018】

本発明に係る発光ダイオード駆動回路は、流れる電流に応じた輝度で発光しカソード端子が基準電位に接続される発光ダイオードと、ドレン端子が第 1 の電位の第 1 の直流電圧源に接続される n 型電界効果トランジスタと、一方の端子が前記発光ダイオードのアノード端子に他方の端子が前記 n 型電界効果トランジスタのソース端子に接続され発光期間に閉状態となる第 1 のスイッチング素子と、一方の端子が前記 n 型電界効果トランジスタのゲート端子に他方の端子がデータ電位のデータ電圧源に接続され前記発光期間前の選択期間に閉状態となる第 2 のスイッチング素子と、一方の端子が前記 n 型電界効果トランジスタのソース端子に他方の端子が第 2 の電位の第 2 の直流電圧源に接続され前記選択期間に閉状態となる第 3 のスイッチング素子と、一方の端子が前記発光ダイオードのアノード端子に他方の端子が第 3 の電位の第 3 の直流電圧源に接続され前記発光期間後の逆バイアス期間に閉状態となる第 4 のスイッチング素子と、一方の端子が前記 n 型電界効果トランジスタのゲート端子に他方の端子が前記 n 型電界効果トランジスタのソース端子に接続される保持コンデンサとを含む構成を有している。

10

【0019】

この構成により、逆バイアス効果を利用する発光ダイオード駆動回路の駆動トランジスタとして n 型電界効果トランジスタを使用することができることとなる。

20

【0020】

本発明に係る発光ダイオード駆動回路は、流れる電流に応じた輝度で発光しカソード端子が基準電位に接続される発光ダイオードと、ドレン端子が第 1 の電位の第 1 の直流電圧源に接続される n 型電界効果トランジスタと、一方の端子が前記発光ダイオードのアノード端子に他方の端子が前記 n 型電界効果トランジスタのソース端子に接続され発光期間に閉状態となる第 1 のスイッチング素子と、一方の端子が前記 n 型電界効果トランジスタのゲート端子に接続される入力コンデンサと、一方の端子が前記入力コンデンサの他方の端子に他方の端子がデータ電圧を供給するデータ電圧源に接続され前記発光期間終了前に始まり前記発光期間終了後に終了する選択期間に閉状態となる第 2 のスイッチング素子と、一方の端子が前記 n 型電界効果トランジスタのゲート端子に他方の端子が前記第 1 の直流電圧源に接続され前記発光期間終了前に始まり、前記選択期間内かつ前記発光期間終了後に終了する閾値書き込み期間に閉状態となる第 3 のスイッチング素子と、一方の端子が前記 n 型電界効果トランジスタのソース端子に他方の端子が第 2 の電位の第 2 の直流電圧源に接続され前記閾値書き込み期間終了後に始まり前記選択期間終了前または終了と同時に終了するデータ書き込み期間に閉状態となる第 4 のスイッチング素子と、一方の端子が前記発光ダイオードのアノード端子に他方の端子が第 3 の電位の第 3 の直流電圧源に接続され前記選択期間後の逆バイアス期間に閉状態となる第 5 のスイッチング素子と、一方の端子が前記 n 型電界効果トランジスタのゲート端子に、他方の端子が前記 n 型電界効果トランジスタのソース端子に接続される保持コンデンサとを含む構成を有している。

30

40

【0021】

この構成により、逆バイアス効果を利用し、電界効果トランジスタの閾値電圧を補償可能な電圧プログラム型の発光ダイオード駆動回路の駆動トランジスタとして n 型電界効果トランジスタを使用することができることとなる。

【0022】

本発明に係るディスプレイ装置は、前記いずれかの発光ダイオード駆動回路を複数マトリックス状に配置して構成される構成を有している。

【0023】

この構成により、液晶表示装置用の駆動回路によりディスプレイ装置を駆動できることとなる。

50

【発明の効果】

【0024】

本発明は、所定期間中にn型電界効果トランジスタのソースを一定電位に維持することにより、駆動トランジスタとして動作特性が良好なn型電界効果トランジスタを使用できるという効果を有する発光ダイオード駆動回路を提供することができるものである。

【発明を実施するための最良の形態】

【0025】

以下、本発明に係る発光ダイオードの駆動回路の実施形態について、図面を用いて説明する。なお、以下の実施形態においては、発光ダイオードは有機発光ダイオードであるとしている。

10

(第1の実施形態)

本発明に係る有機発光ダイオードの駆動回路の第1の実施形態は、図1のブロック図に示すように、流れる電流に応じた輝度で発光しカソード端子が基準電位に接続される有機発光ダイオード11と、ドレン端子が第1の電位 V_{dd} の第1の直流電圧源に接続されるn型電界効果トランジスタ12と、一方の端子が有機発光ダイオード11のアノード端子に他方の端子がn型電界効果トランジスタ12のソース端子に接続され発光期間に閉状態となる第1のスイッチング素子13と、一方の端子がn型電界効果トランジスタ12のゲート端子に他方の端子がデータ電圧 V_{data} のデータ信号に接続され発光期間前の選択期間に閉状態となる第2のスイッチング素子14と、一方の端子がn型電界効果トランジスタ12のソース端子に他方の端子が第2の電位 V_e の第2の直流電圧源に接続され選択期間に閉状態となる第3のスイッチング素子15と、一方の端子が有機発光ダイオード11のアノード端子に他方の端子が第3の電位 V_r の第3の直流電圧源に接続され発光期間後の逆バイアス期間に閉状態となる第4のスイッチング素子16と、一方の端子がn型電界効果トランジスタ12のゲート端子に他方の端子がn型電界効果トランジスタ12のソース端子に接続される保持コンデンサ17とを含む。

20

【0026】

なお、電界効果トランジスタにあっては、ソースとドレンを特に区別する必要はないが、n型電界効果トランジスタ12のように電流の流れる方向が一定である場合には、キャリアである電子を供給する側をソース、第1の直流電圧源に電子を排出する側をドレンと呼ぶ。

30

【0027】

また、第1のスイッチング素子13、第2のスイッチング素子14、第3のスイッチング素子15および第4のスイッチング素子16として、図2の回路図に示すように、電界効果トランジスタを適用することが望ましいが、これらの電界効果トランジスタにあっては、ソースとドレンとを区別する必要はない。

【0028】

なお、図2の回路図では、第1のスイッチング素子13、第2のスイッチング素子14、第3のスイッチング素子15および第4のスイッチング素子16はn型電界効果トランジスタであるとしているが、ゲートに印加するパルスの極性を逆にすればp型電界効果トランジスタを使用することもできる。

40

【0029】

次に、図2の回路図および図3のタイミング図を参照しつつ、第1の実施形態の動作を説明する。

【0030】

即ち、1フレーム期間(1/60秒)毎に選択パルスがオンとなり、第2の電界効果トランジスタ24および第3の電界効果トランジスタ25が閉状態となる。なお、第1の電界効果トランジスタ23および第4の電界効果トランジスタ26は開状態である。

【0031】

この状態では、n型電界効果トランジスタ22のゲートにデータ電圧 V_{data} が、n型電界効果トランジスタ22のソースに第2の直流電位 V_e が印加される。すると、n型電界

50

効果トランジスタ 12 のゲートとソースの間に接続された保持コンデンサ 27 は、データ電圧 V_{data} と第 2 の直流電圧 V_e の差電圧に比例した電荷を蓄積する。なお、保持コンデンサ 27 を n 型電界効果トランジスタ 22 のソースとドレンに存在する寄生コンデンサで代用することも可能である。

【0032】

選択パルスがオンからオフに遷移して第 2 の電界効果トランジスタ 24 および第 3 の電界効果トランジスタ 25 が閉状態となると、発光パルスがオンとなり第 1 の電界効果トランジスタ 23 が閉状態となる。すると、保持コンデンサ 27 に蓄積されている電荷に応じた電流が有機発光ダイオード 21 に流れてアノード電圧は V_1 まで上昇し、有機発光ダイオード 21 は所定の輝度 L_1 で発光する。

10

【0033】

発光パルスがオンからオフに遷移して第 1 の電界効果トランジスタ 23 は開状態となり、有機発光ダイオード 21 のアノード電圧は降下を開始し、有機発光ダイオード 21 は発光を停止する。その後、逆バイアスパルスがオン状態となって第 4 の電界効果トランジスタ 26 が閉状態となり、有機発光ダイオード 21 のアノードは第 3 の直流電圧 V_r に接続される。第 3 の直流電圧 V_r は負電圧であるので、有機発光ダイオード 21 は第 3 の直流電圧 V_r に逆バイアスされ、その結果有機発光ダイオード 21 の寿命を延ばすことが可能となる。逆バイアスパルスは、次の選択パルスがオンとなる前にオフとなり、走査線期間内の動作が終了する。

【0034】

20

なお、第 1 の実施形態において、図 4 の回路図に示すように、発光パルスのオフ時電圧を第 2 の直流電圧 V_e および第 3 の直流電圧 V_r に等しい負電圧に設定し、第 3 の電界効果トランジスタ 25 の他方の端子および第 4 の電界効果トランジスタ 26 の他方の端子を共通に発光パルス線に接続することにより、第 2 の直流電圧源および第 3 の直流電圧源を省略して回路を簡略化してもよい。

(第 2 の実施形態)

本発明に係る有機発光ダイオードの駆動回路の第 2 の実施形態は、図 5 のブロック図に示すように、流れる電流に応じた輝度で発光しカソード端子がアースに接続される有機発光ダイオード 51 と、ドレン端子が第 1 の直流電圧 V_{dd} を供給する第 1 の直流電圧源に接続される n 型電界効果トランジスタ 52 と、一方の端子が有機発光ダイオード 51 のアノード端子に他方の端子が n 型電界効果トランジスタ 52 のソース端子に接続され発光期間に閉状態となる第 1 のスイッチング素子 53 と、一方の端子が n 型電界効果トランジスタ 52 のゲート端子に接続される入力コンデンサ 54 と、一方の端子が入力コンデンサ 54 の他方の端子に他方の端子がデータ電圧 V_{data} を供給するデータ信号に接続され発光期間終了前に始まり発光期間終了後に終了する選択期間に閉状態となる第 2 のスイッチング素子 55 と、一方の端子が n 型電界効果トランジスタ 52 のゲート端子に他方の端子が第 1 の直流電圧源に接続され発光期間終了前に始まり、選択期間内かつ発光期間終了後に終了するリセット期間に閉状態となる第 3 のスイッチング素子 56 と、一方の端子が n 型電界効果トランジスタ 52 のソース端子に他方の端子が第 2 の直流電圧 V_e を供給する第 2 の直流電圧源に接続されリセット期間終了後に始まり選択期間終了前または終了と同時に終了するデータ書き込み期間に閉状態となる第 4 のスイッチング素子 57 と、一方の端子が有機発光ダイオード 51 のアノード端子に他方の端子が第 3 の直流電圧 V_r を供給する第 3 の直流電圧源に接続され選択期間後の逆バイアス期間に閉状態となる第 5 のスイッチング素子 58 と、一方の端子が n 型電界効果トランジスタ 52 のゲート端子に他方の端子が n 型電界効果トランジスタ 52 のソース端子に接続される保持コンデンサ 59 とを含む。

30

40

【0035】

第 1 のスイッチング素子 53、第 2 のスイッチング素子 55、第 3 のスイッチング素子 56、第 4 のスイッチング素子 57 および第 5 のスイッチング素子 58 としては、図 6 に示すように電界効果トランジスタを適用することが望ましいが、これらの電界効果トランジスタは、p 型であっても n 型であってもよく、また、ソースとドレンとを区別する必要

50

もない。

【 0 0 3 6 】

次に、図 6 の回路図および図 7 のタイミング図を参照しつつ、第 2 の実施形態の動作を説明する。

【 0 0 3 7 】

即ち、1 フレーム期間 (1 / 6 0 秒) 毎に選択パルスがオンとなり、第 2 の電界効果トランジスタ 6 5 が閉状態となる。

【 0 0 3 8 】

選択パルスがオン状態となると同時に閾値書き込みパルスもオンとなり、第 3 の電界効果トランジスタ 6 6 が閉状態となる。すると、n 型電界効果トランジスタ 6 2 のゲートとソースに接続された保持コンデンサ 6 9 の一方の端子が第 1 の電位 V_{dd} を供給する第 1 の直流電圧源に接続され、その後発光パルスがオフになると n 型電界効果トランジスタ 6 2 のドレン電流が零となり、保持コンデンサ 6 9 に n 型電界効果トランジスタ 6 2 の閾値電圧が記憶される。なお、保持コンデンサ 6 9 として n 型電界効果トランジスタ 6 2 のソース・ドレン間に存在する寄生コンデンサを使用してもよい。

【 0 0 3 9 】

保持コンデンサ 6 9 の一方の端子が n 型電界効果トランジスタ 6 2 の閾値電圧に到達した後に閾値書き込みパルスがオフとなり第 3 の電界効果トランジスタ 6 6 が開状態となり、その後データ書き込みパルスがオンとなり第 4 の電界効果トランジスタ 6 7 が閉状態となる。すると、n 型電界効果トランジスタ 6 2 のソースは第 2 の電圧 V_e を供給する第 2 の直流電圧源に接続され、保持コンデンサ 6 9 に n 型電界効果トランジスタ 6 2 の閾値電圧に重畳してデータ電圧 V_{data} と第 2 の電圧 V_e の差電圧を入力コンデンサ 6 4 と保持コンデンサ 6 9 の容量比で分圧した電圧に比例した電荷が蓄積される。

【 0 0 4 0 】

電荷の蓄積が終了すると、データ書き込みパルスおよび選択パルスがオフとなり、第 2 の電界効果トランジスタ 6 5 および第 4 の電界効果トランジスタ 6 7 が開状態となる。

【 0 0 4 1 】

その後、発光パルスがオンとなると、第 1 の電界効果トランジスタ 6 3 が閉状態となり、保持コンデンサ 6 9 に蓄積されている電荷に応じた電流が有機発光ダイオード 6 1 に流れアノード電圧は V_1 まで上昇し、有機発光ダイオード 2 1 は所定の輝度 L_1 で発光する。

【 0 0 4 2 】

発光パルスがオンからオフに遷移すると、第 1 の電界効果トランジスタ 6 3 は開状態となり、有機発光ダイオード 6 1 は発光を停止する。その後、次の選択パルスがオンとなる前に逆バイアスパルスがオンとなって第 5 の電界効果トランジスタ 6 8 は閉状態となり、有機発光ダイオード 6 1 のアノードは第 3 の直流電圧 V_r に接続される。第 3 の直流電圧 V_r は負電圧であるので、有機発光ダイオード 6 1 は第 3 の直流電圧 V_r に逆バイアスされ、その結果有機発光ダイオード 6 1 の寿命を延ばすことが可能となる。逆バイアスパルスは、次のデータ書き込みパルスがオンとなる前にオフとなる。

(第 3 の実施形態)

第 1 の実施形態および第 2 の実施形態で説明した発光ダイオード駆動回路をディスプレイ装置に適用することも可能である。

【 0 0 4 3 】

図 8 は、第 1 の実施形態の有機発光ダイオード駆動回路を水平方向に M 個、垂直方向に N 個マトリックス状に配置して構成したディスプレイ装置のブロック図である。即ち、各画素 (i, j) $(1 \leq i \leq M, 1 \leq j \leq N)$ として、図 2 または図 4 に示す有機発光ダイオード駆動回路が使用される。

【 0 0 4 4 】

また、ディスプレイ装置は、図 2 または図 4 に示す有機発光ダイオード駆動回路をマトリックス状に配置した表示パネル 8 1 と、映像信号を入力し、データ信号および行駆動信号を出力する映像信号処理回路 8 2 と、データ信号から列データ信号を生成する外部駆動

回路である列ドライバ 8 3 と、行駆動信号から行毎駆動信号を生成する外部駆動回路である行ドライバ 8 4 と、すべての有機発光ダイオード駆動回路に第 1 の電圧 V_{dd} を供給する第 1 の直流電源 8 5、第 2 の電圧 V_e を供給する第 2 の直流電源 8 6 および第 3 の電圧 V_r を供給する第 3 の直流電源 8 7 とから構成される。

【0045】

映像信号処理回路 8 2 は、映像信号を入力して、データ信号 V_{data} と行駆動信号 (S_1 、 S_2 、 S_3) に変換する。列ドライバ 8 3 は、データ信号 V_{data} を列毎データ信号 V_{data_i} に分離し、表示パネル 8 1 を構成する有機発光ダイオード駆動回路列 i に供給する。行ドライバ 8 4 は、行駆動信号 (S_1 、 S_2 、 S_3) を行毎駆動信号 (S_{1j} 、 S_{2j} 、 S_{3j}) に分離し、表示パネル 8 1 を構成する有機発光ダイオード駆動回路行 j に供給する。その結果、列毎データ信号 V_{data_i} と行毎駆動信号 (S_{1j} 、 S_{2j} 、 S_{3j}) のオン・オフ状態に従って画素 (i 、 j) が発光する。 10

【0046】

なお、画素として図 6 に示す有機発光ダイオード駆動回路も同様な構成で適用できることはいうまでもない。

なお、上記実施形態においては発光ダイオード駆動回路で駆動する発光ダイオードは有機発光ダイオードであるとしているが、発光ダイオードは有機発光ダイオードに限定されることはなく、シリコン等の無機発光ダイオードにも適用できることは、当業者にとって明らかである。

【産業上の利用可能性】

20

【0047】

以上のように、本発明に係る発光ダイオード駆動回路は、 n 型電界効果トランジスタを駆動トランジスタとして使用できるという効果を有し、半導体表示装置等として有効である。

【図面の簡単な説明】

【0048】

【図 1】本発明に係る発光ダイオード駆動回路の第 1 の実施形態のブロック図

【図 2】本発明に係る発光ダイオード駆動回路の第 1 の実施形態の回路図

【図 3】本発明に係る発光ダイオード駆動回路の第 1 の実施形態のタイミング図

【図 4】本発明に係る発光ダイオード駆動回路の第 1 の実施形態の変更例の回路図 30

【図 5】本発明に係る発光ダイオード駆動回路の第 2 の実施形態のブロック図

【図 6】本発明に係る発光ダイオード駆動回路の第 2 の実施形態の回路図

【図 7】本発明に係る発光ダイオード駆動回路の第 2 の実施形態のタイミング図

【図 8】第 1 の実施形態および第 2 の実施形態で説明した発光ダイオード駆動回路を適用したディスプレイ装置のブロック図

【図 9】従来の有機発光ダイオード駆動回路の回路図およびタイミング図

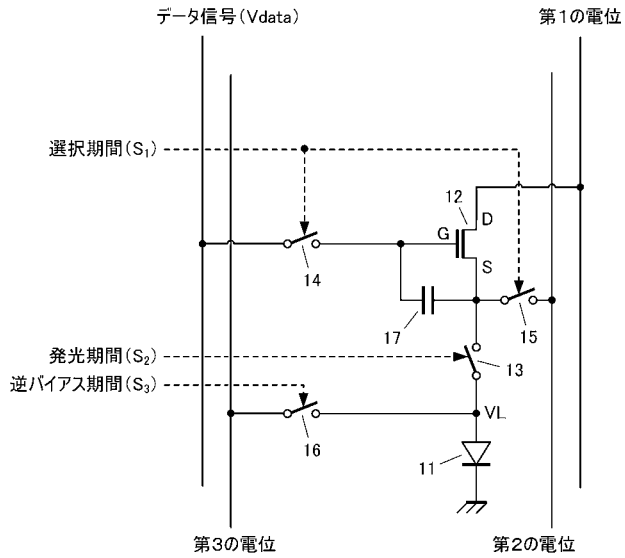
【符号の説明】

【0049】

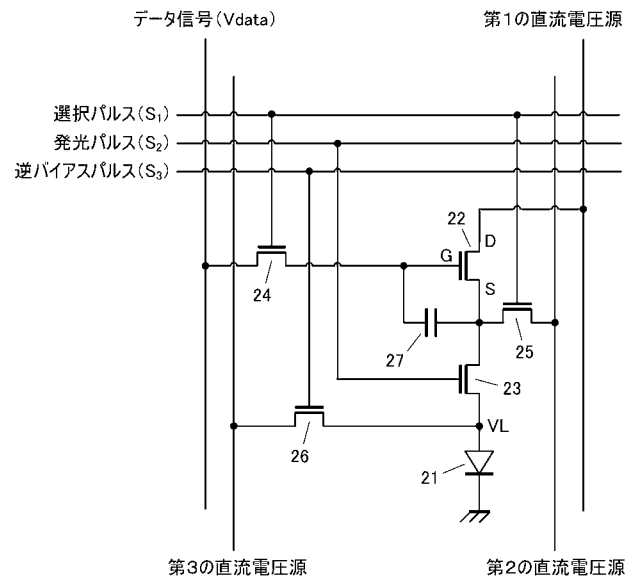
- 1 1 有機発光ダイオード
- 1 2 n 型電界効果トランジスタ
- 1 3 第 1 のスイッチング素子
- 1 4 第 2 のスイッチング素子
- 1 5 第 3 のスイッチング素子
- 1 6 第 4 のスイッチング素子
- 1 7 保持コンデンサ

40

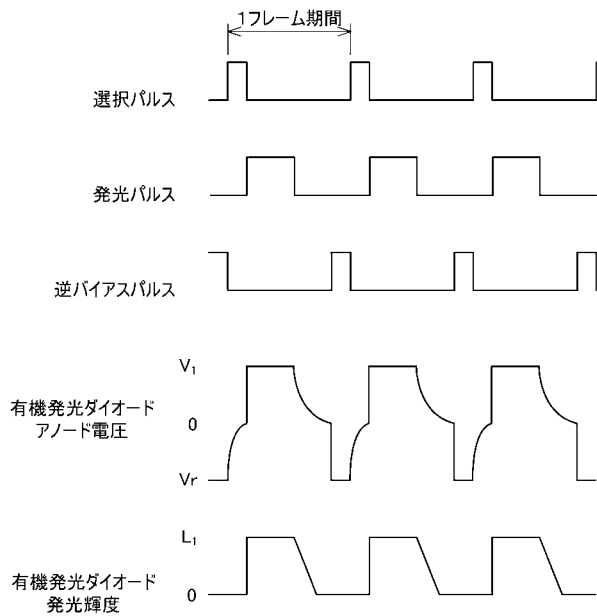
【図 1】



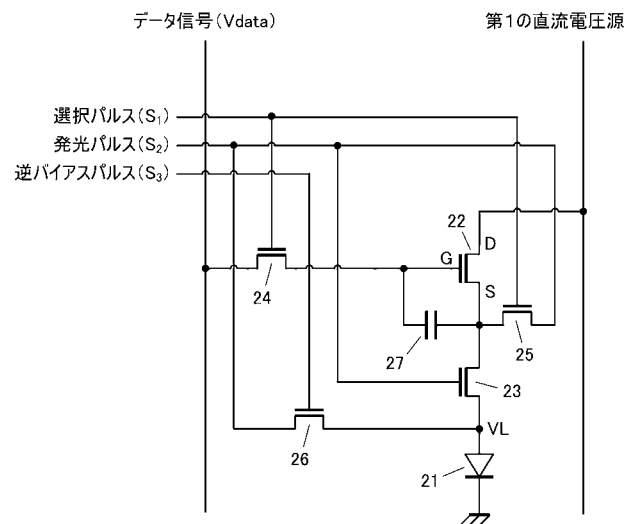
【図 2】



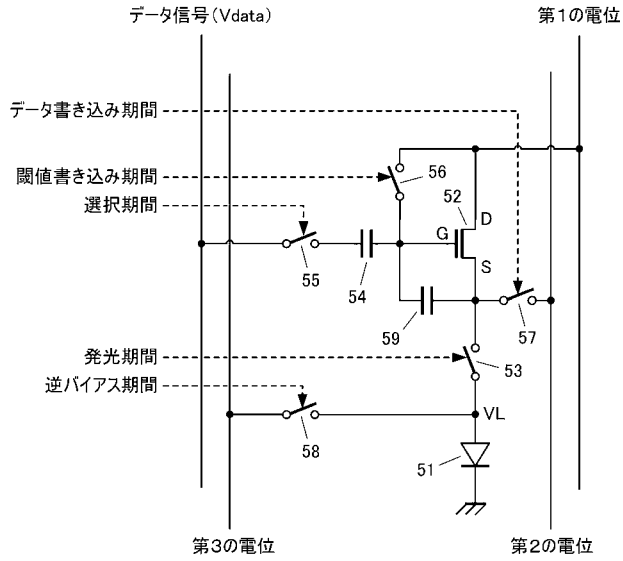
【図 3】



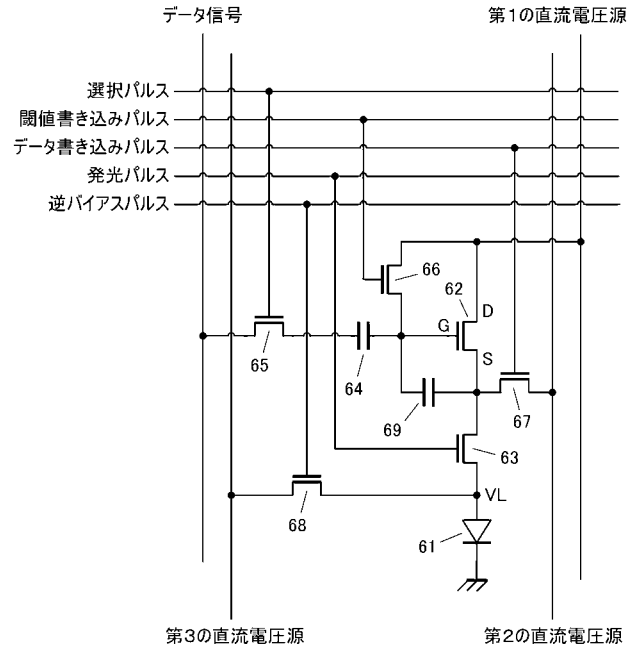
【図 4】



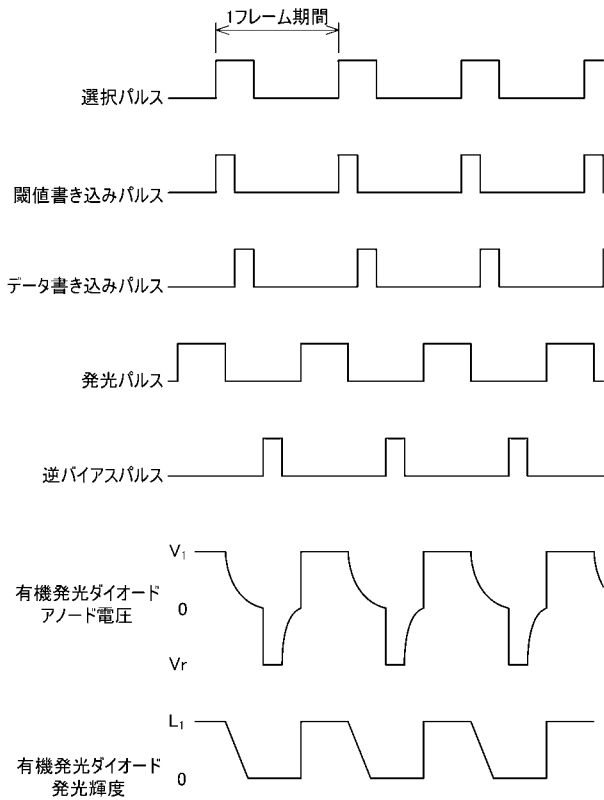
【図 5】



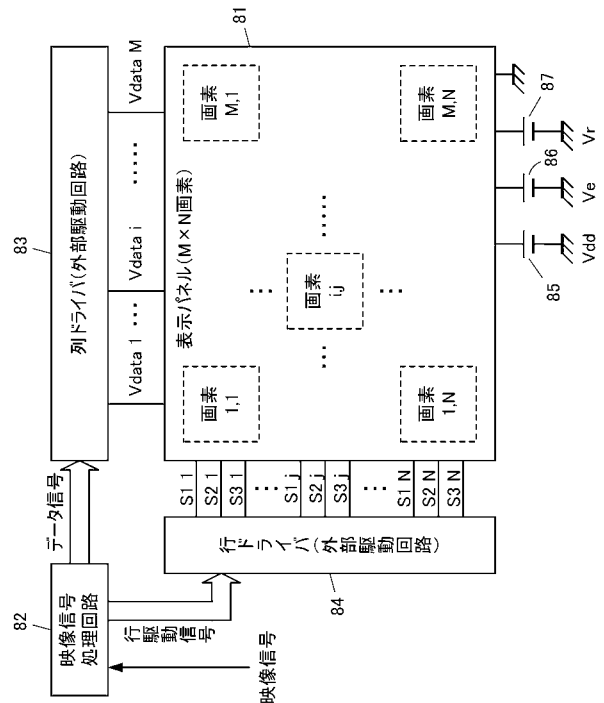
【図 6】



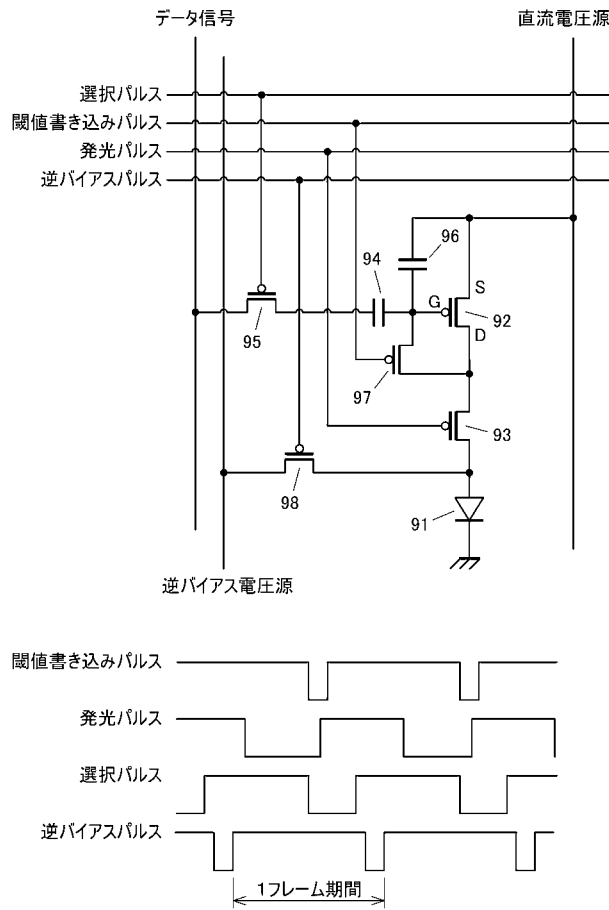
【図 7】



【図 8】



【図 9】



フロントページの続き

(72)発明者 井上 陽司
東京都世田谷区砧一丁目１０番１１号 日本放送協会放送技術研究所内
(72)発明者 時任 静士
東京都世田谷区砧一丁目１０番１１号 日本放送協会放送技術研究所内
(72)発明者 藤崎 好英
東京都世田谷区砧一丁目１０番１１号 日本放送協会放送技術研究所内
Fターム(参考) 3K107 AA01 BB01 CC31 EE03 HH04 HH05
5C080 AA06 BB05 DD29 DD30 FF11 JJ02 JJ03 JJ04

专利名称(译)	发光二极管驱动电路和使用其的显示装置		
公开(公告)号	JP2007206515A	公开(公告)日	2007-08-16
申请号	JP2006027050	申请日	2006-02-03
[标]申请(专利权)人(译)	日本放送协会		
申请(专利权)人(译)	日本广播公司		
[标]发明人	栗田泰市郎 山本敏裕 中嶋宜樹 井上陽司 時任静士 藤崎好英		
发明人	栗田 泰市郎 山本 敏裕 中嶋 宜樹 井上 陽司 時任 静士 藤崎 好英		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
FI分类号	G09G3/30.J G09G3/20.641.D G09G3/20.624.B G09G3/20.621.A H05B33/14.A G09G3/20.670.K G09G3/3233 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC31 3K107/EE03 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD29 5C080/DD30 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C380/AA01 5C380/AA03 5C380/AB06 5C380/BA30 5C380/BB05 5C380/BD08 5C380/CA12 5C380/CC01 5C380/CC27 5C380/CC33 5C380/CC39 5C380/CC52 5C380/CC64 5C380/CC65 5C380/CC66 5C380/CC72 5C380/CD015 5C380/CD016 5C380/CD025 5C380/DA02 5C380/DA06		
外部链接	Espacenet		

摘要(译)

提供一种能够使用n型场效应晶体管作为驱动晶体管的发光二极管驱动电路。 解决方案：有机发光二极管（LED）11，n型场效应晶体管（FET）12，其中的漏极连接到第一DC电压源，一个端子是LED 11的阳极，另一个端子是FET 12的源极。 连接到第一SW13，一个端子连接到FET12的栅极，另一个端子连接到数据电压源，第二个SW14连接到FET12的源极，另一个端子连接到第二DC电压源。 第三SW15，第四SW16，其一个端子连接到LED11的阳极，另一端子连接到第三DC电压源，一个端子连接到FET12的栅极，另一端子连接到FET12的源极。 与保持电容器17连接。 [选型图]图1

