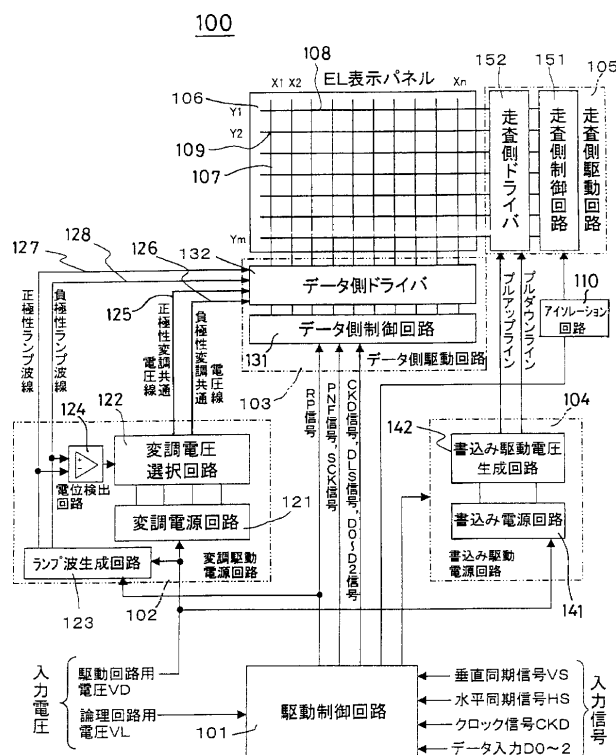




【特許請求の範囲】

【請求項 1】 電圧印加によって発光する E L 素子群が、互いに交差する方向に配列される第 1 の電極群と第 2 の電極群との交差位置に形成される E L 表示装置の駆動回路において、

第 1 の電極群に接続され、入力信号に応じて極性と電位とを変えて各電極を駆動可能な第 1 の出力回路と、第 1 の出力回路に駆動用電圧を供給する第 1 の電源回路と、

第 2 の電極群に接続され、入力信号に応じて極性と電位とを変えて各電極を駆動可能な第 2 の出力回路と、第 2 の出力回路に駆動用電圧を供給する第 2 の電源回路と、

第 1 の電源回路または第 2 の電源回路のうちの少なくとも一方を制御して、制御される電源回路から駆動用電圧を供給する出力回路が各電極に印加する駆動電圧よりも絶対値が小さい同極性の電圧を該出力回路に供給させてから、該駆動電圧を印加するために必要な駆動用電圧を該出力回路に供給させる制御回路とを含み、

第 1 の電極群または第 2 の電極群のうちの一方はデータ電極群で他方は走査電極群であり、走査電極群に接続される出力回路は、各電極を接地電位またはフローティング電位にも切替可能であることを特徴とする E L 表示装置の駆動回路。

【請求項 2】 電圧印加によって発光する E L 素子群が、互いに交差する方向に配列されるデータ電極群と走査電極群との交差位置に形成される E L 表示装置の駆動回路において、

データ電極群に接続され、入力信号に応じて正および負の任意の電位の変調電圧を印加可能な出力回路、および該出力回路に正および負のそれぞれ複数の変調電源電圧を出力して供給する変調電源回路を有する変調回路と、走査電極群に接続され、正および負の書込み電圧、接地電位またはフローティング電位のいずれかに切替可能な出力回路、および該出力回路に正および負の書込み電圧と接地電位およびフローティング電位とを出力して供給する書込み電源回路を有する書込み回路と、変調回路を制御して、

変調回路の出力回路からデータ電極群の各電極に任意の電位の変調電圧を印加する場合に、変調電源回路から出力される複数の変調電源電圧の中で該任意の変調電圧より絶対値が小さい同極性の変調電源電圧を印加した後で、該任意の変調電圧を印加し、

E L 素子に充電された電荷を放電させる場合に、変調電源回路から出力される複数の変調電源電圧の中で E L 素子に充電されている電圧より絶対値が小さい同極性の変調電源電圧へ電荷を放電させてから、接地電位に放電させる制御回路とを含むことを特徴とする E L 表示装置の駆動回路。

【請求項 3】 電圧印加によって発光する E L 素子群

*が、互いに交差する方向に配列されるデータ電極群と走査電極群との交差位置に形成される E L 表示装置の駆動回路において、

データ電極群に接続され、入力信号に応じて正および負の任意の電位の変調電圧を印加可能な出力回路、および該出力回路に正および負のそれぞれ複数の変調電源電圧を出力して供給する変調電源回路を有する変調回路と、走査電極群に接続され、正および負の複数の書込み電圧、接地電位またはフローティング電位のいずれかに切替可能な出力回路、および該出力回路に正および負の書込み電圧と接地電位およびフローティング電位とを出力して供給する書込み電源回路を有する書込み回路と、書込み回路を制御して、

書込み回路の出力回路から走査電極群の各電極に任意の電位の変調電圧を印加する場合に、書込み電源回路から出力される複数の書込み電源電圧の中で該任意の書込み電圧より絶対値が小さい同極性の書込み電源電圧を印加した後で、該任意の書込み電圧を印加し、

E L 素子に充電された電荷を放電させる場合に、書込み電源回路から出力される複数の書込み電源電圧の中で E L 素子に充電されている電圧より絶対値が小さい同極性の書込み電源電圧へ電荷を放電させてから接地電位に放電させる制御回路とを含むことを特徴とする E L 表示装置の駆動回路。

【請求項 4】 電圧印加によって発光する E L 素子群が、互いに交差する方向に配列されるデータ電極群と走査電極群との交差位置に形成される E L 表示装置の駆動回路において、

データ電極群に接続され、入力信号に応じて正および負の任意の電位の変調電圧を印加可能な出力回路、および該出力回路に正および負のそれぞれ複数の変調電源電圧を出力して供給する変調電源回路を有する変調回路と、走査電極群に接続され、正および負の書込み電圧、接地電位またはフローティング電位のいずれかに切替可能な出力回路、および該出力回路に正および負の書込み電圧と接地電位およびフローティング電位とをそれぞれ出力して供給する書込み電源回路を有する書込み回路と、変調回路を制御して、変調回路の出力回路からデータ電極群の各電極に入力信号に応じて極性が変化する変調電圧を印加する場合に、一方の極性で充電されている電荷を一旦接地電位に放電させ、その後他方の極性の電位に充電するとともに、入力信号に応じて、極性が変化する変調電圧を印加する場合は接地電位へ放電させない制御回路とを含むことを特徴とする E L 表示装置の駆動回路。

【請求項 5】 前記データ電極群に接続される出力回路は、出力素子によるソースフォロワ型の回路構成を有することを特徴とする請求項 1 ~ 4 のいずれかに記載の E L 表示装置の駆動回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、エレクトロルミネセンス（以下、「EL」と略称する）表示装置を用いて画像の階調表示を行うEL表示装置の駆動回路に関する。

【0002】

【従来の技術】従来から、図7に示すような基本的構成を有するEL素子を表示パネルとするEL表示装置が開発されている。EL表示装置は、EL素子がマトリクス状に配列されて、容量性フラットマトリクスディスプレイを構成する。EL素子は、ガラス基板1上に、透明導電性材料による帯状の第1電極群2を平行に配列し、この上に誘電物質3を積層し、さらにその上にEL層4を積層し、さらにその上に誘電物質5を積層して三層構造にし、その上に第1の電極群2と直交する方向に延びる帯状の第2の電極群6を平行に配列して構成されている。

【0003】図8は、図7のEL層4が、マンガン(Mn)等の活性剤をドーパした硫化亜鉛(ZnS)などの無機EL材料から成る場合に、第1の電極群2と第2の電極群6との間に印加する電圧と輝度との関係を示す。印加電圧が約190Vに達するまではほとんど発光現象は生じないので、200V程度の比較的高電圧で駆動する必要があることがわかる。通常、書込み電圧VWとして190V、変調電圧VMとして40V程度がそれぞれ設定され、組合せて表示駆動が行われる。

【0004】EL表示装置の表示パネルでは、透明導電性材料によって形成する第1の電極群2がデータ側電極とされ、第2の電極群6が背面側となって走査側電極とされる。データ側電極と走査側電極との各交差部は、それぞれ絵素となる。したがって、表示パネルには絵素がマトリクス状に配列されていることになる。

【0005】従来、このようなEL素子を用いる表示装置では、走査側電極の駆動回路として、データ側電極に対して負極性の書込み電圧を印加するサイリスタと、正極性の書込み電圧を印加するサイリスタとから成る走査側駆動回路を備え、データ側電極の駆動回路としてEL層4に正極性の変調電圧を充電するトランジスタおよび放電するトランジスタと、それぞれのトランジスタの電流方向と逆向きにダイオードを接続したデータ側駆動回路を備える。データ側では表示データに従って充電および放電用トランジスタを用いて変調駆動を行う一方、走査側ではNチャネルのMOS電界効果トランジスタ（以下、単に「トランジスタ」と略称する）とPチャネルのトランジスタとを用いて、いわゆるフィールド反転駆動を行う。これによってEL層4に対して対称性のよい交流パルスを印加することができ、信頼性にも優れているようにすることができる。

【0006】本件出願人は、たとえば特開昭63-15590号公報で、EL表示装置を用いて階調表示を行う

際の駆動回路の構成について開示している。この先行技術では、階調表示を、EL表示装置のデータ側電極に印加する変調電圧の振幅を制御することによって行っている。各データ側電極に対する出力回路は、NチャネルのトランジスタとPチャネルのトランジスタのソース電極同士を共通接続して、Nチャネルトランジスタのドレイン電極は変調電圧VM相当の直流電源電圧に接続し、Pチャネルトランジスタのドレイン電極は接地電圧Vssに接続している。

【0007】

【発明が解決しようとする課題】前述の特開昭63-15590号公報に開示されているような駆動回路では、変調電圧の振幅を制御することによって階調表示を行う場合に、変調電圧VM相当の直流電源からソースフォロア型出力回路を用いて、表示データに応じた階調度に対応する変調電圧をELパネルに印加している。また、信頼性を高めるためには、各EL素子に対してフィールド毎に印加する電圧の極性を反転させるフィールド反転駆動を行う必要もある。このため各EL素子に対しては、印加される電圧の変化が大きくなり、大きな電位差で充電と放電とを繰返すように駆動しなければならない。このため、EL表示装置のモジュール全体に占める変調系の消費電力が非常に大きくなって、低消費電力化の妨げとなっている。また、走査側電極に印加する書込み電圧は、図8のVW相当の電圧であり、印加電圧が高いため低消費電力化を図ることが求められている。

【0008】本発明の目的は、階調表示を行う際の消費電力の低減を図ることができるEL表示装置の駆動回路を提供することである。

【0009】

【課題を解決するための手段】本発明は、電圧印加によって発光するEL素子群が、互いに交差する方向に配列される第1の電極群と第2の電極群との交差位置に形成されるEL表示装置の駆動回路において、第1の電極群に接続され、入力信号に応じて極性と電位とを変えて各電極を駆動可能な第1の出力回路と、第1の出力回路に駆動用電圧を供給する第1の電源回路と、第2の電極群に接続され、入力信号に応じて極性と電位とを変えて各電極を駆動可能な第2の出力回路と、第2の出力回路に駆動用電圧を供給する第2の電源回路と、第1の電源回路または第2の電源回路のうちの少なくとも一方を制御して、制御される電源回路から駆動用電圧を供給する出力回路が各電極に印加する駆動電圧よりも絶対値が小さい同極性の電圧を該出力回路に供給させてから、該駆動電圧を印加するために必要な駆動用の電圧を該出力回路に供給させる制御回路とを含み、第1の電極群または第2の電極群のうちの一方はデータ電極群で他方は走査電極群であり、走査電極群に接続される出力回路は、各電極を接地電位またはフローティング電位にも切替可能であることを特徴とするEL表示装置の駆動回路である。

【0010】本発明に従えば、ＥＬ表示装置は、電圧印加によって発光するＥＬ素子群が、互いに交差する方向に配列される第１の電極群と第２の電極群との交差位置に形成される。第１の電極群には、入力信号に応じて極性と電位とを変えて各電極を駆動可能な第１の出力回路が接続される。第１の出力回路には、第１の電源回路から駆動用電圧が供給される。第２の電極群には、入力信号に応じて極性と電位とを変えて各電極を駆動可能な第２の出力回路が接続される。第２の出力回路には、第２の電源回路から駆動用電圧を供給する。制御回路は、第１の電源回路または第２の電源回路のうちの少なくとも一方を制御して、制御される電源回路から駆動用電圧を供給する出力回路が各電極に印加する駆動電圧よりも絶対値が小さい同極性の電圧を該出力回路に供給させてから、該駆動電圧を印加するために必要な電圧を該出力回路に供給させる。出力回路から電極に駆動電圧を印加する際に、駆動電圧よりも絶対値が小さい同極性の電圧が供給されてから、該駆動電圧を印加するために必要な電圧が供給されるので、一旦絶対値が小さい電圧でＥＬ素子を充放電した後で駆動電圧でＥＬ素子の充電を行うことができ、消費電力の低減を図ることができる。また第１の電極群と第２の電極群のうち的一方を走査電極群として、走査電極群に接続される出力回路は、各電極を接地電位にも切替可能であるので、走査電極群に高い書込み電圧を印加する際に、接地電位に切替えて低消費電力化を図ることができる。

【0011】さらに本発明は、電圧印加によって発光するＥＬ素子群が、互いに交差する方向に配列されるデータ電極群と走査電極群との交差位置に形成されるＥＬ表示装置の駆動回路において、データ電極群に接続され、入力信号に応じて正および負の任意の電位の変調電圧を印加可能な出力回路、および該出力回路に正および負のそれぞれ複数の変調電源電圧を出力して供給する変調電源回路を有する変調回路と、走査電極群に接続され、正および負の書込み電圧、接地電位またはフローティング電位のいずれかに切替可能な出力回路、および該出力回路に正および負の書込み電圧と接地電位およびフローティング電位とを出力して供給する書込み電源回路を有する書込み回路と、変調回路を制御して、変調回路の出力回路からデータ電極群の各電極に任意の電位の変調電圧を印加する場合に、変調電源回路から出力される複数の変調電源電圧の中で該任意の変調電圧より絶対値が小さい同極性の変調電源電圧を印加した後で、該任意の変調電圧を印加し、ＥＬ素子に充電された電荷を放電させる場合に、変調電源回路から出力される複数の変調電源電圧の中でＥＬ素子に充電されている電圧より絶対値が小さい同極性の変調電源電圧へ電荷を放電させてから、接地電位に放電させる制御回路とを含むことを特徴とするＥＬ表示装置の駆動回路である。

【0012】本発明に従えば、ＥＬ表示装置は、電圧印

加によって発光するＥＬ素子群が、互いに交差する方向に配列されるデータ電極群と走査電極群との交差位置に形成される。ＥＬ表示装置の駆動回路は、変調回路と書込み回路と制御回路とを含む。変調回路は、出力回路および変調電源回路を有する。変調回路の出力回路は、データ電極群に接続され、入力信号に応じて正および負の任意の電位の変調電圧を印加可能である。変調電源回路は、出力回路に正および負のそれぞれ複数の変調電源電圧を供給する。書込み回路は、出力回路および書込み電源回路を有する。書込み回路の出力回路は、走査電極群に接続され、正および負の書込み電圧、接地電位またはフローティング電位のいずれかに切換え可能である。書込み電源回路は、出力回路に正および負の書込み電圧と接地電位およびフローティング電位とを出力して供給する。制御回路は、変調回路を制御して、変調回路の出力回路からデータ電極群の各電極に任意の電位の変調電圧を印加する場合に、変調電源回路から出力される複数の変調電源電圧の中で、該任意の変調電圧より絶対値が小さい同極性の変調電源電圧を印加した後で、任意の変調電圧を印加する。任意の変調電圧を印加する前に、絶対値が小さい同極性の変調電源電圧を印加するので、ＥＬ素子を絶対値が小さい同極性の変調電源電圧に基づく変調電圧を印加して充電した後で、任意の変調電圧を印加して充電することができる。一旦絶対値が小さい変調電圧で充電してから任意の変調電圧で充電する場合は、直接任意の変調電圧で充電するよりも充電に要する電力消費を低減することができる。またＥＬ素子に充電された電荷を放電させる場合には、制御回路は変調電源回路から出力される複数の変調電源電圧の中で、ＥＬ素子に充電されている電圧より絶対値が小さい同極性の変調電源電圧へ電荷を放電させてから、接地電位に放電させるので、直接接地電位に放電させるよりも、消費電力の低減を図ることができる。

【0013】さらに本発明は、電圧印加によって発光するＥＬ素子群が、互いに交差する方向に配列されるデータ電極群と走査電極群との交差位置に形成されるＥＬ表示装置の駆動回路において、データ電極群に接続され、入力信号に応じて正および負の任意の電位の変調電圧を印加可能な出力回路、および該出力回路に正および負のそれぞれ複数の変調電源電圧を出力して供給する変調電源回路を有する変調回路と、走査電極群に接続され、正および負の複数の書込み電圧、接地電位またはフローティング電位のいずれかに切替可能な出力回路、および該出力回路に正および負の書込み電圧と接地電位およびフローティング電位とを出力して供給する書込み電源回路を有する書込み回路と、書込み回路を制御して、書込み回路の出力回路から走査電極群の各電極に任意の電位の変調電圧を印加する場合に、書込み電源回路から出力される複数の書込み電源電圧の中で該任意の書込み電圧より絶対値が小さい同極性の書込み電源電圧を印加した

後で、該任意の書込み電圧を印加し、E L 素子に充電された電荷を放電させる場合に、書込み電源回路から出力される複数の書込み電源電圧の中でE L 素子に充電されている電圧より絶対値が小さい同極性の書込み電源電圧へ電荷を放電させてから接地電位に放電させる制御回路とを含むことを特徴とするE L 表示装置の駆動回路である。

【0014】本発明に従えば、E L 表示装置は、電圧印加によって発光するE L 素子群が、互いに交差する方向に配列されるデータ電極群と走査電極群との交差位置に形成される。E L 表示装置の駆動回路は、変調回路と書込み回路と制御回路とを含む。変調回路は、データ電極群に接続され、入力信号に応じて正および負の任意の電位の変調電圧を印加可能な出力回路、および出力回路に正および負のそれぞれ複数の変調電源電圧を出力して供給する変調電源回路を有する。書込み回路は、走査電極群に接続され、正および負の書込み電圧、接地電位またはフローティング電位のいずれかに切替可能な出力回路、および出力回路に正および負の複数の書込み電圧と接地電位およびフローティング電位とを出力して供給する書込み電源回路を有する。制御回路は、書込み回路を制御して、書込み回路の出力回路から走査電極群の各電極に任意の電位の書込み電圧を印加する場合に、書込み電源電圧から出力される複数の書込み電源電圧の中で任意の書込み電圧より絶対値が小さい同極性の書込み電源電圧を印加した後で、任意の書込み電圧を印加する。一旦絶対値が小さい書込み電圧を印加するので、直接任意の書込み電圧を印加するよりも、E L 素子の充電に伴う消費電力の低減を図ることができる。また制御回路は、E L 素子に充電された電荷を放電させる場合に、書込み電源回路から出力される複数の書込み電源電圧の中で、E L 素子に充電された電圧より絶対値の小さい同極性の書込み電源電圧へ電荷を放電させてから、E L 素子の電荷を接地電位に放電させるので、書込み電源回路へE L 素子に充電されていた電荷を回収し、消費電力の低減を図ることができる。

【0015】さらに本発明は、電圧印加によって発光するE L 素子群が、互いに交差する方向に配列されるデータ電極群と走査電極群との交差位置に形成されるE L 表示装置の駆動回路において、データ電極群に接続され、入力信号に応じて正および負の任意の電位の変調電圧を印加可能な出力回路、および該出力回路に正および負のそれぞれ複数の変調電源電圧を出力して供給する変調電源回路を有する変調回路と、走査電極群に接続され、正および負の書込み電圧、接地電位またはフローティング電位のいずれかに切替可能な出力回路、および該出力回路に正および負の書込み電圧と接地電位およびフローティング電位とをそれぞれ出力して供給する書込み電源回路を有する書込み回路と、変調回路を制御して、変調回路の出力回路からデータ電極群の各電極に入力信号に

じて極性が変化する変調電圧を印加する場合に、一方の極性で充電されている電荷を一旦接地電位に放電させ、その後他方の極性の電位に充電するとともに、入力信号に応じて、極性が変化しない変調電圧を印加する場合は接地電位へ放電させない制御回路とを含むことを特徴とするE L 表示装置の駆動回路である。

【0016】本発明に従えば、E L 表示装置は、電圧印加によって発光するE L 素子群が、互いに交差する方向に配列されるデータ電極群と走査電極群との交差位置に形成される。E L 表示装置の駆動回路は、変調回路と書込み回路と制御回路とを含む。変調回路は、データ電極群に接続され、入力信号に応じて正および負の任意の電位の変調電圧を印加可能な出力回路、および出力回路に正および負のそれぞれ複数の変調電源電圧を出力して供給する変調電源回路を有する。書込み回路は、走査電極群に接続され、正および負の書込み電圧、接地電位またはフローティング電位のいずれかに切替可能な出力回路、および出力回路に正および負の書込み電圧と接地電位およびフローティング電位を出力して供給する書込み電源回路を有する。制御回路は、変調回路を制御して、変調回路の出力回路からデータ電極群の各電極に入力信号に応じて極性が変化する変調電圧を印加する場合に、一方の極性で充電されている電荷を一旦接地電位に放電させ、その後他方の極性の電位に充電する。直接極性が異なる電位間で充放電を行わず、一旦接地電位に充放電させるので、E L 素子の充放電に伴う電力消費を低減することができる。変調電圧が同極性の場合には接地電位への放電を行わないので、接地電位に放電し、さらに接地電位から変調電圧に充電する際に生じる電力消費を避けることができる。

【0017】また本発明で前記データ電極群に接続される出力回路は、出力素子によるソースフォロワ型の回路構成を有することを特徴とする。

【0018】本発明に従えば、データ電極群に接続される出力回路は出力素子によるソースフォロア型の回路構成を有するので、出力素子のソース電極がデータ電極に接続され、出力素子のドレイン電極に電源回路から電源電圧が供給される。ソース電極の電位はE L 素子の充放電状態によって変化し、ドレイン電極には電源回路からの電源電圧が印加される。ドレイン電極へ印加する電源電圧とソース電極の電位との差と、ドレイン電極とソース電極との間に流れる電流との積が、出力素子で消費される電力となる。出力回路からデータ電極に電圧を印加する際に、直接変調電圧に対応する電源電圧を印加しないので、出力素子に生じる損失を低減することができる。

【0019】

【発明の実施の形態】図1は、本発明の実施の一形態としてのE L 表示装置の駆動回路100の概略的な電氣的構成を示す。駆動回路100には、駆動制御回路10

1、変調駆動電源回路102、データ側駆動回路103、書込み駆動電源回路104、走査側駆動回路105、EL表示パネル106などが含まれる。以下、駆動回路100がEL表示パネル106を仮に8階調表示で駆動する場合を想定して各部について説明する。ただしこの例の説明で本発明が限定されるものでないことは、勿論である。

【0020】駆動制御回路101は、外部より入力される入力信号に応じ、EL表示装置の各部の動作タイミングを制御する。変調駆動電源回路102は、外部より入力される駆動回路用電圧VDを、 $+1/4\text{VM}$ 、 $-1/4\text{VM}$ 、 $+1/2\text{VM}$ 、 $-1/2\text{VM}$ の4種類の変調基準電圧に変換するとともに、 $+1/2\text{VM}$ ならびに $-1/2\text{VM}$ をピークとするランプ波を生成する。データ側駆動回路103は、変調駆動電源回路102で発生させた変調電源電圧を、同じく変調駆動電源回路102で発生させたランプ波ならびに駆動制御回路101から入力される制御信号と表示データ信号とに応じて、所望の電位でEL表示パネル106へ印加する。書込み駆動電源回路104は、外部より入力される駆動回路用電圧VDを正負両極性のパルス状の書込み電圧に変換する。走査側駆動回路105は、書込み駆動電源回路104で発生される書込み電圧を、駆動制御回路101からの制御信号に応じてEL表示パネル106へ印加する。EL表示パネル106は、図8に示すような電圧-輝度特性を有し、発光閾値電圧がVWである。図1では、X方向電極をデータ側電極107、Y方向電極を走査側電極108として、交差位置にEL素子109が形成される。なお、駆動制御回路101からの制御信号は、アイソレーション回路110を介して走査側駆動回路105に与えられる。

【0021】図2は、図1の駆動回路100の各部の動作波形を示す。図1の駆動制御回路101は、垂直同期信号VSや水平同期信号HSに基づいて、図2に示すように、データ転送クロック信号CKD、表示データ信号D0~D2と、外部から入力される各信号に基づいて、EL表示装置の各回路部を制御するための制御信号を生成する。駆動制御回路101は、外部から供給される論理回路用電圧VLによって動作する。論理回路用電圧VLは、たとえば5Vである。

【0022】変調駆動電源回路102は、変調電源回路121と、変調電圧選択回路122と、ランプ波生成回路123と、電位検出回路124とを含む。変調電源回路121は、DC-DCコンバータ等を備え、外部から入力される駆動回路用電圧VDを、正極性の変調基準電圧 $+1/4\text{VM}$ および $+1/2\text{VM}$ に、また負極性の変調電源電圧 $-1/4\text{VM}$ および $-1/2\text{VM}$ に昇圧する。変調電圧選択回路122は、変調電源回路121で作られる正極性の変調基準電圧を正極性変調共通電圧線125に、負極性の変調基準電圧を負極性変調共通電圧

線126に、それぞれ選択的に導出する。ランプ波形成回路123は、駆動回路電圧VDから $+1/2\text{VM}$ と $-1/2\text{VM}$ とをピークとするランプ波をそれぞれ生成する。駆動回路用電圧VDはたとえば12Vである。ランプ波生成回路123は、駆動制御回路101から出力されるランプ波出力信号RPの立上がりに同期して、接地電位レベルの出力から正負両極性のランプ波の発生を開始させ、ランプ波出力信号RPの立下りに同期して終了し、出力電位を接地電位に戻す。発生した正極性ランプ波は正極性ランプ波線127へ、負極性ランプ波は負極性ランプ波線128にそれぞれ導出される。電位検出回路124は、正極性ランプ波線127および負極性ランプ波線128に導出されるランプ波の電位をそれぞれ検出する。

【0023】EL表示パネル106の走査側電極108は、水平駆動期間毎に順次1つずつ選択されて駆動される。一水平駆動期間の開始時に、変調電圧選択回路122は、正極性変調共通電圧線125には $+1/4\text{VM}$ を導出し、負極性変調共通電圧線126には $-1/4\text{VM}$ を導出する。その後、正負それぞれのランプ波が電位検出手段124によって $+1/4\text{VM}$ および $-1/4\text{VM}$ まで上昇したことが検出された時点で、正極性変調共通電圧線125の電圧を $+1/2\text{VM}$ に切替え、負極性変調共通電圧線126の電圧を $-1/2\text{VM}$ に切替える。

【0024】データ側駆動回路103は、データ側制御回路131とデータ側ドライバ132とを含む。データ側ドライバ132は、表示データを3ビットで表す表示データ信号D0~D2に応じた所望の変調電圧をELパネル106のデータ側電極107に印加する。データ側制御回路131は、データ側ドライバ132を、表示データに基づいて選択されたデータ側電極107に対応付ける。

【0025】書込み駆動電源回路104は、書込み電源回路141および書込み駆動電圧生成回路142を含む。書込み電源回路141は、DC-DCコンバータ等を備え、外部から入力される駆動回路用電圧VDを正極性のDC電圧 $(VW+1/2\text{VM})$ 並びに負極性のDC電圧 $(VW+1/2\text{VM})$ に昇圧する。書込みパルス生成回路142は、駆動制御回路101から送出される制御信号に従い、前述の昇圧された正負両極性のDC電圧を、正負両極性のパルス状の書込み電圧に変換させる。

【0026】走査側駆動回路105は、走査側制御回路151および走査側ドライバ152を含む。走査側ドライバ152は、パルス状の書込み電圧をEL表示パネル106内の走査側電極108に印加する。走査側制御回路151は、すべての走査側電極108を順次走査するように、走査側ドライバ152を走査側電極108のそれぞれに順次的に対応付ける。走査側制御回路151に与えられる制御信号は、駆動制御回路101からフォト

カプラ等を用いるアイソレーション回路 110 を介して、駆動制御回路 101 側とは電氣的に絶縁された状態で入力される。

【0027】図 3 は、走査側駆動回路 105 の回路構成を示す。走査側ドライバ 152 は、プルアップサイリスタ 153 とプルダウンサイリスタ 154 とから成るプッシュプル構造のスイッチ回路が、複数個並列に接続されて構成される。走査側制御回路 151 は、複数段のシフトレジスタ回路から成り、水平駆動期間毎に、プルアップサイリスタ 153 とプルダウンサイリスタ 154 とから成るプッシュプル構造のスイッチ回路を順次選択して、各プルアップサイリスタ 153 またはプルダウンサイリスタ 154 をトリガする信号を発生する。各スイッチ回路で、プルアップサイリスタ 153 のカソードとプルダウンサイリスタ 154 のアノードとが、ダイオード 155 を介して接続される。すなわち、プルアップサイリスタ 153 のカソードとダイオード 155 のアノードとが接続され、ダイオード 155 のカソードとプルダウンサイリスタ 154 のアノードとが接続される。ダイオード 155 のカソードとプルダウンサイリスタ 154 のアノードとの接続点は、Q 出力端子 156 となつて、EL 表示パネル 106 の走査側電極 108 に接続される。プルアップサイリスタ 153 のアノードは、プルアップ端子 157 に共通接続される。プルダウンサイリスタ 154 のカソードは、プルダウン端子 158 に共通接続される。プルアップ端子 157 に接続されるプルアップラインと Q 出力端子 156 との間、または Q 出力端子 156 とプルダウン端子 158 に接続されるプルダウンラインとの間は、それぞれ 250 V 程度の耐圧を有する。

【0028】図 4 は、図 1 に示すデータ側駆動回路 103 に含まれるデータ側制御回路 131 とデータ側ドライバ 132 との回路構成を示す。データ側制御回路 131 には、各データ側電極 107 毎に、シフトレジスタ・ラッチ回路 200 および振幅制御回路 201 が含まれる。シフトレジスタ・ラッチ回路 200 には駆動制御回路 101 から、表示データ信号 D0 ~ D2、データ転送クロック信号 CLK およびデータラッチ信号 DLS が入力される。表示データ信号 D0 ~ D2 は、データ転送クロック CKD に同期して、それぞれ対応するシフトレジスタ内を 3 ビットずつ並列に転送される。さらに一水平期間終了後に、データラッチ信号 DLS によって、ラッチ部にデータがラッチされ、表示データ信号 D0 (X) ~ D2 (X) となる。X としては、データ側電極 107 毎に、X1, X2, ... の位置を示す。振幅制御回路 201 は、ラッチされた表示データ D0 (X) ~ D2 (X) 並びに駆動制御回路 101 から出力される PNF レーム信号 PNF、ステップクロック信号 SCK およびランプ波出力信号 RP が入力され、データ側ドライバ 132 の正極性アナログスイッチ制御信号 MP ならびに負極性アナログスイッチ制御信号 MN を出力する。

【0029】データ側ドライバ 132 は、ソース電極同士が共通接続される N チャネルトランジスタ 210 と P チャネルトランジスタ 211 とを備える。N チャネルトランジスタ 210 および P チャネルトランジスタ 211 のソース電極とドレイン電極との間には、並列に寄生ダイオード 212 および 213 がそれぞれ形成されている。N チャネルトランジスタ 210 のドレイン電極は正極性変調共通電圧線 125 に接続され、P チャネルトランジスタのドレイン電極は負極性変調共通電圧線 126 に接続される。両トランジスタのゲート電極は、接地電位との間にゲート容量 C214 が接続されているとともに、正極性アナログスイッチ 215 と負極性アナログスイッチ 216 とを介して、正極性ランプ波線 127 と負極性ランプ波線 128 とにそれぞれ接続されている。

【0030】正極性アナログスイッチ 215 のゲートは、振幅制御回路 201 から出力される正極性アナログスイッチ制御信号 MP によって制御される。負極性アナログスイッチ 216 のゲートは、振幅制御回路 201 から出力される負極性アナログスイッチ制御信号 MN によって制御される。MP 信号または MN 信号によって、正極性アナログスイッチ 215 または負極性アナログスイッチ 216 の一方が選択され、選択されたアナログスイッチは導通状態になり、正極性または負極性のランプ波の電位がゲート容量 C214 に充電され、充電された電位まで N チャネルトランジスタ 210 または P チャネルトランジスタ 211 のドレイン電極からソース電極を介して、忠実にデータ側電極 107 に変調電圧が導出され、EL 素子 109 が充電される。EL 素子 109 に充電された電荷を放電させるために、両トランジスタのソース電極には、接地電位との間に放電用アナログドライバ 217 が備えられている。

【0031】図 5 は、図 4 のシフトレジスタ・ラッチ回路 200 の回路構成を示す。シフトレジスタ・ラッチ回路 200 は、各データ側電極 107 の位置 X1, X2, X3, ... 毎に設けられ、シフトレジスタを構成する D フリップフロップ 220, 221, 222 と、ラッチを構成する D フリップフロップ 230, 231, 232 を含む。また、図 4 に示す放電用アナログドライバ 217 に印加する印加極性判別信号 DS を出力するために、EX NOR ゲート 240 および D フリップフロップ 241 も含まれる。各シフトレジスタ・ラッチ回路 200 の D フリップフロップ 220, 221, 222 は、D 入力に前段側からの表示データ信号 D0 ~ D2 がそれぞれ入力され、データ転送クロック信号 CKD の立上がり同期してデータを取込む。取込まれたデータは、出力は Q から次段の D フリップフロップ 220, 221, 222 の D 入力に与えられる。この出力は、次のデータ転送クロック CKD の立上がり同期して次段側の D フリップフロップ 220, 221, 222 で取込まれる。このとき、前段側の D フリップフロップ 220, 221, 223 で

13

は、次の表示データ $D0 \sim D2$ を取込む。このようにして、データ転送クロック CKD に同期して、表示データ $D0 \sim D2$ の転送が行われる。一水平駆動期間終了後には、データラッチ信号 $DL S$ が立上がるので、ラッチ用の D フリップフロップ $230, 231, 232$ がシフトレジスタ用の D フリップフロップ $220, 221, 222$ の Q 出力をそれぞれ D 入力から取込んで、 Q 出力からシフトレジスタ・ラッチ回路 200 としての表示データ信号 $D0(X) \sim D2(X)$ を導出する。

【0032】 $EXNOR$ ゲート 240 には、表示データ 10 信号の最上位ビット $D2$ が入力されるラッチ部の D フリップフロップ 232 の入力側と出力側とが入力される。 D フリップフロップ 232 の入力側は、シフトレジスタ部の D フリップフロップ 222 の Q 出力でもある。水平期間後に、データラッチ信号 $DL S$ で D フリップフロップ 222 の Q 出力を D フリップフロップ 232 の D 入力に取込む時点では、 D フリップフロップ 232 の Q 出力からは一水平駆動期間前の表示データの最上位ビット $D2$ の値が出力されている。 $EXNOR$ ゲート 240 は、2つの入力が同一の論理レベルであれば、「 H 」、異なる論理レベルであれば「 L 」の出力を D フリップフロップ 241 の D 入力に与える。 D フリップフロップ 241 は、クロック入力 CLK にデータラッチ信号 $DL S$ が与えられ、その立上がり時に同期して D 入力を取込むので、 D フリップフロップ 241 の Q 出力からは印加極性判別信号 DS が導出される。印加極性判別信号 DS は、任意の一水平駆動期間にデータ側電極 107 に印加される変調電圧の極性と次の一水平駆動期間に同じデータ側電極 107 に印加される変調電圧の極性とが同じ場合は「 H 」、異なる場合は「 L 」となる。

【0033】 次に、図4のデータ側ドライバ 132 で、表示データ信号 $D0(X) \sim D2(X)$ から所望の変調駆動電圧を得る方法を説明する。表示データ信号 $D0(X) \sim D2(X)$ は8階調の階調度を有し、最も暗い輝度から順に $L0, L1, \dots$ として、最も明るい輝度を $L7$ とした場合、表示データ信号と輝度との関係は次の表1に示すようになる。

【0034】

【表1】

14

	輝度	$D2$	$D1$	$D0$
明 :	$L7$	H	H	H
	$L6$	H	H	L
	$L5$	H	L	H
	$L4$	H	L	L
	$L3$	L	H	H
	$L2$	L	H	L
: 暗	$L1$	L	L	H
	$L0$	L	L	L

【0035】 PN フレーム信号 PNF は、表示フレームの第1フレームと第2フレームとを制御する信号であり、第1フレームのときには「 H 」、第2フレームのときには「 L 」になると定義付けられている。ランプ波出力信号 RP は、「 H 」の期間にランプ波が出力されるように定義付けられ、駆動制御回路 101 から出力される。ステップクロック信号 $SC K$ は、ランプ波出力信号 RP の「 H 」の期間を4等分した信号であり、駆動制御回路 101 から出力される。

【0036】 図4に示す振幅制御回路 201 は、駆動制御回路 101 から入力されるこれらの信号を用いて、正極性アナログスイッチ制御信号 NP ならびに負極性アナログスイッチ制御信号 MN を出力する。

【0037】 図6は、振幅制御回路 201 の回路構成を示す。振幅制御回路 201 は、カウンタ回路 250 、デコード回路 251 およびマスク回路 252 を含む。シフトレジスタ・ラッチ回路 200 から与えられる表示データ $D0(X) \sim D2(X)$ と、駆動制御回路 101 から与えられる PN フレーム信号 PNF の入力側には、 $EXNOR$ ゲート $253, 254$ と $EXOR$ ゲート 255 とが設けられる。 $EXNOR$ ゲート $253, 254$ および $EXOR$ ゲート 255 の2つの入力のうちの一方は共通接続され、表示データの最上位ビット $D2(X)$ に接続される。 $EXNOR$ ゲート $253, 254$ および $EXOR$ ゲート 255 の他方の入力は、表示データ $D0(X), D1(X)$ と PN フレーム信号 PNF とにそれぞれ接続される。正極性アナログスイッチ制御信号 MP および負極性アナログスイッチ制御信号 MN の出力側には、 AND ゲート $256, 257$ とインバータ 258 とが設けられる。 AND ゲート $256, 257$ の出力が正極性アナログスイッチ制御信号 MP および負極性アナログスイッチ制御信号 MN となり、一方の入力端子は共通接続され、マスク回路 252 からの振幅制御用の出力である AC 信号が与えられる。 AND ゲート 256 の他方の入力は、インバータ 258 の出力に接続される。インバータ 258 の入力と AND ゲート 257 の他方の入力とは共通接続され、 $EXOR$ ゲート 255 の出力に接続される。

【0038】カウンタ回路250は、5段に接続されたDフリップフロップ260, 261, 262, 263, 264を含む。各Dフリップフロップ260~264のクロック入力CLKには、ステップクロック信号SCKが与えられる。各Dフリップフロップ260~264のクリア入力CLKには、ランプ波出力信号RPが与えられ、ランプ波出力信号RPが「L」レベルのときに、各Dフリップフロップ260~264はクリアされ、全部のQ出力は「L」レベルとなる。ランプ波出力信号RPが「H」となると、ステップクロック信号SCKの立上がり同期して、前段側のDフリップフロップのQ出力が次段側のDフリップフロップのD入力に取込まれる。最前段のDフリップフロップ260のD入力は正の電源電圧VCCに接続され、常に「H」レベルが与えられているので、ステップクロック信号SCKが入力されるたびに、Dフリップフロップ260~264のQ出力は、前段側から順に「H」レベルとなる。

【0039】デコード回路251は、たとえば標準論理ICの74137型が使用される。74137型の論理ICは、3つの入力ABCに応じて、8つの出力Y0~Y7のうちのいずれかが「L」となり、他は「H」となる機能を有する。本実施形態のデコード回路251では、最上位の入力Cを接地電位GNDとして「L」に固定し、最下位の入力AにはEXNORゲート253の出力DA0を与え、次の入力BにはEXNORゲート254の出力DA1を与える。デコード回路251は、DA0とDA1の入力に従って、Y0~Y3のうちのいずれかを「L」とする動作を行う。

【0040】マスク回路252は、ORゲート270, 271, 272, 273と、ANDゲート274, 275, 276, 277を含む。ORゲート270, 271, 272, 273が有する2つの入力のうちの一方には、Dフリップフロップ261, 262, 263, 264の出力Qを反転した信号が与えられる。ORゲート270, 271, 272, 273の他方の入力には、デコード回路251からのY0, Y1, Y2, Y3の出力がそれぞれ与えられる。ORゲート270, 271の出力は、ANDゲート274の2つの入力にそれぞれ与えられる。ORゲート272, 273の出力は、ANDゲート275の2つの入力にそれぞれ与えられる。ANDゲート274, 275の出力は、ANDゲート276の2つの入力にそれぞれ与えられる。ANDゲート276の出力は、ANDゲート277の一方の入力に与えられる。ANDゲート277の他方の入力には、Dフリップフロップ260からのQ出力が与えられる。ANDゲート277の出力は、マスク回路252からの出力であるAC信号として、ANDゲート256, 257の共通接続された入力に与えられる。

【0041】任意の絵素に印加する変調電圧の極性は、第1フレームでは正極性の書込み電圧 $(VW + 1/2 VM)$ が走査側電極108に印加されるので、上位の輝度レベル(L4~7)を得るためには、負極性の変調電圧をデータ側電極107に印加する。下位の輝度レベル(L0~3)を得るためには、正極性の変調電圧を印加する。また、第2フレームでは、第1フレームとは極性を反転させるフィールド反転駆動を行うために、負極性の書込み電圧 $-(VW + 1/2 VM)$ が走査側電極108に印加されるので、上位の輝度レベル(L4~7)を得るためには正極性の変調電圧を印加し、下位の輝度レベル(L0~3)を得るためには負極性の変調電圧を印加する。

【0042】図6に示すように、輝度と表示フレームとを対応付ける信号としての変調極性信号PNは、表示データ信号の最上位ビットD2(X)とPNフレーム信号PNFの排他的論理和として、EXORゲート255によって生成される。変調極性信号PNは、正極性の変調電圧を印加する場合は「H」、負極性の変調電圧を印加する場合は「L」となる。

【0043】また、変調電圧の振幅は、表示フレームとは無関係に、輝度レベルL3とL4との発光時は $|1/8 VM|$ 、輝度レベルL2とL5の発光時は $|1/4 VM|$ 、輝度レベルL1とL6の発光時は $|3/8 VM|$ 、輝度レベルL0とL7との発光時は $|1/2 VM|$ となる。輝度と振幅を対応付ける信号として、変調振幅データ信号DA1を、表示データ信号D2(X)とD1(X)との排他的論理和から生成するため、EXNORゲート253が設けられる。また変調振幅データDA0を表示データ信号D2(X)とD0(X)との排他的論理和から生成するために、EXNORゲート254が設けられる。

【0044】変調振幅データ信号DA1, DA0と、ステップクロック信号SCKと、ランプ波出力信号RPがカウンタ回路250、デコード回路251およびマスク回路252に入力されると、振幅制御信号ACが生成される。この振幅制御信号ACと前述の変調極性信号PNとを用い、データ側ドライバ132の正極性アナログスイッチ制御信号MPならびに負極性アナログスイッチ制御信号MNの両信号を生成する。正極性アナログスイッチ制御信号MPと負極性アナログスイッチ制御信号MNとは、駆動フレームならびに階調度によって、フレーム毎にいずれかが「H」になり、そのパルス波はランプ波と同期することによって、変調電圧振幅に変換される。各フレームでの表示データD0~D2と、PN信号、DA0, DA1および出力変調電圧の振幅レベルの関係を、次の表2に示す。

【0045】

【表2】

第1フレーム（書込み電圧：正極性）

PNF	D2	D1	D0	PN	DA1	DA0	変調駆動電圧
H	H	H	H	L	H	H	-1/2VM
H	H	H	L	L	H	L	-3/8VM
H	H	L	H	L	L	H	-1/4VM
H	H	L	L	L	L	L	-1/8VM
H	L	H	H	H	L	L	+1/8VM
H	L	H	L	H	L	H	-1/4VM
H	L	L	H	H	H	L	+3/8VM
H	L	L	L	H	H	H	+1/2VM

第2フレーム（書込み電圧：負極性）

PNF	D2	D1	D0	PN	DA1	DA0	変調駆動電圧
L	H	H	H	H	H	H	+1/2VM
L	H	H	L	H	H	L	+3/8VM
L	H	L	H	H	L	H	+1/4VM
L	H	L	L	H	L	L	+1/8VM
L	L	H	H	L	L	L	-1/8VM
L	L	H	L	L	L	H	-1/4VM
L	L	L	H	L	H	L	-3/8VM
L	L	L	L	L	H	H	-1/2VM

【0046】次に、図2を参照して、図1の駆動回路100によるEL表示パネル106の駆動について説明する。EL表示パネル106に用いるEL素子109は、無機EL素子であり、正・負の交流パルスを印加することで長寿命を得ることができる。このため、正極性の書込みパルスを印加する第1のフレームと、負極性の書込みパルスを印加する第2のフレームとを、順次繰返して任意の画像表示を行う。図2では、駆動例としてデータ側電極107として「X1」の位置を選び、走査側電極108として「Y1」の位置を選び、その交点（X1，Y1）のEL素子109を輝度レベルL6で発光させる動作について示す。

【0047】第1のフレーム：まず、データ側駆動回路103に順番に表示データ信号D0～D2、データ転送クロック信号CLK、データラッチ信号DLSが入力され、表示データ信号D0～D2は図5のDフリップフロップ220，221，222で構成するシフトレジスタ内をデータ転送クロック信号CKDに同期して転送され

る。各表示データが正規のデータ電極107に対応する場所に転送された後、データラッチ信号DLSの立上がりで、ラッチを構成するDフリップフロップ230，231，232に一旦ラッチされる。

【0048】図3に示すような走査側駆動回路105に接続されている全走査側電極108はフローティング電位に保たれるとともに、データ側電極107には、入力信号をデータ側制御回路131での所定の処理によって得られる制御信号に基づいて動作するデータ側ドライバ132から、所望の電圧レベル変調電圧がそれぞれ印加される。輝度レベルL6で発光させる（X1，Y1）の位置のEL素子109を含むX1電極に接続されるデータ側ドライバ132には、負極性変調共通電圧線126から-3/8VMになるまでPチャネルトランジスタ211をON状態とし、接続されたX1電極を-3/8VMになるまで充電する。

【0049】この際、正負両変調共通電圧線125，126は、変調電圧選択回路122によって、それぞれ+

$1/4 V_M$ 、 $-1/4 V_M$ の電圧が導出されており、正負それぞれのランプ波が $+1/4 V_M$ 、 $-1/4 V_M$ まで上昇した時点で、それぞれ $+1/2 V_M$ 、 $-1/2 V_M$ の電圧に切替わる。

【0050】次に、書込み電源回路104から供給されるパルス状の書込み駆動電圧 $+(V_W + 1/2 V_M)$ をプルアップラインと走査側ドライバ152を通じて選択される走査側電極Y1とに出力し、Y1電極を $+(V_W + 1/2 V_M)$ に充電する。この結果、X1電極とY1電極の交点(X1, Y1)のEL素子109の両端に印加される電圧は、 $V_W + 7/8 V_M$ となり、輝度レベルL6でEL素子109は発光する。

【0051】所定の時間発光した後、走査側電極Y1は、走査側ドライバ152とプルダウンラインとを通じて、接地電位に放電されるとともに、正負両変調共通電圧線125、126をそれぞれ $+1/4 V_M$ と $-1/4 V_M$ との電位まで下げる。 $+1/4 V_M$ (または $-1/4 V_M$)以上の電圧に充電されているデータ側電極107からは、それぞれ正負両変調共通電圧線125、126の電圧 $+(1/4 V_M)$ または $-(1/4 V_M)$ との差の電圧分の電荷が、変調電源回路121に回収される。X1電極の電位は $-3/8 V_M$ に充電されているため、負極性変調共通電圧線126の電圧との差の電圧 $1/8 V_M$ 分の電荷が変調電源回路121に回収される。走査電極Y1を駆動する期間である一水平駆動期間中、次の走査電極Y2の表示データ信号がデータ側制御回路131のシフトレジスタ・ラッチ200に転送される。シフトレジスタの所定の位置にデータ信号D0~D2が転送され、データラッチ信号DLSの立上がりでラッチされるまでの間に、極性判別信号DSが確定し、走査電極Y2の駆動時に印加する変調電圧が同極性となるデータ側電極107は極性判別信号DSが「L」となり、EL表示パネル106内のデータ側電極107の電圧 $+(1/4 V_M)$ または $-1/4 V_M$ 、あるいはそれぞれ絶対値がより小さい電圧)は、接地電位には放電しない。走査電極Y2の駆動時に印加する変調電圧が逆極性となるデータ側電極107は、極性判別信号DS「H」となり、放電用アナログドライバ217が導通状態となって、データ側電極107の電荷は接地電位に放電される。

【0052】X1電極の場合、次の走査電極Y2の駆動時にX1電極に印加する変調駆動電圧が同極性の場合、EL表示パネル106内のデータ側電極107の電圧 $-1/4 V_M$ は接地電位へは放電しないで、逆極性の場合は接地電位に放電する。

【0053】以上のような動作で、選択された走査側電極Y1に関する駆動を終了する。同様の駆動を、走査電極Y2からYmまで線順次に繰返すことによって、第1フレームの駆動を完了する。

【0054】第2のフレーム：第1のフレームと同様に、データ側駆動回路103に順番に表示データ信号D

0~D2、データ転送クロック信号CLKおよびデータラッチ信号DLSが入力され、表示データ信号D0~D2はシフトレジスタ内をデータ転送クロック信号CKDによって正規の場所に転送された後、データラッチ信号DLSの立上がりで一旦ラッチされる。走査側駆動回路105に接続される全走査側電極108は、フローティング電位に保つとともに、データ側電極107には、入力信号をデータ側制御回路131での所定の処理によって得られる制御信号に基づいて動作するデータ側ドライバ132から、所定の電圧レベルの変調電圧がそれぞれ印加される。輝度レベルL6で発光されるEL素子109の位置(X1, Y1)を含むX1電極に接続されるデータ側ドライバ132は、正極性変調共通電圧線125から $+3/8 V_M$ になるまでPチャネルトランジスタ211をON状態とさせ、接続されたX1電極を $+3/8 V_M$ になるまで充電する。

【0055】この際、正負両変調共通電圧線125、126は、変調電圧選択回路122によって、それぞれ $+1/4 V_M$ 、 $-1/4 V_M$ の電圧が導出されており、正負それぞれのランプ波が、 $+1/4 V_M$ 、 $-1/4 V_M$ まで上昇した時点で、それぞれ $+1/2 V_M$ 、 $-1/2 V_M$ の電圧に切替わる。

【0056】次に、書込み電源回路104から供給されるパルス状の書込み駆動電圧 $-(V_W + 1/2 V_M)$ をプルアップラインと走査側ドライバ152とを通して選択される走査側電極Y1に出力し、Y1電極を $-(V_W + 1/2 V_M)$ に充電する。この結果、X1電極とY1電極との交点(X1, Y1)のEL素子109の両端に印加される電圧は、 $-(V_W + 7/8 V_M)$ となり、輝度レベルL6で発光する。

【0057】所定の時間発光した後、走査側電極Y1は走査側ドライバ152とプルダウンラインとを通じて、接地電位に放電されるとともに、正負両変調共通電圧線125、126の電圧をそれぞれ $+1/4 V_M$ と $-1/4 V_M$ との電位まで下げる。 $+1/4 V_M$ または $-(1/4 V_M)$ 以上の電圧に充電されたデータ側電極107からは、それぞれ正負両変調共通電圧線125、126の電圧をそれぞれ $+1/4 V_M$ と $-1/4 V_M$ の電位まで下げる。 $+1/4 V_M$ (または $-1/4 V_M$)より絶対値が大きい電圧に充電されたデータ側電極107からは、それぞれ正負両変調共通電圧線125、126の電圧 $+(1/4 V_M)$ または $-(1/4 V_M)$ との差の電圧分の電荷が変調電源回路121に吸収される。

【0058】X1電極の電位は、 $+3/8 V_M$ に充電されているため、負極性変調共通電圧線126の電圧との差の電圧 $1/8 V_M$ 分の電荷が変調電源回路121に吸収される。走査側電極Y1を駆動する期間である一水平駆動期間中、次の走査電極Y2の表示データ信号がデータ側制御回路131のシフトレジスタ・ラッチ200に転送される。シフトレジスタの所定の位置にデータ信号

D0～D2が転送され、データラッチ信号DLSの立上がりでラッチされるまでの間に、極性判別信号DSが確定し、走査電極Y2の駆動時に印加する変調電圧が同極性となるデータ側電極107は極性判別信号DSが「L」となり、EL表示パネル106内のデータ側電極107の電圧(+1/4VMならびに-1/4VMまたはそれ以下の電圧)は接地電位へは放電しないで、走査電極Y2の駆動時に印加する変調電圧が逆極性となるデータ側電極102は極性判別信号が「H」となり、アナログスイッチ217が導通状態となつて、ELパネル106内のデータ側電極107の電圧は接地電位に放電される。

【0059】X1電極の場合、次の走査電極Y2の駆動時に、X1電極に印加する変調駆動電圧が同極性の場合、EL表示パネル106内の電圧+1/4VMは接地電位には放電せず、逆極性の場合には接地電位に放電させる。

【0060】以上のような動作で、選択された走査電極Y1の駆動を終了する。同様の駆動を、Y2からYmまで線順次に繰返すことによって、第2のフレームの駆動を完了する。なお、第1のフレームの駆動と第2のフレームの駆動とを順次繰返すことによって、無機EL素子109に正・負の交流パルス印加し、任意の画像表示を得ることができる。また、走査側に任意の書込み電圧を印加する場合も同様に、同極性の複数の書込み電圧を利用して充電・放電を行うことによって、同様の結果を得ることができる。

【0061】以上のように、本実施形態に従えば、無機EL素子109を含むEL表示装置で、振幅変調を用いて多階調表示を行う場合に、表示データに応じた所望の振幅まで一度にEL素子109を充電するのではなく、電源回路から出力される複数の電位の低い電位から順次に段階的に所望の電位まで充電するとともに、一旦充電した電位を段階的に電源回路へ回収するので、所望の振幅まで一度に充電するよりも消費電力を大幅に低減することができる。このような手法は、出力段がソースフォロア型の回路構成を有する場合に、非常に有効に作用する。またこのような手法は、変調電圧のみならず、書込み電圧の充電でも同様に効果があることは勿論である。さらに次の駆動電圧の極性を判別し、同極性であれば充電された電荷を接地電位に放電することは行わず、逆極性の場合のみ接地電位に放電することによって、余分な電荷の放電を抑制し、さらに低消費電力化の効果を高めることができる。

【0062】

【発明の効果】以上のように本発明によれば、出力回路がEL表示素子の電極を駆動する際に、出力回路が各電極に印加する駆動電圧よりも絶対値が小さい同極性の電圧を出力回路に供給してから駆動電圧を印加するために必要な電圧を出力回路に供給するように制御するので、*

EL素子の充放電に伴う消費電力の低減を図ることができる。

【0063】さらに本発明によれば、EL表示装置のデータ側電極を駆動する変調回路で、任意の変調電圧でデータ側電極を駆動する際に、変調電源回路から複数の変調電源電圧のうちから絶対値が小さくて同極性の変調電源電圧を選択して出力回路を供給してから、任意の変調電圧を印加するように制御するので、EL素子を任意の変調電圧に充電するまでの過程で消費する電力の低減を図ることができる。また、EL素子の電荷を放電する際にも、直接接地電位に放電させるのではなく、変調電源回路から出力可能な複数の変調電源電圧のうち、絶対値が小さく同極性の変調電源電圧に放電させて、EL素子の電荷から電力を回収して、消費電力の低減を図ることができる。

【0064】さらに本発明によれば、EL素子の走査電極群に任意の書込み電圧を印加する際に、書込み電源回路が出力する複数の書込み電源電圧の中から任意の書込み電圧と同極性で絶対値が小さい書込み電源電圧を印加してから任意の書込み電圧を印加するので、直接書込み電圧を走査電極に印加する場合よりも、EL素子の充放電に伴う電力消費を低減することができる。また、EL素子に充電されている電荷を放電させる際にも、一旦書込み電源回路から出力する複数の書込み電源電圧のうち、絶対値が小さく同極性の書込み電源電圧に放電させて、書込み電源回路に電荷を回収し、電力消費の低減を図ることができる。

【0065】さらに本発明によれば、EL素子のデータ電極に極性の異なる変調電圧を印加する際に、一旦接地電位に放電させてから変調電圧を印加するので、極性が異なる大きな電位差でEL素子を充放電する場合よりも、電力消費の低減を図ることができる。変調電圧が同極性の場合には、接地電位には放電しないので、一旦接地電位に放電してから再び同極性の変調電圧で充電する場合に生じる消費電力の増大を避けることができる。

【0066】また本発明によれば、EL素子のデータ電極群に駆動電圧を与える出力回路は、出力素子によるソースフォロア型の回路構成を有するので、電源電圧を変えて駆動する際に、消費電力の大幅な低減を図ることができる。

【図面の簡単な説明】

【図1】本発明実施の一形態としての駆動回路100の概略的な電気的構成を示すブロック図である。

【図2】図1の駆動回路100の各部の動作状態を示すタイミングチャートである。

【図3】図1の走査側駆動回路105の構成を示すブロック図である。

【図4】図1に示すデータ側駆動回路103に含まれるデータ側制御回路131とデータ側ドライバ132との回路構成を示すブロック図である。

【図5】図4のシフトレジスタ・ラッチ回路200の構成を示すブロック図である。

【図6】図4の振幅制御回路201の構成を示すブロック図である。

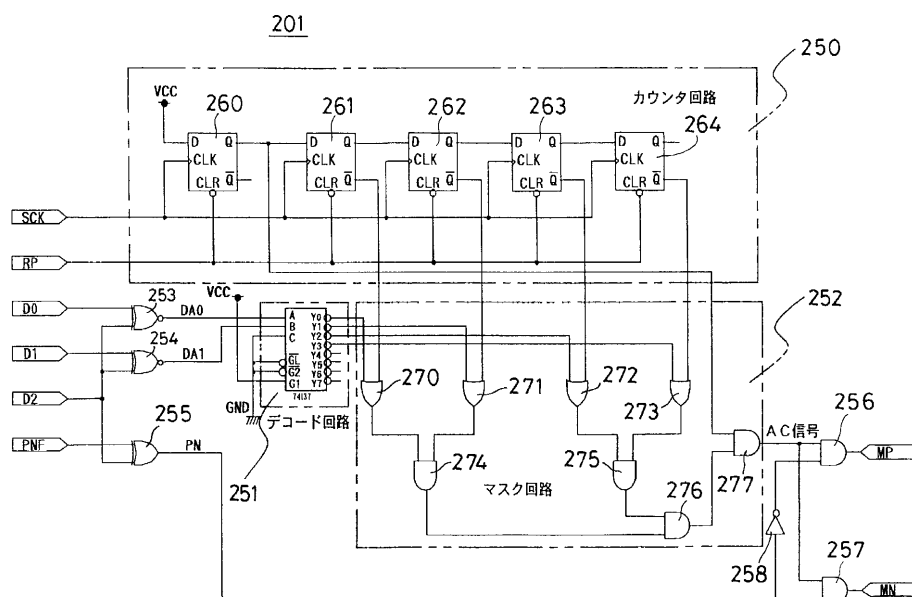
【図7】ELパネルの基本的構成を示す図である。

【図8】ELパネルの印加電圧 - 輝度特性を示すグラフである。

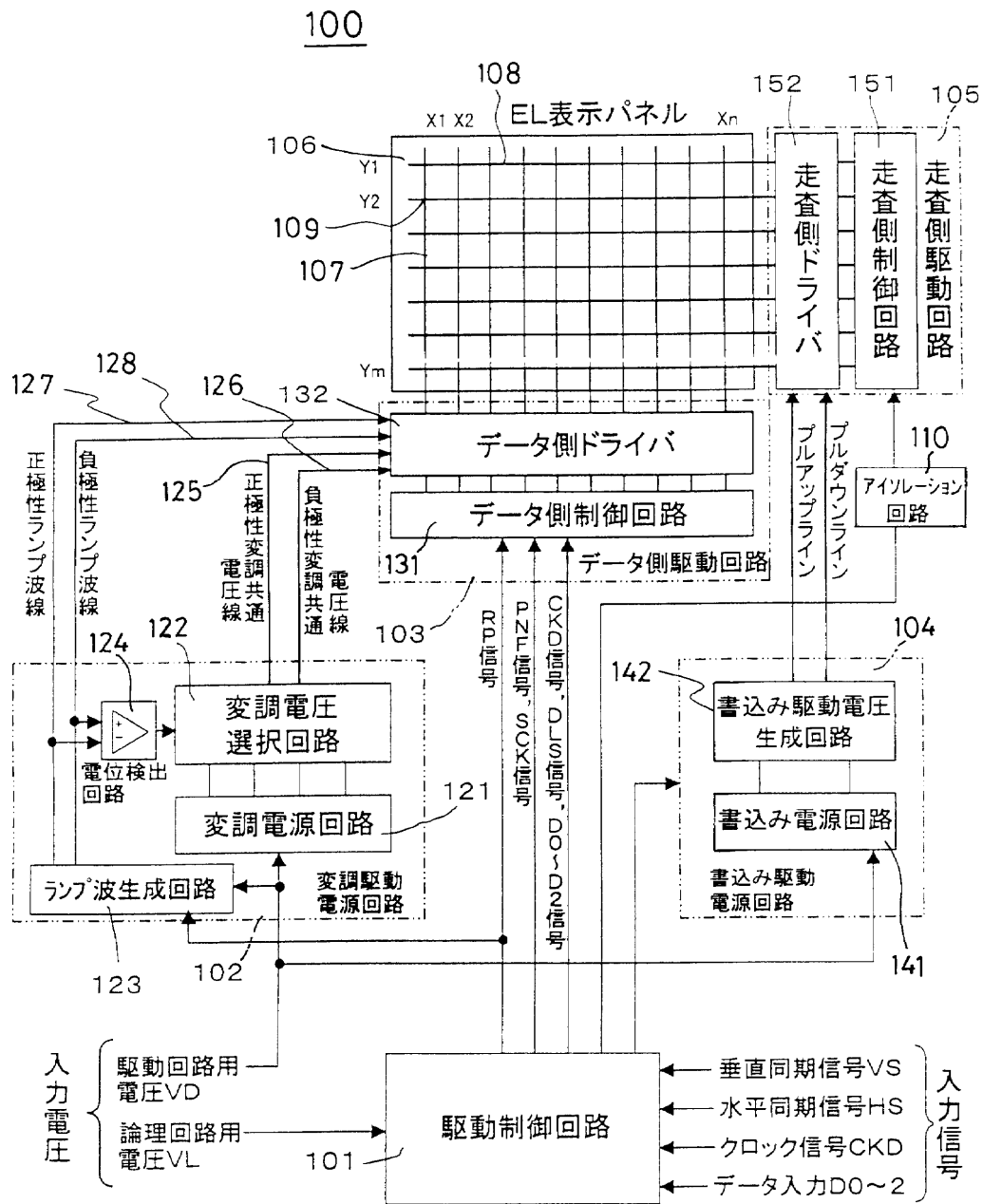
【符号の説明】

100	駆動回路	*123	ランプ波生成回路
101	駆動制御回路	124	電位検出回路
102	変調駆動電源回路	131	データ側制御回路
103	データ側駆動回路	132	データ側ドライバ
104	書き込み駆動電源回路	141	書き込み電源回路
105	走査側駆動回路	142	書き込み駆動電圧生成回路
106	EL表示パネル	151	走査側制御回路
107	データ側電極	152	走査側ドライバ
108	走査側電極	200	シフトレジスタ・ラッチ回路
109	EL素子	10 201	振幅制御回路
121	変調電源回路	210	Nチャンネルトランジスタ
122	変調電圧選択回路	211	Pチャンネルトランジスタ
		212, 213	寄生ダイオード
		214	ゲート容量C
		215	正極性アナログスイッチ
		216	負極性アナログスイッチ
		217	放電用アナログドライバ
		250	カウンタ回路
		251	デコード回路
		*20 252	マスク回路

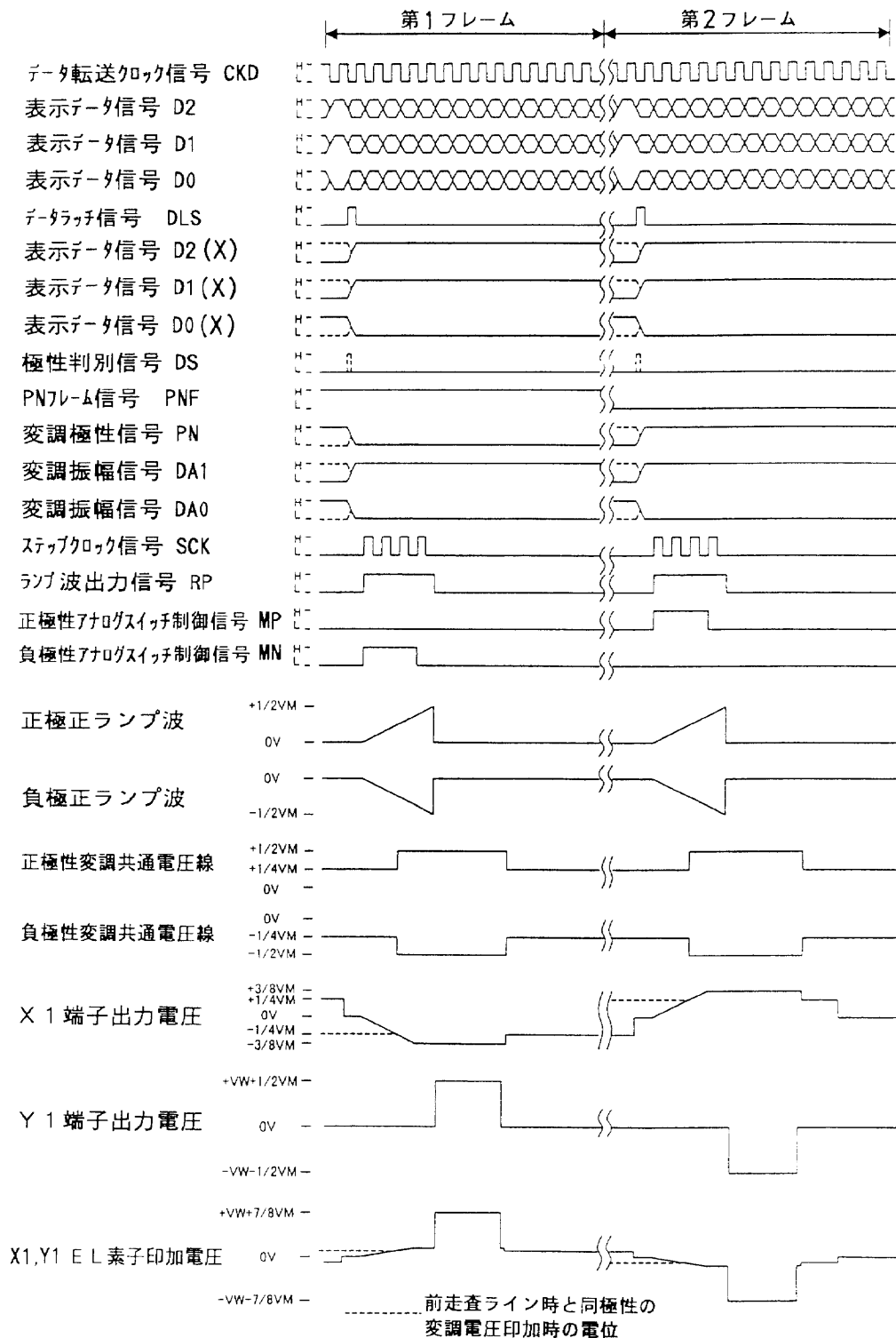
【図6】



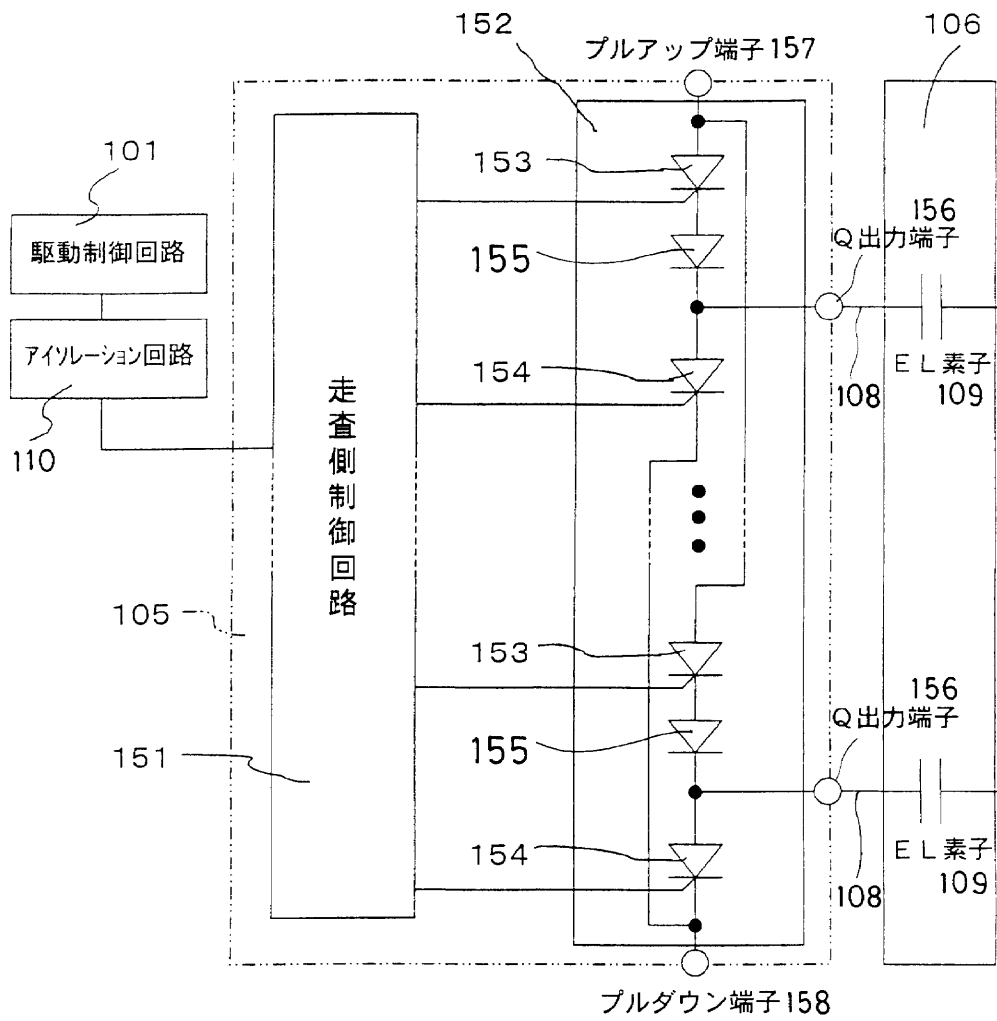
【 図 1 】



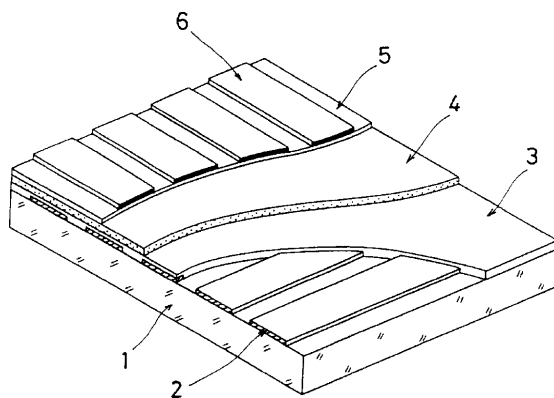
【図2】



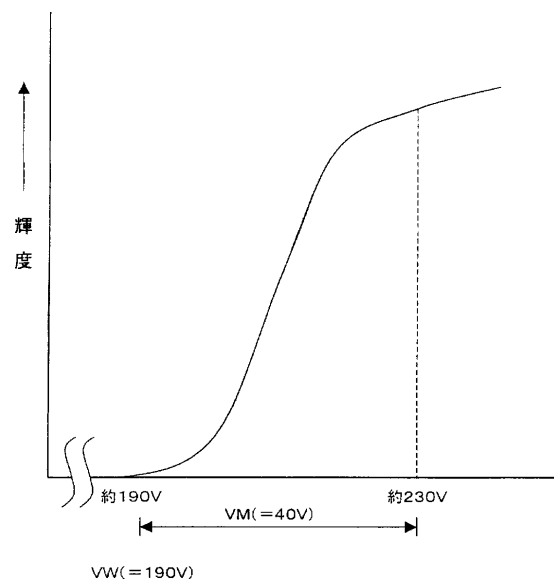
【図3】



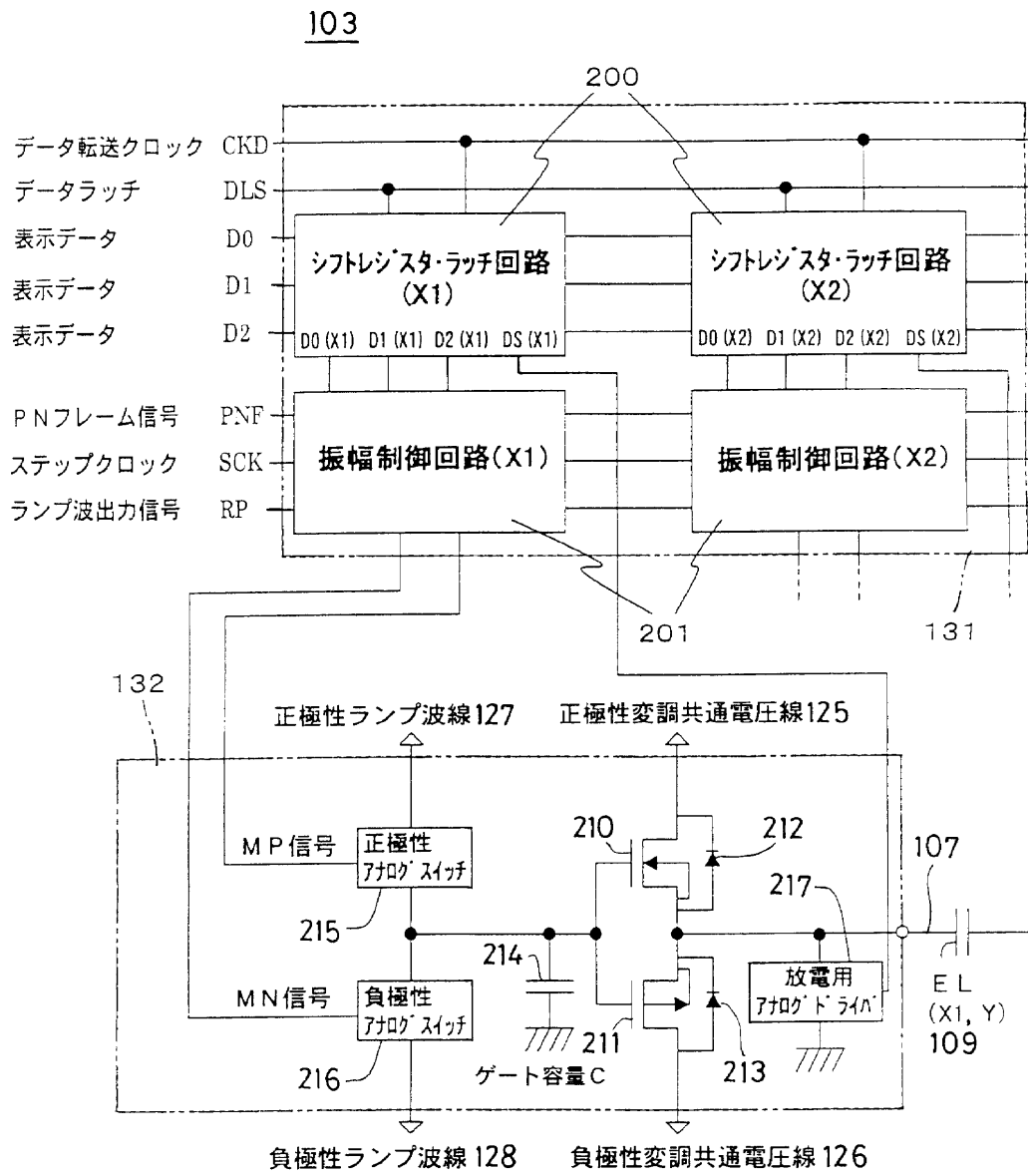
【図7】



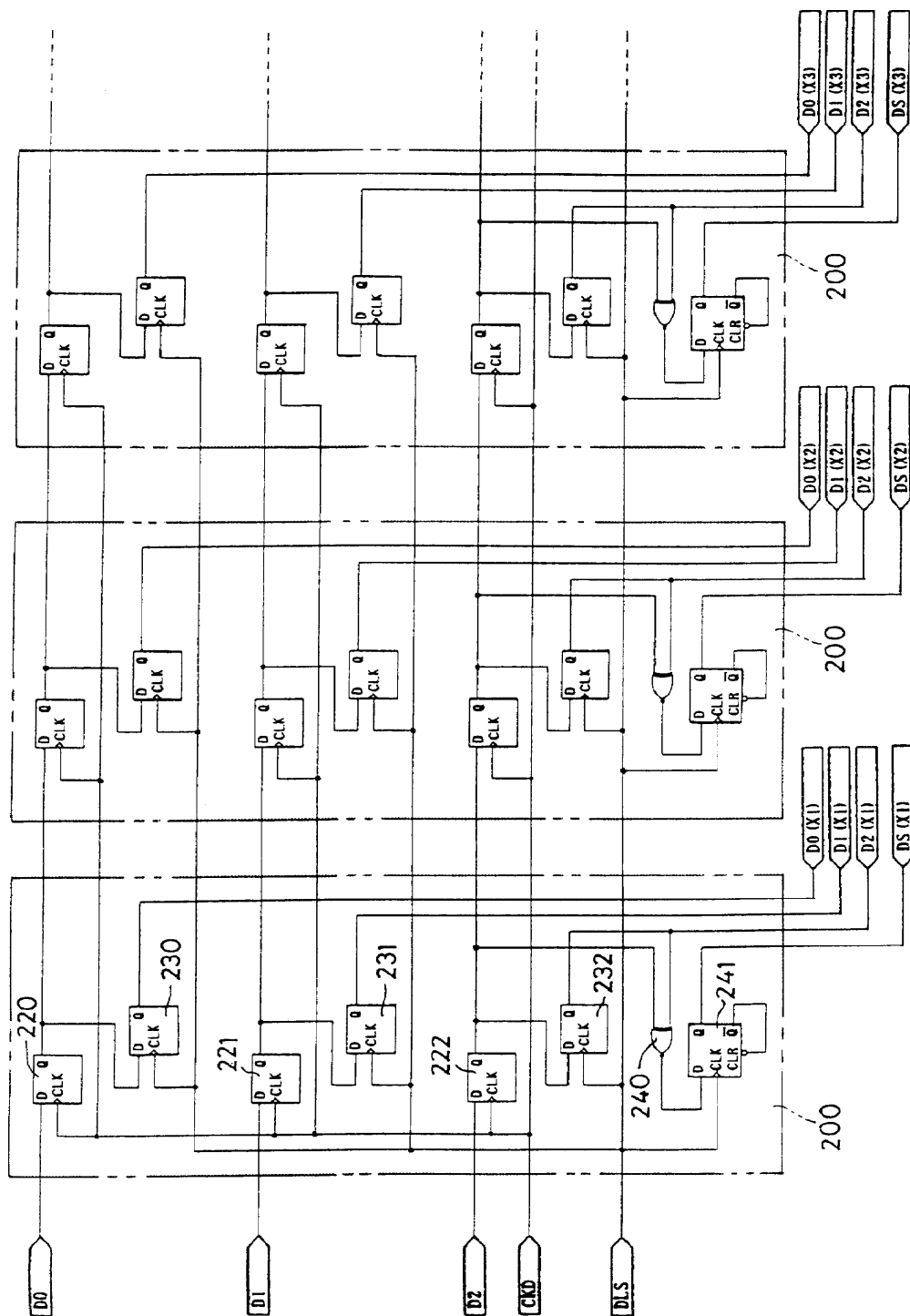
【図8】



【図4】



【図 5】



フロントページの続き

(72)発明者 原田 茂幸
大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

(72)発明者 山本 恭一
大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

(72)発明者 大場 敏弘
大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

F ターム(参考) 5C080 AA06 BB05 DD26 EE29 FF12
JJ02 JJ03 JJ04 JJ05 JJ06

专利名称(译)	EL显示器件的驱动电路		
公开(公告)号	JP2002006807A	公开(公告)日	2002-01-11
申请号	JP2000183378	申请日	2000-06-19
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
[标]发明人	山口久 藤原誠久 原田茂幸 山本恭一 大場敏弘		
发明人	山口 久 藤原 誠久 原田 茂幸 山本 恭一 大場 敏弘		
IPC分类号	G09G3/30 G09G3/20		
FI分类号	G09G3/30.J G09G3/20.622.C G09G3/20.623.C G09G3/20.641.T		
F-TERM分类号	5C080/AA06 5C080/BB05 5C080/DD26 5C080/EE29 5C080/FF12 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C380/AA02 5C380/AB05 5C380/BA01 5C380/BA05 5C380/CA04 5C380/CA06 5C380/CA08 5C380/CA12 5C380/CA17 5C380/CA54 5C380/CB01 5C380/CB11 5C380/CB14 5C380/CB31 5C380/CE03 5C380/CE04 5C380/CE19 5C380/CE24 5C380/CF07 5C380/CF09 5C380/CF23 5C380/CF32 5C380/CF33 5C380/CF34 5C380/CF36 5C380/CF43 5C380/CF46 5C380/CF51 5C380/CF56 5C380/CF61 5C380/CF64 5C380/DA01 5C380/DA06 5C380/DA30		
外部链接	Espacenet		

摘要(译)

要解决的问题：减少需要通过施加高驱动电压来驱动的EL显示设备的功耗。解决方案：EL显示面板106的每个EL元件109包括通过施加来自扫描侧驱动电路105的写入电压和接收来自数据侧驱动电路103的调制电压的数据侧而选择的扫描侧电极108。电极107形成在相交的位置处。充电调制电压，直到通向正极性斜坡波线127或负极性斜坡波线128的斜坡波达到预定电平，以进行灰度显示。在调制电压选择电路122将从调制电源电路121输出的调制电源电压提供具有相同极性且绝对值小的调制电源电压之后，数据侧驱动器132输出预定的调制电压。将所需的调制电源电压施加到设备，可以降低功耗。

