

(19) 日本国特許庁(JP)

再公表特許(A1)

(11) 国際公開番号

W02012/001991

発行日 平成25年8月22日(2013.8.22)

(43) 国際公開日 平成24年1月5日(2012.1.5)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 612E	5C080
H01L 51/50 (2006.01)	G09G 3/20 624B	5C380
H05B 33/28 (2006.01)	G09G 3/20 611A	
	G09G 3/20 612U	
審査請求 未請求 予備審査請求 未請求 (全 67 頁) 最終頁に続く		

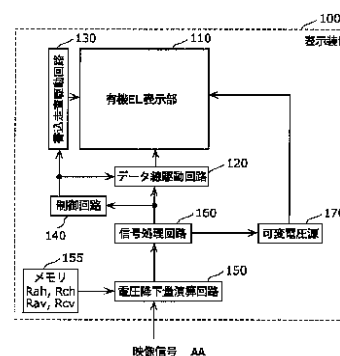
出願番号	特願2012-522477 (P2012-522477)	(71) 出願人	000005821
(21) 国際出願番号	PCT/JP2011/003780		パナソニック株式会社
(22) 国際出願日	平成23年7月1日(2011.7.1)		大阪府門真市大字門真1006番地
(31) 優先権主張番号	特願2010-151554 (P2010-151554)	(74) 代理人	100109210
(32) 優先日	平成22年7月2日(2010.7.2)		弁理士 新居 広守
(33) 優先権主張国	日本国(JP)	(72) 発明者	加藤 敏行
			日本国大阪府門真市大字門真1006番地
			パナソニック株式会社内
		Fターム(参考)	3K107 AA01 BB01 CC14 CC33 CC43
			DD23 DD27 DD37 DD46Y EE03
			FF04 HH04 HH05
			5C080 AA06 BB05 DD22 DD26 DD27
			EE29 FF11 JJ01 JJ02 JJ03
			JJ05 JJ06 JJ07 KK43
			最終頁に続く

(54) 【発明の名称】 表示装置およびその駆動方法

(57) 【要約】

本発明の表示装置(100)は、複数の発光画素(111)を有する有機EL表示部(110)を備え、有機EL表示部(110)に電圧を供給する可変電圧源(170)と、映像信号に応じて可変電圧源(170)の出力電圧を調整する電圧降下量演算回路(150)とを備え、有機EL表示部(110)は、さらに、複数の発光画素(111)及び可変電圧源(170)に接続され、可変電圧源(170)から出力電圧が供給される陽極側電源線網(112)及び陰極側電源線網(113)を有し、電圧降下量演算回路(150)は、映像信号から陽極側電源線網(112)及び陰極側電源線網(113)のそれぞれに生じる電圧降下量の分布を発光画素(111)毎に推定し、推定した電圧降下量の分布に基づき上記出力電圧を調整する。

【図1】



100 DISPLAY DEVICE
130 WRITE SCAN DRIVE CIRCUIT
110 ORGANIC EL DISPLAY SECTION
120 DATA LINE DRIVE CIRCUIT
140 CONTROL CIRCUIT
160 SIGNAL PROCESSING CIRCUIT
170 VARIABLE VOLTAGE SOURCE
155 MEMORY
150 VOLTAGE DROP QUANTITY CALCULATING CIRCUIT
AA IMAGE SIGNAL

【特許請求の範囲】**【請求項 1】**

二次元状に配置された複数の発光画素を有する表示部を備える表示装置であって、
前記表示部に電圧を供給する電圧源と、
前記複数の発光画素のそれぞれの発光輝度を示すデータである映像データに応じて、前記電圧源が出力する前記電圧を調整する電圧調整部とを備え、
前記表示部は、さらに、
前記複数の発光画素及び前記電圧源に接続され、前記電圧源から前記電圧が供給される少なくとも 1 つの電源線を有し、
前記電圧調整部は、
前記映像データから前記少なくとも 1 つの電源線に生じる電圧降下量の分布を前記発光画素毎に推定し、推定した前記発光画素毎の電圧降下量の分布に基づき前記電圧を調整する
表示装置。

10

【請求項 2】

前記電圧調整部は、
前記複数の発光画素を行方向及び列方向にそれぞれ等分割して得られる M (M は 2 以上の整数) 個の発光画素からなる第 1 ブロック毎に前記電圧降下量の分布を算出し、前記第 1 ブロック毎に算出した前記電圧降下量の分布に基づき、前記電圧降下量の分布を前記発光画素毎に推定する
請求項 1 記載の表示装置。

20

【請求項 3】

前記電圧調整部は、さらに、
前記複数の発光画素を行方向及び列方向にそれぞれ等分割して得られる N (N は M と異なる 2 以上の整数) 個の発光画素からなる第 2 ブロック毎に前記電圧降下量の分布を算出し、
前記第 1 ブロック毎に算出した前記電圧降下量の分布と、前記第 2 ブロック毎に算出した前記電圧降下量の分布とから、前記電圧降下量の分布を前記発光画素毎に推定する
請求項 2 記載の表示装置。

30

【請求項 4】

前記電圧調整部は、推定した前記発光画素毎の前記電圧降下量の分布の最大値を用いて前記電圧を調整する
請求項 1 ~ 3 のいずれか 1 項に記載の表示装置。

【請求項 5】

前記電圧源は、第 1 電圧及び前記第 1 電圧とは異なる第 2 電圧を前記表示部に供給し、
前記少なくとも 1 つの電源線は、前記第 1 電圧が供給される第 1 電源線及び前記第 2 電圧が供給される第 2 電源線からなり、
前記電圧調整部は、前記第 1 電源線に生じる電圧降下量の分布である第 1 分布及び前記第 2 電源線に生じる電圧降下量の分布である第 2 分布を前記発光画素毎に推定し、推定した前記発光画素毎の第 1 分布及び第 2 分布に基づき前記第 1 電圧及び前記第 2 電圧を調整する
請求項 1 ~ 3 のいずれか 1 項に記載の表示装置。

40

【請求項 6】

前記電圧調整部は、前記第 1 分布の最大値と前記第 2 分布の最大値との合計に従って、前記第 1 電圧及び前記第 2 電圧を調整する
請求項 5 記載の表示装置。

【請求項 7】

前記電圧調整部は、前記第 1 分布と前記第 2 分布とを前記複数の発光画素に対応して合計することにより、前記第 1 電源線に生じる電圧降下量と前記第 2 電源線に生じる電圧降下量との和である総電圧降下量の分布を算出し、算出した総電圧降下量の分布に基づき前

50

記第 1 電圧及び前記第 2 電圧を調整する

請求項 5 記載の表示装置。

【請求項 8】

前記電圧調整部は、算出した総電圧降下量の分布の最大値を用いて前記第 1 電圧及び前記第 2 電圧を調整する

請求項 7 記載の表示装置。

【請求項 9】

前記複数の発光画素は、それぞれ、駆動素子と発光素子とを含み、

前記駆動素子は、ソース電極及びドレイン電極を含み、

前記発光素子は、第 1 の電極及び第 2 の電極を含み、当該第 1 の電極が前記駆動素子の
ソース電極及びドレイン電極の一方に接続され、

前記ソース電極及びドレイン電極の他方と前記第 2 の電極との一方は、前記第 1 電源線に接続され、前記ソース電極及びドレイン電極の他方と前記第 2 の電極との他方は、前記第 2 電源線に接続されている

請求項 5 ~ 8 のいずれか 1 項に記載の表示装置。

【請求項 10】

前記第 2 の電極は、前記複数の発光画素に共通して設けられた共通電極の一部を構成しており、

前記共通電極は、その周縁部から電位が印加されるように、前記電圧源と電氣的に接続されている

請求項 9 記載の表示装置。

【請求項 11】

前記第 2 の電極は、金属酸化物からなる透明導電性材料で形成されている

請求項 10 記載の表示装置。

【請求項 12】

前記発光素子は有機 EL 素子である

請求項 9 ~ 11 のいずれか 1 項に記載の表示装置。

【請求項 13】

二次元状に配置された複数の発光画素を有する表示部と、前記表示部に電圧を供給する電圧源とを備える表示装置の駆動方法であって、

前記表示部は、さらに、

前記複数の発光画素及び前記電圧源に接続され、前記電圧源から前記電圧が供給される少なくとも 1 つの電源線を有し、

前記表示装置の駆動方法は、

前記複数の発光画素のそれぞれの発光輝度を示すデータである映像データから前記少なくとも 1 つの電源線に生じる電圧降下量の分布を前記発光画素毎に推定する推定ステップと、

推定ステップで推定された前記発光画素毎の電圧降下量の分布に基づき前記電圧を調整する調整ステップとを含む

表示装置の駆動方法。

【請求項 14】

前記推定ステップは、

前記複数の発光画素を行方向及び列方向にそれぞれ等分割して得られる M (M は 2 以上の整数) 個の発光画素からなる第 1 ブロック毎に前記電圧降下量の分布を算出する第 1 算出ステップと、

前記複数の発光画素を行方向及び列方向にそれぞれ等分割して得られる N (N は M と異なる 2 以上の整数) 個の発光画素からなる第 2 ブロック毎に前記電圧降下量の分布を算出する第 2 算出ステップと、

前記第 1 算出ステップで算出された前記第 1 ブロック毎に算出した前記電圧降下量の分布と、前記第 2 算出ステップで算出された前記第 2 ブロック毎に算出した前記電圧降下量

10

20

30

40

50

の分布とから、前記電圧降下量の分布を前記発光画素毎に推定するサブ推定ステップとを含む

請求項 1 3 記載の表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機 EL（エレクトロルミネッセンス）に代表される電流駆動型発光素子を用いたアクティブマトリクス型の表示装置、及びその駆動方法に関する。

【背景技術】

【0002】

一般に、有機 EL 素子の輝度は、素子に供給される駆動電流に依存し、駆動電流に比例して素子の発光輝度が大きくなる。従って、有機 EL 素子からなるディスプレイの消費電力は、表示輝度の平均で決まる。即ち、液晶ディスプレイと異なり、有機 EL ディスプレイの消費電力は、表示画像によって大きく変動する。例えば、有機 EL ディスプレイにおいては、全白画像を表示した場合に最も大きな消費電力を必要とするが、一般的な自然画の場合は、全白時に対して 20 ~ 40 % 程度の消費電力で十分とされる。

10

【0003】

しかしながら、電源回路設計やバッテリー容量は、ディスプレイの消費電力が最も大きくなる場合を想定して設計されることから、一般的な自然画に対して 3 ~ 4 倍の消費電力を考慮しなければならず、機器の低消費電力化及び小型化の妨げとなっている。

20

【0004】

そこで従来では、映像データのピーク値を検出し、その検出データに基づいて有機 EL 素子のカソード電圧を調整して、電源電圧を減少させることにより表示輝度をほとんど低下させずに消費電力を抑制するという技術が提案されている（例えば、特許文献 1 参照）。

【先行技術文献】

【特許文献】

【0005】

【特許文献 1】特開 2006 - 65148 号公報

【特許文献 2】国際公開第 2009 / 011092 号

30

【発明の概要】

【発明が解決しようとする課題】

【0006】

さて、有機 EL 素子は電流駆動素子であることから、陽極側電源線および陰極側電源線には電流が流れ、配線抵抗に比例した電圧降下が発生する。

【0007】

図 18 は、特許文献 2 で提案されている、有機 EL 素子を駆動する画素の回路構成を示す回路図である。

【0008】

例えば前記画素回路の構成において、電源配線に電圧降下が発生する場合においても有機 EL 素子を電流駆動するドライバトランジスタ Q1 のソースドレイン間電圧が高く動作点が飽和領域である場合には、映像信号に応じてデータ線電圧により設定される適切な画像表示が可能である。

40

【0009】

しかしながら、ドライバトランジスタ Q1 のソースドレイン間電圧が低く動作点が線形領域である場合には、有機 EL 素子 OLED およびスイッチトランジスタ Q4 の抵抗成分やドライバトランジスタ Q1 のソースドレイン間電圧の影響を大きく受けて適切な画像表示ができない。

【0010】

そのため、ドライバトランジスタ Q1 の動作点が飽和領域になるように、ディスプレイ

50

に供給される電源電圧は電圧降下分を補う電圧降下マージンを上乗せして設定される。

【0011】

電圧降下分を補う電圧降下マージンについても、上述の電源回路設計やバッテリー容量と同様に、ディスプレイの電圧降下量が一番大きくなる場合を想定して設定されることから、一般的な自然画に対して無駄な電力が消費されていることになる。

【0012】

モバイル機器用途を想定した小型ディスプレイでは、パネル電流が小さいので、電圧降下分を補う電圧降下マージンは発光画素で消費される電圧に比べて無視できるほど小さい。

【0013】

しかし、パネルの大型化に伴って電流が増加すると、電源配線で生じる電圧降下が無視できなくなる。

【0014】

図19は、各画素がマトリクス配置された有機ELディスプレイであり、各画素は映像信号に応じてドライバトランジスタが定電流を流す電流源にモデル化されている。

【0015】

また各画素は陽極側電源線および陰極側電源線によって隣接画素と互いに接続される。

【0016】

図20Aおよび図20Cは、表示画像の一例であって、どちらも黒背景に同じ大きさの白窓を有するが、白窓の表示位置が異なる。

【0017】

また図20Bおよび図20Dは、これら表示画像を図19のように構成される有機ELディスプレイへ表示した場合の、陰極側電源供給線の電圧降下値の分布を示すグラフである。具体的には、図20Bは図20Aを表示した際の陰極側電源供給線の電圧降下値の分布を示すグラフであり、図20Dは図20Cを表示した際の陰極側電源供給線の電圧降下値の分布を示すグラフである。

【0018】

特許文献1に提案されている従来の技術では、画像Aと画像Bは双方ともに映像信号のピーク値が同じであるために同じ外部印加電圧が設定される。

【0019】

しかしながら図20Bおよび図20Dに示すように画像Bでは画像Aに比較して2V程度電圧降下量が小さいので、画像Bでは画像Aに比較して外部印加電圧を少なくとも2V小さく設定して消費電力を低減することができるはずである。

【0020】

このように、上記特許文献1における従来技術においては、電圧降下分を補う電圧降下マージンを低減することはできず、家庭向けの30型以上の大型表示装置における消費電力低減効果としては不十分である。

【0021】

本発明は上述の問題に鑑みてなされ、消費電力低減効果の高い表示装置及びその駆動方法を提供することを目的とする。

【課題を解決するための手段】

【0022】

上記目的を達成するために、本発明に係る表示装置は、二次元状に配置された複数の発光画素を有する表示部を備える表示装置であって、前記表示部に電圧を供給する電圧源と、前記複数の発光画素のそれぞれの発光輝度を示すデータである映像データに応じて、前記電圧源が出力する前記電圧を調整する電圧調整部とを備え、前記表示部は、さらに、前記複数の発光画素及び前記電圧源に接続され、前記電圧源から前記電圧が供給される少なくとも1つの電源線を有し、前記電圧調整部は、前記映像データから前記少なくとも1つの電源線に生じる電圧降下量の分布を前記発光画素毎に推定し、推定した前記発光画素毎の電圧降下量の分布に基づき前記電圧を調整する。

10

20

30

40

50

【 0 0 2 3 】

これにより、映像データに応じて電圧源から供給される電圧を調整するので、高い消費電力低減効果を実現できる。例えば、図 2 0 A に示すような画像を示す映像データが入力された場合と図 2 0 C に示すような画像を示す映像データが入力された場合とを比較すると、図 2 0 C の画像の場合には、電圧降下量に伴う電圧上昇分のマージンを低く抑えることができる。つまり、有機 E L 表示部内での電圧降下量の分布に基づき電圧を調整することにより、ピーク値が同じ、かつ、異なる画像の 2 つの映像データが入力された場合にも、それぞれの映像データに応じて電圧を調整する。よって、消費電力を低減できる。

【 0 0 2 4 】

また、前記電圧調整部は、前記複数の発光画素を行方向及び列方向にそれぞれ等分割して得られる M (M は 2 以上の整数) 個の発光画素からなる第 1 ブロック毎に前記電圧降下量の分布を算出し、前記第 1 ブロック毎に算出した前記電圧降下量の分布に基づき、前記電圧降下量の分布を前記発光画素毎に推定してもよい。

10

【 0 0 2 5 】

これにより、計算量を大幅に低減することができるので、低コスト化できる。

【 0 0 2 6 】

また、前記電圧調整部は、さらに、前記複数の発光画素を行方向及び列方向にそれぞれ等分割して得られる N (N は M と異なる 2 以上の整数) 個の発光画素からなる第 2 ブロック毎に前記電圧降下量の分布を算出し、前記第 1 ブロック毎に算出した前記電圧降下量の分布と、前記第 2 ブロック毎に算出した前記電圧降下量の分布とから、前記電圧降下量の分布を前記発光画素毎に推定してもよい。

20

【 0 0 2 7 】

これにより、少ない計算量で精度よく電圧を調整できる。よって、低コストで、さらに消費電力を低減できる。

【 0 0 2 8 】

また、前記電圧調整部は、推定した前記発光画素毎の前記電圧降下量の分布の最大値を用いて前記電圧を調整してもよい。

【 0 0 2 9 】

これにより、電圧不足による発光画素の輝度の低下を防止できる。

【 0 0 3 0 】

また、前記電圧源は、第 1 電圧及び前記第 1 電圧とは異なる第 2 電圧を前記表示部に供給し、前記少なくとも 1 つの電源線は、前記第 1 電圧が供給される第 1 電源線及び前記第 2 電圧が供給される第 2 電源線からなり、前記電圧調整部は、前記第 1 電源線に生じる電圧降下量の分布である第 1 分布及び前記第 2 電源線に生じる電圧降下量の分布である第 2 分布を前記発光画素毎に推定し、推定した前記発光画素毎の第 1 分布及び第 2 分布に基づき前記第 1 電圧及び前記第 2 電圧を調整してもよい。

30

【 0 0 3 1 】

また、前記電圧調整部は、前記第 1 分布の最大値と前記第 2 分布の最大値との合計に従って、前記第 1 電圧及び前記第 2 電圧を調整してもよい。

【 0 0 3 2 】

これにより、表示装置が 2 つの電源線 (第 1 電源線及び第 2 電源線) を含む場合にも、電圧不足による発光画素の輝度の低下を防止できる。

40

【 0 0 3 3 】

また、前記電圧調整部は、前記第 1 分布と前記第 2 分布とを前記複数の発光画素に対応して合計することにより、前記第 1 電源線に生じる電圧降下量と前記第 2 電源線に生じる電圧降下量との和である総電圧降下量の分布を算出し、算出した総電圧降下量の分布に基づき前記第 1 電圧及び前記第 2 電圧を調整してもよい。

【 0 0 3 4 】

これにより、第 1 電源線に生じる電圧降下量が最大となる表示部内の位置と、第 2 電源線に生じる電圧降下量が最大となる表示部内の位置とが合致していない場合に、消費電力

50

を一層低減できる。

【 0 0 3 5 】

また、前記電圧調整部は、算出した総電圧降下量の分布の最大値を用いて前記第 1 電圧及び前記第 2 電圧を調整してもよい。

【 0 0 3 6 】

また、前記複数の発光画素は、それぞれ、駆動素子と発光素子とを含み、前記駆動素子は、ソース電極及びドレイン電極を含み、前記発光素子は、第 1 の電極及び第 2 の電極を含み、当該第 1 の電極が前記駆動素子のソース電極及びドレイン電極の一方に接続され、前記ソース電極及びドレイン電極の他方と前記第 2 の電極との一方は、前記第 1 電源線に接続され、前記ソース電極及びドレイン電極の他方と前記第 2 の電極との他方は、前記第 2 電源線に接続されていてもよい。

10

【 0 0 3 7 】

また、前記第 2 の電極は、前記複数の発光画素に共通して設けられた共通電極の一部を構成しており、前記共通電極は、その周縁部から電位が印加されるように、前記電圧源と電氣的に接続されていてもよい。

【 0 0 3 8 】

また、前記第 2 の電極は、金属酸化物からなる透明導電性材料で形成されていてもよい。

【 0 0 3 9 】

また、前記発光素子は有機 EL 素子であってもよい。

20

【 0 0 4 0 】

また、本発明はこのような表示装置として実現できるだけではなく、その表示装置を構成する処理部をステップとする表示装置の駆動方法としても実現できる。

【 0 0 4 1 】

本発明に係る表示装置の駆動方法は、二次元状に配置された複数の発光画素を有する表示部と、前記表示部に電圧を供給する電圧源とを備える表示装置の駆動方法であって、前記表示部は、さらに、前記複数の発光画素及び前記電圧源に接続され、前記電圧源から前記電圧が供給される少なくとも 1 つの電源線を有し、前記表示装置の駆動方法は、前記複数の発光画素のそれぞれの発光輝度を示すデータである映像データから前記少なくとも 1 つの電源線に生じる電圧降下量の分布を前記発光画素毎に推定する推定ステップと、推定ステップで推定された前記発光画素毎の電圧降下量の分布に基づき前記電圧を調整する調整ステップとを含む。

30

【 0 0 4 2 】

また、前記推定ステップは、前記複数の発光画素を行方向及び列方向にそれぞれ等分割して得られる M (M は 2 以上の整数) 個の発光画素からなる第 1 ブロック毎に前記電圧降下量の分布を算出する第 1 算出ステップと、前記複数の発光画素を行方向及び列方向にそれぞれ等分割して得られる N (N は M と異なる 2 以上の整数) 個の発光画素からなる第 2 ブロック毎に前記電圧降下量の分布を算出する第 2 算出ステップと、前記第 1 算出ステップで算出された前記第 1 ブロック毎に算出した前記電圧降下量の分布と、前記第 2 算出ステップで算出された前記第 2 ブロック毎に算出した前記電圧降下量の分布とから、前記電圧降下量の分布を前記発光画素毎に推定するサブ推定ステップとを含んでもよい。

40

【発明の効果】

【 0 0 4 3 】

本発明によれば、消費電力低減効果の高い表示装置及びその駆動方法を実現できる。

【図面の簡単な説明】

【 0 0 4 4 】

【図 1】図 1 は、実施の形態 1 に係る表示装置の概略構成を示すブロック図である。

【図 2】図 2 は、水平 1920 画素、垂直 1080 画素を有する有機 EL 表示部における陽極側電源線網のモデルを模式的に示す図である。

【図 3】図 3 は、有機 EL 表示部の構成を模式的に示す斜視図である。

50

【図 4】図 4 は、発光画素の具体的な構成の一例を示す回路図である。

【図 5】図 5 は、表示装置の動作を示すフローチャートである。

【図 6 A】図 6 A は、有機 E L 表示部に表示される画像の一例を模式的に示す図である。

【図 6 B】図 6 B は、図 6 A の画像を示す映像信号から計算された陽極側電源線網の電圧分布を示すグラフである。

【図 6 C】図 6 C は、図 6 A の画像を示す映像信号から計算された陰極側電源線網の電圧分布を示すグラフである。

【図 7 A】図 7 A は、有機 E L 表示部に表示される画像の他の一例を模式的に示す図である。

【図 7 B】図 7 B は、図 7 A の画像を示す映像信号から計算された陽極側電源線網の電圧分布を示すグラフである。

【図 7 C】図 7 C は、図 7 A の画像を示す映像信号から計算された陰極側電源線網の電圧分布を示すグラフである。

【図 8】図 8 は、本実施の形態に係る表示装置の動作の一例を詳細に示すフローチャートである。

【図 9】図 9 は、実施の形態 2 に係る表示装置の動作を示すフローチャートである。

【図 10】図 10 は、水平 120 画素、垂直 120 画素を 1 ブロックとした場合の陽極側電源線のモデルを模式的に示す図である。

【図 11】図 11 は、粗くブロック化した場合に算出されたブロック毎の電圧降下量を示す表である。

【図 12】図 12 は、水平 60 画素、垂直 60 画素を 1 ブロックとした場合の陽極側電源線のモデルを模式的に示す図である。

【図 13】図 13 は、細かくブロック化した場合に算出されたブロック毎の電圧降下量を示す表である。

【図 14】図 14 は、ブロック化する際の水平垂直画素数と、ブロック化したモデルから計算される電圧降下の最大値の関係をj示すグラフである。

【図 15】図 15 は、本発明の実施の形態 1 の第 1 の変形例に係る表示装置の動作を示すフローチャートである。

【図 16】図 16 は、本発明の実施の形態 1 の第 2 の変形例に係る表示装置の動作を示すフローチャートである。

【図 17】図 17 は、本発明の表示装置を内蔵した薄型フラット TV の外観図である。

【図 18】図 18 は、特許文献 2 で提案されている、有機 E L 素子を駆動する画素の回路構成を示す回路図である。

【図 19】図 19 は、各画素を電流源にモデル化した有機 E L ディスプレイの構成を模式的に示す図である。

【図 20 A】図 20 A は、表示画像の一例を示す図である。

【図 20 B】図 20 B は、図 20 A を表示した際の陰極側電源供給線の電圧降下値の分布を示すグラフである。

【図 20 C】図 20 C は、表示画像の他の一例を示す図である。

【図 20 D】図 20 D は、図 20 C を表示した際の陰極側電源供給線の電圧降下値の分布を示すグラフである。

【発明を実施するための形態】

【0045】

以下本発明を実施するための形態について、図面を参照して説明する。

【0046】

(実施の形態 1)

実施の形態 1 に係る表示装置は、二次元状に配置された複数の発光画素を有する表示部を備える表示装置であって、表示部に電圧を供給する電圧源と、複数の発光画素のそれぞれの発光輝度を示すデータである映像データに応じて、電圧源が出力する電圧を調整する電圧調整部とを備え、表示部は、さらに、複数の発光画素及び電圧源に接続され、電圧源

10

20

30

40

50

から電圧が供給される少なくとも１つの電源線を有し、電圧調整部は、複数の発光画素のそれぞれの発光輝度を示すデータである映像データから少なくとも１つの電源線に生じる電圧降下量の分布を発光画素毎に推定し、推定した発光画素毎の電圧降下量の分布に基づき電圧を調整する。

【００４７】

これにより、本実施の形態に係る表示装置は、映像データに応じて電圧源から供給される電圧を調整するので、高い消費電力低減効果を実現できる。

【００４８】

図１は、本実施の形態に係る表示装置の概略構成を示すブロック図である。

【００４９】

同図に示す表示装置１００は、有機ＥＬ表示部１１０と、データ線駆動回路１２０と、書込走査駆動回路１３０と、制御回路１４０と、電圧降下量演算回路１５０と、メモリ１５５と、信号処理回路１６０と、可変電圧源１７０とを備える。

【００５０】

図２は、水平１９２０画素、垂直１０８０画素を有する有機ＥＬ表示部１１０における陽極側電源線網のモデルを模式的に示す図である。

【００５１】

各画素（発光画素）は水平抵抗成分 R_{ah} と垂直抵抗成分 R_{av} によって上下左右の隣接画素と各々接続されており、周縁部は外部印加電圧が加えられる陽極側電極に接続される。

【００５２】

図３は、有機ＥＬ表示部１１０の構成を模式的に示す斜視図である。なお、図中下方が表示面側である。

【００５３】

同図に示すように、有機ＥＬ表示部１１０は、複数の発光画素１１１と、陽極側電源線網１１２と、陰極側電源線網１１３とを有する。

【００５４】

発光画素１１１は、陽極側電源線網１１２及び陰極側電源線網１１３に接続され、当該発光画素１１１に流れる画素電流 i_{pix} に応じた輝度で発光する。

【００５５】

陽極側電源線網１１２は、例えば、網目状に形成されている。一方、陰極側電源線網１１３は、有機ＥＬ表示部１１０にベタ膜状に形成され、有機ＥＬ表示部１１０の周縁部から可変電圧源１７０により出力された電圧が印加される。図３においては、陽極側電源線網１１２及び陰極側電源線網１１３の抵抗成分を示すために、陽極側電源線網１１２及び陰極側電源線網１１３を模式的にメッシュ状に図示している。なお、陰極側電源線網１１３は、例えばグランド線であり、有機ＥＬ表示部１１０の周縁部で表示装置１００の共通接地電位に接地されていてもよい。

【００５６】

陽極側電源線網１１２には、水平抵抗成分 R_{ah} と垂直抵抗成分 R_{av} が存在する。陰極側電源線網１１３には、水平抵抗成分 R_{ch} と垂直抵抗成分 R_{cv} とが存在する。なお、図示されていないが、発光画素１１１は、書込走査駆動回路１３０及びデータ線駆動回路１２０に接続され、発光画素１１１を発光及び消光するタイミングを制御するための走査線と、発光画素１１１の発光輝度に対応する信号電圧を供給するためのデータ線とも接続されている。

【００５７】

図４は、発光画素１１１の具体的な構成の一例を示す回路図である。

【００５８】

同図に示す発光画素１１１は、駆動素子と発光素子とを含み、駆動素子は、ソース電極及びドレイン電極を含み、発光素子は、第１の電極及び第２の電極を含み、当該第１の電極が前記駆動素子のソース電極及びドレイン電極の一方に接続され、ソース電極及びドレ

10

20

30

40

50

イン電極の他方と第２の電極との一方に高電位側の電位が印加され、ソース電極及びドレイン電極の他方と第２の電極との他方に低電位側の電位が印加される。具体的には、発光画素１１１は、有機ＥＬ素子１２１と、データ線１２２と、走査線１２３と、スイッチトランジスタ１２４と、駆動トランジスタ１２５と、保持容量１２６とを有する。この発光画素１１１は、有機ＥＬ表示部１１０に、例えば二次元状に配置されている。

【００５９】

有機ＥＬ素子１２１は、発光素子の一例であって、アノードが駆動トランジスタ１２５のドレインに接続され、カソードが陰極側電源線網１１３に接続され、アノードとカソードとの間に流れる電流値に応じた輝度で発光する。この有機ＥＬ素子１２１のカソード側の電極は、複数の発光画素１１１に共通して設けられた共通電極の一部を構成しており、該共通電極は、その周縁部から電位が印加されるように、可変電圧源１７０と電氣的に接続されている。つまり、共通電極が有機ＥＬ表示部１１０における陰極側電源線網１１３として機能する。また、カソード側の電極は、金属酸化物からなる透明導電性材料で形成されている。なお、有機ＥＬ素子１２１のアノード側の電極は第１の電極の一例であり、有機ＥＬ素子１２１のカソード側の電極は第２の電極の一例である。また、陰極側電源線網１１３は第２電源線網の一例である。

【００６０】

データ線１２２は、データ線駆動回路１２０と、スイッチトランジスタ１２４のソース及びドレインの一方に接続され、データ線駆動回路１２０により映像信号（映像データ）に対応する信号電圧が印加される。

【００６１】

走査線１２３は、書込走査駆動回路１３０と、スイッチトランジスタ１２４のゲートに接続され、書込走査駆動回路１３０により印加される電圧に応じて、スイッチトランジスタ１２４をオン及びオフする。

【００６２】

スイッチトランジスタ１２４は、ソース及びドレインの一方がデータ線１２２に接続され、ソース及びドレインの他方が駆動トランジスタ１２５のゲート及び保持容量１２６の一端に接続された、例えば、Ｐ型薄膜トランジスタ（ＴＦＴ）である。

【００６３】

駆動トランジスタ１２５は、駆動素子の一例であって、ソースが陽極側電源線網１１２に接続され、ドレインが有機ＥＬ素子１２１のアノードに接続され、ゲートが保持容量１２６の一端及びスイッチトランジスタ１２４のソース及びドレインの他方に接続された、例えば、Ｐ型ＴＦＴである。これにより、駆動トランジスタ１２５は、保持容量１２６に保持された電圧に応じた電流を有機ＥＬ素子１２１に供給する。なお、陽極側電源線網１１２は、第１電源線の一例である。

【００６４】

保持容量１２６は、一端がスイッチトランジスタ１２４のソース及びドレインの他方に接続され、他端が陽極側電源線網１１２に接続され、スイッチトランジスタ１２４がオフされたときの陽極側電源線網１１２の電位と駆動トランジスタ１２５のゲートの電位との電位差を保持する。つまり、信号電圧に対応する電圧を保持する。

【００６５】

データ線駆動回路１２０は、映像信号に対応する信号電圧を、データ線１２２を介して発光画素１１１に出力する。

【００６６】

書込走査駆動回路１３０は、複数の走査線１２３に走査信号を出力することで、複数の発光画素１１１を順に走査する。具体的には、スイッチトランジスタ１２４を行単位でオン及びオフする。これにより、書込走査駆動回路１３０により選択されている行の複数の発光画素１１１に、複数のデータ線１２２に出力された信号電圧が印加される。よって、発光画素１１１が映像信号に応じた輝度で発光する。

【００６７】

10

20

30

40

50

制御回路 140 は、データ線駆動回路 120 及び書込走査駆動回路 130 のそれぞれに、駆動タイミングを指示する。

【0068】

メモリ 155 は、図 2 及び図 3 で説明した陽極側電源線網 112 の水平抵抗成分 R_{ah} 及び垂直抵抗成分 R_{av} 、ならびに、陰極側電源線網 113 の水平抵抗成分 R_{ch} 及び垂直抵抗成分 R_{cv} の数値データが予め格納された記憶部である。

【0069】

電圧降下量演算回路 150 は、電圧調整部の一例であり、表示装置 100 に入力された映像信号と、メモリ 155 から読み出された水平抵抗成分 R_{ah} 、垂直抵抗成分 R_{av} 、水平抵抗成分 R_{ch} 及び垂直抵抗成分 R_{cv} とから、陽極側電源線網 112 に生じる電圧の降下量の分布及び陰極側電源線網 113 に生じる電圧の降下量の分布を発光画素 111 毎に推定し、推定した電圧降下量の分布に対応する電圧マージンを示す信号を信号処理回路 160 に出力する。

10

【0070】

信号処理回路 160 は、電圧降下量演算回路 150 から出力された電圧マージンを示す信号に応じて、可変電圧源 170 が出力する陽極側電圧及び陰極側電圧である外部印加電圧を調整する。具体的には、信号処理回路 160 は、電圧マージンだけ外部印加電圧が増加するように可変電圧源 170 を制御する。

【0071】

可変電圧源 170 は、電圧源の一例であり、有機 EL 表示部 110 に陽極側電圧及び陰極側電圧を供給する。この可変電圧源 170 は、信号処理回路 160 から指示される電圧に応じて外部印加電圧（陽極側電圧及び陰極側電圧）を変更する、電圧可変型の電源である。

20

【0072】

以上のように、本実施の形態に係る表示装置 100 は、入力された映像信号から陽極側電源線網 112 に生じる電圧の降下量の分布及び陰極側電源線網 113 に生じる電圧の降下量の分布を発光画素 111 毎に推定し、推定した発光画素 111 毎の陽極側電源線網 112 電圧降下量の分布及び陰極側電源線網 113 の電圧降下量の分布に基づき、可変電圧源 170 から出力される外部印加電圧を調整する。

【0073】

次に、本発明の表示装置 100 の動作について、図 5 と、図 6 A ~ 6 C と、図 7 A ~ 7 C とを用いて説明する。

30

【0074】

従来の表示装置では、入力された映像信号から、例えばフレームごとのピーク信号を抽出し、当該ピーク信号に応じた駆動素子及び有機 EL 素子の駆動に必要な電圧を設定して電源電圧を調節するという制御が行われているのに対し、本発明の表示装置では、上記映像信号に加えて、予めメモリ 155 に格納された電源線網の水平抵抗成分（ R_{ah} 、 R_{ch} ）及び垂直抵抗成分（ R_{av} 、 R_{cv} ）を使った演算処理が行われることにより電圧降下量が推定される。

【0075】

図 5 は、本実施の形態に係る表示装置 100 の動作を示すフローチャートである。

40

【0076】

まず、電圧降下量演算回路 150 は、予め設定される映像信号と画素電流の変換式もしくは変換テーブルを用いて、映像信号から発光画素毎に流れる電流を算出する（ステップ S11）。具体的には、電圧降下量演算回路 150 は、表示装置 100 に入力された 1 フレーム期間の映像信号を取得し、取得した映像信号から、各発光画素 111 に流れる画素電流を算出する。ここで、電圧降下量演算回路 150 は、映像信号と、当該映像信号に対応する発光輝度で発光画素 111 が発光した場合の画素電流とを対応付ける変換式もしくは変換テーブルを有する。この変換式もしくは変換テーブルを用いて、電圧降下量演算回路 150 は、表示装置 100 に入力された 1 フレーム期間の映像信号から、各発光画素 1

50

11に流れる画素電流を算出する。

【0077】

次に、電圧降下量演算回路150は、メモリ155から陽極側電源線網112の水平抵抗成分 R_{ah} 及び垂直抵抗成分 R_{av} を取得する(ステップS12)。

【0078】

次に、電圧降下量演算回路150は、陽極側電源線網112の電圧分布を計算する(ステップS14)。具体的には、画素座標 (h, v) における陽極側電源線網112の電圧の降下量を $v_a(h, v)$ 、画素電流を $i(h, v)$ とおくと、画素座標 (h, v) における電流 $i(h, v)$ に関して次の式1が導出される。

【0079】

$$R_{ah} \times \{v_a(h-1, v) - v_a(h, v)\} + R_{ah} \times \{v_a(h+1, v) - v_a(h, v)\} + R_{av} \times \{v_a(h, v-1) - v_a(h, v)\} + R_{av} \times \{v_a(h, v+1) - v_a(h, v)\} = i(h, v) \cdots (\text{式1})$$

【0080】

ただし、 h は1から1920までの整数であり、 v は1から1080までの整数である。また、 $v_a(0, v)$ および $v_a(1921, v)$ 、 $v_a(h, 0)$ 、 $v_a(h, 1081)$ は可変電圧源170から有機EL表示部110までの配線で生じる電圧降下量であり十分小さいので0と近似できる。また、 R_{ah} は陽極側電源線網112の水平抵抗成分(アドミッタンス)、 R_{av} は陽極側電源線網112の垂直抵抗成分(アドミッタンス)である。

【0081】

式1を各発光画素111において導出すると 1920×1080 個の未知の変数 $v_a(h, v)$ に対する 1920×1080 個の1次連立方程式が得られる。よって、この1次連立方程式を解くことで各発光画素における陽極側電源線網112の電圧の降下量 $v_a(h, v)$ を得ることができる。つまり、発光画素111毎に陽極側電源線網112の電圧分布を算出できる。

【0082】

図6Aは、有機EL表示部110に表示される画像の一例を模式的に示す図である。

【0083】

同図に示す画像Aは、有機EL表示部110の中心部が白く、当該中心部以外が黒くなっている。

【0084】

図6Bは、画像Aを示す映像信号から計算された陽極側電源線網112の電圧分布を示すグラフである。

【0085】

同図の x 軸は列方向の画素座標を示し、 y 軸は行方向の画素座標を示し、 z 軸は電圧降下量を示す。具体的には、画素座標 $(0, v)$ は x 軸に対応し、画素座標 $(h, 0)$ は y 軸に対応する。

【0086】

電圧降下量演算回路150は、画像Aを示す映像信号が入力された場合に、上記式1より画素座標 (h, v) 毎に電圧降下量 $v_a(h, v)$ を算出し、算出結果から、図6Bに示すような陽極側電源線網112の電圧分布を計算する。ここで、陽極側電源線網112は、図2及び図3に示した垂直抵抗成分 R_{av} が実質的に無限大の1次元配線を想定している。つまり、異なる行の発光画素111に対応して設けられた複数の陽極側電源線網112は、水平方向(行方向)に平行に配置されている。これにより、画像Aのうち白い領域に対応する行の陽極側電源線網112の電圧降下量は、画面中央に向かって徐々に大きくなる。一方、画像Aのうち白い領域に対応する行以外の陽極側電源線網112の電圧降下量は、実質的に0となる。

【0087】

同様にして、電圧降下量演算回路150は、ステップS11の後、メモリ155から陰

10

20

30

40

50

極側電源線網 1 1 3 の水平抵抗成分 R_{ch} 及び垂直抵抗成分 R_{cv} を取得する（ステップ S 1 3 ）。

【 0 0 8 8 】

次に、電圧降下量演算回路 1 5 0 は、陰極側電源線網 1 1 3 の電圧分布を計算する（ステップ S 1 5 ）。具体的には、画素座標 (h, v) において、上記の式 1 と同様に陰極側電源線網 1 1 3 に対して連立方程式を得てこれを解くことで、画素座標 (h, v) における陰極側電源線網 1 1 3 の電圧の降下（上昇）量 $v_c(h, v)$ を得ることができる。つまり、発光画素 1 1 1 毎に陰極側電源線網 1 1 3 の電圧分布を算出できる。

【 0 0 8 9 】

図 6 C は、画像 A を示す映像信号から計算された陰極側電源線網 1 1 3 の電圧分布を示すグラフである。

10

【 0 0 9 0 】

同図の x 軸は列方向の画素座標を示し、 y 軸は行方向の画素座標を示し、 z 軸は電圧降下量を示す。

【 0 0 9 1 】

電圧降下量演算回路 1 5 0 は、陽極側電源線網 1 1 2 の電圧降下量の算出と同様に、陰極側電源線網 1 1 3 の電圧降下（上昇）量を算出する。ここで、陰極側電源線網 1 1 3 はベタ膜状に形成されている。よって、陰極側電源線網 1 1 3 の電圧降下（上昇）量 $v_c(h, v)$ は、有機 EL 表示部 1 1 0 の中心、つまり画素座標 $(960, 540)$ において、最も大きくなる。なお、陽極側電源線網 1 1 2 の電圧分布を計算する処理（ステップ S 1 4 ）及び陰極側電源線網 1 1 3 の電圧分布を計算する処理（ステップ S 1 5 ）のそれぞれは、推定ステップの一例である。

20

【 0 0 9 2 】

次に、各発光画素における陽極側電源線網 1 1 2 の電圧降下量 $v_a(h, v)$ と、陰極側電源線網 1 1 3 の電圧降下（上昇）量 $v_c(h, v)$ との和 $|v_a(h, v)| + |v_c(h, v)|$ が最大となる面内の電圧降下の最大値 v_{max} を計算する（ステップ S 1 6 ）。つまり、電圧降下量演算回路 1 5 0 は、陽極側電源線網 1 1 2 の電圧降下量の分布と、陰極側電源線網 1 1 3 の電圧降下（上昇）量の分布とを、画素座標 (h, v) に対応して合計することにより、陽極側電源線網 1 1 2 の電圧降下量の分布と陰極側電源線網 1 1 3 の電圧降下（上昇）量の分布との和である総電圧降下量の分布を算出する。そして、算出した総電圧降下量の分布から、面内の電圧降下の最大値 v_{max} を計算する。

30

【 0 0 9 3 】

なお、電圧降下量 $v_a(h, v)$ の最大値 v_{amax} と、電圧降下（上昇）量 $v_c(h, v)$ の最大値 v_{cmax} との和 $|v_{amax}| + |v_{cmax}|$ は、ステップ S 1 6 で算出される面内の電圧降下の最大値 v_{max} と比較すると、 $v_{max} \leq |v_{amax}| + |v_{cmax}|$ の関係が成り立つ。

【 0 0 9 4 】

そこで、演算量の削減を目的として $|v_{amax}| + |v_{cmax}|$ を面内の電圧降下の最大値として使用することもできる。

【 0 0 9 5 】

これにより、電圧降下量を過大に見積もる可能性があるため、ステップ S 1 6 の方法と比較して電力削減効果が低減するものの、電圧降下量を過小に見積もることはないので、表示画像に弊害は生じない。

40

【 0 0 9 6 】

ところで、画像 A を示す映像信号とは異なる映像信号が表示装置 1 0 0 に入力された場合の陽極側電源線網 1 1 2 の電圧分布及び陰極側電源線網 1 1 3 の電圧分布について述べる。

【 0 0 9 7 】

図 7 A は、有機 EL 表示部に表示される画像の他の一例を模式的に示す図である。

【 0 0 9 8 】

50

同図に示す画像 B は、図 6 A に記載された画像 A の白領域と同じ大きさの白領域であって、画像 A の白領域とは表示位置の異なる白領域を含む。具体的には、画像 B は、画素座標 (1 , 1) を含む領域が白領域となっている。

【 0 0 9 9 】

図 7 B は、画像 B を示す映像信号から計算された陽極側電源線網 1 1 2 の電圧分布を示すグラフである。

【 0 1 0 0 】

同図の x 軸は列方向の画素座標を示し、y 軸は行方向の画素座標を示し、z 軸は電圧降下量を示す。

【 0 1 0 1 】

同図に示す陽極側電源線網 1 1 2 の電圧分布は、図 6 B に示した陽極側電源線網 1 1 2 の電圧分布と比較して、分布のピークが左側 (画素座標 (h , 0) 側) にずれると共にピーク電圧が低くなっている。具体的には、図 6 B に示した陽極側電源線網 1 1 2 の電圧分布の最大値は 7 ~ 8 V であるが、図 7 B に示す陽極側電源線網 1 1 2 の電圧分布の最大値は 4 ~ 5 V であり、3 V 程度低下している。

【 0 1 0 2 】

図 7 C は、画像 B を示す映像信号から計算された陰極側電源線網 1 1 3 の電圧分布を示すグラフである。

【 0 1 0 3 】

同図の x 軸は列方向の画素座標を示し、y 軸は行方向の画素座標を示し、z 軸は電圧降下量を示す。

【 0 1 0 4 】

同図に示す陰極側電源線網 1 1 3 の電圧分布は、図 6 C に示した陰極側電源線網 1 1 3 の電圧分布と比較して、図 7 B 同様、分布のピークが左側にずれると共にピーク電圧が低くなっている。具体的には、図 6 C に示した陰極側電源線網 1 1 3 の電圧分布の最大値は 5 ~ 6 V であるが、図 7 C に示す陰極側電源線網 1 1 3 の電圧分布の最大値は 3 ~ 4 V であり、2 V 程度低下している。

【 0 1 0 5 】

したがって、図 6 A に示す画像 A と図 7 A に示す画像 B とで、電圧降下の最大値 v_{max} を比較すると、画像 A では v_{max} が 12 ~ 14 V となるが、画像 B では v_{max} が 7 ~ 9 V となる。つまり、陽極側電源線網 1 1 2 の電圧分布と陰極側電源線網 1 1 3 の電圧分布とから最大電圧降下量を計算する処理 (ステップ S 1 6) で計算される電圧降下の最大値 v_{max} は、画像に応じて異なる値となる。特に、画像 A と画像 B とでは、白い領域の大きさは同じであるにも関わらず、白い領域が表示される位置が異なるために、電圧降下の最大値 v_{max} も異なる値となる。

【 0 1 0 6 】

次に、信号処理回路 1 6 0 は、電圧降下量演算回路 1 5 0 で計算された電圧降下の最大値 v_{max} に応じて、可変電圧源 1 7 0 が出力する外部印加電圧を制御する (ステップ S 1 7) 。具体的には、電圧降下量演算回路 1 5 0 は、計算した電圧降下の最大値 v_{max} を示す信号を信号処理回路 1 6 0 へ出力する。信号処理回路 1 6 0 は、入力された電圧降下の最大値 v_{max} を示す信号から、可変電圧源 1 7 0 から出力される外部印加電圧の電圧マージンを求める。この電圧マージンは、例えば、電圧降下量演算回路 1 5 0 で計算された電圧降下の最大値 v_{max} と同等とする。これにより、可変電圧源 1 7 0 は、電圧マージンを加算した電圧を有機 E L 表示部 1 1 0 へ供給する。

【 0 1 0 7 】

つまり、この電圧降下の最大値 v_{max} を、電圧降下分を補う電圧マージンとして、可変電圧源 1 7 0 から有機 E L 表示部 1 1 0 へ供給する電圧を増加させることにより、映像に応じて必要最小限の外部印加電圧を設定して消費電力を低減することができる。

【 0 1 0 8 】

具体的には、画像 A を示す映像信号が入力された場合には、12 ~ 14 V を電圧マージ

10

20

30

40

50

ンとし、画像 B を示す映像信号が入力された場合には、7 ~ 9 V を電圧マージンとする。言い換えると、画像 A と画像 B とは、映像信号のピーク値が同じであっても、異なる外部印加電圧が供給される。言い換えると、画像 B が入力された場合は、画像 A が入力された場合よりも陽極側電源線網 1 1 2 に供給する電圧を低くできる。つまり、消費電力を低減できる。

【0109】

なお、面内の最大電圧降下量を計算する処理（ステップ S 1 6 ）及び印加電圧を制御する処理（ステップ S 1 7 ）は、調整ステップの一例である。

【0110】

また、上記ステップ S 1 4 及び S 1 5 では、電圧降下量演算回路 1 5 0 は、映像信号が入力された場合に、画素毎に電圧降下量を算出し、当該算出結果から、電源線網の電圧分布を算出するが、当該算出は、1 フレームごとになされることに限定されない。

10

【0111】

図 8 は、本実施の形態に係る表示装置 1 0 0 の動作の一例を詳細に示すフローチャートである。同図は、図 5 に記載された動作フローチャートの一例を詳細に説明したものであり、ステップ S 1 4 及び S 1 5 における電源線網の電圧分布算出が、1 フレームごとでなく画素行単位でなされていることを示す図である。図 8 の左側には、図 6 A に記載された画像 A を表示する状態 a から、図 7 A に記載された画像 B を表示する状態 e への画像変遷が描かれている。つまり、状態 a から状態 e までの期間が、1 フレーム期間に相当する。以下では、状態 b での電源線網の電圧分布算出を例にして、上記動作の説明をする。

20

【0112】

まず、電圧降下量演算回路 1 5 0 は、状態 a ~ 状態 b の間に更新される 1 画素行の映像信号を入力する。

【0113】

次に、電圧降下量演算回路 1 5 0 は、保持している映像信号のマトリクスを更新する。具体的には、図 8 の右側に表されている映像信号マトリクスデータ 2 0 1 において、状態 a から状態 b の間に、1 行目の画素行の階調データが更新される。

【0114】

次に、電圧降下量演算回路 1 5 0 は、更新された映像信号のマトリクスと画素電流の変換式もしくは変換テーブルとを用いて、画素電流マトリクスを作成する。具体的には、図 8 の右側に表されている画素電流マトリクスデータ 2 0 2 において、状態 a から状態 b の間に、1 行目の画素行の画素電流データが更新されている。

30

【0115】

次に、電圧降下量演算回路 1 5 0 は、図 5 にて説明したステップ S 1 2 及びステップ S 1 3 を実行する。

【0116】

次に、電圧降下量演算回路 1 5 0 は、図 5 にて説明したステップ S 1 4 及びステップ S 1 5 を実行する。具体的には、図 8 の右側に表されている陽極側電源線網の電圧分布データ 2 0 3 A と陰極側電源線網の電圧分布データ 2 0 3 B とを作成する。

40

【0117】

次に、電圧降下量演算回路 1 5 0 は、陽極側電源線網の電圧分布データ 2 0 3 A と陰極側電源線網の電圧分布データ 2 0 3 B とを単純に加算した電圧降下量マトリクスデータ 2 0 4 を作成する。

【0118】

そして、電圧降下量演算回路 1 5 0 は、電圧降下量マトリクスデータ 2 0 4 に基づいて、最大電圧降下量を決定する。具体的には、図 8 の右側に表されている電圧降下量マトリクスデータ 2 0 4 において、最大電圧降下量を 1 2 . 3 V （第 5 4 0 行、第 9 6 0 列）と決定する。

【0119】

次に、電圧降下量演算回路 1 5 0 は、上記最大電圧降下量から算出した電圧マージンを

50

、駆動トランジスタ及び有機EL素子を駆動するのに必要な電圧に足し合わせた電圧を電源電圧として設定する。具体的には、駆動トランジスタの必要電圧が5V、有機EL素子の必要電圧が6Vである場合、これらの電圧と最大電圧降下量12.3Vとを加算して電源電圧を23.3Vと設定する。

【0120】

次に、信号処理回路160は、設定された電源電圧となるように、可変電圧源170を調節する。

【0121】

上述した状態bに対応した電源電圧制御の処理を1単位として、1画素行の映像信号データが更新される度に、上記処理を実行する。

10

【0122】

なお、図8において、1画素行ごとに上記処理が実行されるのではなく、状態aにおける上記処理の後には、状態eにおける上記処理がなされる場合は、1フレームごとの上記処理が実行される場合に相当する。

【0123】

また、図8において、1画素行ごとに上記処理が実行されるのではなく、複数の画素行を1単位として上記処理が実行されてもよい。

【0124】

1フレームごとに上記処理が実行される態様では、処理時間を確保できるという利点を有するのに対し、1画素行ごとに上記処理が実行される態様では、高速な処理が要求されるが、電源電圧設定精度が向上するという利点を有する。

20

【0125】

以上のように、本実施の形態に係る表示装置100は、二次元状に配置された複数の発光画素111を有する有機EL表示部110を備える表示装置であって、有機EL表示部110に陽極側電圧及び陰極側電圧を供給する可変電圧源170と、複数の発光画素111のそれぞれの発光輝度を示す映像信号に応じて、可変電圧源170が出力する陽極側電圧及び陰極側電圧を調整する電圧降下量演算回路150とを備え、有機EL表示部110は、さらに、複数の発光画素111及び可変電圧源170に接続され、可変電圧源170から陽極側電圧及び陰極側電圧が供給される陽極側電源線網112及び陰極側電源線網113を有し、電圧降下量演算回路150は、映像信号から陽極側電源線網112及び陰極側電源線網113のそれぞれに生じる電圧降下量の分布を発光画素111毎に推定し、推定した発光画素111毎の電圧降下量の分布に基づき陽極側電圧及び陰極側電圧を調整する。

30

【0126】

これにより、高い消費電力低減効果を実現できる。具体的には、映像信号のピークが同じ、かつ、有機EL表示部内の異なる位置にピークを有する2つの映像信号に対して、異なる電圧マージンを加算した電圧を有機EL表示部110へ供給する。よって、映像信号のピークに応じて電圧マージンを決定する構成と比較して、消費電力をさらに削減できる。

【0127】

また、本実施の形態に係る表示装置100は消費電力を削減できることにより発熱が抑えられるので、有機EL素子121の劣化を抑制できる。

40

【0128】

また、本実施の形態に係る表示装置100は、電圧降下量演算回路150が算出した総電圧降下量の分布から、面内の発光画素111毎の電圧降下の最大値 v_{max} を計算し、計算した総電圧降下量の最大値 v_{max} を用いて、外部印加電圧を調整する。

【0129】

これにより、電圧不足による発光画素111の輝度の低下を防止できる。

【0130】

(実施の形態2)

50

本発明の実施の形態 1 において、映像に応じた電圧降下量を計算することで必要最小限の外部印加電圧を設定して消費電力を低減することができる方式を示したが、例えば水平 1920 画素、垂直 1080 画素を有する有機 EL ディスプレイの場合には、 1920×1080 個の 1 次連立方程式を陽極側と陰極側で各々解く必要があるために、計算回路が非常に大きくなりコスト高である課題がある。

【0131】

本発明の実施の形態 2 では、本課題を鑑みて各画素をブロック化して計算量を大幅に低減する方式について説明する。具体的には、本実施の形態では、電圧調整部は、複数の発光画素を行方向及び列方向にそれぞれ等分割して得られる M (M は 2 以上の整数) 個の発光画素からなる第 1 ブロック毎に電圧降下量の分布を算出し、第 1 ブロック毎に算出した電圧降下量の分布に基づき、電圧降下量の分布を発光画素毎に推定する。具体的には、電圧調整部は、さらに、複数の発光画素を行方向及び列方向にそれぞれ等分割して得られる N (N は M と異なる 2 以上の整数) 個の発光画素からなる第 2 ブロック毎に電圧降下量の分布を算出し、第 1 ブロック毎に算出した電圧降下量の分布と、第 2 ブロック毎に算出した電圧降下量の分布とから、電圧降下量の分布を発光画素毎に推定する。

10

【0132】

なお、本実施の形態に係る表示装置の構成は、実施の形態 1 に係る表示装置 100 の構成とほぼ同じであり、電圧調整部の一例である電圧降下量演算回路 150 の機能が異なる。

【0133】

図 9 は、本実施の形態に係る表示装置の動作を示すフローチャートである。

20

【0134】

まず、電圧降下量演算回路 150 は、予め設定される映像信号の画素電流の変換式もしくは変換テーブルを用いて、映像信号から発光画素毎に流れる電流を算出する (ステップ S21)。なお、この発光画素毎に流れる電流を算出する処理 (ステップ S21) は、実施の形態 1 で説明した発光画素毎に流れる電流を算出する処理 (ステップ S11) と同様であるので、詳しい説明は省略する。

【0135】

次に、電圧降下量演算回路 150 は、メモリ 155 から粗くブロック化した陽極側電源線網 112 の水平抵抗成分 R_{ah1} 及び垂直抵抗成分 R_{av1} 、ならびに、陰極側電源線網 113 の水平抵抗成分 R_{ch1} 及び垂直抵抗成分 R_{cv1} を取得する (ステップ S22)。

30

【0136】

次に、電圧降下量演算回路 150 は、粗くブロック化したブロック毎にブロック電流を計算して、抵抗線網モデルを作成する (ステップ S24)。ここで、粗くブロック化した場合の抵抗線網のモデルについて説明する。

【0137】

図 10 は、水平 1920 画素、垂直 1080 画素を有する有機 EL 表示部 110 において、水平 120 画素、垂直 120 画素を 1 ブロックとした場合の陽極側電源線網 112 のモデルを模式的に示す図である。

40

【0138】

各ブロックは水平抵抗成分 R_{ah1} と垂直抵抗成分 R_{av1} とによって上下左右の隣接ブロックと各々接続されており、周縁部は外部印加電圧が加えられる陽極側電極に接続される。言い換えると、水平抵抗成分 R_{ah1} と垂直抵抗成分 R_{av1} との交点に、1 ブロック (120×120 画素) が配置されているとみなす。

【0139】

次に、電圧降下量演算回路 150 は、図 10 に示すように、粗くブロック化した陽極側電源線網 112 の電圧分布を計算する (ステップ S25)。

【0140】

ここで、粗くブロック化した陽極側電源線網 112 の電圧分布の計算手順について説明

50

する。

【 0 1 4 1 】

まず、電圧降下量演算回路 1 5 0 は、各ブロック毎に画素電流を合計してブロック電流を計算する。

【 0 1 4 2 】

次にブロック座標 (h , v) における陽極側電源線電圧の降下量を $v a 1 (h , v)$ 、ブロック電流を $i 1 (h , v)$ とおくと、ブロック座標 (h , v) における電流に関して次の式 2 が導出される。

【 0 1 4 3 】

$R a h 1 \times \{ v a 1 (h - 1 , v) - v a 1 (h , v) \} + R a h 1 \times \{ v a 1 (h + 1 , v) - v a 1 (h , v) \} + R a v 1 \times \{ v a 1 (h , v - 1) - v a 1 (h , v) \} + R a v 1 \times \{ v a 1 (h , v + 1) - v a 1 (h , v) \} = i 1 (h , v) \cdots ($
式 2)

【 0 1 4 4 】

ただし、h は 1 から 1 6 までの整数であり、v は 1 から 9 までの整数である。また、 $v a 1 (0 , v)$ および $v a 1 (1 7 , v)$ 、 $v a 1 (h , 0)$ 、 $v a 1 (h , 1 0)$ は可変電圧源 1 7 0 から有機 E L 表示部 1 1 0 までの配線で生じる電圧降下量であり十分小さいので 0 と近似できる。また、 $R a h 1$ は粗くブロック化した陽極側電源線網 1 1 2 の水平抵抗成分 (アドミッタンス)、 $R a v 1$ は粗くブロック化した陽極側電源線網 1 1 2 の垂直抵抗成分 (アドミッタンス) である。

【 0 1 4 5 】

式 2 を各ブロックにおいて導出すると $1 6 \times 9$ 個の未知の変数 $v a 1 (h , v)$ に対する $1 6 \times 9$ 個の 1 次連立方程式が得られる。よって、この 1 次連立方程式を解くことで、水平 1 2 0 画素、垂直 1 2 0 画素を 1 ブロックとしてモデル化した場合の、各ブロックにおける陽極側電源線網 1 1 2 の電圧の降下量 $v a 1 (h , v)$ を得ることができる。つまり、粗くブロック化したブロック (水平 1 2 0 画素、垂直 1 2 0 画素) 毎に陽極側電源線網 1 1 2 の電圧分布を算出できる。

【 0 1 4 6 】

図 1 1 は、粗くブロック化した場合に算出されたブロック毎の電圧降下量を示す表である。

【 0 1 4 7 】

同図に示すように、ブロック行とブロック列とに対応して電圧降下量が算出される。例えば、有機 E L 表示部 1 1 0 の中心部のブロック、つまりブロック座標 (8 , 5) の電圧降下量は 9 . 0 V と算出されている。

【 0 1 4 8 】

さらに、粗くブロック化した場合の陽極側電源線網 1 1 2 の電圧の降下量 $v a 1 (h , v)$ が最大となる面内の電圧降下の最大値 $v a 1 m a x$ を得ることができる。

【 0 1 4 9 】

同様に、陰極側電源線網 1 1 3 に対して連立方程式を得てこれを解くことで、水平 1 2 0 画素、垂直 1 2 0 画素を 1 ブロックとしてモデル化した場合の、各ブロックにおける陰極側電源線網 1 1 3 の電圧の降下量 $v c 1 (h , v)$ を得ることができる。つまり、粗くブロック化したブロック毎 (水平 1 2 0 画素、垂直 1 2 0 画素) 毎に陰極側電源線網 1 1 3 の電圧分布を計算する (ステップ S 2 6) 。

【 0 1 5 0 】

また、電圧降下量演算回路 1 5 0 は、ステップ S 2 1 の後、メモリ 1 5 5 から細かくブロック化した陽極側電源線網 1 1 2 の水平抵抗成分 $R a h 2$ 及び垂直抵抗成分 $R a v 2$ 、ならびに、陰極側電源線網 1 1 3 の水平抵抗成分 $R c h 2$ 及び垂直抵抗成分 $R c v 2$ を取得する (ステップ S 2 3) 。

【 0 1 5 1 】

次に、電圧降下量演算回路 1 5 0 は、細かくブロック化したブロック毎にブロック電流

を計算して、抵抗線網モデルを作成する（ステップ S 2 7）。ここで、細かくブロック化した場合の抵抗線網のモデルについて説明する。

【 0 1 5 2 】

図 1 2 は、水平 1 9 2 0 画素、垂直 1 0 8 0 画素を有する有機 E L 表示部 1 1 0 において、水平 6 0 画素、垂直 6 0 画素を 1 ブロックとした場合の陽極側電源線網 1 1 2 のモデルを模式的に示す図である。

【 0 1 5 3 】

各ブロックは水平抵抗成分 R_{ah2} と垂直抵抗成分 R_{av2} とによって上下左右の隣接ブロックと各々接続されており、周縁部は外部印加電圧が加えられる陽極側電極に接続される。言い換えると、水平抵抗成分 R_{ah2} と垂直抵抗成分 R_{av2} との交点に、1 ブロック（60 × 60 画素）が配置されているとみなす。

10

【 0 1 5 4 】

次に、電圧降下量演算回路 1 5 0 は、図 1 2 に示すように細かくブロック化した陽極側電源線網 1 1 2 の電圧分布を計算する（ステップ S 2 8）。

【 0 1 5 5 】

ここで、細かくブロック化した陰極側電源線網 1 1 3 の電圧分布の計算手順について説明する。

【 0 1 5 6 】

まず、電圧降下量演算回路 1 5 0 は、各ブロック毎に画素電流を合計してブロック電流を計算する。

20

【 0 1 5 7 】

次にブロック座標（ h, v ）における陽極側電源線電圧の降下量を $v_{a2}(h, v)$ 、ブロック電流を $i_2(h, v)$ とおくと、ブロック座標（ h, v ）における電流に関して次の式 3 が導出される。

【 0 1 5 8 】

$$R_{ah2} \times \{ v_{a2}(h-1, v) - v_{a2}(h, v) \} + R_{ah2} \times \{ v_{a2}(h+1, v) - v_{a2}(h, v) \} + R_{av2} \times \{ v_{a2}(h, v-1) - v_{a2}(h, v) \} + R_{av2} \times \{ v_{a2}(h, v+1) - v_{a2}(h, v) \} = i_2(h, v) \cdots (\text{式 3})$$

【 0 1 5 9 】

ただし、 h は 1 から 3 2 までの整数であり、 v は 1 から 1 8 までの整数である。また、 $v_{a2}(0, v)$ および $v_{a2}(33, v)$ 、 $v_{a2}(h, 0)$ 、 $v_{a2}(h, 19)$ は可変電圧源 1 7 0 から有機 E L 表示部 1 1 0 までの配線で生じる電圧降下量であり十分小さいので 0 と近似できる。また、 R_{ah2} は細かくブロック化した陽極側電源線網 1 1 2 の水平抵抗成分（アドミッタンス）、 R_{av1} は細かくブロック化した陽極側電源線網 1 1 2 の垂直抵抗成分（アドミッタンス）である。

30

【 0 1 6 0 】

式 3 を各ブロックにおいて導出すると 32×18 個の未知の変数 $v_{a2}(h, v)$ に対する 32×18 個の 1 次連立方程式が得られる。よって、この 1 次連立方程式を解くことで、水平 6 0 画素、垂直 5 0 画素を 1 ブロックとしてモデル化した場合の、各ブロックにおける陽極側電源線網 1 1 2 の電圧の降下量 $v_{a2}(h, v)$ を得ることができる。つまり、細かくブロック化したブロック毎（水平 6 0 画素、垂直 6 0 画素）毎に陽極側電源線網 1 1 2 の電圧分布を計算できる。

40

【 0 1 6 1 】

図 1 3 は、細かくブロック化した場合に算出されたブロック毎の電圧降下量を示す表である。

【 0 1 6 2 】

同図に示すように、ブロック行とブロック列とに対応して電圧降下量が算出される。例えば、有機 E L 表示部 1 1 0 の中心部のブロック、つまりブロック座標（1 6, 9）の電圧降下量は 8 . 5 V と算出されている。

50

【 0 1 6 3 】

さらに、細かくブロック化した場合の陽極側電源線網 1 1 2 の電圧の降下量 $v_{a2}(h, v)$ が最大となる面内の電圧降下の最大値 v_{a2max} を得ることができる。つまり、各画素における陽極側の降下量と陰極側の降下量の和 $|v_{a2}(h, v)| + |v_{c2}(h, v)|$ が最大となる面内の電圧降下の最大値 v_{2max} を得ることができる。

【 0 1 6 4 】

同様に、陰極側電源線網 1 1 3 に対して連立方程式を得てこれを解くことで、水平 60 画素、垂直 60 画素を 1 ブロックとしてモデル化した場合の、各ブロックにおける陰極側電源線網 1 1 3 の電圧の降下量 $v_{c2}(h, v)$ を得ることができる。つまり、細かくブロック化したブロック毎（水平 120 画素、垂直 120 画素）毎に陰極側電源線網 1 1 3 の電圧分布を計算する（ステップ S 2 9）。

10

【 0 1 6 5 】

次に、電圧降下量演算回路 1 5 0 は、粗くブロック化した抵抗線網モデルを用いて陽極側電源線網 1 1 2 の電圧分布を計算する処理（ステップ S 2 5）で計算された電圧の降下量 $v_{a1}(h, v)$ と、細かくブロック化した抵抗線網モデルを用いて陽極側電源線網 1 1 2 の電圧分布を計算する処理（ステップ S 2 8）とで計算された電圧の降下量 $v_{a2}(h, v)$ とから、陽極側電源線網 1 1 2 の電圧の降下量を発光画素 1 1 1 毎に求める。具体的には、粗くブロック化した場合の電圧の降下量 $v_{a1}(h, v)$ と、細かくブロック化した場合の電圧の降下量 $v_{a2}(h, v)$ とを用いて、外挿により、発光画素 1 1 1 毎の陽極側電源線網 1 1 2 電圧の降下量を計算する（ステップ S 3 0）。

20

【 0 1 6 6 】

ここで、外挿による発光画素 1 1 1 毎の電圧の降下量の計算手順について説明する。

【 0 1 6 7 】

これまでの異なる 2 つのサイズでブロック化した場合の計算結果から v_{a1max} と v_{a2max} の 2 つの電圧降下の最大値を得ることができるが、それぞれブロック化に伴い実際の電圧降下の最大値に対して誤差を有する。言い換えると、粗くブロック化した場合の陽極側電源線網 1 1 2 の電圧降下の最大値 v_{a1max} と、細かくブロック化した場合の陽極側電源線網 1 1 2 の電圧降下の最大値 v_{a2max} とは、発光画素 1 1 1 毎の陽極側電源線網 1 1 2 の電圧降下の最大値に対して誤差を有する。

30

【 0 1 6 8 】

図 1 4 は、ある映像信号に対して、ブロック化する際の水平垂直画素数と、ブロック化したモデルから計算される電圧降下の最大値の関係を示すグラフである。

【 0 1 6 9 】

図 1 4 において、大きなブロックサイズでモデル化した場合に計算される電圧降下量ほど本来の電圧降下量であるブロックサイズ 1 の場合に計算される電圧降下量に対して誤差が大きい。

【 0 1 7 0 】

また、ブロックサイズと誤差との関係がおおよそ比例関係と見ることができることから、異なる 2 つのブロック化モデルで計算した電圧降下量を用いて外挿することで本来の電圧降下量であるブロックサイズ 1（1 ブロックに含まれる発光画素 1 1 1 が 1 つ）の場合に計算される電圧降下量に対する誤差が十分小さい外挿電圧降下量を求めることができることがわかる。

40

【 0 1 7 1 】

よって、ブロックサイズ 120 × 120 画素のモデルにより得られた電圧降下の最大値 v_{a1max} と、ブロックサイズ 60 × 60 画素のモデルにより得られた電圧降下の最大値 v_{a2max} を用いると、ブロックサイズ 1 × 1 画素の場合に計算される外挿電圧降下量 v_{amax} は次の式 4 で計算される。

【 0 1 7 2 】

$$v_{amax} = v_{a2max} - (v_{a1max} - v_{a2max}) \times (60 - 1) / (120 - 60) \cdots (\text{式 4})$$

50

【 0 1 7 3 】

つまり、本実施の形態では、電圧降下量演算回路 1 5 0 は、複数の発光画素 1 1 1 を行方向及び列方向にそれぞれ等分割して得られる 120×120 個の発光画素 1 1 1 からなる粗くブロック化されたブロック毎に陽極側電源線網 1 1 2 の電圧降下量の分布を算出し、複数の発光画素 1 1 1 を行方向及び列方向にそれぞれ等分割して得られる 60×60 個の発光画素 1 1 1 からなる細かくブロック化されたブロック毎に陽極側電源線網 1 1 2 の電圧降下量の分布を算出し、粗くブロック化されたブロック毎に算出された電圧降下量の分布と、粗くブロック化されたブロック毎に算出された電圧降下量の分布とから、陽極側電源線網 1 1 2 の電圧降下量の分布を発光画素 1 1 1 ごとに推定する。

【 0 1 7 4 】

同様に、陰極側電源線網 1 1 3 に対しても、電圧降下量演算回路 1 5 0 は、粗くブロック化した抵抗線網モデルを用いて陰極側電源線網 1 1 3 の電圧分布を計算する処理（ステップ S 2 6）で計算された電圧の降下量 $v_{c1}(h, v)$ と、細かくブロック化した抵抗線網モデルを用いて陰極側電源線網 1 1 3 の電圧分布を計算する処理（ステップ S 2 9）とで計算された電圧の降下量 $v_{c2}(h, v)$ とから、陰極側電源線網 1 1 3 の電圧の降下量を発光画素 1 1 1 毎に求める。具体的には、粗くブロック化した場合の電圧の降下量 $v_{c1}(h, v)$ と、細かくブロック化した場合の電圧の降下量 $v_{c2}(h, v)$ とを用いて、外挿により、発光画素 1 1 1 毎の陰極側電源線網 1 1 3 の電圧の降下量を計算する（ステップ S 3 1）。

【 0 1 7 5 】

次に、陽極側電源線網 1 1 2 の電圧の降下量を外挿により計算する処理（ステップ S 3 0）により推定された発光画素 1 1 1 毎の陽極側電源線網 1 1 2 の電圧の降下量と、陰極側電源線網 1 1 3 の電圧の降下量を外挿により計算する処理（ステップ S 3 1）により推定された発光画素 1 1 1 毎の陰極側電源線網 1 1 3 の電圧の降下量とから、各発光画素 1 1 1 における陽極側電源線網 1 1 2 の電圧降下量と、陰極側電源線網 1 1 3 の電圧降下量との和が最大となる面内の電圧降下の最大値を計算する（ステップ S 3 2）。なお、この面内の電圧降下の最大値を計算する処理（ステップ S 3 2）は、実施の形態 1 で説明した面内の電圧降下の最大値 v_{max} を計算する処理（ステップ S 1 6）と同様であるので、詳しい説明は省略する。

【 0 1 7 6 】

最後に、信号処理回路 1 6 0 は、電圧降下量演算回路 1 5 0 で計算された電圧降下の最大値に応じて、可変電圧源 1 7 0 が出力する外部印加電圧を制御する（ステップ S 3 3）。なお、可変電圧源 1 7 0 が出力する外部印加電圧を制御する処理（ステップ S 3 3）は、実施の形態 1 で説明した外部印加電圧を制御する処理（ステップ S 1 7）と同様であるので、詳しい説明は省略する。

【 0 1 7 7 】

以上のように 1920×1080 個の 1 次連立方程式の計算を 2 回行う代わりに、ブロック化する手法では 16×9 個の 1 次連立方程式の計算と、 32×18 個の 1 次連立方程式の計算を各々 2 回行う。

【 0 1 7 8 】

1 次連立方程式の解法として例えばガウスジョルダン法を用いる場合には、元数の 2 乗に比例して演算量が増加することから、本実施の形態のようにブロック化することで約 1200 万分の 1 の計算量に低減できることになる。

【 0 1 7 9 】

以上のように、異なる 2 つのサイズにブロック化して電圧降下量を演算することによって、計算量を大きく低減して比較的到低コストの演算回路を用いて低消費電力駆動に優れた表示装置を提供することが可能である。

【 0 1 8 0 】

このように、本実施の形態に係る表示装置は、実施の形態 1 に係る表示装置 1 0 0 と比較して、電圧降下量演算回路 1 5 0 が、複数の発光画素 1 1 1 を行方向及び列方向にそれ

10

20

30

40

50

それ等分割して得られる 120×120 個の発光画素 111 からなる粗くブロック化されたブロック毎に陽極側電源線網 112 の電圧降下量の分布を算出し、複数の発光画素 111 を行方向及び列方向にそれぞれ等分割して得られる 60×60 個の発光画素 111 からなる細かくブロック化されたブロック毎に陽極側電源線網 112 の電圧降下量の分布を算出し、粗くブロック化されたブロック毎に算出された電圧降下量の分布と、細かくブロック化されたブロック毎に算出された電圧降下量の分布とから、陽極側電源線網 112 の電圧降下量の分布を発光画素 111 ごとに推定する。また、陰極側電源線網 113 についても同様である。

【0181】

これにより、本実施の形態に係る表示装置は、計算量を大幅に低減することができるので、計算回路を省スペースで設計でき、低コスト化できる。

10

【0182】

なお、粗くブロック化した陽極側電源線網 112 の電圧分布を計算する処理（ステップ $S25$ ）及び粗くブロック化した陰極側電源線網 113 の電圧分布を計算する処理（ステップ $S26$ ）のそれぞれは第1算出ステップの一例であり、細かくブロック化した陽極側電源線網 112 の電圧分布を計算する処理（ステップ $S28$ ）及び細かくブロック化した陰極側電源線網 113 の電圧分布を計算する処理（ステップ $S29$ ）のそれぞれは第2算出ステップの一例である。また、発光画素 111 毎の陽極側電源線網 112 電圧の降下量を計算する処理（ステップ $S30$ ）及び発光画素 111 毎の陰極側電源線網 113 電圧の降下量を計算する処理（ステップ $S31$ ）のそれぞれは、サブ推定ステップの一例である。

20

【0183】

以上、本発明に係る表示装置について実施の形態に基づき説明したが、本発明に係る表示装置は、上述した実施の形態に限定されるものではない。実施の形態1及び2に対して、本発明の主旨を逸脱しない範囲で当業者が思いつく各種変形を施して得られる変形例や、本発明に係る表示装置を内蔵した各種機器も本発明に含まれる。

【0184】

なお、本発明の表示装置において、温度変化に対応した電圧マージンの調整がなされることが望ましい。具体的には、有機EL表示部に温度センサが配置され、当該温度センサのモニタ値（計測温度）に応じて、例えば、電圧降下量演算回路が映像信号 - 画素電流間の変換テーブル（または変換式）を更新する。以下、温度変化を考慮した場合の表示装置について説明する。

30

【0185】

まず、実施の形態1及び2に係る表示装置において、温度変化が生じた場合に想定される問題点について説明する。有機EL表示部の温度が変化すると、駆動トランジスタの移動度及び閾値電圧が変化し、また、有機EL素子の抵抗が変化する。例えば、温度が高くなると、駆動トランジスタの移動度が高くなり電流が流れやすくなる。また、有機EL素子も抵抗が低くなって電流が流れやすくなる。そうすると、電圧降下量演算回路が、映像信号を画素電流に変換する際に温度の影響を受けてエラーが発生する。例えば、有機EL表示部の温度が 25°C で 128 階調という映像信号に対して、画素電流は $1\mu\text{A}$ と変換されるが、当該温度が 60°C となると、同じ 128 階調でも実際に流れる画素電流は $1.2\mu\text{A}$ となる。

40

【0186】

この温度による画素電流の変化を考慮せずに、以降の電圧降下計算フローに移行すると、実際には想定した以上の電流（約 1.2 倍）が流れているにもかかわらず、電圧降下量演算回路による画素電流算出フローでは 25°C での画素電流値を算出してしまう。これにより、電圧降下量演算回路により算出された電圧降下量は、実際よりも低く見積られることになる（例えば、実際には温度上昇により 2.4V 電圧降下しているのに対し、上記算出フローでは 2.0V と算出される）。このとき、初期設定の電圧マージンが 5V であるとする、電圧降下量の算出フローにて電圧降下量を 2V と算出していることから、表示

50

装置は 3 V (5 V - 2 V) の分、電源電圧を下げようと調整する。ところが、実際には 2 . 4 V の電圧降下が発生しているので、3 V も電源電圧を下げると、0 . 4 V 分電源電圧を低く設定することとなり、結果的に駆動トランジスタの線形領域に突入してしまい、表示エラーが発生してしまう。本発明の表示装置は、上記問題を解消すべく、温度変化を考慮した構成を備え、温度変化を補償する動作を含ませることが可能である。以下、上記温度センサを備えた表示装置の動作を説明する。

【 0 1 8 7 】

図 1 5 は、本発明の実施の形態 1 の第 1 の変形例に係る表示装置の動作を示すフローチャートである。同図に記載された実施の形態 1 の第 1 の変形例に係るフローチャートは、図 8 に記載された実施の形態 1 の具体例を示すフローチャートと比較して、ステップ S 1 1 の動作のみが異なる。以下、図 8 に記載されたフローチャートと同じ点は説明を省略し、異なる点のみ説明する。

10

【 0 1 8 8 】

まず、電圧降下量演算回路 1 5 0 は、状態 a ~ 状態 b の間に更新される 1 画素行の映像信号を入力する。

【 0 1 8 9 】

次に、電圧降下量演算回路 1 5 0 は、保持している映像信号のマトリクスを更新する。

【 0 1 9 0 】

次に、電圧降下量演算回路 1 5 0 は、表示装置 1 0 0 が備える温度センサの計測温度データを取得する (ステップ S 1 1 1) 。

20

【 0 1 9 1 】

次に、電圧降下量演算回路 1 5 0 は、取得した計測温度データに応じて、映像信号 - 画素電流間の変換テーブル (または変換式) を更新する (ステップ S 1 1 2) 。つまり、電圧降下量演算回路 1 5 0 は、変換テーブル (または変換式) を、計測温度での駆動トランジスタの移動度及び閾値電圧ならびに有機 E L 素子の抵抗に対応した変換テーブル (または変換式) へと変更する。

【 0 1 9 2 】

次に、電圧降下量演算回路 1 5 0 は、更新された映像信号のマトリクスと画素電流の変換式もしくは変換テーブルとを用いて、画素電流マトリクスを作成する。

【 0 1 9 3 】

30

以上の動作フローにより、本発明の実施の形態 1 の第 1 の変形例に係る表示装置は、温度変化に影響されない高精度な電圧マージンの設定をすることが可能となる。

【 0 1 9 4 】

また、本発明の実施の形態 1 に係る表示装置は、図 5 及び図 8 に記載された動作フローチャートに従い、映像信号マトリクス → 画素電流マトリクス → 電源線網の電圧分布 → 電圧降下量マトリクス作成 → 電圧マージン設定 → 可変電圧源の電源電圧調整、を実行するが、当該電圧マージンの設定精度を高めるために、画素電流マトリクス作成から電圧降下量マトリクス作成までの動作フローを複数回繰り返してもよい。

【 0 1 9 5 】

図 1 6 は、本発明の実施の形態 1 の第 2 の変形例に係る表示装置の動作を示すフローチャートである。同図に記載された実施の形態 1 の第 2 の変形例に係るフローチャートは、図 8 に記載された実施の形態 1 の具体例を示すフローチャートと比較して、画素電流マトリクスの作成から映像信号マトリクスの更新までの動作フローを複数回繰り返す点が異なる。以下、図 8 に記載されたフローチャートと同じ点は説明を省略し、異なる点のみ説明する。

40

【 0 1 9 6 】

各ステップで実行される動作は、図 8 に記載された動作と同様であるが、ステップ S 1 6 において、電圧降下量マトリクスを作成した後、所定の変換式 (または変換テーブル) を用いて当該電圧降下量マトリクスから映像信号マトリクスを更新する。

【 0 1 9 7 】

50

そして、更新された映像信号マトリクスを、ステップ S 1 1 に戻し、当該更新された映像信号マトリクスから再度画素電流マトリクスを作成する。

【 0 1 9 8 】

入力された映像信号を画素電流に変換して算出された最大電圧降下量は、実際に各発光画素を流れる画素電流に対して過度な電圧降下量が設定される場合がある。これに対し、一度設定された最大電圧降下量を重み付けして映像信号マトリクスを変換更新し、逐次、当該更新された映像信号マトリクスにより電圧降下量を再設定するという動作を、複数回繰り返すことにより、算出すべき電圧降下量を一定値へと収束させることが可能となる。これにより電圧降下量の算出精度が向上する。上記動作フローの一例を以下に説明する。

【 0 1 9 9 】

まず、映像信号として、所定の発光画素の階調データとして 2 5 5 階調が入力されたものと仮定する。このとき、2 5 5 階調に対応するデータ電圧を、ステップ S 1 1 にて使用される変換式により求めると、4 . 5 V であったとする。一方、ステップ S 1 1 ~ ステップ S 1 6 の動作フローにより、最大電圧降下量が 4 . 1 V と算出されたとする。この場合、ステップ S 1 6 において、所定の変換式を、

変換後のデータ電圧 = データ電圧 - (最大電圧降下量 × 0 . 1)

と定義する。この場合、変換後のデータ電圧は、4 . 0 9 V (= 4 . 5 V - 4 . 1 V × 0 . 1) と算出される。この変換後のデータ電圧に相当する階調は、2 1 4 階調となるので、映像信号マトリクスの所定の発光画素における階調データを 2 1 4 階調と更新して、再びステップ S 1 1 ~ ステップ S 1 6 の動作を行う。この動作を複数回繰り返すことにより、より高精度な最大電圧降下量を算出することが可能となる。

【 0 2 0 0 】

また、例えば、本発明に係る表示装置は、図 1 7 に記載されたような薄型フラット T V に内蔵される。本発明に係る表示装置が内蔵されることにより、映像信号を反映した高精度な画像表示が可能な薄型フラット T V が実現される。

【 0 2 0 1 】

また、上記各実施の形態では、陽極側電源線網 1 1 2 の発光画素 1 1 1 毎の電圧降下量と、陰極側電源線網 1 1 3 の発光画素 1 1 1 毎の電圧降下量とを、複数の発光画素 1 1 1 に対応して合計し、合計した総電圧降下量の最大値 v_{max} を用いて外部印加電圧を調整した。これに対し、陽極側電源線網 1 1 2 の発光画素 1 1 1 毎の電圧降下量の最大値と、陰極側電源線網 1 1 3 の発光画素 1 1 1 毎の電圧降下量の最大値とそれぞれ算出し、算出した陽極側電源線網 1 1 2 の電圧降下量の最大値と陰極側電源線網 1 1 3 の電圧降下量の最大値との合計値を用いて、外部印加電圧を調整してもよい。

【 0 2 0 2 】

これにより、複数の電源線 (陽極側電源線網 1 1 2 及び陰極側電源線網 1 1 3) を含む場合にも、電圧不足による発光画素 1 1 1 の輝度の低下を防止できる。

【 0 2 0 3 】

また、上記実施の形態 2 では、粗くブロック化したブロック毎の陽極側電源線網 1 1 2 と、細かくブロック化したブロック毎の陽極側電源線網 1 1 2 とから発光画素 1 1 1 毎の陽極側電源線網 1 1 2 の電圧降下を推定し、同様に推定した発光画素 1 1 1 毎の陰極側電源線網 1 1 3 の電圧降下と合わせて総電圧降下量の分布を算出し、算出結果から発光画素 1 1 1 毎の面内の最大電圧降下を推定した。これに対し、粗くブロック化したブロック毎の陽極側電源線網 1 1 2 と、粗くブロック化したブロック毎の陰極側電源線網 1 1 3 とを合わせて、総電圧降下量の分布を粗いブロック毎に算出し、同様に総電圧降下量の分布を細かいブロック毎に算出し、粗いブロック毎に算出した総電圧降下量の分布と細かいブロック毎に算出した総電圧降下量の分布とから、総電圧降下量の分布を発光画素 1 1 1 毎に推定し、推定結果から面内の最大電圧降下を推定してもよい。

【 0 2 0 4 】

また、上記実施の形態 2 では、1 つのブロックに含まれる複数の発光画素 1 1 1 は、水平方向 (列方向) と垂直方向 (行方向) とで同数であったが、水平方向の発光画素 1 1 1

10

20

30

40

50

の数と垂直方向の発光画素 1 1 1 の数とが異なってもよい。

【 0 2 0 5 】

また、上記各実施の形態では、可変電圧源 1 7 0 から出力される陽極側電圧及び陰極側電圧のいずれも調整したが、いずれか一方の電圧を調整してもよい。

【 0 2 0 6 】

また、上記各実施の形態では、陽極側電源線網 1 1 2 の電圧降下量の分布と陰極側電源線網 1 1 3 の電圧降下量の分布とを推定して外部印加電圧を調整したが、陽極側電源線網 1 1 2 の電圧降下量の分布及び陰極側電源線網 1 1 3 の電圧降下量の分布の一方を推定し、推定した一方の電圧降下量の分布に基づき外部印加電圧を調整してもよい。

【 0 2 0 7 】

また、上記実施の形態においては、スイッチトランジスタ 1 2 4 及び駆動トランジスタ 1 2 5 を P 型トランジスタとして記載したが、これらを N 型トランジスタで構成してもよい。

【 0 2 0 8 】

また、スイッチトランジスタ 1 2 4 及び駆動トランジスタ 1 2 5 は、T F T であるとしたが、その他の電界効果トランジスタであってもよい。

【 0 2 0 9 】

また、上記実施の形態に係る表示装置に含まれる処理部は、典型的には集積回路である L S I として実現される。なお、表示装置 1 0 0 に含まれる処理部の一部を、有機 E L 表示部 1 1 0 と同一の基板上に集積することも可能である。また、専用回路又は汎用プロセッサで実現してもよい。また、L S I 製造後にプログラムすることが可能な F P G A (F i e l d P r o g r a m m a b l e G a t e A r r a y)、又は L S I 内部の回路セルの接続や設定を再構成可能なりコンフィギュラブル・プロセッサを利用してもよい。

【 0 2 1 0 】

また、本発明の実施の形態に係る表示装置に含まれるデータ線駆動回路、書込走査駆動回路、制御回路、電圧降下量演算回路、信号処理回路の機能の一部を、C P U 等のプロセッサがプログラムを実行することにより実現してもよい。また、本発明は、表示装置 1 0 0 が備える各処理部により実現される特徴的なステップを含む表示装置の駆動方法として実現してもよい。

【 0 2 1 1 】

また、上記説明では、表示装置がアクティブマトリクス型の有機 E L 表示装置である場合を例に述べたが、本発明を、アクティブマトリクス型以外の有機 E L 表示装置に適用してもよいし、電流駆動型の発光素子を用いた有機 E L 表示装置以外の表示装置、例えば液晶表示装置に適用してもよい。

【産業上の利用可能性】

【 0 2 1 2 】

以上のように本発明の表示装置は、前記した構成により低消費電力駆動に優れた表示装置を提供することが可能となり、特にアクティブ型の有機 E L フラットパネルディスプレイに有用である。

【符号の説明】

【 0 2 1 3 】

- 1 0 0 表示装置
- 1 1 0 有機 E L 表示部
- 1 1 1 発光画素
- 1 1 2 陽極側電源線網
- 1 1 3 陰極側電源線網
- 1 2 0 データ線駆動回路
- 1 2 1、O L E D 有機 E L 素子
- 1 2 2 データ線
- 1 2 3 走査線

10

20

30

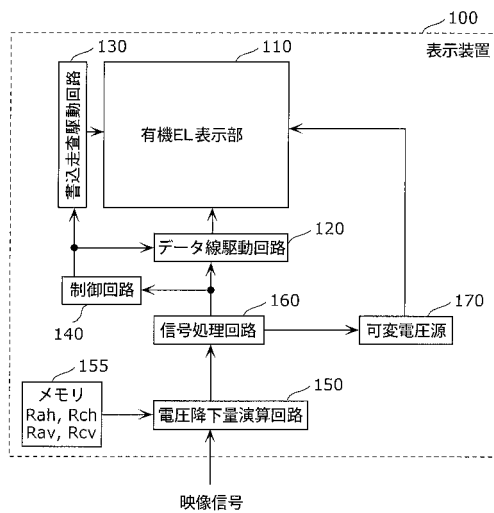
40

50

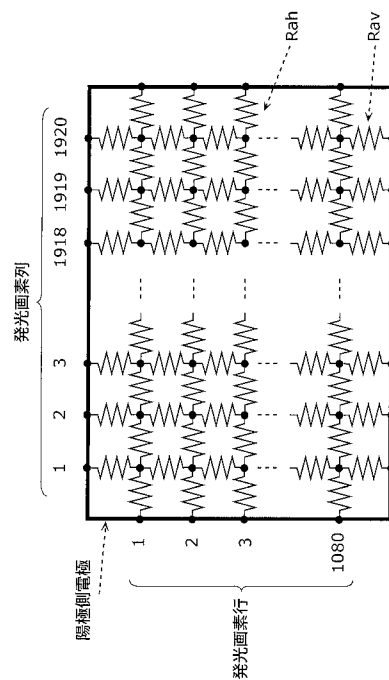
- 1 2 4、Q 4 スイッチトランジスタ
- 1 2 5 駆動トランジスタ
- 1 2 6 保持容量
- 1 3 0 書込走査駆動回路
- 1 4 0 制御回路
- 1 5 0 電圧降下量演算回路
- 1 5 5 メモリ
- 1 6 0 信号処理回路
- 1 7 0 可変電圧源
- 2 0 1 映像信号マトリクスデータ
- 2 0 2 画素電流マトリクスデータ
- 2 0 3 A 陽極側電源線網の電圧分布データ
- 2 0 3 B 陰極側電源線網の電圧分布データ
- 2 0 4 電圧降下量マトリクスデータ
- Q 1 ドライバトランジスタ

10

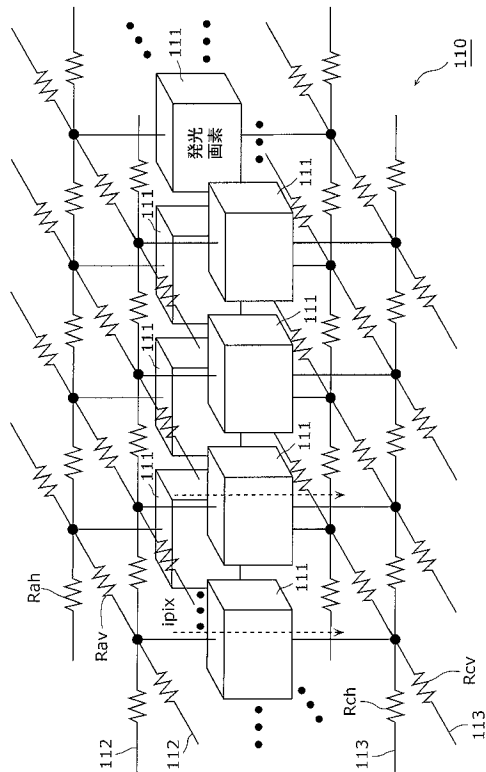
【図 1】



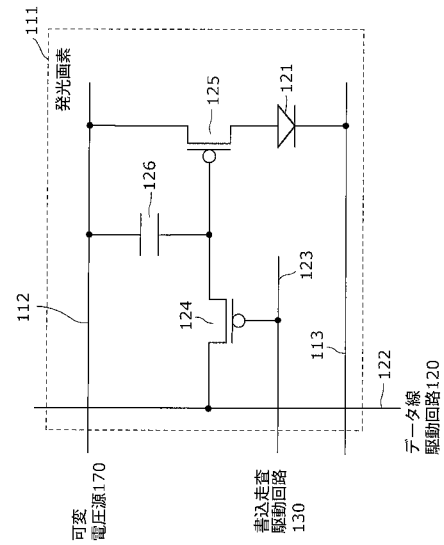
【図 2】



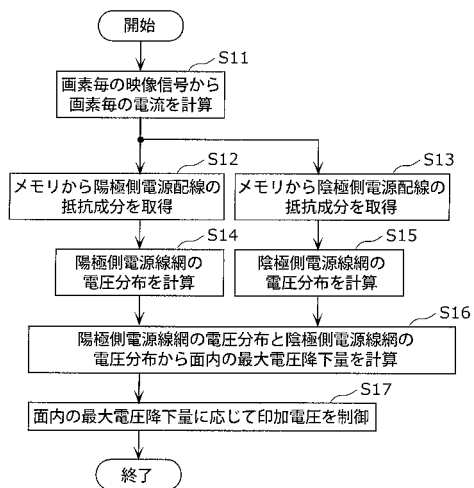
【図 3】



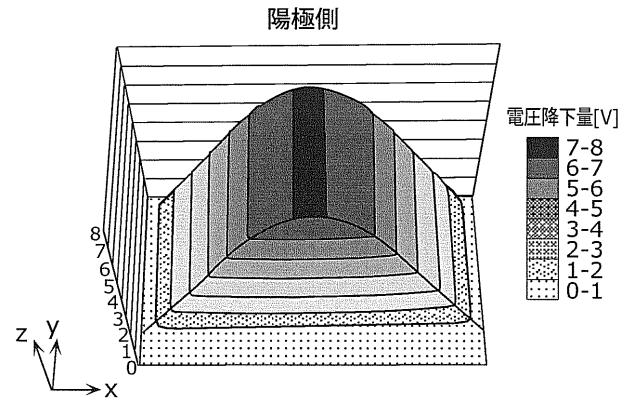
【図 4】



【図 5】

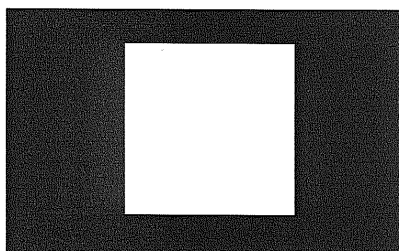


【図 6 B】

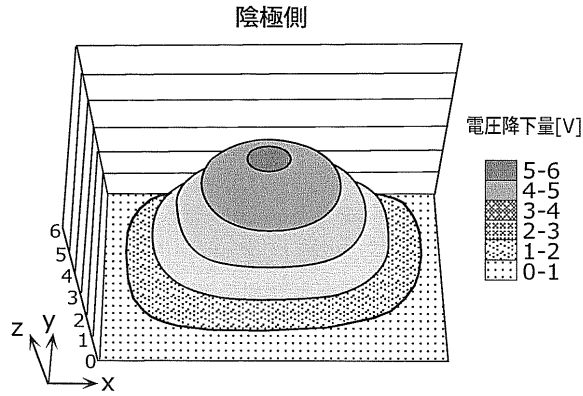


【図 6 A】

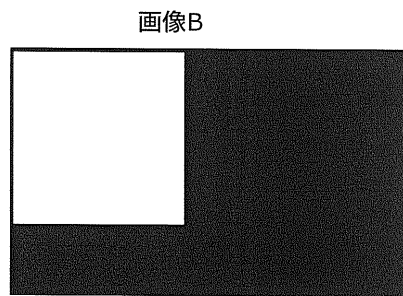
画像A



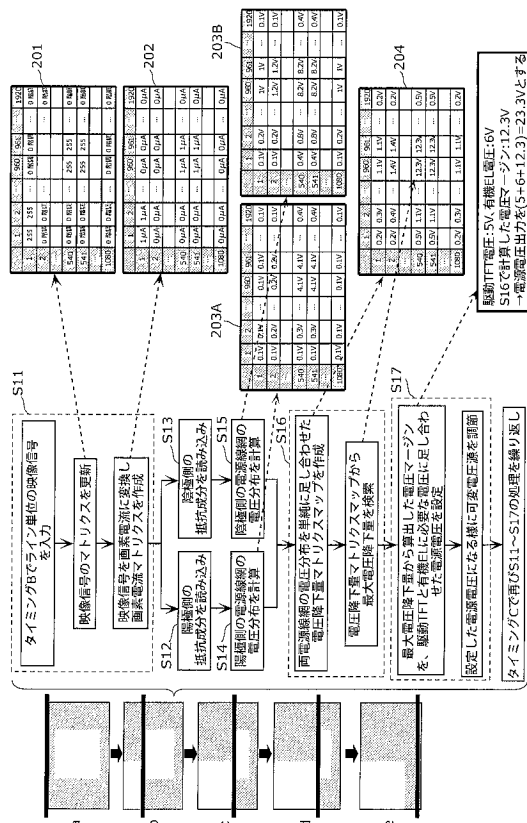
【 図 6 C 】



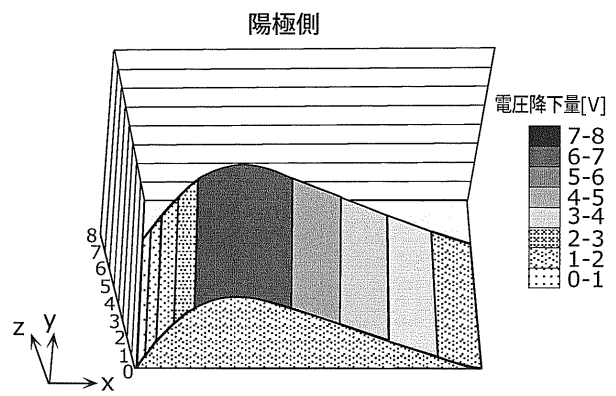
【 図 7 A 】



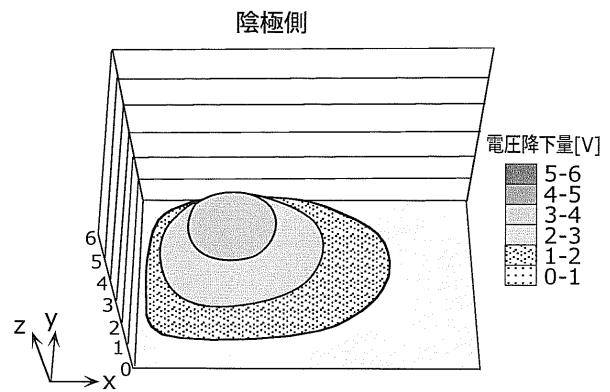
【圖 8】



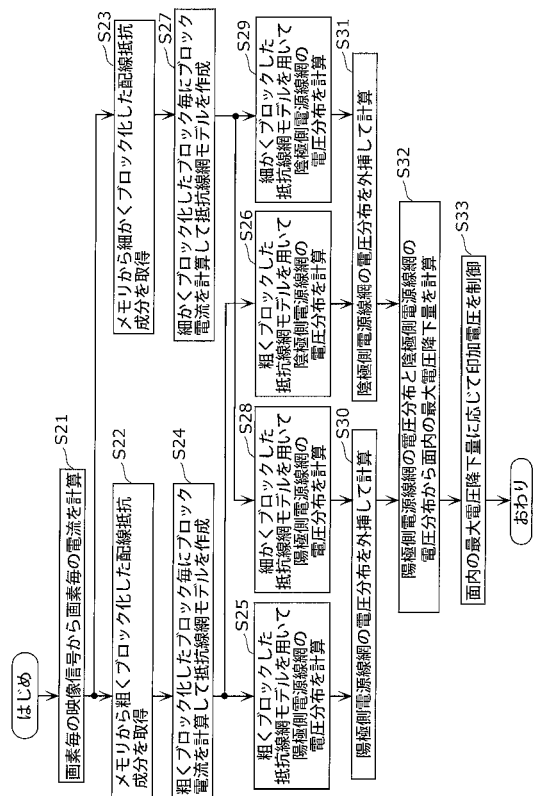
【 図 7 B 】



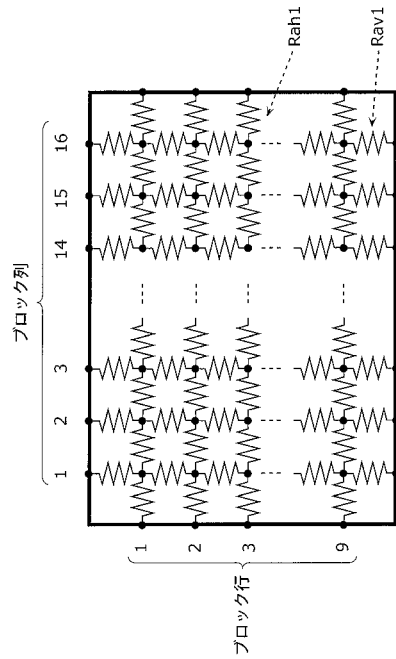
【 図 7 C 】



【 図 9 】



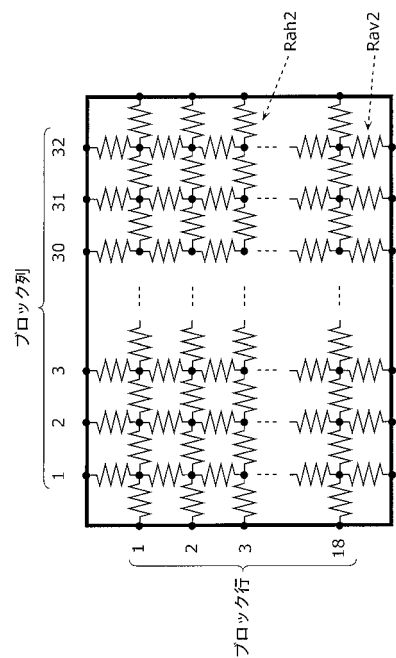
【図 1 0】



【図 1 1】

		電圧降下量[V]					
ブロック 列	ブロック行	1	2	---	8	---	16
		0.0	0.0	---	0.0	---	0.0
1	2	1.0		---	9.0	---	1.0
...	...	...	...	---	...	---	...
5	9	1.0		---	9.0	---	1.0
...	...	...	...	---	...	---	...
9	16	0.0	0.0	---	0.0	---	0.0

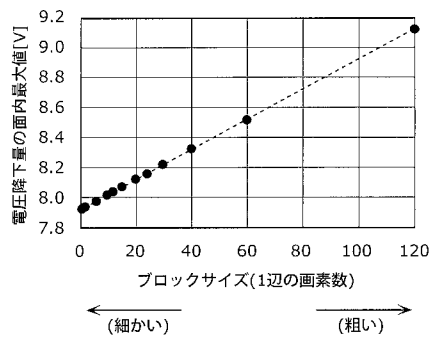
【図 1 2】



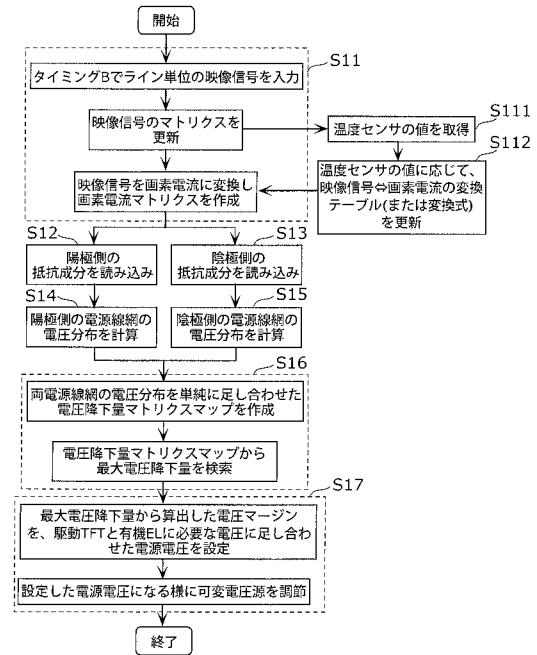
【図 1 3】

		電圧降下量[V]					
ブロック 列	ブロック行	1	2	---	16	---	32
		0.0	0.0	---	0.0	---	0.0
1	2	0.5	1.0	---	8.5	---	0.5
...	...	...	...	---	...	---	...
9	18	0.5	1.0	---	8.5	---	0.5
...	...	...	...	---	...	---	...
18	32	0.0	0.0	---	0.0	---	0.0

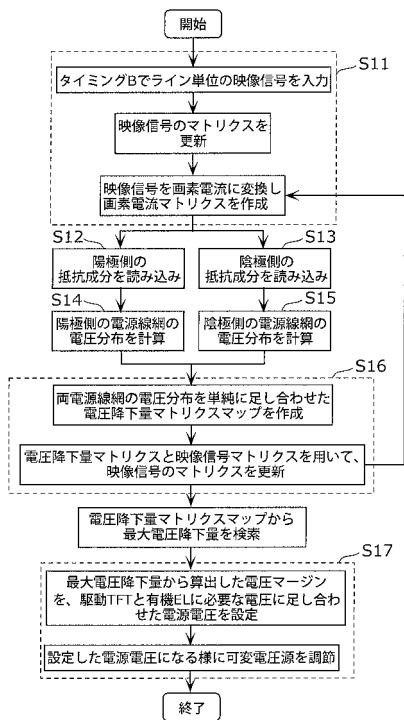
【図 14】



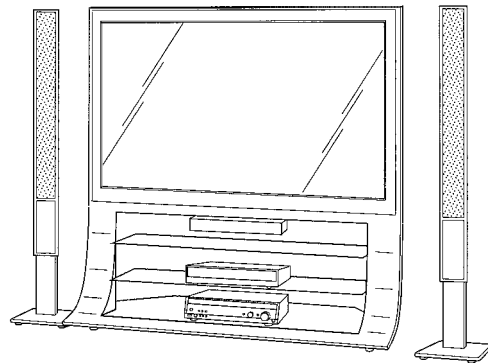
【図 15】



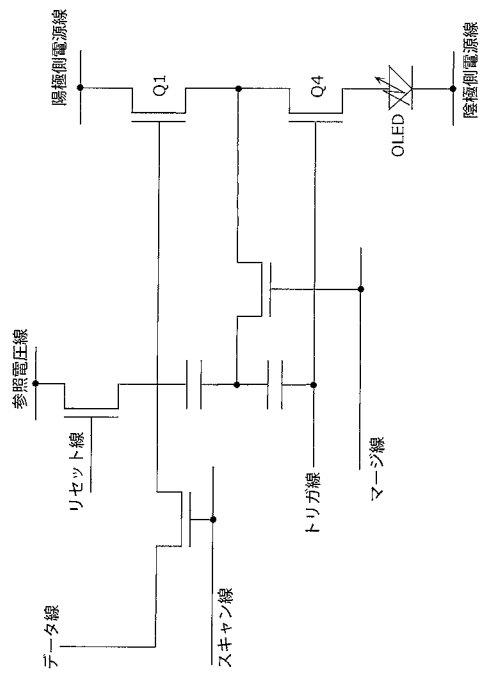
【図 16】



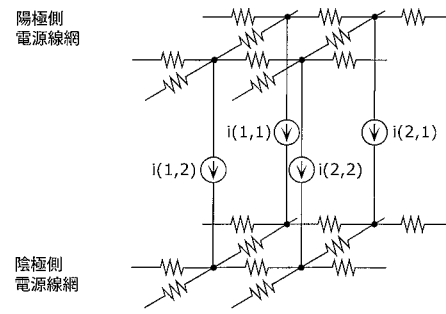
【図 17】



【図 18】

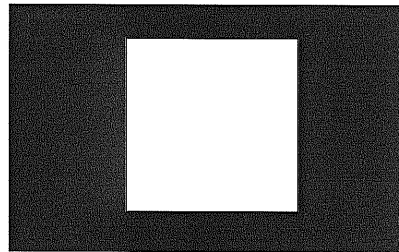


【図 19】

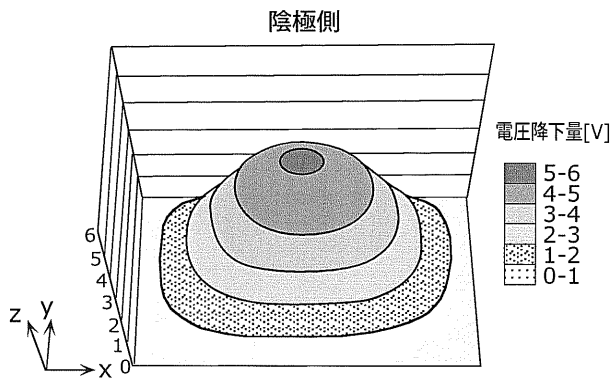


【図 20 A】

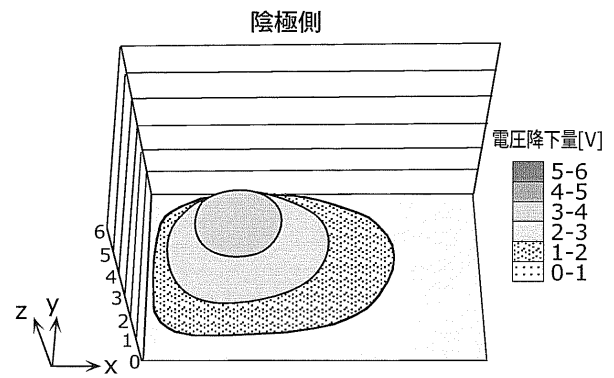
画像A



【図 20 B】

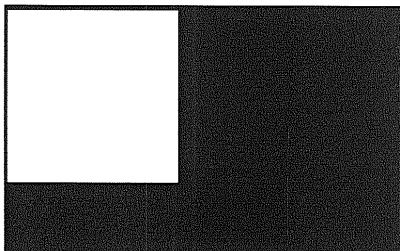


【図 20 D】



【図 20 C】

画像B



【手続補正書】

【提出日】平成24年4月23日(2012.4.23)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機EL（エレクトロルミネッセンス）に代表される電流駆動型発光素子を用いたアクティブマトリクス型の表示装置、及びその駆動方法に関する。

【背景技術】

【0002】

一般に、有機EL素子の輝度は、素子に供給される駆動電流に依存し、駆動電流に比例して素子の発光輝度が大きくなる。従って、有機EL素子からなるディスプレイの消費電力は、表示輝度の平均で決まる。即ち、液晶ディスプレイと異なり、有機ELディスプレイの消費電力は、表示画像によって大きく変動する。例えば、有機ELディスプレイにおいては、全白画像を表示した場合に最も大きな消費電力を必要とするが、一般的な自然画の場合は、全白時に対して20～40％程度の消費電力で十分とされる。

【0003】

しかしながら、電源回路設計やバッテリー容量は、ディスプレイの消費電力が最も大きくなる場合を想定して設計されることから、一般的な自然画に対して3～4倍の消費電力を考慮しなければならず、機器の低消費電力化及び小型化の妨げとなっている。

【0004】

そこで従来では、映像データのピーク値を検出し、その検出データに基づいて有機EL素子のカソード電圧を調整して、電源電圧を減少させることにより表示輝度をほとんど低下させずに消費電力を抑制するという技術が提案されている（例えば、特許文献1参照）。

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2006-65148号公報

【特許文献2】国際公開第2009/011092号

【発明の概要】

【発明が解決しようとする課題】

【0006】

さて、有機EL素子は電流駆動素子であることから、陽極側電源線および陰極側電源線には電流が流れ、配線抵抗に比例した電圧降下が発生する。

【0007】

図18は、特許文献2で提案されている、有機EL素子を駆動する画素の回路構成を示す回路図である。

【0008】

例えば前記画素回路の構成において、電源配線に電圧降下が発生する場合においても有機EL素子を電流駆動するドライバトランジスタQ1のソースドレイン間電圧が高く動作点が飽和領域である場合には、映像信号に応じてデータ線電圧により設定される適切な画像表示が可能である。

【0009】

しかしながら、ドライバトランジスタQ1のソースドレイン間電圧が低く動作点が線形領域である場合には、有機EL素子OLEDおよびスイッチトランジスタQ4の抵抗成分

やドライバトランジスタQ1のソースドレイン間電圧の影響を大きく受けて適切な画像表示ができない。

【0010】

そのため、ドライバトランジスタQ1の動作点が飽和領域になるように、ディスプレイに供給される電源電圧は電圧降下分を補う電圧降下マージンを上乗せして設定される。

【0011】

電圧降下分を補う電圧降下マージンについても、上述の電源回路設計やバッテリー容量と同様に、ディスプレイの電圧降下量が一番大きくなる場合を想定して設定されることから、一般的な自然画に対して無駄な電力が消費されていることになる。

【0012】

モバイル機器用途を想定した小型ディスプレイでは、パネル電流が小さいので、電圧降下分を補う電圧降下マージンは発光画素で消費される電圧に比べて無視できるほど小さい。

【0013】

しかし、パネルの大型化に伴って電流が増加すると、電源配線で生じる電圧降下が無視できなくなる。

【0014】

図19は、各画素がマトリクス配置された有機ELディスプレイであり、各画素は映像信号に応じてドライバトランジスタが定電流を流す電流源にモデル化されている。

【0015】

また各画素は陽極側電源線および陰極側電源線によって隣接画素と互いに接続される。

【0016】

図20Aおよび図20Cは、表示画像の一例であって、どちらも黒背景に同じ大きさの白窓を有するが、白窓の表示位置が異なる。

【0017】

また図20Bおよび図20Dは、これら表示画像を図19のように構成される有機ELディスプレイへ表示した場合の、陰極側電源供給線の電圧降下値の分布を示すグラフである。具体的には、図20Bは図20Aを表示した際の陰極側電源供給線の電圧降下値の分布を示すグラフであり、図20Dは図20Cを表示した際の陰極側電源供給線の電圧降下値の分布を示すグラフである。

【0018】

特許文献1に提案されている従来技術では、画像Aと画像Bは双方ともに映像信号のピーク値が同じであるために同じ外部印加電圧が設定される。

【0019】

しかしながら図20Bおよび図20Dに示すように画像Bでは画像Aに比較して2V程度電圧降下量が小さいので、画像Bでは画像Aに比較して外部印加電圧を少なくとも2V小さく設定して消費電力を低減することができるはずである。

【0020】

このように、上記特許文献1における従来技術においては、電圧降下分を補う電圧降下マージンを低減することはできず、家庭向けの30型以上の大型表示装置における消費電力低減効果としては不十分である。

【0021】

本発明は上述の問題に鑑みてなされ、消費電力低減効果の高い表示装置及びその駆動方法を提供することを目的とする。

【課題を解決するための手段】

【0022】

上記目的を達成するために、本発明に係る表示装置は、二次元状に配置された複数の発光画素を有する表示部を備える表示装置であって、前記表示部に電圧を供給する電圧源と、前記複数の発光画素のそれぞれの発光輝度を示すデータである映像データに応じて、前記電圧源が出力する前記電圧を調整する電圧調整部とを備え、前記表示部は、さらに、前

記複数の発光画素及び前記電圧源に接続され、前記電圧源から前記電圧が供給される少なくとも1つの電源線を有し、前記電圧調整部は、前記映像データから前記少なくとも1つの電源線に生じる電圧降下量の分布を前記発光画素毎に推定し、推定した前記発光画素毎の電圧降下量の分布に基づき前記電圧を調整する。

【0023】

これにより、映像データに応じて電圧源から供給される電圧を調整するので、高い消費電力低減効果を実現できる。例えば、図20Aに示すような画像を示す映像データが入力された場合と図20Cに示すような画像を示す映像データが入力された場合とを比較すると、図20Cの画像の場合には、電圧降下量に伴う電圧上昇分のマージンを低く抑えることができる。つまり、有機EL表示部内での電圧降下量の分布に基づき電圧を調整することにより、ピーク値が同じ、かつ、異なる画像の2つの映像データが入力された場合にも、それぞれの映像データに応じて電圧を調整する。よって、消費電力を低減できる。

【0024】

また、前記電圧調整部は、前記複数の発光画素を行方向及び列方向にそれぞれ等分割して得られるM（Mは2以上の整数）個の発光画素からなる第1ブロック毎に前記電圧降下量の分布を算出し、前記第1ブロック毎に算出した前記電圧降下量の分布に基づき、前記電圧降下量の分布を前記発光画素毎に推定してもよい。

【0025】

これにより、計算量を大幅に低減することができるので、低コスト化できる。

【0026】

また、前記電圧調整部は、さらに、前記複数の発光画素を行方向及び列方向にそれぞれ等分割して得られるN（NはMと異なる2以上の整数）個の発光画素からなる第2ブロック毎に前記電圧降下量の分布を算出し、前記第1ブロック毎に算出した前記電圧降下量の分布と、前記第2ブロック毎に算出した前記電圧降下量の分布とから、前記電圧降下量の分布を前記発光画素毎に推定してもよい。

【0027】

これにより、少ない計算量で精度よく電圧を調整できる。よって、低コストで、さらに消費電力を低減できる。

【0028】

また、前記電圧調整部は、推定した前記発光画素毎の前記電圧降下量の分布の最大値を用いて前記電圧を調整してもよい。

【0029】

これにより、電圧不足による発光画素の輝度の低下を防止できる。

【0030】

また、前記電圧源は、第1電圧及び前記第1電圧とは異なる第2電圧を前記表示部に供給し、前記少なくとも1つの電源線は、前記第1電圧が供給される第1電源線及び前記第2電圧が供給される第2電源線からなり、前記電圧調整部は、前記第1電源線に生じる電圧降下量の分布である第1分布及び前記第2電源線に生じる電圧降下量の分布である第2分布を前記発光画素毎に推定し、推定した前記発光画素毎の第1分布及び第2分布に基づき前記第1電圧及び前記第2電圧を調整してもよい。

【0031】

また、前記電圧調整部は、前記第1分布の最大値と前記第2分布の最大値との合計に従って、前記第1電圧及び前記第2電圧を調整してもよい。

【0032】

これにより、表示装置が2つの電源線（第1電源線及び第2電源線）を含む場合にも、電圧不足による発光画素の輝度の低下を防止できる。

【0033】

また、前記電圧調整部は、前記第1分布と前記第2分布とを前記複数の発光画素に対応して合計することにより、前記第1電源線に生じる電圧降下量と前記第2電源線に生じる電圧降下量との和である総電圧降下量の分布を算出し、算出した総電圧降下量の分布に基

づき前記第 1 電圧及び前記第 2 電圧を調整してもよい。

【0034】

これにより、第 1 電源線に生じる電圧降下量が最大となる表示部内の位置と、第 2 電源線に生じる電圧降下量が最大となる表示部内の位置とが合致していない場合に、消費電力を一層低減できる。

【0035】

また、前記電圧調整部は、算出した総電圧降下量の分布の最大値を用いて前記第 1 電圧及び前記第 2 電圧を調整してもよい。

【0036】

また、前記複数の発光画素は、それぞれ、駆動素子と発光素子とを含み、前記駆動素子は、ソース電極及びドレイン電極を含み、前記発光素子は、第 1 の電極及び第 2 の電極を含み、当該第 1 の電極が前記駆動素子のソース電極及びドレイン電極の一方に接続され、前記ソース電極及びドレイン電極の他方と前記第 2 の電極との一方は、前記第 1 電源線に接続され、前記ソース電極及びドレイン電極の他方と前記第 2 の電極との他方は、前記第 2 電源線に接続されていてもよい。

【0037】

また、前記第 2 の電極は、前記複数の発光画素に共通して設けられた共通電極の一部を構成しており、前記共通電極は、その周縁部から電位が印加されるように、前記電圧源と電氣的に接続されていてもよい。

【0038】

また、前記第 2 の電極は、金属酸化物からなる透明導電性材料で形成されていてもよい。

【0039】

また、前記発光素子は有機 EL 素子であってもよい。

【0040】

また、本発明はこのような表示装置として実現できるだけではなく、その表示装置を構成する処理部をステップとする表示装置の駆動方法としても実現できる。

【0041】

本発明に係る表示装置の駆動方法は、二次元状に配置された複数の発光画素を有する表示部と、前記表示部に電圧を供給する電圧源とを備える表示装置の駆動方法であって、前記表示部は、さらに、前記複数の発光画素及び前記電圧源に接続され、前記電圧源から前記電圧が供給される少なくとも 1 つの電源線を有し、前記表示装置の駆動方法は、前記複数の発光画素のそれぞれの発光輝度を示すデータである映像データから前記少なくとも 1 つの電源線に生じる電圧降下量の分布を前記発光画素毎に推定する推定ステップと、推定ステップで推定された前記発光画素毎の電圧降下量の分布に基づき前記電圧を調整する調整ステップとを含む。

【0042】

また、前記推定ステップは、前記複数の発光画素を行方向及び列方向にそれぞれ等分割して得られる M (M は 2 以上の整数) 個の発光画素からなる第 1 ブロック毎に前記電圧降下量の分布を算出する第 1 算出ステップと、前記複数の発光画素を行方向及び列方向にそれぞれ等分割して得られる N (N は M と異なる 2 以上の整数) 個の発光画素からなる第 2 ブロック毎に前記電圧降下量の分布を算出する第 2 算出ステップと、前記第 1 算出ステップで算出された前記第 1 ブロック毎に算出した前記電圧降下量の分布と、前記第 2 算出ステップで算出された前記第 2 ブロック毎に算出した前記電圧降下量の分布とから、前記電圧降下量の分布を前記発光画素毎に推定するサブ推定ステップとを含んでもよい。

【発明の効果】

【0043】

本発明によれば、消費電力低減効果の高い表示装置及びその駆動方法を実現できる。

【図面の簡単な説明】

【0044】

【図 1】図 1 は、実施の形態 1 に係る表示装置の概略構成を示すブロック図である。

【図 2】図 2 は、水平 1920 画素、垂直 1080 画素を有する有機 EL 表示部における陽極側電源線網のモデルを模式的に示す図である。

【図 3】図 3 は、有機 EL 表示部の構成を模式的に示す斜視図である。

【図 4】図 4 は、発光画素の具体的な構成の一例を示す回路図である。

【図 5】図 5 は、表示装置の動作を示すフローチャートである。

【図 6 A】図 6 A は、有機 EL 表示部に表示される画像の一例を模式的に示す図である。

【図 6 B】図 6 B は、図 6 A の画像を示す映像信号から計算された陽極側電源線網の電圧分布を示すグラフである。

【図 6 C】図 6 C は、図 6 A の画像を示す映像信号から計算された陰極側電源線網の電圧分布を示すグラフである。

【図 7 A】図 7 A は、有機 EL 表示部に表示される画像の他の一例を模式的に示す図である。

【図 7 B】図 7 B は、図 7 A の画像を示す映像信号から計算された陽極側電源線網の電圧分布を示すグラフである。

【図 7 C】図 7 C は、図 7 A の画像を示す映像信号から計算された陰極側電源線網の電圧分布を示すグラフである。

【図 8】図 8 は、本実施の形態に係る表示装置の動作の一例を詳細に示すフローチャートである。

【図 9】図 9 は、実施の形態 2 に係る表示装置の動作を示すフローチャートである。

【図 10】図 10 は、水平 120 画素、垂直 120 画素を 1 ブロックとした場合の陽極側電源線のモデルを模式的に示す図である。

【図 11】図 11 は、粗くブロック化した場合に算出されたブロック毎の電圧降下量を示す表である。

【図 12】図 12 は、水平 60 画素、垂直 60 画素を 1 ブロックとした場合の陽極側電源線のモデルを模式的に示す図である。

【図 13】図 13 は、細かくブロック化した場合に算出されたブロック毎の電圧降下量を示す表である。

【図 14】図 14 は、ブロック化する際の水平垂直画素数と、ブロック化したモデルから計算される電圧降下の最大値の関係を示すグラフである。

【図 15】図 15 は、本発明の実施の形態 1 の第 1 の変形例に係る表示装置の動作を示すフローチャートである。

【図 16】図 16 は、本発明の実施の形態 1 の第 2 の変形例に係る表示装置の動作を示すフローチャートである。

【図 17】図 17 は、本発明の表示装置を内蔵した薄型フラット TV の外観図である。

【図 18】図 18 は、特許文献 2 で提案されている、有機 EL 素子を駆動する画素の回路構成を示す回路図である。

【図 19】図 19 は、各画素を電流源にモデル化した有機 EL ディスプレイの構成を模式的に示す図である。

【図 20 A】図 20 A は、表示画像の一例を示す図である。

【図 20 B】図 20 B は、図 20 A を表示した際の陰極側電源供給線の電圧降下値の分布を示すグラフである。

【図 20 C】図 20 C は、表示画像の他の一例を示す図である。

【図 20 D】図 20 D は、図 20 C を表示した際の陰極側電源供給線の電圧降下値の分布を示すグラフである。

【発明を実施するための形態】

【0045】

以下本発明を実施するための形態について、図面を参照して説明する。

【0046】

(実施の形態 1)

実施の形態１に係る表示装置は、二次元状に配置された複数の発光画素を有する表示部を備える表示装置であって、表示部に電圧を供給する電圧源と、複数の発光画素のそれぞれの発光輝度を示すデータである映像データに応じて、電圧源が出力する電圧を調整する電圧調整部とを備え、表示部は、さらに、複数の発光画素及び電圧源に接続され、電圧源から電圧が供給される少なくとも１つの電源線を有し、電圧調整部は、複数の発光画素のそれぞれの発光輝度を示すデータである映像データから少なくとも１つの電源線に生じる電圧降下量の分布を発光画素毎に推定し、推定した発光画素毎の電圧降下量の分布に基づき電圧を調整する。

【００４７】

これにより、本実施の形態に係る表示装置は、映像データに応じて電圧源から供給される電圧を調整するので、高い消費電力低減効果を実現できる。

【００４８】

図１は、本実施の形態に係る表示装置の概略構成を示すブロック図である。

【００４９】

同図に示す表示装置１００は、有機ＥＬ表示部１１０と、データ線駆動回路１２０と、書込走査駆動回路１３０と、制御回路１４０と、電圧降下量演算回路１５０と、メモリ１５５と、信号処理回路１６０と、可変電圧源１７０とを備える。

【００５０】

図２は、水平１９２０画素、垂直１０８０画素を有する有機ＥＬ表示部１１０における陽極側電源線網のモデルを模式的に示す図である。

【００５１】

各画素（発光画素）は水平抵抗成分 R_{ah} と垂直抵抗成分 R_{av} によって上下左右の隣接画素と各々接続されており、周縁部は外部印加電圧が加えられる陽極側電極に接続される。

【００５２】

図３は、有機ＥＬ表示部１１０の構成を模式的に示す斜視図である。なお、図中下方が表示面側である。

【００５３】

同図に示すように、有機ＥＬ表示部１１０は、複数の発光画素１１１と、陽極側電源線網１１２と、陰極側電源線網１１３とを有する。

【００５４】

発光画素１１１は、陽極側電源線網１１２及び陰極側電源線網１１３に接続され、当該発光画素１１１に流れる画素電流 i_{pix} に応じた輝度で発光する。

【００５５】

陽極側電源線網１１２は、例えば、網目状に形成されている。一方、陰極側電源線網１１３は、有機ＥＬ表示部１１０にベタ膜状に形成され、有機ＥＬ表示部１１０の周縁部から可変電圧源１７０により出力された電圧が印加される。図３においては、陽極側電源線網１１２及び陰極側電源線網１１３の抵抗成分を示すために、陽極側電源線網１１２及び陰極側電源線網１１３を模式的にメッシュ状に図示している。なお、陰極側電源線網１１３は、例えばグランド線であり、有機ＥＬ表示部１１０の周縁部で表示装置１００の共通接地電位に接地されていてもよい。

【００５６】

陽極側電源線網１１２には、水平抵抗成分 R_{ah} と垂直抵抗成分 R_{av} が存在する。陰極側電源線網１１３には、水平抵抗成分 R_{ch} と垂直抵抗成分 R_{cv} とが存在する。なお、図示されていないが、発光画素１１１は、書込走査駆動回路１３０及びデータ線駆動回路１２０に接続され、発光画素１１１を発光及び消光するタイミングを制御するための走査線と、発光画素１１１の発光輝度に対応する信号電圧を供給するためのデータ線とも接続されている。

【００５７】

図４は、発光画素１１１の具体的な構成の一例を示す回路図である。

【 0 0 5 8 】

同図に示す発光画素 1 1 1 は、駆動素子と発光素子とを含み、駆動素子は、ソース電極及びドレイン電極を含み、発光素子は、第 1 の電極及び第 2 の電極を含み、当該第 1 の電極が前記駆動素子のソース電極及びドレイン電極の一方に接続され、ソース電極及びドレイン電極の他方と第 2 の電極との一方に高電位側の電位が印加され、ソース電極及びドレイン電極の他方と第 2 の電極との他方に低電位側の電位が印加される。具体的には、発光画素 1 1 1 は、有機 E L 素子 1 2 1 と、データ線 1 2 2 と、走査線 1 2 3 と、スイッチトランジスタ 1 2 4 と、駆動トランジスタ 1 2 5 と、保持容量 1 2 6 とを有する。この発光画素 1 1 1 は、有機 E L 表示部 1 1 0 に、例えば二次元状に配置されている。

【 0 0 5 9 】

有機 E L 素子 1 2 1 は、発光素子の一例であって、アノードが駆動トランジスタ 1 2 5 のドレインに接続され、カソードが陰極側電源線網 1 1 3 に接続され、アノードとカソードとの間に流れる電流値に応じた輝度で発光する。この有機 E L 素子 1 2 1 のカソード側の電極は、複数の発光画素 1 1 1 に共通して設けられた共通電極の一部を構成しており、該共通電極は、その周縁部から電位が印加されるように、可変電圧源 1 7 0 と電氣的に接続されている。つまり、共通電極が有機 E L 表示部 1 1 0 における陰極側電源線網 1 1 3 として機能する。また、カソード側の電極は、金属酸化物からなる透明導電性材料で形成されている。なお、有機 E L 素子 1 2 1 のアノード側の電極は第 1 の電極の一例であり、有機 E L 素子 1 2 1 のカソード側の電極は第 2 の電極の一例である。また、陰極側電源線網 1 1 3 は第 2 電源線網の一例である。

【 0 0 6 0 】

データ線 1 2 2 は、データ線駆動回路 1 2 0 と、スイッチトランジスタ 1 2 4 のソース及びドレインの一方に接続され、データ線駆動回路 1 2 0 により映像信号（映像データ）に対応する信号電圧が印加される。

【 0 0 6 1 】

走査線 1 2 3 は、書込走査駆動回路 1 3 0 と、スイッチトランジスタ 1 2 4 のゲートに接続され、書込走査駆動回路 1 3 0 により印加される電圧に応じて、スイッチトランジスタ 1 2 4 をオン及びオフする。

【 0 0 6 2 】

スイッチトランジスタ 1 2 4 は、ソース及びドレインの一方がデータ線 1 2 2 に接続され、ソース及びドレインの他方が駆動トランジスタ 1 2 5 のゲート及び保持容量 1 2 6 の一端に接続された、例えば、P 型薄膜トランジスタ（T F T）である。

【 0 0 6 3 】

駆動トランジスタ 1 2 5 は、駆動素子の一例であって、ソースが陽極側電源線網 1 1 2 に接続され、ドレインが有機 E L 素子 1 2 1 のアノードに接続され、ゲートが保持容量 1 2 6 の一端及びスイッチトランジスタ 1 2 4 のソース及びドレインの他方に接続された、例えば、P 型 T F T である。これにより、駆動トランジスタ 1 2 5 は、保持容量 1 2 6 に保持された電圧に応じた電流を有機 E L 素子 1 2 1 に供給する。なお、陽極側電源線網 1 1 2 は、第 1 電源線の一例である。

【 0 0 6 4 】

保持容量 1 2 6 は、一端がスイッチトランジスタ 1 2 4 のソース及びドレインの他方に接続され、他端が陽極側電源線網 1 1 2 に接続され、スイッチトランジスタ 1 2 4 がオフされたときの陽極側電源線網 1 1 2 の電位と駆動トランジスタ 1 2 5 のゲートの電位との電位差を保持する。つまり、信号電圧に対応する電圧を保持する。

【 0 0 6 5 】

データ線駆動回路 1 2 0 は、映像信号に対応する信号電圧を、データ線 1 2 2 を介して発光画素 1 1 1 に出力する。

【 0 0 6 6 】

書込走査駆動回路 1 3 0 は、複数の走査線 1 2 3 に走査信号を出力することで、複数の発光画素 1 1 1 を順に走査する。具体的には、スイッチトランジスタ 1 2 4 を行単位でオ

ン及びオフする。これにより、書込走査駆動回路 130 により選択されている行の複数の発光画素 111 に、複数のデータ線 122 に出力された信号電圧が印加される。よって、発光画素 111 が映像信号に応じた輝度で発光する。

【0067】

制御回路 140 は、データ線駆動回路 120 及び書込走査駆動回路 130 のそれぞれに、駆動タイミングを指示する。

【0068】

メモリ 155 は、図 2 及び図 3 で説明した陽極側電源線網 112 の水平抵抗成分 R_{ah} 及び垂直抵抗成分 R_{av} 、ならびに、陰極側電源線網 113 の水平抵抗成分 R_{ch} 及び垂直抵抗成分 R_{cv} の数値データが予め格納された記憶部である。

【0069】

電圧降下量演算回路 150 は、電圧調整部の一例であり、表示装置 100 に入力された映像信号と、メモリ 155 から読み出された水平抵抗成分 R_{ah} 、垂直抵抗成分 R_{av} 、水平抵抗成分 R_{ch} 及び垂直抵抗成分 R_{cv} とから、陽極側電源線網 112 に生じる電圧の降下量の分布及び陰極側電源線網 113 に生じる電圧の降下量の分布を発光画素 111 毎に推定し、推定した電圧降下量の分布に対応する電圧マージンを示す信号を信号処理回路 160 に出力する。

【0070】

信号処理回路 160 は、電圧降下量演算回路 150 から出力された電圧マージンを示す信号に応じて、可変電圧源 170 が出力する陽極側電圧及び陰極側電圧である外部印加電圧を調整する。具体的には、信号処理回路 160 は、電圧マージンだけ外部印加電圧が増加するように可変電圧源 170 を制御する。

【0071】

可変電圧源 170 は、電圧源の一例であり、有機 EL 表示部 110 に陽極側電圧及び陰極側電圧を供給する。この可変電圧源 170 は、信号処理回路 160 から指示される電圧に応じて外部印加電圧（陽極側電圧及び陰極側電圧）を変更する、電圧可変型の電源である。

【0072】

以上のように、本実施の形態に係る表示装置 100 は、入力された映像信号から陽極側電源線網 112 に生じる電圧の降下量の分布及び陰極側電源線網 113 に生じる電圧の降下量の分布を発光画素 111 毎に推定し、推定した発光画素 111 毎の陽極側電源線網 112 電圧降下量の分布及び陰極側電源線網 113 の電圧降下量の分布に基づき、可変電圧源 170 から出力される外部印加電圧を調整する。

【0073】

次に、本発明の表示装置 100 の動作について、図 5 と、図 6 A ~ 6 C と、図 7 A ~ 7 C とを用いて説明する。

【0074】

従来の表示装置では、入力された映像信号から、例えばフレームごとのピーク信号を抽出し、当該ピーク信号に応じた駆動素子及び有機 EL 素子の駆動に必要な電圧を設定して電源電圧を調節するという制御が行われているのに対し、本発明の表示装置では、上記映像信号に加えて、予めメモリ 155 に格納された電源線網の水平抵抗成分（ R_{ah} 、 R_{ch} ）及び垂直抵抗成分（ R_{av} 、 R_{cv} ）を使った演算処理が行われることにより電圧降下量が推定される。

【0075】

図 5 は、本実施の形態に係る表示装置 100 の動作を示すフローチャートである。

【0076】

まず、電圧降下量演算回路 150 は、予め設定される映像信号と画素電流の変換式もしくは変換テーブルを用いて、映像信号から発光画素毎に流れる電流を算出する（ステップ S11）。具体的には、電圧降下量演算回路 150 は、表示装置 100 に入力された 1 フレーム期間の映像信号を取得し、取得した映像信号から、各発光画素 111 に流れる画素

電流を算出する。ここで、電圧降下量演算回路 150 は、映像信号と、当該映像信号に対応する発光輝度で発光画素 111 が発光した場合の画素電流とを対応付ける変換式もしくは変換テーブルを有する。この変換式もしくは変換テーブルを用いて、電圧降下量演算回路 150 は、表示装置 100 に入力された 1 フレーム期間の映像信号から、各発光画素 111 に流れる画素電流を算出する。

【0077】

次に、電圧降下量演算回路 150 は、メモリ 155 から陽極側電源線網 112 の水平抵抗成分 R_{ah} 及び垂直抵抗成分 R_{av} を取得する（ステップ S12）。

【0078】

次に、電圧降下量演算回路 150 は、陽極側電源線網 112 の電圧分布を計算する（ステップ S14）。具体的には、画素座標 (h, v) における陽極側電源線網 112 の電圧の降下量を $v_a(h, v)$ 、画素電流を $i(h, v)$ とおくと、画素座標 (h, v) における電流 $i(h, v)$ に関して次の式 1 が導出される。

【0079】

$$R_{ah} \times \{v_a(h-1, v) - v_a(h, v)\} + R_{ah} \times \{v_a(h+1, v) - v_a(h, v)\} + R_{av} \times \{v_a(h, v-1) - v_a(h, v)\} + R_{av} \times \{v_a(h, v+1) - v_a(h, v)\} = i(h, v) \cdots (\text{式 } 1)$$

【0080】

ただし、 h は 1 から 1920 までの整数であり、 v は 1 から 1080 までの整数である。また、 $v_a(0, v)$ および $v_a(1921, v)$ 、 $v_a(h, 0)$ 、 $v_a(h, 1081)$ は可変電圧源 170 から有機 EL 表示部 110 までの配線で生じる電圧降下量であり十分小さいので 0 と近似できる。また、 R_{ah} は陽極側電源線網 112 の水平抵抗成分（アドミッタンス）、 R_{av} は陽極側電源線網 112 の垂直抵抗成分（アドミッタンス）である。

【0081】

式 1 を各発光画素 111 において導出すると 1920×1080 個の未知の変数 $v_a(h, v)$ に対する 1920×1080 個の 1 次連立方程式が得られる。よって、この 1 次連立方程式を解くことで各発光画素における陽極側電源線網 112 の電圧の降下量 $v_a(h, v)$ を得ることができる。つまり、発光画素 111 毎に陽極側電源線網 112 の電圧分布を算出できる。

【0082】

図 6A は、有機 EL 表示部 110 に表示される画像の一例を模式的に示す図である。

【0083】

同図に示す画像 A は、有機 EL 表示部 110 の中心部が白く、当該中心部以外が黒くなっている。

【0084】

図 6B は、画像 A を示す映像信号から計算された陽極側電源線網 112 の電圧分布を示すグラフである。

【0085】

同図の x 軸は列方向の画素座標を示し、 y 軸は行方向の画素座標を示し、 z 軸は電圧降下量を示す。具体的には、画素座標 $(0, v)$ は x 軸に対応し、画素座標 $(h, 0)$ は y 軸に対応する。

【0086】

電圧降下量演算回路 150 は、画像 A を示す映像信号が入力された場合に、上記式 1 より画素座標 (h, v) 毎に電圧降下量 $v_a(h, v)$ を算出し、算出結果から、図 6B に示すような陽極側電源線網 112 の電圧分布を計算する。ここで、陽極側電源線網 112 は、図 2 及び図 3 に示した垂直抵抗成分 R_{av} が実質的に無限大の 1 次元配線を想定している。つまり、異なる行の発光画素 111 に対応して設けられた複数の陽極側電源線網 112 は、水平方向（行方向）に平行に配置されている。これにより、画像 A のうち白い領域に対応する行の陽極側電源線網 112 の電圧降下量は、画面中央に向かって徐々に大き

くなる。一方、画像 A のうち白い領域に対応する行以外の陽極側電源線網 1 1 2 の電圧降下量は、実質的に 0 となる。

【 0 0 8 7 】

同様に、電圧降下量演算回路 1 5 0 は、ステップ S 1 1 の後、メモリ 1 5 5 から陰極側電源線網 1 1 3 の水平抵抗成分 R_{ch} 及び垂直抵抗成分 R_{cv} を取得する（ステップ S 1 3 ）。

【 0 0 8 8 】

次に、電圧降下量演算回路 1 5 0 は、陰極側電源線網 1 1 3 の電圧分布を計算する（ステップ S 1 5 ）。具体的には、画素座標 (h, v) において、上記の式 1 と同様に陰極側電源線網 1 1 3 に対して連立方程式を得てこれを解くことで、画素座標 (h, v) における陰極側電源線網 1 1 3 の電圧の降下（上昇）量 $v_c(h, v)$ を得ることができる。つまり、発光画素 1 1 1 毎に陰極側電源線網 1 1 3 の電圧分布を算出できる。

【 0 0 8 9 】

図 6 C は、画像 A を示す映像信号から計算された陰極側電源線網 1 1 3 の電圧分布を示すグラフである。

【 0 0 9 0 】

同図の x 軸は列方向の画素座標を示し、 y 軸は行方向の画素座標を示し、 z 軸は電圧降下量を示す。

【 0 0 9 1 】

電圧降下量演算回路 1 5 0 は、陽極側電源線網 1 1 2 の電圧降下量の算出と同様に、陰極側電源線網 1 1 3 の電圧降下（上昇）量を算出する。ここで、陰極側電源線網 1 1 3 はベタ膜状に形成されている。よって、陰極側電源線網 1 1 3 の電圧降下（上昇）量 $v_c(h, v)$ は、有機 EL 表示部 1 1 0 の中心、つまり画素座標 $(960, 540)$ において、最も大きくなる。なお、陽極側電源線網 1 1 2 の電圧分布を計算する処理（ステップ S 1 4 ）及び陰極側電源線網 1 1 3 の電圧分布を計算する処理（ステップ S 1 5 ）のそれぞれは、推定ステップの一例である。

【 0 0 9 2 】

次に、各発光画素における陽極側電源線網 1 1 2 の電圧降下量 $v_a(h, v)$ と、陰極側電源線網 1 1 3 の電圧降下（上昇）量 $v_c(h, v)$ との和 $|v_a(h, v)| + |v_c(h, v)|$ が最大となる面内の電圧降下の最大値 v_{max} を計算する（ステップ S 1 6 ）。つまり、電圧降下量演算回路 1 5 0 は、陽極側電源線網 1 1 2 の電圧降下量の分布と、陰極側電源線網 1 1 3 の電圧降下（上昇）量の分布とを、画素座標 (h, v) に対応して合計することにより、陽極側電源線網 1 1 2 の電圧降下量の分布と陰極側電源線網 1 1 3 の電圧降下（上昇）量の分布との和である総電圧降下量の分布を算出する。そして、算出した総電圧降下量の分布から、面内の電圧降下の最大値 v_{max} を計算する。

【 0 0 9 3 】

なお、電圧降下量 $v_a(h, v)$ の最大値 v_{amax} と、電圧降下（上昇）量 $v_c(h, v)$ の最大値 v_{cmax} との和 $|v_{amax}| + |v_{cmax}|$ は、ステップ S 1 6 で算出される面内の電圧降下の最大値 v_{max} と比較すると、 $v_{max} \leq |v_{amax}| + |v_{cmax}|$ の関係が成り立つ。

【 0 0 9 4 】

そこで、演算量の削減を目的として $|v_{amax}| + |v_{cmax}|$ を面内の電圧降下の最大値として使用することもできる。

【 0 0 9 5 】

これにより、電圧降下量を過大に見積もる可能性があるため、ステップ S 1 6 の方法に比較して電力削減効果が低減するものの、電圧降下量を過少に見積もることはないので、表示画像に弊害は生じない。

【 0 0 9 6 】

ところで、画像 A を示す映像信号とは異なる映像信号が表示装置 1 0 0 に入力された場合の陽極側電源線網 1 1 2 の電圧分布及び陰極側電源線網 1 1 3 の電圧分布について述べ

る。

【0097】

図7Aは、有機EL表示部に表示される画像の他の一例を模式的に示す図である。

【0098】

同図に示す画像Bは、図6Aに記載された画像Aの白領域と同じ大きさの白領域であって、画像Aの白領域とは表示位置の異なる白領域を含む。具体的には、画像Bは、画素座標(1, 1)を含む領域が白領域となっている。

【0099】

図7Bは、画像Bを示す映像信号から計算された陽極側電源線網112の電圧分布を示すグラフである。

【0100】

同図のx軸は列方向の画素座標を示し、y軸は行方向の画素座標を示し、z軸は電圧降下量を示す。

【0101】

同図に示す陽極側電源線網112の電圧分布は、図6Bに示した陽極側電源線網112の電圧分布と比較して、分布のピークが左側(画素座標(h, 0)側)にずれると共にピーク電圧が低くなっている。具体的には、図6Bに示した陽極側電源線網112の電圧分布の最大値は7~8Vであるが、図7Bに示す陽極側電源線網112の電圧分布の最大値は4~5Vであり、3V程度低下している。

【0102】

図7Cは、画像Bを示す映像信号から計算された陰極側電源線網113の電圧分布を示すグラフである。

【0103】

同図のx軸は列方向の画素座標を示し、y軸は行方向の画素座標を示し、z軸は電圧降下量を示す。

【0104】

同図に示す陰極側電源線網113の電圧分布は、図6Cに示した陰極側電源線網113の電圧分布と比較して、図7B同様、分布のピークが左側にずれると共にピーク電圧が低くなっている。具体的には、図6Cに示した陰極側電源線網113の電圧分布の最大値は5~6Vであるが、図7Cに示す陰極側電源線網113の電圧分布の最大値は3~4Vであり、2V程度低下している。

【0105】

したがって、図6Aに示す画像Aと図7Aに示す画像Bとで、電圧降下の最大値 v_{max} を比較すると、画像Aでは v_{max} が12~14Vとなるが、画像Bでは v_{max} が7~9Vとなる。つまり、陽極側電源線網112の電圧分布と陰極側電源線網113の電圧分布とから最大電圧降下量を計算する処理(ステップS16)で計算される電圧降下の最大値 v_{max} は、画像に応じて異なる値となる。特に、画像Aと画像Bとでは、白い領域の大きさは同じであるにも関わらず、白い領域が表示される位置が異なるために、電圧降下の最大値 v_{max} も異なる値となる。

【0106】

次に、信号処理回路160は、電圧降下量演算回路150で計算された電圧降下の最大値 v_{max} に応じて、可変電圧源170が出力する外部印加電圧を制御する(ステップS17)。具体的には、電圧降下量演算回路150は、計算した電圧降下の最大値 v_{max} を示す信号を信号処理回路160へ出力する。信号処理回路160は、入力された電圧降下の最大値 v_{max} を示す信号から、可変電圧源170から出力される外部印加電圧の電圧マージンを求める。この電圧マージンは、例えば、電圧降下量演算回路150で計算された電圧降下の最大値 v_{max} と同等とする。これにより、可変電圧源170は、電圧マージンを加算した電圧を有機EL表示部110へ供給する。

【0107】

つまり、この電圧降下の最大値 v_{max} を、電圧降下分を補う電圧マージンとして、可

変圧源 170 から有機 EL 表示部 110 へ供給する電圧を増加させることにより、映像に応じて必要最小限の外部印加電圧を設定して消費電力を低減することができる。

【0108】

具体的には、画像 A を示す映像信号が入力された場合には、12 ~ 14 V を電圧マージンとし、画像 B を示す映像信号が入力された場合には、7 ~ 9 V を電圧マージンとする。言い換えると、画像 A と画像 B とは、映像信号のピーク値が同じであっても、異なる外部印加電圧が供給される。言い換えると、画像 B が入力された場合は、画像 A が入力された場合よりも陽極側電源線網 112 に供給する電圧を低くできる。つまり、消費電力を低減できる。

【0109】

なお、面内の最大電圧降下量を計算する処理（ステップ S 16）及び印加電圧を制御する処理（ステップ S 17）は、調整ステップの一例である。

【0110】

また、上記ステップ S 14 及び S 15 では、電圧降下量演算回路 150 は、映像信号が入力された場合に、画素毎に電圧降下量を算出し、当該算出結果から、電源線網の電圧分布を算出するが、当該算出は、1 フレームごとになされることに限定されない。

【0111】

図 8 は、本実施の形態に係る表示装置 100 の動作の一例を詳細に示すフローチャートである。同図は、図 5 に記載された動作フローチャートの一例を詳細に説明したものであり、ステップ S 14 及び S 15 における電源線網の電圧分布算出が、1 フレームごとでなく画素行単位でなされていることを示す図である。図 8 の左側には、図 6 A に記載された画像 A を表示する状態 a から、図 7 A に記載された画像 B を表示する状態 e への画像変遷が描かれている。つまり、状態 a から状態 e までの期間が、1 フレーム期間に相当する。以下では、状態 b での電源線網の電圧分布算出を例にして、上記動作の説明をする。

【0112】

まず、電圧降下量演算回路 150 は、状態 a ~ 状態 b の間に更新される 1 画素行の映像信号を入力する。

【0113】

次に、電圧降下量演算回路 150 は、保持している映像信号のマトリクスを更新する。具体的には、図 8 の右側に表されている映像信号マトリクスデータ 201 において、状態 a から状態 b の間に、1 行目の画素行の階調データが更新される。

【0114】

次に、電圧降下量演算回路 150 は、更新された映像信号のマトリクスと画素電流の変換式もしくは変換テーブルとを用いて、画素電流マトリクスを作成する。具体的には、図 8 の右側に表されている画素電流マトリクスデータ 202 において、状態 a から状態 b の間に、1 行目の画素行の画素電流データが更新されている。

【0115】

次に、電圧降下量演算回路 150 は、図 5 にて説明したステップ S 12 及びステップ S 13 を実行する。

【0116】

次に、電圧降下量演算回路 150 は、図 5 にて説明したステップ S 14 及びステップ S 15 を実行する。具体的には、図 8 の右側に表されている陽極側電源線網の電圧分布データ 203 A と陰極側電源線網の電圧分布データ 203 B とを作成する。

【0117】

次に、電圧降下量演算回路 150 は、陽極側電源線網の電圧分布データ 203 A と陰極側電源線網の電圧分布データ 203 B とを単純に加算した電圧降下量マトリクスデータ 204 を作成する。

【0118】

そして、電圧降下量演算回路 150 は、電圧降下量マトリクスデータ 204 に基づいて、最大電圧降下量を決定する。具体的には、図 8 の右側に表されている電圧降下量マトリ

クスデータ 204 において、最大電圧降下量を 12.3 V (第 540 行、第 960 列) と決定する。

【0119】

次に、電圧降下量演算回路 150 は、上記最大電圧降下量から算出した電圧マージンを、駆動トランジスタ及び有機 EL 素子を駆動するのに必要な電圧に足し合わせた電圧を電源電圧として設定する。具体的には、駆動トランジスタの必要電圧が 5 V、有機 EL 素子の必要電圧が 6 V である場合、これらの電圧と最大電圧降下量 12.3 V とを加算して電源電圧を 23.3 V と設定する。

【0120】

次に、信号処理回路 160 は、設定された電源電圧となるように、可変電圧源 170 を調節する。

【0121】

上述した状態 b に対応した電源電圧制御の処理を 1 単位として、1 画素行の映像信号データが更新される度に、上記処理を実行する。

【0122】

なお、図 8 において、1 画素行ごとに上記処理が実行されるのではなく、状態 a における上記処理の後には、状態 e における上記処理がなされる場合は、1 フレームごとの上記処理が実行される場合に相当する。

【0123】

また、図 8 において、1 画素行ごとに上記処理が実行されるのではなく、複数の画素行を 1 単位として上記処理が実行されてもよい。

【0124】

1 フレームごとに上記処理が実行される態様では、処理時間を確保できるという利点を有するのに対し、1 画素行ごとに上記処理が実行される態様では、高速な処理が要求されるが、電源電圧設定精度が向上するという利点を有する。

【0125】

以上のように、本実施の形態に係る表示装置 100 は、二次元状に配置された複数の発光画素 111 を有する有機 EL 表示部 110 を備える表示装置であって、有機 EL 表示部 110 に陽極側電圧及び陰極側電圧を供給する可変電圧源 170 と、複数の発光画素 111 のそれぞれの発光輝度を示す映像信号に応じて、可変電圧源 170 が出力する陽極側電圧及び陰極側電圧を調整する電圧降下量演算回路 150 とを備え、有機 EL 表示部 110 は、さらに、複数の発光画素 111 及び可変電圧源 170 に接続され、可変電圧源 170 から陽極側電圧及び陰極側電圧が供給される陽極側電源線網 112 及び陰極側電源線網 113 を有し、電圧降下量演算回路 150 は、映像信号から陽極側電源線網 112 及び陰極側電源線網 113 のそれぞれに生じる電圧降下量の分布を発光画素 111 毎に推定し、推定した発光画素 111 毎の電圧降下量の分布に基づき陽極側電圧及び陰極側電圧を調整する。

【0126】

これにより、高い消費電力低減効果を実現できる。具体的には、映像信号のピークが同じ、かつ、有機 EL 表示部内の異なる位置にピークを有する 2 つの映像信号に対して、異なる電圧マージンを加算した電圧を有機 EL 表示部 110 へ供給する。よって、映像信号のピークに応じて電圧マージンを決定する構成と比較して、消費電力をさらに削減できる。

【0127】

また、本実施の形態に係る表示装置 100 は消費電力を削減できることにより発熱が抑えられるので、有機 EL 素子 121 の劣化を抑制できる。

【0128】

また、本実施の形態に係る表示装置 100 は、電圧降下量演算回路 150 が算出した総電圧降下量の分布から、面内の発光画素 111 毎の電圧降下の最大値 v_{max} を計算し、計算した総電圧降下量の最大値 v_{max} を用いて、外部印加電圧を調整する。

【 0 1 2 9 】

これにより、電圧不足による発光画素 1 1 1 の輝度の低下を防止できる。

【 0 1 3 0 】

(実施の形態 2)

本発明の実施の形態 1 において、映像に応じた電圧降下量を計算することで必要最小限の外部印加電圧を設定して消費電力を低減することができる方式を示したが、例えば水平 1 9 2 0 画素、垂直 1 0 8 0 画素を有する有機 E L ディスプレイの場合には、 $1\,920 \times 1\,080$ 個の 1 次連立方程式を陽極側と陰極側で各々解く必要があるために、計算回路が非常に大きくなりコスト高である課題がある。

【 0 1 3 1 】

本発明の実施の形態 2 では、本課題を鑑みて各画素をブロック化して計算量を大幅に低減する方式について説明する。具体的には、本実施の形態では、電圧調整部は、複数の発光画素を行方向及び列方向にそれぞれ等分割して得られる M (M は 2 以上の整数) 個の発光画素からなる第 1 ブロック毎に電圧降下量の分布を算出し、第 1 ブロック毎に算出した電圧降下量の分布に基づき、電圧降下量の分布を発光画素毎に推定する。具体的には、電圧調整部は、さらに、複数の発光画素を行方向及び列方向にそれぞれ等分割して得られる N (N は M と異なる 2 以上の整数) 個の発光画素からなる第 2 ブロック毎に電圧降下量の分布を算出し、第 1 ブロック毎に算出した電圧降下量の分布と、第 2 ブロック毎に算出した電圧降下量の分布とから、電圧降下量の分布を発光画素毎に推定する。

【 0 1 3 2 】

なお、本実施の形態に係る表示装置の構成は、実施の形態 1 に係る表示装置 1 0 0 の構成とほぼ同じであり、電圧調整部の一例である電圧降下量演算回路 1 5 0 の機能が異なる。

【 0 1 3 3 】

図 9 は、本実施の形態に係る表示装置の動作を示すフローチャートである。

【 0 1 3 4 】

まず、電圧降下量演算回路 1 5 0 は、予め設定される映像信号の画素電流の変換式もしくは変換テーブルを用いて、映像信号から発光画素毎に流れる電流を算出する (ステップ S 2 1)。なお、この発光画素毎に流れる電流を算出する処理 (ステップ S 2 1) は、実施の形態 1 で説明した発光画素毎に流れる電流を算出する処理 (ステップ S 1 1) と同様であるので、詳しい説明は省略する。

【 0 1 3 5 】

次に、電圧降下量演算回路 1 5 0 は、メモリ 1 5 5 から粗くブロック化した陽極側電源線網 1 1 2 の水平抵抗成分 R_{ah1} 及び垂直抵抗成分 R_{av1} 、ならびに、陰極側電源線網 1 1 3 の水平抵抗成分 R_{ch1} 及び垂直抵抗成分 R_{cv1} を取得する (ステップ S 2 2)。

【 0 1 3 6 】

次に、電圧降下量演算回路 1 5 0 は、粗くブロック化したブロック毎にブロック電流を計算して、抵抗線網モデルを作成する (ステップ S 2 4)。ここで、粗くブロック化した場合の抵抗線網のモデルについて説明する。

【 0 1 3 7 】

図 1 0 は、水平 1 9 2 0 画素、垂直 1 0 8 0 画素を有する有機 E L 表示部 1 1 0 において、水平 1 2 0 画素、垂直 1 2 0 画素を 1 ブロックとした場合の陽極側電源線網 1 1 2 のモデルを模式的に示す図である。

【 0 1 3 8 】

各ブロックは水平抵抗成分 R_{ah1} と垂直抵抗成分 R_{av1} とによって上下左右の隣接ブロックと各々接続されており、周縁部は外部印加電圧が加えられる陽極側電極に接続される。言い換えると、水平抵抗成分 R_{ah1} と垂直抵抗成分 R_{av1} との交点に、1 ブロック (120×120 画素) が配置されているとみなす。

【 0 1 3 9 】

次に、電圧降下量演算回路 150 は、図 10 に示すように、粗くブロック化した陽極側電源線網 112 の電圧分布を計算する（ステップ S25）。

【0140】

ここで、粗くブロック化した陽極側電源線網 112 の電圧分布の計算手順について説明する。

【0141】

まず、電圧降下量演算回路 150 は、各ブロック毎に画素電流を合計してブロック電流を計算する。

【0142】

次にブロック座標 (h, v) における陽極側電源線電圧の降下量を $v_{a1}(h, v)$ 、ブロック電流を $i_1(h, v)$ とおくと、ブロック座標 (h, v) における電流に関して次の式 2 が導出される。

【0143】

$R_{ah1} \times \{v_{a1}(h-1, v) - v_{a1}(h, v)\} + R_{ah1} \times \{v_{a1}(h+1, v) - v_{a1}(h, v)\} + R_{av1} \times \{v_{a1}(h, v-1) - v_{a1}(h, v)\} + R_{av1} \times \{v_{a1}(h, v+1) - v_{a1}(h, v)\} = i_1(h, v) \cdots$ (式 2)

【0144】

ただし、 h は 1 から 16 までの整数であり、 v は 1 から 9 までの整数である。また、 $v_{a1}(0, v)$ および $v_{a1}(17, v)$ 、 $v_{a1}(h, 0)$ 、 $v_{a1}(h, 10)$ は可変電圧源 170 から有機 EL 表示部 110 までの配線で生じる電圧降下量であり十分小さいので 0 と近似できる。また、 R_{ah1} は粗くブロック化した陽極側電源線網 112 の水平抵抗成分（アドミッタンス）、 R_{av1} は粗くブロック化した陽極側電源線網 112 の垂直抵抗成分（アドミッタンス）である。

【0145】

式 2 を各ブロックにおいて導出すると 16×9 個の未知の変数 $v_{a1}(h, v)$ に対する 16×9 個の 1 次連立方程式が得られる。よって、この 1 次連立方程式を解くことで、水平 120 画素、垂直 120 画素を 1 ブロックとしてモデル化した場合の、各ブロックにおける陽極側電源線網 112 の電圧の降下量 $v_{a1}(h, v)$ を得ることができる。つまり、粗くブロック化したブロック（水平 120 画素、垂直 120 画素）毎に陽極側電源線網 112 の電圧分布を算出できる。

【0146】

図 11 は、粗くブロック化した場合に算出されたブロック毎の電圧降下量を示す表である。

【0147】

同図に示すように、ブロック行とブロック列とに対応して電圧降下量が算出される。例えば、有機 EL 表示部 110 の中心部のブロック、つまりブロック座標 $(8, 5)$ の電圧降下量は 9.0 V と算出されている。

【0148】

さらに、粗くブロック化した場合の陽極側電源線網 112 の電圧の降下量 $v_{a1}(h, v)$ が最大となる面内の電圧降下の最大値 v_{a1max} を得ることができる。

【0149】

同様に、陰極側電源線網 113 に対して連立方程式を得てこれを解くことで、水平 120 画素、垂直 120 画素を 1 ブロックとしてモデル化した場合の、各ブロックにおける陰極側電源線網 113 の電圧の降下量 $v_{c1}(h, v)$ を得ることができる。つまり、粗くブロック化したブロック毎（水平 120 画素、垂直 120 画素）毎に陰極側電源線網 113 の電圧分布を計算する（ステップ S26）。

【0150】

また、電圧降下量演算回路 150 は、ステップ S21 の後、メモリ 155 から細かくブロック化した陽極側電源線網 112 の水平抵抗成分 R_{ah2} 及び垂直抵抗成分 R_{av2} 、

ならびに、陰極側電源線網 1 1 3 の水平抵抗成分 R_{ch2} 及び垂直抵抗成分 R_{cv2} を取得する（ステップ S 2 3）。

【0151】

次に、電圧降下量演算回路 1 5 0 は、細かくブロック化したブロック毎にブロック電流を計算して、抵抗線網モデルを作成する（ステップ S 2 7）。ここで、細かくブロック化した場合の抵抗線網のモデルについて説明する。

【0152】

図 1 2 は、水平 1 9 2 0 画素、垂直 1 0 8 0 画素を有する有機 EL 表示部 1 1 0 において、水平 6 0 画素、垂直 6 0 画素を 1 ブロックとした場合の陽極側電源線網 1 1 2 のモデルを模式的に示す図である。

【0153】

各ブロックは水平抵抗成分 R_{ah2} と垂直抵抗成分 R_{av2} とによって上下左右の隣接ブロックと各々接続されており、周縁部は外部印加電圧が加えられる陽極側電極に接続される。言い換えると、水平抵抗成分 R_{ah2} と垂直抵抗成分 R_{av2} との交点に、1 ブロック（60 × 60 画素）が配置されているとみなす。

【0154】

次に、電圧降下量演算回路 1 5 0 は、図 1 2 に示すように細かくブロック化した陽極側電源線網 1 1 2 の電圧分布を計算する（ステップ S 2 8）。

【0155】

ここで、細かくブロック化した陰極側電源線網 1 1 3 の電圧分布の計算手順について説明する。

【0156】

まず、電圧降下量演算回路 1 5 0 は、各ブロック毎に画素電流を合計してブロック電流を計算する。

【0157】

次にブロック座標（ h ， v ）における陽極側電源線電圧の降下量を $v_{a2}(h, v)$ 、ブロック電流を $i_2(h, v)$ とおくと、ブロック座標（ h ， v ）における電流に関して次の式 3 が導出される。

【0158】

$$R_{ah2} \times \{v_{a2}(h-1, v) - v_{a2}(h, v)\} + R_{ah2} \times \{v_{a2}(h+1, v) - v_{a2}(h, v)\} + R_{av2} \times \{v_{a2}(h, v-1) - v_{a2}(h, v)\} + R_{av2} \times \{v_{a2}(h, v+1) - v_{a2}(h, v)\} = i_2(h, v) \cdots (\text{式 3})$$

【0159】

ただし、 h は 1 から 3 2 までの整数であり、 v は 1 から 1 8 までの整数である。また、 $v_{a2}(0, v)$ および $v_{a2}(33, v)$ 、 $v_{a2}(h, 0)$ 、 $v_{a2}(h, 19)$ は可変電圧源 1 7 0 から有機 EL 表示部 1 1 0 までの配線で生じる電圧降下量であり十分小さいので 0 と近似できる。また、 R_{ah2} は細かくブロック化した陽極側電源線網 1 1 2 の水平抵抗成分（アドミッタンス）、 R_{av1} は細かくブロック化した陽極側電源線網 1 1 2 の垂直抵抗成分（アドミッタンス）である。

【0160】

式 3 を各ブロックにおいて導出すると 32×18 個の未知の変数 $v_{a2}(h, v)$ に対する 32×18 個の 1 次連立方程式が得られる。よって、この 1 次連立方程式を解くことで、水平 6 0 画素、垂直 5 0 画素を 1 ブロックとしてモデル化した場合の、各ブロックにおける陽極側電源線網 1 1 2 の電圧の降下量 $v_{a2}(h, v)$ を得ることができる。つまり、細かくブロック化したブロック毎（水平 6 0 画素、垂直 6 0 画素）毎に陽極側電源線網 1 1 2 の電圧分布を計算できる。

【0161】

図 1 3 は、細かくブロック化した場合に算出されたブロック毎の電圧降下量を示す表である。

【 0 1 6 2 】

同図に示すように、ブロック行とブロック列とに対応して電圧降下量が算出される。例えば、有機EL表示部110の中心部のブロック、つまりブロック座標(16, 9)の電圧降下量は8.5Vと算出されている。

【 0 1 6 3 】

さらに、細かくブロック化した場合の陽極側電源線網112の電圧の降下量 $v_{a2}(h, v)$ が最大となる面内の電圧降下の最大値 v_{a2max} を得ることができる。つまり、各画素における陽極側の降下量と陰極側の降下量の和 $|v_{a2}(h, v)| + |v_{c2}(h, v)|$ が最大となる面内の電圧降下の最大値 v_{2max} を得ることができる。

【 0 1 6 4 】

同様に、陰極側電源線網113に対して連立方程式を得てこれを解くことで、水平60画素、垂直60画素を1ブロックとしてモデル化した場合の、各ブロックにおける陰極側電源線網113の電圧の降下量 $v_{c2}(h, v)$ を得ることができる。つまり、細かくブロック化したブロック毎(水平120画素、垂直120画素)毎に陰極側電源線網113の電圧分布を計算する(ステップS29)。

【 0 1 6 5 】

次に、電圧降下量演算回路150は、粗くブロック化した抵抗線網モデルを用いて陽極側電源線網112の電圧分布を計算する処理(ステップS25)で計算された電圧の降下量 $v_{a1}(h, v)$ と、細かくブロック化した抵抗線網モデルを用いて陽極側電源線網112の電圧分布を計算する処理(ステップS28)とで計算された電圧の降下量 $v_{a2}(h, v)$ とから、陽極側電源線網112の電圧の降下量を発光画素111毎に求める。具体的には、粗くブロック化した場合の電圧の降下量 $v_{a1}(h, v)$ と、細かくブロック化した場合の電圧の降下量 $v_{a2}(h, v)$ とを用いて、外挿により、発光画素111毎の陽極側電源線網112電圧の降下量を計算する(ステップS30)。

【 0 1 6 6 】

ここで、外挿による発光画素111毎の電圧の降下量の計算手順について説明する。

【 0 1 6 7 】

これまでの異なる2つのサイズでブロック化した場合の計算結果から v_{a1max} と v_{a2max} の2つの電圧降下の最大値を得ることができるが、それぞれブロック化に伴い実際の電圧降下の最大値に対して誤差を有する。言い換えると、粗くブロック化した場合の陽極側電源線網112の電圧降下の最大値 v_{a1max} と、細かくブロック化した場合の陽極側電源線網112の電圧降下の最大値 v_{a2max} とは、発光画素111毎の陽極側電源線網112の電圧降下の最大値に対して誤差を有する。

【 0 1 6 8 】

図14は、ある映像信号に対して、ブロック化する際の水平垂直画素数と、ブロック化したモデルから計算される電圧降下の最大値の関係を示すグラフである。

【 0 1 6 9 】

図14において、大きなブロックサイズでモデル化した場合に計算される電圧降下量ほど本来の電圧降下量であるブロックサイズ1の場合に計算される電圧降下量に対して誤差が大きい。

【 0 1 7 0 】

また、ブロックサイズと誤差との関係がおおよそ比例関係と見ることができることから、異なる2つのブロック化モデルで計算した電圧降下量を用いて外挿することで本来の電圧降下量であるブロックサイズ1(1ブロックに含まれる発光画素111が1つ)の場合に計算される電圧降下量に対する誤差が十分小さい外挿電圧降下量を求めることができることがわかる。

【 0 1 7 1 】

よって、ブロックサイズ120×120画素のモデルにより得られた電圧降下の最大値 v_{a1max} と、ブロックサイズ60×60画素のモデルにより得られた電圧降下の最大値 v_{a2max} を用いると、ブロックサイズ1×1画素の場合に計算される外挿電圧降下

量 v_{max} は次の式 4 で計算される。

【0172】

$$v_{max} = v_{a2max} - (v_{a1max} - v_{a2max}) \times (60 - 1) / (120 - 60) \cdots (式4)$$

【0173】

つまり、本実施の形態では、電圧降下量演算回路 150 は、複数の発光画素 111 を行方向及び列方向にそれぞれ等分割して得られる 120×120 個の発光画素 111 からなる粗くブロック化されたブロック毎に陽極側電源線網 112 の電圧降下量の分布を算出し、複数の発光画素 111 を行方向及び列方向にそれぞれ等分割して得られる 60×60 個の発光画素 111 からなる細かくブロック化されたブロック毎に陽極側電源線網 112 の電圧降下量の分布を算出し、粗くブロック化されたブロック毎に算出された電圧降下量の分布と、粗くブロック化されたブロック毎に算出された電圧降下量の分布とから、陽極側電源線網 112 の電圧降下量の分布を発光画素 111 ごとに推定する。

【0174】

同様に、陰極側電源線網 113 に対しても、電圧降下量演算回路 150 は、粗くブロック化した抵抗線網モデルを用いて陰極側電源線網 113 の電圧分布を計算する処理（ステップ S26）で計算された電圧の降下量 $v_{c1}(h, v)$ と、細かくブロック化した抵抗線網モデルを用いて陰極側電源線網 113 の電圧分布を計算する処理（ステップ S29）とで計算された電圧の降下量 $v_{c2}(h, v)$ とから、陰極側電源線網 113 の電圧の降下量を発光画素 111 毎に求める。具体的には、粗くブロック化した場合の電圧の降下量 $v_{c1}(h, v)$ と、細かくブロック化した場合の電圧の降下量 $v_{c2}(h, v)$ とを用いて、外挿により、発光画素 111 毎の陰極側電源線網 113 の電圧の降下量を計算する（ステップ S31）。

【0175】

次に、陽極側電源線網 112 の電圧の降下量を外挿により計算する処理（ステップ S30）により推定された発光画素 111 毎の陽極側電源線網 112 の電圧の降下量と、陰極側電源線網 113 の電圧の降下量を外挿により計算する処理（ステップ S31）により推定された発光画素 111 毎の陰極側電源線網 113 の電圧の降下量とから、各発光画素 111 における陽極側電源線網 112 の電圧降下量と、陰極側電源線網 113 の電圧降下量との和が最大となる面内の電圧降下の最大値を計算する（ステップ S32）。なお、この面内の電圧降下の最大値を計算する処理（ステップ S32）は、実施の形態 1 で説明した面内の電圧降下の最大値 v_{max} を計算する処理（ステップ S16）と同様であるので、詳しい説明は省略する。

【0176】

最後に、信号処理回路 160 は、電圧降下量演算回路 150 で計算された電圧降下の最大値に応じて、可変電圧源 170 が出力する外部印加電圧を制御する（ステップ S33）。なお、可変電圧源 170 が出力する外部印加電圧を制御する処理（ステップ S33）は、実施の形態 1 で説明した外部印加電圧を制御する処理（ステップ S17）と同様であるので、詳しい説明は省略する。

【0177】

以上のように 1920×1080 個の 1 次連立方程式の計算を 2 回行う代わりに、ブロック化する手法では 16×9 個の 1 次連立方程式の計算と、 32×18 個の 1 次連立方程式の計算を各々 2 回行う。

【0178】

1 次連立方程式の解法として例えばガウスジョルダン法を用いる場合には、元数の 2 乗に比例して演算量が増加することから、本実施の形態のようにブロック化することで約 1200 万分の 1 の計算量に低減できることになる。

【0179】

以上のように、異なる 2 つのサイズにブロック化して電圧降下量を演算することによって、計算量を大きく低減して比較的到低コストの演算回路を用いて低消費電力駆動に優れ

た表示装置を提供することが可能である。

【0180】

このように、本実施の形態に係る表示装置は、実施の形態1に係る表示装置100と比較して、電圧降下量演算回路150が、複数の発光画素111を行方向及び列方向にそれぞれ等分割して得られる 120×120 個の発光画素111からなる粗くブロック化されたブロック毎に陽極側電源線網112の電圧降下量の分布を算出し、複数の発光画素111を行方向及び列方向にそれぞれ等分割して得られる 60×60 個の発光画素111からなる細かくブロック化されたブロック毎に陽極側電源線網112の電圧降下量の分布を算出し、粗くブロック化されたブロック毎に算出された電圧降下量の分布と、細かくブロック化されたブロック毎に算出された電圧降下量の分布とから、陽極側電源線網112の電圧降下量の分布を発光画素111ごとに推定する。また、陰極側電源線網113についても同様である。

【0181】

これにより、本実施の形態に係る表示装置は、計算量を大幅に低減することができるので、計算回路を省スペースで設計でき、低コスト化できる。

【0182】

なお、粗くブロック化した陽極側電源線網112の電圧分布を計算する処理（ステップS25）及び粗くブロック化した陰極側電源線網113の電圧分布を計算する処理（ステップS26）のそれぞれは第1算出ステップの一例であり、細かくブロック化した陽極側電源線網112の電圧分布を計算する処理（ステップS28）及び細かくブロック化した陰極側電源線網113の電圧分布を計算する処理（ステップS29）のそれぞれは第2算出ステップの一例である。また、発光画素111毎の陽極側電源線網112電圧の降下量を計算する処理（ステップS30）及び発光画素111毎の陰極側電源線網113電圧の降下量を計算する処理（ステップS31）のそれぞれは、サブ推定ステップの一例である。

【0183】

以上、本発明に係る表示装置について実施の形態に基づき説明したが、本発明に係る表示装置は、上述した実施の形態に限定されるものではない。実施の形態1及び2に対して、本発明の主旨を逸脱しない範囲で当業者が思いつく各種変形を施して得られる変形例や、本発明に係る表示装置を内蔵した各種機器も本発明に含まれる。

【0184】

なお、本発明の表示装置において、温度変化に対応した電圧マージンの調整がなされることが望ましい。具体的には、有機EL表示部に温度センサが配置され、当該温度センサのモニタ値（計測温度）に応じて、例えば、電圧降下量演算回路が映像信号 - 画素電流間の変換テーブル（または変換式）を更新する。以下、温度変化を考慮した場合の表示装置について説明する。

【0185】

まず、実施の形態1及び2に係る表示装置において、温度変化が生じた場合に想定される問題点について説明する。有機EL表示部の温度が変化すると、駆動トランジスタの移動度及び閾値電圧が変化し、また、有機EL素子の抵抗が変化する。例えば、温度が高くなると、駆動トランジスタの移動度が高くなり電流が流れやすくなる。また、有機EL素子も抵抗が低くなって電流が流れやすくなる。そうすると、電圧降下量演算回路が、映像信号を画素電流に変換する際に温度の影響を受けてエラーが発生する。例えば、有機EL表示部の温度が25℃で128階調という映像信号に対して、画素電流は $1 \mu A$ と変換されるが、当該温度が60℃となると、同じ128階調でも実際に流れる画素電流は $1.2 \mu A$ となる。

【0186】

この温度による画素電流の変化を考慮せずに、以降の電圧降下計算フローに移行すると、実際には想定した以上の電流（約1.2倍）が流れているにもかかわらず、電圧降下量演算回路による画素電流算出フローでは25℃での画素電流値を算出してしまう。これに

より、電圧降下量演算回路により算出された電圧降下量は、実際よりも低く見積られることになる（例えば、実際には温度上昇により 2.4 V 電圧降下しているのに対し、上記算出フローでは 2.0 V と算出される）。このとき、初期設定の電圧マージンが 5 V であるとする、電圧降下量の算出フローにて電圧降下量を 2 V と算出していることから、表示装置は 3 V（5 V - 2 V）の分、電源電圧を下げようと調整する。ところが、実際には 2.4 V の電圧降下が発生しているので、3 V も電源電圧を下げると、0.4 V 分電源電圧を低く設定することとなり、結果的に駆動トランジスタの線形領域に突入してしまい、表示エラーが発生してしまう。本発明の表示装置は、上記問題を解消すべく、温度変化を考慮した構成を備え、温度変化を補償する動作を含ませることが可能である。以下、上記温度センサを備えた表示装置の動作を説明する。

【0187】

図 15 は、本発明の実施の形態 1 の第 1 の変形例に係る表示装置の動作を示すフローチャートである。同図に記載された実施の形態 1 の第 1 の変形例に係るフローチャートは、図 8 に記載された実施の形態 1 の具体例を示すフローチャートと比較して、ステップ S 11 の動作のみが異なる。以下、図 8 に記載されたフローチャートと同じ点は説明を省略し、異なる点のみ説明する。

【0188】

まず、電圧降下量演算回路 150 は、状態 a ~ 状態 b の間に更新される 1 画素行の映像信号を入力する。

【0189】

次に、電圧降下量演算回路 150 は、保持している映像信号のマトリクスを更新する。

【0190】

次に、電圧降下量演算回路 150 は、表示装置 100 が備える温度センサの計測温度データを取得する（ステップ S 111）。

【0191】

次に、電圧降下量演算回路 150 は、取得した計測温度データに応じて、映像信号 - 画素電流間の変換テーブル（または変換式）を更新する（ステップ S 112）。つまり、電圧降下量演算回路 150 は、変換テーブル（または変換式）を、計測温度での駆動トランジスタの移動度及び閾値電圧ならびに有機 EL 素子の抵抗に対応した変換テーブル（または変換式）へと変更する。

【0192】

次に、電圧降下量演算回路 150 は、更新された映像信号のマトリクスと画素電流の変換式もしくは変換テーブルとを用いて、画素電流マトリクスを作成する。

【0193】

以上の動作フローにより、本発明の実施の形態 1 の第 1 の変形例に係る表示装置は、温度変化に影響されない高精度な電圧マージンの設定をすることが可能となる。

【0194】

また、本発明の実施の形態 1 に係る表示装置は、図 5 及び図 8 に記載された動作フローチャートに従い、映像信号マトリクス→画素電流マトリクス→電源線網の電圧分布→電圧降下量マトリクス作成→電圧マージン設定→可変電圧源の電源電圧調整、を実行するが、当該電圧マージンの設定精度を高めるために、画素電流マトリクス作成から電圧降下量マトリクス作成までの動作フローを複数回繰り返してもよい。

【0195】

図 16 は、本発明の実施の形態 1 の第 2 の変形例に係る表示装置の動作を示すフローチャートである。同図に記載された実施の形態 1 の第 2 の変形例に係るフローチャートは、図 8 に記載された実施の形態 1 の具体例を示すフローチャートと比較して、画素電流マトリクスの作成から映像信号マトリクスの更新までの動作フローを複数回繰り返す点が異なる。以下、図 8 に記載されたフローチャートと同じ点は説明を省略し、異なる点のみ説明する。

【0196】

各ステップで実行される動作は、図 8 に記載された動作と同様であるが、ステップ S 1 6 において、電圧降下量マトリクスを作成した後、所定の変換式（または変換テーブル）を用いて当該電圧降下量マトリクスから映像信号マトリクスを更新する。

【0197】

そして、更新された映像信号マトリクスを、ステップ S 1 1 に戻し、当該更新された映像信号マトリクスから再度画素電流マトリクスを作成する。

【0198】

入力された映像信号を画素電流に変換して算出された最大電圧降下量は、実際に各発光画素を流れる画素電流に対して過度な電圧降下量が設定される場合がある。これに対し、一度設定された最大電圧降下量を重み付けして映像信号マトリクスを変換更新し、逐次、当該更新された映像信号マトリクスにより電圧降下量を再設定するという動作を、複数回繰り返すことにより、算出すべき電圧降下量を一定値へと収束させることが可能となる。これにより電圧降下量の算出精度が向上する。上記動作フローの一例を以下に説明する。

【0199】

まず、映像信号として、所定の発光画素の階調データとして 255 階調が入力されたと仮定する。このとき、255 階調に対応するデータ電圧を、ステップ S 1 1 にて使用される変換式により求めると、4.5 V であったとする。一方、ステップ S 1 1 ~ ステップ S 1 6 の動作フローにより、最大電圧降下量が 4.1 V と算出されたとする。この場合、ステップ S 1 6 において、所定の変換式を、

変換後のデータ電圧 = データ電圧 - (最大電圧降下量 × 0.1)

と定義する。この場合、変換後のデータ電圧は、4.09 V (= 4.5 V - 4.1 V × 0.1) と算出される。この変換後のデータ電圧に相当する階調は、214 階調となるので、映像信号マトリクスの所定の発光画素における階調データを 214 階調と更新して、再びステップ S 1 1 ~ ステップ S 1 6 の動作を行う。この動作を複数回繰り返すことにより、より高精度な最大電圧降下量を算出することが可能となる。

【0200】

また、例えば、本発明に係る表示装置は、図 17 に記載されたような薄型フラット TV に内蔵される。本発明に係る表示装置が内蔵されることにより、映像信号を反映した高精度な画像表示が可能な薄型フラット TV が実現される。

【0201】

また、上記各実施の形態では、陽極側電源線網 112 の発光画素 111 毎の電圧降下量と、陰極側電源線網 113 の発光画素 111 毎の電圧降下量とを、複数の発光画素 111 に対応して合計し、合計した総電圧降下量の最大値 v_{max} を用いて外部印加電圧を調整した。これに対し、陽極側電源線網 112 の発光画素 111 毎の電圧降下量の最大値と、陰極側電源線網 113 の発光画素 111 毎の電圧降下量の最大値とそれぞれ算出し、算出した陽極側電源線網 112 の電圧降下量の最大値と陰極側電源線網 113 の電圧降下量の最大値との合計値を用いて、外部印加電圧を調整してもよい。

【0202】

これにより、複数の電源線（陽極側電源線網 112 及び陰極側電源線網 113）を含む場合にも、電圧不足による発光画素 111 の輝度の低下を防止できる。

【0203】

また、上記実施の形態 2 では、粗くブロック化したブロック毎の陽極側電源線網 112 と、細かくブロック化したブロック毎の陽極側電源線網 112 とから発光画素 111 毎の陽極側電源線網 112 の電圧降下を推定し、同様に推定した発光画素 111 毎の陰極側電源線網 113 の電圧降下と合わせて総電圧降下量の分布を算出し、算出結果から発光画素 111 毎の面内の最大電圧降下を推定した。これに対し、粗くブロック化したブロック毎の陽極側電源線網 112 と、粗くブロック化したブロック毎の陰極側電源線網 113 とを合わせて、総電圧降下量の分布を粗いブロック毎に算出し、同様に総電圧降下量の分布を細かいブロック毎に算出し、粗いブロック毎に算出した総電圧降下量の分布と細かいブロック毎に算出した総電圧降下量の分布とから、総電圧降下量の分布を発光画素 111 毎に

推定し、推定結果から面内の最大電圧降下を推定してもよい。

【0204】

また、上記実施の形態2では、1つのブロックに含まれる複数の発光画素111は、水平方向（列方向）と垂直方向（行方向）とで同数であったが、水平方向の発光画素111の数と垂直方向の発光画素111の数とが異なってもよい。

【0205】

また、上記各実施の形態では、可変電圧源170から出力される陽極側電圧及び陰極側電圧のいずれも調整したが、いずれか一方の電圧を調整してもよい。

【0206】

また、上記各実施の形態では、陽極側電源線網112の電圧降下量の分布と陰極側電源線網113の電圧降下量の分布とを推定して外部印加電圧を調整したが、陽極側電源線網112の電圧降下量の分布及び陰極側電源線網113の電圧降下量の分布の一方を推定し、推定した一方の電圧降下量の分布に基づき外部印加電圧を調整してもよい。

【0207】

また、上記実施の形態においては、スイッチトランジスタ124及び駆動トランジスタ125をP型トランジスタとして記載したが、これらをN型トランジスタで構成してもよい。

【0208】

また、スイッチトランジスタ124及び駆動トランジスタ125は、TFTであるとしたが、その他の電界効果トランジスタであってもよい。

【0209】

また、上記実施の形態に係る表示装置に含まれる処理部は、典型的には集積回路であるLSIとして実現される。なお、表示装置100に含まれる処理部の一部を、有機EL表示部110と同一の基板上に集積することも可能である。また、専用回路又は汎用プロセッサで実現してもよい。また、LSI製造後にプログラムすることが可能なFPGA（Field Programmable Gate Array）、又はLSI内部の回路セルの接続や設定を再構成可能なリコンフィギュラブル・プロセッサを利用してもよい。

【0210】

また、本発明の実施の形態に係る表示装置に含まれるデータ線駆動回路、書込走査駆動回路、制御回路、電圧降下量演算回路、信号処理回路の機能の一部を、CPU等のプロセッサがプログラムを実行することにより実現してもよい。また、本発明は、表示装置100が備える各処理部により実現される特徴的なステップを含む表示装置の駆動方法として実現してもよい。

【0211】

また、上記説明では、表示装置がアクティブマトリクス型の有機EL表示装置である場合を例に述べたが、本発明を、アクティブマトリクス型以外の有機EL表示装置に適用してもよいし、電流駆動型の発光素子を用いた有機EL表示装置以外の表示装置、例えば液晶表示装置に適用してもよい。

【産業上の利用可能性】

【0212】

以上のように本発明の表示装置は、前記した構成により低消費電力駆動に優れた表示装置を提供することが可能となり、特にアクティブ型の有機ELフラットパネルディスプレイに有用である。

【符号の説明】

【0213】

100	表示装置
110	有機EL表示部
111	発光画素
112	陽極側電源線網
113	陰極側電源線網

1 2 0 データ線駆動回路
1 2 1、O L E D 有機 E L 素子
1 2 2 データ線
1 2 3 走査線
1 2 4、Q 4 スイッチトランジスタ
1 2 5 駆動トランジスタ
1 2 6 保持容量
1 3 0 書込走査駆動回路
1 4 0 制御回路
1 5 0 電圧降下量演算回路
1 5 5 メモリ
1 6 0 信号処理回路
1 7 0 可変電圧源
2 0 1 映像信号マトリクスデータ
2 0 2 画素電流マトリクスデータ
2 0 3 A 陽極側電源線網の電圧分布データ
2 0 3 B 陰極側電源線網の電圧分布データ
2 0 4 電圧降下量マトリクスデータ
Q 1 ドライバトランジスタ

【手続補正 2】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

二次元状に配置された複数の発光画素を有する表示部を備える表示装置であって、
前記表示部に電圧を供給する電圧源と、
前記複数の発光画素のそれぞれの発光輝度を示すデータである映像データに応じて、前記電圧源が出力する前記電圧を調整する電圧調整部とを備え、
前記表示部は、さらに、
前記複数の発光画素及び前記電圧源に接続され、前記電圧源から前記電圧が供給される少なくとも 1 つの電源線を有し、
前記電圧調整部は、
前記映像データから前記少なくとも 1 つの電源線に生じる電圧降下量の分布を前記発光画素毎に推定し、推定した前記発光画素毎の電圧降下量の分布に基づき前記電圧を調整する表示装置。

【請求項 2】

前記電圧調整部は、
前記複数の発光画素を行方向及び列方向にそれぞれ等分割して得られる M (M は 2 以上の整数) 個の発光画素からなる第 1 ブロック毎に前記電圧降下量の分布を算出し、前記第 1 ブロック毎に算出した前記電圧降下量の分布に基づき、前記電圧降下量の分布を前記発光画素毎に推定する請求項 1 記載の表示装置。

【請求項 3】

前記電圧調整部は、さらに、
前記複数の発光画素を行方向及び列方向にそれぞれ等分割して得られる N (N は M と異なる 2 以上の整数) 個の発光画素からなる第 2 ブロック毎に前記電圧降下量の分布を算出し、

前記第 1 ブロック毎に算出した前記電圧降下量の分布と、前記第 2 ブロック毎に算出した前記電圧降下量の分布とから、前記電圧降下量の分布を前記発光画素毎に推定する請求項 2 記載の表示装置。

【請求項 4】

前記電圧調整部は、推定した前記発光画素毎の前記電圧降下量の分布の最大値を用いて前記電圧を調整する

請求項 1 ～ 3 のいずれか 1 項に記載の表示装置。

【請求項 5】

前記電圧源は、第 1 電圧及び前記第 1 電圧とは異なる第 2 電圧を前記表示部に供給し、前記少なくとも 1 つの電源線は、前記第 1 電圧が供給される第 1 電源線及び前記第 2 電圧が供給される第 2 電源線からなり、

前記電圧調整部は、前記第 1 電源線に生じる電圧降下量の分布である第 1 分布及び前記第 2 電源線に生じる電圧降下量の分布である第 2 分布を前記発光画素毎に推定し、推定した前記発光画素毎の第 1 分布及び第 2 分布に基づき前記第 1 電圧及び前記第 2 電圧を調整する

請求項 1 ～ 3 のいずれか 1 項に記載の表示装置。

【請求項 6】

前記電圧調整部は、前記第 1 分布の最大値と前記第 2 分布の最大値との合計に従って、前記第 1 電圧及び前記第 2 電圧を調整する

請求項 5 記載の表示装置。

【請求項 7】

前記電圧調整部は、前記第 1 分布と前記第 2 分布とを前記複数の発光画素に対応して合計することにより、前記第 1 電源線に生じる電圧降下量と前記第 2 電源線に生じる電圧降下量との和である総電圧降下量の分布を算出し、算出した総電圧降下量の分布に基づき前記第 1 電圧及び前記第 2 電圧を調整する

請求項 5 記載の表示装置。

【請求項 8】

前記電圧調整部は、算出した総電圧降下量の分布の最大値を用いて前記第 1 電圧及び前記第 2 電圧を調整する

請求項 7 記載の表示装置。

【請求項 9】

前記複数の発光画素は、それぞれ、駆動素子と発光素子とを含み、

前記駆動素子は、ソース電極及びドレイン電極を含み、

前記発光素子は、第 1 の電極及び第 2 の電極を含み、当該第 1 の電極が前記駆動素子のソース電極及びドレイン電極の一方に接続され、

前記ソース電極及びドレイン電極の他方と前記第 2 の電極との一方は、前記第 1 電源線に接続され、前記ソース電極及びドレイン電極の他方と前記第 2 の電極との他方は、前記第 2 電源線に接続されている

請求項 5 ～ 8 のいずれか 1 項に記載の表示装置。

【請求項 10】

前記第 2 の電極は、前記複数の発光画素に共通して設けられた共通電極の一部を構成しており、

前記共通電極は、その周縁部から電位が印加されるように、前記電圧源と電気的に接続されている

請求項 9 記載の表示装置。

【請求項 11】

前記第 2 の電極は、金属酸化物からなる透明導電性材料で形成されている

請求項 10 記載の表示装置。

【請求項 12】

前記発光素子は有機 EL 素子である

請求項 9 ～ 11 のいずれか 1 項に記載の表示装置。

【請求項 13】

二次元状に配置された複数の発光画素を有する表示部と、前記表示部に電圧を供給する電圧源とを備える表示装置の駆動方法であって、

前記表示部は、さらに、

前記複数の発光画素及び前記電圧源に接続され、前記電圧源から前記電圧が供給される少なくとも 1 つの電源線を有し、

前記表示装置の駆動方法は、

前記複数の発光画素のそれぞれの発光輝度を示すデータである映像データから前記少なくとも 1 つの電源線に生じる電圧降下量の分布を前記発光画素毎に推定する推定ステップと、

推定ステップで推定された前記発光画素毎の電圧降下量の分布に基づき前記電圧を調整する調整ステップとを含む

表示装置の駆動方法。

【請求項 14】

前記推定ステップは、

前記複数の発光画素を行方向及び列方向にそれぞれ等分割して得られる M (M は 2 以上の整数) 個の発光画素からなる第 1 ブロック毎に前記電圧降下量の分布を算出する第 1 算出ステップと、

前記複数の発光画素を行方向及び列方向にそれぞれ等分割して得られる N (N は M と異なる 2 以上の整数) 個の発光画素からなる第 2 ブロック毎に前記電圧降下量の分布を算出する第 2 算出ステップと、

前記第 1 算出ステップで算出された前記第 1 ブロック毎に算出した前記電圧降下量の分布と、前記第 2 算出ステップで算出された前記第 2 ブロック毎に算出した前記電圧降下量の分布とから、前記電圧降下量の分布を前記発光画素毎に推定するサブ推定ステップとを含む

請求項 13 記載の表示装置の駆動方法。

【手続補正 3】

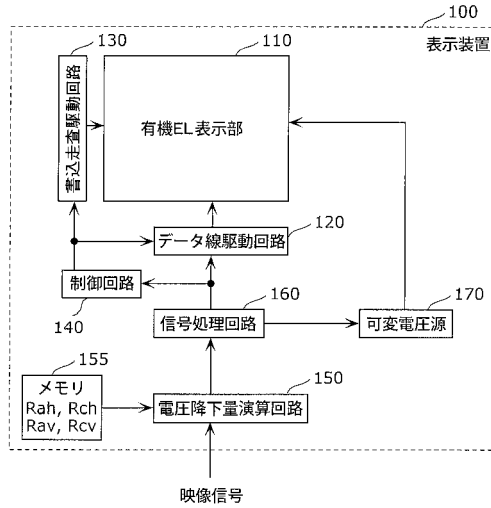
【補正対象書類名】図面

【補正対象項目名】全図

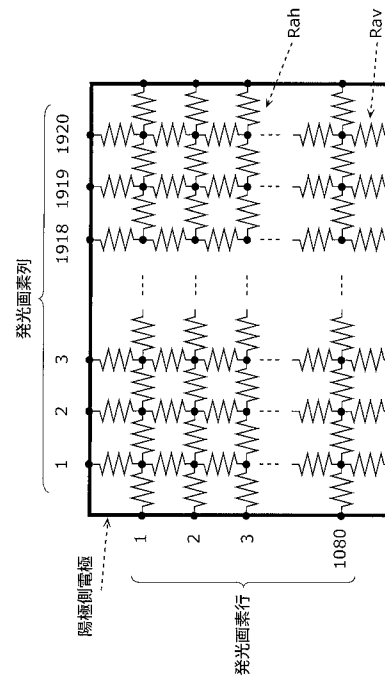
【補正方法】変更

【補正の内容】

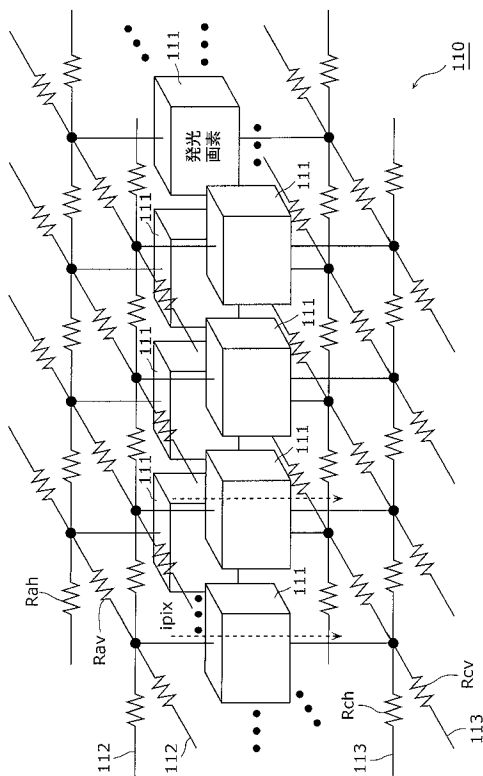
【図 1】



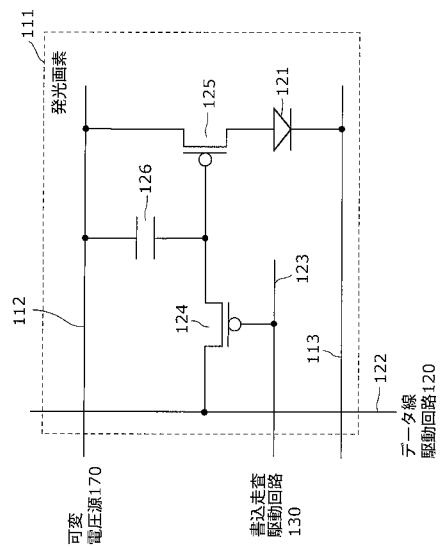
【図 2】



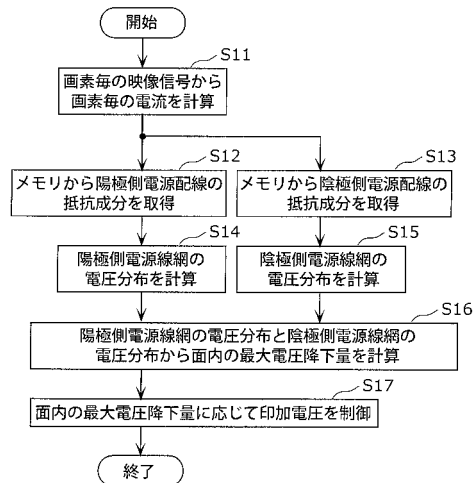
【図 3】



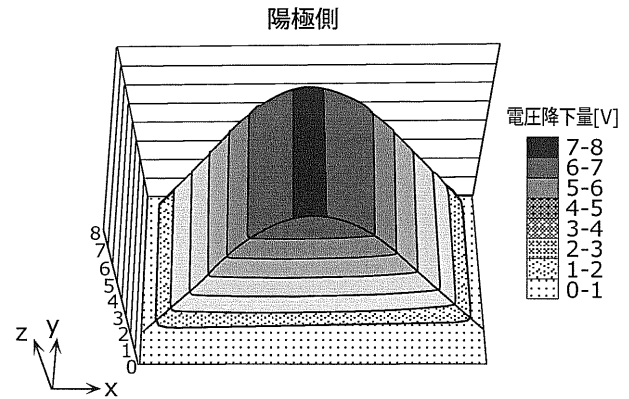
【図 4】



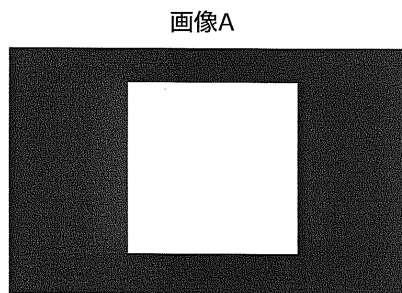
【図 5】



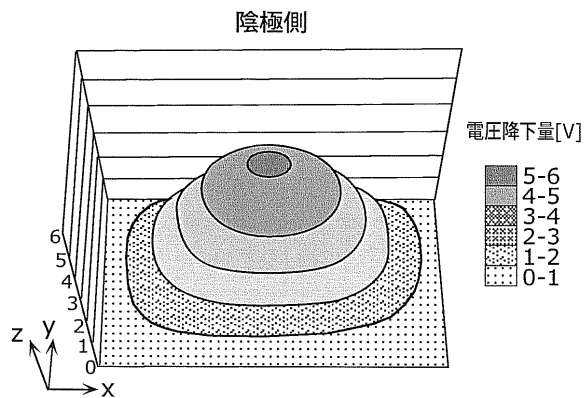
【図 6 B】



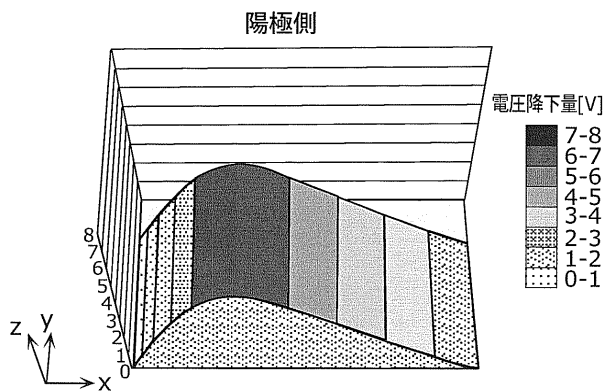
【図 6 A】



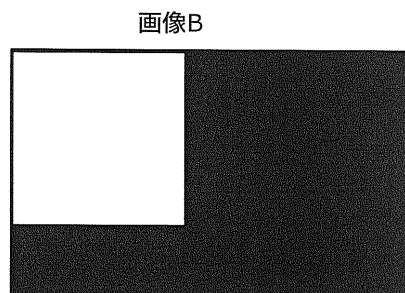
【図 6 C】



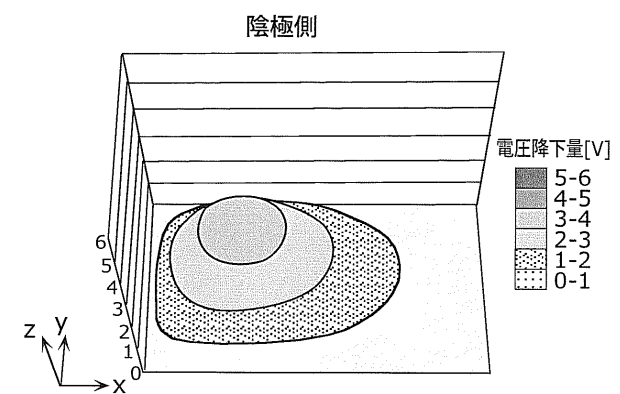
【図 7 B】



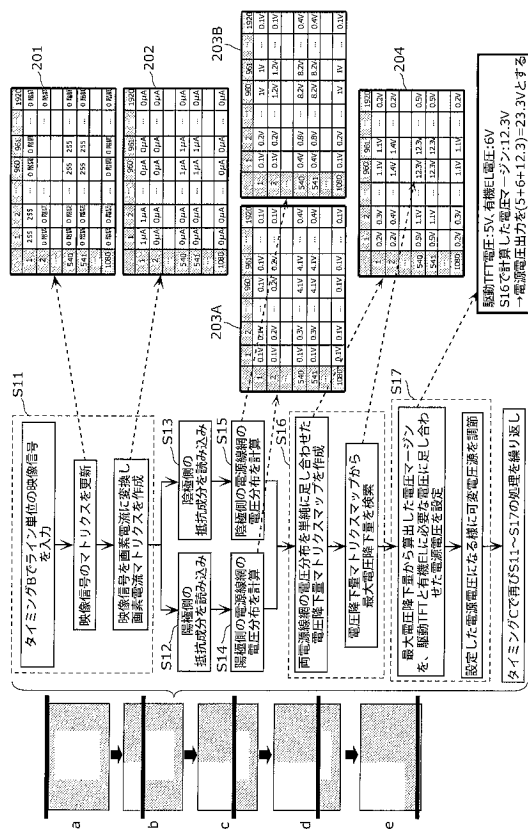
【図 7 A】



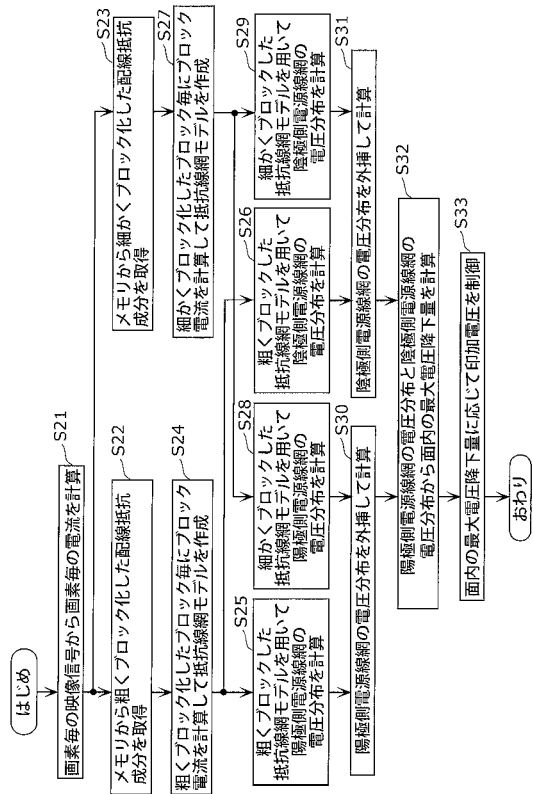
【図 7 C】



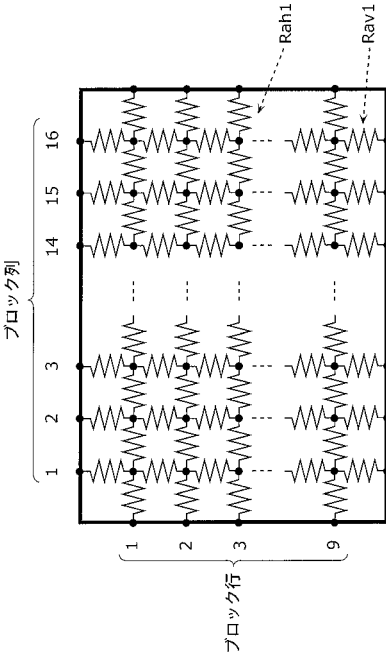
【図 8】



【図 9】



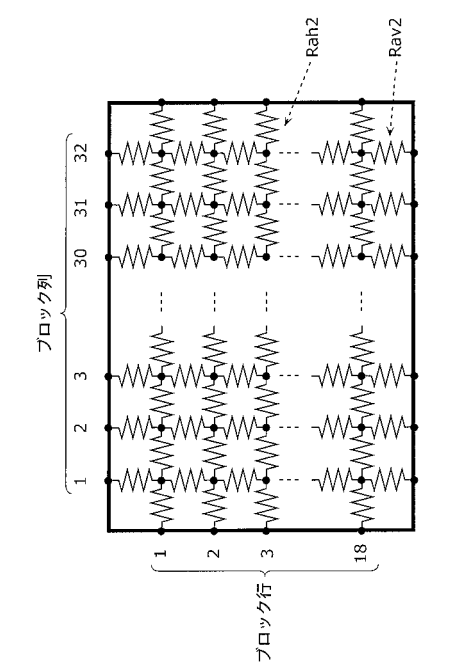
【図 10】



【図 11】

		電圧降下量[V]					
ブロック列	ブロック行	1	2	...	8	...	16
1	1	0.0	0.0	...	0.0	...	0.0
2	1	1.0		...	9.0	...	1.0
...	...	...	...	...	...	...	...
5	1	1.0		...	9.0	...	1.0
...	...	...	...	...	...	...	...
9	1	0.0	0.0	...	0.0	...	0.0

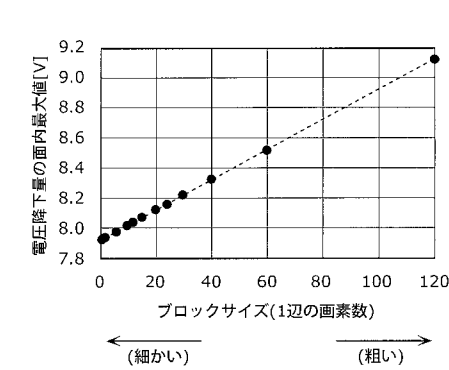
【 図 1 2 】



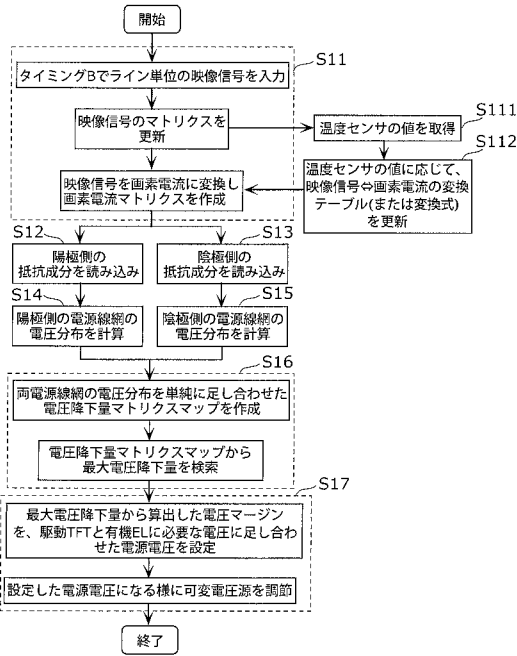
【 図 1 3 】

		電圧降下量[V]					
ブロック 列	ブロック行	1	2	...	16	...	32
		0.0	0.0	...	0.0	...	0.0
1	2	0.5	1.0	...	8.5	...	0.5
...	...	...	...	...	...	...	...
9	...	0.5	1.0	...	8.5	...	0.5
...	...	...	...	...	...	...	...
18	...	0.0	0.0	...	0.0	...	0.0

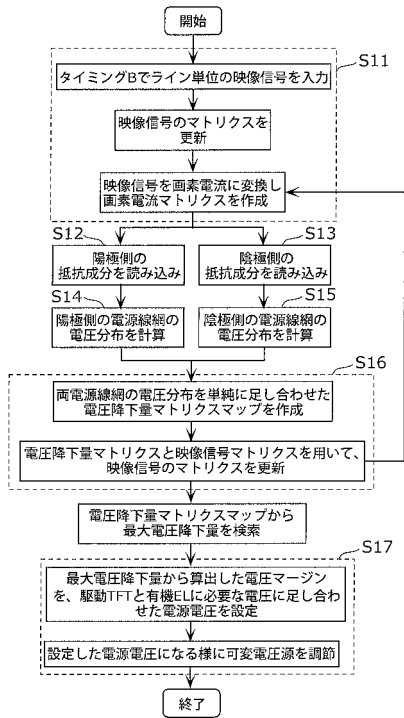
【 図 1 4 】



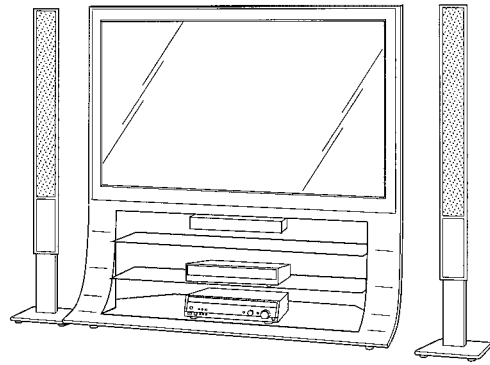
【 図 1 5 】



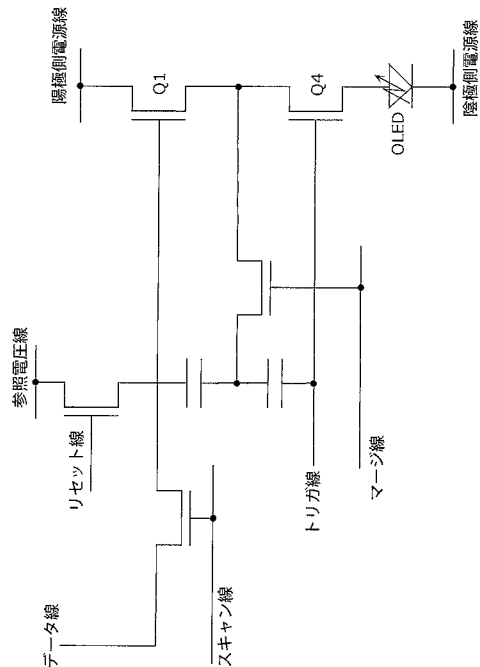
【図 16】



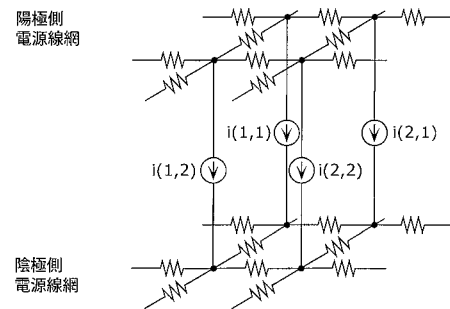
【図 17】



【図 18】

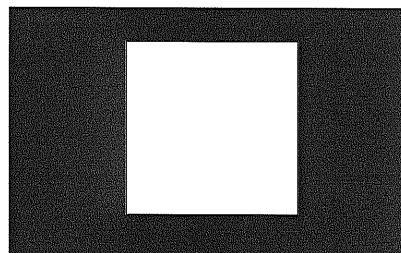


【図 19】

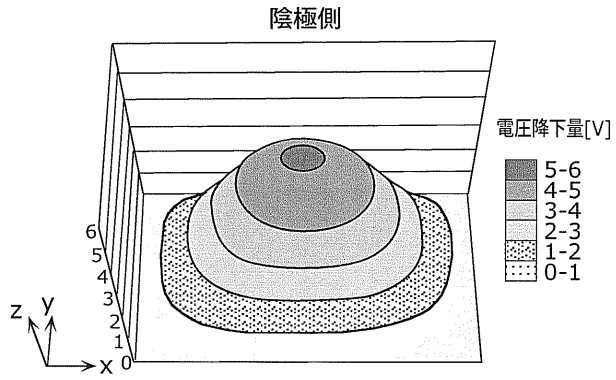


【図 20 A】

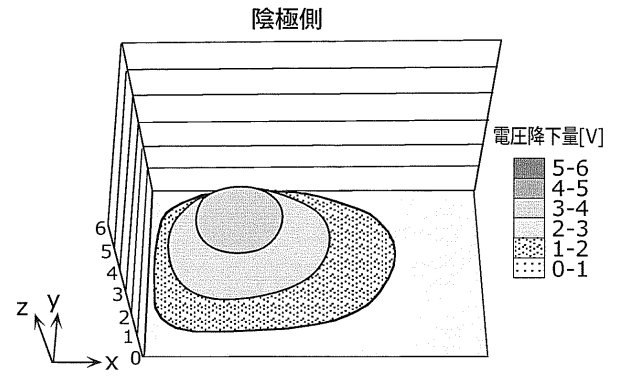
画像A



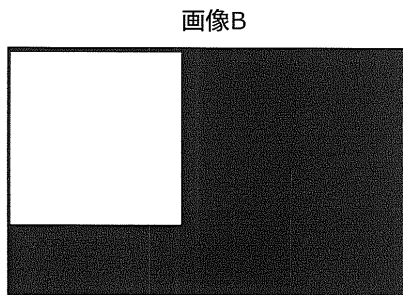
【図 20 B】



【図 20 D】



【図 20 C】



【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/003780

A. CLASSIFICATION OF SUBJECT MATTER

G09G3/30(2006.01)i, G09G3/20(2006.01)i, H01L51/50(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G3/30, G09G3/20, H01L51/50

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2011
Kokai Jitsuyo Shinan Koho	1971-2011	Toroku Jitsuyo Shinan Koho	1994-2011

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2009-162980 A (Panasonic Corp.), 23 July 2009 (23.07.2009), entire text; all drawings (Family: none)	1-14
A	JP 2006-065148 A (Sony Corp.), 09 March 2006 (09.03.2006), entire text; all drawings (Family: none)	1-14
A	JP 2008-185809 A (Kyocera Corp.), 14 August 2008 (14.08.2008), entire text; all drawings & US 2010/0020065 A1 & WO 2008/093519 A1	1-14

☒ Further documents are listed in the continuation of Box C.
 ☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
22 July, 2011 (22.07.11)Date of mailing of the international search report
02 August, 2011 (02.08.11)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/003780

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2008-502015 A (Thomson Licensing), 24 January 2008 (24.01.2008), entire text; all drawings & US 2008/0284688 A1 & EP 1754213 A2 & WO 2005/122120 A2 & DE 102004028233 A1 & CN 1965341 A	1-14
A	JP 2010-039046 A (Samsung Electronics Co., Ltd.), 18 February 2010 (18.02.2010), entire text; all drawings & US 2010/0026732 A1 & EP 2149868 A2 & KR 10-2010-0014106 A	1-14
A	JP 2010-508559 A (Eastman Kodak Co.), 18 March 2010 (18.03.2010), entire text; all drawings & US 2008/0100542 A1 & EP 2078300 A1 & WO 2008/057187 A1 & KR 10-2009-0077061 A & CN 101536071 A	1-14
A	JP 2009-198691 A (Eastman Kodak Co.), 03 September 2009 (03.09.2009), entire text; all drawings & US 2009/0207106 A1	1-14
A	JP 2009-216801 A (Eastman Kodak Co.), 24 September 2009 (24.09.2009), entire text; all drawings & US 2009/0225072 A1	1-14
A	JP 2009-031451 A (Eastman Kodak Co.), 12 February 2009 (12.02.2009), entire text; all drawings & US 2010/0171774 A1 & EP 2179412 A2 & WO 2009/014634 A2 & KR 10-2010-0038394 A & CN 101903935 A	1-14
A	JP 2003-280590 A (Sanyo Electric Co., Ltd.), 02 October 2003 (02.10.2003), entire text; all drawings (Family: none)	1-14
A	WO 2003/027999 A1 (Sanyo Electric Co., Ltd.), 03 April 2003 (03.04.2003), entire text; all drawings & JP 4053001 B & US 2004/0183483 A1 & EP 1439518 A1 & CN 1556977 A	1-14

国際調査報告		国際出願番号 PCT/JP2011/003780									
A. 発明の属する分野の分類（国際特許分類（IPC）） Int.Cl. G09G3/30(2006.01)i, G09G3/20(2006.01)i, H01L51/50(2006.01)i											
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） Int.Cl. G09G3/30, G09G3/20, H01L51/50											
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2011年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2011年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2011年</td> </tr> </table>				日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2011年	日本国実用新案登録公報	1996-2011年	日本国登録実用新案公報	1994-2011年
日本国実用新案公報	1922-1996年										
日本国公開実用新案公報	1971-2011年										
日本国実用新案登録公報	1996-2011年										
日本国登録実用新案公報	1994-2011年										
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）											
C. 関連すると認められる文献											
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号									
A	JP 2009-162980 A（パナソニック株式会社）2009.07.23, 全文全図（ファミリーなし）	1-14									
A	JP 2006-065148 A（ソニー株式会社）2006.03.09, 全文全図（ファミリーなし）	1-14									
A	JP 2008-185809 A（京セラ株式会社）2008.08.14, 全文全図 & US 2010/0020065 A1 & WO 2008/093519 A1	1-14									
☒ C欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。											
<table border="0"> <tr> <td> * 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願 </td> <td> の日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献 </td> </tr> </table>				* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願	の日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献						
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願	の日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献										
国際調査を完了した日 22.07.2011		国際調査報告の発送日 02.08.2011									
国際調査機関の名称及びあて先 日本国特許庁（ISA/JP） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官（権限のある職員） 奈良田 新一 電話番号 03-3581-1101 内線 3226	2G 3805								

国際調査報告		国際出願番号 PCT/J P 2 0 1 1 / 0 0 3 7 8 0
C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2008-502015 A (トムソン ライセンシング) 2008.01.24, 全文 全図 & US 2008/0284688 A1 & EP 1754213 A2 & WO 2005/122120 A2 & DE 102004028233 A1 & CN 1965341 A	1-14
A	JP 2010-039046 A (三星電子株式会社) 2010.02.18, 全文全図 & US 2010/0026732 A1 & EP 2149868 A2 & KR 10-2010-0014106 A	1-14
A	JP 2010-508559 A (イーストマン コダック カンパニー) 2010.03.18, 全文全図 & US 2008/0100542 A1 & EP 2078300 A1 & WO 2008/057187 A1 & KR 10-2009-0077061 A & CN 101536071 A	1-14
A	JP 2009-198691 A (イーストマン コダック カンパニー) 2009.09.03, 全文全図 & US 2009/0207106 A1	1-14
A	JP 2009-216801 A (イーストマン コダック カンパニー) 2009.09.24, 全文全図 & US 2009/0225072 A1	1-14
A	JP 2009-031451 A (イーストマン コダック カンパニー) 2009.02.12, 全文全図 & US 2010/0171774 A1 & EP 2179412 A2 & WO 2009/014634 A2 & KR 10-2010-0038394 A & CN 101903935 A	1-14
A	JP 2003-280590 A (三洋電機株式会社) 2003.10.02, 全文全図 (フ ァミリーなし)	1-14
A	WO 2003/027999 A1 (三洋電機株式会社) 2003.04.03, 全文全図 & JP 4053001 B & US 2004/0183483 A1 & EP 1439518 A1 & CN 1556977 A	1-14

フロントページの続き

(51) Int.Cl.	F I	テーマコード (参考)
	G 0 9 G 3/30	K
	H 0 5 B 33/14	A
	H 0 5 B 33/28	
	G 0 9 G 3/20	6 4 2 B
	G 0 9 G 3/20	6 3 1 U

(81) 指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, IL, IN, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

F ターム(参考) 5C380 AA01 AB06 AC07 BA01 BA11 BA19 BA22 BA28 BA36 BA38
 BA39 BA42 BA45 CA12 CC02 CC26 CC33 CC62 CD012 CE08
 CE19 CF01 CF13 CF17 CF67 DA02 DA32 DA34 DA35 EA02
 FA02 FA03 FA04 FA22 FA23 FA24 FA28

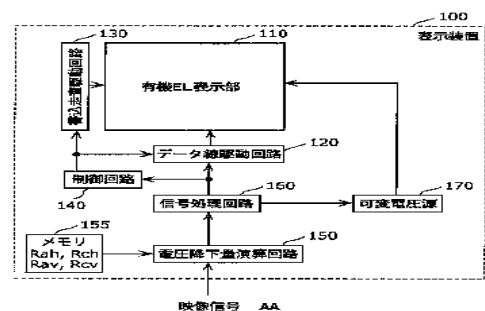
(注) この公表は、国際事務局(WIPO)により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願(日本語実用新案登録出願)の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。

专利名称(译)	显示装置及其驱动方法		
公开(公告)号	JPWO2012001991A1	公开(公告)日	2013-08-22
申请号	JP2012522477	申请日	2011-07-01
[标]申请(专利权)人(译)	松下电器产业株式会社		
申请(专利权)人(译)	松下电器产业株式会社		
[标]发明人	加藤敏行		
发明人	加藤 敏行		
IPC分类号	G09G3/30 G09G3/20 H01L51/50 H05B33/28		
CPC分类号	G09G3/3258 G09G3/3291 G09G2300/043 G09G2320/041 G09G2320/0626 G09G2330/021 G09G2330/12 G09G2360/16 H01L27/3244		
FI分类号	G09G3/30.J G09G3/20.612.E G09G3/20.624.B G09G3/20.611.A G09G3/20.612.U G09G3/30.K H05B33/14.A H05B33/28 G09G3/20.642.B G09G3/20.631.U		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC14 3K107/CC33 3K107/CC43 3K107/DD23 3K107/DD27 3K107/DD37 3K107/DD46Y 3K107/EE03 3K107/FF04 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD22 5C080/DD26 5C080/DD27 5C080/EE29 5C080/FF11 5C080/JJ01 5C080/JJ02 5C080/JJ03 5C080/JJ05 5C080/JJ06 5C080/JJ07 5C080/KK43 5C380/AA01 5C380/AB06 5C380/AC07 5C380/BA01 5C380/BA11 5C380/BA19 5C380/BA22 5C380/BA28 5C380/BA36 5C380/BA38 5C380/BA39 5C380/BA42 5C380/BA45 5C380/CA12 5C380/CC02 5C380/CC26 5C380/CC33 5C380/CC62 5C380/CD012 5C380/CE08 5C380/CE19 5C380/CF01 5C380/CF13 5C380/CF17 5C380/CF67 5C380/DA02 5C380/DA32 5C380/DA34 5C380/DA35 5C380/EA02 5C380/FA02 5C380/FA03 5C380/FA04 5C380/FA22 5C380/FA23 5C380/FA24 5C380/FA28		
代理人(译)	新居 広守		
优先权	2010151554 2010-07-02 JP		
其他公开文献	JP5793141B2		
外部链接	Espacenet		

摘要(译)

根据本公开的显示装置包括：具有像素的有机EL显示单元；和具有像素的有机EL显示单元。可变电电压源，其向有机EL显示单元提供电压。电压下降量计算电路，其根据视频数据调节可变电电压源输出的电压，其中有机EL显示单元还包括连接的阳极侧电源线网络和阴极侧电源线网络 电压下降量计算电路根据像素数据向像素和可变电电压源提供用于从可变电电压源供应电压的电压，并且电压降量计算电路根据视频数据估计阳极侧电源线网络和阳极侧电源线网络中的电压降量的分布。 阴极侧电源线网络用于每个像素，并且基于每个像素的电压降量的估计分布来调节电压。

【图1】



100 DISPLAY DEVICE
130 WRITE SCAN DRIVE CIRCUIT
110 ORGANIC EL DISPLAY SECTION
120 DATA LINE DRIVE CIRCUIT
140 CONTROL CIRCUIT
160 SIGNAL PROCESSING CIRCUIT
170 VARIABLE VOLTAGE SOURCE
155 MEMORY
150 VOLTAGE DROP QUANTITY CALCULATING CIRCUIT
AA IMAGE SIGNAL