

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号
特許第5760045号
(P5760045)

(45) 発行日 平成27年8月5日(2015.8.5)

(24) 登録日 平成27年6月12日(2015.6.12)

(51) Int.Cl.

F I

G O 9 G 3 / 3 0 (2 0 0 6 . 0 1)

G O 9 G 3 / 2 0 (2 0 0 6 . 0 1)

H O 1 L 5 1 / 5 0 (2 0 0 6 . 0 1)

G O 9 G 3 / 3 0 J

G O 9 G 3 / 2 0 6 2 2 E

G O 9 G 3 / 2 0 6 2 4 B

G O 9 G 3 / 2 0 6 4 1 D

G O 9 G 3 / 2 0 6 1 2 K

請求項の数 30 (全 30 頁) 最終頁に続く

(21) 出願番号	特願2013-125340 (P2013-125340)	(73) 特許権者	512187343
(22) 出願日	平成25年6月14日 (2013.6.14)		三星ディスプレイ株式会社
(65) 公開番号	特開2014-41337 (P2014-41337A)		S a m s u n g D i s p l a y C o .
(43) 公開日	平成26年3月6日 (2014.3.6)		, L t d .
審査請求日	平成25年6月14日 (2013.6.14)		大韓民国京畿道龍仁市器興区三星二路95
(31) 優先権主張番号	10-2012-0091442		95, S a m s u n g 2 R o, G i h
(32) 優先日	平成24年8月21日 (2012.8.21)		e u n g - G u, Y o n g i n - C i t y
(33) 優先権主張国	韓国 (KR)		, G y e o n g g i - D o, K o r e a
		(74) 代理人	100070024
			弁理士 松永 宣行
		(74) 代理人	100159042
			弁理士 辻 徹二
			最終頁に続く

(54) 【発明の名称】 発光制御駆動部及びそれを含む有機発光表示装置

(57) 【特許請求の範囲】

【請求項1】

発光制御ラインを通じて順次的に発光制御信号を出力する複数のステージを含み、
前記各々のステージは、

第1電圧を受信し、第1サブ制御信号、及び第2サブ制御信号に応答して第1信号及び
第2信号を生成する第1信号処理部と、

前記第1電圧より高いレベルを有する第2電圧を受信し、第3サブ制御信号、前記第1
信号、及び前記第2信号に応答して第3信号及び第4信号を生成する第2信号処理部と、

前記第1電圧及び前記第2電圧を受信し、前記第3信号及び前記第4信号に応答して前
記発光制御信号を生成する第3信号処理部と、を含み、

前記各々のステージの前記第1信号処理部は前段のステージから出力される前記発光制
御信号を前記第1サブ制御信号として受信し、第1番目ステージの前記第1信号処理部は
前記第1サブ制御信号を開始信号として受信し、

前記第4信号は、第1レベルと前記第1レベルより低い第2レベルになる前記第3サブ
制御信号の電位変化量によってブートストラップされ、前記第4信号は前記第2レベルよ
り小さい第3レベルになり、前記第1電圧は前記第2レベルを有し、前記第2電圧は前記
第1レベルを有する発光制御駆動部。

【請求項2】

奇数番目ステージの各々の前記第1信号処理部は前記第2サブ制御信号として第1クロ
ック信号を受信し、前記第2信号処理部は前記第3サブ制御信号として第2クロック信号

を受信し、

偶数番目ステージの各々の前記第 1 信号処理部は前記第 2 サブ制御信号として前記第 2 クロック信号を受信し、前記第 2 信号処理部は前記第 3 サブ制御信号として前記第 1 クロック信号を受信する請求項 1 に記載の発光制御駆動部。

【請求項 3】

前記第 1 及び前記第 2 クロック信号は同一の周波数を有し、前記第 2 クロック信号は前記第 1 クロック信号の周期の半周期区間として定義される第 1 区間、前記第 1 クロック信号がシフトされた信号である請求項 2 に記載の発光制御駆動部。

【請求項 4】

前記開始信号の活性化レベル区間は前記第 1 区間の 4 倍の時間を有する区間として定義される第 2 区間に設定され、前記開始信号は前記第 1 クロック信号が第 1 レベルから前記第 1 レベルより低いレベルを有する第 2 レベルに遷移される始点で活性化される請求項 3 に記載の発光制御駆動部。

10

【請求項 5】

前記発光制御信号は各々前記第 1 区間の 3 倍の時間として定義される第 3 区間の間に前記第 2 レベルを有し、前記発光制御信号は順次的に前記第 1 区間、シフトされて出力される請求項 3 または 4 に記載の発光制御駆動部。

【請求項 6】

前記第 1 信号処理部は第 1 乃至第 3 トランジスターを含み、

前記第 1 トランジスターのゲート端子は前記第 2 サブ制御信号を受信し、ソース端子は前記第 1 サブ制御信号を受信し、

20

前記第 2 トランジスターのゲート端子は前記第 1 トランジスターのドレーン端子に連結され、ドレーン端子は前記第 2 サブ制御信号を受信し、

前記第 3 トランジスターのゲート端子は前記第 2 サブ制御信号を受信し、ソース端子は前記第 2 トランジスターのソース端子に連結され、ドレーン端子は前記第 1 電圧を受信し、

前記第 1 信号は互いに連結された前記第 2 及び前記第 3 トランジスターの前記ソース端子を通じて出力され、前記第 2 信号は前記第 1 トランジスターの前記ドレーン端子を通じて出力される請求項 1 乃至 5 のいずれか一項に記載の発光制御駆動部。

【請求項 7】

30

前記第 2 信号処理部は第 4 乃至第 7 トランジスターと第 1 及び第 2 キャパシターを含み、

前記第 4 トランジスターのゲート端子は前記第 3 サブ制御信号を受信し、ドレーン端子は第 1 ノード及び前記第 1 トランジスターの前記ドレーン端子に連結され、

前記第 1 キャパシターの第 1 電極は前記第 3 サブ制御信号を受信し、第 2 電極は前記第 4 トランジスターの前記ドレーン端子に連結され、

前記第 5 トランジスターのゲート端子は前記第 3 トランジスターの前記ソース端子及び第 2 ノードに連結され、ソース端子は前記第 2 電圧を受信し、ドレーン端子は前記第 4 トランジスターのソース端子に連結され、

前記第 6 トランジスターのゲート端子は前記第 2 ノードに連結され、ドレーン端子は前記第 3 サブ制御信号を受信し、

40

前記第 2 キャパシターの第 1 電極は前記第 6 トランジスターの前記ゲート端子に連結され、第 2 電極は前記第 6 トランジスターのソース端子に連結され、

前記第 7 トランジスターのゲート端子は前記第 3 サブ制御信号を受信し、ソース端子は第 3 ノードに連結され、ドレーン端子は前記第 6 トランジスターの前記ソース端子に連結され、

前記第 3 信号は前記第 3 ノードへ提供され、前記第 4 信号は前記第 1 ノードへ提供される請求項 6 に記載の発光制御駆動部。

【請求項 8】

前記第 3 信号処理部は第 8 乃至第 10 トランジスター及び第 3 キャパシターを含み、

50

前記第 8 トランジスタのゲート端子は前記第 1 ノードに連結され、ソース端子は前記第 2 電圧を受信し、ドレイン端子は前記第 3 ノードに連結され、

前記第 3 キャパシタの第 1 電極は前記第 2 電圧を受信し、第 2 電極は前記第 3 ノードに連結され、

前記第 9 トランジスタのゲート端子は前記第 3 ノードに連結され、ソース端子は前記第 2 電圧を受信し、ドレイン端子は対応する発光制御ラインに連結され、

前記第 10 トランジスタのゲート端子は前記第 1 ノードに連結され、前記ソース端子は前記対応する発光制御ラインに連結され、ドレイン端子は前記第 1 電圧を受信し、

前記第 9 トランジスタの前記ドレイン端子及び前記第 10 トランジスタの前記ソース端子は次のステージの第 1 信号処理部の第 1 トランジスタのソース端子に連結される請求項 7 に記載の発光制御駆動部。

【請求項 9】

対応する走査ライン、対応するデータライン、及び対応する発光制御ラインに連結された複数の画素を含む表示パネルと、

前記走査ラインを通じて走査信号を前記画素へ順次的に提供する走査駆動部と、

前記データラインを通じてデータ電圧を前記画素へ提供するデータ駆動部と、

前記発光制御ラインを通じて順次的に発光制御信号を前記画素へ提供する複数のステージを含む発光制御駆動部と、を含み、

前記各々のステージは、

第 1 電圧を受信し、第 1 サブ制御信号及び第 2 サブ制御信号にตอบสนองして第 1 信号及び第 2 信号を生成する第 1 信号処理部と、

前記第 1 電圧より高いレベルを有する第 2 電圧を受信し、第 3 サブ制御信号、前記第 1 信号、及び前記第 2 信号にตอบสนองして第 3 信号及び第 4 信号を生成する第 2 信号処理部と、

前記第 1 電圧及び前記第 2 電圧を受信し、前記第 3 信号及び前記第 4 信号にตอบสนองして前記発光制御信号を生成する第 3 信号処理部と、を含み、

前記各々のステージの前記第 1 信号処理部は前段のステージから出力される前記発光制御信号を前記第 1 サブ制御信号として受信し、第 1 番目ステージの前記第 1 信号処理部は前記第 1 サブ制御信号を開始信号として受信し、

前記第 4 信号は、第 1 レベルと前記第 1 レベルより低い第 2 レベルになる前記第 3 サブ制御信号の電位変化量によってブートストラップされ、前記第 4 信号は前記第 2 レベルより小さい第 3 レベルになり、前記第 1 電圧は前記第 2 レベルを有し、前記第 2 電圧は前記第 1 レベルを有する有機発光表示装置。

【請求項 10】

奇数番目ステージの各々の前記第 1 信号処理部は前記第 2 サブ制御信号として第 1 クロック信号を受信し、前記第 2 信号処理部は前記第 3 サブ制御信号として第 2 クロック信号を受信し、

偶数番目ステージの各々の前記第 1 信号処理部は前記第 2 サブ制御信号として前記第 2 クロック信号を受信し、前記第 2 信号処理部は前記第 3 サブ制御信号として前記第 1 クロック信号を受信する請求項 9 に記載の有機発光表示装置。

【請求項 11】

前記第 1 及び前記第 2 クロック信号は同一の周波数を有し、前記第 2 クロック信号は前記第 1 クロック信号の周期の半周期区間として定義される第 1 区間、前記第 1 クロック信号がシフトされた信号であり、

前記開始信号は第 1 クロック信号が第 1 レベルから前記第 1 レベルより低いレベルを有する第 2 レベルに遷移される始点で活性化され、前記開始信号の活性化区間は前記第 1 区間の 4 倍の時間を有する第 2 区間に設定される請求項 10 に記載の有機発光表示装置。

【請求項 12】

前記第 1 信号処理部は第 1 乃至第 3 トランジスタを含み、

前記第 1 トランジスタのゲート端子は前記第 2 サブ制御信号を受信し、ソース端子は前記第 1 サブ制御信号を受信し、

前記第 2 トランジスタのゲート端子は前記第 1 トランジスタのドレーン端子に連結され、ドレーン端子は前記第 2 サブ制御信号を受信し、

前記第 3 トランジスタのゲート端子は前記第 2 サブ制御信号を受信し、ソース端子は前記第 2 トランジスタのソース端子に連結され、ドレーン端子は前記第 1 電圧を受信し、

前記第 1 信号は互いに連結された前記第 2 及び第 3 トランジスタの前記ソース端子を通じて出力され、前記第 2 信号は前記第 1 トランジスタの前記ドレーン端子を通じて出力される請求項 1 1 に記載の有機発光表示装置。

【請求項 1 3】

前記第 2 信号処理部は第 4 乃至第 7 トランジスタと第 1 及び第 2 キャパシターを含み、

前記第 4 トランジスタのゲート端子は前記第 3 サブ制御信号を受信し、ドレーン端子は第 1 ノード及び前記第 1 トランジスタの前記ドレーン端子に連結され、

前記第 1 キャパシターの第 1 電極は前記第 3 サブ制御信号を受信し、第 2 電極は前記第 4 トランジスタの前記ドレーン端子に連結され、

前記第 5 トランジスタのゲート端子は前記第 3 トランジスタの前記ソース端子及び第 2 ノードに連結され、ソース端子は前記第 2 電圧を受信し、ドレーン端子は前記第 4 トランジスタのソース端子に連結され、

前記第 6 トランジスタのゲート端子は前記第 2 ノードに連結され、ドレーン端子は前記第 3 サブ制御信号を受信し、

前記第 2 キャパシターの第 1 電極は前記第 6 トランジスタの前記ゲート端子に連結され、第 2 電極は前記第 6 トランジスタのソース端子に連結され、

前記第 7 トランジスタのゲート端子は前記第 3 サブ制御信号を受信し、ソース端子は第 3 ノードに連結され、ドレーン端子は前記第 6 トランジスタの前記ソース端子に連結され、

前記第 3 信号は前記第 3 ノードへ提供され、前記第 4 信号は前記第 1 ノードへ提供される請求項 1 2 に記載の有機発光表示装置。

【請求項 1 4】

前記第 3 信号処理部は第 8 乃至第 10 トランジスタ及び第 3 キャパシターを含み、

前記第 8 トランジスタのゲート端子は前記第 1 ノードに連結され、ソース端子は前記第 2 電圧を受信し、ドレーン端子は前記第 3 ノードに連結され、

前記第 3 キャパシターの第 1 電極は前記第 2 電圧を受信し、第 2 電極は前記第 3 ノードに連結され、

前記第 9 トランジスタのゲート端子は前記第 3 ノードに連結され、ソース端子は前記第 2 電圧を受信し、ドレーン端子は対応する発光制御ラインに連結され、

前記第 10 トランジスタのゲート端子は前記第 1 ノードに連結され、前記ソース端子は前記対応する発光制御ラインに連結され、ドレーン端子は前記第 1 電圧を受信し、

前記第 9 トランジスタの前記ドレーン端子及び前記第 10 トランジスタの前記ソース端子は次のステージの第 1 信号処理部の第 1 トランジスタのソース端子に連結される請求項 1 3 に記載の有機発光表示装置。

【請求項 1 5】

発光制御ラインを通じて順次的に発光制御信号を出力する複数のステージを含み、

前記各々のステージは、

第 1 方向制御信号及び第 2 方向制御信号に応答して第 1 入力信号及び第 2 入力信号の中でいずれか 1 つを第 1 サブ制御信号として出力する両方向駆動部と、

第 1 電圧を受信し、前記第 1 サブ制御信号、及び第 2 サブ制御信号に応答して第 1 信号及び第 2 信号を生成する第 1 信号処理部と、

前記第 1 電圧より高いレベルを有する第 2 電圧を受信し、第 3 サブ制御信号、前記第 1 信号、及び前記第 2 信号に応答して第 3 信号及び第 4 信号を生成する第 2 信号処理部と、

前記第 1 電圧及び前記第 2 電圧を受信し、前記第 3 信号及び前記第 4 信号に応答して前

10

20

30

40

50

記発光制御信号を生成する第 3 信号処理部と、を含み、

前記各々の両方向駆動部は前段のステージから出力される前記発光制御信号を前記第 1 入力信号として受信し、次段のステージから出力される前記発光制御信号を前記第 2 入力信号として受信し、第 1 番目ステージの前記両方向駆動部は前記第 1 入力信号として開始信号を受信し、最後のステージの前記両方向駆動部は前記第 2 入力信号として前記開始信号を受信し、

前記第 4 信号は、第 1 レベルと前記第 1 レベルより低い第 2 レベルになる前記第 3 サブ制御信号の電位変化量によってブートストラップされ、前記第 4 信号は前記第 2 レベルより小さい第 3 レベルになり、前記第 1 電圧は前記第 2 レベルを有し、前記第 2 電圧は前記第 1 レベルを有する発光制御駆動部。

10

【請求項 16】

前記各々の両方向駆動部は活性化された前記第 1 方向制御信号に応答して前記第 1 入力信号を前記第 1 信号処理部へ提供し、活性化された前記第 2 方向制御信号に応答して前記第 2 入力信号を前記第 1 信号処理部へ提供する請求項 15 に記載の発光制御駆動部。

【請求項 17】

奇数番目ステージの各々の前記第 1 信号処理部は前記第 2 サブ制御信号として第 1 クロック信号を受信し、前記第 2 信号処理部は前記第 3 サブ制御信号として第 2 クロック信号を受信し、

偶数番目ステージの各々の前記第 1 信号処理部は前記第 2 サブ制御信号として前記第 2 クロック信号を受信し、前記第 2 信号処理部は前記第 3 サブ制御信号として前記第 1 クロック信号を受信する請求項 15 または 16 に記載の発光制御駆動部。

20

【請求項 18】

前記第 1 及び前記第 2 クロック信号は同一の周波数を有し、前記第 2 クロック信号は前記第 1 クロック信号の周期の半周期区間として定義される第 1 区間、前記第 1 クロック信号がシフトされた信号であり、

前記開始信号の活性化レベル区間は前記第 1 区間の 4 倍の時間を有する区間として定義される第 2 区間に設定され、前記開始信号は前記第 1 クロック信号が第 1 レベルから前記第 1 レベルより低いレベルを有する第 2 レベルに遷移される始点で活性化される請求項 17 に記載の発光制御駆動部。

【請求項 19】

30

前記第 1 信号処理部は第 1 乃至第 3 トランジスターを含み、

前記第 1 トランジスターのゲート端子は前記第 2 サブ制御信号を受信し、ソース端子は前記第 1 サブ制御信号を受信し、

前記第 2 トランジスターのゲート端子は前記第 1 トランジスターのドレイン端子に連結され、ドレイン端子は前記第 2 サブ制御信号を受信し、

前記第 3 トランジスターのゲート端子は前記第 2 サブ制御信号を受信し、ソース端子は前記第 2 トランジスターのソース端子に連結され、ドレイン端子は前記第 1 電圧を受信し、

前記第 1 信号は互いに連結された前記第 2 及び前記第 3 トランジスターの前記ソース端子を通じて出力され、前記第 2 信号は前記第 1 トランジスターの前記ドレイン端子を通じて出力される請求項 17 または 18 に記載の発光制御駆動部。

40

【請求項 20】

前記第 2 信号処理部は第 4 乃至第 7 トランジスターと第 1 及び第 2 キャパシターを含み、

前記第 4 トランジスターのゲート端子は前記第 3 サブ制御信号を受信し、ドレイン端子は第 1 ノード及び前記第 1 トランジスターの前記ドレイン端子に連結され、

前記第 1 キャパシターの第 1 電極は前記第 3 サブ制御信号を受信し、第 2 電極は前記第 4 トランジスターの前記ドレイン端子に連結され、

前記第 5 トランジスターのゲート端子は前記第 3 トランジスターの前記ソース端子及び第 2 ノードに連結され、ソース端子は前記第 2 電圧を受信し、ドレイン端子は前記第 4 ト

50

ランジスターのソース端子に連結され、

前記第 6 トランジスターのゲート端子は前記第 2 ノードに連結され、ドレーン端子は前記第 3 サブ制御信号を受信し、

前記第 2 キャパシターの第 1 電極は前記第 6 トランジスターの前記ゲート端子に連結され、第 2 電極は前記第 6 トランジスターのソース端子に連結され、

前記第 7 トランジスターのゲート端子は前記第 3 サブ制御信号を受信し、ソース端子は第 3 ノードに連結され、ドレーン端子は前記第 6 トランジスターの前記ソース端子に連結され、

前記第 3 信号は前記第 3 ノードへ提供され、前記第 4 信号は前記第 1 ノードへ提供される請求項 19 に記載の発光制御駆動部。

10

【請求項 21】

前記第 3 信号処理部は第 8 乃至第 10 トランジスター及び第 3 キャパシターを含み、

前記第 8 トランジスターのゲート端子は前記第 1 ノードに連結され、ソース端子は前記第 2 電圧を受信し、ドレーン端子は前記第 3 ノードに連結され、

前記第 3 キャパシターの第 1 電極は前記第 2 電圧を受信し、第 2 電極は前記第 3 ノードに連結され、

前記第 9 トランジスターのゲート端子は前記第 3 ノードに連結され、ソース端子は前記第 2 電圧を受信し、ドレーン端子は対応する発光制御ラインに連結され、

前記第 10 トランジスターのゲート端子は前記第 1 ノードに連結され、前記ソース端子は前記対応する発光制御ラインに連結され、ドレーン端子は前記第 1 電圧を受信し、

20

前記第 9 トランジスターの前記ドレーン端子及び前記第 10 トランジスターの前記ソース端子は次のステージの第 1 信号処理部の第 1 トランジスターのソース端子に連結される請求項 20 に記載の発光制御駆動部。

【請求項 22】

前記各々の両方向駆動部は第 11 トランジスター及び第 12 トランジスターを含み、

前記第 11 トランジスターのゲート端子は前記第 1 方向制御信号を受信し、ソース端子は前記第 1 入力信号を受信し、

前記第 12 トランジスターのゲート端子は前記第 2 方向制御信号を受信し、ソース端子は前記第 2 入力信号を受信し、ドレーン端子は前記第 11 トランジスターのドレーン端子に連結され、

30

前記第 11 及び前記第 12 トランジスターのドレーン端子を通じて前記第 1 信号処理部へ前記第 1 サブ制御信号が出力される請求項 16 に記載の発光制御駆動部。

【請求項 23】

発光制御ラインを通じて順次的に発光制御信号を出力する複数のステージを含み、

前記各々のステージは、

第 1 方向制御信号及び第 2 方向制御信号に応答して第 1 入力信号及び第 2 入力信号の中でいずれか 1 つを第 1 サブ制御信号として出力する両方向駆動部と、

第 1 電圧を受信し、前記第 1 サブ制御信号、及び第 2 サブ制御信号に応答して第 1 信号及び第 2 信号を生成する第 1 信号処理部と、

前記第 1 電圧より高いレベルを有する第 2 電圧を受信し、第 3 サブ制御信号、前記第 1 信号、及び前記第 2 信号に応答して第 3 信号、第 4 信号、及びキャリー信号を生成する第 2 信号処理部と、

40

前記第 1 電圧及び前記第 2 電圧を受信し、前記第 3 信号及び前記第 4 信号に応答して前記発光制御信号を生成する第 3 信号処理部と、を含み、

前記各々の両方向駆動部は前段のステージから出力される前記キャリー信号を前記第 1 入力信号として受信し、次段のステージから出力される前記キャリー信号を前記第 2 入力信号として受信し、第 1 番目ステージの前記両方向駆動部は前記第 1 入力信号として開始信号を受信し、最後のステージの前記両方向駆動部は前記第 2 入力信号として前記開始信号を受信し、

前記第 4 信号は、第 1 レベルと前記第 1 レベルより低い第 2 レベルになる前記第 3 サブ

50

制御信号の電位変化量によってブートストラップされ、前記第 4 信号は前記第 2 レベルより小さい第 3 レベルになり、前記第 1 電圧は前記第 2 レベルを有し、前記第 2 電圧は前記第 1 レベルを有する発光制御駆動部。

【請求項 2 4】

前記各々の両方向駆動部は活性化された前記第 1 方向制御信号に応答して前記第 1 入力信号を前記第 1 信号処理部へ提供し、活性化された前記第 2 方向制御信号に応答して前記第 2 入力信号を前記第 1 信号処理部へ提供する請求項 2 3 に記載の発光制御駆動部。

【請求項 2 5】

奇数番目ステージの各々の前記第 1 信号処理部は前記第 2 サブ制御信号として第 1 クロック信号を受信し、前記第 2 信号処理部は前記第 3 サブ制御信号として第 2 クロック信号を受信し、

10

偶数番目ステージの各々の前記第 1 信号処理部は前記第 2 サブ制御信号として前記第 2 クロック信号を受信し、前記第 2 信号処理部は前記第 3 サブ制御信号として前記第 1 クロック信号を受信する請求項 2 3 または 2 4 に記載の発光制御駆動部。

【請求項 2 6】

第 1 及び第 2 クロック信号は同一の周波数を有し、前記第 2 クロック信号は前記第 1 クロック信号の周期の半周期区間として定義される第 1 区間、前記第 1 クロック信号がシフトされた信号であり、

前記開始信号の活性化レベル区間は前記第 1 区間の 4 倍の時間を有する区間として定義される第 2 区間に設定され、前記開始信号は前記第 1 クロック信号が第 1 レベルから前記第 1 レベルより低いレベルを有する第 2 レベルに遷移される始点で活性化される請求項 2 3 乃至 2 5 の何れか一項に記載の発光制御駆動部。

20

【請求項 2 7】

前記第 1 信号処理部は第 1 乃至第 3 トランジスターを含み、

前記第 1 トランジスターのゲート端子は前記第 2 サブ制御信号を受信し、ソース端子は前記第 1 サブ制御信号を受信し、

前記第 2 トランジスターの前記ゲート端子は前記第 1 トランジスターのドレーン端子に連結され、ドレーン端子は前記第 2 サブ制御信号を受信し、

前記第 3 トランジスターのゲート端子は前記第 2 サブ制御信号を受信し、ソース端子は前記第 2 トランジスターのソース端子に連結され、ドレーン端子は前記第 1 電圧を受信し

30

、
前記第 1 信号は互いに連結された前記第 2 及び前記第 3 トランジスターの前記ソース端子を通じて出力され、前記第 2 信号は前記第 1 トランジスターの前記ドレーン端子を通じて出力される請求項 2 5 または 2 6 に記載の発光制御駆動部。

【請求項 2 8】

前記第 2 信号処理部は第 4 乃至第 7 トランジスター、第 1 及び第 2 キャパシター、及び第 1 3 及び第 1 4 トランジスターを含み、

前記第 4 トランジスターのゲート端子は前記第 3 サブ制御信号を受信し、ドレーン端子は第 1 ノード及び前記第 1 トランジスターの前記ドレーン端子に連結され、

前記第 1 キャパシターの第 1 電極は第 4 ノードに連結され、第 2 電極は前記第 4 トランジスターの前記ドレーン端子に連結され、

40

前記第 5 トランジスターのゲート端子は前記第 3 トランジスターの前記ソース端子及び第 2 ノードに連結され、ソース端子は前記第 2 電圧を受信し、ドレーン端子は前記第 4 トランジスターのソース端子に連結され、

前記第 6 トランジスターのゲート端子は前記第 2 ノードに連結され、ドレーン端子は前記第 3 サブ制御信号を受信し、

前記第 2 キャパシターの第 1 電極は前記第 6 トランジスターの前記ゲート端子に連結され、第 2 電極は前記第 6 トランジスターのソース端子に連結され、

前記第 7 トランジスターのゲート端子は前記第 3 サブ制御信号を受信し、ソース端子は第 3 ノードに連結され、ドレーン端子は前記第 6 トランジスターの前記ソース端子に連結

50

され、

前記第 1 3 トランジスタのゲート端子は前記第 2 ノードに連結され、ソース端子は前記第 2 電圧を受信し、ドレーン端子は前記第 4 ノードに連結され、

前記第 1 4 トランジスタのゲート端子は前記第 1 キャパシタの前記第 2 電極に連結され、ソース端子は前記第 4 ノードに連結され、ドレーン端子は前記第 1 クロック信号を受信し、

前記第 3 信号は前記第 3 ノードへ提供され、前記第 4 信号は前記第 1 ノードへ提供され、前記第 4 ノードの電圧は前記キャリア信号として出力される請求項 2 7 に記載の発光制御駆動部。

【請求項 2 9】

前記第 3 信号処理部は第 8 乃至第 1 0 トランジスタ及び第 3 キャパシタを含み、

前記第 8 トランジスタのゲート端子は前記第 1 ノードに連結され、ソース端子は前記第 2 電圧を受信し、ドレーン端子は前記第 3 ノードに連結され、

前記第 3 キャパシタの第 1 電極は前記第 2 電圧を受信し、第 2 電極は前記第 3 ノードに連結され、

前記第 9 トランジスタのゲート端子は前記第 3 ノードに連結され、ソース端子は前記第 2 電圧を受信し、ドレーン端子は対応する発光制御ラインに連結され、

前記第 1 0 トランジスタのゲート端子は前記第 1 ノードに連結され、前記ソース端子は前記対応する発光制御ラインに連結され、ドレーン端子は前記第 1 電圧を受信し、

前記第 9 トランジスタの前記ドレーン端子及び前記第 1 0 トランジスタの前記ソース端子は次のステージの第 1 信号処理部の第 1 トランジスタのソース端子に連結される請求項 2 8 に記載の発光制御駆動部。

【請求項 3 0】

前記各々の両方向駆動部は第 1 1 トランジスタ及び第 1 2 トランジスタを含み、

前記第 1 1 トランジスタのゲート端子は前記第 1 方向制御信号を受信し、ソース端子は前記第 1 入力信号を受信し、

前記第 1 2 トランジスタのゲート端子は前記第 2 方向制御信号を受信し、ソース端子は前記第 2 入力信号を受信し、ドレーン端子は前記第 1 1 トランジスタのドレーン端子に連結され、

前記第 1 1 及び前記第 1 2 トランジスタのドレーン端子を通じて前記第 1 信号処理部へ前記第 1 サブ制御信号が出力される請求項 2 4 に記載の発光制御駆動部。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は発光制御駆動部及びそれを含む有機発光表示装置に関し、より詳細には構成が簡易化された発光制御駆動部及びそれを含む有機発光表示装置に関する。

【背景技術】

【0 0 0 2】

最近、液晶表示装置 (Liquid Crystal Display)、有機発光表示装置 (Organic Light Emitting Display)、エレクトロ・ウェットティング表示装置 (Electro Wetting Display Device)、プラズマ表示装置 (Plasma Display Panel: PDP) 及び電気泳動表示装置 (Electrophoretic Display Device) 等の多様な表示装置が開発されている。

【0 0 0 3】

表示装置の中での有機発光表示装置は電子と正孔との再結合によって光を発生する有機発光ダイオードを利用して映像を表示する。このような有機発光表示装置は速い応答速度を有し、消費電力が低い長所がある。

【0 0 0 4】

一般的な有機発光表示装置は映像を表示する複数の画素、画素に走査信号を順次的に供

10

20

30

40

50

給する走査駆動部、画素にデータ電圧を供給するデータ駆動部、画素に発光制御信号を供給する発光制御駆動部を含む。

【0005】

複数の画素は複数の走査信号に応答して複数のデータ電圧を受信する。画素はデータ電圧に対応する所定輝度の光を生成することによって、所定の映像を表示する。画素の発光時間は発光制御信号によって制御される。発光制御駆動部は初期化制御信号に応答して初期化され、発光制御信号に応答して発光制御信号を生成する。最近、発光制御駆動部の構成を簡易化できる技術が要求されている。

【先行技術文献】

【特許文献】

10

【0006】

【特許文献1】韓国特許公開第10-2007-0040786号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

本発明の目的は構成が簡易化された発光制御駆動部を提供することにある。

【0008】

本発明の他の目的は上記した発光制御駆動部を及びそれを含む有機発光表示装置を提供することにある。

【課題を解決するための手段】

20

【0009】

本発明の一実施形態による発光制御駆動部は発光制御ラインを通じて順次的に発光制御信号を出力する複数のステージを含み、前記各々のステージは、第1電圧を受信し、第1サブ制御信号、及び第2サブ制御信号に応答して第1信号及び第2信号を生成する第1信号処理部、前記第1電圧より低いレベルを有する第2電圧を受信し、第3サブ制御信号、前記第1信号、及び前記第2信号に応答して第3信号及び第4信号を生成する第2信号処理部、及び前記第1電圧及び前記第2電圧を受信し、前記第3信号及び前記第4信号に応答して前記発光制御信号を生成する第3信号処理部を含み、前記各々のステージの前記第1信号処理部は前段のステージから出力される前記発光制御信号を前記第1サブ制御信号として受信し、第1番目ステージの前記第1信号処理部は前記第1サブ制御信号を開始信号として受信する。

30

【0010】

奇数番目ステージの各々の前記第1信号処理部は前記第2サブ制御信号として第1クロック信号を受信し、前記第2信号処理部は前記第3サブ制御信号として第2クロック信号を受信し、偶数番目ステージの各々の前記第1信号処理部は前記第2サブ制御信号として前記第2クロック信号を受信し、前記第2信号処理部は前記第3サブ制御信号として前記第1クロック信号を受信する。

【0011】

前記第1及び前記第2クロック信号は同一の周波数を有し、前記第2クロック信号は前記第1クロック信号の周期の半周期区間として定義される第1区間、前記第1クロック信号がシフトされた信号である。

40

【0012】

前記開始信号の活性化レベル区間は前記第1区間の4倍の時間を有する区間として定義される第2区間に設定され、前記開始信号は前記第1クロック信号が第1レベルから前記第1レベルより低いレベルを有する第2レベルに遷移される始点で活性化される。

【0013】

前記発光制御信号は各々前記第1区間の3倍の時間として定義される第3区間の間に前記第2電圧レベルを有し、前記発光制御信号は順次的に前記第1区間、シフトされて出力される。

【0014】

50

前記第1信号処理部は第1乃至第3トランジスターを含み、前記第1トランジスターのゲート端子は前記第2サブ制御信号を受信し、ソース端子は前記第1サブ制御信号を受信し、前記第2トランジスターのゲート端子は前記第1トランジスターのドレーン端子に連結され、ドレーン端子は前記第2サブ制御信号を受信し、前記第3トランジスターのゲート端子は前記第2サブ制御信号を受信し、ソース端子は前記第2トランジスターのソース端子に連結され、ドレーン端子は前記第1電圧を受信し、前記第1信号は互いに連結された前記第2及び前記第3トランジスターの前記ソース端子を通じて出力され、前記第2信号は前記第1トランジスターの前記ドレーン端子を通じて出力される。

【0015】

前記第2信号処理部は第4乃至第7トランジスターと第1及び第2キャパシターを含み、前記第4トランジスターのゲート端子は前記第3サブ制御信号を受信し、ドレーン端子は第1ノード及び前記第1トランジスターの前記ドレーン端子に連結され、前記第1キャパシターの第1電極は前記第3サブ制御信号を受信し、第2電極は前記第4トランジスターの前記ドレーン端子に連結され、前記第5トランジスターのゲート端子は前記第3トランジスターの前記ソース端子及び第2ノードに連結され、ソース端子は前記第2電圧を受信し、ドレーン端子は前記第4トランジスターのソース端子に連結され、前記第6トランジスターのゲート端子は前記第2ノードに連結され、ドレーン端子は前記第3サブ制御信号を受信し、前記第2キャパシターの第1電極は前記第6トランジスターの前記ゲート端子に連結され、第2電極は前記第6トランジスターのソース端子に連結され、前記第7トランジスターのゲート端子は前記第3サブ制御信号を受信し、ソース端子は第3ノードに連結され、ドレーン端子は前記第6トランジスターの前記ソース端子に連結され、前記第3信号は前記第3ノードへ提供され、前記第4信号は前記第1ノードへ提供される。

【0016】

前記第3信号処理部は第8乃至第10トランジスター及び第3キャパシターを含み、前記第8トランジスターのゲート端子は前記第1ノードに連結され、ソース端子は前記第2電圧を受信し、ドレーン端子は前記第3ノードに連結され、前記第3キャパシターの第1電極は前記第2電圧を受信し、第2電極は前記第3ノードに連結され、前記第9トランジスターのゲート端子は前記第3ノードに連結され、ソース端子は前記第2電圧を受信し、ドレーン端子は対応する発光制御ラインに連結され、前記第10トランジスターのゲート端子は前記第1ノードに連結され、前記ソース端子は前記対応する発光制御ラインに連結され、ドレーン端子は前記第1電圧を受信し、前記第9トランジスターの前記ドレーン端子及び前記第10トランジスターの前記ソース端子は次のステージの第1信号処理部の第1トランジスターのソース端子に連結される。

【0017】

本発明の一実施形態による有機発光表示装置は対応する走査ライン、対応するデータライン、及び対応する発光制御ラインに連結された複数の画素を含む表示パネル、前記走査ラインを通じて走査信号を前記画素へ順次的に提供する走査駆動部、前記データラインを通じてデータ電圧を前記画素へ提供するデータ駆動、及び前記発光制御ラインを通じて順次的に発光制御信号を前記画素へ提供する複数のステージを含む発光制御駆動部と、を含み、前記各々のステージは、第1電圧を受信し、第1サブ制御信号及び第2サブ制御信号に応答して第1信号及び第2信号を生成する第1信号処理部、前記第1電圧より低いレベルを有する第2電圧を受信し、第3サブ制御信号、前記第1信号、及び前記第2信号に応答して第3信号及び第4信号を生成する第2信号処理部、及び前記第1電圧及び前記第2電圧を受信し、前記第3信号及び前記第4信号に応答して前記発光制御信号を生成する第3信号処理部を含み、前記各々のステージの前記第1信号処理部は前段のステージから出力される前記発光制御信号を前記第1サブ制御信号として受信し、第1番目ステージの前記第1信号処理部は前記第1サブ制御信号を開始信号として受信する。

【0018】

本発明の一実施形態による発光制御駆動部は発光制御ラインを通じて順次的に発光制御信号を出力する複数のステージを含み、前記各々のステージは、第1方向制御信号及び第

10

20

30

40

50

2方向制御信号にตอบสนองして第1入力信号及び第2入力信号の中でいずれか1つを第1サブ制御信号として出力する両方向駆動部、第1電圧を受信し、前記第1サブ制御信号、及び第2サブ制御信号にตอบสนองして第1信号及び第2信号を生成する第1信号処理部、前記第1電圧より低いレベルを有する第2電圧を受信し、第3サブ制御信号、前記第1信号、及び前記第2信号にตอบสนองして第3信号及び第4信号を生成する第2信号処理部、及び前記第1電圧及び前記第2電圧を受信し、前記第3信号及び前記第4信号にตอบสนองして前記発光制御信号を生成する第3信号処理部を含み、前記各々の両方向駆動部は前段のステージから出力される前記発光制御信号を前記第1入力信号として受信し、次段のステージから出力される前記発光制御信号を前記第2入力信号として受信し、第1番目ステージの前記両方向駆動部は前記第1入力信号として開始信号を受信し、最後のステージの前記両方向駆動部は前記第2入力信号として前記開始信号を受信する。

10

【0019】

本発明の一実施形態による発光制御駆動部は発光制御ラインを通じて順次的に発光制御信号を出力する複数のステージを含み、前記各々のステージは、第1方向制御信号及び第2方向制御信号にตอบสนองして第1入力信号及び第2入力信号の中でいずれか1つを第1サブ制御信号として出力する両方向駆動部、第1電圧を受信し、前記第1サブ制御信号、及び第2サブ制御信号にตอบสนองして第1信号及び第2信号を生成する第1信号処理部、前記第1電圧より低いレベルを有する第2電圧を受信し、第3サブ制御信号、前記第1信号、及び前記第2信号にตอบสนองして第3信号、第4信号、及びキャリア信号を生成する第2信号処理部、及び前記第1電圧及び前記第2電圧を受信し、前記第3信号及び前記第4信号にตอบสนองして前記発光制御信号を生成する第3信号処理部を含み、前記各々の両方向駆動部は前段のステージから出力される前記キャリア信号を前記第1入力信号として受信し、次段のステージから出力される前記キャリア信号を前記第2入力信号として受信し、第1番目ステージの前記両方向駆動部は前記第1入力信号として開始信号を受信し、最後のステージの前記両方向駆動部は前記第2入力信号として前記開始信号を受信する。

20

【発明の効果】**【0020】**

本発明の有機発光表示装置の発光制御駆動部は簡易化された構成を有する。

【図面の簡単な説明】**【0021】**

30

【図1】本発明の第1実施形態による有機発光表示装置のブロック図である。

【図2】図1に図示された任意の1画素の等価回路図である。

【図3】図1に図示された発光制御駆動部の構成を示すブロック図である。

【図4】図3に図示されたステージの詳細回路図である。

【図5】図4に図示された第1ステージの動作を説明するためのタイミング図である。

【図6】本発明の第2実施形態による有機発光表示装置の発光制御駆動部のステージの詳細回路図である。

【図7】本発明の第2実施形態による有機発光表示装置の発光制御駆動部のステージの詳細回路図である。

【図8】本発明の第3実施形態による有機発光表示装置の発光制御駆動部のステージの詳細回路図である。

40

【図9】図8に図示された第1ステージの動作を説明するためのタイミング図である。

【図10】図8に図示された第2ステージの動作を説明するためのタイミング図である。

【発明を実施するための形態】**【0022】**

本発明の長所及び特徴は添付される図面と共に詳細に後述されている実施形態を参照すれば明確になる。本発明は以下で詳細に説明される実施形態に限定されることなく、互に異なる多様な形態で具現され得る。

【0023】

以下の説明である部分が他の部分と連結されているとする時、これは直接的に連結され

50

ている場合のみならず、その中間に他の素子を介して電氣的に連結されている場合も含む。また、図面で本発明と関係ない部分は本発明の説明を明確にするために省略し、明細書全体を通じて類似な部分に対しては同一の図面符号に図示した。

【0024】

以下、添付された図面を参照して本発明の望ましい実施形態をより詳細に説明する。

【0025】

図1は本発明の第1実施形態による有機発光表示装置のブロック図である。

【0026】

図1を参照すれば、本発明の第1実施形態による有機発光表示装置100は表示パネル110、タイミングコントローラ120、走査駆動部130、データ駆動部140、及び発光制御駆動部150を含む。

10

【0027】

表示パネル110はマトリックス形態に配列された複数の画素PX11～PXnmを含む。画素PX11～PXnmは行方向に延長された複数の走査ラインS1～Sn及び走査ラインS1～Snと交差する複数のデータラインD1～Dmに連結される。また、画素PX11～PXnmは走査ラインS1～Snと平行に延長された複数の発光制御ラインE1～Enに連結される。

【0028】

走査ラインS1～Snは走査駆動部130に連結されて走査信号を受信する。データラインD1～Dmはデータ駆動部140に連結されてデータ電圧を受信する。発光制御ラインE1～Enは発光制御駆動部150に連結されて発光制御信号を受信する。n及びmは0より大きい整数である。

20

【0029】

タイミングコントローラ120は外部（例えば、システムボード）から映像信号R、G、B及び制御信号を受信する。制御信号は水平同期信号Hsync、垂直同期信号Vsync、及びメーククロック信号CLK等を包含することができる。

【0030】

タイミングコントローラ120はデータ駆動部140とのインターフェイス仕様に合うように映像信号R、G、Bのデータフォーマットを変換する。タイミングコントローラ120はデータフォーマットが変換された映像信号R'、G'、B'をデータ駆動部140へ提供する。

30

【0031】

タイミングコントローラ120は外部から提供された制御信号に応答して第1制御信号CONT1、第2制御信号CONT2、及び第3制御信号CONT3を生成する。第1制御信号CONT1は走査駆動部130の動作タイミングを制御するための制御信号である。第2制御信号CONT2はデータ駆動部140の動作タイミングを制御するための制御信号である。第3制御信号CONT3は発光制御駆動部150の動作タイミングを制御するための制御信号である。タイミングコントローラ120は第1制御信号CONT1を走査駆動部130へ提供し、第2制御信号CONT2をデータ駆動部140へ提供し、第3制御信号CONT3を発光制御駆動部150へ提供する。

40

【0032】

走査駆動部130は第1制御信号CONT1に応答して複数の走査信号を生成する。走査信号は走査ラインS1～Snを通じて画素PX11～PXnmへ行単位に、そして順次的に印加される。その結果、画素PX11～PXnmは行単位に、そして順次的に選択され得る。

【0033】

データ駆動部140は第2制御信号CONT2に応答して映像信号R'、G'、B'に対応されるデータ電圧を生成する。データ電圧は対応するデータラインD1～Dmを通じて画素PX11～PXnmへ提供される。

【0034】

50

発光制御駆動部150を制御するための第3制御信号CONT3は複数のサブ制御信号を含む。サブ制御信号は開始信号FLM、第1クロック信号CLK1、及び第2クロック信号CLK2を包含することができる。

【0035】

発光制御駆動部150には第1電圧VGL及び第1電圧VGLより高いレベルを有する第2電圧VGHが提供される。発光制御駆動部150は第3制御信号CONT3に応答して発光制御信号を生成する。具体的に、発光制御駆動部150は開始信号FLM、第1クロック信号CLK1、第2クロック信号CLK2、第1電圧VGL、及び第2電圧VGHを利用して発光制御信号を生成する。このような動作は以下、詳細に説明される。発光制御信号は発光制御ラインE1～Enを通じて画素PX11～PXnmへ提供される。

10

【0036】

画素PX11～PXnmは第1発光電圧ELVDD及び第2発光電圧ELVSSを受信する。画素PX11～PXnmは各々対応する走査ラインS1～Snを通じて提供された走査信号に応答して対応するデータラインD1～Dmを通じてデータ電圧を受信する。画素PX11～PXnmは各々対応する発光制御ラインE1～Enを通じて発光制御信号を受信する。各々の画素PX11～PXnmは第1発光電圧ELVDD及び第2発光電圧ELVSSを利用して提供されたデータ電圧に対応する輝度に発光される。このような動作は以下詳細に説明される。各々の画素PX11～PXnmの発光時間は発光制御信号によって制御され得る。

【0037】

20

本発明の発光制御駆動部150は開始信号FLM、第1クロック信号CLK1、第2クロック信号CLK2、第1電圧VGL、及び第2電圧VGHのみを利用して発光制御信号を生成することができる。即ち、発光制御駆動部150には初期化されるための別の制御信号が要求されない。したがって、発光制御駆動部150の構成が簡易化されることができ

【0038】

図2は図1に図示された任意の1画素の等価回路図である。

【0039】

図1に図示された画素PX11～PXnmは同一の構成を有し、同様に動作されるので、図2には1つの画素の等価回路図のみを図示した。したがって、以下1つの画素の動作に対して説明する。

30

【0040】

図2を参照すれば、画素Pijは有機発光ダイオード(organic light emitting diode: OLED)、駆動トランジスタT1、キャパシタCst、スイッチングトランジスタT2、及び発光制御トランジスタT3を含む。駆動トランジスタT1のソース端子は第1発光電圧ELVDDを受信し、ドレーン端子は発光制御トランジスタT3のソース端子に連結される。駆動トランジスタT1のゲート端子はスイッチングトランジスタT2のドレーン端子に連結される。スイッチングトランジスタT2のゲート端子は対応する走査ラインSiに連結され、ソース端子は対応するデータラインDjに連結される。

40

【0041】

スイッチングトランジスタT2は走査ラインSiを通じて提供された走査信号に応答してターンオンされる。ターンオンされたスイッチングトランジスタT2はデータラインDjを通じて提供されたデータ電圧を駆動トランジスタT1のゲート端子へ提供する。

【0042】

キャパシタCstの第1電極は駆動トランジスタT1のソース端子に連結され、第2電極は駆動トランジスタT1のゲート端子に連結される。キャパシタCstは駆動トランジスタT1のゲート端子へ印加されるデータ電圧を充電し、スイッチングトランジスタT2がターンオフされた後にもこれを維持する。

50

【0043】

発光制御トランジスタ T_3 のゲート端子は対応する発光制御ライン E_i に連結され、ドレーン端子は有機発光ダイオード $OLED$ のアノード電極に連結される。発光制御トランジスタ T_3 は発光制御ライン E_i を通じて提供された発光制御信号に応答してターンオンされる。ターンオンされた発光制御トランジスタ T_3 は駆動トランジスタ T_1 に流れる電流 I_{OLED} を有機発光ダイオード $OLED$ へ提供する役割を果たす。

【0044】

有機発光ダイオード $OLED$ はカソード電極に第2発光電圧 $ELVSS$ が提供される。有機発光ダイオード $OLED$ は発光制御トランジスタ T_3 を通じて駆動トランジスタ T_1 が供給する電流量 I_{OLED} にしたがって強さを異ならしめて発光する。

10

【0045】

図3は図1に図示された発光制御駆動部の構成を示すブロック図である。

【0046】

図3を参照すれば、発光制御駆動部150は互いに従属的に連結されて発光制御信号を順次的に出力する複数のステージ $STAGE_1 \sim STAGE_n$ を含む。ステージ $STAGE_1 \sim STAGE_n$ は各々対応する発光制御ライン $E_1 \sim E_n$ に連結されて発光制御信号を順次的に出力する。発光制御信号は所定区間の間に互いにオーバーラップされて出力される。

【0047】

ステージ $STAGE_1 \sim STAGE_n$ は各々第1電圧 V_{GL} 及び第1電圧 V_{GL} より高いレベルを有する第2電圧 V_{GH} を受信する。また、ステージは $STAGE_1 \sim STAGE_n$ は各々第1クロック信号 CLK_1 及び第2クロック信号 CLK_2 を受信する。

20

【0048】

以下、発光制御ライン $E_1 \sim E_n$ を通じて出力される発光制御信号は第1乃至第 n 発光制御信号として定義する。

【0049】

ステージ $STAGE_1 \sim STAGE_n$ の中で第1ステージ $STAGE_1$ は開始信号 FLM を受信して駆動される。具体的に第1ステージ $STAGE_1$ は第1電圧 V_{GL} 及び第2電圧 V_{GH} を受信し、開始信号 FLM 、第1クロック信号 CLK_1 、及び第2クロック信号 CLK_2 に応答して第1発光制御信号を生成する。第1発光制御信号は第1発光制御ライン E_1 を通じて対応する行単位に配列された画素へ提供される。

30

【0050】

第1ステージ $STAGE_1$ を除外したステージ $STAGE_2 \sim STAGE_n$ は各々互いに従属的に連結されて順次的に駆動される。具体的に、現在段のステージは前段のステージの出力端に連結され、前段のステージから出力される発光制御信号を受信する。現在段のステージは前段のステージから受信された発光制御信号に応答して駆動される。

【0051】

例えば、第2ステージ $STAGE_2$ は前段のステージである第1ステージ $STAGE_1$ から出力される第1発光制御信号を受信する。第2ステージ $STAGE_2$ は第1発光制御信号に応答して駆動される。具体的に、第2ステージ $STAGE_2$ は第1電圧 V_{GL} 及び第2電圧 V_{GH} を受信し、第1発光制御信号、第1クロック信号 CLK_1 、及び第2クロック信号 CLK_2 に応答して第2発光制御信号を生成する。第2発光制御信号は第2発光制御ライン E_2 を通じて対応する行単位に配列された画素へ提供される。その他のステージ $STAGE_3 \sim STAGE_n$ もやはり同様に動作するので、以下、その他のステージ $STAGE_3 \sim STAGE_n$ の動作説明は省略される。

40

【0052】

図4は図3に図示されたステージの詳細回路図である。

【0053】

図4には第1ステージ $STAGE_1$ 及び第2ステージ $STAGE_2$ の回路図が図示されたが、実質的にステージ $STAGE_3 \sim STAGE_n$ は同一の構成を有し、同様に動作す

50

る。したがって、以下第1ステージSTAGE1の構成と動作が詳細に説明され、第2ステージSTAGE2及びその他のステージSTAGE3～STAGENの構成と動作は簡略に説明される。

【0054】

図4を参照すれば、ステージSTAGE1～STAGENは各々第1信号処理部151、第2信号処理部152、及び第3信号処理部153を含む。

【0055】

ステージSTAGE1～STAGENの各々の第1信号処理部151へ提供される制御信号は第1サブ制御信号及び第2サブ制御信号として定義され得る。

【0056】

具体的に、各々のステージSTAGE2～STAGENの第1信号処理部151は前段のステージから出力される発光制御信号を第1サブ制御信号として受信することができる。第1ステージSTAGE1の第1信号処理部151は第1サブ制御信号として開始信号FLMを受信することができる。

【0057】

また、奇数番目ステージSTAGE1、STAGE3、…、STAGEN-1の各々の第1信号処理部151は第2サブ制御信号として第1クロック信号CLK1を受信することができる。偶数番目ステージSTAGE2、STAGE4、…、STAGENの各々の第1信号処理部151は第2サブ制御信号として第2クロック信号CLK2を受信することができる。

【0058】

したがって、第1信号処理部151は第1電圧VGLを受信し、第1サブ制御信号、及び第2サブ制御信号に応答して第1信号CS1及び第2信号CS2を生成することができる。第1信号CS1及び第2信号CS2は第2信号処理部152へ提供される。

【0059】

第1ステージSTAGE1を例として説明すれば、第1ステージSTAGE1の第1信号処理部151は第1電圧VGLを受信し、開始信号FLM及び第1クロック信号CLK1に反応して第1信号CS1及び第2信号CS2を生成する。第1信号処理部151は第1信号CS1及び第2信号CS2を第2信号処理部152へ提供する。

【0060】

第1信号処理部151は第1乃至第3トランジスタM1～M3を含む。第1乃至第3トランジスタM1～M3はPMOSトランジスタで構成されることができる。

【0061】

第1トランジスタM1のソース端子は開始信号FLMを受信し、ゲート端子は第1クロック信号CLK1を受信し、ドレイン端子は第2トランジスタM2のゲート端子に連結される。

【0062】

第2トランジスタM2のゲート端子は第1トランジスタM1のドレイン端子に連結され、ソース端子は第3トランジスタM3のソース端子に連結され、ドレイン端子は第1クロック信号CLK1を受信する。

【0063】

第3トランジスタM3のゲート端子は第1クロック信号CLK1を受信し、第2トランジスタM2のドレイン端子に連結される。第3トランジスタM3のソース端子は第2トランジスタM2のソース端子に連結され、ドレイン端子は第1電圧VGLを受信する。

【0064】

第1信号CS1は互いに連結された第2及び第3トランジスタM2、M3のソース端子を通じて出力される。第2信号CS2は第1トランジスタM1のドレイン端子を通じて出力される。

【0065】

10

20

30

40

50

ステージ S T A G E 1 ~ S T A G E n の各々の第 2 信号処理部 1 5 2 へ提供される制御信号は第 3 サブ制御信号として定義され得る。

【 0 0 6 6 】

具体的に奇数番目ステージ S T A G E 1、S T A G E 3、…、S T A G E n - 1 の各々の第 2 信号処理部 1 5 2 は第 3 サブ制御信号として第 2 クロック信号 C L K 2 を受信することができる。偶数番目ステージ S T A G E 2、S T A G E 4、…、S T A G E n の各々の第 2 信号処理部 1 5 2 は第 3 サブ制御信号として第 1 クロック信号 C L K 1 を受信することができる。

【 0 0 6 7 】

第 2 信号処理部 1 5 2 は第 2 電圧 V G H を受信し、第 3 サブ制御信号、第 1 信号 C S 1、及び第 2 信号 C S 3 に応答して第 3 信号 C S 3 及び第 4 信号 C S 4 を生成することができる。第 3 信号 C S 3 及び第 4 信号 C S 4 は第 2 信号処理部 1 5 2 へ提供される。

10

【 0 0 6 8 】

第 1 ステージ S T A G E 1 を例として説明すれば、第 1 ステージ S T A G E 1 の第 2 信号処理部 1 5 2 は第 2 電圧 V G H を受信し、第 2 クロック信号 C L K 2 と第 1 信号処理部 1 5 1 から提供された第 1 信号 C S 1 及び第 2 信号 C S 2 に応答して第 3 信号 C S 3 及び第 4 信号 C S 3 を生成する。第 2 信号処理部 1 5 2 は第 3 信号 C S 3 及び第 4 信号 C S 4 を第 3 信号処理部 1 5 3 へ提供する。

【 0 0 6 9 】

第 2 信号処理部 1 5 2 は第 4 乃至第 7 トランジスター M 4 ~ M 7 と第 1 及び第 2 キャパシター C 1、C 2 を含む。第 4 乃至第 7 トランジスター M 4 ~ M 7 は P M O S トランジスターで構成されることができる。

20

【 0 0 7 0 】

第 4 トランジスター M 4 のゲート端子は第 2 クロック信号 C L K 2 を受信し、ドレーン端子は第 1 ノード N 1 及び第 2 トランジスター M 2 のゲート端子に連結され、ソース端子は第 5 トランジスター M 5 のドレーン端子に連結される。

【 0 0 7 1 】

第 1 キャパシター C 1 の第 1 電極は第 2 クロック信号 C L K 2 を受信し、第 2 電極は第 4 トランジスター M 4 のドレーン端子及び第 1 ノード N 1 に連結される。

【 0 0 7 2 】

30

第 5 トランジスター M 5 のゲート端子は第 3 トランジスター M 3 のソース端子及び第 2 ノード N 2 に連結され、ソース端子は第 2 電圧 V G H を受信し、ドレーン端子は第 4 トランジスター M 4 のソース端子に連結される。

【 0 0 7 3 】

第 6 トランジスター M 6 のゲート端子は第 2 ノード N 2 に連結され、ソース端子は第 7 トランジスター M 7 のドレーン端子に連結され、ドレーン端子は第 2 クロック信号 C L K 2 を受信する。

【 0 0 7 4 】

第 2 キャパシター C 2 の第 1 電極は第 6 トランジスター M 6 のゲート端子に連結され、第 2 電極は第 6 トランジスター M 6 のソース端子に連結される。

40

【 0 0 7 5 】

第 7 トランジスター M 7 のゲート端子は第 2 クロック信号 C L K 2 を受信し、ソース端子は第 3 ノード N 3 に連結され、ドレーン端子は第 6 トランジスター M 6 のソース端子に連結される。

【 0 0 7 6 】

第 3 信号 C S 3 は第 3 ノード N 3 へ提供される。第 4 信号 C S 4 は第 1 ノード N 1 へ提供される。

【 0 0 7 7 】

第 1 ステージ S T A G E 1 の第 3 信号処理部 1 5 3 は第 1 電圧 V G L 及び第 2 電圧 V G H を受信し、第 2 信号処理部 1 5 2 から提供された第 3 信号 C S 3 及び第 4 信号 C S 4 に

50

応答して第1発光制御信号を生成する。第1発光制御信号は第1発光制御ラインE1を通じて画素へ提供される。第1発光制御信号は第2ステージSTAGE2の第1信号処理部151へ提供される。

【0078】

第3信号処理部153は第8乃至第10トランジスタM8～M10及び第3キャパシタC3を含む。第8乃至第10トランジスタM8～M10はPMOSトランジスタで構成され得る。

【0079】

第8トランジスタM8のゲート端子は第1ノードN1に連結され、ソース端子は第2電圧VGHを受信し、ドレイン端子は第3ノードN3に連結される。

10

【0080】

第3キャパシタC3の第1電極は第2電圧VGHを受信し、第2電極は第3ノードN3に連結される。

【0081】

第9トランジスタM9のゲート端子は第3ノードN3に連結され、ソース端子は第2電圧VGHを受信し、ドレイン端子は第1発光制御ラインE1に連結される。

【0082】

第10トランジスタM10のゲート端子は第1ノードN1に連結され、ソース端子は第1発光制御ラインE1に連結され、ドレイン端子は第1電圧VGLを受信する。

【0083】

20

第9トランジスタM9のドレイン端子及び第10トランジスタM10のソース端子は第2ステージSTAGE2の第1信号処理部151の第1トランジスタM1のソース端子に連結される。

【0084】

開始信号FLM、第1クロック信号CLK1、及び第2クロック信号CLK2によるトランジスタM1～M10の具体的な動作は以下、図5で詳細に説明される。

【0085】

図5は図4に図示された第1ステージの動作を説明するためのタイミング図である。

【0086】

図5を参照すれば、第1クロック信号CLK1及び第2クロック信号CLK2は同一の周波数を有する。即ち、第1クロック信号CLK1及び第2クロック信号CLK2は同一の第1周期T1を有する。第2クロック信号CLK2は第1クロック信号CLK1の第1周期T1の半周期くらい第1クロック信号CLK1がシフトされた信号である。第1クロック信号CLK1から第2クロック信号CLK2がシフトされた区間は第1区間1Hとして定義され得る。

30

【0087】

開始信号FLMは第1ステージSTAGE1のみへ提供され、開始信号FLMのハイレベル区間は第2区間4Hとして定義され得る。第2区間4Hは第1クロック信号CLK1及び第2クロック信号CLK2の周期の2倍の区間として設定され得る。即ち、第2区間4Hは1区間1Hの4倍の時間を有する区間として設定され得る。

40

【0088】

開始信号FLMは第1クロック信号CLK1がハイレベルからローレベルに遷移される時、ローレベルからハイレベルに遷移できる。上述したように、開始信号FLMはローレベルからハイレベルに遷移された後、第2区間4Hの間にハイレベルを維持する。即ち、開始信号FLMは第1クロック信号CLK1がハイレベルからローレベルに遷移される時、活性化され、活性化された区間は第2区間4Hの間に維持される。

【0089】

以下、各信号のハイレベルは第1レベルとして定義され、ハイレベルより低いローレベルは第2レベルとして定義される。また、第1電圧VGLは第2レベルを有し得り、第2電圧VGHは第1レベルを有することができる。

50

【0090】

第1時間T1で開始信号FLM及び第1クロック信号CLK1は第2レベルを有し、第2クロック信号CLK2は第1レベルを有する。

【0091】

第2レベルを有する第1クロック信号CLK1は第1トランジスタM1のゲート及び第3トランジスタM3のゲートへ提供される。したがって、第1トランジスタM1及び第3トランジスタM3はターンオンされる。

【0092】

ターンオンされた第1トランジスタM1を通じて第2レベルを有する開始信号FLMは第2トランジスタM2のゲート及び第1ノードN1へ提供される。したがって、第2トランジスタM2はターンオンされ、第1ノードN1の電圧は第2レベルを有する。

10

【0093】

ターンオンされた第2トランジスタM2を通じて第2レベルを有する第1クロック信号CLK1とターンオンされた第3トランジスタM3を通じて第1電圧VGLが第2ノードN2へ提供される。したがって、第2ノードN2の電圧は第2レベルを有する。

【0094】

第1レベルを有する第2クロック信号CLK2は第4トランジスタM4及び第7トランジスタM7へ提供される。したがって、第4及び第7トランジスタM4、M7はターンオフされる。

【0095】

20

第1ノードN1の電圧が第2レベルを有するので、第8トランジスタM8はターンオンされる。ターンオンされた第8トランジスタM8を通じて第2電圧VGHが第3ノードN3へ提供される。したがって、第3ノードN3の電圧は第1レベルを有する。第3キャパシタC3には第2電圧VGHが充電される。即ち、第3キャパシタC3には第1レベルを有する電圧が充電される。第3ノードN3の電圧は第1レベルを有するので、第9トランジスタM9はターンオフされる。

【0096】

第1ノードN1の電圧は第2レベルを有するので、第10トランジスタM10はターンオンされる。ターンオンされた第10トランジスタM10によって第1電圧VGLが第1発光制御ラインE1へ提供される。したがって第1発光制御信号は第2レベルを有する。

30

【0097】

第2時間T2で開始信号FLMは第2レベルを有し、第1クロック信号CLK1及び第2クロック信号CLK2は第1レベルを有する。第1レベルを有する第1クロック信号CLK1によって第1トランジスタM1及び第3トランジスタM3はターンオフされる。

【0098】

第1ノードN1の電圧は第2レベルに維持されるので、第2トランジスタM2はターンオンされる。ターンオンされた第2トランジスタM2を通じて第1レベルを有する第1クロック信号CLK1が第2ノードN2へ提供される。したがって、第2ノードN2の電圧は第1レベルを有する。

40

【0099】

第1ノードN1の電圧は第2レベルを有するので、第8トランジスタM8及び第10トランジスタM10はターンオンされる。ターンオンされた第8トランジスタM8を通じて第2電圧VGHが第3ノードN3へ提供されるので、第3ノードN3の電圧は第1レベルを維持する。

【0100】

第3ノードN3の電圧が第1レベルを有し、第1ノードN1の電圧が第2レベルを有するので、第9トランジスタM9はターンオフされ、第10トランジスタM10はターンオンされる。したがって、第1発光制御信号は第2レベルを維持する。

50

【0101】

第3時間T3で第2クロック信号CLK2は第1レベルから第2レベルに遷移した後、第2レベルから第1レベルに再び遷移する。したがって、第1ノードN1の電位は第1キャパシターC1のカップリング(coupling)によって、第2クロック信号CLK2の電位変化量、ブートストラップ(Bootstrap)される。即ち、第2時間T2で第2レベルの電圧を有する第1ノードN1は第1キャパシターC1のカップリング(coupling)によって、第2クロック信号CLK2の第2レベル区間で第2レベルより低い電圧レベルを有する第3レベルの電圧を有する。一般的なPMOSトランジスタはより低い電圧レベルが印加されるほど、さらにより駆動特性を有する。第2クロック信号CLK2の第2レベル区間で第1ノードN1の電圧は第2レベルより低い第3レベルを有するので、第8及び第10トランジスタM8、M10の駆動特性は向上され得る。第1発光制御信号は第2レベルを維持する。

10

【0102】

第4時間T4で開始信号FLM及び第2クロック信号CLK2は第1レベルを有し、第1クロック信号CLK1は第2レベルを有する。

【0103】

第2レベルを有する第1クロック信号CLK1によって、第1トランジスタM1はターンオンされ、第1レベルを有する開始信号FLMは第1ノードN1へ提供される。第1ノードN1の電圧は第1レベルを有する。第1ノードN1の電圧が第1レベルを有するので、第2トランジスタM2及び第10トランジスタM10はターンオフされる。

20

【0104】

第2レベルを有する第1クロック信号CLK1によって、第3トランジスタM3はターンオンされ、第1電圧VGLは第2ノードN2へ提供される。したがって、第2ノードN2の電圧は第2レベルを有する。

【0105】

第1レベルを有する第2クロック信号CLK2によって、第7トランジスタM7はターンオフされる。第1ノードN1の電圧は第1レベルを有するので、第8トランジスタM8はターンオフされる。第3ノードN3の電圧は第3キャパシターC3によって第1レベルを維持する。第3ノードN3の電圧は第1レベルを維持するので、第9トランジスタM9はターンオフされる。したがって、第1発光制御信号は第2レベルを維持する。

30

【0106】

第5時間T5で開始信号FLM及び第1クロック信号CLK1は第1レベルを有し、第2クロック信号CLK2は第2レベルを有する。

【0107】

第1レベルを有する第1クロック信号CLK1によって第1トランジスタM1及び第3トランジスタM3はターンオフされる。第1ノードN1の電圧は第1レベルを維持するので、第2トランジスタM2、第8トランジスタM8、及び第10トランジスタM10はターンオフされる。

【0108】

第2レベルを有する第2クロック信号CLK2によって、第4トランジスタM4及び第7トランジスタM7がターンオンされる。また、第2ノードN2の電圧は第2レベルを有するので、第5トランジスタM5及び第6トランジスタM6はターンオンされる。

40

【0109】

先に説明したブートストラップのように、第2ノードN2の電位は第2キャパシターC2のカップリングによって、第2クロック信号CLK2の電位変化量、ブートストラップ(Bootstrap)される。即ち、第2クロック信号CLK2の第2レベル区間で第2ノードN2の電圧は第2レベルより低い第3レベルを有する。

【0110】

ターンオンされた第6及び第7トランジスタM6、M7を通じて第2レベルを有する

50

第2クロック信号CLK2が第3ノードN3へ提供される。したがって、第5時間T5で第3ノードN3の電圧は第2レベルを有する。第3ノードN3の電圧が第2レベルを有するので、第9トランジスタM9はターンオンされる。

【0111】

第9トランジスタM9がターンオンされ、第10トランジスタM10がターンオフされるので、第1発光制御信号は第1レベルを有する。

【0112】

第6時間T6で開始信号FLM及び第1クロック信号CLK1は第2レベルを有し、第2クロック信号CLK2は第1レベルを有する。先に説明した第1時間T6の動作を参照すれば、第6時間T6で第1発光制御信号は第2レベルを有する。

10

【0113】

第1発光制御信号が第1レベルを有する区間は第3区間3Hとして定義され得る。第3区間3Hは第1区間H1の3倍の時間を有する区間として設定され得る。

【0114】

第1発光制御信号は第2ステージSTAGE2と第1発光制御ラインE1を通じて画素へ提供される。第2ステージSTAGE2は第1発光制御信号、第1クロック信号CLK1、及び第2クロック信号CLK2に応答して第2発光制御信号を生成する。

【0115】

第2発光制御信号は第1発光制御信号より第1区間1H、シフトされて出力される。即ち、ステージSTAGE1～STAGENから出力される発光制御信号は順次的に第1区間1H、シフトされて出力される。具体的に現在段のステージから出力される発光制御信号は前段のステージから出力される発光制御信号を第1区間1H、シフトした信号である。

20

【0116】

結果的に、本発明の第1実施形態による有機発光表示装置の発光制御駆動部150は第1電圧VGL及び第2電圧VGHを受信し、開始信号FLM、第1クロック信号CLK1、及び第2クロック信号CLK2に応答して発光制御信号を生成することができる。したがって、発光制御駆動部150の構成が簡易化されることができる。

【0117】

図6及び図7は本発明の第2実施形態による有機発光表示装置の発光制御駆動部のステージの詳細回路図である。

30

【0118】

図6には第1ステージSTAGE1及び第2ステージSTAGE2の回路図が図示され、図7には第n-1ステージSTAGEN-1及び第nステージSTAGENが図示された。しかし、実質的に複数のステージSTAGE1～STAGENは同一の構成を有し、同様に動作する。図6及び図7に図示されたステージは両方向駆動部を含むことを除外すれば、図4に図示されたステージと同様に動作する。したがって、以下、図4に図示されたステージと異なる構成のみが説明される。

【0119】

図6及び図7を参照すれば、ステージSTAGE1～STAGENの各々の両方向駆動部154は第1方向制御信号BI__CTL及び第2方向制御信号BI__CTLBを受信する。各々の両方向駆動部154は第1方向制御信号BI__CTL及び第2方向制御信号BI__CTLBに응答して第1入力信号及び第2入力信号の中でいずれか1つを第1サブ制御信号として出力する。

40

【0120】

具体的に現在段のステージの両方向駆動部154は前段のステージから出力される発光制御信号を第1入力信号として受信し、次段のステージから出力される発光制御信号を第2入力信号として受信する。また、第1ステージSTAGE1の両方向駆動部154は第1入力信号として開始信号FLMを受信し、第nステージSTAGENの両方向駆動部154は第2入力信号として開始信号FLMを受信する。

50

【0121】

例えば、第1ステージSTAGE1から出力される第1発光制御信号は前段のステージがないので、次段のステージである第2ステージSTAGE2へ提供される。第2ステージSTAGE1から出力される第2発光制御信号は次段のステージである第3ステージSTAGE3と前段のステージである第1ステージSTAGE1へ提供される。第nステージSTAGENから出力される第n発光制御信号は次段のステージがないので、前段のステージである第n-1ステージSTAGEN-1へ提供される。第n-1ステージSTAGEN-1から出力される第n-1発光制御信号は次段のステージである第nステージSTAGENと前段のステージである第n-2ステージSTAGEN-2へ提供される。

【0122】

10

両方向駆動部154は各々第11トランジスタM11及び第12トランジスタM12を含む。

【0123】

第11トランジスタM11のゲート端子は第1方向制御信号BI__CTLを受信し、ソース端子は第1入力信号を受信する。第12トランジスタM12のゲート端子は第2方向制御信号BI__CTLBを受信し、ソース端子は第2入力信号を受信する。第11及び第12トランジスタM11、M12のドレーン端子は第1信号処理部151の第1トランジスタM1のソース端子に連結される。

【0124】

第1ステージSTAGE1の場合、第1ステージSTAGE1の両方向駆動部154の第11トランジスタM11のゲート端子は第1方向制御信号BI__CTLを受信し、ソース端子は開始信号FLMを受信する。第12トランジスタM12のゲート端子は第2方向制御信号BI__CTLBを受信し、ソース端子は第2ステージSTAGE2から出力される第2発光制御信号を受信する。第11及び第12トランジスタM11、M12のドレーン端子は第1トランジスタM1のソース端子に連結される。

20

【0125】

第nステージSTAGENの場合、第nステージSTAGENの両方向駆動部154の第11トランジスタM11のゲート端子は第1方向制御信号BI__CTLを受信し、ソース端子は第n-1ステージSTAGEN-1から出力される第n-1発光制御信号を受信する。第12トランジスタM12のゲート端子は第2方向制御信号BI__CTLBを受信し、ソース端子は開始信号FLMを受信する。第11及び第12トランジスタM11、M12のドレーン端子は第1トランジスタM1のソース端子に連結される。

30

【0126】

その他のステージSTAGE2～STAGEN-1の各々の両方向駆動部154の第11トランジスタM11のゲート端子は第1方向制御信号BI__CTLを受信し、ソース端子は前段のステージから出力される発光制御信号を受信する。第12トランジスタM11のゲート端子は第2方向制御信号BI__CTLBを受信し、ソース端子は次段のステージから出力される発光制御信号を受信する。第11及び第12トランジスタM11、M12のドレーン端子は第1トランジスタM1のソース端子に連結される。

【0127】

40

第1方向制御信号BI__CTLと第2方向制御信号BI__CTLBは互に異なるレベルを有する。例えば第1方向制御信号BI__CTLが第1レベル（又はハイレベル）を有する場合、第2方向制御信号BI__CTLBは第1レベルより低いレベルを有する第2レベル（又はローレベル）を有することができる。

【0128】

第1方向制御信号BI__CTLが第2レベルである場合、ステージSTAGE1～STAGENの各々の両方向駆動部154の第11トランジスタM11はターンオンされ、第12トランジスタM12はターンオフされる。したがって、開始信号FLMは第1ステージSTAGE1の両方向駆動部154へ提供される。また、第1ステージSTAGE1から出力される第2発光制御信号は第2ステージSTAGE2へ提供される。即ち、第

50

2実施形態による発光制御駆動部のステージSTAGE1～STAGENは図4に図示されたステージと同様に動作する。ステージSTAGE1～STAGENから出力される発光制御信号は第1発光制御信号から順次的に画素へ提供される。したがって、上部から下部方向に画素が駆動され得る。

【0129】

第2方向制御信号BI_CTLBが第2レベルである場合、ステージSTAGE1～STAGENの各々の両方向駆動部154の第11トランジスターM11はターンオフされ、第12トランジスターM12はターンオンされる。したがって、開始信号FLMは第nステージSTAGENの両方向駆動部154へ提供される。また、第nステージSTAGENから出力される第n発光制御信号は第n-1ステージSTAGEN-1へ提供される。このような動作によって、ステージSTAGE1～STAGENから出力される発光制御信号は第n発光制御信号から順次的に画素へ提供される。したがって、画素は下部から上部方向に駆動され得る。

10

【0130】

両方向に駆動されることができる本発明の第2実施形態による有機発光表示装置の発光制御駆動部は第1電圧VGL及び第2電圧VGHを受信し、開始信号FLM、第1クロック信号CLK1、及び第2クロック信号CLK2に応答して発光制御信号を生成することができる。したがって、発光制御駆動部の構成が簡易化される。

【0131】

図8は本発明の第3実施形態による有機発光表示装置の発光制御駆動部のステージの詳細回路図である。

20

【0132】

図8には発光制御駆動部の第1ステージSTAGE1及び第2ステージSTAGE2の回路図が図示された。しかし、実質的に発光制御駆動部の複数のステージSTAGE1～STAGENは同一の構成を有し、同様に動作する。したがって、以下、第1ステージSTAGE1の構成が詳細に説明され、その他のステージSTAGE2～STAGENの構成は簡略に説明される。

【0133】

図8に図示されたステージは第2信号処理部の構成が異なるを除外すれば、図6及び図7に図示されたステージと同様に動作する。したがって、以下、図6及び図7に図示されたステージと異なる構成のみが説明される。

30

【0134】

図8を参照すれば、ステージSTAGE1～STAGENの各々の両方向駆動部154は前段のステージから出力されるキャリア信号CAを第1入力信号として受信し、次段のステージから出力されるキャリア信号CAを第2入力信号として受信する。また第1ステージSTAGE1の両方向駆動部154は第1入力信号として開始信号FLMを受信し、第nステージSTAGENの両方向駆動部154は第2入力信号として開始信号FLMを受信する。

【0135】

キャリア信号CAはステージSTAGE1～STAGENの各々の第2信号処理部152から出力される。キャリア信号CAを出力するためにステージSTAGE1～STAGENの各々の第2信号処理部152は第4乃至第7トランジスターM4～M7、第1及び第2キャパシターC1、C2、及び第13及び第14トランジスターM13、M14を含む。第1キャパシターC1、第13トランジスターM13、及び第14トランジスターM14の連結構成を除外した第2信号処理部152の構成は図4に図示された第2信号処理部152の構成と実質的に同一である。したがって、以下、第1ステージSTAGE1の第2信号処理部152の第1キャパシターC1、第13トランジスターM13、及び第14トランジスターM14の連結構成が説明される。

40

【0136】

第13トランジスターM13のゲート端子は第5トランジスターM5のゲート及び第2

50

ノードN 2に連結され、ソース端子は第2電圧VGHを受信し、ドレーン端子は第4ノードN 4に連結される。

【0137】

第14トランジスタM 14のゲート端子は第4トランジスタM 4のゲート端子に連結され、ソース端子は第4ノードN 4に連結され、ドレーン端子は第2クロック信号CLK 2を受信する。

【0138】

第1キャパシタC 1の第1電極は第4トランジスタM 4のゲート端子及び第14トランジスタM 14のゲート端子に連結され、第2電極は第4ノードN 4に連結される。

【0139】

第4ノードN 4から出力される信号はキャリア信号CAとして定義され、次のステージである第2ステージSTAGE 2の両方向駆動部154へ提供される。

【0140】

ステージSTAGE 1～STAGE nの各々のキャリア信号CAは前段のステージ及び次段のステージの両方向駆動部154へ提供される。例えば、第1ステージSTAGE 1から出力されるキャリア信号CAは前段のステージが無いので、次段のステージである第2ステージSTAGE 2の両方向駆動部154へ提供される。第2ステージSTAGE 1から出力されるキャリア信号CAは次段のステージである第3ステージSTAGE 3と前段のステージである第1ステージSTAGE 1の両方向駆動部154へ各々提供される。

【0141】

第nステージSTAGE nから出力されるキャリア信号CAは次段のステージが無いので、前段のステージである第n-1ステージSTAGE n-1の両方向駆動部154へ提供される。第n-1ステージSTAGE n-1から出力されるキャリア信号CAは次段のステージである第nステージSTAGE nと前段のステージである第n-2ステージSTAGE n-2の両方向駆動部154へ各々提供される。

【0142】

即ち、図8に図示されたステージは図6及び図7に図示されたステージのように発光制御信号を前段の及び次段のステージへ提供されなく、キャリア信号を前段の及び次段のステージへ提供する。したがって、ステージは発光制御信号ではないキャリア信号を利用して駆動され得る。

【0143】

第13及び第14トランジスタM 13、M 14の駆動にしたがう第1ステージSTAGE 1のキャリア信号CAの出力は以下、図9で詳細に説明される。また、第1ステージSTAGE 1からキャリア信号CAを受信して駆動される第2ステージSTAGE 2の動作は以下、図10で詳細に説明される。

【0144】

図9は図8に図示された第1ステージの動作を説明するためのタイミング図である。

【0145】

図面に図示せずが、第1方向制御信号BICTLは第2レベルであり、第2方向制御信号BTCTLBは第1レベルを有する。即ちステージSTAGE 1～STAGE nは上部から下部方向に駆動される。

【0146】

キャリア信号CAとして出力される第4ノードN 4の電圧が追加されたことを除外すれば、図9に図示された各信号の波形は図5に図示された信号の波形と同一である。即ち、図8に図示された第1ステージSTAGE 1はキャリア信号CAを出力する動作を除外すれば、図4に図示された第1ステージSTAGE 1と実質的に同様に動作する。したがって、以下、第4ノードN 4の電圧レベルの変化のみに対して説明する。

【0147】

第1ノードN 1が第1レベルを有する区間N1__Hを除外した区間で第1ノードN 1は第2レベル及び第3レベルを有する。第1ノードN 1が第2レベル及び第3レベルである

10

20

30

40

50

場合、第14トランジスタM14はターンオンされる。即ち、第1ノードN1が第1レベルを有する区間N1__Hを除外した区間で第2クロック信号CLK2は第4ノードN4へ提供される。したがって、第4ノードN4は第1ノードN1が第1レベルを有する区間N1__Hを除外した区間で第2クロック信号CLK2と同一な波形を有する。

【0148】

第1ノードN1の電圧が第1レベルを有する場合、第14トランジスタM14はターンオフされる。第1ノードN1の電圧が第2レベルから第1レベルに変換される場合、第2ノードN2の電圧は第1レベルから第2レベルに変換される。第2ノードN2の電圧が第2レベルを有する場合、第13トランジスタM13はターンオンされる。ターンオンされた第13トランジスタM13を通じて第2電圧VGHが第4ノードN4へ提供される。したがって、第4ノードN4の電圧は第1レベルを有する。第13トランジスタM13がターンオンされる間に第4ノードN4の電圧は第1レベルを維持する。即ち、第2ノードN2の電圧が第2レベルを有する区間N2__Lの間に第4ノードN4の電圧は第1レベルを維持する。

10

【0149】

第14トランジスタM14が無い場合、第2クロック信号CLK2は第1キャパシタC1へ持続的に提供される。したがって、第1キャパシタC1は第1レベルと第2レベルの電圧を反復的に充電する。第1キャパシタC1が第1レベルと第2レベルの電圧を反復的に充電する場合、第1キャパシタC1のロードによって第2クロック信号CLK2の遅延が発生できる。即ち、正常的な第2クロック信号CLK2が第2信号処理部152へ提供されないことがあり得る。

20

【0150】

第14トランジスタM14は第1ノードN1の電圧が第1レベルを有する場合、ターンオフされる。第14トランジスタM14がターンオフされる間に第2クロック信号CLK2は第3キャパシタC3の影響を受けないので、第2クロック信号CLK2の信号遅延が防止され得る。

【0151】

第13トランジスタM13は第14トランジスタM14がオフされる場合、第4ノードN4を一定なレベルに維持させる。即ち、第14トランジスタM14がオフされる場合、第13トランジスタM13はターンオンされて第4ノードN4の電圧を第1レベルに維持させる。

30

【0152】

本発明の第3実施形態による有機発光表示装置の発光制御駆動部は開始信号FLM、キャリア信号CA、第1クロック信号CLK1、第2クロック信号CLK2、及び第2電圧VGHのみを利用して発光制御信号を生成することができる。即ち、発光制御駆動部150には初期化させるための別の制御信号が要求されない。したがって、発光制御駆動部150の構成が簡易化される。

【0153】

図10は図8に図示された第2ステージの動作を説明するためのタイミング図である。

【0154】

40

図10を参照すれば、第1ステージSTAGE1の第4ノードN4の電圧レベルは第2ステージSTAGE2へキャリア信号CAとして提供される。第1時間T1でキャリア信号CA及び第2クロック信号CLK2は第2レベルを有し、第1クロック信号CLK1は第1レベルを有する。

【0155】

第2レベルを有する第2クロック信号CLK2は第1トランジスタM1のゲート及び第3トランジスタM3のゲートへ提供される。したがって、第1トランジスタM1及び第3トランジスタM3はターンオンされる。

【0156】

ターンオンされた第1トランジスタM1を通じて第2レベルを有するキャリア信号C

50

Aは第2トランジスタM2のゲート及び第1ノードN1へ提供される。したがって、第2トランジスタM2はターンオンされ、第1ノードN1の電圧は第2レベルを有する。

【0157】

ターンオンされた第2トランジスタM2を通じて第2レベルを有する第2クロック信号CLK2とターンオンされた第3トランジスタM3を通じて第1電圧VGLが第2ノードN2へ提供される。したがって、第2ノードN2の電圧は第2レベルを有する。

【0158】

第1レベルを有する第1クロック信号CLK1は第4トランジスタM4及び第7トランジスタM7へ提供される。したがって、第4及び第7トランジスタM4、M7はターンオフされる。

【0159】

第1ノードN1が第2レベルを有するので、第8トランジスタM8はターンオンされる。ターンオンされた第8トランジスタM8を通じて第2電圧VGHが第3ノードN3へ提供される。したがって、第3ノードN3は第1レベルを有する。第3ノードN3は第1レベルを有するので、第9トランジスタM9はターンオフされる。

【0160】

第1ノードN1は第2レベルを有するので、第10トランジスタM10はターンオンされる。ターンオンされた第10トランジスタM10によって、第1電圧VGLが第1発光制御ラインE1へ提供される。したがって、第1発光制御信号は第2レベルを有する。

【0161】

第2時間T2でキャリア信号CA、第1クロック信号CLK1、及び第2クロック信号CLK2は第1レベルを有する。第1レベルを有する第2クロック信号CLK2によって、第1トランジスタM1及び第3トランジスタM3はターンオフされる。

【0162】

第1ノードN1は第2レベルに維持されるので、第2トランジスタM2はターンオンされる。ターンオンされた第2トランジスタM2を通じて第1レベルを有する第1クロック信号CLK1が第2ノードN2へ提供される。したがって、第2ノードN2の電圧は第1レベルを有する。

【0163】

第1ノードN1は第2レベルを有するので、第8トランジスタM8及び第10トランジスタM10はターンオンされる。したがって、ターンオンされた第8トランジスタM8を通じて第2電圧VGHが第3ノードN3へ提供されるので、第3ノードN3は第1レベルを維持する。

【0164】

第3ノードN3が第1レベルを有し、第1ノードN1が第2レベルを有するので、第9トランジスタM9はターンオフされ、第10トランジスタM10はターンオンされる。したがって、第1発光制御信号は第2レベルを維持する。

【0165】

第3時間T3で第1キャパシタC1のカップリングによって、第1ノードN1の電位が変化される動作は先に図5を参照して詳細に説明したので、説明を省略する。

【0166】

第4時間T4でキャリア信号CA及び第1クロック信号CLK1は第1レベルを有し、第2クロック信号CLK2は第2レベルを有する。

【0167】

第2レベルを有する第2クロック信号CLK2によって、第1トランジスタM1はターンオンされ、第1レベルを有するキャリア信号CAは第1ノードN1へ提供される。第1ノードN1の電圧は第1レベルを有する。第1ノードN1が第1レベルを有するので、第2トランジスタM2及び第10トランジスタM10はターンオフされる。

【0168】

10

20

30

40

50

第2レベルを有する第2クロック信号CLK2によって、第3トランジスタM3はターンオンされ、第1電圧VGLは第2ノードN2へ提供される。したがって、第2ノードN2の電圧は第2レベルを有する。

【0169】

第1レベルを有する第1クロック信号CLK1によって、第7トランジスタM7はターンオフされる。第1ノードN1の電圧は第1レベルを有するので、第8トランジスタM8はターンオフされる。第3ノードN3の電圧は第3キャパシタC3によって、第1レベルを維持する。第3ノードN3の電圧は第1レベルを維持されるので、第9トランジスタM9はターンオフされる。その結果、第1発光制御信号は第2レベルを維持する。

【0170】

第5時間T5でキャリア信号CA及び第2クロック信号CLK2は第1レベルを有し、第1クロック信号CLK1は第2レベルを有する。

【0171】

第1レベルを有する第2クロック信号CLK2によって、第1トランジスタM1及び第3トランジスタM3はターンオフされる。第1ノードN1の電圧は第1レベルを維持されるので、第2トランジスタM2、第8トランジスタM8、及び第10トランジスタM10はターンオフされる。

【0172】

第2レベルを有する第1クロック信号CLK1によって、第4トランジスタM4及び第7トランジスタM7がターンオンされる。また、第2ノードN2の電圧は第2レベルを有するので、第5トランジスタM5及び第6トランジスタM6はターンオンされる。

【0173】

ターンオンされた第6トランジスタM6及び第7トランジスタM7を通じて第2レベルを有する第2クロック信号CLK2が第3ノードN3へ提供される。したがって、第5時間T5で第3ノードN3の電圧は第2レベルを有する。第3ノードN3の電圧が第2レベルを有するので、第9トランジスタM9はターンオンされる。第9トランジスタM9がターンオンされ、第10トランジスタM10がターンオフされるので、第1発光制御信号は第1レベルを有する。

【0174】

第6時間T6でキャリア信号CA及び第2クロック信号CLK2は第2レベルを有し、第1クロック信号CLK1は第1レベルを有する。先に説明した第1時間T1の動作を参照すれば、第6時間T6で第1発光制御信号は第2レベルを有する。

【0175】

このような動作によって、現在段のステージは第1クロック信号CLK1、第2クロック信号CLK2、及び前段のステージから提供されたキャリア信号CAに応答して発光制御信号を生成する。また、ステージSTAGE1～STAGE nから出力される発光制御信号は順次的に第1区間1H、シフトされて出力される。

【0176】

以上実施形態を参照して説明したが、該当技術分野の熟練された当業者は下記の特許請求の範囲に記載された本発明の思想及び領域から逸脱しない範囲内で本発明を多様に修正及び変更させ得ることを理解できる。また本発明に開示された実施形態は本発明の技術思想を限定するためののではなく、下記の特許請求の範囲及びそれと同等な範囲内にある全ての技術思想は本発明の権利範囲に含まれることで解釈されなければならない。

【符号の説明】

【0177】

100・・・有機発光表示装置

110・・・表示パネル

120・・・タイミングコントローラ

130・・・走査駆動部

10

20

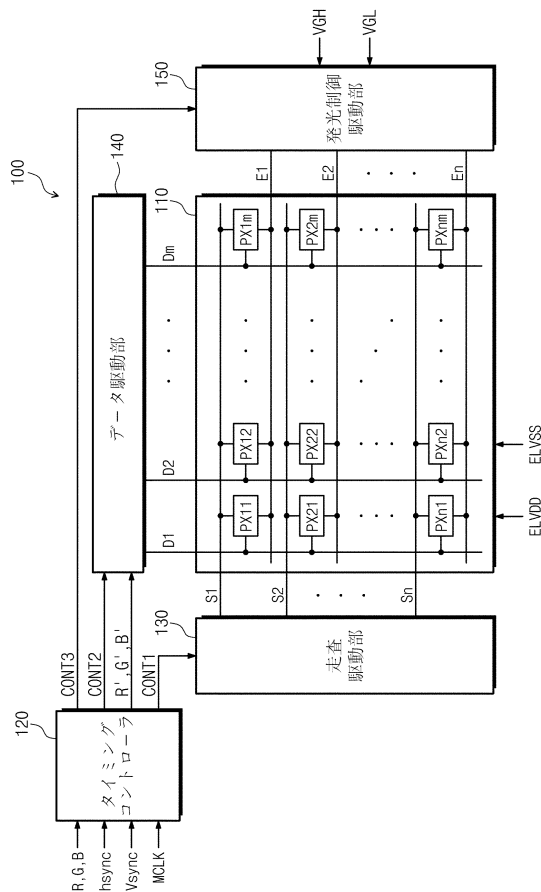
30

40

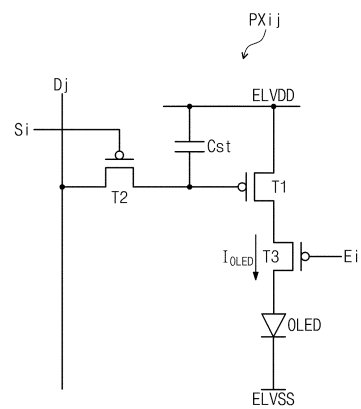
50

- 140・・・データ駆動部
- 150・・・発光制御駆動部
- 151・・・第1信号処理部
- 152・・・第2信号処理部
- 153・・・第3信号処理部
- 154・・・両方向駆動部

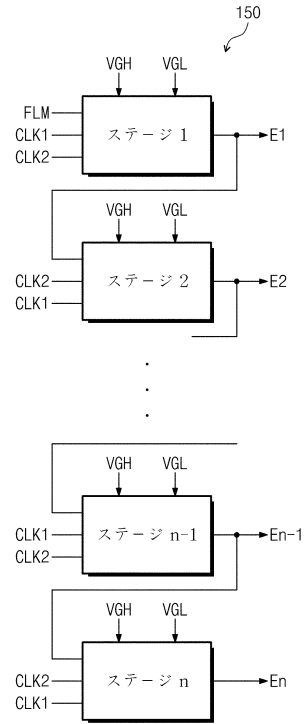
【図1】



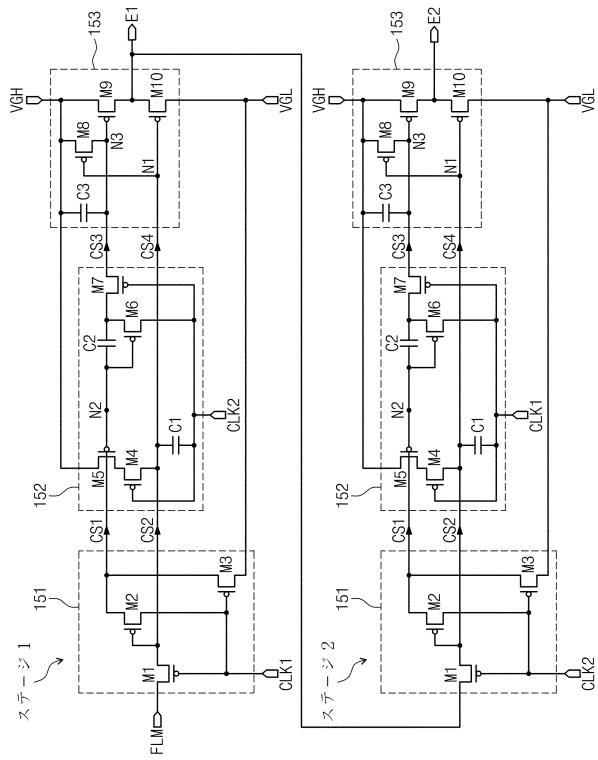
【図2】



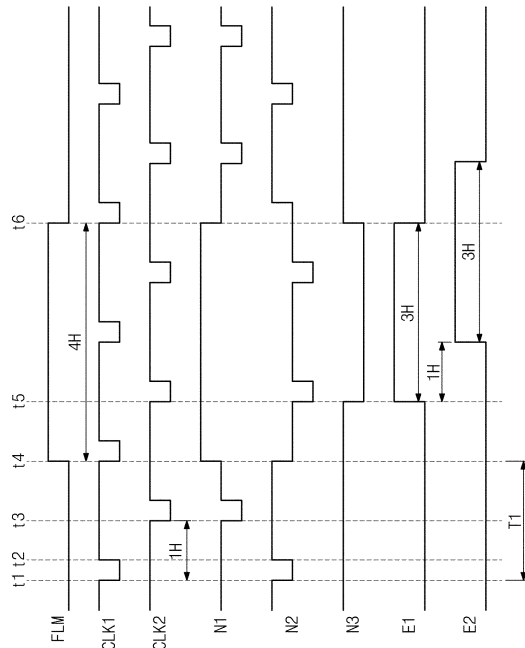
【図 3】



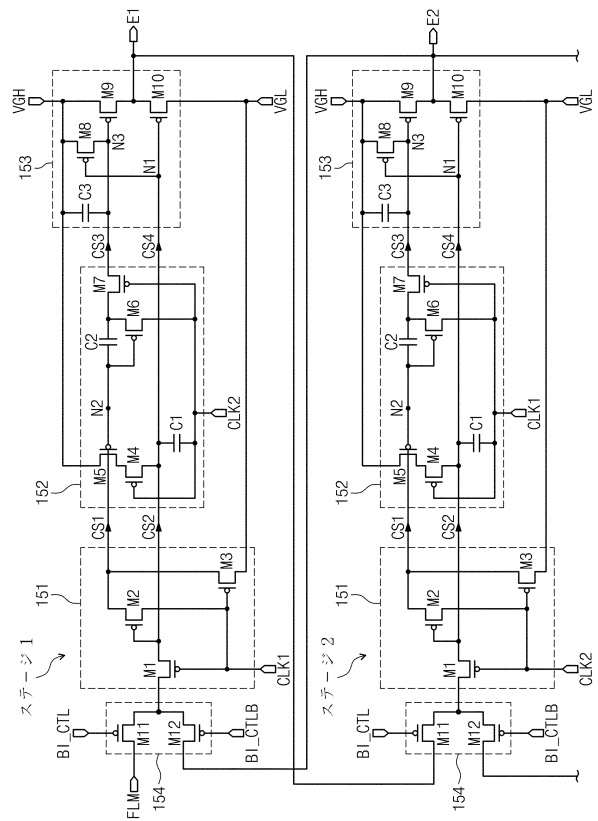
【図 4】



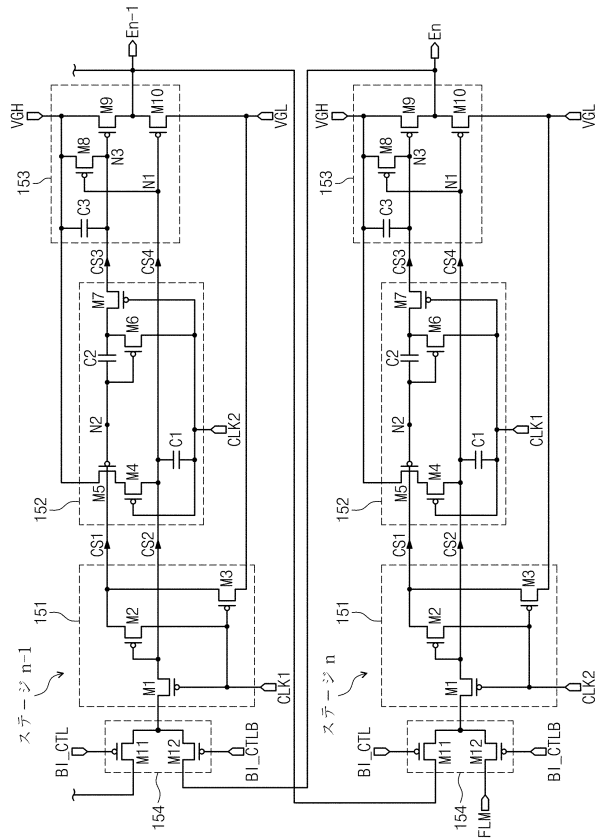
【図 5】



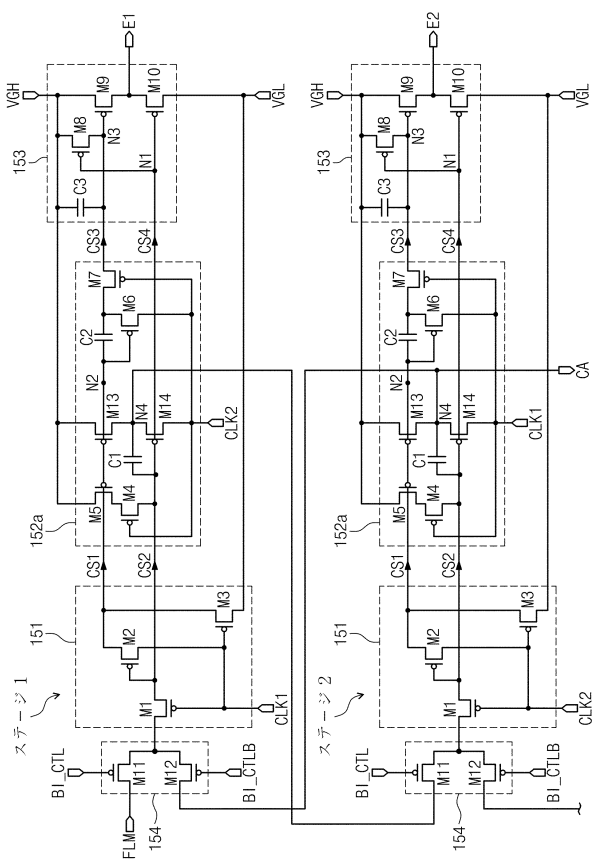
【図 6】



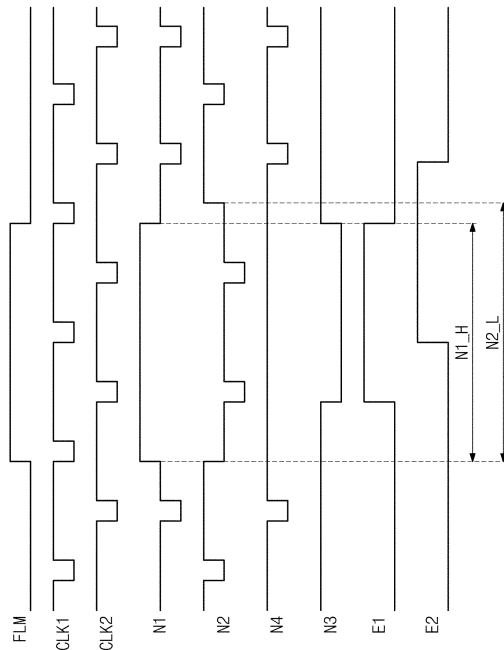
【図 7】



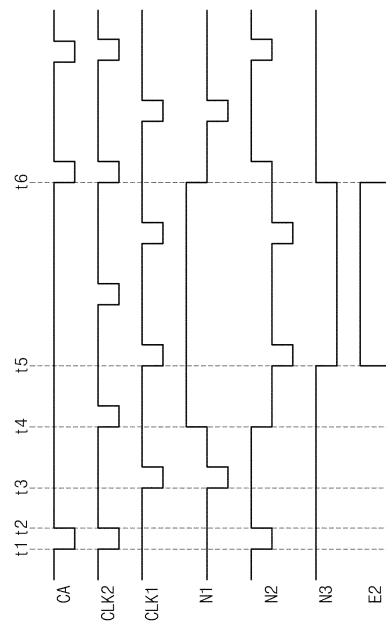
【図 8】



【図 9】



【図 10】



フロントページの続き

(51)Int.Cl. F I
H 0 5 B 33/14 A

(72)発明者 張 桓 壽
大韓民国忠▲清▼南▲道▼天安市西北區佛堂洞 デウオン カンタビレ アパートメント 6 1 2
棟4 0 2 號

審査官 中村 直行

(56)参考文献 米国特許出願公開第2 0 0 7 / 0 2 7 4 4 3 2 (U S, A 1)
特開2 0 1 2 - 0 4 8 1 8 6 (J P, A)

(58)調査した分野(Int.Cl., D B名)
G 0 9 G 3 / 0 0 - 3 / 3 8
H 0 1 L 5 1 / 5 0

专利名称(译)	发光控制驱动单元和包括其的有机发光显示装置		
公开(公告)号	JP5760045B2	公开(公告)日	2015-08-05
申请号	JP2013125340	申请日	2013-06-14
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器的股票会社		
当前申请(专利权)人(译)	三星显示器的股票会社		
[标]发明人	張桓壽		
发明人	張 桓 壽		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
FI分类号	G09G3/30.J G09G3/20.622.E G09G3/20.624.B G09G3/20.641.D G09G3/20.612.K H05B33/14.A G09G3/3233 G09G3/3266 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC45 3K107/EE03 3K107/HH00 3K107/HH02 5C080/AA06 5C080/BB05 5C080/CC03 5C080/DD22 5C080/DD25 5C080/EE23 5C080/EE29 5C080/FF03 5C080/FF11 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C380/AA01 5C380/AB06 5C380/AB34 5C380/BA13 5C380/CA12 5C380/CB01 5C380/CB17 5C380/CB26 5C380/CB30 5C380/CC26 5C380/CC33 5C380/CC39 5C380/CC61 5C380/CC63 5C380/CD013 5C380/CE20 5C380/CF07 5C380/CF08 5C380/CF43 5C380/DA02 5C380/DA06 5C380/EA08		
代理人(译)	松永信行		
审查员(译)	中村直之		
优先权	1020120091442 2012-08-21 KR		
其他公开文献	JP2014041337A		
外部链接	Espacenet		

摘要(译)

发射控制驱动器包括通过发射控制线顺序输出发射控制信号的级。每级包括第一信号处理器，其接收第一电压并响应于第一和第二子控制信号产生第一和第二信号，第二信号处理器接收第二电压，该第二电压的电平高于第一电压的电平并产生第三电压。响应于第三和第四信号，第四信号响应第三子控制信号，第一信号和第二信号，第三信号处理器接收第一和第二电压，并响应第三和第四信号产生发射控制信号。每级的第一信号处理器接收从前一级输出的发射控制信号作为第一子控制信号，并且各级中的第一级的第一信号处理器接收作为第一子控制信号的起始信号。

(21) 出願番号	特願2013-125340 (P2013-125340)	(73) 特許権者	512187343
(22) 出願日	平成25年6月14日 (2013. 6. 14)		三星ディスプレイ株式会社
(65) 公開番号	特開2014-41337 (P2014-41337A)		Samsung Display Co.
(43) 公開日	平成26年3月6日 (2014. 3. 6)		, Ltd.
審査請求日	平成25年6月14日 (2013. 6. 14)		大韓民国京畿道龍仁市器興区三星二路95
(31) 優先権主張番号	10-2012-0091442		95, Samsung 2 Ro, Gih
(32) 優先日	平成24年8月21日 (2012. 8. 21)		eung-Gu, Yongin-City
(33) 優先権主張国	韓国 (KR)		, Gyeonggi-Do, Korea
		(74) 代理人	100070024
			弁理士 松永 宣行
		(74) 代理人	100158042
			弁理士 辻 徹二