

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5329718号

(P5329718)

(45) 発行日 平成25年10月30日 (2013. 10. 30)

(24) 登録日 平成25年8月2日 (2013. 8. 2)

(51) Int. Cl.	F I	
H O 5 B 33/10 (2006. 01)	H O 5 B 33/10	
H O 1 L 51/50 (2006. 01)	H O 5 B 33/14	A
H O 5 B 33/06 (2006. 01)	H O 5 B 33/06	
H O 5 B 33/04 (2006. 01)	H O 5 B 33/04	
C 2 3 C 14/04 (2006. 01)	C 2 3 C 14/04	A

請求項の数 14 (全 47 頁) 最終頁に続く

(21) 出願番号	特願2012-550857 (P2012-550857)	(73) 特許権者	000005049
(86) (22) 出願日	平成23年12月20日 (2011. 12. 20)		シャープ株式会社
(86) 国際出願番号	PCT/JP2011/079453		大阪府大阪市阿倍野区長池町22番22号
(87) 国際公開番号	W02012/090777	(74) 代理人	110000338
(87) 国際公開日	平成24年7月5日 (2012. 7. 5)		特許業務法人原謙三国際特許事務所
審査請求日	平成25年4月3日 (2013. 4. 3)	(72) 発明者	園田 通
(31) 優先権主張番号	特願2010-291203 (P2010-291203)		日本国大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
(32) 優先日	平成22年12月27日 (2010. 12. 27)	(72) 発明者	川戸 伸一
(33) 優先権主張国	日本国 (JP)		日本国大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
早期審査対象出願		(72) 発明者	井上 智
			日本国大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内

最終頁に続く

(54) 【発明の名称】 蒸着方法、蒸着膜および有機エレクトロルミネッセンス表示装置の製造方法

(57) 【特許請求の範囲】

【請求項 1】

被成膜基板に所定のパターンの成膜を行う蒸着方法であって、

開口部を有する蒸着マスクと、上記蒸着マスクに対向配置された蒸着源とを備え、上記蒸着マスクと上記蒸着源との相対的な位置を固定したマスクユニットを準備する準備工程と、

上記マスクユニットおよび上記被成膜基板のうち少なくとも一方を相対移動させて、上記蒸着源から射出される蒸着粒子を上記開口部を介して上記被成膜基板の蒸着領域に蒸着させる蒸着工程と、

上記蒸着粒子の蒸着流のうち、上記被成膜基板の蒸着不要領域へと流れる蒸着流をシャッタ部材によって遮蔽する遮蔽工程と、

を備え、
上記遮蔽工程では、上記被成膜基板に蒸着する上記蒸着粒子の蒸着範囲の端が、上記蒸着領域と上記蒸着不要領域との間の境界領域に位置する様に、上記シャッタ部材の位置が調整されることを特徴とする蒸着方法。

【請求項 2】

上記シャッタ部材は上記被成膜基板に対して平行に配置され、

上記蒸着不要領域における上記相対移動の方向の幅を D とし、上記蒸着源と上記蒸着不要領域との間隔を L1 とし、上記蒸着源と上記シャッタ部材との間隔を L2 とすると、上記シャッタ部材における上記相対移動の方向の長さ X は、式 1 を満たすことを特徴とする

10

20

請求項 1 に記載の蒸着方法。

【数 1】

$$X \geq \frac{L2}{L1} \times D \quad \cdots \text{式 1}$$

【請求項 3】

上記シャッタ部材は上記被成膜基板に対して平行に配置され、

上記蒸着不要領域における上記相対移動の方向の一方側に第 1 境界領域があり他方側に第 2 境界領域があり、

上記蒸着不要領域における上記相対移動の方向の幅を D とし、上記第 1 境界領域における上記相対移動の方向の幅を S 1 とし、上記第 2 境界領域における上記相対移動の方向の幅を S 2 とし、上記蒸着源と上記蒸着不要領域との間隔を L 1 とし、上記蒸着源と上記シャッタ部材との間隔を L 2 とすると、上記シャッタ部材における上記相対移動の方向の長さ X は、式 2 を満たすことを特徴とする請求項 1 または 2 に記載の蒸着方法。

【数 2】

$$\frac{L2}{L1} \times (D + S1 + S2) \geq X \geq \frac{L2}{L1} \times D \quad \cdots \text{式 2}$$

【請求項 4】

上記遮蔽工程では、上記シャッタ部材は、上記蒸着不要領域へと流れる上記蒸着流を遮蔽するために、上記蒸着不要領域と共に上記蒸着マスク上に一方側から突入して他方側へと離脱した後、上記被成膜基板へと流れる上記蒸着流を回避する様に上記蒸着マスクの上記一方側に戻されて、異なる上記蒸着不要領域へと流れる上記蒸着流を遮蔽するために使用されることを特徴とする請求項 1 ~ 3 の何れか 1 項に記載の蒸着方法。

【請求項 5】

上記シャッタ部材は、複数のシャッタ構成部材が互いに上記相対移動の方向の重なり量に変更可能に重ねられて構成されることを特徴とする請求項 1 ~ 4 の何れか 1 項に記載の蒸着方法。

【請求項 6】

上記シャッタ部材が上記蒸着不要領域に流れる上記蒸着流を遮蔽する場合において、当該蒸着不要領域における上記相対移動の方向の幅に応じて、当該シャッタ部材における上記相対移動の方向の長さを変更することを特徴とする請求項 5 に記載の蒸着方法。

【請求項 7】

上記シャッタ部材における上記相対移動の方向の長さは、上記蒸着源から見て上記開口部を閉鎖できる長さに形成されることを特徴とする請求項 1 ~ 6 の何れか 1 項に記載の蒸着方法。

【請求項 8】

上記遮蔽工程では、上記開口部上に上記蒸着領域が存在しない状態では、上記蒸着源から見て上記シャッタ部材が上記開口部を閉塞する様に、上記シャッタ部材の位置を上記蒸着源に対して相対的に固定することを特徴とする請求項 7 に記載の蒸着方法。

【請求項 9】

上記シャッタ部材は上記被成膜基板に対して平行に配置され、

上記開口部における上記相対移動の方向の幅を D m とし、上記蒸着源と上記シャッタ部材との間隔を L 2 とし、上記蒸着源と上記開口部との間隔を L 3 とすると、上記シャッタ部材における上記相対移動の方向の幅 X は、式 3 を満たすことを特徴とする請求項 7 または 8 に記載の蒸着方法。

【数 3】

$$X \geq \frac{L2}{L3} \times D_m \quad \cdots \text{式 3}$$

【請求項 10】

上記所定のパターンが、有機エレクトロルミネッセンス素子の有機層であることを特徴とする請求項 1 ~ 9 の何れか 1 項に記載の蒸着方法。

【請求項 11】

上記蒸着領域は、有機エレクトロルミネッセンス素子の画像領域であり、

10

上記蒸着不要領域は、封止基板が接着される封止領域であることを特徴とする請求項 1 ~ 10 の何れか 1 項に記載の蒸着方法。

【請求項 12】

上記蒸着領域は、有機エレクトロルミネッセンス素子の画像領域であり、

上記蒸着不要領域は、外部回路との接続がなされる端子部領域であることを特徴とする請求項 1 ~ 10 の何れか 1 項に記載の蒸着方法。

【請求項 13】

請求項 1 ~ 12 の何れか 1 項に記載の蒸着方法にて形成された蒸着膜であって、

ストライプ状の上記蒸着膜の少なくとも一端が上記蒸着領域と上記蒸着不要領域との間にある境界領域にあることを特徴とする蒸着膜。

20

【請求項 14】

TFT 基板上に第 1 電極を作製する TFT 基板・第 1 電極作製工程と、

上記 TFT 基板上に少なくとも発光層を含む有機層を蒸着する有機層蒸着工程と、

第 2 電極を蒸着する第 2 電極蒸着工程と、

上記有機層および第 2 電極を含む有機エレクトロルミネッセンス素子を封止部材で封止する封止工程とを有する有機エレクトロルミネッセンス表示装置の製造方法であって、

上記有機層蒸着工程、上記第 2 電極蒸着工程、および上記封止工程の少なくともいずれかの工程は、請求項 1 ~ 12 のいずれか 1 項に記載の蒸着方法の上記準備工程、上記蒸着工程および上記遮蔽工程を有することを特徴とする有機エレクトロルミネッセンス表示装置の製造方法。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、蒸着マスクを用いた蒸着方法、その蒸着方法により形成された蒸着膜およびその蒸着方法を用いた有機エレクトロルミネッセンス表示装置の製造方法に関する。

【背景技術】

【0002】

近年、様々な商品や分野でフラットパネルディスプレイが活用されており、フラットパネルディスプレイのさらなる大型化、高画質化、低消費電力化が求められている。

【0003】

40

そのような状況下、有機材料の電界発光 (Electroluminescence: 以下、「EL」と記す) を利用した有機 EL 素子を備えた有機 EL 表示装置は、全固体型で、低電圧駆動、高速応答性、自発光性等の点で優れたフラットパネルディスプレイとして、高い注目を浴びている。

【0004】

有機 EL 表示装置は、例えば、TFT (薄膜トランジスタ) が設けられたガラス基板等からなる基板上に、TFT に接続された有機 EL 素子が設けられた構成を有している。

【0005】

有機 EL 素子は、低電圧直流駆動による高輝度発光が可能な発光素子であり、第 1 電極、有機 EL 層、および第 2 電極が、この順に積層された構造を有している。そのうち、第

50

1 電極は T F T と接続されている。また、第 1 電極と第 2 電極との間には、上記有機 E L 層として、正孔注入層、正孔輸送層、電子プロッキング層、発光層、正孔プロッキング層、電子輸送層、電子注入層等を積層させた有機層が設けられている。

【 0 0 0 6 】

フルカラーの有機 E L 表示装置では、一般的に、赤 (R)、緑 (G)、青 (B) の各色の発光層を備えた有機 E L 素子がサブ画素として基板上に配列形成される。T F T を用いて、これら有機 E L 素子を選択的に所望の輝度で発光させることによりカラー画像表示を行う。

【 0 0 0 7 】

有機 E L 表示装置を製造するためには、各色に発光する有機発光材料からなる発光層を有機 E L 素子ごとに所定パターンで形成する必要がある。また、有機 E L 素子ごとにパターン形成が必要ない層については、有機 E L 素子で構成される画素領域全面に対して、一括して薄膜形成を行う。

【 0 0 0 8 】

発光層を所定パターンで形成する方法としては、例えば、真空蒸着法、インクジェット法、レーザ転写法が知られている。例えば、低分子型有機 E L 表示装置 (O L E D) では、真空蒸着法が用いられることが多い。

【 0 0 0 9 】

真空蒸着法では、所定パターンの開口が形成されたマスク (シャドウマスクとも称される) が使用される。マスクが密着固定された基板の被蒸着面を蒸着源に対向させる。そして、蒸着源からの蒸着粒子 (成膜材料) を、マスクの開口を通して被蒸着面に蒸着させることにより、所定パターンの薄膜が形成される。蒸着は発光層の色ごとに行われる (これを「塗り分け蒸着」という) 。

【 0 0 1 0 】

例えば特許文献 1 , 2 には、基板に対してマスクを順次移動させて各色の発光層の塗り分け蒸着を行う方法が記載されている。このような方法では、基板と同等の大きさのマスクが使用され、蒸着時にはマスクは基板の被蒸着面を覆うように固定される。

【 先行技術文献 】

【 特許文献 】

【 0 0 1 1 】

【 特許文献 1 】 日本国公開特許公報「特開平 8 - 2 2 7 2 7 6 号公報 (1 9 9 6 年 9 月 3 日公開) 」

【 特許文献 2 】 日本国公開特許公報「特開 2 0 0 0 - 1 8 8 1 7 9 号公報 (2 0 0 0 年 7 月 4 日公開) 」

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 1 2 】

このような従来の塗り分け蒸着法では、基板が大きくなればそれに伴ってマスクも大型化する必要がある。しかしながら、マスクを大きくすると、マスクの自重撓みや伸びにより、基板とマスクとの間に隙間が生じ易い。しかも、その隙間の大きさは、基板の被蒸着面の位置によって異なる。そのため、高精度なパターンニングを行うのが難しく、蒸着位置のズレや混色が発生して高精細化の実現が困難である。

【 0 0 1 3 】

また、マスクを大きくすると、マスクやこれを保持するフレーム等が巨大になってその重量も増加するため、取り扱いが困難になり、生産性や安全性に支障をきたすおそれがある。また、蒸着装置やそれに付随する装置も同様に巨大化、複雑化するため、装置設計が困難になり、設置コストも高額になる。

【 0 0 1 4 】

そのため、従来の塗り分け蒸着法では大型基板への対応が難しく、例えば、60 インチサイズを超えるような大型基板に対しては量産レベルで塗り分け蒸着できる方法が実現で

10

20

30

40

50

きていない。

【 0 0 1 5 】

上記の問題を解決する方法として、基板よりも小さなシャドウマスクを用い、蒸着源とシャドウマスクを一体化した状態で、シャドウマスクと基板との隙間を一定に保ちながら、その一体化物あるいは基板のいずれかを走査しながら蒸着することで、所定の基板の位置に有機膜をパターン形成する方法（スキャン蒸着法）が考えられる。このスキャン蒸着法であれば、シャドウマスクは小さくて良いので、上記のような問題は発生しない。

【 0 0 1 6 】

しかしながら、上記のスキャン蒸着法でも、以下のように、蒸着不要領域への蒸着を防ぐことができないという問題がある。

10

【 0 0 1 7 】

例えば有機EL表示装置で用いられるTFT基板では、画素領域の周りには、端子部が存在し、これらに蒸着膜が存在すると、一般に、有機EL素子の有機蒸着膜は高抵抗であるため、その部分での外部回路との電氣的接続が困難となる。また蒸着膜が低抵抗であると電流リークが生じるので、やはり電氣的不良を生じる。以上のような外部回路との電氣的接続部分が蒸着不要領域となる。

【 0 0 1 8 】

スキャン蒸着法では、蒸着源の射出口の正面にシャッタが備えられており、そのシャッタの開放／閉鎖により、蒸着源から射出される蒸着粒子が蒸着／遮蔽される。また、シャドウマスクと蒸着源が一体化しており、シャドウマスクの開口部（以後、マスク開口と呼ぶ）上を基板が通過する時に、基板上へ有機膜が形成される。したがって、上記シャッタを常に開放していた場合、基板の端から端まで蒸着が行われる（蒸着不要領域にも蒸着される）。蒸着不要領域に蒸着させないためには、その領域が基板走査により、マスク開口に達した時に上記シャッタを閉鎖すればよいが、同時に蒸着が必要な領域（蒸着領域）もまだマスク開口上に残っているため、シャッタを閉鎖すると、蒸着領域の蒸着量が減り、蒸着領域の膜厚が減ってしまう。したがって、単純なシャッタの閉鎖だけでは、蒸着不要領域への蒸着は防げない。

20

【 0 0 1 9 】

本発明は、上記のような問題点を解決するためになされたものであり、その目的は、蒸着領域の端部での蒸着量を低減させること無く、蒸着不要領域への蒸着を防止できる蒸着方法を提供することにある。

30

【課題を解決するための手段】

【 0 0 2 0 】

上記の課題を解決するために、本発明に係る蒸着方法は、被成膜基板に所定のパターンの成膜を行う蒸着方法であって、開口部を有する蒸着マスクと、上記蒸着マスクに対向配置された蒸着源とを備え、上記蒸着マスクと上記蒸着源との相対的な位置を固定したマスクユニットを準備する準備工程と、上記マスクユニットおよび上記被成膜基板のうち少なくとも一方を相対移動させて、上記蒸着源から射出される蒸着粒子を上記開口部を介して上記被成膜基板の蒸着領域に蒸着させる蒸着工程と、上記蒸着粒子の蒸着流のうち、上記被成膜基板の蒸着不要領域へと流れる蒸着流をシャッタ部材によって遮蔽する遮蔽工程と、を備えていることを特徴としている。

40

【 0 0 2 1 】

上記の構成によれば、移動可能なシャッタ部材が準備され、蒸着源から蒸着マスクの開口部を介して被成膜基板へと流れる蒸着粒子の蒸着流のうち、被成膜基板の蒸着不要領域へと流れる蒸着流を遮蔽する様に、シャッタ部材の位置が調整される。よって、蒸着領域の端部での蒸着量を低減させること無く蒸着不要領域への蒸着を防止できる。

【 0 0 2 2 】

これにより、（１）蒸着不要領域に蒸着した蒸着粒子を溶剤で拭き取る工程を省略でき、その拭き取り工程に伴う問題を防止できる。また（２）蒸着不要領域への蒸着を防止するために蒸着不要領域を保護する工程を追加しなくて済む。また（３）シャッタ部材と蒸

50

着源との位置関係を変えるだけで、様々な蒸着不要領域のサイズに対応できる。したがって、蒸着領域の端部での蒸着量を低減させること無く、蒸着不要領域への蒸着を防止できる蒸着方法を提供することができる。

【 0 0 2 3 】

また本発明に係る有機エレクトロルミネッセンス表示装置の製造方法は、ＴＦＴ基板上に第１電極を作製するＴＦＴ基板・第１電極作製工程と、上記ＴＦＴ基板上に少なくとも発光層を含む有機層を蒸着する有機層蒸着工程と、第２電極を蒸着する第２電極蒸着工程と、上記有機層および第２電極を含む有機エレクトロルミネッセンス素子を封止部材で封止する封止工程とを有する有機エレクトロルミネッセンス表示装置の製造方法であって、上記有機層蒸着工程、上記第２電極蒸着工程、および上記封止工程の少なくともいずれかの工程は、上記の蒸着方法の上記準備工程、上記蒸着工程および上記遮蔽工程を有することを特徴としている。

10

【 0 0 2 4 】

上記の構成によれば、電気的不良がなく低コストの有機エレクトロルミネッセンス素子を製造できる。

【発明の効果】

【 0 0 2 5 】

以上のように、本発明に係る蒸着方法は、被成膜基板に所定のパターンの成膜を行う蒸着方法であって、開口部を有する蒸着マスクと、上記蒸着マスクに対向配置された蒸着源とを備え、上記蒸着マスクと上記蒸着源との相対的な位置を固定したマスクユニットを準備する準備工程と、上記マスクユニットおよび上記被成膜基板のうち少なくとも一方を相対移動させて、上記蒸着源から射出される蒸着粒子を上記開口部を介して上記被成膜基板の蒸着領域に蒸着させる蒸着工程と、上記蒸着粒子の蒸着流のうち、上記被成膜基板の蒸着不要領域へと流れる蒸着流をシャッタ部材によって遮蔽する遮蔽工程と、を備えている。

20

【 0 0 2 6 】

よって、蒸着領域の端部での蒸着量を低減させること無く蒸着不要領域への蒸着を防止できるという効果を奏する。

【図面の簡単な説明】

【 0 0 2 7 】

30

【図１】本発明の実施の一形態にかかる蒸着装置における真空チャンバ内の被成膜基板とマスクユニットとを被成膜基板の裏面側から見た平面図である。

【図２】本発明の実施の一形態にかかる蒸着装置における真空チャンバ内の主要構成要素の鳥瞰図である。

【図３】本発明の実施の一形態にかかる蒸着装置における要部の概略構成を模式的に示す断面図である。

【図４】本発明の実施の一形態にかかる蒸着装置の構成の一部を示すブロック図である。

【図５】（ａ）～（ｃ）は、本発明の実施の一形態にかかる被成膜基板および蒸着マスクのアライメントマーカの形状の一例を示す図である。

【図６】ＲＧＢフルカラー表示の有機ＥＬ表示装置の概略構成を示す断面図である。

40

【図７】図６に示す有機ＥＬ表示装置を構成する画素の構成を示す平面図である。

【図８】図７に示す有機ＥＬ表示装置におけるＴＦＴ基板のＡ－Ａ線矢視断面図である。

【図９】本発明の実施の一形態にかかる有機ＥＬ表示装置の製造工程を工程順に示すフローチャートである。

【図１０】本発明の実施の一形態にかかる蒸着装置を用いてＴＦＴ基板に所定のパターンを成膜する方法の一例を示すフローチャートである。

【図１１】アライメント調整方法を示すフローチャートである。

【図１２】蒸着ＯＦＦ時の蒸着制御のフローを示すフローチャートである。

【図１３】蒸着ＯＮ時の蒸着制御のフローを示すフローチャートである。

【図１４】実施の形態１に係る蒸着方法での第２シャッタの走査方法を説明する側面図で

50

ある。

【図 1 5】実施の形態 1 での第 2 シャッタの長さの決定方法を説明する図である。

【図 1 6】実施の形態 1 での蒸着源側から見た被成膜基板の平面図である。

【図 1 7】実施の形態 1 での第 2 シャッタの回避期間を説明する図である。

【図 1 8】実施の形態 1 での第 2 シャッタの制御期間 1 を説明する図である。

【図 1 9】実施の形態 1 での第 2 シャッタの制御期間 2 を説明する図である。

【図 2 0】実施の形態 1 に係る蒸着方法を使用して形成した発光層を示した平面図である。

【図 2 1】従来の蒸着方法を使用した場合の発光層を示した平面図である。

【図 2 2】(a) は実施の形態 1 での端子部と端子部領域との接続状態を説明する図であり、(b) は従来技術での端子部と端子部領域との接続状態を説明する図である。

10

【図 2 3】実施の形態 2 に係る蒸着方法での第 2 シャッタの走査方法を説明する側面図である。

【図 2 4】実施の形態 2 の第 2 シャッタの長さの決定方法を説明する図である。

【図 2 5】実施の形態 2 での第 2 シャッタの回避期間を説明する図である。

【図 2 6】実施の形態 2 での第 2 シャッタの制御期間 1 を説明する図である。

【図 2 7】実施の形態 2 での第 2 シャッタの制御期間 2 を説明する図である。

【図 2 8】実施の形態 2 に係る蒸着方法を使用して形成した発光層を示した平面図である。

【図 2 9】実施の形態 3 に係る蒸着方法での第 2 シャッタの走査方法を説明する側面図である。

20

【図 3 0】実施の形態 4 に係る蒸着方法で使用される第 2 シャッタの構成を説明する側面図である。

【図 3 1】実施の形態 4 で使用される第 2 シャッタの長さが最小になった状態を示した側面図である。

【図 3 2】実施の形態 4 で使用される第 2 シャッタの長さが最大になった状態を示した側面図である。

【図 3 3】実施の形態 5 に係る蒸着方法での第 2 シャッタの走査方法を説明する側面図である。

【図 3 4】実施の形態 5 での第 2 シャッタの長さの決定方法を説明する図である。

30

【図 3 5】実施の形態 5 での第 2 シャッタの回避期間を説明する図である。

【図 3 6】実施の形態 5 での第 2 シャッタの制御期間 1 を説明する図である。

【図 3 7】実施の形態 5 での第 2 シャッタの制御期間 2 を説明する図である。

【発明を実施するための形態】

【 0 0 2 8 】

以下、本発明の実施の形態について、詳細に説明する。

【 0 0 2 9 】

〔実施の形態 1〕

本発明の実施の一形態について図 1 ～ 図 2 2 に基づいて説明すれば以下の通りである。

【 0 0 3 0 】

本実施の形態では、本実施の形態にかかる蒸着装置を用いた蒸着方法の一例として、TFT 基板側から光を取り出すボトムエミッション型で RGB フルカラー表示の有機 EL 表示装置の製造方法を例に挙げて説明する。

40

【 0 0 3 1 】

まず、上記有機 EL 表示装置の全体構成について以下に説明する。

【 0 0 3 2 】

図 6 は、RGB フルカラー表示の有機 EL 表示装置の概略構成を示す断面図である。また、図 7 は、図 6 に示す有機 EL 表示装置を構成する画素の構成を示す平面図であり、図 8 は、図 7 に示す有機 EL 表示装置における TFT 基板の A - A 線矢視断面図である。

【 0 0 3 3 】

50

図 6 に示すように、本実施の形態で製造される有機 E L 表示装置 1 は、T F T 1 2 (図 8 参照) が設けられた T F T 基板 1 0 上に、T F T 1 2 に接続された有機 E L 素子 2 0、
接着層 3 0、封止基板 4 0 が、この順に設けられた構成を有している。

【 0 0 3 4 】

図 6 に示すように、有機 E L 素子 2 0 は、該有機 E L 素子 2 0 が積層された T F T 基板 1 0 を、接着層 3 0 を用いて封止基板 4 0 と貼り合わせることで、これら一対の基板 (T F T 基板 1 0、封止基板 4 0) 間に封入されている。

【 0 0 3 5 】

上記有機 E L 表示装置 1 は、このように有機 E L 素子 2 0 が T F T 基板 1 0 と封止基板 4 0 との間に封入されていることで、有機 E L 素子 2 0 への酸素や水分の外部からの浸入
が防止されている。 10

【 0 0 3 6 】

T F T 基板 1 0 は、図 8 に示すように、支持基板として、例えばガラス基板等の透明な
絶縁基板 1 1 を備えている。絶縁基板 1 1 上には、図 7 に示すように、水平方向に敷設さ
れた複数のゲート線と、垂直方向に敷設され、ゲート線と交差する複数の信号線とからな
る複数の配線 1 4 が設けられている。ゲート線には、ゲート線を駆動する図示しないゲ
ート線駆動回路が接続され、信号線には、信号線を駆動する図示しない信号線駆動回路が接
続されている。

【 0 0 3 7 】

有機 E L 表示装置 1 は、フルカラーのアクティブマトリクス型の有機 E L 表示装置であ
り、絶縁基板 1 1 上には、これら配線 1 4 で囲まれた領域に、それぞれ、赤 (R)、緑 (G)、青 (B) の各色の有機 E L 素子 2 0 からなる各色のサブ画素 2 R・2 G・2 B が、
マトリクス状に配列されている。 20

【 0 0 3 8 】

すなわち、これら配線 1 4 で囲まれた領域が 1 つのサブ画素 (ドット) であり、サブ画
素毎に R、G、B の発光領域が画成されている。

【 0 0 3 9 】

画素 2 (すなわち、1 画素) は、赤色の光を透過する赤色のサブ画素 2 R、緑色の光を
透過する緑色のサブ画素 2 G、青色の光を透過する青色のサブ画素 2 B の、3 つのサブ画
素 2 R・2 G・2 B によって構成されている。 30

【 0 0 4 0 】

各サブ画素 2 R・2 G・2 B には、各サブ画素 2 R・2 G・2 B における発光を担う各
色の発光領域として、ストライプ状の各色の発光層 2 3 R・2 3 G・2 3 B によって覆わ
れた開口部 1 5 R・1 5 G・1 5 B がそれぞれ設けられている。

【 0 0 4 1 】

これら発光層 2 3 R・2 3 G・2 3 B は、各色毎に、蒸着によりパターン形成されてい
る。なお、開口部 1 5 R・1 5 G・1 5 B については後述する。

【 0 0 4 2 】

これらサブ画素 2 R・2 G・2 B には、有機 E L 素子 2 0 における第 1 電極 2 1 に接続
された T F T 1 2 がそれぞれ設けられている。各サブ画素 2 R・2 G・2 B の発光強度は
、配線 1 4 および T F T 1 2 による走査および選択により決定される。このように、有機
E L 表示装置 1 は、T F T 1 2 を用いて、有機 E L 素子 2 0 を選択的に所望の輝度で発光
させることにより画像表示を実現している。 40

【 0 0 4 3 】

次に、上記有機 E L 表示装置 1 における T F T 基板 1 0 および有機 E L 素子 2 0 の構成
について詳述する。

【 0 0 4 4 】

まず、T F T 基板 1 0 について説明する。

【 0 0 4 5 】

T F T 基板 1 0 は、図 8 に示すように、ガラス基板等の透明な絶縁基板 1 1 上に、T F 50

T 1 2 (スイッチング素子)、層間膜 1 3 (層間絶縁膜、平坦化膜)、配線 1 4、エッジカバ— 1 5 がこの順に形成された構成を有している。

【 0 0 4 6 】

上記絶縁基板 1 1 上には、配線 1 4 が設けられているとともに、各サブ画素 2 R・2 G・2 B に対応して、それぞれ T F T 1 2 が設けられている。なお、T F T の構成は従来よく知られている。したがって、T F T 1 2 における各層の図示並びに説明は省略する。

【 0 0 4 7 】

層間膜 1 3 は、各 T F T 1 2 を覆うように、上記絶縁基板 1 1 上に、上記絶縁基板 1 1 の全領域に渡って積層されている。

【 0 0 4 8 】

層間膜 1 3 上には、有機 E L 素子 2 0 における第 1 電極 2 1 が形成されている。

【 0 0 4 9 】

また、層間膜 1 3 には、有機 E L 素子 2 0 における第 1 電極 2 1 を T F T 1 2 に電氣的に接続するためのコンタクトホール 1 3 a が設けられている。これにより、T F T 1 2 は、上記コンタクトホール 1 3 a を介して、有機 E L 素子 2 0 に電氣的に接続されている。

【 0 0 5 0 】

エッジカバ— 1 5 は、第 1 電極 2 1 のパターン端部で有機 E L 層が薄くなったり電界集中が起こったりすることで、有機 E L 素子 2 0 における第 1 電極 2 1 と第 2 電極 2 6 とが短絡することを防止するための絶縁層である。

【 0 0 5 1 】

エッジカバ— 1 5 は、層間膜 1 3 上に、第 1 電極 2 1 のパターン端部を被覆するように形成されている。

【 0 0 5 2 】

エッジカバ— 1 5 には、サブ画素 2 R・2 G・2 B 毎に開口部 1 5 R・1 5 G・1 5 B が設けられている。このエッジカバ— 1 5 の開口部 1 5 R・1 5 G・1 5 B が、各サブ画素 2 R・2 G・2 B の発光領域となる。

【 0 0 5 3 】

言い換えれば、各サブ画素 2 R・2 G・2 B は、絶縁性を有するエッジカバ— 1 5 によって仕切られている。エッジカバ— 1 5 は、素子分離膜としても機能する。

【 0 0 5 4 】

次に、有機 E L 素子 2 0 について説明する。

【 0 0 5 5 】

有機 E L 素子 2 0 は、低電圧直流駆動による高輝度発光が可能な発光素子であり、第 1 電極 2 1、有機 E L 層、第 2 電極 2 6 が、この順に積層されている。

【 0 0 5 6 】

第 1 電極 2 1 は、上記有機 E L 層に正孔を注入 (供給) する機能を有する層である。第 1 電極 2 1 は、前記したようにコンタクトホール 1 3 a を介して T F T 1 2 と接続されている。

【 0 0 5 7 】

第 1 電極 2 1 と第 2 電極 2 6 との間には、図 8 に示すように、有機 E L 層として、第 1 電極 2 1 側から、正孔注入層兼正孔輸送層 2 2、発光層 2 3 R・2 3 G・2 3 B、電子輸送層 2 4、電子注入層 2 5 が、この順に形成された構成を有している。

【 0 0 5 8 】

なお、上記積層順は、第 1 電極 2 1 を陽極とし、第 2 電極 2 6 を陰極としたものであり、第 1 電極 2 1 を陰極とし、第 2 電極 2 6 を陽極とする場合には、有機 E L 層の積層順は反転する。

【 0 0 5 9 】

正孔注入層は、発光層 2 3 R・2 3 G・2 3 B への正孔注入効率を高める機能を有する層である。また、正孔輸送層は、発光層 2 3 R・2 3 G・2 3 B への正孔輸送効率を高める機能を有する層である。正孔注入層兼正孔輸送層 2 2 は、第 1 電極 2 1 およびエッジカ

10

20

30

40

50

バー 15 を覆うように、上記 T F T 基板 10 における表示領域全面に一様に形成されている。

【 0060 】

なお、本実施の形態では、上記したように、正孔注入層および正孔輸送層として、正孔注入層と正孔輸送層とが一体化された正孔注入層兼正孔輸送層 22 を設けた場合を例に挙げて説明する。しかしながら、本実施の形態はこれに限定されるものではない。正孔注入層と正孔輸送層とは互いに独立した層として形成されていてもよい。

【 0061 】

正孔注入層兼正孔輸送層 22 上には、発光層 23 R・23 G・23 B が、エッジカパー 15 の開口部 15 R・15 G・15 B を覆うように、それぞれ、サブ画素 2 R・2 G・2 B に対応して形成されている。

10

【 0062 】

発光層 23 R・23 G・23 B は、第 1 電極 21 側から注入されたホール（正孔）と第 2 電極 26 側から注入された電子とを再結合させて光を出射する機能を有する層である。発光層 23 R・23 G・23 B は、それぞれ、低分子蛍光色素、金属錯体等の、発光効率が

【 0063 】

高い材料で形成されている。電子輸送層 24 は、第 2 電極 26 から発光層 23 R・23 G・23 B への電子輸送効率を高める機能を有する層である。また、電子注入層 25 は、第 2 電極 26 から発光層 23 R・23 G・23 B への電子注入効率を高める機能を有する層である。

20

【 0064 】

電子輸送層 24 は、発光層 23 R・23 G・23 B および正孔注入層兼正孔輸送層 22 を覆うように、これら発光層 23 R・23 G・23 B および正孔注入層兼正孔輸送層 22 上に、上記 T F T 基板 10 における表示領域全面に渡って一様に形成されている。また、電子注入層 25 は、電子輸送層 24 を覆うように、電子輸送層 24 上に、上記 T F T 基板 10 における表示領域全面に渡って一様に形成されている。

【 0065 】

なお、電子輸送層 24 と電子注入層 25 とは、上記したように互いに独立した層として形成されていてもよく、互いに一体化して設けられていてもよい。すなわち、上記有機 E L 表示装置 1 は、電子輸送層 24 および電子注入層 25 に代えて、電子輸送層兼電子注入層を備えていてもよい。

30

【 0066 】

第 2 電極 26 は、上記のような有機層で構成される有機 E L 層に電子を注入する機能を有する層である。第 2 電極 26 は、電子注入層 25 を覆うように、電子注入層 25 上に、上記 T F T 基板 10 における表示領域全面に渡って一様に形成されている。

【 0067 】

なお、発光層 23 R・23 G・23 B 以外の有機層は有機 E L 層として必須の層ではなく、要求される有機 E L 素子 20 の特性に応じて適宜形成すればよい。また、有機 E L 層には、必要に応じ、キャリアブロッキング層を追加することもできる。例えば、発光層 23 R・23 G・23 B と電子輸送層 24 との間にキャリアブロッキング層として正孔ブロッ

40

【 0068 】

上記有機 E L 素子 20 の構成としては、例えば、下記（ 1 ）～（ 8 ）に示すような層構成を採用することができる。

（ 1 ）第 1 電極 / 発光層 / 第 2 電極

（ 2 ）第 1 電極 / 正孔輸送層 / 発光層 / 電子輸送層 / 第 2 電極

（ 3 ）第 1 電極 / 正孔輸送層 / 発光層 / 正孔ブロッキング層（キャリアブロッキング層） / 電子輸送層 / 第 2 電極

（ 4 ）第 1 電極 / 正孔輸送層 / 発光層 / 正孔ブロッキング層 / 電子輸送層 / 電子注入層 /

50

第 2 電極

(5) 第 1 電極 / 正孔注入層 / 正孔輸送層 / 発光層 / 電子輸送層 / 電子注入層 / 第 2 電極

(6) 第 1 電極 / 正孔注入層 / 正孔輸送層 / 発光層 / 正孔ブロッキング層 / 電子輸送層 / 第 2 電極

(7) 第 1 電極 / 正孔注入層 / 正孔輸送層 / 発光層 / 正孔ブロッキング層 / 電子輸送層 / 電子注入層 / 第 2 電極

(8) 第 1 電極 / 正孔注入層 / 正孔輸送層 / 電子ブロッキング層 (キャリアブロッキング層) / 発光層 / 正孔ブロッキング層 / 電子輸送層 / 電子注入層 / 第 2 電極

なお、上記したように、例えば正孔注入層と正孔輸送層とは、一体化されていてもよい。また、電子輸送層と電子注入層とは一体化されていてもよい。

10

【0069】

また、有機 EL 素子 20 の構成は上記例示の層構成に限定されるものではなく、上記したように、要求される有機 EL 素子 20 の特性に応じて所望の層構成を採用することができる。

【0070】

次に、上記有機 EL 表示装置 1 の製造方法について以下に説明する。

【0071】

図 9 は、上記有機 EL 表示装置 1 の製造工程を工程順に示すフローチャートである。

【0072】

図 9 に示すように、本実施の形態にかかる有機 EL 表示装置 1 の製造方法は、例えば、TFT 基板・第 1 電極作製工程 (S1)、正孔注入層・正孔輸送層蒸着構成 (S2)、発光層蒸着工程 (S3)、電子輸送層蒸着工程 (S4)、電子注入層蒸着工程 (S5)、第 2 電極蒸着工程 (S6)、封止工程 (S7) を備えている。

20

【0073】

以下に、図 9 に示すフローチャートに従って、図 6 および図 8 を参照して上記した各工程について説明する。

【0074】

但し、本実施の形態に記載されている各構成要素の寸法、材質、形状等はあくまで一実施形態に過ぎず、これによって本発明の範囲が限定解釈されるべきではない。

【0075】

また、前記したように、本実施形態に記載の積層順は、第 1 電極 21 を陽極、第 2 電極 26 を陰極としたものであり、反対に第 1 電極 21 を陰極とし、第 2 電極 26 を陽極とする場合には、有機 EL 層の積層順は反転する。同様に、第 1 電極 21 および第 2 電極 26 を構成する材料も反転する。

30

【0076】

まず、図 8 に示すように、公知の技術で TFT 12 並びに配線 14 等が形成されたガラス等の絶縁基板 11 上に感光性樹脂を塗布し、フォトリソグラフィ技術によりパターンニングを行うことで、絶縁基板 11 上に層間膜 13 を形成する。

【0077】

上記絶縁基板 11 としては、例えば厚さが 0.7 ~ 1.1 mm であり、y 軸方向の長さ (縦長さ) が 400 ~ 500 mm であり、x 軸方向の長さ (横長さ) が 300 ~ 400 mm のガラス基板あるいはプラスチック基板が用いられる。なお、本実施の形態では、ガラス基板を用いた。

40

【0078】

層間膜 13 としては、例えば、アクリル樹脂やポリイミド樹脂等を用いることができる。アクリル樹脂としては、例えば、JSR 株式会社製のオプトマーシリーズが挙げられる。また、ポリイミド樹脂としては、例えば、東レ株式会社製のフォトニクスシリーズが挙げられる。但し、ポリイミド樹脂は一般に透明ではなく、有色である。このため、図 8 に示すように上記有機 EL 表示装置 1 としてボトムエミッション型の有機 EL 表示装置を製造する場合には、上記層間膜 13 としては、アクリル樹脂等の透明性樹脂が、より好適に

50

用いられる。

【0079】

上記層間膜13の膜厚としては、TFT12による段差を補償することができればよく、特に限定されるものではない。本実施の形態では、例えば、約2 μ mとした。

【0080】

次に、層間膜13に、第1電極21をTFT12に電氣的に接続するためのコンタクトホール13aを形成する。

【0081】

次に、導電膜（電極膜）として、例えばITO（Indium Tin Oxide：インジウム錫酸化物）膜を、スパッタ法等により、100nmの厚さで成膜する。

10

【0082】

次いで、上記ITO膜上にフォトレジストを塗布し、フォトリソグラフィ技術を用いてパターニングを行った後、塩化第二鉄をエッチング液として、上記ITO膜をエッチングする。その後、レジスト剥離液を用いてフォトレジストを剥離し、さらに基板洗浄を行う。これにより、層間膜13上に、第1電極21をマトリクス状に形成する。

【0083】

なお、上記第1電極21に用いられる導電膜材料としては、例えば、ITO、IZO（Indium Zinc Oxide：インジウム亜鉛酸化物）、ガリウム添加酸化亜鉛（GZO）等の透明導電材料、金（Au）、ニッケル（Ni）、白金（Pt）等の金属材料、を用いることができる。

20

【0084】

また、上記導電膜の積層方法としては、スパッタ法以外に、真空蒸着法、CVD（chemical vapor deposition、化学蒸着）法、プラズマCVD法、印刷法等を用いることができる。

【0085】

上記第1電極21の厚さとしては特に限定されるものではないが、上記したように、例えば、100nmの厚さとすることができる。

【0086】

次に、層間膜13と同様にして、エッジカバー15を、例えば約1 μ mの膜厚でパターニング形成する。エッジカバー15の材料としては、層間膜13と同様の絶縁材料を使用することができる。

30

【0087】

以上の工程により、TFT基板10および第1電極21が作製される（S1）。

【0088】

次に、上記のような工程を経たTFT基板10に対し、脱水のための減圧バークおよび第1電極21の表面洗浄として酸素プラズマ処理を施す。

【0089】

次いで、従来の蒸着装置を用いて、上記TFT基板10上に、正孔注入層および正孔輸送層（本実施の形態では正孔注入層兼正孔輸送層22）を、上記TFT基板10における表示領域全面に蒸着する（S2）。

40

【0090】

具体的には、表示領域全面が開口したオープンマスクを、TFT基板10に対しアライメント調整を行った後に密着して貼り合わせ、TFT基板10とオープンマスクとを共に回転させながら、蒸着源より飛散した蒸着粒子を、オープンマスクの開口部を通じて表示領域全面に均一に蒸着する。

【0091】

ここで表示領域全面への蒸着とは、隣接した色の異なるサブ画素間に渡って途切れなく蒸着することを意味する。

【0092】

正孔注入層および正孔輸送層の材料としては、例えば、ベンジン、スチリルアミン、ト

50

リフェニルアミン、ポルフィリン、トリアゾール、イミダゾール、オキサジアゾール、ポリアリールアルカン、フェニレンジアミン、アリールアミン、オキサゾール、アントラセン、フルオレノン、ヒドラゾン、スチルベン、トリフェニレン、アザトリフェニレン、およびこれらの誘導体、ポリシラン系化合物、ビニルカルバゾール系化合物、チオフェン系化合物、アニリン系化合物等の、複素環式共役系のモノマー、オリゴマー、またはポリマー、等が挙げられる。

【0093】

正孔注入層と正孔輸送層とは、前記したように一体化されていてもよく、独立した層として形成されていてもよい。各々の膜厚としては、例えば、10～100nmである。

【0094】

本実施の形態では、正孔注入層および正孔輸送層として、正孔注入層兼正孔輸送層22を設けるとともに、正孔注入層兼正孔輸送層22の材料として、4,4'-ビス[N-(1-ナフチル)-N-フェニルアミノ]ビフェニル(α-NPD)を使用した。また、正孔注入層兼正孔輸送層22の膜厚は30nmとした。

【0095】

次に、上記正孔注入層兼正孔輸送層22上に、エッジカバー15の開口部15R・15G・15Bを覆うように、サブ画素2R・2G・2Bに対応して発光層23R・23G・23Bをそれぞれ塗り分け形成(パターン形成)する(S3)。

【0096】

前記したように、発光層23R・23G・23Bには、低分子蛍光色素、金属錯体等の発光効率が高い材料が用いられる。

【0097】

発光層23R・23G・23Bの材料としては、例えば、アントラセン、ナフタレン、インデン、フェナントレン、ピレン、ナフタセン、トリフェニレン、アントラセン、ペリレン、ピセン、フルオランテン、アセフェナントリレン、ペンタフェン、ペンタセン、コロネン、ブタジエン、クマリン、アクリジン、スチルベン、およびこれらの誘導体、トリス(8-キノリノラト)アルミニウム錯体、ビス(ベンゾキノリノラト)ベリリウム錯体、トリ(ジベンゾイルメチル)フェナントロリンユーロピウム錯体、ジトルイルビニルビフェニル、等が挙げられる。

【0098】

発光層23R・23G・23Bの膜厚としては、例えば、10～100nmである。

【0099】

本実施の形態にかかる蒸着方法並びに蒸着装置は、このような発光層23R・23G・23Bの塗り分け形成(パターン形成)に特に好適に使用することができる。

【0100】

本実施の形態にかかる蒸着方法並びに蒸着装置を用いた発光層23R・23G・23Bの塗り分け形成については、後で詳述する。

【0101】

次に、上記した正孔注入層・正孔輸送層蒸着工程(S2)と同様の方法により、電子輸送層24を、上記正孔注入層兼正孔輸送層22および発光層23R・23G・23Bを覆うように、上記TFT基板10における表示領域全面に蒸着する(S4)。

【0102】

続いて、上記した正孔注入層・正孔輸送層蒸着工程(S2)と同様の方法により、電子注入層25を、上記電子輸送層24を覆うように、上記TFT基板10における表示領域全面に蒸着する(S5)。

【0103】

電子輸送層24および電子注入層25の材料としては、例えば、トリス(8-キノリノラト)アルミニウム錯体、オキサジアゾール誘導体、トリアゾール誘導体、フェニルキノキサリン誘導体、シロール誘導体等が挙げられる。

【0104】

10

20

30

40

50

具体的には、A l q (トリス (8 - ヒドロキシキノリン) アルミニウム)、アントラセン、ナフタレン、フェナントレン、ピレン、アントラセン、ペリレン、プタジエン、クマリン、アクリジン、スチルベン、1 , 1 0 - フェナントロリン、およびこれらの誘導体や金属錯体、L i F、等が挙げられる。

【 0 1 0 5 】

前記したように電子輸送層 2 4 と電子注入層 2 5 とは、一体化されていても独立した層として形成されていてもよい。各々の膜厚としては、例えば、1 ~ 1 0 0 n m である。また、電子輸送層 2 4 および電子注入層 2 5 の合計の膜厚は、例えば 2 0 ~ 2 0 0 n m である。

【 0 1 0 6 】

10

本実施の形態では、電子輸送層 2 4 の材料に A l q を使用し、電子注入層 2 5 の材料には、L i F を使用した。また、電子輸送層 2 4 の膜厚は 3 0 n m とし、電子注入層 2 5 の膜厚は 1 n m とした。

【 0 1 0 7 】

次に、上記した正孔注入層・正孔輸送層蒸着工程 (S 2) と同様の方法により、第 2 電極 2 6 を、上記電子注入層 2 5 を覆うように、上記 T F T 基板 1 0 における表示領域全面に蒸着する (S 6) 。

【 0 1 0 8 】

第 2 電極 2 6 の材料 (電極材料) としては、仕事関数の小さい金属等が好適に用いられる。このような電極材料としては、例えば、マグネシウム合金 (M g A g 等)、アルミニウム合金 (A l L i、A l C a、A l M g 等)、金属カルシウム等が挙げられる。第 2 電極 2 6 の厚さは、例えば 5 0 ~ 1 0 0 n m である。

20

【 0 1 0 9 】

本実施の形態では、第 2 電極 2 6 としてアルミニウムを 5 0 n m の膜厚で形成した。これにより、T F T 基板 1 0 上に、上記した有機 E L 層、第 1 電極 2 1、および第 2 電極 2 6 からなる有機 E L 素子 2 0 を形成した。

【 0 1 1 0 】

次いで、図 6 に示すように、有機 E L 素子 2 0 が形成された上記 T F T 基板 1 0 と、封止基板 4 0 とを、接着層 3 0 にて貼り合わせ、有機 E L 素子 2 0 の封入を行った。

【 0 1 1 1 】

30

上記封止基板 4 0 としては、例えば厚さが 0 . 4 ~ 1 . 1 m m のガラス基板あるいはプラスチック基板等の絶縁基板が用いられる。なお、本実施の形態では、ガラス基板を用いた。

【 0 1 1 2 】

なお、封止基板 4 0 の縦長さおよび横長さは、目的とする有機 E L 表示装置 1 のサイズにより適宜調整してもよく、T F T 基板 1 0 における絶縁基板 1 1 と略同一のサイズの絶縁基板を使用し、有機 E L 素子 2 0 を封止した後で、目的とする有機 E L 表示装置 1 のサイズに従って分断してもよい。

【 0 1 1 3 】

なお、有機 E L 素子 2 0 の封止方法としては、上記した方法に限定されない。他の封止方式としては、例えば、掘り込みガラスを封止基板 4 0 として使用し、封止樹脂やフリットガラス等により枠状に封止を行う方法や、T F T 基板 1 0 と封止基板 4 0 との間に樹脂を充填する方法等が挙げられる。上記有機 E L 表示装置 1 の製造方法は、上記封止方法に依存せず、あらゆる封止方法を適用することが可能である。

40

【 0 1 1 4 】

また、上記第 2 電極 2 6 上には、該第 2 電極 2 6 を覆うように、酸素や水分が外部から有機 E L 素子 2 0 内に浸入することを阻止する、図示しない保護膜が設けられていてもよい。

【 0 1 1 5 】

上記保護膜は、絶縁性や導電性の材料で形成される。このような材料としては、例えば

50

、窒化シリコンや酸化シリコンが挙げられる。また、上記保護膜の厚さは、例えば 100 ~ 1000 nm である。

【0116】

上記の工程により、有機 EL 表示装置 1 が完成される。

【0117】

このような有機 EL 表示装置 1 において、配線 14 からの信号入力により TFT 12 を ON (オン) させると、第 1 電極 21 から有機 EL 層へ正孔が注入される。一方で、第 2 電極 26 から有機 EL 層に電子が注入され、正孔と電子とが発光層 23R・23G・23B 内で再結合する。再結合した正孔および電子がエネルギーを失活する際に、光として出射される。

10

【0118】

上記有機 EL 表示装置 1 においては、各サブ画素 2R・2G・2B の発光輝度を制御することで、所定の画像が表示される。

【0119】

次に、本実施の形態にかかる蒸着装置の構成について説明する。

【0120】

図 1 は、本実施の形態にかかる蒸着装置における真空チャンバ内の被成膜基板とマスクユニットとを被成膜基板の裏面側 (つまり蒸着面とは反対側) から見た平面図である。なお、図示の便宜上、図 1 において、被成膜基板は二点鎖線にて示している。また、図 2 は、本実施の形態にかかる蒸着装置における真空チャンバ内の主要構成要素の鳥瞰図である。図 3 は、本実施の形態にかかる蒸着装置における要部の概略構成を模式的に示す断面図である。なお、図 3 は、図 1 に示す B-B 線矢視断面から見たときの蒸着装置の断面に相当する。図 4 は、本実施の形態にかかる蒸着装置の構成の一部を示すブロック図である。

20

【0121】

図 3 に示すように、本実施の形態にかかる蒸着装置 50 は、真空チャンバ 60 (成膜チャンバ)、基板移動機構 70 (基板移動手段、移動手段)、マスクユニット 80、イメージセンサ 90、制御回路 100 (図 4 参照) およびシャッタ移動機構 110 (図 4 参照) を備えている。

【0122】

上記真空チャンバ 60 内には、図 3 に示すように、基板移動機構 70、マスクユニット 80 およびシャッタ移動機構 110 (図 4 参照) が設けられている。

30

【0123】

なお、上記真空チャンバ 60 には、蒸着時に該真空チャンバ 60 内を真空状態に保つために、該真空チャンバ 60 に設けられた図示しない排気口を介して真空チャンバ 60 内を真空排気する図示しない真空ポンプが設けられている。

【0124】

上記基板移動機構 70 は、例えば、被成膜基板 200 (例えば TFT 基板 10) を保持する基板保持部材 71 (基板保持手段) と、モータ 72 (図 4 参照) とを備えている。

【0125】

上記基板移動機構 70 は、基板保持部材 71 により被成膜基板 200 を保持するとともに、後述するモータ駆動制御部 103 (図 4 参照) によってモータ 72 を駆動させることで、被成膜基板 200 を保持して水平方向に移動させる。なお、上記基板移動機構 70 は、x 軸方向 (例えば基板走査方向) および y 軸方向 (例えば x 軸に直交する水平な方向) の何れにも移動可能に設けられていてもよく、何れか一方向に移動可能に設けられていてもよい。

40

【0126】

上記基板保持部材 71 には、静電チャックが使用される。被成膜基板 200 は、上記静電チャックにより、自重による撓みがない状態で、上記マスクユニット 80 における後述するシャドウマスク 81 との間の隙間 g1 (空隙、垂直間距離) が一定に保持されている。

50

【 0 1 2 7 】

上記被成膜基板 2 0 0 とシャドウマスク 8 1 との間の隙間 g 1 は、5 0 μ m 以上、3 m m 以下の範囲内であることが好ましく、より好ましくは 2 0 0 μ m 程度である。

【 0 1 2 8 】

上記隙間 g 1 が 5 0 μ m 未満の場合、被成膜基板 2 0 0 がシャドウマスク 8 1 に接触するおそれが高くなる。

【 0 1 2 9 】

一方、上記隙間 g 1 が 3 m m を越えると、シャドウマスク 8 1 の開口部 8 2 を通過した蒸着粒子が広がって、形成される蒸着膜 2 1 1 のパターン幅が広くなり過ぎる。例えば上記蒸着膜 2 1 1 が、発光層 2 3 R である場合、上記隙間 g 1 が 3 m m を越えると、隣接サブ画素であるサブ画素 2 G ・ 2 B の開口部 1 5 G ・ 1 5 B にも発光層 2 3 R の材料が蒸着されてしまうおそれがある。

10

【 0 1 3 0 】

また、上記隙間 g 1 が 2 0 0 μ m 程度であれば、被成膜基板 2 0 0 がシャドウマスク 8 1 に接触するおそれもなく、また、蒸着膜 2 1 1 のパターン幅の広がりも十分に小さくすることができる。

【 0 1 3 1 】

また、マスクユニット 8 0 は、図 3 に示すように、シャドウマスク 8 1 (蒸着マスク、マスク)と、蒸着源 8 5 と、マスク保持部材 8 7 (保持手段)と、マスクテンション機構 8 8 と、第 1 シャッタ 8 9 (図 4 参照)とを備えている。

20

【 0 1 3 2 】

上記シャドウマスク 8 1 としては、例えば金属製のマスクが用いられる。

【 0 1 3 3 】

上記シャドウマスク 8 1 は、例えば、被成膜基板 2 0 0 の蒸着領域 2 1 0 よりも面積が小さく、その少なくとも 1 辺が、被成膜基板 2 0 0 の蒸着領域 2 1 0 の幅よりも短く形成されている。

【 0 1 3 4 】

本実施の形態では、上記シャドウマスク 8 1 として、以下の大きさを有する矩形状(帯状)のシャドウマスクを使用する。上記シャドウマスク 8 1 は、図 1 に示すように、その長手方向(長軸方向)の長さである長辺 8 1 a の幅 d 1 が、蒸着領域 2 1 0 における、上記シャドウマスク 8 1 の長辺 8 1 a に対向する辺(図 1 に示す例では蒸着領域 2 1 0 の長辺 2 1 0 a)の幅 d 3 よりも長くなるように形成されている。また、上記シャドウマスク 8 1 は、その短手方向(短軸方向)の長さである短辺 8 1 b の幅 d 2 が、蒸着領域 2 1 0 における、上記シャドウマスク 8 1 の短辺 8 1 b に対向する辺(図 1 に示す例では蒸着領域 2 1 0 の短辺 2 1 0 b)の幅 d 4 よりも短くなるように形成されている。

30

【 0 1 3 5 】

上記シャドウマスク 8 1 には、図 1 および図 2 に示すように、例えば帯状(ストライプ状)の開口部 8 2 (貫通口)が、一次元方向に複数配列して設けられている。上記開口部 8 2 は、被成膜基板 2 0 0 への蒸着膜 2 1 1 (図 3 参照)のパターン形成として、例えば T F T 基板 1 0 における発光層 2 3 R ・ 2 3 G ・ 2 3 B の塗り分け形成を行う場合、これら発光層 2 3 R ・ 2 3 G ・ 2 3 B の同色列のサイズとピッチに合わせて形成されている。

40

【 0 1 3 6 】

また、上記シャドウマスク 8 1 には、図 1 に示すように、例えば、被成膜基板 2 0 0 の走査方向(基板走査方向)に沿って、アライメントマーカ部 8 3 が設けられており、該アライメントマーカ部 8 3 に、被成膜基板 2 0 0 とシャドウマスク 8 1 との位置合わせ(アライメント)を行うためのアライメントマーカ 8 4 (図 3 参照)が設けられている。

【 0 1 3 7 】

本実施の形態では、上記アライメントマーカ部 8 3 は、図 1 に示すように、上記シャドウマスク 8 1 の短辺 8 1 b (短軸)に沿って設けられている。

【 0 1 3 8 】

50

また、上記したようにシャドウマスク 8 1 として、その長辺 8 1 a の幅 d 1 が、蒸着領域 2 1 0 における対向する辺の幅 d 3 よりも長く、短辺 8 1 b の幅 d 2 が、蒸着領域 2 1 0 における対向する辺の幅 d 4 よりも短いシャドウマスクを使用することで、その長手方向両側部（つまり、両短辺 8 1 b ・ 8 1 b ）にアライメントマーカ部 8 3 を形成することができる。したがって、アライメントを容易かつより精密に行うことができる。

【 0 1 3 9 】

一方、被成膜基板 2 0 0 には、図 1 に示すように、蒸着領域 2 1 0 の外側に、被成膜基板 2 0 0 の走査方向（基板走査方向）に沿って、アライメントマーカ部 2 2 0 が設けられており、該アライメントマーカ部 2 2 0 に、被成膜基板 2 0 0 とシャドウマスク 8 1 との位置合わせを行うためのアライメントマーカ 2 2 1（図 3 参照）が設けられている。

10

【 0 1 4 0 】

本実施の形態では、上記アライメントマーカ部 2 2 0 は、図 1 に示すように、被成膜基板 2 0 0 の蒸着領域 2 1 0 の短辺 2 1 0 b（短軸）に沿って設けられている。

【 0 1 4 1 】

本実施の形態では、上記ストライプ状の開口部 8 2 は、基板走査方向であるシャドウマスク 8 1 の短辺方向に延設されているとともに、基板走査方向に直交するシャドウマスク 8 1 の長辺方向に複数並んで設けられている。

【 0 1 4 2 】

蒸着源 8 5 は、例えば、内部に蒸着材料を収容する容器であり、図 1 ～ 図 3 に示すように、シャドウマスク 8 1 との間に一定の隙間 g 2（空隙）を有して（つまり、一定距離離間して）対向配置されている。

20

【 0 1 4 3 】

なお、上記蒸着源 8 5 は、容器内部に蒸着材料を直接収容する容器であってもよく、ロードロック式の配管を有する容器であってもよい。

【 0 1 4 4 】

上記蒸着源 8 5 は、例えば、上方に向けて蒸着粒子を射出する機構を有している。

【 0 1 4 5 】

上記蒸着源 8 5 は、シャドウマスク 8 1 との対向面に、上記蒸着材料を蒸着粒子として射出（飛散）させる複数の射出口 8 6 を有している。

【 0 1 4 6 】

30

本実施の形態では、上記したように蒸着源 8 5 が被成膜基板 2 0 0 の下方に配されており、被成膜基板 2 0 0 が、上記蒸着領域 2 1 0 が下方を向いている状態で基板保持部材 7 1 により保持される。このため、本実施の形態では、蒸着源 8 5 は、シャドウマスク 8 1 の開口部 8 2 を介して蒸着粒子を下方から上方に向かって被成膜基板 2 0 0 に蒸着（アップデポジション、以下、「デポアップ」と記す）させる。

【 0 1 4 7 】

上記射出口 8 6 は、図 1 および図 2 に示すように、シャドウマスク 8 1 の開口領域において開口するように、それぞれ、シャドウマスク 8 1 の開口部 8 2 に対向して設けられている。本実施の形態では、上記射出口 8 6 は、シャドウマスク 8 1 の開口部 8 2 に対向して、シャドウマスク 8 1 の開口部 8 2 の並設方向に沿って一次元配列されている。

40

【 0 1 4 8 】

このため、図 1 および図 2 に示すように、被成膜基板 2 0 0 の裏面側から見たときに（つまり平面視で）、上記蒸着源 8 5 におけるシャドウマスク 8 1 との対向面（すなわち、射出口 8 6 の形成面）は、例えば、矩形状（帯状）のシャドウマスク 8 1 の形状に合わせて、矩形状（帯状）に形成されている。

【 0 1 4 9 】

上記マスクユニット 8 0 において、上記シャドウマスク 8 1 と蒸着源 8 5 とは、相対的に位置が固定されている。すなわち、上記シャドウマスク 8 1 と上記蒸着源 8 5 の射出口 8 6 の形成面との間の隙間 g 2 は、常に一定に保たれているとともに、上記シャドウマスク 8 1 の開口部 8 2 の位置と上記蒸着源 8 5 の射出口 8 6 の位置とは、常に同じ位置関係

50

を有している。

【 0 1 5 0 】

なお、上記蒸着源 8 5 の射出口 8 6 は、上記マスクユニット 8 0 を上記被成膜基板 2 0 0 の裏面から見たときに（つまり、平面視で）、上記シャドウマスク 8 1 の開口部 8 2 の中央に位置するように配置されている。

【 0 1 5 1 】

上記シャドウマスク 8 1 と蒸着源 8 5 とは、例えば、図 3 に示すように、マスクテンション機構 8 8 を介して上記シャドウマスク 8 1 および蒸着源 8 5 を保持・固定するマスク保持部材 8 7（例えば同一のホルダ）に備えられ、これにより一体化されることで、その相対的な位置が保持・固定されている。

10

【 0 1 5 2 】

またシャドウマスク 8 1 は、マスクテンション機構 8 8 により、テンション（張力）が加えられ、自重によるたわみや延びが発生しないように適宜調整されている。

【 0 1 5 3 】

上記したように、上記蒸着装置 5 0 においては、被成膜基板 2 0 0 が、基板保持部材 7 1（静電チャック）にて吸着板に吸着されることで自重による撓みが防止されており、マスクテンション機構 8 8 によってシャドウマスク 8 1 にテンションが加えられていることで、被成膜基板 2 0 0 とシャドウマスク 8 1 とが平面上で重なる領域の全面に渡って、被成膜基板 2 0 0 とシャドウマスク 8 1 との距離が一定に保持されている。

【 0 1 5 4 】

20

また、第 1 シャッタ 8 9 は、蒸着粒子のシャドウマスク 8 1 への到達を制御するために、必要に応じて用いられる。第 1 シャッタ 8 9 は、後述する蒸着 ON / OFF 制御部 1 0 4（図 4 参照）からの蒸着 OFF 信号もしくは蒸着 ON 信号に基づいてシャッタ駆動制御部 1 0 5（図 4 参照）によって閉鎖もしくは開放される。

【 0 1 5 5 】

上記第 1 シャッタ 8 9 は、例えば平板状に形成されており、シャドウマスク 8 1 と蒸着源 8 5 との間に進退可能（挿入可能）に設けられている。第 1 シャッタ 8 9 は、シャドウマスク 8 1 と蒸着源 8 5 との間に挿入されることでシャドウマスク 8 1 の開口部 8 2 を閉鎖する。このように、シャドウマスク 8 1 と蒸着源 8 5 との間に第 1 シャッタ 8 9 を適宜差し挟むことで、余計な部分（非蒸着領域）への蒸着を防止することができる。

30

【 0 1 5 6 】

シャッタ移動機構 1 1 0 は、図 4 に示すように、第 2 シャッタ 1 1 1（シャッタ部材）と、第 2 シャッタ 1 1 1 を保持するシャッタ保持部材 1 1 2 と、モータ 1 1 3 とを備えている。

【 0 1 5 7 】

第 2 シャッタ 1 1 1 は、図 1 に示すように、例えば平板状に形成されている。第 2 シャッタ 1 1 1 の y 軸方向の長さは、例えば、被成膜基板 2 0 0 の同方向の長さと同程度に形成されており、第 2 シャッタ 1 1 1 の x 軸方向の長さは、後述のように適切な長さに形成される。

【 0 1 5 8 】

40

また図 1 4 に示すように、第 2 シャッタ 1 1 1 は、蒸着源 8 5 から被成膜基板 2 0 0 へと流れる蒸着粒子の蒸着流 C のうち、被成膜基板 2 0 0 の蒸着不要領域 2 3 0 へと流れる蒸着流 B を遮蔽するものである。即ち第 2 シャッタ 1 1 1 は、蒸着源 8 5 から射出された蒸着粒子の流れである蒸着流 C の範囲を制御するものである。蒸着源 8 5 から射出された蒸着粒子は、蒸着源 8 5 の射出口 8 6 の形状や防着板などによって、その蒸着範囲が規定される。その蒸着範囲が被成膜基板 2 0 0 において蒸着領域 2 1 0 に制限されるように、第 2 シャッタ 1 1 1 が蒸着流 C に差し込まれることによって、蒸着流 C の範囲が更に制限される。換言すれば、第 2 シャッタ 1 1 1 によって蒸着流 C の蒸着範囲の端が決定される。

【 0 1 5 9 】

50

より詳細には、第２シャッタ１１１は、上記のように蒸着流Ｃの蒸着範囲を制御するために、以下のように位置調整（即ち走査）される。図１４に示すように、被成膜基板２００には、蒸着領域２１０と蒸着不要領域２３０との間に境界領域２４０が設けられている。なお、境界領域２４０は、蒸着粒子が蒸着されても蒸着されなくてもどちらでもよい緩衝領域である。第２シャッタ１１１は、シャッタ保持部材１１２によって、シャドウマスク８１に平行に且つシャドウマスク８１と一定間隔あけて配置される。そして第２シャッタ１１１は、蒸着源８５の射出口８６と第２シャッタ１１１の基板走査方向（即ち被成膜基板２００の走査方向（相対移動の方向））側の一方端１１１ａとを結ぶ直線ｍ１が、シャドウマスク８１の開口部８２を通過して境界領域２４０上に至るように、位置調整される。換言すれば、第２シャッタ１１１は、蒸着源８５から開口部８２を介して被成膜基板

10

【０１６０】

また図１４に示すように、被成膜基板２００において、基板走査方向に沿って蒸着領域２１０と蒸着不要領域２３０とが各々１つずつ存在する場合は、第２シャッタ１１１における基板走査方向の長さＸは、図１５から式１を満たすように決定されている。

【０１６１】

【数１】

$$X \geq \frac{L2}{L1} \times D \quad \cdots \text{式 1}$$

20

【０１６２】

なお、図１５に示すように、式１中の符号Ｄは、蒸着不要領域２３０における基板走査方向の幅であり、符号Ｌ１は、射出口８６と蒸着不要領域２３０との間隔であり、符号Ｌ２は、射出口８６と第２シャッタ１１１との間隔である。換言すると、符号Ｌ１は、射出口８６と蒸着不要領域２３０を含む平面との最短距離であり、符号Ｌ２は、射出口８６と第２シャッタ１１１を含む平面との最短距離である。

【０１６３】

なお、式１は、図１５に示すように、射出口８６の中心点Ｐ_０と蒸着不要領域２３０の幅Ｄの両端Ｐ_１、Ｐ_２とで形成される三角形Ｐ_０Ｐ_１Ｐ_２と、中心点Ｐ_０と第２シャッタ

30

１１１の長さＸの両端Ｐ_３、Ｐ_４とで形成される三角形Ｐ_０Ｐ_３Ｐ_４とが相似となるように、設定されている。

【０１６４】

なお、第２シャッタ１１１の厚みや端面形状、蒸着源８５の射出口８６の開口形状等を加味して、式１は微調整することができる。また、十分に大きな長さＸを有するシャッタを用いることによって、有機ＥＬパネルの各機種によって様々な幅Ｄの蒸着不要領域が存在しても、式１を満たすことができる。更には、Ｌ２を調整することによっても、様々な幅Ｄの大きさに対して、式１を満たすことができる。即ち、十分に大きな長さＸを有するシャッタを用いることによって、第２シャッタ１１１を多数作製する必要がなく、設備コストの低減が図れる。

40

【０１６５】

シャッタ保持部材１１２は、上述のように、第２シャッタ１１１を、シャドウマスク８１と第１シャッタ８９との間において、シャドウマスク８１との隙間が一定に保たれる様に保持する。なお、第２シャッタ１１１は、シャドウマスク８１と第１シャッタ８９との間において保持される代わりに、被成膜基板２００とシャドウマスク８１との間において保持されてもよい。またシャッタ保持部材１１２は、例えば、第２シャッタ１１１を基板走査方向に走査するために、真空チャンバ６０内において基板走査方向に移動可能に設置されている。

【０１６６】

モータ１１３は、モータ駆動制御部１０３の制御に応じて、例えば、シャッタ保持部材

50

１１２を基板走査方向に移動させることで、第２シャッタ１１１を、上述のように蒸着流Ｂを遮蔽する様に（即ち射出口８６と一端１１１ａとを結ぶ直線ｍ１が境界領域２４０上に至るように）基板走査方向に移動させる。

【０１６７】

なお、上記蒸着装置５０において、蒸着源８５から飛散した蒸着粒子はシャドウマスク８１内に飛散するように調整されており、シャドウマスク８１外に飛散する蒸着粒子は、防着板（遮蔽板）等で適宜除去される構成としてもよい。

【０１６８】

また、上記真空チャンバ６０の外側には、撮像手段（画像読取手段）として例えばＣＣＤを備えたイメージセンサ９０（図４参照）が設けられているとともに、制御手段として、上記イメージセンサ９０に接続された制御回路１００が設けられている。

10

【０１６９】

上記イメージセンサ９０は、被成膜基板２００とシャドウマスク８１との位置合わせを行うための位置検出手段として機能する。

【０１７０】

また、制御回路１００は、画像検出部１０１、演算部１０２、モータ駆動制御部１０３、蒸着ＯＮ／ＯＦＦ制御部１０４、およびシャッタ駆動制御部１０５を備えている。

【０１７１】

前記したように、被成膜基板２００には、図１に示すように、蒸着領域２１０の外側に、例えば基板走査方向に沿ってアライメントマーカ部２２０が設けられており、該アライメントマーカ部２２０に、アライメントマーカ２２１が設けられている。

20

【０１７２】

画像検出部１０１は、イメージセンサ９０で取り込まれた画像から、被成膜基板２００に設けられたアライメントマーカ２２１並びにシャドウマスク８１のアライメントマーカ８４の画像検出を行うとともに、被成膜基板２００に設けられたアライメントマーカ２２１における、蒸着領域２１０の始端を示す始端マーカ、および、蒸着領域２１０の終端を示す終端マーカから、被成膜基板２００の蒸着領域２１０の始端および終端を検出する。

【０１７３】

また画像検出部１０１は、蒸着不要領域２３０の始端および終端を例えば以下のように検出する。例えば、被成膜基板２００には、蒸着不要領域２３０の始端および終端を示す始端マーカおよび終端マーカ（図示省略）が設けられており、画像検出部１０１は、それら各マーカを検出することで、蒸着不要領域２３０の始端および終端を検出する。

30

【０１７４】

また画像検出部１０１は、被成膜基板２００における基板走査方向の端部を以下のように検出する。例えば、被成膜基板２００には、その基板走査方向の端部を示す端部マーカ（図示省略）が設けられており、画像検出部１０１は、その端部マーカを検出することで、被成膜基板２００における基板走査方向の端部を検出する。

【０１７５】

なお、蒸着不要領域２３０の始端および終端、並びに被成膜基板２００の上記端部の検出方法は、上記のようにマーカを用いる代わりに、例えば蒸着領域２１０の終端が検出されてから一定距離、被成膜基板２００が走査されたときに、蒸着不要領域２３０の始端を検出したとしてもよい。同様に蒸着領域２１０の終端が検出されてから上記一定距離と異なる一定距離、被成膜基板２００が走査されたときに、蒸着不要領域２３０の終端を検出したとしてもよく、同様に蒸着領域２１０の終端が検出されてから上記一定距離と異なる一定距離、被成膜基板２００が走査されたときに、蒸着不要領域２３０の端部を検出したとしてもよい。なお、これらの検出は、演算部１０２またはモータ駆動制御部１０３で行わせてもよい。

40

【０１７６】

なお、上記始端マーカと終端マーカとは、同じものであってもよい。この場合、基板走査方向にて、蒸着領域２１０の始端か終端か、および蒸着不要領域２３０の始端か終端か

50

を判断する。

【0177】

また、上記演算部102は、画像検出部101で検出された画像より、被成膜基板200とシャドウマスク81との相対的な移動量（例えばシャドウマスク81に対する被成膜基板200の移動量）を決定する。例えば、上記演算部102は、アライメントマーカ221とアライメントマーカ84とのズレ量（ x 軸方向および y 軸方向におけるズレ成分、並びに、 xy 平面における回転成分）を計算し、被成膜基板200の基板位置の補正値を演算して決定する。つまり、上記補正値は、基板走査方向に対して垂直な方向および被成膜基板200の回転方向に関して演算することで決定される。

【0178】

なお、ここで、被成膜基板の回転方向とは、被成膜基板200の被成膜面の中心における z 軸を回転軸とした、 xy 平面内での回転の方向を示す。

【0179】

上記補正値は、補正信号としてモータ駆動制御部103に出力され、モータ駆動制御部103は、上記演算部102からの補正信号に基づいて、基板保持部材71に接続されたモータ72を駆動することで、被成膜基板200の基板位置を補正する。

【0180】

なお、アライメントマーカ84・221を用いた基板位置補正については、アライメントマーカ84・221の形状例と併せて後述する。

【0181】

モータ駆動制御部103は、モータ72を駆動することで、被成膜基板200を、前記したように水平方向に移動（走査）させる。

【0182】

またモータ駆動制御部103は、画像検出部101の検出結果（蒸着領域210および蒸着不要領域230の各々の始端および終端）および被成膜基板200の水平方向の移動量に基づいて、蒸着領域210、蒸着不要領域230、境界領域240および開口部82との相対的な位置関係を把握して、第2シャッタ111を、上述のように蒸着流Bを遮蔽する様に基板走査方向（被成膜基板200の移動方向）に移動させる。

【0183】

蒸着ON/OFF制御部104は、例えば、画像検出部101で蒸着領域210の始端が検出されると、蒸着ON（オン）信号を発生させ、画像検出部101で被成膜基板200の終端が検出されると、蒸着OFF（オフ）信号を発生させる。

【0184】

シャッタ駆動制御部105は、上記蒸着ON/OFF制御部104から蒸着OFF信号が入力されると、第1シャッタ89を閉鎖する一方、上記蒸着ON/OFF制御部104から蒸着ON信号が入力されると、第1シャッタ89を開放する。

【0185】

次に、アライメントマーカ84・221を用いた基板位置補正並びにアライメントマーカ84・221の形状例について説明する。

【0186】

図5の（a）～（c）に、上記アライメントマーカ84・221の形状の一例を示す。なお、図5の（b）・（c）は、それぞれ、図示の都合上、並列して配置されたアライメントマーカ84・221のうち2つだけを抜粋して示している。

【0187】

演算部102は、画像検出部101で検出したアライメントマーカ84・221の画像から、 x 軸方向におけるアライメントマーカ84・221の端部（外縁部）間の距離 r および y 軸方向におけるアライメントマーカ84・221の端部（外縁部）間の距離 q を測定（算出）することで、アライメントのズレ量を計算して基板位置の補正値を演算する。

【0188】

例えば、基板走査方向が x 軸方向である場合、図5の（a）～（c）中、 r が基板走査

10

20

30

40

50

方向における上記端部間の距離であり、 q が、基板走査方向に垂直な方向の上記端部間の距離である。演算部 102 は、距離 r と距離 q とを、例えば被成膜基板 200 における蒸着領域 210 の両側で測定（算出）することで、基板走査時におけるアライメントのズレ量を計算する。

【0189】

なお、本実施の形態では、被成膜基板 200 を走査しながらシャドウマスク 81 と被成膜基板 200 とのアライメントを行う場合を例に挙げて説明するが、これに限らず、基板走査前に十分なアライメントを行い、基板走査中はアライメントを行わないことも可能である。

【0190】

例えば、被成膜基板 200 を被成膜基板 200 の蒸着領域 210 の一辺（例えば、図 5 の（a）～（c）中、 y 軸方向）に沿って移動させた後、上記辺に直交する辺（例えば、図 5 の（a）～（c）中、 x 軸方向）に沿って移動させることが考えられる。この場合、図 5 の（a）～（c）中、 r が、基板走査方向に垂直な方向の上記端部間の距離であり、 q は、被成膜基板 200 の移動方向（シフト方向）の上記端部間の距離を示す。

【0191】

この場合、演算部 102 は、四隅のアライメントマーカにおける、距離 r と距離 q とを測定することで、基板走査開始時におけるアライメントのズレ量と被成膜基板 200 の移動（シフト）時のアライメントのズレ量とを計算する。

【0192】

なお、図 5 の（a）～（c）に示すように、アライメントマーカ 84・221 の形状は、帯状であってもよく、正方形等の四角形状であってもよく、枠状、十字状等であってもよい。アライメントマーカ 84・221 の形状は、特に限定されるものではない。

【0193】

また、上記したように、基板走査前に十分なアライメントを行い、基板走査中はアライメントを行わない場合、被成膜基板 200 の蒸着領域 210 の側面に沿ってアライメントマーカ 221 が配置されている必要はなく、被成膜基板 200 の四隅等に配置されていればよい。

【0194】

次に、本実施の形態にかかる上記蒸着装置 50 を有機 EL 表示装置 1 の製造装置として用いて、有機 EL 層をパターン形成する方法について詳述する。

【0195】

なお、以下の説明では、前記したように、被成膜基板 200 として、前記正孔注入層・正孔輸送層蒸着工程（S2）が終了した段階での TFT 基板 10 を使用し、有機 EL 層のパターン形成として、発光層蒸着工程（S3）において発光層 23R・23G・23B の塗り分け形成を行う場合を例に挙げて説明する。

【0196】

なお、TFT 基板 10 には、図 16 に示すように、表示領域（画素領域）となる例えば矩形状の蒸着領域 210 が 1 つ設けられている。また蒸着領域 210 における基板走査方向の上流側には、境界領域 240 を介して、端子部領域（蒸着不要領域）230 が設けられている。また蒸着領域 210 における基板走査方向に直交する方向の両側にはそれぞれ、第 2 電極接続部（蒸着不要領域）230b を介して、端子部領域（蒸着不要領域）230a が設けられている。

【0197】

なお、本実施の形態では、蒸着源 85 とシャドウマスク 81 との間の隙間 g_2 （すなわち、蒸着源 85 の射出口 86 形成面とシャドウマスク 81 との間の距離）を 100 mm とし、被成膜基板 200 である上記 TFT 基板 10 とシャドウマスク 81 との間の距離を 200 μm とした。

【0198】

上記 TFT 基板 10 の基板サイズは、走査方向が 320 mm、走査方向に垂直な方向が

10

20

30

40

50

400 mmとし、蒸着領域（表示領域）の幅は、走査方向の幅（幅d4）が260 mm、走査方向に垂直な方向の幅（幅d3）が310 mmとした。

【0199】

また、上記TFT基板10における各サブ画素2R・2G・2Bの開口部15R・15G・15Bの幅は、360 μm（走査方向）×90 μm（走査方向に垂直な方向）とした。また、上記開口部15R・15G・15B間のピッチは480 μm（走査方向）×160 μm（走査方向に垂直な方向）とした。なお、上記開口部15R・15G・15B間のピッチ（画素開口部間ピッチ）は、隣り合うサブ画素2R・2G・2Bにおけるそれぞれの開口部15R・15G・15B間のピッチを示しており、同色サブ画素間のピッチではない。

10

【0200】

また、シャドウマスク81には、長辺81a（長軸方向）の幅d1（走査方向に垂直な方向の幅）が600 mm、短辺81b（短軸方向）の幅d2（走査方向の幅）が200 mmのシャドウマスクを用いた。また、シャドウマスク81の開口部82の開口幅は、150 mm（長軸方向の幅d5：図1参照）×130 μm（短軸方向の幅d6：図1参照）とし、隣り合う開口部82・82間の間隔d8（図1参照）は350 μmとし、隣り合う開口部82・82の中心間のピッチp（図1参照）は480 μmとした。

【0201】

なお、本実施の形態において、上記シャドウマスク81の短辺81bの幅d2（短辺長）としては、200 mm以上であることが好ましい。この理由は以下の通りである。

20

【0202】

つまり、蒸着レートは10 nm/s以下が好ましく、これを越えると、蒸着された膜（蒸着膜）の均一性が低下し、有機EL特性が低下する。

【0203】

また、蒸着膜の膜厚は一般に100 nm以下である。100 nm以上となると、必要な印加電圧が高くなり、結果として、製造された有機EL表示装置の消費電力が増加する。したがって、蒸着レートと蒸着膜の膜厚とから、必要な蒸着時間は10秒と見積もられる。

【0204】

一方、処理能力（タクトタイム）の制限によって、例えば幅2 mのガラス基板に対して蒸着を150秒で完了するためには、少なくとも、走査速度を13.3 mm/s以上にすることが必要である。処理時間150秒は、およそ一日当たり570枚を処理できるタクトタイムである。

30

【0205】

上記走査速度で、上記したように10秒の蒸着時間を得るためには、シャドウマスク81の開口部82は、走査方向に少なくとも133 mm以上、開口している必要がある。

【0206】

開口部82の端からシャドウマスク81の端までの距離（マージン幅d7：図1参照）を30 mm程度が妥当と想定した場合、シャドウマスク81の走査方向の幅は、133 + 30 + 30 = 200 mmが必要となる。

40

【0207】

したがって、シャドウマスク81の短辺長（幅d2）は、200 mm以上であることが好ましいと言える。但し、蒸着レートや蒸着膜の膜厚、タクトタイムの許容量が変化すればこの限りではない。

【0208】

また、本実施の形態において、上記TFT基板10の走査速度は30 mm/sとした。

【0209】

図10は、本実施の形態にかかる蒸着装置50を用いてTFT基板10に所定のパターンを成膜する方法の一例を示すフローチャートである。

【0210】

50

以下に、上記蒸着装置 50 を用いて図 10 に示す発光層 23R・23G・23B を成膜する方法について、図 10 に示すフローにしたがって具体的に説明する。

【0211】

まず、図 3 に示すように、マスク保持部材 87 を用いて、マスクテンション機構 88 を介して、シャドウマスク 81 を真空チャンバ 60 内の蒸着源 85 上に設置（固定）し、自重による撓みや延びが発生しないように、マスクテンション機構 88 にてテンションをかけて水平に保持する。このとき、蒸着源 85 とシャドウマスク 81 との間の距離を、マスク保持部材 87 によって一定に保持すると同時に、基板走査方向とシャドウマスク 81 に形成されたストライプ状の開口部 82 の長軸方向とが一致するように、シャドウマスク 81 のアライメントマーカ 84 を用いて位置合わせすることで、マスクユニット 80 を組み立てる（マスクユニットの準備）。

10

【0212】

次に、上記真空チャンバ 60 に TFT 基板 10 を投入し、該 TFT 基板 10 の同色サブ画素列の方向が基板走査方向に一致するように、被成膜基板 200 である TFT 基板 10 のアライメントマーカ 221 を用いて、図 10 に示すように粗アライメントを行う（S11）。TFT 基板 10 は、自重による撓みが発生しないように、基板保持部材 71 により保持する。

【0213】

続いて、TFT 基板 10 とシャドウマスク 81 との粗アライメントを行い（S12）、TFT 基板 10 とシャドウマスク 81 との間の隙間 g1（基板 - マスクギャップ）が一定になるようにギャップ調整して TFT 基板 10 とシャドウマスク 81 とを対向配置させることにより、TFT 基板 10 とシャドウマスク 81 との位置合わせを行う（S13）。本実施の形態では、TFT 基板 10 とシャドウマスク 81 との間の隙間 g1 が、TFT 基板 10 全体に渡って凡そ 200 μm となるようにギャップ調整した。

20

【0214】

次に、S14 で、TFT 基板 10 とシャドウマスク 81 とのアライメントを調整しつつ、S15 で、上記 TFT 基板 10 を 30 mm/s で走査するとともに第 2 シャッタ 111 を走査させて、該 TFT 基板 10 に、赤色の発光層 23R の材料を蒸着させた。このとき、上記 TFT 基板 10 が、上記シャドウマスク 81 上を通過するように基板走査を行った。また S14 では、後述のように、シャドウマスク 81 の開口部 82 が、赤色のサブ画素 2R 列に一致するように上記アライメントマーカ 84・221 を用いて、走査と同時に精密なアライメントを行った。

30

【0215】

上記発光層 23R は、その材料に、3 - フェニル - 4（1' - ナフチル） - 5 - フェニル - 1, 2, 4 - トリアゾール（TAZ）（ホスト材料）と、ビス（2 - （2' - ベンゾ[4, 5 - α]チエニル）ピリジナト - N, C3'）イリジウム（アセチルアセトネート）（btp2Ir（acac））（赤色発光ドーパント）とを使用し、それぞれの蒸着速度を 5.0 nm/s、0.53 nm/s として、これら材料（赤色有機材料）を共蒸着させることにより形成した。

【0216】

蒸着源 85 から射出された上記赤色有機材料の蒸着粒子は、上記 TFT 基板 10 がシャドウマスク 81 上を通過するときに、シャドウマスク 81 の開口部 82 を通じて、TFT 基板 10 におけるシャドウマスク 81 の開口部 82 に対向する位置に蒸着される。本実施の形態においては、上記 TFT 基板 10 がシャドウマスク 81 上を完全に通過した後は、上記赤色有機材料が、膜厚 25 nm にて上記 TFT 基板 10 に蒸着された。

40

【0217】

ここで、上記 S14 におけるアライメントの調整方法について、図 11 を参照して以下に説明する。

【0218】

図 11 は、アライメント調整方法を示すフローチャートである。アライメントの調整は

50

、図 11 に示すフローに従って行われる。

【0219】

まず、被成膜基板 200 である上記 TFT 基板 10 の基板位置を、イメージセンサ 90 にて取り込む (S21)。

【0220】

次に、上記イメージセンサ 90 で取り込まれた画像から、画像検出部 101 にて、上記 TFT 基板 10 のアライメントマーカ 221 およびシャドウマスク 81 のアライメントマーカ 84 の画像検出を行う (S22)。

【0221】

その後、上記画像検出部 101 にて検出されたアライメントマーカ 221・84 の画像から、演算部 102 にて、アライメントマーカ 221 とアライメントマーカ 84 とのズレ量を計算し、基板位置の補正値を演算して決定する (S23)。

【0222】

次いで、モータ駆動制御部 103 が、上記補正値に基づいてモータ 72 を駆動することで、基板位置を補正する (S24)。

【0223】

次いで、補正後の基板位置を再びイメージセンサ 90 で検出して S21～S24 の工程 (ステップ) を繰り返す。

【0224】

このように、本実施の形態によれば、繰り返し基板位置をイメージセンサ 90 で検出して基板位置を補正することで、基板走査しながら基板位置を補正することが可能であり、TFT 基板 10 とシャドウマスク 81 とを精密アライメントしながら成膜することができる。

【0225】

そして S15 で、蒸着源 85 が ON される。なお、蒸着源 85 の ON 動作は、図 13 に示すフローに従って行われる。即ち図 13 に示すように、被成膜基板 200 である上記 TFT 基板 10 の基板位置が、蒸着処理の間、イメージセンサ 90 によって絶えず取り込まれていることは、前記した通りである (S41)。

【0226】

画像検出部 101 は、TFT 基板 10 のアライメントマーカ 221 として、蒸着領域の始端を示す始端マーカを検出することで、蒸着領域 210 の始端を検出する (S42)。

【0227】

画像検出部 101 で蒸着領域 210 の始端が検出されると、蒸着 ON/OFF 制御部 104 は、蒸着 ON 信号を発生させる (S43)。

【0228】

シャッタ駆動制御部 105 は、蒸着 ON/OFF 制御部 104 から蒸着 ON 信号が入力されると、第 1 シャッタ 89 を開放する (S44)。第 1 シャッタ 89 が開放されると、蒸着粒子がマスクに到達するようになり、蒸着 ON となる (S45)。このように蒸着源 85 が ON される。

【0229】

そして S16 で、TFT 基板 10 の走査とともに第 2 シャッタ 111 が走査されて、TFT 基板 10 への蒸着が行われる。

【0230】

その際、第 2 シャッタ 111 は、図 14 に示すように、蒸着源 85 から開口部 82 を介して TFT 基板 10 へと蒸着する蒸着流 C の蒸着範囲の端 (基板走査方向の上流側の端) が境界領域 240 に位置するように、走査される。なお、この第 2 シャッタ 111 の走査は、TFT 基板 10 の走査と完全に同調しておらず、上記蒸着範囲の端が境界領域 240 に位置するように、その速度および位置が調整される。

【0231】

より詳細には、第 2 シャッタ 111 は、図 17～図 19 に示すように走査 (即ち位置調

10

20

30

40

50

整)される。

【0232】

蒸着源85から開口部82を通過してTFT基板10へと流れる蒸着流の全体を全蒸着流Cとし、全蒸着流Cのうち、TFT基板10の蒸着領域210へと流れる蒸着流を蒸着流Aと呼び、TFT基板10の蒸着不要領域230へと流れる蒸着流を蒸着流Bと呼ぶ。即ち、蒸着流Aは、第2シャッタ111により制限されない蒸着流であり、蒸着流Bは、第2シャッタ111により制限される蒸着流である。

【0233】

基板走査の開始時は、図17に示すように、開口部82上に蒸着領域210が差し掛かった状態である。この状態では、蒸着流A、Bのうち蒸着流Aだけが存在する。この状態(回避期間)では、第2シャッタ111は、蒸着流Aを遮蔽しないように(即ち回避するように)位置調整される。

10

【0234】

そしてTFT基板10が更に走査されると、図18に示すように、開口部82上に蒸着領域210および蒸着不要領域230が共に存在する状態になる。この状態(制御期間1)では、第2シャッタ111は、蒸着流Aは遮蔽せずに蒸着流Bだけを遮蔽するように位置調整される。

【0235】

そしてTFT基板10が更に走査されると、図19に示すように、開口部82上に蒸着不要領域230だけが存在する状態になる。この状態では、蒸着流A、Bのうち蒸着流Bだけが存在する。この状態(制御期間2)では、第2シャッタ111は、蒸着流Bを遮蔽するように位置調整される。

20

【0236】

そしてTFT基板10が更に走査されて、開口部82上に蒸着不要領域230が存在しなくなった場合は、図18の場合と同様に、第2シャッタ111は回避期間(即ち蒸着流Cを遮蔽しないように位置調整される)となる。このように第2シャッタ111を走査することによって、蒸着不要領域230には蒸着粒子が蒸着されることなく、蒸着領域210には蒸着粒子が十分に蒸着される。なお、S16の処理中も、S14による精密アライメントが行われている。

【0237】

30

そしてS17で、上記発光層23Rの膜厚は、往復走査(つまり、TFT基板10の往復移動)並びに走査速度により調整される。本実施の形態では、S16でTFT基板10を基板走査方向の上流側の端部まで走査した後、TFT基板10の走査方向を反転させ、S16と同様の方法にて、上記赤色有機材料の蒸着位置に、さらに上記赤色有機材料を蒸着させる(S16)。なお、TFT基板10の走査方向を反転させた場合は、第2シャッタ111は、上述の順序(図17→図18→図19の順序)と逆の順序(図19→図18→図17の順序)で走査される。これにより、膜厚50nmの発光層23Rを形成した。

【0238】

なお、上記S17における往復走査は、より詳細には、以下のようにして行われる。まず、S14に示すステップで精密アライメントを行いながらTFT基板10を走査し、画像検出部101でTFT基板10における基板走査方向の上流側の端部が検出されると、モータ駆動制御部103によってモータ72を駆動してTFT基板10の基板走査方向を反転させる。そしてS14に示すステップで再度、精密アライメントを行いながら、S16で示すステップの走査順序と逆の順序(図19→図18→図17)で第2シャッタ111を走査させることで、TFT基板10への蒸着を行う。

40

【0239】

このようにして、S17で示したように、所望の膜厚の発光層23Rが形成される。

【0240】

そしてS18で、蒸着源85がOFFされる。なお、蒸着源85のOFF動作は、図12に示すフローに従って行われる。

50

【 0 2 4 1 】

即ち図 1 2 に示すように、被成膜基板 2 0 0 である上記 T F T 基板 1 0 の基板位置は、図 1 1 で説明したように、蒸着処理の間、イメージセンサ 9 0 によって絶えず取り込まれている (S 3 1) 。

【 0 2 4 2 】

画像検出部 1 0 1 は、基板走査方向の反転後において、上記イメージセンサ 9 0 で取り込まれた画像から、上述のように被成膜基板 2 0 0 における基板走査方向の端部を検出する。(S 3 2) 。

【 0 2 4 3 】

そして、上記したように画像検出部 1 0 1 で被成膜基板 2 0 0 の端部が検出されると、蒸着 O N / O F F 制御部 1 0 4 は、蒸着 O F F 信号を発生させる (S 3 3) 。

【 0 2 4 4 】

なお、画像検出部 1 0 1 で、上述のように被成膜基板 2 0 0 の端部を検出させる代わりに、画像検出で検出させた各アライメントマーカ 2 2 1 , 8 4 および被成膜基板 2 0 0 の移動量に基づいてシャドウマスク 8 1 と被成膜基板 2 0 0 との相対的な位置関係を把握させ、その位置関係から、開口部 8 2 上を蒸着領域 2 1 0 が通過したか否かを検出させ、開口部 8 2 上を蒸着領域 2 1 0 が通過したことを検出したときに、蒸着 O N / O F F 制御部 1 0 4 に蒸着 O F F 信号を発生させてもよい。

【 0 2 4 5 】

シャッタ駆動制御部 1 0 5 は、蒸着 O N / O F F 制御部 1 0 4 から蒸着 O F F 信号が入力されると、第 1 シャッタ 8 9 を閉鎖する (S 3 4) 。第 1 シャッタ 8 9 が閉鎖されると、蒸着粒子がマスクに到達しなくなり、蒸着 O F F となる (S 3 5) 。このように蒸着源 8 5 が O F F される。

【 0 2 4 6 】

本実施の形態では、上記 S 1 8 に示すステップ後、上記発光層 2 3 R が形成された T F T 基板 1 0 を上記真空チャンバ 6 0 から取り出し (S 1 9) 、緑色の発光層 2 3 G 形成用のマスクユニット 8 0 並びに真空チャンバ 6 0 を用いて、上記発光層 2 3 R の成膜処理と同様にして緑色の発光層 2 3 G を成膜した。

【 0 2 4 7 】

また、このようにして発光層 2 3 G を形成した後、青色の発光層 2 3 B 形成用のマスクユニット 8 0 並びに真空チャンバ 6 0 を用いて、上記発光層 2 3 R ・ 2 3 G の成膜処理と同様にして青色の発光層 2 3 B を成膜した。

【 0 2 4 8 】

すなわち、上記発光層 2 3 G ・ 2 3 B の成膜処理では、これら発光層 2 3 G ・ 2 3 B に相当する位置に開口部 8 2 を有するシャドウマスク 8 1 をそれぞれ準備した。そして、それぞれのシャドウマスク 8 1 を、発光層 2 3 G ・ 2 3 B 形成用の各真空チャンバ 6 0 に設置し、それぞれのシャドウマスク 8 1 の開口部 8 2 が、各サブ画素 2 G ・ 2 B 列に一致するようにアライメントを行いながら、T F T 基板 1 0 を走査して蒸着を行った。

【 0 2 4 9 】

上記発光層 2 3 G は、その材料に、(T A Z) (ホスト材料) と、I r (p p y) 3 (緑色発光ドーパント) とを使用し、それぞれの蒸着速度を 5 . 0 n m / s 、 0 . 6 7 n m / s とし、これら材料 (緑色有機材料) を共蒸着させることにより形成した。

【 0 2 5 0 】

また、発光層 2 3 B は、その材料に、T A Z (ホスト材料) と、2 - (4 ' - t - ブルフェニル) - 5 - (4 ' ' - ビフェニルイル) - 1 , 3 , 4 - オキサジアゾール (t - B u P B D) (青色発光ドーパント) とを使用し、それぞれの蒸着速度を 5 . 0 n m / s 、 0 . 6 7 n m / s とし、これら材料 (青色有機材料) を共蒸着させることにより形成した。

【 0 2 5 1 】

なお、上記発光層 2 3 G ・ 2 3 B の膜厚は、それぞれ 5 0 n m とした。

10

20

30

40

50

【 0 2 5 2 】

以上の工程によって、図 2 0 に示すように、T F T 基板 1 0 の蒸着領域 2 1 0 上に、赤 (R)、緑 (G)、青 (B) の各発光層 2 3 R ・ 2 3 G ・ 2 3 B がストライプ状にパターン形成される。この様に形成された T F T 基板 1 0 では、端子部領域などの蒸着不要領域 2 3 0 a , 2 3 0 (特に蒸着領域 2 1 0 における基板走査方向の上流側にある蒸着不要領域 2 3 0) には、発光層 2 3 R ・ 2 3 G ・ 2 3 B が形成されない。

【 0 2 5 3 】

これに対し、従来技術では、図 2 1 に示すように、蒸着領域 2 1 0 だけでなく、蒸着領域 2 1 0 における基板走査方向の上流側にある蒸着不要領域 2 3 0 にも、発光層 2 3 R ・ 2 3 G ・ 2 3 B (蒸着膜) が形成される。そのため、従来技術では、蒸着不要領域 2 3 0 の蒸着膜は後工程で有機溶剤による蒸着膜の拭き取りを行っていた。それに伴い、従来技術では、下記 (1) ~ (3) の問題があった。

(1) 拭き取りが不十分で残渣が残しやすい。

(2) 拭き取り時に新たな上乗れ異物が発生し、外部回路との接続などに不良を及ぼし、有機 E L 表示装置の歩留まりを低下させる。

(3) 封止樹脂などによる封止を行っている場合、有機溶剤が封止樹脂に損傷を与え、有機 E L 表示装置の信頼性を低下させる虞がある。

【 0 2 5 4 】

本実施の形態によれば、蒸着不要領域 2 3 0 に蒸着膜は形成されないのので、拭き取りの必要がなく、上記 (1) ~ (3) の問題を回避できる。

【 0 2 5 5 】

また本実施の形態では、上述のように端子部領域 (蒸着不要領域) 2 3 0 に蒸着膜が形成されないのので、図 2 2 の (a) に示すように、端子部 T を端子部領域 2 3 0 に良好に接続できる。これに対し、従来技術では、図 2 2 の (b) に示すように、端子部領域 2 3 0 上に蒸着膜 J が形成されるので、蒸着膜 J を介して端子部領域 2 3 0 上に端子部 T が接続される。よって端子部 T を端子部領域 2 3 0 に良好に接続できない。

【 0 2 5 6 】

なお、本実施の形態では、蒸着不要領域 2 3 0 は一例として端子部領域である場合で説明したが、封止領域においても蒸着膜を形成したくない場合は、封止領域を蒸着不要領域 2 3 0 として扱えばよい。

【 0 2 5 7 】

以上のように本実施の形態によれば、移動可能な第 2 シャッタ 1 1 1 が準備され、蒸着源 8 5 からシャドウマスク 8 1 の開口部 8 2 を介して被成膜基板 2 0 0 へと流れる蒸着粒子の蒸着流のうち、被成膜基板 2 0 0 の蒸着不要領域 2 3 0 へと流れる蒸着流 B を遮蔽する様に、第 2 シャッタ 1 1 1 の位置が調整される。よって、被成膜基板 2 0 0 の蒸着領域 2 1 0 の端部での蒸着量を低減させること無く蒸着不要領域 2 3 0 への蒸着を防止できる。

【 0 2 5 8 】

また本実施の形態によれば、蒸着と同時に第 2 シャッタ 1 1 1 の移動を制御するだけであり、従来のように蒸着不要領域 2 3 0 の蒸着膜への対応として工程を追加する必要がない。したがって、工程追加による有機 E L 表示装置の製造日数の増加を防ぎ、結果として低コストの有機 E L 表示装置を実現できる。

【 0 2 5 9 】

なお、本実施の形態では、上記マスクユニット 8 0 が、真空チャンバ 6 0 内に固定配置された構成としたが、本実施の形態はこれに限定されるものではない。

【 0 2 6 0 】

上記蒸着装置 5 0 は、上記基板移動機構 7 0 に代えて、被成膜基板 2 0 0 を固定する基板保持部材 7 1 (例えば静電チャック) を備えるとともに、上記マスクユニット 8 0 を、上記シャドウマスク 8 1 と蒸着源 8 5 との相対的な位置を保ったまま被成膜基板 2 0 0 に対して相対移動させるマスクユニット移動機構 (マスクユニット移動手段) を備えていて

10

20

30

40

50

もよい。あるいは、基板移動機構 70 およびマスクユニット移動機構の両方を備えていてもよい。なお、上記基板移動機構 70 およびマスクユニット移動機構としては、例えば、ローラ式の移動機構であってもよく、油圧式の移動機構であってもよい。

【0261】

すなわち、上記被成膜基板 200 およびマスクユニット 80 は、その少なくとも一方が相対移動可能に設けられていればよく、何れを移動させる場合であっても、本発明の効果をj得ることができる。この場合、第2シャッタ 111 は、上記相対移動の方向に走査される。

【0262】

上記したように被成膜基板 200 に対してマスクユニット 80 を相対移動させる場合、
上記マスクユニット 80 は、例えばマスク保持部材 87（例えば同一のホルダ）ごと、シ
ャドウマスク 81 および蒸着源 85 を被成膜基板 200 に対して相対移動させる。これに
より、上記シャドウマスク 81 と蒸着源 85 との相対的な位置を保ったまま被成膜基板 2
00 に対して上記マスクユニット 80 を相対移動させることができる。

10

【0263】

このように、被成膜基板 200 に対してマスクユニット 80 を相対移動させる場合には、
上記シャドウマスク 81 と蒸着源 85 とは、例えば、同一のホルダ（保持部材、保持手
段）にて保持されることで、一体化されていることが好ましい。

【0264】

但し、上記したようにマスクユニット 80 に対して被成膜基板 200 を相対移動させる
場合には、上記シャドウマスク 81 と蒸着源 85 とは、相対的に位置が固定されていれば
、必ずしも一体化されている必要はない。

20

【0265】

例えば、上記マスクユニット 80 は、蒸着源 85 が真空チャンバ 60 の内壁における例
えば底壁に固定されるとともに、マスク保持部材 87 が、上記真空チャンバ 60 の内壁の
何れかに固定されることで、上記シャドウマスク 81 と蒸着源 85 との相対的な位置が固
定されていても構わない。

【0266】

また、上記シャドウマスク 81 の開口部 82 は、上記蒸着源 85 における射出口 86 の
配置に合わせて、各射出口 86 が、平面視で何れかの開口部 82 内に位置するとともに、
開口部 82 と射出口 86 とが 1 対 1 に対応して設けられている場合を例に挙げて説明した
。しかしながら、本実施の形態は、これに限定されるものではない。開口部 82 と射出口
86 とは、必ずしも対向配置されている必要はなく、また、必ずしも 1 対 1 に対応してい
なくてもよい。

30

【0267】

具体的には、開口部 82 のピッチ p と射出口 86 のピッチとは一致しなくてもよい。ま
た、開口部 82 の幅 d5 あるいは幅 d6 と射出口 86 の開口幅（開口径）とは一致してい
なくてもよい。例えば、図 1 に示す例において、射出口 86 の開口径は、開口部 82 の幅
d6 よりも大きくても小さくても構わない。また、一つの開口部 82 に対して複数の射出
口 86 が設けられていてもよく、複数の開口部 82 に対して一つの射出口 86 が設けられ
ていてもよい。また、複数の射出口 86 のうち一部（少なくとも一つ）の射出口 86、あ
るいは、射出口 86 の一部の領域が、非開口部（つまり、シャドウマスク 81 における開
口部 82 以外の領域（例えば開口部 82・82 間の領域））に対向して設けられていても
構わない。

40

【0268】

また、材料利用効率の向上の観点からは、開口部 82 と射出口 86 とが 1 対 1 に対応し
ていることが望ましい。

【0269】

また、本実施の形態では、シャドウマスク 81 の開口部 82 および蒸着源 85 の射出口
86 が、一次元に配列されている場合を例に挙げて説明した。しかしながら、本実施の形

50

態はこれに限定されるものではない。シャドウマスク 8 1 の開口部 8 2 と蒸着源 8 5 の射出口 8 6 とは、それぞれ、互いに対向して配置されていればよく、二次元に配列されていても構わない。

【 0 2 7 0 】

また、本実施の形態では、シャドウマスク 8 1 の開口部 8 2 および蒸着源 8 5 の射出口 8 6 が、それぞれ複数設けられている場合を例に挙げて説明した。しかしながら、本実施の形態はこれに限定されるものではない。上記シャドウマスク 8 1 は、開口部 8 2 を少なくとも 1 つ備えていればよく、蒸着源 8 5 は、射出口 8 6 を少なくとも 1 つ備えていればよい。

【 0 2 7 1 】

つまり、シャドウマスク 8 1 並びに蒸着源 8 5 は、開口部 8 2 並びに射出口 8 6 が、それぞれ 1 つだけ設けられている構成を有していてもよい。この場合でも、マスクユニット 8 0 および被成膜基板 2 0 0 のうち少なくとも一方を相対移動させて、蒸着粒子をシャドウマスク 8 1 の開口部 8 2 を介して被成膜基板 2 0 0 の蒸着領域 2 1 0 に順次蒸着させることで、被成膜基板 2 0 0 に所定のパターンの成膜を行うことができる。

【 0 2 7 2 】

また、本実施の形態では、蒸着流の広がりを制限するような機構に関しては特に記載していないが、例えば、蒸着源 8 5 とシャドウマスク 8 1 との間に射出口 8 6 から射出された蒸着流の広がりを一定の量に制限し得るような制限板が挿入されていてもよい。この構造によれば、開口部 8 2 を通過して被成膜基板 2 0 0 の蒸着領域 2 1 0 に到達する蒸着粒子の入射角を制限することができるため、被成膜基板上のパターンのボケをより抑制することができる。

【 0 2 7 3 】

また、本実施の形態では、シャドウマスク 8 1 が、スリット状の開口部 8 2 を有している場合を例に挙げて説明した。しかしながら、上記開口部 8 2 の形状は、所望の蒸着パターンが得られるように適宜設定すればよく、特に限定されるものではない。

【 0 2 7 4 】

また、本実施の形態では、基板移動機構 7 0 が、基板保持部材 7 1 として静電チャックを備えている場合を例に挙げて説明した。このように、被成膜基板 2 0 0 が静電チャックにより保持されていることで、被成膜基板 2 0 0 の自重による撓みの発生を効果的に防止することができる。

【 0 2 7 5 】

しかしながら、本実施の形態はこれに限定されるものではなく、被成膜基板 2 0 0 の大きさによっては、例えば、上記基板保持部材 7 1 としては、基板にテンションを掛けて機械的に挟んで保持するローラ等の保持部材を用いても構わない。

【 0 2 7 6 】

また、本実施の形態では、第 1 シャッタ 8 9 として、シャドウマスク 8 1 と蒸着源 8 5 との間に進退可能なシャッタが設けられている場合を例に挙げて説明した。しかしながら、本実施の形態は、これに限定されるものではなく、例えば、蒸着源 8 5 として、ON / OFF 切り替えが可能な蒸着源 8 5 を使用し、被成膜基板 2 0 0 における、蒸着不要な部分がシャドウマスク 8 1 の開口領域（つまり、開口部 8 2 に対向する領域）に位置する場合には、蒸着を OFF し、蒸着分子が飛翔しないようにしてもよい。

【 0 2 7 7 】

例えば、第 1 シャッタ 8 9 として、蒸着源 8 5 の射出口 8 6 を閉鎖することで蒸着粒子の射出（放出）を止める第 1 シャッタ 8 9 が、蒸着源 8 5 に設けられている構成としてもよい。

【 0 2 7 8 】

あるいは、上記射出口 8 6 に第 1 シャッタ 8 9 を設ける代わりに、蒸着 ON 信号あるいは蒸着 OFF 信号に基づいて、蒸着源 8 5 の電源を ON / OFF することで、蒸着粒子の発生そのものを停止させる構成としても構わない。

【 0 2 7 9 】

また、本実施の形態では、前記したように、ＴＦＴ基板１０側から光を取り出すボトムエミッション型の有機ＥＬ表示装置１の製造方法を例に挙げて説明した。しかしながら、本実施の形態はこれに限定されるものではない。本発明は、封止基板４０側から光を取り出すトップエミッション型の有機ＥＬ表示装置１にも好適に適用することができる。

【 0 2 8 0 】

また、本実施の形態では、ＴＦＴ基板１０および封止基板４０の支持基板としてガラス基板を用いる場合を例に挙げて説明したが、本実施の形態はこれに限定されるものではない。

【 0 2 8 1 】

これらＴＦＴ基板１０並びに封止基板４０における各支持基板としては、有機ＥＬ表示装置１がボトムエミッション型の有機ＥＬ表示装置である場合、ガラス基板以外に、例えば、プラスチック基板等の透明基板を用いることもできる。一方、上記有機ＥＬ表示装置１がトップエミッション型の有機ＥＬ表示装置である場合には、上記支持基板としては、上記したような透明基板以外に、例えば、セラミックス基板等の不透明な基板を用いることもできる。

【 0 2 8 2 】

また、本実施の形態では、陽極（本実施の形態では、第１電極２１）が、マトリクス状に形成されている場合を例に挙げて説明した。しかしながら、上記陽極としては、有機ＥＬ層に正孔を供給する電極としての機能を有していれば、その形状、材質、並びに大きさは、特に限定されるものではなく、例えばストライプ状に形成されていても構わない。但し、有機ＥＬ素子の性質上、陽極および陰極のうち少なくとも一方は透明であることが好ましい。一般的には、透明な陽極が用いられる。

【 0 2 8 3 】

また、本実施の形態において、上記走査速度、蒸着速度、上記ＴＦＴ基板１０の往復走査回数は、上記した値に限定されるものではない。これらを調整することにより、所望のタクトタイムで所望の膜厚を得ることができる。

【 0 2 8 4 】

〔実施の形態２〕

実施の形態１では、被成膜基板２００において基板走査方向に蒸着領域２１０と蒸着不要領域２３０とが１つずつ配列し、その蒸着不要領域２３０に対応して１つの第２シャッタ１１１が配置される場合を例に挙げて説明した。

【 0 2 8 5 】

これに対し、本実施の形態では、図２３に示すように、被成膜基板２００において基板走査方向に蒸着領域２１０ａ，２１０ｂと蒸着不要領域２３０ｃ，２３０ｄとが交互に２つずつ配列し、それら蒸着不要領域２３０ｃ，２３０ｄに対応して２つの第２シャッタ１１１ａ，１１１ｂが配置される。なお、各領域２１０ａ，２３０ｃ間には境界領域２４０ａが存在し、各領域２３０ｃ，２１０ｂ間には境界領域２４０ｂが存在し、各領域２１０ｂ，２３０ｄ間には境界領域２４０ｃが存在する。

【 0 2 8 6 】

以下では、実施の形態１と異なる点を説明し、実施の形態１と共通する点は説明を省略する。

【 0 2 8 7 】

本実施の形態では、第２シャッタ１１１ａにおける基板走査方向の長さＸは、図２４から式２を満たすように決定される。

【 0 2 8 8 】

【数２】

$$\frac{L2}{L1} \times (D + S1 + S2) \geq X \geq \frac{L2}{L1} \times D \quad \cdots \text{式 2}$$

10

20

30

40

50

【 0 2 8 9 】

なお、図 2 4 に示すように、式 2 中の符号 D は、第 2 シャッタ 1 1 1 a が対応する蒸着不要領域 2 3 0 c における基板走査方向の幅である。符号 L 1 は、射出口 8 6 と蒸着不要領域 2 3 0 c との間隔である。符号 L 2 は、射出口 8 6 と第 2 シャッタ 1 1 1 a との間隔である。符号 S 1 は、蒸着不要領域 2 3 0 c における基板走査方向の一方側に隣接する境界領域 2 4 0 a (第 1 境界領域) の同方向の幅である。符号 S 2 は、蒸着不要領域 2 3 0 c における基板走査方向の他方側に隣接する境界領域 2 4 0 b (第 2 境界領域) の同方向の幅である。

【 0 2 9 0 】

なお、式 2 は、図 2 4 に示すように、第 2 シャッタ 1 1 1 a の長さ X が、線分 P₃ P₄ の長さ以上で線分 P₇ P₈ の長さ以下の長さとなるように設定されている。なお、各点 P₁, P₂ は蒸着不要領域 2 3 0 c の幅 D の両端である。

10

【 0 2 9 1 】

なお、点 P₃ は、線分 P₀ P₁ と線分 K 1 との交点であり、点 P₃ は、線分 P₀ P₂ と線分 K 1 との交点であり、点 P₇ は、線分 P₀ P₅ と線分 K 1 との交点であり、点 P₈ は、線分 P₀ P₆ と線分 K 1 との交点である。なお、線分 K 1 は、第 2 シャッタ 1 1 1 a の中心を通り、蒸着不要領域 2 3 0 c に平行な線分である。点 P₅ は、蒸着不要領域 2 3 0 c における基板走査方向の一方側に隣接する境界領域 2 3 0 a の上記一方側の端である。点 P₆ は、蒸着不要領域 2 3 0 c における基板走査方向の他方側に隣接する境界領域 2 4 0 b の上記他方側の端である。

20

【 0 2 9 2 】

なお、第 2 シャッタ 1 1 1 b における基板走査方向の長さ X も、第 2 シャッタ 1 1 1 a と同様に式 2 により決定される。

【 0 2 9 3 】

なお、第 2 シャッタ 1 1 1 a, 1 1 1 b の厚みや端面形状、蒸着源 8 5 の射出口 8 6 の開口形状等を加味して、式 2 は微調整することができる。また、L 2 を調整することによっても、様々な D の大きさに対して、式 2 を満たすことができる。すなわち、有機 EL パネルの各機種によって様々な幅 D の蒸着不要領域が存在しても、第 2 シャッタ 1 1 1 a, 1 1 1 b を多数作製する必要がなく、設備コストの低減が図れる。また、基板走査により、蒸着不要領域が移動しても、式 2 は不変であり、基板走査時も常に成立する式である。

30

【 0 2 9 4 】

本実施の形態では、各第 2 シャッタ 1 1 1 a, 1 1 1 b 毎にシャッタ移動機構 1 1 0 が備えられている。これにより、各第 2 シャッタ 1 1 1 a, 1 1 1 b は互いに独立して走査される。

【 0 2 9 5 】

各第 2 シャッタ 1 1 1 a, 1 1 1 b はそれぞれ、実施の形態 1 の第 2 シャッタ 1 1 1 と同様に、基板走査と共に走査されて、その対応する蒸着不要領域 2 3 0 c, 2 3 0 d へと流れる蒸着流を遮蔽する。

【 0 2 9 6 】

より詳細には、各第 2 シャッタ 1 1 1 a, 1 1 1 b は、図 2 5 ~ 図 2 7 に示すように走査 (即ち位置調整) される。

40

【 0 2 9 7 】

なお、図 2 3 および図 2 5 ~ 図 2 7 に示しように、蒸着源 8 5 から開口部 8 2 を通過して被成膜基板 2 0 0 である TFT 基板 1 0 へと流れる蒸着流の全体を全蒸着流 C とし、全蒸着流 C のうち、TFT 基板 1 0 の蒸着領域 2 1 0 a, 2 1 0 b へと流れる蒸着流をそれぞれ蒸着流 A 1, A 2 と呼び、TFT 基板 1 0 の蒸着不要領域 2 3 0 c, 2 3 0 d へと流れる蒸着流を蒸着流 B 1, B 2 と呼ぶ。

【 0 2 9 8 】

基板走査の開始時は、図 2 5 に示すように、開口部 8 2 上に蒸着領域 2 1 0 a が差し掛かった (即ち突入した) 状態である。この状態では、蒸着流 A 1, A 2, B 1, B 2 のう

50

ち蒸着流 A 1 だけが存在する。この状態（回避期間）では、各第 2 シャッタ 1 1 1 a , 1 1 1 b は、蒸着流 A 1 を遮蔽しないように（即ち回避するように）位置調整される。

【 0 2 9 9 】

そして T F T 基板 1 0 が更に走査されると、図 2 6 に示すように、開口部 8 2 上に各蒸着領域 2 1 0 a , 2 1 0 b および蒸着不要領域 2 3 0 c が共に存在する状態になる。この状態（制御期間 1）では、第 2 シャッタ 1 1 1 a は、各蒸着領域 2 1 0 a , 2 1 0 b へと流れる各蒸着流 A 1 , A 2 を遮蔽せずに、第 2 シャッタ 1 1 1 a に対応する蒸着不要領域 2 3 0 c への蒸着流 B 1 を遮蔽するように、位置調整される。他方、第 2 シャッタ 1 1 1 b は、各蒸着流 A 1 , A 2 , B 1 を遮蔽しないように、位置調整される。

【 0 3 0 0 】

なお、蒸着不要領域 2 3 0 c へと流れる蒸着流 B 1 は、第 2 シャッタ 1 1 1 b に対応しない蒸着不要領域 2 3 0 c へと流れる蒸着流であるので、第 2 シャッタ 1 1 1 b により遮蔽されない。

【 0 3 0 1 】

そして T F T 基板 1 0 が更に走査されると、図 2 7 に示すように、開口部 8 2 上に蒸着不要領域 2 3 0 d だけが存在する状態になる。この状態では、蒸着流 A 1 , A 2 , B 1 , B 2 のうち蒸着流 B 2 だけが存在する。この状態（制御期間 2）では、第 2 シャッタ 1 1 1 a は、蒸着流 B 2 を遮蔽しないように位置調整される。他方、第 2 シャッタ 1 1 1 b は、蒸着流 B 1（即ち第 2 シャッタ 1 1 1 b に対応する蒸着不要領域 2 3 0 d へと流れる蒸着流）を遮蔽するように位置調整される。

【 0 3 0 2 】

そして T F T 基板 1 0 が更に走査されて、開口部 8 2 上に蒸着不要領域 2 3 0 d が存在しなくなると、図 2 5 の場合と同様に、各第 2 シャッタ 1 1 1 a , 1 1 1 b は回避期間となる。

【 0 3 0 3 】

このように各第 2 シャッタ 1 1 1 a , 1 1 1 b を走査することによって、各蒸着不要領域 2 3 0 c , 2 3 0 d には蒸着粒子が蒸着されることなく、各蒸着領域 2 1 0 a , 2 1 0 b には蒸着粒子が十分に蒸着される。なお、T F T 基板 1 0 を逆方向に走査する場合は、図 2 7 → 図 2 6 → 図 2 5 の順序に各第 2 シャッタ 1 1 1 a , 1 1 1 b は走査される。

【 0 3 0 4 】

図 2 8 は、上記の様にして、上記 T F T 基板 1 0 の蒸着領域 2 1 0 a , 2 1 0 b 上に、赤（R）、緑（G）、青（B）の各発光層 2 3 R・2 3 G・2 3 B をストライプ状にパターン形成した状態を示した平面図である。

【 0 3 0 5 】

図 2 8 に示すように、この様に形成された T F T 基板 1 0 では、各蒸着不要領域 2 3 0 b , 2 3 0 c , 2 3 0 e , 2 3 0 d（特に蒸着不要領域 2 3 0 c , 2 3 0 d）には、発光層 2 3 R・2 3 G・2 3 B が形成されない。従来技術では、蒸着不要領域 2 3 0 c、2 3 0 d にも蒸着膜が形成されるので、各蒸着不要領域 2 3 0 c , 2 3 0 d の蒸着膜は後工程で有機溶剤による蒸着膜の拭き取りを行っていた。しかし、本実施の形態のように作製した有機 E L 表示装置では、第 2 シャッタ 1 1 1 a , 1 1 1 b により、各蒸着不要領域 2 3 0 c , 2 3 0 d には蒸着膜は形成されないのので、拭き取りの必要がない。

【 0 3 0 6 】

なお、有機 E L 表示装置の他の製造工程については、実施の形態 1 と同様であるので、説明は省略する。

【 0 3 0 7 】

以上のように、本実施の形態によれば、複数の蒸着不要領域 2 3 0 c , 2 3 0 d にそれぞれ第 2 シャッタ 1 1 1 a , 1 1 1 b を対応させ、各第 2 シャッタ 1 1 1 a , 1 1 1 b の各々の長さ X を式 2 を満たすように決定し、各第 2 シャッタ 1 1 1 a , 1 1 1 b によりそれぞれ、それに対応する蒸着不要領域 2 3 0 c , 2 3 0 d へと流れる蒸着流 B 1 , B 2 だけを遮蔽させている。これにより、基板走査方向に対して、蒸着領域 2 1 0 b を挟む様に

10

20

30

40

50

して両側に蒸着不要領域 2 3 0 c , 2 3 0 d が存在する場合でも、実施の形態 1 と同様の効果を得る。

【 0 3 0 8 】

なお、上述のように、基板走査の際に、開口部 8 2 上に最初に蒸着領域が現れ、次に蒸着不要領域が現れる場合は、上述のように図 2 5 → 図 2 6 → 図 2 7 の順序に各第 2 シャッタ 1 1 1 a , 1 1 1 b は走査されるが、基板走査の際に、開口部 8 2 上に最初に蒸着不要領域が現れ、次に蒸着領域が現れる場合は、図 2 7 → 図 2 6 → 図 2 5 の順序に各第 2 シャッタ 1 1 1 a , 1 1 1 b は走査される。

【 0 3 0 9 】

なお、本実施の形態では、基板走査方向に 2 つの蒸着不要領域 2 3 0 c , 2 3 0 d が存在する場合で説明したが、基板走査方向に 3 以上の蒸着不要領域が存在する場合は、それら各蒸着不要領域にそれぞれ対応する第 2 シャッタを配置させればよい。

【 0 3 1 0 】

〔実施の形態 3〕

実施の形態 2 では、基板走査方向に複数の蒸着不要領域 2 3 0 c , 2 3 0 d が存在する場合に、それら各蒸着不要領域にそれぞれ異なる第 2 シャッタ 1 1 1 a , 1 1 1 b を対応させた。即ち上記複数の蒸着不要領域の数と同数の第 2 シャッタが配置された。一方、本実施の形態では、上記複数の蒸着不要領域の数よりも少ない数の第 2 シャッタが配置される。即ち、同一の第 2 シャッタは複数の蒸着不要領域に対応する。

【 0 3 1 1 】

図 2 9 に示すように、T F T 基板 1 0 において、基板走査方向に蒸着領域 2 1 0 d , 2 1 0 e , 2 1 0 f および蒸着不要領域 2 3 0 g , 2 3 0 h , 2 3 0 i が交互に各々 3 つずつ存在する場合を例に挙げて具体的に詳説する。この場合、この実施の形態では、各々各蒸着不要領域 2 1 0 d , 2 1 0 e に対応する様に各第 2 シャッタ 1 1 1 g , 1 1 1 h が備えられるが、蒸着不要領域 2 1 0 f に対応する第 2 シャッタは備えられない。尚、各蒸着不要領域 2 1 0 d , 2 1 0 e における基板走査方向の長さは、互いに同じ長さとする。

【 0 3 1 2 】

なお、この実施の形態でも、各第 2 シャッタ 1 1 1 g , 1 1 1 h は、シャドウマスク 8 1 の開口部 8 2 上に一方側から突入して他方側へと離脱するものとする。

【 0 3 1 3 】

図 2 9 に示すように、基板走査を開始して、各蒸着不要領域 2 3 0 g , 2 3 0 h , 2 3 0 i をその順番に開口部 8 2 上を例えば 1 つずつ通過させ、それに伴って、各第 2 シャッタ 1 1 1 g , 1 1 1 h を実施の形態 2 と同様に走査させる。図 2 9 は、1 つ目の第 2 シャッタ 1 1 1 g が基板走査に伴って開口部 8 2 上に突入して離脱し、2 つ目の第 2 シャッタ 1 1 1 h が開口部 8 2 上に突入して、各蒸着領域 2 1 0 e , 2 1 0 f へと流れる蒸着流 A 3 , A 4 を遮蔽しない様に蒸着不要領域 2 3 0 h へと流れる蒸着流 B 3 を遮蔽している状態を示している。

【 0 3 1 4 】

この実施の形態では、開口部 8 2 上を離脱して回避期間にある 1 つ目の第 2 シャッタ 1 1 1 g は、蒸着源 8 5 からの蒸着流 A 3 , A 4 , B 3 を遮蔽しない様に、例えば矢印 Y に示すように T F T 基板 1 0 の裏面側を回って、シャドウマスク 8 1 の上記一方側（即ち基板走査方向の上流側）に戻されて、未だシャドウマスク 8 1 上に突入していない蒸着不要領域 2 3 0 i に対応させられる。

【 0 3 1 5 】

そしてその第 2 シャッタ 1 1 1 g によって、実施の形態 2 と同様に、蒸着不要領域 2 3 0 i へと流れる蒸着流を遮蔽させる。

【 0 3 1 6 】

この様に上記の例では、3 つの蒸着不要領域 2 3 0 g , 2 3 0 h , 2 3 0 i に対して 2 つの第 2 シャッタ 1 1 1 g , 1 1 1 h が備えられる。即ち、第 2 シャッタ 1 1 1 g は、2 つの蒸着不要領域（より詳細には基板走査方向の長さが同じである 2 つの蒸着不要領域）

230g, 230i に対応される。

【0317】

以上のように、本実施の形態によれば、第2シャッタ111gは、それに対応する蒸着不要領域230gと共にシャドウマスク81上に一方側から突入して他方側へと離脱した後、TF基板10へと流れる蒸着流を回避するようにシャドウマスク81の上記一方側に戻されて、異なる蒸着不要領域230iに対応させられるので、第2シャッタを蒸着不要領域毎に準備する必要がなくなり、第2シャッタの数を削減できる。

【0318】

尚、この実施の形態では、1つの第2シャッタ111gに、基板走査方向の長さが同じである複数の蒸着不要領域230g, 230iを対応させたが、走査基板方向の長さが異なる複数の蒸着不要領域に対応させる場合は、当該第2シャッタ111gを、下記の実施の形態4の様に、その基板走査方向の長さが変更可能となる様に構成し、その対応する蒸着不要領域の長さに応じて、その長さを変更させればよい。

【0319】

〔実施の形態4〕

この実施の形態の第2シャッタは、その基板走査方向の長さが変更可能となる様に構成される。以下、図30～図32に基づいて詳説する。

【0320】

図30に示すように、この実施の形態の第2シャッタ111kは、平板状の複数（図30では2つ）のシャッタ構成部材111k1, 111k2が互いに基板走査方向の重なり量が調整可能に重ねられて構成される。

【0321】

即ち、各シャッタ構成部材111k1, 111k2間における基板走査方向の重なり量kを調整することで、第2シャッタ111kにおける基板走査方向の長さXが変更される。例えば図31に示すように、重なり量kを最大にすると、第2シャッタ111kの長さXは最小になり、例えば図32に示すように、重なり量kを最小にすると、第2シャッタ111kの長さXは最大になる。

【0322】

第2シャッタ111kの長さXは、その第2シャッタ111kが対応する蒸着不要領域における基板走査方向の幅と同じ長さになるように変更される。これにより1つの第2シャッタ111kにより、幅の異なる複数の蒸着不要領域に対応させる事ができる。

【0323】

なお、この実施の形態では、蒸着装置50は、第2シャッタ111kの長さXを変更する長さ変更機構を更に備えている。

【0324】

以上のように、本実施の形態によれば、第2シャッタ111kは、複数の第2シャッタ構成部材111k1, 111k2の間の重なり量が調整可能に重ねられて構成される。よって、各シャッタ構成部材111k1, 111k2間の重なり量kを調整することで、第2シャッタ111kの長さXを調整できる。

【0325】

〔実施の形態5〕

この実施の形態は、図33に示すように、実施の形態1において、蒸着源85から見て、第2シャッタ111における基板走査方向の長さXが開口部82を閉鎖できる程度の長さに設定されたものである。以下、この実施の形態について詳説する。

【0326】

この実施の形態では、図33に示すように、蒸着不要領域230と境界領域240の各々の基板走査方向の幅の和D11がシャドウマスク81の開口部82の同方向の幅Dmよりも長く設定されている。またこの実施の形態では、図33に示すように、実施の形態1と同様に、TF基板10には、基板走査方向に蒸着領域210と蒸着不要領域230とが1つずつ配置されている。

10

20

30

40

50

【 0 3 2 7 】

この実施の形態の第 2 シャッタ 1 1 1 における基板走査方向の長さ X は、式 3 を満たすように決定される。

【 0 3 2 8 】

【 数 3 】

$$X \geq \frac{L2}{L3} \times D_m \quad \cdots \text{式 3}$$

【 0 3 2 9 】

なお、図 3 3 に示すように、式 3 中の符号 D_m は、シャドウマスク 8 1 の開口部 8 2 における基板走査方向の幅であり、符号 L_2 は、射出口 8 6 と第 2 シャッタ 1 1 1 との間隔であり、符号 L_3 は、射出口 8 6 とシャドウマスク 8 1 との間隔である。

10

【 0 3 3 0 】

なお、式 3 は、図 3 4 に示すように、射出口 8 6 の中心点 P_0 と開口部 8 2 における基板走査方向の両端 P_{10} 、 P_{11} とで形成される三角形 $P_0 P_{10} P_{11}$ と、中心点 P_0 と第 2 シャッタ 1 1 1 の長さ X の両端 P_3 、 P_4 とで形成される三角形 $P_0 P_3 P_4$ とが相似となるように、設定されている。

【 0 3 3 1 】

またこの実施の形態では、第 2 シャッタ 1 1 1 は下記のように走査される。蒸着源 8 5 から開口部 8 2 を介して T F T 基板 1 0 へと流れる全蒸着流 C のうち、蒸着領域 2 1 0 へと流れる蒸着流を A と呼び、蒸着不要領域 2 3 0 へと流れる蒸着流を B と呼ぶ。

20

【 0 3 3 2 】

基板走査の開始時では、図 3 5 に示すように、開口部 8 2 上には蒸着領域 2 1 0 だけが存在する。この状態（回避期間）では、シャッタ 1 1 1 は、蒸着流 A を遮蔽しないように走査される。

【 0 3 3 3 】

そして基板走査が更に行われて、図 3 6 に示すように、開口部 8 2 上に蒸着領域 2 1 0 および蒸着不要領域 2 3 0 が存在する状態になる。この状態（制御期間 1）では、第 2 シャッタ 1 1 1 は、蒸着流 A を遮蔽せずに蒸着流 B を遮蔽するように走査される。

【 0 3 3 4 】

30

そして基板走査が更に行われて、図 3 7 に示すように、開口部 8 2 上に蒸着不要領域 2 3 0 だけが存在する（即ち蒸着領域 2 1 0 が存在しない）状態になる。この状態（制御期間 2）では、蒸着流 A は存在せず、蒸着流 B だけが存在する。この状態では、第 2 シャッタ 1 1 1 は、蒸着源 8 5 から見て完全に開口部 8 2 を閉塞するように走査され、その位置に停止される（即ち第 2 シャッタ 1 1 1 の位置を蒸着源 8 5 に対して相対的に固定する）。このように第 2 シャッタ 1 1 1 が走査されることで、蒸着流 B は完全に遮蔽される。

【 0 3 3 5 】

以上の様に、この実施の形態によれば、第 2 シャッタ 1 1 1 の長さ X は蒸着源 8 5 から見て開口部 8 2 を閉鎖できる長さに形成されるので、第 2 シャッタ 1 1 1 により蒸着源 8 5 から開口部 8 2 を介して T F T 基板 1 0 へと流れる蒸着流を完全に遮蔽できる。

40

【 0 3 3 6 】

そしてこの遮蔽状態では、第 2 シャッタ 1 1 1 の位置は蒸着源 8 5 に対して相対的に固定されるので、第 2 シャッタ 1 1 1 の位置の調整を省略できる。

【 0 3 3 7 】

なお、この実施の形態では、蒸着源 8 5 およびシャドウマスク 8 1 を固定して T F T 基板 1 0 を走査するが、その逆の場合、即ち蒸着源 8 5 およびシャドウマスク 8 1 を走査して T F T 基板 1 0 を固定する場合も、第 2 シャッタ 1 1 1 の位置を蒸着源 8 5 に対して相対的に固定することで、その分、第 2 シャッタ 1 1 1 の位置の調整を簡略化できる。

【 0 3 3 8 】

なお、この実施の形態では、図 3 7 に示すように、第 2 シャッタ 1 1 1 が開口部 8 2 を

50

蒸着源 8 5 から見て完全に閉塞する状態では、開口部 8 2 を通過する蒸着流は存在しないので、第 2 シャッタ 1 1 1 は、蒸着流の T F T 基板 1 0 への蒸着をオン / オフさせるシャッタとして機能する。よって、この実施の形態では、第 1 シャッタ 8 9 を省略することができる。

【 0 3 3 9 】

〔 要点概要 〕

以上のように、本発明の実施の形態に係る蒸着方法は、被成膜基板に所定のパターンの成膜を行う蒸着方法であって、開口部を有する蒸着マスクと、上記蒸着マスクに対向配置された蒸着源とを備え、上記蒸着マスクと上記蒸着源との相対的な位置を固定したマスクユニットを準備する準備工程と、上記マスクユニットおよび上記被成膜基板のうち少なくとも一方を相対移動させて、上記蒸着源から射出される蒸着粒子を上記開口部を介して上記被成膜基板の蒸着領域に蒸着させる蒸着工程と、上記蒸着粒子の蒸着流のうち、上記被成膜基板の蒸着不要領域へと流れる蒸着流をシャッタ部材によって遮蔽する遮蔽工程と、を備えている。

10

【 0 3 4 0 】

上記の構成によれば、移動可能なシャッタ部材が準備され、蒸着源から蒸着マスクの開口部を介して被成膜基板へと流れる蒸着粒子の蒸着流のうち、被成膜基板の蒸着不要領域へと流れる蒸着流を遮蔽する様に、シャッタ部材の位置が調整される。よって、蒸着領域の端部での蒸着量を低減させること無く蒸着不要領域への蒸着を防止できる。

【 0 3 4 1 】

20

これにより、(1) 蒸着不要領域に蒸着した蒸着粒子を溶剤で拭き取る工程を省略でき、その拭き取り工程に伴う問題を防止できる。また (2) 蒸着不要領域への蒸着を防止するために蒸着不要領域を保護する工程を追加しなくて済む。また (3) シャッタ部材と蒸着源との位置関係を変えるだけで、様々な蒸着不要領域のサイズに対応できる。したがって、蒸着領域の端部での蒸着量を低減させること無く、蒸着不要領域への蒸着を防止できる蒸着方法を提供することができる。

【 0 3 4 2 】

また本発明の実施の形態に係る蒸着方法は、上記遮蔽工程では、上記被成膜基板に蒸着する上記蒸着粒子の蒸着範囲の端が、上記蒸着領域と上記蒸着不要領域との間の境界領域に位置する様に、上記シャッタ部材の位置が調整されることが望ましい。

30

【 0 3 4 3 】

上記の構成によれば、蒸着領域と蒸着不要領域との間に境界領域がある場合は、被成膜基板に蒸着する蒸着粒子の蒸着範囲の端が境界領域に位置する様に、シャッタ部材の位置が調整されるので、蒸着領域の端部での蒸着量を低減させること無く蒸着不要領域への蒸着を防止できる。

【 0 3 4 4 】

また本発明の実施の形態に係る蒸着方法は、上記シャッタ部材は上記被成膜基板に対して平行に配置され、上記蒸着不要領域における上記相対移動の方向の幅を D とし、上記蒸着源と上記蒸着不要領域との間隔を L 1 とし、上記蒸着源と上記シャッタ部材との間隔を L 2 とすると、上記シャッタ部材における上記相対移動の方向の長さ X は、式 1 を満たすことが望ましい。

40

【 0 3 4 5 】

【 数 1 】

$$X \geq \frac{L2}{L1} \times D \quad \cdots \text{式 1}$$

【 0 3 4 6 】

上記の構成によれば、シャッタ部材は式 1 を満たすので、例えば相対移動の方向に蒸着領域が 1 つだけある場合において、シャッタ部材の長さ X を有効な長さに決定できる。

【 0 3 4 7 】

50

また本発明の実施の形態に係る蒸着方法は、上記シャッタ部材は上記被成膜基板に対して平行に配置され、上記蒸着不要領域における上記相対移動の方向の一方側に第1境界領域があり他方側に第2境界領域があり、上記蒸着不要領域における上記相対移動の方向の幅をDとし、上記第1境界領域における上記相対移動の方向の幅をS1とし、上記第2境界領域における上記相対移動の方向の幅をS2とし、上記蒸着源と上記蒸着不要領域との間隔をL1とし、上記蒸着源と上記シャッタ部材との間隔をL2とすると、上記シャッタ部材における上記相対移動の方向の長さXは、式2を満たすことが望ましい。

【0348】

【数2】

$$\frac{L2}{L1} \times (D + S1 + S2) \geq X \geq \frac{L2}{L1} \times D \quad \cdots \text{式2}$$

10

【0349】

上記の構成によれば、シャッタ部材の長さXは式2を満たすので、蒸着不要領域の両側に境界領域がある場合において、シャッタ部材の長さXを有効な長さに決定できる。

【0350】

また本発明の実施の形態に係る蒸着方法は、上記遮蔽工程では、上記シャッタ部材は、上記蒸着不要領域へと流れる上記蒸着流を遮蔽するために、上記蒸着不要領域と共に上記蒸着マスク上に一方側から突入して他方側へと離脱した後、上記被成膜基板へと流れる上記蒸着流を回避する様に上記蒸着マスクの上記一方側に戻されて、異なる上記蒸着不要領域へと流れる上記蒸着流を遮蔽するために使用されることが望ましい。

20

【0351】

上記の構成によれば、シャッタ部材は、蒸着不要領域と共に蒸着マスク上に一方側から突入して他方側へと離脱した後、被成膜基板へと流れる蒸着流を回避する様に蒸着マスクの上記一方側に戻されて、異なる蒸着不要領域へと流れる蒸着流を遮蔽するために使用されるので、シャッタ部材を蒸着不要領域毎に準備する必要が無くなり、シャッタ部材の数を削減できる。

【0352】

また本発明の実施の形態に係る蒸着方法は、上記シャッタ部材は、複数のシャッタ構成部材が互いに上記相対移動の方向の重なり量が変更可能に重ねられて構成されることが望ましい。

30

【0353】

上記の構成によれば、シャッタ部材は、複数のシャッタ構成部材が互いに上記相対移動の方向の重なり量が調整可能に重ねられて構成されるので、各シャッタ構成部材間の重なり量を調整することで、シャッタ部材の長さを変更できる。

【0354】

また本発明の実施の形態に係る蒸着方法は、上記シャッタ部材が上記蒸着不要領域に流れる上記蒸着流を遮蔽する場合において、当該蒸着不要領域における上記相対移動の方向の幅に応じて、当該シャッタ部材における上記相対移動の方向の長さを変更することが望ましい。

40

【0355】

上記の構成によれば、上記シャッタ部材が上記蒸着不要領域に流れる上記蒸着流を遮蔽する場合において、当該蒸着不要領域における上記相対移動の方向の幅に応じて、当該シャッタ部材における上記相対移動の方向の長さを変更するので、幅の異なる複数の蒸着不要領域の各々に対してシャッタ部材の長さを適切な長さに変更できる。

【0356】

また本発明の実施の形態に係る蒸着方法は、上記シャッタ部材における上記相対移動の方向の長さは、上記蒸着源から見て上記開口部を閉鎖できる長さに形成されることが望ましい。

【0357】

50

上記の構成によれば、シャッタ部材の長さは上記蒸着源から見て上記開口部を閉鎖できる長さに形成されるので、シャッタ部材により蒸着源から開口部を介して被成膜基板へと流れる蒸着流を完全に遮蔽できる。

【0358】

また本発明の実施の形態に係る蒸着方法は、上記シャッタ位置調整工程では、上記開口部上に上記蒸着領域が存在しない状態では、上記蒸着源から見て上記シャッタ部材が上記開口部を閉塞する様に、上記シャッタ部材の位置を上記蒸着源に対して相対的に固定することが望ましい。

【0359】

上記の構成によれば、蒸着マスクの開口部上に蒸着領域が存在しない状態では、蒸着源から見てシャッタ部材が上記開口部を閉塞する様に、シャッタ部材の位置を蒸着源に対して相対的に固定するので、シャッタ部材の位置の調整を省略（被成膜基板が走査される場合）または簡略化（マスクユニットが走査される場合）できる。

【0360】

また本発明の実施の形態に係る蒸着方法は、上記シャッタ部材は上記被成膜基板に対して平行に配置され、上記開口部における上記相対移動の方向の幅を D_m とし、上記蒸着源と上記シャッタ部材との間隔を L_2 とし、上記蒸着源と上記開口部との間隔を L_3 とすると、上記シャッタ部材における上記相対移動の方向の幅 X は、式3を満たすことが望ましい。

【0361】

【数3】

$$X \geq \frac{L_2}{L_3} \times D_m \quad \cdots \text{式3}$$

【0362】

上記の構成によれば、シャッタ部材の長さ X は式3を満たすので、蒸着源から見てシャッタ部材により開口部を閉塞できるように決定できる。

【0363】

また本発明の実施の形態に係る蒸着方法は、上記所定のパターンが、有機エレクトロルミネッセンス素子の有機層であることが望ましい。

【0364】

また本発明の実施の形態に係る蒸着方法は、上記蒸着領域は、有機エレクトロルミネッセンス素子の画像領域であり、上記蒸着不要領域は、封止基板が接着される封止領域であることが望ましい。

【0365】

また本発明の実施の形態に係る蒸着方法は、上記蒸着領域は、有機エレクトロルミネッセンス素子の画像領域であり、上記蒸着不要領域は、外部回路との接続がなされる端子部領域であることが望ましい。

【0366】

上記の構成によれば、蒸着領域である画像領域には蒸着膜が十分に形成され、蒸着不要領域である端子部領域には蒸着膜が形成される事が防止できる。よって端子部領域での接続性および画素領域での発光性能を良好に保てる有機エレクトロルミネッセンス素子を製造できる。

【0367】

また本発明の実施の形態に係る蒸着膜は、上記蒸着方法にて形成された蒸着膜であって、ストライプ状の上記蒸着膜の少なくとも一端が上記蒸着領域と上記蒸着不要領域との間にある境界領域にあることが望ましい。

【0368】

上記の構成によれば、蒸着領域の端にストライプ状の蒸着膜の一端が存在すると、もし走査方向に対して被成膜基板上への蒸着膜のパターン形成にずれが生じた場合、蒸着領域

10

20

30

40

50

上にパターン欠損が生じる恐れがある。しかしながら、境界領域内にストライプ状の蒸着膜の一端が存在するようにしておけば、パターン形成にずれが生じたとしても、蒸着領域での膜欠損を境界領域上の蒸着膜にて補うことができ、膜欠損が生じない。すなわち、境界領域上に形成された分の蒸着膜がパターンずれに対するマージンとなる。

【 0 3 6 9 】

また本発明の実施の形態に係る有機エレクトロルミネッセンス表示装置の製造方法は、T F T基板上に第1電極を作製するT F T基板・第1電極作製工程と、上記T F T基板上に少なくとも発光層を含む有機層を蒸着する有機層蒸着工程と、第2電極を蒸着する第2電極蒸着工程と、上記有機層および第2電極を含む有機エレクトロルミネッセンス素子を封止部材で封止する封止工程とを有する有機エレクトロルミネッセンス表示装置の製造方法であって、上記有機層蒸着工程、上記第2電極蒸着工程、および上記封止工程の少なくともいずれかの工程は、上記の蒸着方法の上記準備工程、上記蒸着工程および上記遮蔽工程を有している。

10

【 0 3 7 0 】

上記の構成によれば、電氣的不良がなく低コストの有機エレクトロルミネッセンス素子を製造できる。

【 0 3 7 1 】

本発明は上述した各実施形態に限定されるものではなく、請求項に示した範囲で種々の変更が可能であり、異なる実施形態にそれぞれ開示された技術的手段を適宜組み合わせて得られる実施形態についても本発明の技術的範囲に含まれる。

20

【産業上の利用可能性】

【 0 3 7 2 】

本発明は、例えば、有機E L表示装置における有機層の塗り分け形成等の成膜プロセスに用いられる、有機E L表示装置の製造装置並びに製造方法等に好適に用いることができる。

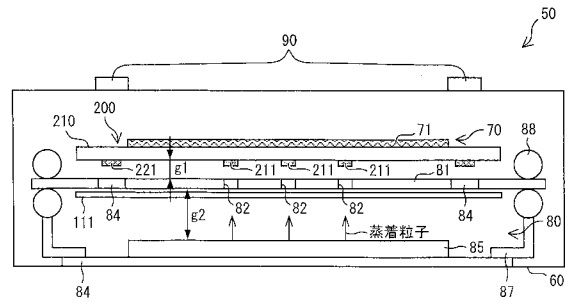
【符号の説明】

【 0 3 7 3 】

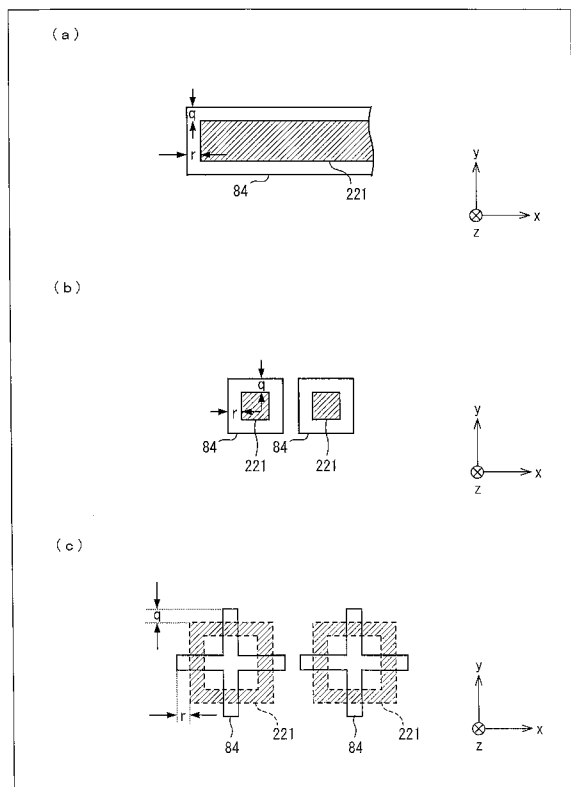
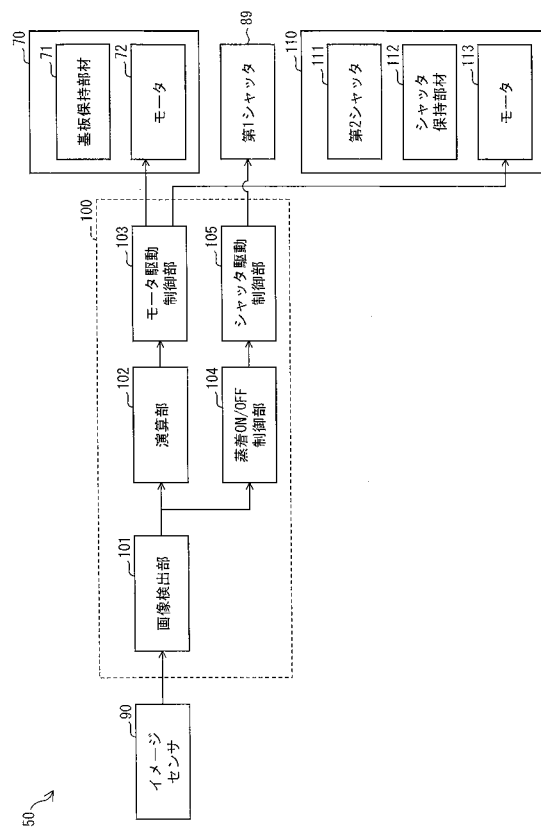
- 1 0 T F T基板
- 8 1 シャドウマスク（蒸着マスク）
- 8 2 開口部
- 8 5 蒸着源
- 1 1 1 , 1 1 1 a , 1 1 1 b , 1 1 1 g , 1 1 1 h 第2シャッタ（シャッタ部材）
- 1 1 1 k 1 , 1 1 1 k 2 シャッタ構成部材（第2シャッタ構成部材）
- 2 0 0 被成膜基板
- 2 1 0 , 2 1 0 a , 2 1 0 b , 2 1 0 d , 2 1 0 e , 2 1 0 f 蒸着領域
- 2 3 0 , 2 3 0 c , 2 3 0 d , 2 3 0 g , 2 3 0 i 蒸着不要領域
- 2 4 0 , 2 4 0 a , 2 4 0 b , 2 4 0 c 境界領域

30

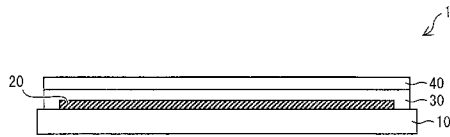
【 図 3 】



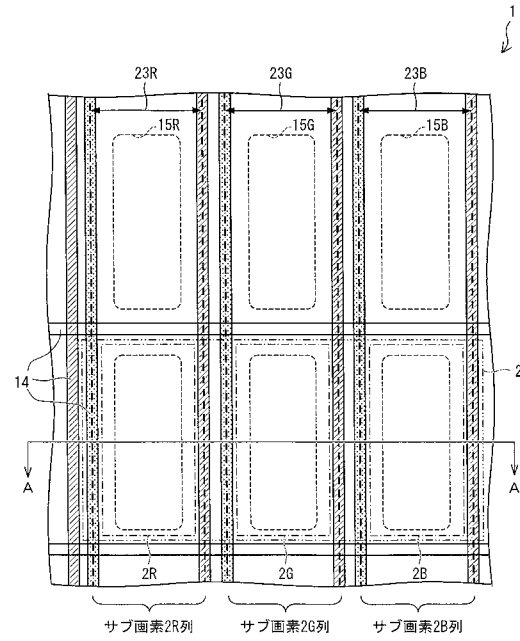
【圖 5】



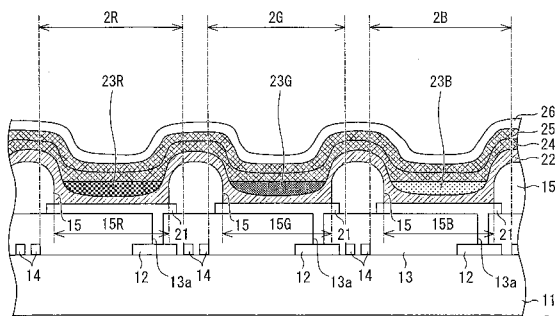
【図 6】



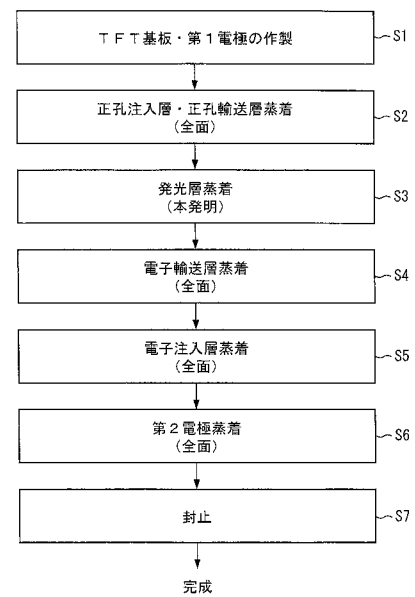
【図 7】



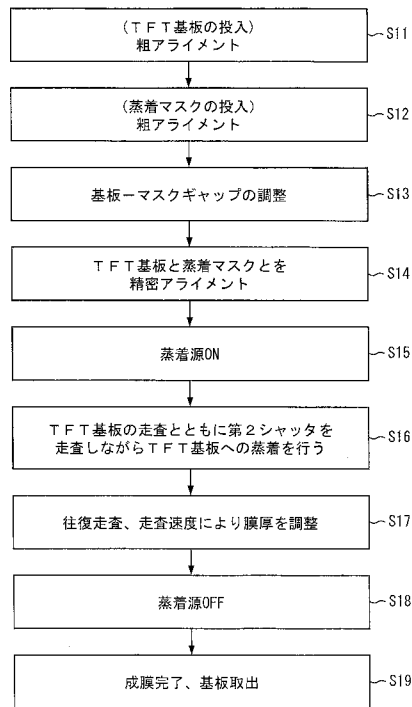
【図 8】



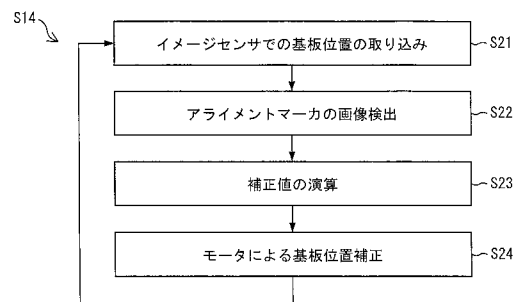
【図 9】



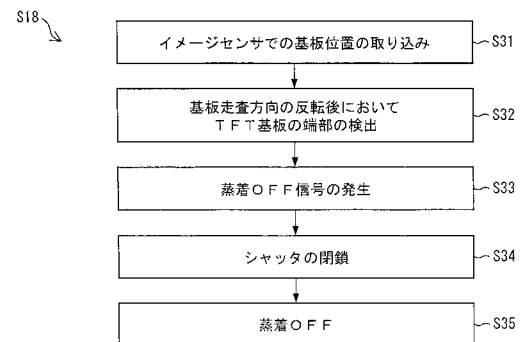
【 ㄨ 1 0 】



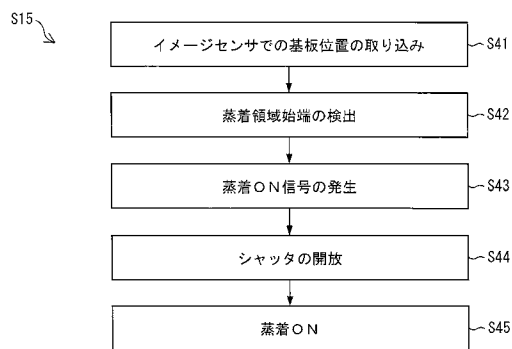
【 図 1 1 】



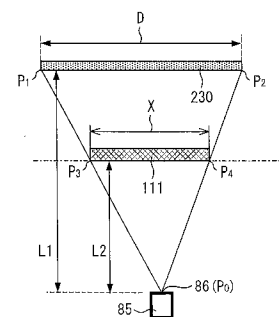
【 図 1 2 】



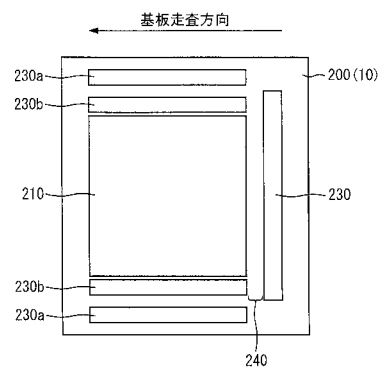
【 図 1 3 】



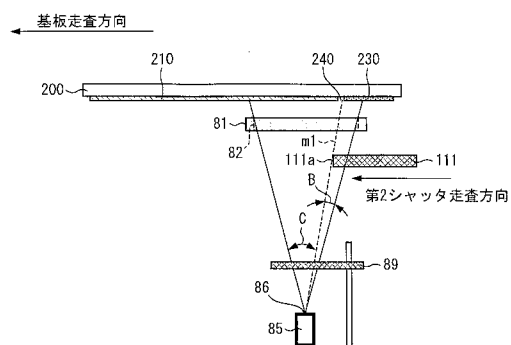
【 図 1 5 】



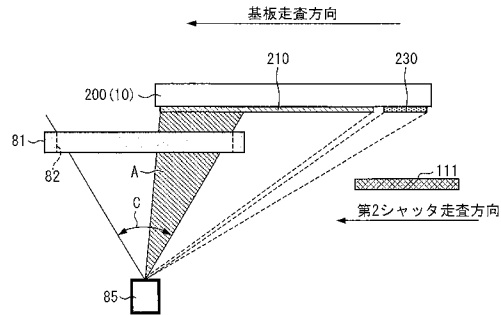
【 図 1 6 】



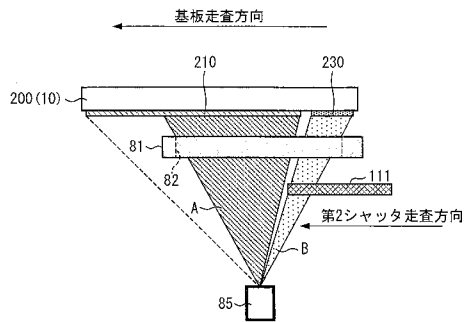
【 図 1 4 】



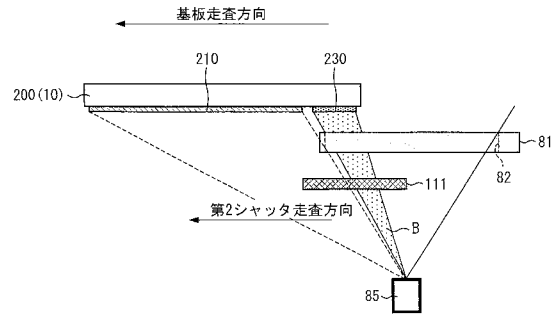
【図 17】



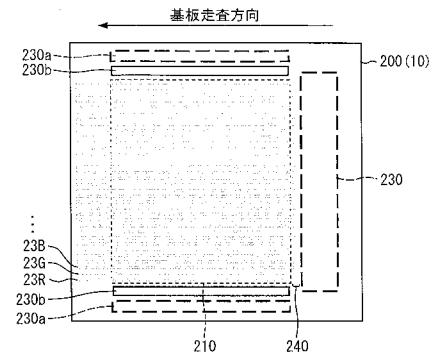
【図 18】



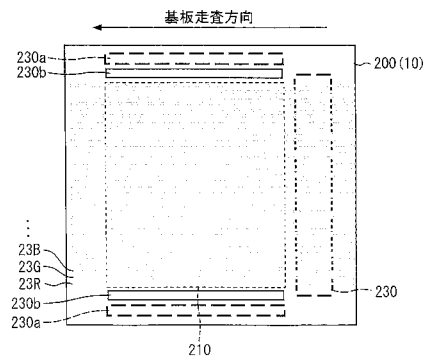
【図 19】



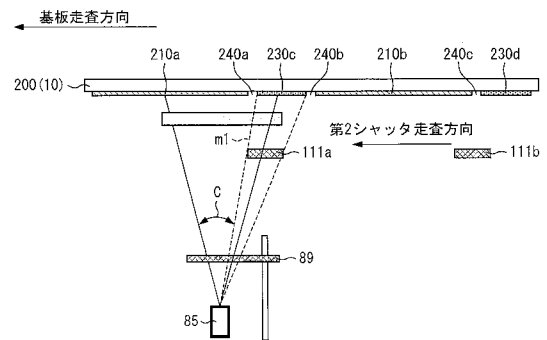
【図 20】



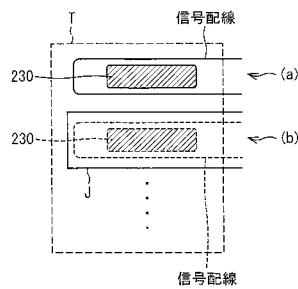
【図 21】



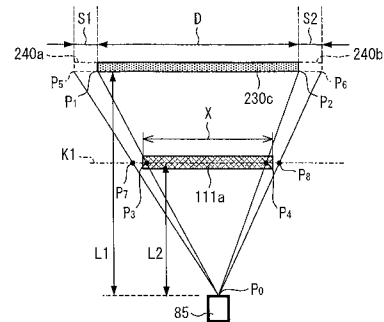
【図 23】



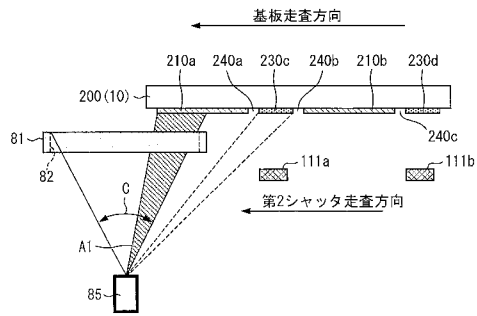
【図 22】



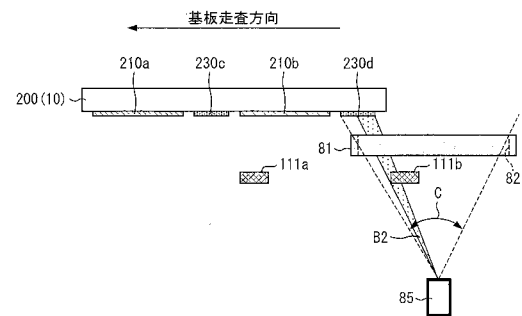
【図 24】



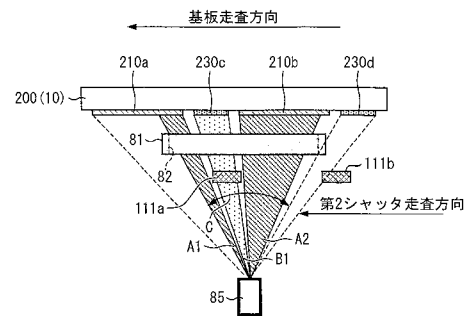
【図 25】



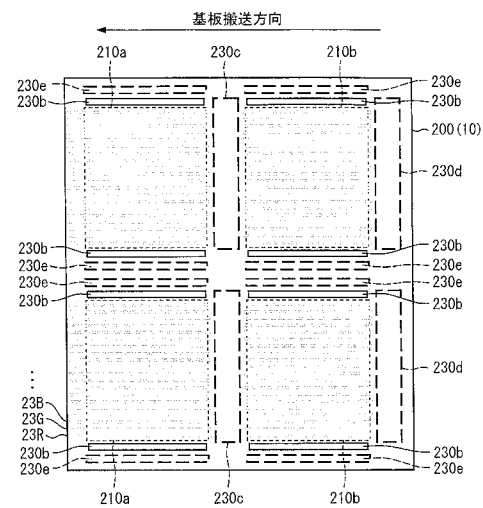
【図 27】



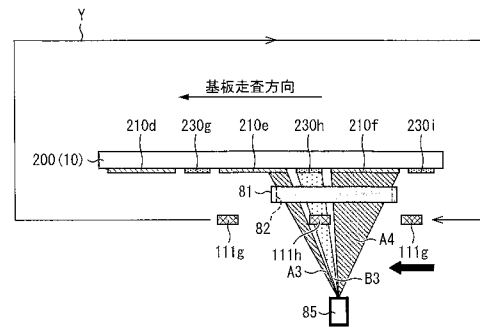
【図 26】



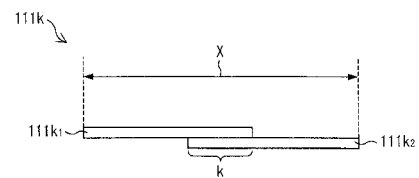
【図 28】



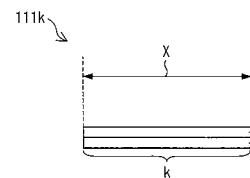
【図 29】



【図 30】



【図 31】



 フロントページの続き

(51)Int.Cl.		F I	
C 2 3 C	14/24	(2006.01)	C 2 3 C 14/24 G
G 0 9 F	9/30	(2006.01)	G 0 9 F 9/30 3 6 5 Z
H 0 1 L	27/32	(2006.01)	

(72)発明者 橋本 智志
 日本国大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

審査官 小西 隆

(56)参考文献 特開 2 0 1 0 - 1 1 6 5 9 1 (J P , A)
 特開 2 0 0 5 - 1 2 6 8 2 1 (J P , A)
 特開 2 0 0 4 - 1 4 6 3 6 9 (J P , A)
 特開 2 0 0 4 - 2 1 4 1 8 5 (J P , A)
 特開 2 0 1 0 - 2 7 2 2 2 9 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)
 H 0 1 L 5 1 / 5 0 - 5 1 / 5 6
 H 0 1 L 2 7 / 3 2
 H 0 5 B 3 3 / 0 0 - 3 3 / 2 8
 C 2 3 C 1 4 / 0 0 - 1 4 / 5 8

专利名称(译)	气相沉积法，气相沉积膜和制造有机电致发光显示装置的方法		
公开(公告)号	JP5329718B2	公开(公告)日	2013-10-30
申请号	JP2012550857	申请日	2011-12-20
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
当前申请(专利权)人(译)	夏普公司		
[标]发明人	園田通 川戸伸一 井上智 橋本智志		
发明人	園田 通 川戸 伸一 井上 智 橋本 智志		
IPC分类号	H05B33/10 H01L51/50 H05B33/06 H05B33/04 C23C14/04 C23C14/24 G09F9/30 H01L27/32		
CPC分类号	H01L51/0011 C23C14/042 C23C14/12 H01L51/0008		
FI分类号	H05B33/10 H05B33/14.A H05B33/06 H05B33/04 C23C14/04.A C23C14/24.G G09F9/30.365.Z		
审查员(译)	小西孝		
优先权	2010291203 2010-12-27 JP		
其他公开文献	JPWO2012090777A1		
外部链接	Espacenet		

摘要(译)

本发明的气相沉积方法包括制备掩模单元的制备步骤，其中荫罩（81）和气相沉积源（85）之间的相对位置是固定的，并且至少至少掩模单元和膜形成基板（200）。第一挡板相对于彼此移动以将从沉积源（85）发射的沉积流沉积到沉积区域（210）上，并且第二挡板（被阻挡）以阻挡流到不需要沉积区域（210）的沉积流。并且调节111）的位置的快门位置调节步骤。

$$\frac{L2}{L1} \times (D + S1 + S2) \geq X \geq \frac{L2}{L1} \times D \quad \text{...式2}$$