

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5224676号
(P5224676)

(45) 発行日 平成25年7月3日 (2013.7.3)

(24) 登録日 平成25年3月22日 (2013.3.22)

(51) Int. Cl.

F I

H O 1 L 51/50 (2006.01)

H O 5 B 33/14 A

H O 1 L 29/786 (2006.01)

H O 1 L 29/78 6 1 8 B

H O 1 L 21/336 (2006.01)

H O 1 L 29/78 6 1 2 Z

H O 5 B 33/14 (2006.01)

H O 5 B 33/14 Z

H O 5 B 33/10 (2006.01)

H O 5 B 33/10

請求項の数 1 (全 21 頁) 最終頁に続く

(21) 出願番号 特願2006-278920 (P2006-278920)
 (22) 出願日 平成18年10月12日 (2006.10.12)
 (65) 公開番号 特開2007-158304 (P2007-158304A)
 (43) 公開日 平成19年6月21日 (2007.6.21)
 審査請求日 平成21年10月2日 (2009.10.2)
 (31) 優先権主張番号 特願2005-323690 (P2005-323690)
 (32) 優先日 平成17年11月8日 (2005.11.8)
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000001007
 キヤノン株式会社
 東京都大田区下丸子3丁目30番2号
 (74) 代理人 100126240
 弁理士 阿部 琢磨
 (74) 代理人 100124442
 弁理士 黒岩 創吾
 (72) 発明者 林 享
 東京都大田区下丸子3丁目30番2号キヤ
 ノン株式会社内
 (72) 発明者 佐野 政史
 東京都大田区下丸子3丁目30番2号キヤ
 ノン株式会社内

最終頁に続く

(54) 【発明の名称】 表示装置の製造方法

(57) 【特許請求の範囲】

【請求項1】

有機発光層と該有機発光層を駆動する電界効果型トランジスタとを備える表示装置の製造方法であって、

基板上に第1の電極を形成する工程と、

有機発光層を形成する工程と、

第2の電極を形成する工程と、

絶縁層を形成する工程と、

電界効果型トランジスタを形成する工程と、

を少なくともこの順で行い、

前記電界効果型トランジスタを形成する工程は、アルゴンガスと酸素ガスからなる全圧に対して0.5%以上10%以下の酸素ガス分圧比に制御された雰囲気中においてスパッタ法によりInとGaおよびZnを含有する活性層を形成するサブ工程を備えており、

前記サブ工程により、少なくとも一部が非晶質であり、InとGaおよびZnが酸化された金属酸化物からなり、且つ電子キャリア濃度が $10^{18}/\text{cm}^3$ 未満である活性層を形成し、かつ、前記電界効果型トランジスタの形成温度が、前記有機発光層の形成工程中の最高到達温度以下であることを特徴とする表示装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、酸化物を用いた発光装置、表示装置、特に有機発光素子や無機発光素子に関する。また、発光素子はトップエミッション型もしくはボトムエミッション型又は、両面発光型に関する。また、これら有機発光素子（有機EL素子ともいう）や無機発光素子（無機EL素子ともいう）を用いた発光装置及び表示装置に関する。

【背景技術】

【0002】

ITOは、透明電極として透過型の液晶デバイスなどに用いられているが、ITOの主原料であるIn₂O₃は希少金属であり、今後も継続的に、所望の供給ができるかどうか懸念されている。そこで、In₂O₃の含有量を低く抑え、低抵抗かつ光学吸収端が紫外域にあり、青色透過性に優れた新規な透明導電体材料の製造方法及び電極材（特許文献1）がある。

10

【0003】

また、ITOに代替し得る材料の研究開発が盛んに行われており、例えば酸化亜鉛膜（ZnO）、亜鉛－インジウム系酸化物（特許文献2）、亜鉛－インジウム系酸化物に所定量のガリウムなどを加えた酸化物（特許文献3）がある。

【0004】

また、近年では、電極のみならず、たとえばトランジスタのチャネル層も透明な膜で形成しようとする試みもある。

【0005】

たとえばZnOを主成分として用いた透明伝導性酸化物多結晶薄膜をチャネル層に用いたTFETの開発が活発に行われている（特許文献4）。

20

【0006】

また、近年では有機発光の発光素子の研究開発が活発であるが、この有機発光素子をディスプレイに応用する場合にはアクティブマトリックス型で駆動されるのが主流である。このアクティブマトリックス駆動には通常アモルファスシリコンもしくはポリシリコンを用いたTFETが利用されている。

【0007】

また、駆動素子の劣化を阻止し、かつ、テレビジョン映像表示を可能にする高画質・高輝度ディスプレイに関する技術が知られている。具体的にはアクティブマトリックスの有機発光ディスプレイにおいて、単結晶シリコンを活性層に用いたMOS電界効果トランジスタを二つ用いることで、高画質で駆動素子の劣化を阻止した有機発光ディスプレイが開示されている。（特許文献5）

30

【特許文献1】特開2000-044236号公報

【特許文献2】特開平7-235219号公報

【特許文献3】特開2000-044236号公報

【特許文献4】特開2002-76356号公報

【特許文献5】特開平09-114398号公報

【発明の開示】

【発明が解決しようとする課題】

【0008】

40

従来の有機発光素子は、駆動用トランジスタとして、アモルファスシリコンやポリシリコンが主に用いられており、これらのトランジスタの形成工程では300℃以上の工程を伴う。一方、有機発光素子の発光層は有機材料であるため耐熱性が低く、良好な特性を得るためには一般には200℃以下、好ましくは100℃以下の温度で形成する必要がある。従って有機発光層の成膜温度の制限から、基板上に発光層より先に駆動用トランジスタを形成する必要があった。

【0009】

しかし、有機発光素子は、基板となるガラスを除けば、高々200nm程度の超薄膜素子である。このため下地となるトランジスタ形成時の凹凸が有機発光層等に欠陥等の悪影響を与え、製品歩留まりを左右するという問題が発生する。それを回避する為、下地とな

50

るトランジスタ表面に $5\ \mu\text{m}$ ～ 数 $10\ \mu\text{m}$ の厚い平坦化膜を設けることで下地を平坦化しているのが現状である。その為、歩留まりの向上、生産速度の向上、コスト削減という点で、低コストディスプレイは期待できないという課題があった。

【0010】

また、特許文献3に記載されているような非晶質酸化物膜を TFT のチャネル層に用いたのでは、該非晶質膜の電子キャリア濃度は、 $10^{18}/\text{cm}^3$ 超であり、ノーマリーオフ型の TFT チャネル層としては好ましくない。 $(\text{Zn}_x\text{M}_y\text{In}_z\text{O}_{(x+3y/2+3z/2)})$ (式中、M は Al 及び Ga のうち少なくとも一つの元素であり、比率 x/y が $0.2 \sim 1.2$ の範囲であり、比率 z/y が $0.4 \sim 1.4$ の範囲にある)

従来、このような透明なアモルファス酸化物膜で、電子キャリア濃度が $10^{18}/\text{cm}^3$ 未満の膜を得ることはできていなかった。 10

【0011】

本発明は上記課題を解決することを目的とする。本発明は、低コストで発光層に有機材料を用いた発光装置及び表示装置を提供することを目的とする。

【0012】

また本発明は室温、あるいは、 150°C 以下の低温で形成できる発光装置及び表示装置を提供することを目的とする。

【0013】

また本発明は、発光素子部形成後に、厚い平坦化膜が不要な発光装置及び表示装置の製造方法を提供することを目的とする。また本発明は、ボトムエミッション型、トップエミッション型又は、両面発光型が可能な高輝度発光装置、または表示装置及びこれらの製造方法を提供することを目的とする。 20

【0014】

さらに本発明は、プラスチック基板の様な軽量で割れ難い基板、もしくは可撓性のある基板を用いた発光装置及び表示装置、及びそれらの製造方法を提供することを目的とする。

【課題を解決するための手段】

【0015】

本発明者らは、 $\text{InGaO}_3(\text{ZnO})_m$ 、ペンタセン、ポリチオフェン及びこれに関する膜の成長条件に関する研究開発を精力的に進めた。その結果、有機発光素子の特性に悪影響を与えない温度条件で電界効果型トランジスタを形成する方法を見出し、本発明に至ったものである。 30

【0016】

また本発明は、電子キャリア濃度が $10^{18}/\text{cm}^3$ 未満の透明酸化物膜を作製し、これらの膜を用いて素子や装置を提供するものである。

【0017】

以下、具体的に本発明について説明する。

【0022】

また本発明は、有機発光層と該有機発光層を駆動する電界効果型トランジスタとを備える表示装置の製造方法であって、 40

基板上に第1の電極を形成する工程と、

有機発光層を形成する工程と、

第2の電極を形成する工程と、

絶縁層を形成する工程と、

電界効果型トランジスタを形成する工程と、

を少なくともこの順で行い、

前記電界効果型トランジスタを形成する工程は、アルゴンガスと酸素ガスからなる全圧に対して 0.5% 以上 10% 以下の酸素ガス分圧比に制御された雰囲気中においてスパッタ法により In と Ga および Zn を含有する活性層を形成するサブ工程を備えており、

前記サブ工程により、少なくとも一部が非晶質であり、In と Ga および Zn が酸化さ 50

れた金属酸化物からなり、且つ電子キャリア濃度が $1.0 \times 10^{18} / \text{cm}^3$ 未満である活性層を形成し、かつ、前記電界効果型トランジスタの形成温度が、前記有機発光層の形成工程中の最高到達温度以下であることを特徴とするものである。

【発明の効果】

【0023】

本発明によれば、前述の課題を解決し、例えば本発明特有のTFTのチャンネル層に好適に用いる事により、構成が単純で作製しやすい発光素子を低コストで提供することが可能となる。

【0024】

また本発明によれば、電界効果型トランジスタの活性層の形成温度を 150°C 以下で形成することにより、下地に有機発光層を用いても、当該有機発光層の特性を低下させることなく、発光素子または表示素子を作製することができる。

【0025】

また本発明によれば、有機発光層を形成する際には、下地は平滑化が容易な基板及び電極であるため、下地の凹凸に起因する発光層内部の欠陥や段切れ等の問題をコストアップすることなく効果的に抑制することができる。

【0026】

また本発明によれば平坦化層が不要または平坦化層を設ける場合であってもその厚さを極めて薄くすることができるため、製造工程が簡略化され、製造コストを削減することができる。

【0027】

さらに本発明の発光装置及び表示装置は、前記下地の凹凸に起因する有機発光層への悪影響を抑制することで、発光装置及び表示装置の信頼性がより高くなる。

【発明を実施するための最良の形態】

【0028】

(透明アモルファス酸化物膜)

まず、本発明者らが作製することに成功した電子キャリア濃度が $1.0 \times 10^{18} / \text{cm}^3$ 未満の透明アモルファス酸化物膜について詳述する。

【0029】

上記透明アモルファス酸化物膜とは具体的には、 In-Ga-Zn-O を含み構成され、結晶状態における組成が $\text{InGaO}_3(\text{ZnO})_m$ (m は6未満の自然数)で表され、電子キャリア濃度が $1.0 \times 10^{18} / \text{cm}^3$ 未満であるものである。

【0030】

なお、この膜において、電子移動度が $1 \text{ cm}^2 / (\text{V} \cdot \text{秒})$ 以上にすることも好ましい形態である。

【0031】

上記膜をチャンネル層に用いれば、トランジスタオフ時のゲート電流が $0.1 \mu\text{A}$ 未満のノーモリーオフで、オン・オフ比が 10^3 超のトランジスタ特性を持ち、かつ可視光に透明でフレキシブルなTFTを作成することができる。

【0032】

なお、上記透明アモルファス酸化物膜は、伝導電子数の増加とともに、電子移動度が大きくなる。

【0033】

透明アモルファス酸化物膜を形成する基板としては、ガラス基板、プラスチック基板又はプラスチックフィルムなどを用いることができる。

【0034】

本発明においては、上記透明アモルファス酸化物膜の電子キャリア濃度を $1.0 \times 10^{14} / \text{cm}^3$ 未満とすることでゲート絶縁膜として機能させることもできる。

【0035】

本発明者らは、この透明アモルファス酸化物膜は、伝導電子数の増加とともに、電子移

10

20

30

40

50

動度が大きくなるという特異な特性を見出した。

【0036】

そして、その膜を用いてTFTを作成し、オン・オフ比、ピンチオフ状態での飽和電流、スイッチ速度などのトランジスタ特性がさらに向上することを見出した。

【0037】

透明アモルファス酸化物膜を薄膜トランジスタのチャネル層として用いると、電子移動度が $1\text{ cm}^2 / (\text{V} \cdot \text{秒})$ 以上、かつ電子キャリア濃度が $10^{18} / \text{cm}^3$ 未満とすることが好ましい。

【0038】

さらに、好ましくは $5\text{ cm}^2 / (\text{V} \cdot \text{秒})$ 以上、かつ $10^{16} / \text{cm}^3$ 未満とすることが好ましい。

10

【0039】

この範囲に電子移動度と電子キャリア濃度を制御することにより、オフ時（ゲート電圧無印加時）のドレイン・ソース端子間の電流を、 $10\text{ }\mu\text{A}$ 未満、好ましくは $0.1\text{ }\mu\text{A}$ 未満にすることができる。

【0040】

また、該薄膜を用いれば、電子移動度が $1\text{ cm}^2 / (\text{V} \cdot \text{秒})$ 以上、好ましくは $5\text{ cm}^2 / (\text{V} \cdot \text{秒})$ 以上の時は、ピンチオフ後の飽和電流を $10\text{ }\mu\text{A}$ 超にできる。そしてオン・オフ比を 10^3 以上とすることができる。

【0041】

20

TFTでは、ピンチオフ状態では、ゲート端子に高電圧が印加され、チャネル中には高密度の電子が存在している。

【0042】

したがって、本発明によれば、電子移動度が増加した分だけより飽和電流値を大きくすることができる。

【0043】

この結果、オン・オフ比の増大、飽和電流の増大、スイッチング速度の増大など、ほとんど全てのトランジスタ特性が向上する。

【0044】

なお、通常の化合物中では、電子数が増大すると、電子間の衝突により電子移動度は減少する。

30

【0045】

上記TFTの構造としては、半導体チャネル層の上にゲート絶縁膜とゲート端子とを順に形成するスタガ（トップゲート）構造が採用できる。

【0046】

さらに、ゲート端子の上にゲート絶縁膜と半導体チャネル層を順に形成する逆スタガ（ボトムゲート）構造が採用できる。

【0047】

（膜組成について）

結晶状態における組成が $\text{InGaO}_3(\text{ZnO})_m$ （ m は6未満の自然数）で表される透明アモルファス酸化物薄膜は、 m の値が6未満の場合は 800°C 以上の高温までアモルファス状態が安定に保たれる。しかし、 m の値が大きくなるにつれ InGaO_3 に対する ZnO の比が増大し、 ZnO 組成に近づくにつれ結晶化しやすくなる。

40

【0048】

したがって、アモルファスTFTのチャネル層としては、 m の値が6未満であることが好ましい。

【0049】

（成膜ガスの制御について）

In-Ga-Zn のアモルファス酸化物を得るには、 $\text{InGaO}_3(\text{ZnO})_m$ （ m は6未満の自然数）を有する多結晶焼結体をターゲットとして、雰囲気ガスとして、アルゴ

50

ンガスと酸素ガスを用いたスパッタ蒸着法で作成した。

【0050】

基板温度は45℃にコントロールし、スパッタ圧力は0.51Paとし、酸素ガス比が0.2%~13%で成膜した。

【0051】

図1に示すように、酸素ガス比が0.5%以上で電子キャリア密度を $10^{18}/\text{cm}^3$ 未満に低下させることができた。

【0052】

ただし、酸素ガス比が10%以上のところでは、高抵抗過ぎるのか上手く測定できなかった。

10

【0053】

酸素ガス比をさらに大きくすることにより、電子キャリア数を低下させることが予測できる。

【0054】

さらに、電子キャリア密度と電子移動度との関係を図2に示した。

【0055】

酸素ガス比が0.5%以上10%以下のIn-Ga-Zn-Oから構成され透明アモルファス酸化物薄膜を活性層に用いたTFTで、ノーマリーオフ、かつオン・オフ比を 10^3 超のトランジスタを構成することができた。

【0056】

また、スパッタ法で作成された薄膜では、図2に示すように、伝導電子数の増加とともに電子移動度が増加する。

20

【0057】

上記のとおり、酸素ガス比を制御することにより、酸素欠陥を低減でき、その結果、特定の不純物イオンを添加することなしに、電子キャリア濃度を減少できる。

【0058】

また、アモルファス状態では、多結晶状態とは異なり、本質的に粒子界面が存在しないために、高電子移動度のアモルファス薄膜を得ることができる。

【0059】

さらに、特定の不純物を添加せずに伝導電子数を減少できるので、不純物による散乱がなく、電子移動度を高く保つことができる。

30

【0060】

上記した透明アモルファス酸化物膜を用いた薄膜トランジスタに用いるゲート絶縁膜としては、 Al_2O_3 、 Y_2O_3 、 HfO_2 、 SiO_2 、 SiN_x 、が好ましい。

【0061】

さらに、本発明のIn-Ga-Zn-Oを含み、電子キャリア濃度が $10^{14}/\text{cm}^3$ 未満である酸化膜、又はそれらの化合物を少なくとも二つ以上含む混晶化合物をゲート絶縁膜とすることが好ましい。

【0062】

ゲート絶縁薄膜とチャネル層薄膜との界面に欠陥が存在すると、電子移動度の低下及びトランジスタ特性にヒステリシスが生じる。

40

【0063】

また、ゲート絶縁膜の種類により、リーク電流が大きく異なる。このために、チャネル層に適合したゲート絶縁膜を選定する必要がある。

【0064】

Al_2O_3 膜を用いればリーク電流を低減できる。また、 Y_2O_3 膜を用いればヒステリシスを小さくできる。

【0065】

さらに、高誘電率の HfO_2 膜を用いれば、電子移動度を大きくすることができる。

【0066】

50

また、これらの膜の混晶を用いて、リーク電流、ヒステリシスが小さく、電子移動度の大きなTFTを形成できる。

【0067】

また、ゲート絶縁膜形成プロセス及びチャネル層形成プロセスは、室温で行うことができるので、TFT構造として、スタガ構造及び逆スタガ構造いずれをも形成することができる。

【0068】

薄膜トランジスタ(Thin Film Transistor、TFT)は、ゲート端子、ソース端子及びドレイン端子を備えた3端子素子である。TFTの構成は、スタガ型、逆スタガ型、コプラナー型、逆コプラナー型から適宜選択される。

10

【0069】

そして、セラミックス、ガラス又はプラスチックなどの絶縁基板上に成膜した半導体薄膜を、電子又はホールが移動するチャネル層として用いる。

【0070】

動作時にはゲート端子に電圧を印加して、チャネル層に流れる電流を制御し、ソース端子とドレイン端子間の電流をスイッチングする機能を有するアクティブ素子である。

【0071】

次に、本発明を具体的に説明する。

【0072】

本発明の発光装置又は表示装置の構成を図7を用いて説明する。

20

【0073】

図7は本発明の発光装置又は表示装置を示す模式的断面図である。図7において、701は基板、702は第1の電極、703は発光層、704は第2の電極、705は絶縁層又は絶縁領域、706は電界効果型トランジスタを含む層である。

【0074】

図7から明らかなように本発明の特徴は、第1の電極702と第2の電極704とで挟持された発光層703が、基板701と、電界効果型トランジスタを含む層706との間に設けられていることである。

【0075】

即ち本発明は、有機材料からなる発光層の特性に悪影響を与えない低温で電界効果型トランジスタを形成する方法に着目し、電界効果型トランジスタの形成の前に発光層形成を行うことに特徴がある。従って発光層703の下地は基板701及び第1の電極702であり、下地の凹凸の主な原因となる電界効果型トランジスタを含む層706は下地としては存在しない。

30

【0076】

従来のアモルファスシリコン又はポリシリコンからなる電界効果型トランジスタは、製造工程で300℃以上の高温工程が必須であるため、発光層703形成後に設けることは極めて困難である。これは発光層703が、上記高温工程中に変質する、或いは一部の成分が気化する等の問題を生じるためである。

【0077】

本発明は電界効果型トランジスタの活性層の形成温度を特定の温度範囲とすることで上記課題を解決するものである。具体的には、電界効果型トランジスタの活性層を形成工程での基板温度を有機発光層の特性を低下させる温度よりも低い範囲とすることである。

40

【0078】

本発明者らの知見によれば、上記有機発光層の特性が低下する温度は材料によっても異なる為、電界効果型トランジスタの活性層を形成する温度範囲は、選択する発光層の材料に応じて適宜定めれば良い。本発明においては前記活性層の形成温度は好ましくは200℃以下、より好ましくは100℃以下、最適には当該有機発光層の形成工程の最高到達温度以下である。また本発明においては、前記活性層の形成温度は、有機発光層の形成工程の最高到達温度より高い場合でも、有機発光層の特性に悪影響を与えない場合には許容さ

50

れる。本発明者らの知見によれば前記活性層の形成時間が有機発光層の特性に悪影響を与えない程度に短い場合には、有機発光層形成工程の最高到達温度よりも100℃高い温度まで許容できる。より好ましくは有機発光層形成工程の最高到達温度よりも50℃以下の温度範囲に制御することである。

【0079】

以上の有機発光層と、電界効果型トランジスタの活性層の形成温度は、これら各層の特性を最大限発現させるために各層のバランスを考慮して適宜温度条件を調整することが好ましい。

【0080】

本発明においては、基板701と、第1の電極702と発光層703と第2の電極704と、絶縁層又は絶縁領域705と、電界効果型トランジスタを含む層706とが基板側からこの順に設けられることが重要である。しかし必要に応じてこれら各層（或いは領域）の間又は各層（或いは領域）と同一面上に他の層（或いは領域）を設けても良い。例えば同一平面内の素子を分離、或いは保護することを目的として素子分離層（素子分離膜）を設けても良い。

【0081】

尚、電界効果型トランジスタを含む層706の上に金属（例えばアルミニウム）等によるキャップ層をさらに設けることもできる。特にゲート絶縁膜等への水分の浸入を低減するために有効である。

【0082】

次に本発明の基本的構成を図3を用いて説明する。

【0083】

図3は本発明の発光装置又は表示装置の具体的構成を示した模式的断面図である。図中300は基板、301は下部透明電極（第1の電極）、302はホール輸送層、303は発光層、304は電子輸送層、305は有機層、306は絶縁層である。307は本発明特有の半導体層、308はゲート電極、309は本発明の駆動トランジスタ、310は保持容量、311は必要に応じて設けることが可能な素子分離膜、312は上部電極（第2の電極）である。ここで、この図では有機発光素子の構成例を示しているが、無機発光でも同様な構成が可能である。

【0084】

まず、本発明の半導体層（活性層）307にはソース電極兼保持容量310の電極とドレイン電極が直接接合されていて、絶縁層306を介して308ゲート電極で制御される。発光部である有機層305（有機発光層）は上部電極312を介してドレイン電極ヘコンタクトホールを通して接続されている。

【0085】

電界効果型トランジスタのソース電極310あるいはドレイン電極と、前記第2の電極とは、前記絶縁領域を介して電氣的に接続されている。また発光層を駆動するための電界効果型トランジスタを有する層は、該トランジスタの活性層に電流を流すための保持容量（上記具体例ではソース電極兼用）を備えている。

【0086】

有機層305（有機発光層）は、電子輸送層304、発光層303、ホール輸送層302から構成されているが、この構成に何ら限定されるものではない。有機層305（有機発光層）の上部には上部電極312があり、TFTがON状態の時には有機層305（有機発光層）には電圧が印加されて発光に至る。上部電極312は、発光素子がボトムエミッションとして使用する場合には、金属電極を使用し、両面発光をさせるには、透明電極を使用してもよい。その発光素子の目的によって変更することができる。本発明の基本となるIn-Ga-Zn-O系の活性層を用いることにより、電圧、電流ともに有機発光素子に十分な駆動力が得られるため、発光素子として有用である。

【0087】

次に、ディスプレイ応用の構成例を図4を用いて説明する。

【0088】

図中41は有機層44を駆動するトランジスタ1であり、42は画素を選択するトランジスタ2である。また、コンデンサ43は選択された状態を保持するためのものであり、共通電極線47とトランジスタ2のソース部分との間に電荷を蓄え、トランジスタ1のゲートの信号を保持している。画素選択は走査電極線45と信号電極線46により決定される。

【0089】

より具体的に説明すると、画像信号がドライバー回路（不図示）から走査電極45を通してゲート電極へパルス信号で印加される。このとき同時に、別のドライバー回路（不図示）から信号電極46を通してやはりパルス信号でトランジスタ42へと印加されて画素が選択される。そしてトランジスタ42がONとなり信号電極線46とトランジスタ42のソースの間にあるコンデンサ43に電荷が蓄積される。これによりトランジスタ41のゲート電圧が所望の電圧に保持されトランジスタ41はONになる。この状態は次の信号を受け取るまで保持される。トランジスタ41がONである状態の間、有機層44には電圧、電流が供給され続け発光が維持されることになる。

10

【0090】

この図4の例では1画素にトランジスタ2ヶコンデンサ1ヶの構成であるが、性能を向上させるために更に多くのトランジスタ等を組み込んでも構わない。本質的なのはトランジスタ部分に本発明の低温で形成でき透明のTF TであるIn-Ga-Zn-O系のTF Tを用いることである。さらには画素部形成後に駆動用トランジスタを形成することにより、薄く軽い高輝度な発光素子が歩留まり良く安く得られることにある。

20

【0091】

以下、各構成要素についてさらに詳しく説明する。

【0092】

（基板）

一般的に発光素子にはガラス基板が用いられているが、本発明に用いる基板としては、基本的には平坦性があれば構わない。本発明で用いているTF Tは低温で形成可能であるので、一般的にはアクティブマトリックスでは使用が困難であるプラスチック基板が使用可能である。これにより軽量で壊れにくい発光素子が得られるが、ある程度ならば曲げる事も可能になる。

30

【0093】

これ以外にも勿論Siの様な半導体基板やセラミックス基板も利用可能である。また平坦であれば金属基板上に絶縁層を設けた基板も利用可能である。

【0094】

（電界効果型トランジスタ）

本発明においては、電界効果型トランジスタの活性層に関しては詳しく上記した様にIn-Ga-Zn-O系の半導体を用いることが好ましい。この組成にMgなどを置換もしくは添加することが可能であるが、所望の特性すなわち電子キャリア濃度が $10^{18}/\text{cm}^3$ 未満であり、電子移動度が $1\text{ cm}^2/(\text{V}\cdot\text{秒})$ 超であれば構わない。

40

【0095】

活性層の形成には前述通りスパッタ法やパルスレーザー蒸着法が適しているが、生産性に有利な各種スパッタリング法がより好ましい。また、この活性層と基板の間には適宜バッファ層を挿入することも有効である。

【0096】

ゲート絶縁膜には前述した Al_2O_3 、 Y_2O_3 、 SiO_2 、 SiN_x 又は HfO_2 の1種、又はそれらの化合物を少なくとも二種以上含む混晶化合物が好ましいが、その限りではない。

【0097】

また本発明においては、上記電界効果型トランジスタの活性層として、In-Ga-Zn-O系の半導体に代えて、或いはIn-Ga-Zn-O系の半導体と併用して、ペンタ

50

セン、ポリチオフェン等の有機半導体を用いることができる。これらの半導体層も低温で形成できる為、当該活性層の形成工程中に発光層に悪影響を与えないため好ましい。

【0098】

(透明電極層)

発光層が有機発光に代表される電流注入型のものの場合には、その構成により好ましい電極がある。例えば、下部透明電極に接続される発光層が陽極の場合には仕事関数の大きな透明電極であることが好ましい。例としては電子キャリア濃度が $10^{18}/\text{cm}^3$ 以上のITOや導電性ZnO、In-Zn-O、などが挙げられる。また、電子キャリア濃度が $10^{18}/\text{cm}^3$ 以上のIn-Ga-Zn-O系も利用可能である。この場合にはTF

10

【0099】

(発光層)

発光層としてはIn-Ga-Zn-O系のTF Tで駆動できるものであれば限定されるものではないが、特に有機発光が好都合である。

【0100】

本発明に用いる有機層305は、一般的には
ホール輸送層／発光層＋電子輸送層（電子輸送機能を有する発光層の意味）

ホール輸送層／発光層／電子輸送層

ホール注入層／ホール輸送層／発光層／電子輸送層

ホール注入層／ホール輸送層／発光層／電子輸送層／電子注入層

20

などの複数層の構成となっている。この他電子障壁層や付着改善層なども挿入する場合がある。代表して、ホール輸送層302／発光層303／電子輸送層304を図3に記載したが、何ら限定するものではない。

【0101】

発光層部分には蛍光とりん光を用いる場合があるが発光効率からりん光を用いるのが有効である。りん光材料としてはイリジウム錯体が有用である。また、用いる分子としては低分子系、高分子系双方利用であり、低分子系では一般的に蒸着で、高分子系はインクジェットや印刷で形成可能である。例としては低分子系ではアミン錯体、アントラセン類、希土類錯体、貴金属錯体、高分子系としてはπ共役系と色素含有ポリマーが挙げられる。

【0102】

30

電子注入層としてはアルカリ金属やアルカリ土類金属及びそれらの化合物やアルカリ金属をドーブした有機層などが挙げられる。また電子輸送層としてはアルミ錯体やオキサジアゾール、トリアゾール類、フェナントロリン類などが挙げられる。

【0103】

ホール注入層そしてはアリールアミン類、フタロシアニン類、ルイス酸ドーブ有機層が挙げられ、ホール輸送層としてはアリールアミン類が挙げられる。

【0104】

(上部電極)

上部電極は両面発光タイプ及びトップエミッションタイプかボトムエミッションタイプか、及び陰極や陽極かで好ましい材料が異なってくる。

40

【0105】

両面発光タイプ及びトップエミッションタイプでは透明であることが必要である。製造方法としては、InとGaとZnの内少なくとも1原子以上を含み、且つ電子キャリア濃度が $10^{18}/\text{cm}^3$ 以上となるよう酸素流量等の堆積条件を調整することが好ましい。そして少なくとも一部が非晶質の酸化物である導電性ZnO、In-Zn-O、或は、ITOなどが好ましい。また、電子キャリア濃度が $10^{18}/\text{cm}^3$ 以上のIn-Ga-Zn-O系も利用可能である。また、アルカリ金属やアルカリ土類金属をドーブした合金を数10nm以下に形成して、その上部に本発明の透明電極を形成することにより上部電極とすることが出来る。

【0106】

50

ボトムエミッションタイプの場合には透明である必要がないので陽極の場合には仕事関数の大きなAu合金やPt合金等が、陰極の場合にはAg添加Mg、Li添加Al、シリサイド、ホウ化物、窒化物などが利用可能である。

【0107】

(発光素子の作製例について)

以下に、有機発光を用いた場合の発光素子の作製例を説明する。

【0108】

(第1の電極(下部電極)形成)

ガラス基板上にITOをスパッタリング法により350nm形成して下部電極とする。

【0109】

(有機発光層)

次に抵抗蒸発法により4,4'-ビス[N,N-ジアミノ]-4''-フェニルトリフェニルアミンをホール注入層として55nm形成する。更にその上にホール輸送層である4,4'-ビス[N-(1-ナフチル)-N-フェニルアミノ]ビフェニル膜を20nm形成する。さらに発光層として4,4'-ビス(2,2-ジフェニルビニル)膜を45nm、電子輸送層としてトリス(8-キノリノール)アルミニウム膜を25nm成膜し、全体で有機発光層とする。

【0110】

(第2の電極上(部電極)形成)

最後に2元蒸着法によりAlとAgの合金を50nm、Alを50nm成膜して上部電極とする。この際にドレイン電極と下部電極をコンタクトホールを介して接合する。

【0111】

(電界効果型トランジスタ形成)

ガラス基板上に前記有機層を有し、ソース、ドレイン電極が予めフォトリソグラフィ法とドライプロセス法により基体(基板)をパターンニングする。そしてパターンニングされた基体上に、スパッタ法により、InGaO₃(ZnO)₄組成を有する多結晶焼結体をターゲットとして、In-Ga-Zn-O系アモルファス酸化物半導体薄膜を形成する。この際圧力は0.6Pa、所望のArガス、酸素ガス雰囲気下、室温で40nm堆積させる。更にゲート絶縁膜としてSiNx膜を、ゲート電極としてAlとAgをスパッタ法によりそれぞれ150nm、150nm成膜する。上記一連のプロセスにおいてフォトリソグラフィ法とドライプロセス法より各々の層を所望のサイズに形成しておく。

【0112】

上記した素子にプローブを当てて駆動すると、基板裏側から、即ちボトムエミッションタイプで青色の発光が得られる。

【0113】

なお、酸素欠損量を制御して所望の電子キャリア濃度を達成できていることが本発明においては重要である。

【0114】

上記記載においては、透明酸化物膜の酸素量(酸素欠損量)の制御を、成膜時に酸素を所定濃度含む雰囲気中で行うことで制御している。しかし成膜後、当該酸化物膜を酸素を含む雰囲気中で後処理して酸素欠損量を制御(低減あるいは増加)することも好ましいものである。さらに効果的に酸素欠損量を制御するには、酸素を含む雰囲気中の温度を0℃以上300℃以下、好ましくは、25℃以上、250℃以下、更に好ましくは50℃以上150℃以下で行うのがよい。

【0115】

勿論、成膜時にも酸素を含む雰囲気中に行い、且つ成膜後の後処理でも酸素を含む雰囲気中で後処理してもよい。また、所定の電子キャリア濃度($10^{18}/\text{cm}^3$ 未満)を得られるのであれば、成膜時には、酸素分圧制御は行わないで、成膜後の後処理を酸素を含む雰囲気中に行ってもよい。

【0116】

なお、本発明における電子キャリア濃度の下限としては、得られる酸化物膜をどのような素子や回路あるいは装置に用いるかにもよるが、例えば $10^{14} / \text{cm}^3$ 以上である。

【実施例1】

【0117】

次に実施例により発光素子を作製する例について詳しく説明する。

【0118】

まず、本発明に適用できる透明膜の製造方法について説明する。

【0119】

(アモルファス In-Ga-Zn-O 薄膜の作製)

雰囲気ガスとしてアルゴンガス、酸素ガス、を含んだ高周波スパッタ法により成膜する場合について説明する。 10

【0120】

被成膜基板としては SiO_2 ガラス基板（コーニング社製 1737）を用意した。成膜前処理としてはこの基板の超音波脱脂洗浄をアセトン、IPA、超純水により各5分ずつ行った後、空气中 100°C で乾燥させた。

【0121】

ターゲット材料としては、 $\text{InGaO}_3(\text{ZnO})_4$ 組成を有する多結晶焼結体（サイズ $98\text{mm}\Phi 5\text{mm t}$ ）を用いた。

【0122】

この焼結体は出発原料として、 $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO}$ （各4N試薬）を湿式混合（溶媒：エタノール）し、仮焼結（ $1000^\circ\text{C} : 2\text{h}$ ）乾式粉碎、本焼結（ $1500^\circ\text{C} : 2\text{h}$ ）を経て作製した。 20

【0123】

このターゲットの電気伝導度は $13 (\text{S}/\text{cm})$ であり、半絶縁体状態であった。

【0124】

堆積室内の到達真空は、 $3.0 \times 10^{-4} \text{Pa}$ であり、成膜中の全圧を 0.5Pa で一定の値とし、酸素ガス比を $0.2\% \sim 13\%$ の範囲で変化させた。

【0125】

また、基板温度は、 100°C とし、ターゲットと被成膜基板間の距離は $45 (\text{mm})$ であった。投入電力は、 $\text{RF } 350 \text{W}$ であり、成膜レートは、 $6.5 (\text{nm}/\text{min})$ で行った。 30

【0126】

得られた膜に関し、測定対象面に対して入射角 0.5° でX線を入射させX線回折測定を行った（薄膜法）。その結果明瞭な回折ピークは認めらなかったことから、作製した In-Ga-Zn-O 系薄膜はアモルファスであるといえる。

【0127】

さらに、酸素ガス比を 2.5% にしたサンプルのX線反射率測定を行い、パターンの解析を行った結果、薄膜の平均二乗粗さ (Rrms) は約 0.5nm であり、膜厚は約 125nm であることが分かった。

【0128】

蛍光X線 (XRF) 分析の結果、薄膜の金属組成比は $\text{In} : \text{Ga} : \text{Zn} = 0.98 : 1.02 : 4$ であった。 40

【0129】

電気伝導度は、約 $10^{-2} \text{S}/\text{cm}$ 未満であった。電子キャリア濃度は約 $10^{16} / \text{cm}^3$ 以下、電子移動度は約 $7 \text{cm}^2 / (\text{V} \cdot \text{s})$ と推定される。

【0130】

光吸収スペクトルの解析から、作製したアモルファス薄膜の禁制帯エネルギー幅は約 3.2eV と求まった。

【0131】

以上のことから、作製した In-Ga-Zn-O 系薄膜は、結晶の $\text{InGaO}_3(\text{Zn}$ 50

O) ₄ の組成に近いアモルファス層であり、酸素欠損が少なく、電気伝導度が小さな透明な平坦薄膜であることが分かった。

【0132】

(MISFET素子の作製)

図5に示すトップゲート型MISFET素子を作製した。

【0133】

まず、ガラス基板(1)上に上記のアモルファスIn-Ga-Zn-O薄膜の作製法により、チャンネル層(2)として用いる厚さ40nmの半絶縁性アモルファスInGaO₃(ZnO)₄膜を形成した。

【0134】

さらにその上に、電子ビーム蒸着法でTi及び金をそれぞれ5nm、30nm積層し、フォトリソグラフィー法とリフトオフ法により、ドレイン端子(5)及びソース端子(6)を形成した。

【0135】

最後にゲート絶縁膜(3)として用いるY₂O₃膜を所望のスパッタ法により成膜した。(厚み:120nm、比誘電率:約15、リーク電流密度:0.5MV/cm印加時に10⁻³A/cm²)その上に金を成膜し、フォトリソグラフィー法とリフトオフ法により、ゲート端子(4)を形成した。

【0136】

(MISFET素子の特性評価)

図6に、室温下で測定したMISFET素子の電流-電圧特性を示す。

【0137】

ドレイン電圧V_{DS}の増加に伴い、ドレイン電流I_{DS}が増加したことからチャンネルがn型半導体であることが分かる。

【0138】

これは、アモルファスIn-Ga-Zn-O系半導体がn型であるという事実と矛盾しない。

【0139】

I_{DS}はV_{DS}=6V程度で飽和(ピンチオフ)する典型的な半導体トランジスタの挙動を示した。

【0140】

利得特性を調べたところ、V_{DS}=6V印加時におけるゲート電圧V_{GS}の閾値は約0.9Vであった。また、V_G=4V時には、I_{DS}=2.2×10⁻⁴Aの電流が流れた。

【0141】

これはゲートバイアスにより絶縁体側のIn-Ga-Zn-O系アモルファス半導体薄膜内にキャリアを誘起できたことに対応する。

【0142】

トランジスタのオン・オフ比は、10⁵超であった。

【0143】

また、出力特性から電界効果移動度を算出したところ、飽和領域において約10cm²(VS)⁻¹の電界効果移動度が得られた。

【0144】

作製した素子に可視光を照射して同様の測定を行ったが、トランジスタ特性の変化はほとんど認められなかった。

【0145】

次に、透光性基板上に下部透明電極及び素子分離膜が予め準備された基体上に、抵抗蒸発法によりホール注入層として4,4'-ビス[N,N-ジアミノ]-4''-フェニルトリフェニルアミンを50nm成膜した。その上にホール輸送層である4,4'-ビス[N-(1-ナフチル)-N-フェニルアミノ]ビフェニル膜を25nm成膜した。次に、

10

20

30

40

50

発光層として4, 4'-ビス(2, 2-ジフェニルビニル)膜を25 nm、更にその上に電子輸送層としてトリス(8-キノリノール)アルミニウム膜を15 nm形成して全体で有機発光層とした。

【0146】

更に、抵抗加熱蒸着法によりAlとAgの合金を50 nm形成し、その上Alを200 nm成膜して上部電極とした。絶縁層150 nmを成膜しコンタクトホールを介して、ドレイン電極と上部電極が接続されている。ソース、ドレイン電極は予めフォトリソグラフィ法とドライプロセス法によりパターンニングされている。

【0147】

上記方法とほぼ同じ方法でMISFET素子を形成する。また、絶縁層は、駆動トランジスタ部のゲート絶縁層と保持容量部の絶縁層を兼用してもよく、或は、所望の異なる絶縁層を用いてもよい。今回は、同一の絶縁層を用いた。

10

【0148】

上記した素子にプローブを当てて駆動すると、基板下面から、即ちボトムエミッションタイプで青色の発光が得られる。

【実施例2】

【0149】

次に両面発光タイプの発光素子を作製する例について説明する。

【0150】

上記方法とほぼ同じ方法でMISFET素子を形成する。ただし上部電極はスパッタ法により透明電極(ここではITO使用)を20 nm形成し、上部透明電極とする。

20

【0151】

全体で両面発光する有機発光層とする。

【0152】

上記した素子にプローブを当てて駆動すると、両面から、即ち青色の発光が得られる。

【0153】

(比較例1)

前記実施例1において、本発明の一つである透明電極を有する透光性基板上に直接発光部である有機層を形成しないで、透光性基板上に駆動トランジスタ部を先に形成し、その後、平坦化膜を用いず、発光部である有機層を形成し、発光素子を形成した。ON状態にしても、有機層は発光せず。少なくとも所望の動作は確認できなかった。これは、駆動トランジスタ形成時の凹凸約200 nmにより、発光部に電氣的リーク箇所があり、発光しなかったものと思われる。

30

【実施例3】

【0154】

透光性基板上に550℃の高温プロセスにより予め、無機発光部を形成し、その後、上記実施例1と同様にして、駆動用トランジスタを室温で積層し、無機発光素子を作製した。上記した素子にプローブを当てて駆動すると、基板下面から、即ちボトムエミッションタイプで白色の発光が得られた。

【0155】

40

(比較例2)

前記実施例3において、本発明の一つである透光性基板上に直接無機発光部を形成しないで、透光性基板上に駆動トランジスタ部を先に形成し、その後、無機発光部を550℃の高温プロセスを用いながら形成し、発光素子を形成した。ON状態にしても、無機層は発光せず。少なくとも所望の動作は確認できなかった。これは、駆動トランジスタ形成後に、550℃という高温プロセスにより駆動トランジスタが破壊されてしまったものと思われる。

【実施例4】

【0156】

ステンレス基板上に550℃の高温プロセスにより予め、無機発光部を形成し、その後

50

、上記実施例1と同様にして、駆動用トランジスタを室温で積層し、無機白色発光素子を作製する。その上に、各発光画素に対応した赤（R）、緑（G）、青（B）、白〔透明〕（W）の4色からなるカラーフィルタ層を形成する。こうして図8の断面模式図に示すトップエミッションタイプのディスプレイを作製することが可能となる。このようにして得られた発光素子では、安定した発光の維持とカラー表示が可能である。本実施例のディスプレイを図4に示すディスプレイ応用の構成例のようにアクティブマトリックス駆動することでフルカラーの表示が可能となる。本実施例に示す構成でカラーフィルタを使用することにより発光素子の発光波長による画素毎の作り分け配置を行う必要がなくなり、ディスプレイ全面を発光波長の同じ発光素子で形成可能となる。その結果、形成プロセスが大幅に単純化でき、低コストなフルカラーディスプレイの製造が可能になる。

10

【0157】

本実施例の発光素子では、発光部の形成条件が厳しく、その駆動用トランジスタが高コストなものに限定されるという問題を解消することができる。具体的には、駆動用トランジスタを発光部形成の後から形成するため、無機発光部に対して必要となる500℃以上の高温に対する耐熱性を駆動用トランジスタに対して要求しない。その結果、駆動トランジスタを低コストで製造可能となる。また、有機発光部に対しては、厚い平坦化膜が不要となる。下地がトランジスタとなる構成では表面に5μm～数10μmの厚い平坦化膜を設けることで下地を平坦化しているのが現状である。しかし、本構成では基板直上に発光素子を形成できるために厚い平坦化膜が不要となる。

【0158】

20

また、本実施例は白色発光素子を用いた例で説明したが、本発明の効果は、青色発光素子において、カラーフィルタの代わりに色変換層を用いる構成によりフルカラーディスプレイを作製する際にも有効となる。

【実施例5】

【0159】

湿度並びに酸素に対し封止効果を付加した膜厚200μmの透光性プラスチックフィルム上に有機白色発光部を形成し、その後、上記実施例1と同様にして、駆動用トランジスタを室温で積層し、無機白色発光素子を作製する。透光性プラスチックフィルム裏面に、各発光画素に対応した赤（R）、緑（G）、青（B）、白〔透明〕（W）の4色からなるカラーフィルタ層を形成する。こうして図9の断面模式図に示すボトムエミッションタイプのディスプレイを作製することが可能となる。このようにして得られた発光素子では、安定した発光の維持とカラー表示が可能である。本実施例のディスプレイを図4に示すディスプレイ応用の構成例のようにアクティブマトリックス駆動することでフルカラーの表示が可能となる。本実施例に示す構成でカラーフィルタを使用することにより発光素子の発光波長による画素毎の作り分け配置を行う必要がなくなり、ディスプレイ全面を発光波長の同じ発光素子で形成可能となる。その結果、形成プロセスが大幅に単純化でき、低コストなフルカラーディスプレイの製造が可能になる。

30

【0160】

また、厚いガラス基板等を使った場合に問題となるカラーフィルタと有機発光素子とのギャップによる発光漏れについても透光性プラスチックフィルムの膜厚を200μm以下で適宜選択することにより問題ないレベルに抑えることができる。さらには、カラーフィルタを前もって形成した透光性プラスチックフィルムを基板として用い、図10の断面模式図に示すボトムエミッションタイプのディスプレイを形成可能となる。その結果、本構成を用いれば発光漏れにより視野角を著しく低下することなく、且つ有機発光部に対しては厚い平坦化膜が不要となり、低コストなフルカラーディスプレイを製造可能となる。

40

【0161】

また、本実施例は白色発光素子を用いた例で説明したが、本発明の効果は、青色発光素子において、カラーフィルタの代わりに色変換層を用いる構成によりフルカラーディスプレイを作製する際にも有効となる。

【産業上の利用可能性】

50

【0162】

本発明に係る発光装置および表示装置は、プラスチックフィルムをはじめとするフレキシブル素材に半導体の薄膜を形成し、フレキシブル・ディスプレイをはじめ、ICカードやIDタグなどに幅広く応用できる。

【図面の簡単な説明】

【0163】

【図1】In-Ga-Zn-O系アモルファス膜の電子キャリア濃度と成膜中の酸素ガス比との関係を示すグラフである。

【図2】In-Ga-Zn-O系アモルファス膜の電子移動度と電子キャリア濃度との関係を示すグラフである。

10

【図3】本発明に用いた代表的な画素部断面を示す模式図である。

【図4】本発明の発光素子のディスプレイとして用いる場合の回路図である。

【図5】実施例1で作製したトップゲート型MISFET素子構造を示す模式図である。

【図6】実施例1で作製したトップゲート型MISFET素子の電流－電圧特性を示すグラフである。

【図7】本発明の発光装置又は表示装置を示す模式的断面図である。

【図8】本発明の実施例4で作製のカラーフィルタもしくは色変換層を用いた表示装置を示す模式的断面図である。

【図9】本発明の実施例5で作製のカラーフィルタもしくは色変換層を用いた表示装置を示す模式的断面図である。

20

【図10】本発明の実施例5で作製のカラーフィルタもしくは色変換層を前もって形成した透光性プラスチックフィルムを基板として用いた表示装置を示す模式的断面図である。

【符号の説明】

【0164】

300 透光性基板

301 第1の電極

302 ホール輸送層

303 発光層

304 電子輸送層

305 有機層

306 絶縁層

307 半導体層

308 ゲート電極

309 駆動トランジスタ

310 保持容量

311 素子分離膜

312 第2の電極

41 トランジスタ1

42 トランジスタ2

43 コンデンサ（保持容量）

44 有機層（有機EL層）

45 走査電極線

46 信号電極線

47 共通電極線

701 基板

702 第1の電極

703 発光層

704 第2の電極

705 絶縁層又は絶縁領域

706 電界効果型トランジスタを含む層

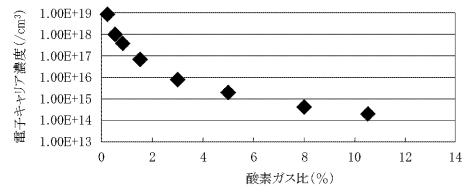
30

40

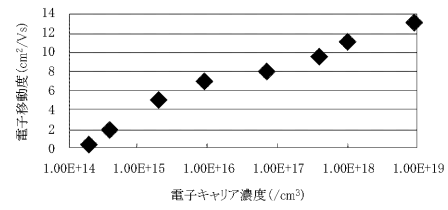
50

8 0 1	基板	
8 0 2	第 1 の電極	
8 0 3	白色または青色発光層	
8 0 4	第 2 の電極	
8 0 5	絶縁層又は絶縁領域	
8 0 6	ゲート電極	
8 0 7	半導体層	
8 0 8	ドレイン電極	
8 0 9	ソース電極	
8 1 0	駆動トランジスタ	10
8 1 1	カラーフィルタまたは色変換層	
8 1 2	赤 (R) 領域	
8 1 3	青 (B) 領域	
8 1 4	緑 (G) 領域	
8 1 5	白 (W) 領域	
9 0 1	透光性基板	
9 0 2	第 1 の電極	
9 0 3	白色または青色発光層	
9 0 4	第 2 の電極	
9 0 5	絶縁層又は絶縁領域	20
9 0 6	ゲート電極	
9 0 7	半導体層	
9 0 8	ドレイン電極	
9 0 9	ソース電極	
9 1 0	駆動トランジスタ	
9 1 1	カラーフィルタまたは色変換層	
9 1 2	赤 (R) 領域	
9 1 3	青 (B) 領域	
9 1 4	緑 (G) 領域	
9 1 5	白 (W) 領域	30
9 0 0	透光性基板	
1 0 0 1	封止層	
1 0 0 2	第 1 の電極	
1 0 0 3	白色または青色発光層	
1 0 0 4	第 2 の電極	
1 0 0 5	絶縁層又は絶縁領域	
1 0 0 6	ゲート電極	
1 0 0 7	半導体層	
1 0 0 8	ドレイン電極	
1 0 0 9	ソース電極	40
1 0 1 0	駆動トランジスタ	
1 0 1 1	カラーフィルタまたは色変換層	
1 0 1 2	赤 (R) 領域	
1 0 1 3	青 (B) 領域	
1 0 1 4	緑 (G) 領域	
1 0 1 5	白 (W) 領域	

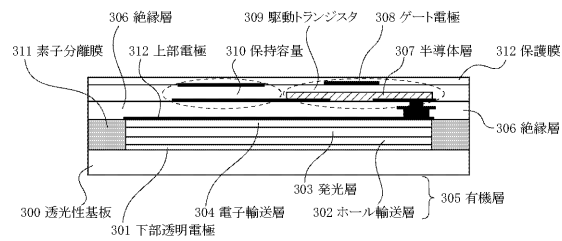
【図 1】



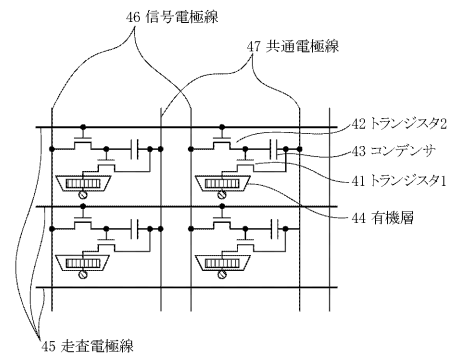
【図 2】



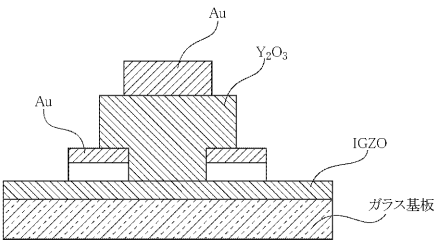
【図 3】



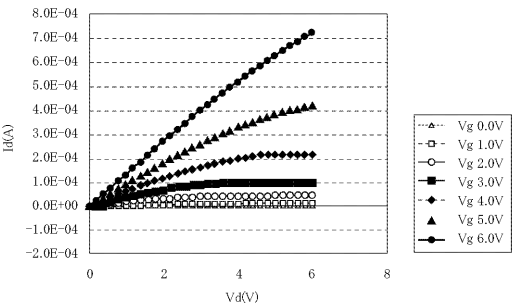
【図 4】



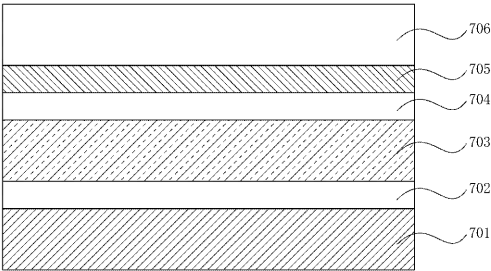
【図 5】



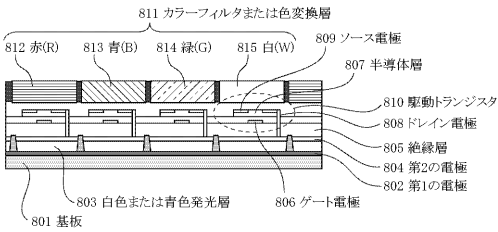
【図 6】



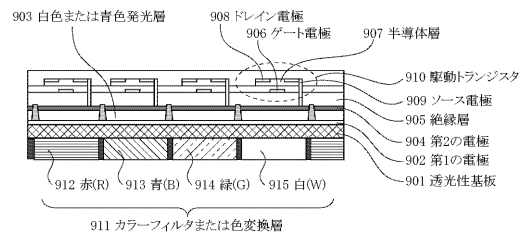
【図 7】



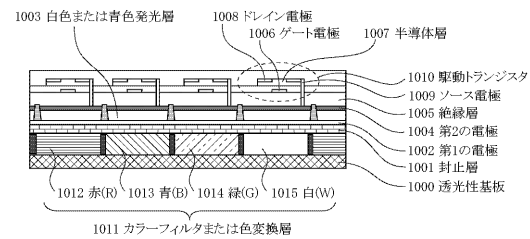
【図 8】



【図 9】



【図 10】



フロントページの続き

(51)Int.Cl.		F I
H05B 33/12 (2006.01)		H05B 33/12 E
G09F 9/30 (2006.01)		G09F 9/30 338
H01L 27/32 (2006.01)		G09F 9/30 365Z

(72)発明者 安部 勝美
 東京都大田区下丸子3丁目30番2号キャノン株式会社内

(72)発明者 雲見 日出也
 東京都大田区下丸子3丁目30番2号キャノン株式会社内

(72)発明者 高井 康好
 東京都大田区下丸子3丁目30番2号キャノン株式会社内

審査官 池田 博一

(56)参考文献 特開平05-242970 (JP, A)
 特開2004-103957 (JP, A)
 特開2002-289859 (JP, A)
 特開2004-018510 (JP, A)
 特開2002-108285 (JP, A)
 特開2005-311624 (JP, A)
 特開2005-215354 (JP, A)
 国際公開第2005/088726 (WO, A1)

(58)調査した分野(Int.Cl., DB名)

H01L	51/50-51/56
H01L	27/32
H05B	33/00-33/28
G09F	9/30
H01L	21/336
H01L	29/786

专利名称(译)	显示装置的制造方法		
公开(公告)号	JP5224676B2	公开(公告)日	2013-07-03
申请号	JP2006278920	申请日	2006-10-12
[标]申请(专利权)人(译)	佳能株式会社		
申请(专利权)人(译)	佳能公司		
当前申请(专利权)人(译)	佳能公司		
[标]发明人	林享 佐野政史 安部勝美 雲見日出也 高井康好		
发明人	林 享 佐野 政史 安部 勝美 雲見 日出也 高井 康好		
IPC分类号	H01L51/50 H01L29/786 H01L21/336 H05B33/14 H05B33/10 H05B33/12 G09F9/30 H01L27/32		
FI分类号	H05B33/14.A H01L29/78.618.B H01L29/78.612.Z H05B33/14.Z H05B33/10 H05B33/12.E G09F9/30.338 G09F9/30.365.Z G09F9/30.365 H01L27/32		
F-TERM分类号	3K107/AA01 3K107/AA05 3K107/BB01 3K107/CC09 3K107/CC45 3K107/DD90 3K107/EE04 3K107/EE22 3K107/EE24 3K107/FF17 3K107/GG28 5C094/AA31 5C094/AA42 5C094/AA43 5C094/AA44 5C094/BA03 5C094/BA27 5C094/DA06 5C094/EB01 5C094/FB11 5C094/GB10 5C094/JA20 5F110/AA26 5F110/AA30 5F110/BB01 5F110/CC01 5F110/CC03 5F110/CC05 5F110/CC07 5F110/DD01 5F110/DD02 5F110/DD05 5F110/EE02 5F110/FF01 5F110/FF02 5F110/FF03 5F110/FF28 5F110/GG01 5F110/GG04 5F110/GG05 5F110/GG15 5F110/GG25 5F110/GG42 5F110/GG43 5F110/HK03 5F110/HK04 5F110/HK21 5F110/HK32 5F110/NN72 5F110/NN73 5F110/QQ14		
代理人(译)	佐藤安倍晋三 黑岩Soware		
审查员(译)	池田弘		
优先权	2005323690 2005-11-08 JP		
其他公开文献	JP2007158304A		
外部链接	Espacenet		

摘要(译)

种类代码：A1由于对驱动晶体管的沉积温度的限制，需要在发光层之前在基板上形成传统的有机发光元件，并且为了避免在晶体管形成期间的不均匀性，厚的平坦化膜这是必要的。因此，存在的问题是，在提高产量，提高生产速度和降低成本方面不能期望低成本显示。 解决方案：在基板上，第一个电极，发光层，第二个电极，绝缘层，场效应晶体管，按此顺序。点阵7

