

【特許請求の範囲】**【請求項 1】**

隔壁で囲まれた開口領域に形成された有機発光素子を少なくとも 1 つ含み共通の形を有する複数の画素が二次元配列された有機 E L 表示装置であって、

基板の上に形成され前記有機発光素子の駆動の基準電位を供給される給電配線を有し、

前記有機発光素子は、前記給電配線が形成された前記基板の上に形成され、下から順に下部電極、有機材料層、及び前記複数の画素に共通の上部電極が積層された構造を有し、

前記複数の画素のうちの一部の画素は、前記有機材料層を貫通して前記上部電極と前記給電配線とを電氣的に接続する垂直配線を前記開口領域内に形成された変則画素であること、

を特徴とする有機 E L 表示装置。

【請求項 2】

請求項 1 に記載の有機 E L 表示装置において、

前記画素は、赤色、緑色、青色及び白色で発光する 4 つの前記開口領域を含み、

前記変則画素は、白色発光の前記開口領域の全部又は一部に、前記有機発光素子の構造に代えて前記垂直配線を形成されること、

を特徴とする有機 E L 表示装置。

【請求項 3】

請求項 1 に記載の有機 E L 表示装置において、

前記画素は赤色、緑色及び青色で発光する 3 つの前記開口領域からなり、

前記変則画素は、青色発光の前記開口領域の全部又は一部に、前記有機発光素子の構造に代えて前記垂直配線を形成されること、

を特徴とする有機 E L 表示装置。

【請求項 4】

請求項 1 から請求項 3 のいずれか 1 つに記載の有機 E L 表示装置において、

前記上部電極は透明導電膜からなること、

を特徴とする有機 E L 表示装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は有機エレクトロルミネッセンス (electroluminescence : E L) 表示装置に関し、特に有機発光素子の電極のうち表示領域に配列された複数画素に共通に形成される電極における電位の均一化に関する。

【背景技術】**【0002】**

有機 E L 表示装置は T F T 基板と対向基板とを貼り合わせた構造を有する。図 7 は従来の有機 E L 表示装置 2 の T F T 基板 4 の表示領域の模式的な部分断面図であり、表示領域の水平方向に沿った垂直断面を示している。T F T 基板 4 は例えば、ガラス基板 6 上に回路層 8、絶縁膜 10、バンク 12、有機発光ダイオード (Organic Light-Emitting Diode : O L E D) 14 及び封止膜 16などを積層される。

【0003】

表示領域には複数の画素が二次元配列される。カラー表示を行う有機 E L 表示装置では、各画素は互いに異なる色で発光する複数のサブピクセルからなる。例えば、画素は赤色 (R) で発光する R サブピクセル、緑色 (G) で発光する G サブピクセル、青色 (B) で発光する B サブピクセルで構成することができ、またこれらに白色 (W) で発光する W サブピクセルを加えた 4 サブピクセルで 1 画素を構成することも行われる。

【0004】

O L E D 14 はサブピクセルごとにバンク 12 (隔壁) で囲まれた開口領域に形成され、下部電極 20、有機層 22 (有機材料層) 及び上部電極 24 を含んで構成される。下部電極 20 及び上部電極 24 はそれぞれ O L E D のアノード電極 (陽極)、カソード電極 (

10

20

30

40

50

陰極)を構成し、これらの間に印加される電気信号により有機層22での発光が制御される。上部電極24は基本的に表示領域全体の画素に共通に形成され、表示領域の縁にて給電線に接続され駆動部から共通電圧を印加される。一方、下部電極20は画素ごとに形成され、回路層8に形成される各画素の画素回路及び駆動電源線を介して駆動部から映像信号に応じた電流を供給される。

【0005】

バンク12はOLED、特に有機層22をサブピクセルごとに区切って形成するための隔壁としての機能を有する。またバンク12は絶縁層で形成され、開口領域ごとに形成される下部電極20間の短絡を防止する。

【0006】

上部電極24及び下部電極20は例えば、IZO(Indium Zinc Oxide)やITO(Indium Tin Oxide)等の透明導電材を用いて形成される。特に、トップエミッション型の有機EL表示装置では、消費電力低減の観点から上部電極24の光の透過率は高いことが望ましい。ここで、透明導電材を薄くすれば上部電極24の透過率は上がるが、その反面、上部電極24の導電率が低下し、OLEDに流れる電流に起因する電圧降下が大きくなる。具体的には上部電極24において給電線に近い位置と遠い位置とでの電位差が大きくなる。その結果、給電線から遠い位置ほどOLEDの電流密度が低下して輝度が低下するシェーディング(輝度傾斜)が生じる。すなわち、発光輝度が表示領域内で一様でなくなり表示むらを生じるという問題がある。この問題は表示パネルが大面積化するほど顕著となる。

【0007】

そこで、抵抗値の低い材料を用いて導通を補助する給電配線を形成し、バンク12に形成したコンタクトホールを介して上部電極24と給電配線とを接続することで、上部電極24の実質的な低抵抗化を図ることが提案されている(特許文献1)。

【0008】

図8、図9は上部電極24と給電配線30とを接続するコンタクトホール32をバンク12に形成した有機EL表示装置の表示領域の一部分の平面図である。ここでは各画素34がRGBWの4つのサブピクセル36からなる例を示している。図8は水平方向に隣接する画素34の間のバンク12にコンタクトホール32を配置する場合を示しており、図9は垂直方向に隣接する画素34の間のバンク12にコンタクトホール32を配置する場合を示している。

【先行技術文献】

【特許文献】

【0009】

【特許文献1】特開2009-199868号公報

【発明の概要】

【発明が解決しようとする課題】

【0010】

図8、図9に示すようにコンタクトホール32を配置するバンク12は、コンタクトホール32を配置しない場合のバンクより大きな幅を要する部分を生じる。すなわち、上部電極24と給電配線30とを接続するコンタクトホール32をバンク12に形成する構成では、バンク12の幅はバンク12の本来の機能から必要とされる以上のサイズとなりバンク12の微細化が制限されるので、有機EL表示装置の高精細化に不利であるという問題があった。

【0011】

また、図8、図9に示すように、コンタクトホール32は上部電極24の導電率によっては必ずしも画素ごとに設けなくてもよい。しかし、画像表示装置では表示品質確保のため画素の配列ピッチを表示領域内に一様にするので、電気特性上、コンタクトホール32を配置する必要がない位置のバンク12の幅、面積がコンタクトホール32を設ける位置のバンク12と同様に大きく形成され、無駄な非発光領域が大きくなる。

【 0 0 1 2 】

具体的には、図 8、図 9 に示すマトリクス状の画素配列にて水平方向の画素ピッチを x 、垂直方向の画素ピッチを y とすると、図 8 に示す構成では、バンク 1 2 にコンタクトホール 3 2 を配置しない場合よりも x が大きくなり、図 9 に示す構成では、バンク 1 2 にコンタクトホール 3 2 を配置しない場合よりも y が大きくなる。画素ピッチの増加は高精細化に不利であることを意味し、また当該増加はバンク 1 2 の幅の増加によるものであり、非発光領域の増加を意味する。

【 0 0 1 3 】

本発明は上記問題点を解決するためになされたものであり、画素の開口率を高く維持しつつ、シェーディングを抑制し高品位の画質が得られる有機 EL 表示装置を提供することを目的とする。

10

【課題を解決するための手段】

【 0 0 1 4 】

(1) 本発明に係る有機 EL 表示装置は、隔壁で囲まれた開口領域に形成された有機発光素子を少なくとも 1 つ含み共通の形を有する複数の画素を二次元配列され、基板の上に形成され前記有機発光素子の駆動の基準電位を供給される給電配線を有し、前記有機発光素子は、前記給電配線が形成された前記基板の上に形成され、下から順に下部電極、有機材料層、及び前記複数の画素に共通の上部電極が積層された構造を有し、前記複数の画素のうちの一部の画素は、前記有機材料層を貫通して前記上部電極と前記給電配線とを電気的に接続する垂直配線を前記開口領域内に形成された変則画素であるものである。

20

【 0 0 1 5 】

(2) 上記 (1) に記載する有機 EL 表示装置において、前記画素は、赤色、緑色、青色及び白色で発光する 4 つの前記開口領域を含み、前記変則画素は、白色発光の前記開口領域の全部又は一部に、前記有機発光素子の構造に代えて前記垂直配線を形成される構成とすることができる。

【 0 0 1 6 】

(3) 上記 (1) に記載する有機 EL 表示装置において、前記画素は赤色、緑色及び青色で発光する 3 つの前記開口領域からなり、前記変則画素は、青色発光の前記開口領域の全部又は一部に、前記有機発光素子の構造に代えて前記垂直配線を形成される構成とすることができる。

30

【 0 0 1 7 】

(4) 上記 (1) から (3) に記載する構成は、前記上部電極が透明導電膜からなる有機 EL 表示装置に好適である。

【発明の効果】

【 0 0 1 8 】

本発明によれば、表示領域内にて上部電極を給電配線に接続することでシェーディングを抑制できる。上部電極と給電配線との接続は一部の画素の開口領域で行われるので、バンクの幅を大きくする必要がなく、表示領域全体としてみて画素の開口率を高く維持することができ、また解像度の向上を図れる。

【図面の簡単な説明】

40

【 0 0 1 9 】

【図 1】本発明の実施形態に係る有機 EL 表示装置の概略の構成を示す模式図である。

【図 2】本発明の第 1 の実施形態に係る有機 EL 表示装置の画素アレイ部の模式的な部分平面図である。

【図 3】本発明の第 1 の実施形態に係る有機 EL 表示装置の画素アレイ部の模式的な部分断面図である。

【図 4】カソードコンタクトの形成方法を説明する概略のプロセスフロー図である。

【図 5】本発明の第 2 の実施形態に係る有機 EL 表示装置の変則画素の模式的な平面図である。

【図 6】本発明の第 3 の実施形態に係る有機 EL 表示装置の画素アレイ部の模式的な部分

50

平面図である。

【図 7】従来の有機 E L 表示装置の T F T 基板の表示領域の模式的な部分断面図である。

【図 8】O L E D の上部電極と給電配線とを接続するコンタクトホールを水平方向に隣接する画素間のバンクに形成する従来の有機 E L 表示装置の表示領域の一部分の平面図である。

【図 9】O L E D の上部電極と給電配線とを接続するコンタクトホールを垂直方向に隣接する画素間のバンクに形成する従来の有機 E L 表示装置の表示領域の一部分の平面図である。

【発明を実施するための形態】

【 0 0 2 0 】

以下、本発明の実施の形態（以下実施形態という）について、図面に基づいて説明する。

【 0 0 2 1 】

[第 1 の実施形態]

有機 E L 表示装置は、アクティブマトリックス型表示装置であり、テレビ、パソコン、携帯端末、携帯電話等に表示パネルとして搭載される。図 1 は、第 1 の実施形態に係る有機 E L 表示装置 6 0 の概略の構成を示す模式図である。有機 E L 表示装置 6 0 は、画像を表示する表示領域である画素アレイ部 6 2 と、当該画素アレイ部を駆動する駆動部とを備える。

【 0 0 2 2 】

画素アレイ部 6 2 には画素（又はサブピクセル）に対応して O L E D 6 4 及び画素回路 6 6 がマトリクス状に配置される。画素回路 6 6 は複数の薄膜トランジスタ（Thin Film Transistor : T F T）6 8 , 7 0 やキャパシタ 7 2 で構成される。O L E D 6 4 のアノード電極は駆動 T F T 7 0 に接続される。また、全 O L E D 6 4 のカソード電極は後述するように共通の電極で構成される。

【 0 0 2 3 】

一方、駆動部は走査線駆動回路 8 0、映像線駆動回路 8 2、駆動電源回路 8 4、基準電源回路 8 6 及び制御装置 8 8 を含み、画素回路 6 6 を駆動し O L E D 6 4 の発光を制御する。

【 0 0 2 4 】

走査線駆動回路 8 0 は画素の水平方向の並び（画素行）ごとに設けられた走査信号線 9 0 に接続されている。走査線駆動回路 8 0 は制御装置 8 8 から入力されるタイミング信号に応じて走査信号線 9 0 を順番に選択し、選択した走査信号線 9 0 に、点灯 T F T 6 8 をオンする電圧を印加する。

【 0 0 2 5 】

映像線駆動回路 8 2 は画素の垂直方向の並び（画素列）ごとに設けられた映像信号線 9 2 に接続されている。映像線駆動回路 8 2 は制御装置 8 8 から映像信号を入力され、走査線駆動回路 8 0 による走査信号線 9 0 の選択に合わせて、選択された画素行の映像信号に応じた電圧を各映像信号線 9 2 に出力する。当該電圧は、選択された画素行にて点灯 T F T 6 8 を介してキャパシタ 7 2 に書き込まれる。駆動 T F T 7 0 は書き込まれた電圧に応じた電流を O L E D 6 4 に供給し、これにより、選択された走査信号線 9 0 に対応する画素の O L E D 6 4 が発光する。

【 0 0 2 6 】

制御装置 8 8 は、C P U（Central Processing Unit）などの演算処理回路、及び R O M（Read Only Memory）や R A M（Random Access Memory）などのメモリ素子からなる記憶部を備えている。制御装置 8 8 は映像信号を入力される。例えば、有機 E L 表示装置 6 0 がコンピュータや携帯端末の表示部を構成する場合には、映像信号は本体のコンピュータ等から有機 E L 表示装置 6 0 に入力される。また、有機 E L 表示装置 6 0 がテレビジョン受信機を構成する場合には、映像信号は不図示のアンテナやチューナで受信される。制御装置 8 8 は C P U がメモリに格納されたプログラムを読み出して実行することにより各

10

20

30

40

50

種の処理を実行する。具体的には、制御装置 88 は当該映像信号に対して色調整などの各種の画像信号処理を行って映像線駆動回路 82 へ出力する。また、制御装置 88 は入力された映像信号に基づいて、走査線駆動回路 80 や映像線駆動回路 82 が同期を取るためのタイミング信号を生成し、それら回路に向けて出力する。

【0027】

駆動電源回路 84 は画素列ごとに設けられた駆動電源線 94 に接続され、駆動電源線 94 及び選択された画素行の駆動 TFT 70 を介して OLED 64 に電流を供給する。

【0028】

基準電源回路 86 は、OLED 64 のカソード電極を構成する共通電極（図示せず）と、基準電源線 96 とに基準電位を与える。基準電位は例えば、接地電位とすることができる。

10

【0029】

基準電源線 96（給電配線）は画素アレイ部 62 を横切って配置され、画素アレイ部 62 内の一部の OLED 64 のカソード電極に接続される。基準電源回路 86 から OLED 64 のカソード電極までの配線抵抗を小さくするために、基準電源線 96 は画素アレイ部 62 の短辺に沿った方向に延在するのが好適である。本実施形態では画素アレイ部 62 が縦長の矩形であるとし、これに対応して基準電源線 96 は水平方向に配置している。図 1 では、上述のように基準電源線 96 を一部の OLED 64 にしか接続しない構成の例示として、画素アレイ部 62 にて 1 本の基準電源線 96 を配し、1 つの OLED 64 に接続される構成を示している。なお、基準電源線 96 は両端を基準電源回路 86 に接続することができ、図 1 では図示の都合上、一方端だけが基準電源回路 86 に接続されているように示している。

20

【0030】

この基準電源線 96 を用いた OLED 64 のカソード電極への基準電位の供給についてさらに詳述する。図 2 は有機 EL 表示装置 60 の画素アレイ部 62 の模式的な部分平面図である。各画素 100 はベイヤー配列された RGBW の 4 つのサブピクセルからなる。具体的には、水平方向、垂直方向にそれぞれ 2 つ並んだ 4 つの開口領域 102 が当該 4 つのサブピクセル 104 に対応し、4 つの開口領域が形成する矩形の 1 つの対角線上に R サブピクセル 104 r と B サブピクセル 104 b とが配置され、もう 1 つの対角線上に G サブピクセル 104 g と W サブピクセル 104 w とが配置される。なお、本実施形態では各開口領域 102 は同一の形状・大きさに設計されている。

30

【0031】

開口領域 102 にはそれぞれ 1 つの OLED 64 が形成される。ここで、サブピクセル 104 ごとに異なる 4 種類の発光色は、異なる色で発光する 4 種類の OLED 64 を形成するか、例えば、白色発光の OLED 64 とカラーフィルタとを組み合わせることで得られる。

【0032】

開口領域 102 を囲んでバンク 106 が形成される。すなわち、バンク 106 は水平方向に隣接する開口領域 102 間を区切り、また垂直方向に隣接する開口領域 102 間を区切る。バンク 106 の幅は、OLED 64 を分離して形成するための隔壁としてのバンクの機能を果たすのに足りるだけの大きさに設定することができ、従来技術で述べたようなコンタクトホールを形成できる大きさにする必要はない。バンク 106 のうち水平方向に並ぶ開口領域 102 間を区切る部分の幅 w_{BH} 、及び垂直方向に並ぶ開口領域 102 間を区切る部分の幅 w_{BV} はそれぞれ任意の開口領域 102 間で同一とすることができ、また w_{BH} と w_{BV} とは基本的には同じ値に設定することができる。

40

【0033】

さて、上述した画素 100 が画素アレイ部 62 における基本的な画素であり、画素アレイ部 62 を構成する画素の少なくとも過半数は基本画素 100 からなる。一方、画素アレイ部 62 の一部の画素は基本画素 100 に変更を加えた構造を有した変則画素 100 a とされる。変則画素 100 a は、OLED 64 を構成する有機材料層を貫通して上部電極で

50

あるカソード電極と基準電源線 96 とを電氣的に接続する垂直配線（カソードコンタクト）を変則画素 100a 内の開口領域に形成される。本実施形態の変則画素 100a は基本画素 100 における W サブピクセル 104w に対応する開口領域 102a に、有機発光素子の構造に代えてカソードコンタクトを形成される。これ以外の点では変則画素 100a は基本画素 100 と同じ構成である。よって、水平方向の画素ピッチ x' 及び垂直方向の画素ピッチ y' は画素アレイ部 62 にて均一である。

【0034】

図 3 は有機 EL 表示装置 60 の画素アレイ部 62 の模式的な部分断面図であり、図 2 に示す水平方向の III-III 線に沿った画素アレイ部 62 の垂直断面を表している。有機 EL 表示装置 60 は TFT 基板 110 と対向基板 112 とを、間に充填層 114 を挟んで貼り合わせた構造を有する。本実施形態において画素アレイ部はトップエミッション型であり、TFT 基板 110 上に発光部となる OLED 64 が形成され、OLED で生じた光を対向基板 112 から出射する。すなわち、図 3 において OLED の光は上向きに出射する。また、図 3 に示す有機 EL 表示装置 60 におけるカラー化方式はカラーフィルタ方式であり、OLED にて白色光を生成し、当該白色光をカラーフィルタを通すことで RGB 各色を得る。なお、W サブピクセル 104w はカラーフィルタを配置せず OLED の白色光をそのまま取り出す。

10

【0035】

TFT 基板 110 は例えば、ガラス基板 120 上に回路層 122、絶縁膜 124、バンク 106、OLED 64、カソードコンタクト 126 及び封止膜 128 などを積層される。

20

【0036】

回路層 122 は上述した画素回路 66、走査信号線 90、映像信号線 92、駆動電源線 94、基準電源線 96 などからなり、ガラス基板 120 の表面に形成される。図 3 には回路層 122 のうち基準電源線 96 のみが表されている。回路層 122 はトップエミッション型の有機 EL 表示装置 60 において、表示面である対向基板 112 側から見て OLED 64 より後方に位置するので、不透明な材料を用いて構成することができる。特に、基準電源線 96 等の各種配線は、ITO (Indium Tin Oxide) や IZO (Indium Zinc Oxide) 等の透明導電材に比べて導電率が高い金属を用いて形成し低抵抗とすることができる。

30

【0037】

OLED 64 は下から順に下部電極 130、有機材料層 132 及び上部電極 134 を積層された構造を有する。有機材料層 132 は正孔輸送層、発光層、電子輸送層等を含んで構成される。

【0038】

本実施形態では下部電極 130 及び上部電極 134 はそれぞれ OLED 64 のアノード電極、カソード電極を構成し、これらの間に印加される電気信号により発光層での発光が制御される。

【0039】

下部電極 130 は画素ごとに分離して形成される。下部電極 130 は ITO、IZO などで形成される。下部電極 130 はコンタクトホール（図示せず）を介して、回路層 122 に形成される TFT（図 1 に示す駆動 TFT 70）に電氣的に接続され、駆動部及び画素回路により映像信号に応じた電流を供給される。

40

【0040】

なお、本実施形態では有機 EL 表示装置 60 はトップエミッション方式であり、下部電極 130 は光反射率が高い材料で形成された反射層上に透明導電膜を積層した 2 層構造とすることができる。例えば、反射層はアルミニウム (Al) や銀 (Ag) 等で形成することができる。発光層からの光を表示面、つまり対向基板 112 側へ反射させる。

【0041】

上部電極 134 は基本的に画素アレイ部 62 全体の画素に亘ってつながって形成された共通電極である。上部電極 134 は ITO、IZO などの透明電極材料で形成される。

50

【 0 0 4 2 】

上部電極 1 3 4 の端部は配線を介して図 1 に示す基準電源回路 8 6 に接続され、基準電源回路 8 6 から基準電位を供給される。

【 0 0 4 3 】

さらに、上部電極 1 3 4 は変則画素 1 0 0 a にて W サブピクセルに対応する位置の開口領域 1 0 2 a に形成されるカソードコンタクト 1 2 6 により基準電源線 9 6 に接続され、基準電源線 9 6 を介して基準電源回路 8 6 から基準電位を供給される。上述したように基準電源線 9 6 は金属で低抵抗とすることができ、基準電源回路 8 6 とカソードコンタクト 1 2 6 との間での基準電源線 9 6 による電圧降下は上部電極 1 3 4 での電圧降下より小さい。そこで、カソードコンタクト 1 2 6 を介した基準電位の供給により画素アレイ部 6 2 10 での上部電極 1 3 4 の電位の一様性が向上するように変則画素 1 0 0 a が配置され、O L E D 6 4 の輝度のシェーディングを抑制する。

【 0 0 4 4 】

上述のようにカソードコンタクト 1 2 6 及び基準電源線 9 6 を用いることで、上部電極 1 3 4 を薄くしてもシェーディングを抑制することが可能となる。よって、上部電極 1 3 4 を薄くして上部電極 1 3 4 の透過率を向上させることができるので、所望の表示輝度を得るための O L E D 6 4 の駆動電力を低減できる。

【 0 0 4 5 】

カソードコンタクト 1 2 6 は絶縁膜 1 2 4 を貫通するコンタクトホール 1 3 6 に充填された導電材と、下部電極 1 3 0 a と、有機材料層 1 3 2 を貫通する孔に充填された上部電極 1 3 4 の導電材とで構成される。 20

【 0 0 4 6 】

封止膜 1 2 8 は O L E D 6 4 を形成した画素アレイ部 6 2 の全面に積層される。封止膜 1 2 8 は充填層 1 1 4 に含まれる水分などの透過を阻止し、O L E D を保護する機能を有する。

【 0 0 4 7 】

対向基板 1 1 2 は例えば、ガラス基板 1 4 0 などの透明な基板にカラーフィルタ 1 4 2 などが積層された構造を有する。例えば図 3 に示す断面では、R サブピクセル 1 0 4 r の位置に赤色の波長帯域を透過するカラーフィルタ 1 4 2 が配置される。なお、既に述べたように、W サブピクセル 1 0 4 w にはカラーフィルタ 1 4 2 は配置されない。カラーフィルタ 1 4 2 の境界にはブラックマトリクス 1 4 4 が配置される。 30

【 0 0 4 8 】

図 4 は、カソードコンタクト 1 2 6 の形成方法を説明する概略のプロセスフロー図であり、同図は図 3 の変則画素 1 0 0 a の開口領域 1 0 2 a にてカソードコンタクト 1 2 6 に関連する部分の主な製造工程における模式的な垂直断面図を示している。

【 0 0 4 9 】

図 4 (a) はガラス基板 1 2 0 の上に回路層 1 2 2、絶縁膜 1 2 4、下部電極 1 3 0、バンク 1 0 6 及び有機材料層 1 3 2 を順次形成した状態を示している。これら各層の形成は基本的に O L E D 6 4 が形成される通常の開口領域 1 0 2、又は従来技術と同様に行うことができる。開口領域 1 0 2 a では下部電極 1 3 0 a の下に回路層 1 2 2 として基準電源線 9 6 が配置され、絶縁膜 1 2 4 には基準電源線 9 6 の上にコンタクトホール 1 3 6 が形成される。ちなみに、通常の開口領域 1 0 2 では絶縁膜 1 2 4 に、下部電極 1 3 0 を駆動 T F T 7 0 に接続するためのコンタクトホールが形成されるが、開口領域 1 0 2 a には当該コンタクトホールに代えてコンタクトホール 1 3 6 が形成される。なお、通常の開口領域のコンタクトホールと開口領域 1 0 2 a のコンタクトホール 1 3 6 とは同一工程で形成することができる。コンタクトホール 1 3 6 には導電材が充填される。 40

【 0 0 5 0 】

絶縁膜 1 2 4 にコンタクトホール 1 3 6 を形成した後、絶縁膜 1 2 4 の表面に下部電極 1 3 0 を構成する導電膜を積層し、フォトリソグラフィ技術によりパターンングして隣接する開口領域 1 0 2 の下部電極 1 3 0 とは分離した下部電極 1 3 0 a を形成する。ちなみに 50

に、上述のコンタクトホール 136 への導電材の充填は、下部電極 130a を構成する導電材料の積層工程で行うことが可能である。すなわち、下部電極 130a を構成する導電材を絶縁膜 124 の表面と共にコンタクトホール 136 に充填して基準電源線 96 と下部電極 130a との間を電氣的に接続することができる。

【0051】

下部電極 130a の形成後、バンク 106 が形成され、有機材料層 132 が積層される。図 4 (a) は当該工程まで完了した状態を示している。

【0052】

次に、開口領域 102a の有機材料層 132 に貫通孔 150 を開ける (図 4 (b))。貫通孔 150 は例えば、レーザービーム 152 を照射して有機材料層 132 を除去すること
10
で形成できる。貫通孔 150 を形成した後、導電膜を積層して上部電極 134 を形成する (図 4 (c))。上部電極 134 を構成する導電膜は貫通孔 150 に充填され、貫通孔 150 の底面に露出する下部電極 130a に電氣的に接続される。これにより、有機材料層 132 を貫通して上部電極 134 と基準電源線 96 とを電氣的に接続する垂直配線となるカソードコンタクト 126 が開口領域 102a に形成される。

【0053】

なお、インクジェット方式で各開口領域 102 ごとに有機材料層 132 を塗り分ける場合には、変則画素 100a の開口領域 102a には予め有機材料層 132 を形成しないこと
20
で、その除去工程を省略することができる。また、例えば、蒸着で有機材料層 132 を形成する場合には、ファインメタルマスクを用いて開口領域 102a を有機材料層 132 の非成膜領域とすることができる。

【0054】

上述の有機 EL 表示装置 60 は画素アレイ部 62 に二次元配列される画素の一部が変則画素 100a である。画素アレイ部 62 における変則画素 100a の位置は制御装置 88 のメモリに予め格納される。制御装置 88 は入力される映像信号に基づいて各画素のサブ
30
ピクセル 104 の輝度値を表す信号を生成して映像線駆動回路 82 へ出力する。その際、制御装置 88 は、メモリに格納された変則画素 100a の位置の情報を参照して、入力映像信号が表す画素が基本画素 100 であるか変則画素 100a であるかを判断する。そして、制御装置 88 は、基本画素 100 の位置に対応する映像信号を RGBW の 4 種類の色成分信号に変換し、一方、変則画素 100a の位置に対応する映像信号を RGB の 3 種類
30
の色成分信号に変換する。当該変換では、入力映像信号が表す色・輝度が、基本画素 100 では RGBW 色の発光の合成で表現されるように RGBW 各成分信号の強度が定められ、変則画素 100a では RGB 色の発光の合成で表現されるように RGB 各成分信号の強度が定められる。これにより、基本画素 100 と変則画素 100a とで基本的に同じ表示特性が実現される。

【0055】

[第2の実施形態]

以下、本発明の第2の実施形態に係る有機 EL 表示装置 60 を説明する。本実施形態の構成要素のうち上記第1の実施形態と共通のものには同一の符号を付して基本的に当該構成要素についての説明を省略し、主として第1の実施形態との相違点を説明する。
40

【0056】

第2の実施形態における基本画素 100 は第1の実施形態と同様、ベイヤー配列された RGBW の 4 つのサブピクセルからなる。第2の実施形態と第1の実施形態との相違点は変則画素の構造にある。図 5 は第2の実施形態の変則画素 100b の模式的な平面図である。変則画素 100b は基本画素 100 の W サブピクセル 104w の開口領域に対応する領域 160 の一部分に、有機発光素子の構造に代えてカソードコンタクト 126 を形成される。具体的には、領域 160 をバンク 162 で 2 つの領域 160a, 160b に区画し、例えば領域 160a には基本画素 100 と同様に白色発光の OLED 64 を形成する一方、領域 160b には有機材料層 132 を設けず、カソードコンタクト 126 を形成する。
50

【 0 0 5 7 】

本実施形態では制御装置 8 8 は変則画素 1 0 0 b の位置に対応する映像信号を R G B W の 4 種類の色成分信号に変換する。その際、変則画素 1 0 0 b の W サブピクセル 1 0 4 w の面積が基本画素 1 0 0 より小さいことを考慮する。例えば、W サブピクセル 1 0 4 w の面積が小さい分の輝度低下を、R G B サブピクセル 1 0 4 の発光強度を上げて補償することもできるし、W サブピクセル 1 0 4 w の O L E D の電流密度を増加させて補償することもできる。

【 0 0 5 8 】

[第 3 の実施形態]

以下、本発明の第 3 の実施形態に係る有機 E L 表示装置 6 0 を説明する。本実施形態の構成要素のうち上記第 1 の実施形態と共通のものには同一の符号を付して基本的に当該構成要素についての説明を省略し、主として第 1 の実施形態との相違点を説明する。

【 0 0 5 9 】

図 6 は本実施形態の有機 E L 表示装置 6 0 の画素アレイ部 6 2 の模式的な部分平面図である。本実施形態は、基本画素 2 0 0 が R G B の 3 つのサブピクセルからなる点、及びカソードコンタクト 1 2 6 が変則画素 2 0 0 a にて B サブピクセルに対応する位置の開口領域 1 0 2 b に形成される点で第 1 の実施形態と相違する。

【 0 0 6 0 】

本実施形態では変則画素 2 0 0 a は R G の 2 つのサブピクセルからなる。そのため、カソードコンタクト 1 2 6 を設けたことによる B サブピクセルの欠損を信号処理で補償することはできないが、B は R G B のうち最も視感度が低い色であるので、B サブピクセルをカソードコンタクト 1 2 6 の形成領域とする構成は画質の劣化が少ない。特に、変則画素 2 0 0 a が画素アレイ部 6 2 のうちごく少数である場合には、画質劣化は目立たない。一方、カソードコンタクト 1 2 6 を設けることにより、第 1、第 2 の実施形態と同様、シェーディングが抑制され、また O L E D での消費電力を低減できる効果が得られる。

【 0 0 6 1 】

なお、上記各実施形態では有機 E L 表示装置 6 0 はトップエミッション型としたが、ボトムエミッション型の有機 E L 表示装置 6 0 においても基準電源線 9 6 及びカソードコンタクト 1 2 6 を用いた上部電極 1 3 4 の実質的な低抵抗化を図る本発明を適用することができる。例えば、大面積の表示装置において、本発明の構成を適用することで、上部電極 1 3 4 を厚くして低抵抗化を図るだけよりも一層好適にシェーディングを抑制することが可能となる。

【 符号の説明 】

【 0 0 6 2 】

6 0 有機 E L 表示装置、6 2 画素アレイ部、6 4 O L E D、6 6 画素回路、6 8 点灯 T F T、7 0 駆動 T F T、7 2 キャパシタ、8 0 走査線駆動回路、8 2 映像線駆動回路、8 4 駆動電源回路、8 6 基準電源回路、8 8 制御装置、9 0 走査信号線、9 2 映像信号線、9 4 駆動電源線、9 6 基準電源線、1 0 0、2 0 0 基本画素、1 0 0 a、1 0 0 b、2 0 0 a 変則画素、1 0 2 開口領域、1 0 4 サブピクセル、1 0 6 バンク、1 1 0 T F T 基板、1 1 2 対向基板、1 1 4 充填層、1 2 0、1 4 0 ガラス基板、1 2 2 回路層、1 2 4 絶縁膜、1 2 6 カソードコンタクト、1 2 8 封止膜、1 3 0 下部電極、1 3 2 有機材料層、1 3 4 上部電極、1 3 6 コンタクトホール、1 4 2 カラーフィルタ、1 4 4 ブラックマトリクス、1 5 0 貫通孔。

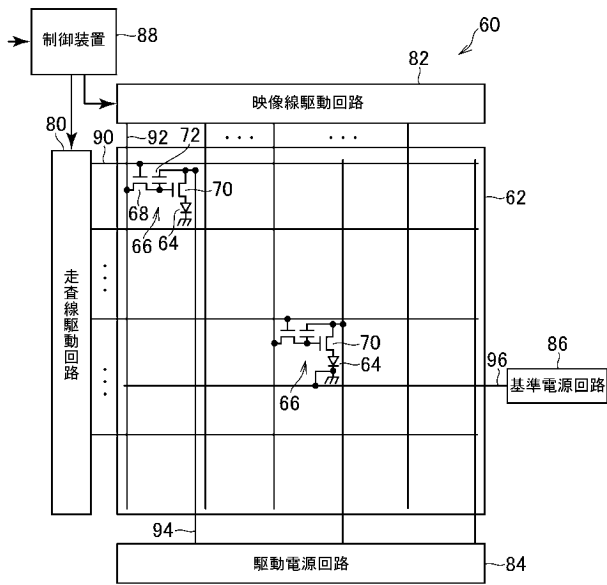
10

20

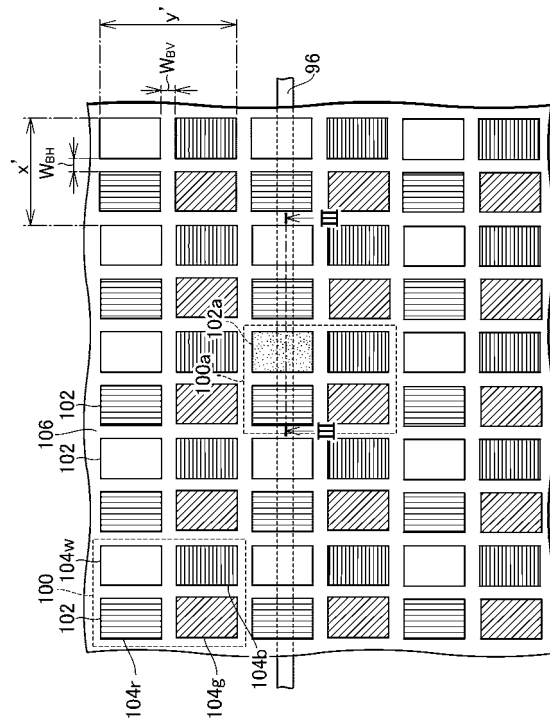
30

40

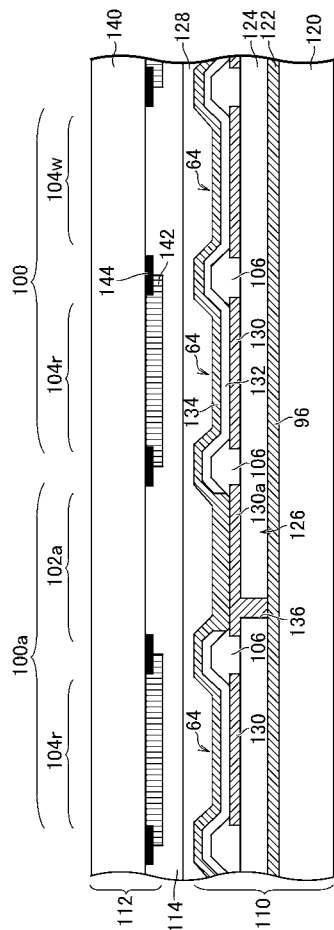
【図 1】



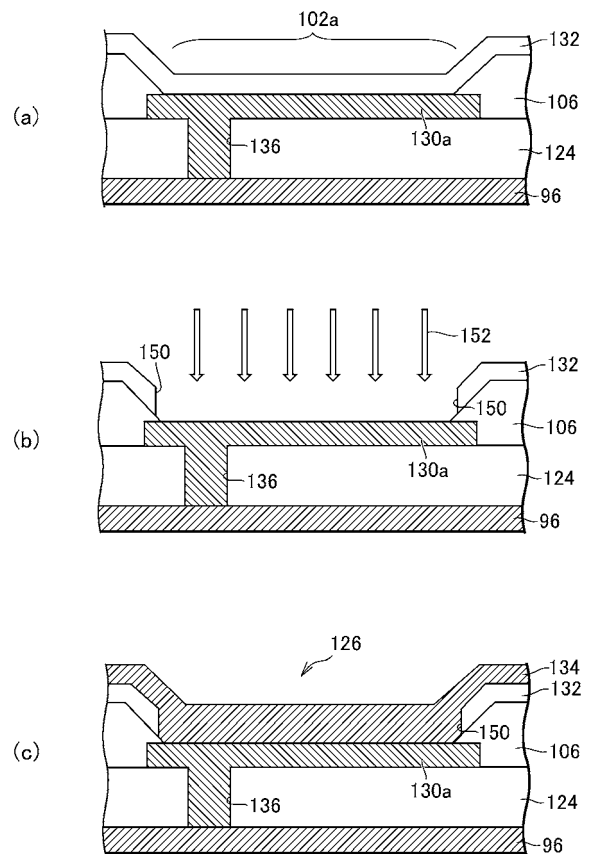
【図 2】



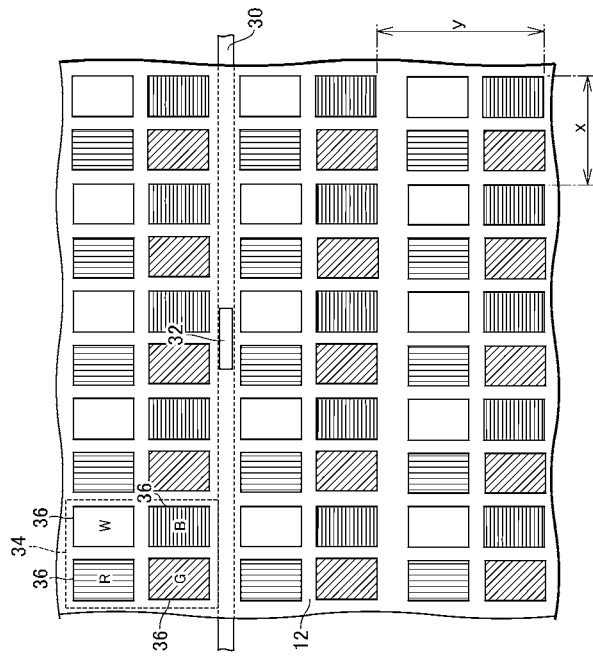
【図 3】



【図 4】



【図 9】



专利名称(译)	<无法获取翻译>		
公开(公告)号	JP2015069830A5	公开(公告)日	2016-10-13
申请号	JP2013202935	申请日	2013-09-30
[标]申请(专利权)人(译)	株式会社日本显示器		
申请(专利权)人(译)	有限公司日本显示器		
[标]发明人	大岡浩 坂元博次 佐藤敏浩		
发明人	大岡 浩 坂元 博次 佐藤 敏浩		
IPC分类号	H05B33/26 H01L51/50 H05B33/12		
CPC分类号	H01L27/3213 H01L27/322 H01L27/3246 H01L27/3276 H01L51/5228 H01L2251/5315 H01L27/3248 H01L27/3265		
FI分类号	H05B33/26.Z H05B33/14.A H05B33/12.B		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/CC36 3K107/DD37 3K107/DD39 3K107/EE07 5C094 /AA07 5C094/BA27 5C094/DA13 5C094/DB01 5C094/DB04 5C094/EA07 5C094/FA01 5C094/FA02 5C094/FB01 5C094/FB12 5C094/FB15		
其他公开文献	JP6219656B2 JP2015069830A		

摘要(译)

在有机EL显示装置中，为了在实质上降低OLED的阴极电极的电阻的情况下，在显示区域中的堤部的位置设置有接触孔，该接触孔与电源配线连接。速度下降。参考电源线形成在玻璃基板上，并被提供有助于驱动OLED的参考电势。OLED 64形成在其上形成有基准电源线96的玻璃基板120上，并且从底部开始依次堆叠下电极130，有机材料层132和作为多个像素共用的阴极电极的上电极134。有结构。在多个像素中的一些像素中，在对应于W子像素的开口区域中形成阴极触点126，该阴极触点126穿透有机材料层132并且电连接上电极134和参考电源线96。有待完成。[选择图]图3