

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-170289

(P2011-170289A)

(43) 公開日 平成23年9月1日(2011.9.1)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 621A	5C080
H01L 51/50 (2006.01)	G09G 3/20 623D	5C380
	G09G 3/20 623U	
	G09G 3/20 624B	
審査請求 未請求 請求項の数 5 O L (全 15 頁) 最終頁に続く		

(21) 出願番号	特願2010-36553 (P2010-36553)	(71) 出願人	000001007
(22) 出願日	平成22年2月22日 (2010.2.22)		キヤノン株式会社
			東京都大田区下丸子3丁目30番2号
		(74) 代理人	100126240
			弁理士 阿部 琢磨
		(74) 代理人	100124442
			弁理士 黒岩 創吾
		(72) 発明者	山下 孝教
			東京都大田区下丸子3丁目30番2号キヤノン株式会社内
		(72) 発明者	郷田 達人
			東京都大田区下丸子3丁目30番2号キヤノン株式会社内
		Fターム(参考)	3K107 AA01 BB01 CC02 CC31 EE03 HH04 HH05
			最終頁に続く

(54) 【発明の名称】 表示装置

(57) 【要約】

【課題】 走査線に一齐に制御信号が印加されると、走査線とデータ線の間の容量によってデータ線の電位が変動してしまう。

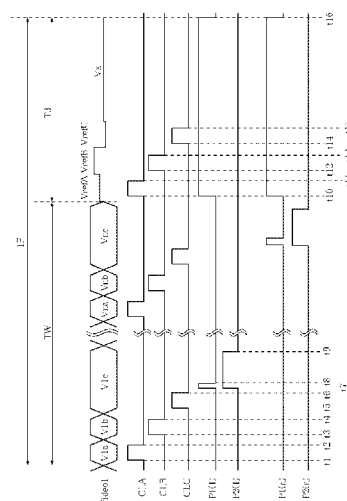
【解決手段】 表示素子(EL)と、駆動回路(5)と、データ線(D)と、データ線に電圧信号を設定するサンプリングスイッチ(3)と、データ線と交差して配置された走査線(P0, P1)と、を備えた表示装置(10)であって、

駆動回路は、一方の端子がデータ線に接続され、他方の端子が表示素子を駆動する回路部(6)に接続された容量(C)を含み、

走査線から、駆動回路を順次選択し、データ線の電圧信号を駆動回路の容量に保持するための制御信号と、駆動回路を一齐に選択し、容量に保持された電圧にしたがって表示素子を駆動するための制御信号とが供給され、

駆動回路を一齐に選択する制御信号が供給された後、サンプリングスイッチを通してデータ線に表示素子を駆動するための電圧信号が設定される表示装置。

【選択図】 図3



【特許請求の範囲】

【請求項 1】

複数の表示素子と、前記表示素子を駆動する複数の駆動回路と、前記複数の駆動回路に電圧信号を供給するデータ線と、前記データ線に前記電圧信号を設定するサンプリングスイッチと、前記データ線と交差して配置され、前記複数の駆動回路に制御信号を供給する複数の走査線と、を備えた表示装置であって、

前記複数の駆動回路の各々は、前記表示素子を駆動する回路部と、一方の端子が前記データ線に接続され、他方の端子が前記回路部に接続された容量とを含み、

前記複数の走査線は、前記複数の駆動回路を順次選択し、前記データ線の前記電圧信号を前記複数の駆動回路の各々の前記容量に保持するための制御信号と、前記複数の駆動回路を一斉に選択し、前記容量に保持された電圧にしたがって前記表示素子を駆動するための制御信号と、を前記駆動回路に供給し、

前記複数の走査線から前記複数の駆動回路を一斉に選択する制御信号が供給された後、前記サンプリングスイッチを通して前記データ線に前記表示素子を駆動するための前記電圧信号が設定されることを特徴とする表示装置。

【請求項 2】

前記回路部が、ソースが電源に、ドレインが第 1 のスイッチを介して前記表示素子に、ゲートが前記容量に、それぞれ接続されたトランジスタを含み、前記複数の駆動回路を一斉に選択する制御信号が、前記第 1 のスイッチをオンさせることを特徴とする請求項 1 に記載の表示装置。

【請求項 3】

前記駆動回路が前記データ線と前記容量の間を接続する第 2 のスイッチを有し、前記複数の駆動回路を一斉に選択する制御信号が、前記第 2 のスイッチをオンさせることを特徴とする請求項 1 または 2 に記載の表示装置。

【請求項 4】

前記回路部が、前記容量の前記回路部に接続された端子を、前記表示素子に接続するとともに第 3 のスイッチを介して電源に接続し、前記複数の駆動回路を一斉に選択する制御信号が、前記第 3 のスイッチをオフさせることを特徴とする請求項 1 に記載の表示装置。

【請求項 5】

前記回路部が、前記容量の前記回路部に接続された端子の電圧を初期化する手段を有することを特徴とする請求項 1 ないし 4 のいずれか 1 項に記載の表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置、特に電流を注入して発光する有機エレクトロルミネッセンス素子（以後、有機 EL 素子と言う）を用いた表示装置に関する。

【背景技術】

【0002】

アクティブマトリクス型の表示装置は、平行な複数の走査線とそれらに交差する複数のデータ線との交差部に表示素子と駆動回路からなる画素が配置された構成をもち、各駆動回路に独立なデータ信号が与えられて、それによって表示素子が駆動される。表示素子は液晶や有機 EL 材料から構成され、電圧または電流により発する光が調節される。

【0003】

データ信号はデータ信号発生回路で生成され、各データ線に出力される。データ信号発生回路は、表示素子がマトリクス配置された領域のすぐ外側に設けられ、データ線に直結される場合もあるが、表示装置の周辺部に取り付けられた集積回路チップ内に設けられ、そこでデータ信号を生成する方式もある。後者の場合、データ信号は、データ信号生成回路の出力端子から各データ線まで、表示領域の外に設けた配線によって伝達される。

【0004】

データ信号生成回路の回路規模を小さくするために、データ信号生成回路の出力数をデ

10

20

30

40

50

ータ線本数の $1/r$ (r は 2 以上の自然数) にし、 r 本のデータ線に時分割でデータ信号を伝える方式が多く、表示装置で用いられる。データ信号生成回路の出力とデータ線とは 1 対 r のサンプリングスイッチで接続され、サンプリングスイッチが順次オンになってデータを伝達する。これにより、データ信号を伝達する配線の占める面積も小さくすることができる。

【0005】

データ信号生成回路の出力を時分割でデータ線に伝える方式では、データ線にデータ信号が保持される必要がある。データ線は、表示装置が形成される基板上で列方向に延びた導電線で作られ、同じく導電線で作られた行方向の多数の走査線と絶縁層を挟んで交差している。このため、データ線と走査線の交差部に寄生容量が生じ、各データ線はデータ信号を保持するのに十分な容量を持っている。この容量は、データ線 D が走査線 P と交差したところで生じる寄生容量 C_s の総和であり、走査線本数を n とするとデータ線 1 本あたり $n \cdot C_s$ の大きさになる。寄生容量 C_s は、実際に基板上に配置されるデータ線の幅および走査線の幅とその間に挟まれる絶縁層の誘電率で決まるので、その大きさは容易にコントロールできる。

【0006】

各画素の駆動回路は、走査線から与えられる制御信号によって走査線単位で選択され、データ線からデータ信号を取り込む。取り込まれたデータ信号は駆動回路内に保持され、電圧または電流として表示素子に供給されて表示素子が動作することにより画像が表示される。

【0007】

データ線と駆動回路の間に直列の容量を設けた有機 EL 表示装置が、特許文献 1 に提案されている。この容量は、データ線の電圧信号を駆動回路に伝える結合容量であるだけでなく、伝えられる電圧信号を保持する保持容量としての機能を兼ね備えている。各駆動回路は、走査線の制御信号により選択されている期間に、それまで保持されていた電圧を消去するためのリセット信号が印加され、容量のデータ線に接続された端子とは反対側の端子の電圧がリセットされる。選択期間が終了すると、電圧がリセットされた端子は、そこから電流がどこにも流れないハイインピーダンス状態になり、その結果、容量にはデータ信号の電位とリセット電位との差電圧が保持される。すべての駆動回路の容量にデータ信号が保持された後、データ線を一定の基準電位にすると、今度は、電圧リセットされた端子がデータ信号に応じた電圧になる。これが駆動トランジスタのゲートに伝えられて、駆動電流が発生し、表示素子に流れて光が発せられることにより、表示が行われる。

【0008】

特許文献 1 の表示装置では、走査線は行ごとに 2 本設けられている。1 本は、駆動回路を順次選択して容量端子をリセットするための制御を行い、もう 1 本は、駆動トランジスタと有機 EL 素子の間の電流の同通と遮断とを制御するために設けられている。

【先行技術文献】

【特許文献】

【0009】

【特許文献 1】特開 2003-122301 号公報

【発明の概要】

【発明が解決しようとする課題】

【0010】

データ線と駆動回路の間にデータ信号を保持する容量を備えた回路方式では、走査線を選択する制御信号を行単位で順次印加して、各行の駆動回路にデータ信号を蓄えた後、データ線を基準電圧に設定する。基準電圧は、データ信号と同じく表示装置の外部で作られ、サンプリングスイッチを介してデータ線に伝えられる。基準電圧に設定された後、サンプリングスイッチが遮断されると、データ線はハイインピーダンス状態になるが、基準電位は、走査線との交差により生じた寄生容量に保持される。

【0011】

1本のデータ線には多数（ n 本）の走査線が交差しており、走査線が1本ずつ制御信号を切り替えるときは、データ線の電位はほとんど変動しない。一方、全走査線に一齐に信号が与えられると、走査線とデータ線の間の寄生容量によって、データ線に設定された基準電圧が走査線の制御信号に引きずられて変動する。基準電圧が変動すると、各駆動回路の容量を通じて駆動トランジスタのゲート電位も変動し、表示素子に供給する電圧や電流がデータ信号に対応した値からずれてしまう。この結果、データ信号に忠実な画像が表示できない。

【課題を解決するための手段】

【0012】

本発明は、複数の表示素子と、前記表示素子を駆動する複数の駆動回路と、前記複数の駆動回路に電圧信号を供給するデータ線と、前記データ線に前記電圧信号を設定するサンプリングスイッチと、前記データ線と交差して配置され、前記複数の駆動回路に制御信号を供給する複数の走査線と、を備えた表示装置であって、

前記複数の駆動回路の各々は、一方の端子が前記データ線に接続され、他方の端子が前記表示素子を駆動する回路部に接続された容量を含み、

前記複数の走査線は、前記複数の駆動回路を順次選択する制御信号と、前記複数の駆動回路を一齐に選択する制御信号とを前記駆動回路に供給し、

前記複数の走査線から前記複数の駆動回路を一齐に選択する制御信号が供給された後、前記サンプリングスイッチを通して前記データ線に前記電圧信号が設定されることを特徴とする。

【発明の効果】

【0013】

行を一齐に選択する制御信号が供給された後、サンプリングスイッチを通してデータ線に基準電圧が取り込まれるので、データ線に基準電位が設定された後は、走査線の電位が一齐に変化することがない。したがって基準電位が変動して表示画像に影響するのを防ぐことができる。

【図面の簡単な説明】

【0014】

【図1】本発明の表示装置の全体ブロック図である。

【図2】本発明の第1の実施例に用いられる画素の構成を示す回路図である。

【図3】第1の実施例の動作を示すタイミングチャートである。

【図4】本発明の第2の実施例に用いられる画素の構成を示す回路図である。

【図5】第2の実施例の動作を示すタイミングチャートである。

【図6】本発明の第3の実施例に用いられる画素の構成を示す回路図である。

【図7】第3の実施例の動作を示すタイミングチャートである。

【図8】本発明の表示装置を用いたデジタルスチルカメラシステムの全体構成を示すブロック図である。

【発明を実施するための形態】

【0015】

本発明の表示装置に用いられる駆動回路は、直列の容量によってデータ線と接続され、この容量に保持されたデータ信号により表示素子を駆動する。駆動回路にデータ信号を書き込むには、走査線から制御信号を与えて行を順次選択し、保持容量のデータ線側端子にデータ信号の電圧を設定する。このとき、保持容量の他方の端子は、それまでの電圧状態を消去するようにリセットされる。表示素子を駆動するときは、走査線に制御信号を与えて、駆動回路を表示素子を駆動できる状態にするとともに、データ線に映像信号とは別に決められた基準電圧を与える。これによって、駆動回路側の保持容量端子がデータ信号に対応した電圧になり、この電圧にしたがって駆動回路が表示素子に電圧または電流を供給して表示素子を駆動する。書き込みは1行ずつであるが、表示期間は全画素で同時である。書き込みが終了して表示期間に切り替わるとき、走査線に与えられる制御信号は、全行の走査線に一齐に印加される。

【0016】

データ線には、データ信号と基準電圧が設定されるが、これらの電圧信号は表示装置の外部で作られ、サンプリングスイッチを通してデータ線に設定される。データ線は、走査線との交差によって生じる寄生容量を持っているので、サンプリングスイッチが切れた状態でも電圧が維持される。しかし、全部の走査線が一斉に電圧を変化させるときは、寄生容量を通してデータ線の電位が変動する。

【0017】

走査線への一斉の制御信号印加によって、データ線の電位が変動して画像に影響が及ぶのを防止するために、本発明は、全行同時に走査線の制御信号レベルを変化させた後にデータ線の電圧を設定する。

10

【0018】

以下、本発明を実施例に基づいて説明する。

【実施例1】

【0019】

図1は、本発明の表示装置の第1の実施例である有機EL素子を利用した表示装置の構成を示すブロック図である。

【0020】

表示装置10の表示領域1には、複数の画素4がマトリクス状に配置されている。マトリクスの行ごとに走査線P(1)、P(2)、・・・、P(n)(nは行数)が設けられている。図1では、走査線は各行に1本描いてあるが、以下の実施例に示すように、走査線が各行に複数本の場合もある。マトリクスの列に沿って3m本のデータ線D1A、D1B、D1C、D2A、D2B、D2C、・・・、DmA、DmB、DmC(mは列数の1/3)が設けられている。データ線は、3列が1つの組を形成し、データ線D1A(1≤l≤m)にR(赤)、データ線D1B(1≤l≤m)にG(緑)、データ線D1C(1≤l≤m)にB(青)のデータ信号が与えられる。

20

【0021】

表示領域1の左辺に走査線駆動回路2が設けられ、走査線P(k)(1≤k≤n)に制御信号を供給する。

【0022】

表示領域1の上辺には、データ線ごとに設けられたサンプリングスイッチ3と、m本のビデオ信号線V1、および3本のスイッチ制御線V0が配置されている。サンプリングスイッチ3の各々は薄膜トランジスタであって、ソースがビデオ信号線V1の1つに接続され、ドレインがデータ線に、ゲートがスイッチ制御線V0に接続されている。RGBのデータ線に接続された3つのサンプリングスイッチ3は、順にオン状態になり、1本のビデオ信号線で伝達されるビデオ信号を3本のデータ線のいずれか1本にサンプリングする。

30

【0023】

ビデオ信号線V1は、不図示のビデオ信号生成回路で生成されたビデオ信号Video1、Video2、・・・、Videom(以下Videoと総称する)を伝達する。スイッチ制御線V0は、スイッチ3の開閉を制御するスイッチ制御信号CLA、CLB、CLC(以下CLと総称する)を伝達する。

40

【0024】

なお、図1の表示装置では、ビデオ信号線がm本、スイッチ制御線が3本であるが、サンプリングスイッチ3の構成を変えて、ビデオ信号線をm/2本、スイッチ制御線を6本としたり、あるいはその他の本数にすることもできる。

【0025】

図2は画素4の構成を示す回路図である。画素4は、表示を担う有機EL素子ELと、それを駆動する駆動回路5から構成されており、駆動回路5は、データ線との間に直列に接続された容量Cと、容量Cのデータ線と反対側の端子に接続された回路部6とで構成されている。回路部6は、容量Cの電圧に応じて有機EL素子を駆動するために設けられている。

50

【0026】

回路部6は、ゲートが容量Cのデータ線とは反対側の端子に接続された駆動トランジスタM1と、スイッチ動作するトランジスタM2、M3を含んで構成されている。駆動トランジスタM1は、ソースが電源線VCCに接続され、ドレインが第1のスイッチであるトランジスタM3の一方の端子に接続される。トランジスタM3のもう一方の端子はEL素子の陽極に接続され、EL素子の陰極は全画素共通に設けられた接地電位CGNDに接続される。トランジスタM2は、以下で説明するように駆動回路を初期化するための手段であって、走査線P2によって行単位で制御される。第1のスイッチであるトランジスタM3は走査線P1によって制御され、行ごとに順次、および全駆動回路で一斉にオンになる。駆動トランジスタM1は、ゲートソース間電圧によってドレイン電流が調節される飽和領域で動作させ、トランジスタM2、M3は、ゲートのH（ハイ）レベルとL（ロー）レベルによって導通と非導通の2状態を切り替えるスイッチとして、線形領域で動作させる。

10

【0027】

駆動回路5には、2本の走査線P1、P2と、データ線Dと、電源線VCCとが接続されている。図1では、走査線Pを各行に1本として示してあるが、実際には、図2に示すように、各行に2本の走査線P1、P2が設けられている。駆動回路5の動作は、走査線P1、P2の信号によって行ごとに独立に制御される。

【0028】

走査線P1、P2は、ともに走査線駆動回路2に接続され、走査線駆動回路2で生成された制御信号が供給される。走査線駆動回路2は、各行の画素4を順次選択しデータの書き込みを行う走査用の制御信号を走査線P1とP2に出力するとともに、有機EL素子に電流を流す経路を開閉して発光と非発光のタイミングを決めるための制御信号を走査線P1に出力する。

20

【0029】

図3は、図2の画素の回路動作を示すタイミングチャートである。上から順に、m本のビデオ信号線V1の1つによって伝達されるビデオ信号Video1、3本のスイッチ制御信号V0の信号CLA、CLB、CLC、第1行目の走査線P1(1)とP2(1)の制御信号、第n行目の走査線P1(n)、P2(n)の制御信号を示す。他のビデオ信号線V1にも、同様のビデオ信号Video2からVideomが供給されている。

30

【0030】

1回の表示サイクルである1フィールド期間1Fは、前半の、データ線Dから駆動回路5にデータを取り込む書き込み期間Twと、後半の、有機EL素子にデータに応じた電流を供給し発光させる表示期間Tdに分割される。

【0031】

書き込み期間Twにおいては、第1行から第n行まで、行単位で順次データが駆動回路に取り込まれる。

【0032】

時刻t1から時刻t2まで、スイッチ制御信号CLAがHレベルになり、データ信号線D1A($1 \leq l \leq m$)に接続されたスイッチ3が導通状態になる。ビデオ信号Video1がV1aになるタイミングでサンプリングされ、データ線D1Aに伝達され、データ線の持つ容量Cdに保持される。他のビデオ信号線V1のビデオ信号(Video2、Video3、・・・、Videom)も同様にサンプリングされ、データ線D1A($2 \leq l \leq m$)にそれぞれ保持される。

40

【0033】

スイッチ制御信号CLAがLレベルに戻った後、時刻t3から時刻t4の期間、スイッチ制御信号CLBがHレベルになり、ビデオ信号Video1がV1bのタイミングでサンプリングされ、データ線D1Bに保持される。同様に、時刻t5から時刻t6の期間、スイッチ制御信号CLCがHレベルになり、ビデオ信号Video1がV1cのタイミングでサンプリングされ、データ線D1Cに保持される。このようにして、全列のデータ線

50

D 1 A、D 1 B、D 1 C ($1 \leq l \leq m$) にビデオ信号がデータ信号として保持される。

【0034】

次いで時刻 t_7 において、第 1 行の走査線 P 1 (1)、P 2 (1) が L レベルから H レベルに切り替わり、トランジスタ M 2、M 3 が導通状態になる。駆動トランジスタ M 1 は、トランジスタ M 2 によってゲートとドレインが短絡状態になり、ドレインは E L 素子にも接続された状態になる。この結果、駆動トランジスタ M 1 から有機 E L 素子 E L に電流が流れ、ゲート電位が下がって、駆動トランジスタ M 1 はオン状態になる。

【0035】

時刻 t_8 で、走査線 P 2 (1) の H レベルを維持したまま、走査線 P 1 (1) を H レベルから L レベルにすると、トランジスタ M 3 が非導通状態になって E L 素子への電流供給を停止する。駆動トランジスタ M 1 は、ゲートとドレインが短絡状態にあるので、ドレイン電流がトランジスタ M 2 を通じて保持容量 C に流れ、ゲート電位 (ドレイン電位) を上昇させる。ゲート電位の上昇は、ゲートソース間電圧が駆動トランジスタ M 1 の閾値電圧 (V_{th}) になって駆動トランジスタのドレイン電流が 0 になると停止し、そのときの電位がゲートに保持されることになる。この t_7 から t_9 までの期間は、駆動回路 5 のゲートにそれ以前に保持されていた電圧状態を消去し、駆動トランジスタ M 1 側の保持容量端子の電圧をデータ信号保持のために初期化する期間である。本実施例の駆動回路 5 では、駆動トランジスタ M 1 が閾値状態になるように初期化される。

【0036】

この間、データ線 D 1 A は、サンプリングされたデータ信号の電圧 V_{1a} になっているので、保持容量 C には電圧 $\Delta V = V_{CC} - V_{th} - V_{1a}$ が保持される。他のデータ線もそれぞれサンプリングした電圧と閾値電圧の差に相当する電圧が保持される。その状態で時刻 t_9 で P 2 (1) が L レベルに戻り、第 1 行の駆動回路 5 へのデータ書き込みが完了する。

【0037】

次に、第 2 行のビデオ信号がビデオ信号線 V 1 に伝達され、第 1 行と同様にして、スイッチ制御線 C L A、C L B、C L C のスイッチ制御信号によるデータ線 D 1 A、D 1 B、D 1 C へのサンプリングと、走査線 P 1 (2)、P 2 (2) の制御信号による、第 2 行の駆動回路 5 へのデータ信号の書き込みが行われる。以下、順次第 n 行までの書き込みが行われて、書き込み期間 T_w が終了する。

【0038】

書き込み期間 T_w の間、走査線 P 1、P 2 の制御信号 P 1 (k)、P 2 (k) ($1 \leq k \leq n$) は、各行の選択時に H レベルになるだけで、他の行が選択されている期間はずっと L レベルである。トランジスタ M 2 がオフなので、駆動トランジスタ M 1 のゲートとそれに接続された保持容量 C の端子はハイインピーダンス状態にあり、電流の流入や流出がない。このため、データ線 D の電位が変動しても、保持容量 C は電圧 ΔV を保持し続けることになる。また、トランジスタ M 3 もオフであるから、データ線電位につられて駆動トランジスタ M 1 のゲート電位が変動しても、発光素子 E L には電流が流れず、非発光状態が維持される。

【0039】

次に表示期間 T_d の動作について説明する。

【0040】

表示期間になると、 m 本のビデオ信号線 V 1 には、ビデオ信号とは別の基準電圧 V_{refA} 、 V_{refB} 、 V_{refC} が順次伝達されてくる。基準電圧 V_{refA} 、 V_{refB} 、 V_{refC} は、ホワイトバランスが取れるようにそれぞれの値に設定されるが、 m 本のビデオ信号線 V 1 については同一の電圧である。

【0041】

時刻 t_{10} において、全行の第 1 走査線 P 1 (1)、P 1 (2)、 $\dots$ 、P 1 (n) が同時に L レベルから H レベルになる。第 2 走査線 P 2 (k) ($1 \leq k \leq n$) は L レベルのままである。第 1 走査線 P 1 によってすべての駆動回路 5 が選択され、トランジスタ M

10

20

30

40

50

3 が全画素一斉に非導通状態から導通状態に変化する。

【0042】

この状態で、時刻 t_{10} から時刻 t_{11} まではスイッチ制御信号 CLA が H レベルになり、基準電圧 V_{refA} がサンプリングされてデータ線 $D1A$ ($1 \leq l \leq m$) に保持される。同様に、時刻 t_{12} から時刻 t_{13} まではスイッチ制御信号 CLB が H レベルになり、基準電圧 V_{refB} がデータ線 $D1B$ ($1 \leq l \leq m$) に保持され、時刻 t_{14} から時刻 t_{15} まではスイッチ制御信号 CLC が H レベルになり、基準電圧 V_{refC} がデータ線 $D1C$ ($1 \leq l \leq m$) に保持される。

【0043】

CLA が H レベルになり、データ線 $D1A$ ($1 \leq l \leq m$) に基準電圧 V_{refA} が伝達されると、その列の駆動回路 5 においては、保持容量 C の、データ線側の端子が基準電圧 V_{refA} になる。保持容量 C は、書き込み期間 T_w 中にデータ線 D の電圧信号 $V1a$ が書き込まれ、電圧 $\Delta V = V_{CC} - V_{th} - V1a$ として保持しているので、もう一方の端子の電位は $V_{refA} + \Delta V$ になる。この端子は駆動トランジスタ $M1$ のゲートに接続されているから、結局、駆動トランジスタ $M1$ のゲートソース間電圧は

$$\begin{aligned} V_{gs} &= V_{CC} - (V_{refA} + \Delta V) \\ &= V_{th} + V1a - V_{refA} \end{aligned}$$

となる。書き込まれたデータ信号 $V1a$ に閾値電圧分を上乗せした電圧がゲートソース間にかかるので、閾値電圧のばらつきに影響されず、データ信号 $V1a$ によって決まるドレイン電流が発生する。データ線 $D1B$ 、 $D1C$ ($1 \leq l \leq m$) についても同様である。

【0044】

データ信号に対応した電圧信号 $V1a$ は、そのまま駆動トランジスタのゲートソース間にかかる電圧として決められているので、基準電圧 V_{ref} の値は本来は 0 V である。表示画像の輝度を全体に調整するために、基準電圧を 0 V 以外の値にすることも可能である。また、ホワイトバランスのために、 V_{refA} 、 V_{refB} 、 V_{refC} をそれぞれ別の値に設定することもできる。しかし、定められた基準電圧が意図しない変動を受けると、全体の輝度が変わったり、ホワイトバランスが取れなくなるなどの画像への影響が生じる。

【0045】

走査線 $P1$ はスイッチ制御信号 CLA と同時に H レベルになるので、駆動回路 5 のトランジスタ $M3$ はオン状態になる。スイッチ制御信号 CLA 、 CLB 、 CLC がそれぞれ H レベルになってデータ線が基準電位 V_{ref} に設定され、駆動トランジスタから電流が供給できる状態になると、直ちに有機 EL 素子に電流が流れて発光する。発光は、表示期間 T_d の終了時刻 t_{16} に $P1$ が一斉に L レベルに戻るまで継続する。発光期間中は走査線 $P1$ 、 $P2$ の電位は H または L レベルに固定されている。

【0046】

このように、全行の走査線 $P1(1)$ 、 $P1(2)$ 、 $\dots$ 、 $P1(n)$ を、一斉に選択して、消灯のための L レベルから発光のための H レベルに切り替えた後、サンプリングスイッチ 3 を順次オンにしてデータ線を基準電圧レベルにする。サンプリングスイッチ 3 がオフになると、データ線 D はハイインピーダンス状態になるが、走査線 $P2$ は H レベルのまま変動しないので、データ線の基準電位が走査線に引きずられて変動することがない。この結果、輝度変動やホワイトバランス変動がない正しい画像が表示される。

【0047】

サンプリングスイッチ 3 は、3 本のデータ線で順次オンするので、はじめにサンプリングされるデータ線の基準電圧が設定される時点で、走査線の制御信号の立ち上がりが必要がある。本実施例では、走査線 $P0$ 、 $P1$ の制御信号の一斉立ち上がりを、はじめに H レベルになるスイッチ制御線 CLA の立ち上がりと同時刻 t_{10} にしているので、走査線の制御信号が立ち上がった後、サンプリングスイッチによる基準電圧が設定される。つまり上の条件を満たしている。

10

20

30

40

50

【0048】

本実施例においては、書き込み期間 T_w の初めにトランジスタ M_2 と M_3 がオンすることにより、駆動トランジスタ M_1 のゲート電圧にそれまで保持されていた電位が消去され、その後、トランジスタ M_3 をオフ、 M_2 をオンとすることにより駆動トランジスタ M_1 が閾値状態にリセットされる。トランジスタ M_2 は、駆動回路 5 の初期化のためのリセットスイッチである。

【0049】

表示期間には、全行の走査線 P_1 が一斉に L レベルから H レベルに切り替わり、トランジスタ M_3 をオンさせて駆動トランジスタ M_1 と有機 EL 素子 EL を接続する。これにより、駆動回路 5 が有機 EL 素子を駆動できる状態になる。この状態でデータ線から基準電圧を与えると、保持容量 C を通して回路部 6 にデータ信号が伝わり、その値に応じて有機 EL 素子に電流が供給される。走査線 P_2 の制御信号は、行ごとに駆動回路を選択するためにのみ供給されるが、走査線 P_1 の制御信号は、行ごとの選択と、全行一斉の選択との両方の制御信号を供給する。以下、行ごとの選択と、全行一斉の選択との両方の制御信号を供給する走査線 P_1 を主走査線、行ごとに駆動回路を選択するためにのみ供給される走査線 P_2 を副走査線と呼んで区別する。

【0050】

全走査線数のうちの主走査線数の割合は、本実施例では $1/2$ である。この割合が高い駆動回路は、一斉に信号が切り替わる走査線が多いことを意味する。高いと走査線の制御信号がデータ線電位に与える影響が大きくなるから、割合は小さいほうが好ましい。

【0051】

図 3 では、主走査線 P_1 の立ち上がりとスイッチ制御信号 CLA の立ち上がりを同時刻 (t_{10}) にしてあるが、表示期間 T_d の中で、主走査線 P_1 の立ち上がり時刻をスイッチ制御信号 CLA の立ち上がり時刻より早くしてもよい。

【0052】

m 本のビデオ信号線 V_1 は、基準電圧 V_{refA} 、 V_{refB} 、 V_{refC} を伝達した後、次の書き込み期間になるまではどのような電圧 V_x であってもよい。本実施例では、消費電力を節約するために、この期間、基準電圧を発生する回路の電源を切って出力を停止してある。

【0053】

表示期間 T_d 中に、 CLA 、 CLB 、 CLC の信号を複数回印加して、各回で異なる基準電圧 V_{ref} をデータ線に設定してもよい。これによって、1 つの表示期間に輝度の異なる画像を表示し、動画のボケを改善することができる。

【0054】

また、全行の走査線を、偶数行と奇数行などいくつかの組に分けて、組単位で走査線 P_1 に制御信号を印加して発光させることもできる。このときは、各組の走査線 P_1 に一斉に制御信号を印加した後、データ線に当該組の発光に合わせた基準電圧を設定する。

【実施例 2】

【0055】

図 4 は、本発明の第 2 の実施例である有機 EL 表示装置の画素 4 を示す回路図である。表示装置全体の構成は図 1 と同じである。図 4 の駆動回路 5 は、データ線と保持容量との間に第 2 のスイッチとして働くトランジスタ M_0 を配置し、トランジスタ M_0 のゲートに第 3 の走査線 P_0 を接続している。保持容量 C は、トランジスタ M_0 を介してデータ線と接続される。その他の部分は図 2 と同じであり、説明を省略する。

【0056】

タイミングチャートを図 5 に示す。図 5 は、図 3 に第 3 の走査線の制御信号 P_0 を付け加えたものであり、図 3 と同じチャートには同じ符号を付した。第 2 のスイッチであるトランジスタ M_0 は、走査線 P_0 によって制御され、書き込み期間に行順次でオンし、表示期間に全駆動回路で一斉にオンする。

【0057】

書き込み期間 T_w においては、 t_1 から t_8 の期間、 $P_0(1)$ が H レベルになり、これによって第 1 行が選択される。第 1 行の駆動回路のトランジスタ M_0 がオンになって、データ線 D と保持容量 C とが接続される。第 1 行の選択期間のなかで、時刻 t_1 から t_2 の間、走査線 $P_1(1)$ と $P_2(1)$ が H レベルになり、トランジスタ M_2 と M_3 がオンになるので、駆動トランジスタ M_1 がダイオード接続状態になり、有機 EL 素子に電流が流れてゲート電位が下がる。次の t_2 から t_8 までの間は、トランジスタ M_3 はオフになるので、駆動トランジスタ M_1 のドレイン電流が、保持容量 C とトランジスタ M_0 を通ってデータ線 D に流れる。データ線はサンプリングスイッチがオフでハイインピーダンス状態であるが、寄生容量が十分大きいので電位を変えずに電流を吸収する。この電流により駆動トランジスタ M_1 のゲート電位が上昇し、閾値レベルにリセットされる。

10

【0058】

この間に、 $t_1 - t_3$ の期間に CL_A 、 $t_4 - t_5$ の期間に CL_B 、 $t_6 - t_7$ の期間に CL_C が H レベルになってスイッチ 3 が閉じ、データ線 D にデータ信号 V_{1a} 、 V_{1b} 、 V_{1c} が設定される。時刻 t_8 で走査線 P_0 が L レベルになり、第 1 行の選択期間が終了する。 M_2 はオフになるが、1 列目の画素の場合、保持容量の両端に、データ電圧 $\Delta V = V_{CC} - V_{th} - V_{1a}$ が保持される。他の列の画素にも同様のデータ電圧が保持される。

【0059】

次いで第 2 行が選択されて、同様にデータ電圧が書き込まれる。以下、第 n 行まで順に書き込みが行われ、書き込み期間が終了する。

20

【0060】

表示期間 T_d では、全行の P_0 と P_1 が一斉に L レベルから H レベルに切り替わり、トランジスタ M_0 と M_3 がオンになる。トランジスタ M_2 はオフ状態を維持する。これにより、データ線 D が全画素の保持容量 C に接続され、回路部 6 が有機 EL 素子を駆動できる状態になる。このようにした後、データ線を基準電圧 V_{refA} 、 V_{refB} 、 V_{refC} に設定すると、保持容量 C のデータ線とは反対側の端子にデータ信号が反転した形で伝わる。ゲートソース間電圧は、第 1 行第 1 列の駆動回路 5 では、

$$V_{gs} = V_{CC} - (V_{refA} + \Delta V)$$

$$= V_{th} + V_{1a} - V_{refA}$$

となる。この電圧によって有機 EL 素子 EL が発光する。

30

【0061】

本実施例においては、実施例 1 と同じく、主走査線 P_1 と副走査線 P_2 の制御信号により駆動トランジスタ M_1 のゲートが閾値電圧にリセットされる。同時に、主走査線 P_0 の制御信号により、各行の選択期間にデータ線と駆動回路が接続され、非選択期間中はデータ線と駆動回路が切り離される。非選択期間の間、駆動トランジスタ M_1 のゲート電位はゲート寄生容量によって保持され、閾値電圧レベルを維持する。表示期間には、全行の主走査線 P_1 と P_0 が一斉に L レベルから H レベルに切り替わり、トランジスタ M_3 をオンさせて駆動トランジスタ M_1 と有機 EL 素子 EL を接続する。これにより、回路部 6 が有機 EL 素子を駆動できる状態になる。トランジスタ M_0 をオンさせてデータ線と保持容量とを接続すると、保持容量 C を通して保持されていたデータ電圧が回路部 6 に伝わり、回路部 6 が有機 EL 素子を駆動する。

40

【0062】

本実施例の駆動回路 5 では、走査線 P_2 が副走査線であって、その制御信号は、行ごとに駆動回路を選択するためにのみ供給される。走査線 P_0 と P_1 は主走査線であって、それらの制御信号は、行ごとの選択と、全行一斉の選択との両方の制御信号を供給する。全走査線数のうちの主走査線数の割合は、本実施例では $2/3$ である。

【実施例 3】

【0063】

図 6 は、本発明の第 3 の実施例である有機 EL 表示装置の画素 4 を示す回路図である。表示装置全体の構成は図 1 と同じである。図 6 の駆動回路 5 は、図 4 の駆動回路 5 から、

50

トランジスタM2と走査線P2をなくし、さらに、保持容量Cの駆動トランジスタ側の端子と電源線VCCとの間に第3のスイッチとして機能するトランジスタM4を設けたものである。トランジスタM4はPチャンネル型で、ゲートが第3のトランジスタM3と同じ走査線P1に接続されている。その他の部分は図4と同じである。

【0064】

図7は、本実施例の表示装置の動作を示すタイミングチャートである。本実施例においては、第3のスイッチであるトランジスタM4が、書き込み期間中全駆動回路でオンになり、保持容量Cの駆動トランジスタ側の端子をVCCにする。すなわち、トランジスタM4は、駆動回路を初期化するリセットスイッチとして働く。また、トランジスタM4は、表示期間中に全駆動回路で一斉にオフになり、それによって表示素子が駆動される。

10

【0065】

書き込み期間Twにおいては、第1行選択期間t1-t6の間、スイッチ制御線の制御信号CLA、CLB、CLCが順次Hレベルになり、データ線にデータ信号V1a、V1b、V1cがサンプリングされる。同じ期間、走査線P0(1)がHレベルになり、第1行の駆動回路5のトランジスタM0がオンになり、保持容量Cのデータ線側端子がデータ信号の電位になる。書き込み期間中、走査線P1は終始Lレベルにあり、トランジスタM4がオン、トランジスタM3がオフになっているので、保持容量Cのもう一方の端子は電位がVCCに固定されている。このため、第1行の選択期間(t1-t6)終了後は、保持容量Cにデータ信号に対応した電圧、第1列の駆動回路5の場合は $\Delta V = VCC - V1a$ の電圧、が保持される。以下、同様に、第n行までの書き込みが行われる。

20

【0066】

表示期間Tdになると、まず、すべての走査線P0(k)、P1(k) ($1 \leq k \leq n$)が一斉にLレベルからHレベルになり、トランジスタM4はオフ、トランジスタM3がオンになる。保持容量Cは、駆動トランジスタM1のゲートに接続された側の端子がVCCから切り離されフローティング状態になるが、駆動トランジスタM1のゲートにある小さな寄生容量により、ほぼVCCの電位を保持している。その後、スイッチ制御線の制御信号CLA、CLB、CLCが順次Hレベルになり、データ線に基準電圧VrefA、VrefB、VrefCがサンプリングされると、駆動トランジスタM1のゲート電位は、第1行第1列の駆動回路では、 $\Delta V + VrefA$ となり、ゲートソース間電圧が、

$$\begin{aligned} Vgs &= VCC - (\Delta V + VrefA) \\ &= V1a - VrefA \end{aligned}$$

30

となる。他の画素も同様にデータ信号に対応した電圧が設定される。この結果、駆動トランジスタM1のドレインから有機EL素子ELにデータ信号に応じた駆動電流が流れる。本実施例においては、駆動トランジスタのばらつきは無視できる程度であるとして、基準電圧は、駆動トランジスタM1の閾値電圧を上乗せした電圧に設定される。

【0067】

本実施例においては、駆動回路5が、書き込み期間の初めに初期化され、駆動トランジスタM1のゲートはVCCにリセットされる。表示期間には、駆動トランジスタと有機EL素子を接続し、データ線と保持容量とを接続する。これにより、回路部6が有機EL素子を駆動する状態に切り替えられる。

40

【0068】

走査線P0の制御信号は、行ごとの選択と、全行一斉の選択との両方の制御信号を供給する。走査線P1は一斉に変化するのみで、列方向に設けてもよい。

【0069】

図6の画素構成では、保持容量Cの駆動トランジスタ側端子と電源線VCCとの接続が、走査線P1の制御信号によって、全行一斉に制御されている。これと違って、保持容量Cの駆動トランジスタ側端子をVCCに接続してそれまでの状態をリセットする動作を、走査線P0の制御信号と同期して行ごとに行ってもよい。その場合は、もう1本別の走査線を設けて、書き込み期間Twの間、トランジスタM4を、トランジスタM0がオンになるタイミングに合わせて順次オンにし、表示期間Tdは、トランジスタM4をオフに保つ

50

ておく。P 1 は列方向に設け、走査線 P 0 にこの第 3 の走査線を加えると、主走査線の割合は $1/2$ になる。

【0070】

本実施例では、図 7 に示すとおり、表示期間 T d における走査線 P 0、P 1 の立ち上がり時刻を、スイッチ制御信号 C L A の立ち上がり時刻 t 1 0 より少し早くしてある。走査線の制御信号の遅延時間が遅延がこの時間差の範囲内であれば、遅延が生じても、走査線の制御信号の切り替わり後に基準電位が設定されるという条件が満たされるから、データ線電位に影響が及ぶのを防ぐことができる。

【0071】

回路部 6 は、保持容量 C のデータ線とは反対側の端子の電圧にしたがって表示素子を駆動する。実施例 1-3 では表示素子は有機 E L 素子であったが、これを液晶素子に置き換えてもよい。液晶素子は電圧を印加して駆動するので、その場合の回路部 6 は、図 5 から駆動トランジスタ M 1 とトランジスタ M 5 をなくし、容量 C のデータ線とは反対側の端子と液晶素子の画素電極とを直結した回路でよい。トランジスタ M 0 と M 4 を行ごとに順次オンさせて、データ信号を保持容量に保持し、その後、トランジスタ M 0 を一斉にオンさせると、データ信号を反転した電圧信号が液晶素子に印加される。

【実施例 4】

【0072】

上記構成の表示装置を用いて、情報表示装置を構成することができる。この情報表示装置は携帯電話、携帯コンピュータ、デジタルスチルカメラもしくはビデオカメラのいずれかの形態をとる。もしくはそれらの各機能の複数を実現する装置である。

【0073】

図 8 は、本発明の表示装置を用いたデジタルスチルカメラシステム 1 1 のブロック図である。撮影部 1 2 で撮影した映像、またはメモリ 1 5 に記録された映像は、映像信号処理回路 1 3 で信号処理され、本発明の表示装置である表示パネル 1 4 に表示される。C P U 1 5 は、操作部 1 7 からの入力によって、撮影部 1 2、メモリ 1 5、および映像信号処理回路 1 3 を制御して、状況に適した撮影、記録、再生、表示を行う。本発明の表示装置は、この他の各種の電子機器の表示部としても利用できる。

【符号の説明】

【0074】

- 2 走査線駆動回路
- 3 サンプリングスイッチ
- 4 画素
- 5 駆動回路
- 6 回路部
- 10 表示装置
- P 0、P 1、P 2 走査線
- M 0、M 1、M 2、M 3、M 4 トランジスタ
- C 保持容量
- V 0 スイッチ制御線
- V 1 ビデオ信号線
- D データ線
- E L 有機 E L 素子

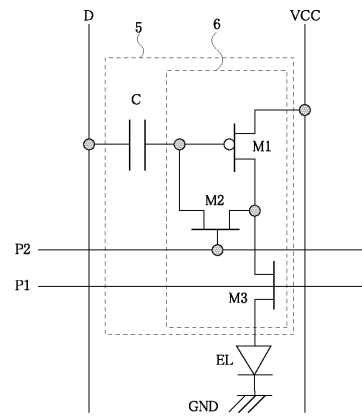
10

20

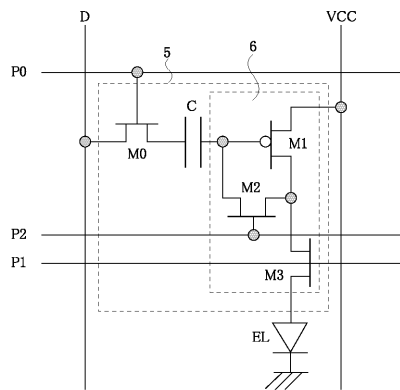
30

40

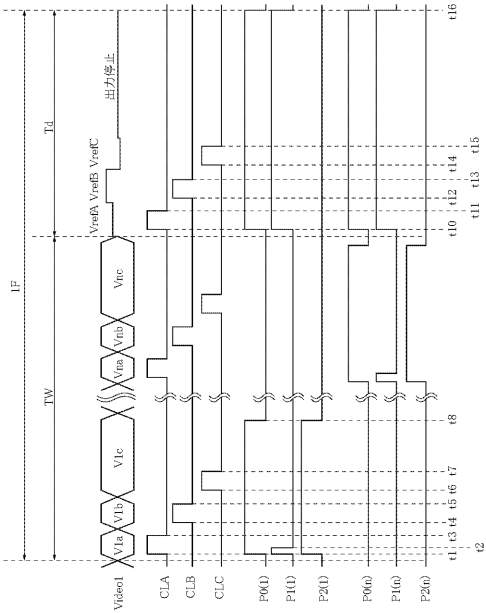
【图 2】



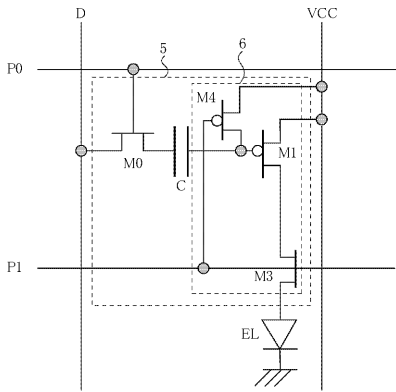
【图 4】



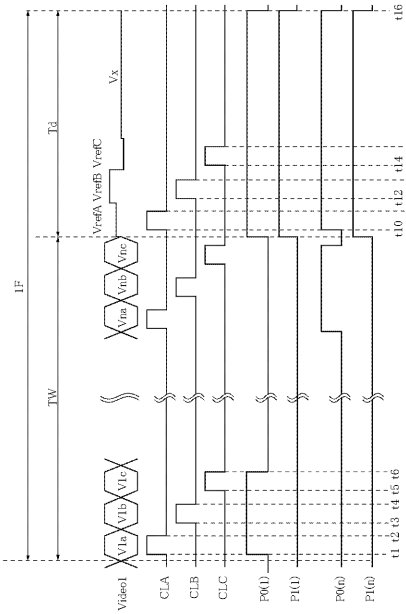
【図 5】



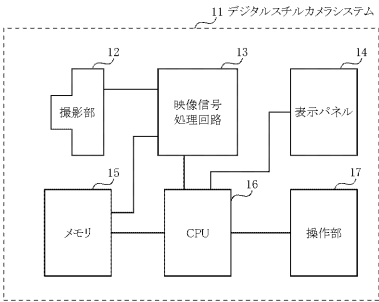
【図 6】



【図 7】



【図 8】



フロントページの続き

(51)Int.Cl.

F I

テーマコード (参考)

G 0 9 G 3/20 6 4 1 B
H 0 5 B 33/14 A

F ターム(参考) 5C080 AA06 BB05 DD23 HH09 JJ02 JJ03 JJ04
5C380 AA01 AB06 AC08 AC09 AC11 BA12 BA20 BB02 BB08 BB21
CA02 CA12 CA24 CA52 CA54 CB01 CB16 CB17 CB31 CC04
CC30 CC33 CC37 CC53 CC61 CC63 CC64 CD013 CD014 CE09
DA02 DA06 DA35

专利名称(译)	表示装置		
公开(公告)号	JP2011170289A	公开(公告)日	2011-09-01
申请号	JP2010036553	申请日	2010-02-22
[标]申请(专利权)人(译)	佳能株式会社		
申请(专利权)人(译)	佳能公司		
[标]发明人	山下孝教 郷田達人		
发明人	山下 孝教 郷田 達人		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	G09G3/3291 G09G3/3233 G09G2300/0819 G09G2300/0842 G09G2300/0861 G09G2310/0297 G09G2320/0219		
FI分类号	G09G3/30.J G09G3/20.621.A G09G3/20.623.D G09G3/20.623.U G09G3/20.624.B G09G3/20.641.B H05B33/14.A G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC02 3K107/CC31 3K107/EE03 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD23 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C380/AA01 5C380/AB06 5C380/AC08 5C380/AC09 5C380/AC11 5C380/BA12 5C380/BA20 5C380/BB02 5C380/BB08 5C380/BB21 5C380/CA02 5C380/CA12 5C380/CA24 5C380/CA52 5C380/CA54 5C380/CB01 5C380/CB16 5C380/CB17 5C380/CB31 5C380/CC04 5C380/CC30 5C380/CC33 5C380/CC37 5C380/CC53 5C380/CC61 5C380/CC63 5C380/CC64 5C380/CD013 5C380/CD014 5C380/CE09 5C380/DA02 5C380/DA06 5C380/DA35		
代理人(译)	佐藤安倍晋三 黑岩Soware		
外部链接	Espacenet		

摘要(译)

解决的问题：同时向扫描线施加控制信号，并且由于扫描线和数据线之间的电容，数据线的电位会发生波动。显示元件（EL），驱动电路（5），数据线（D），用于在数据线上设置电压信号的采样开关（3）以及布置在数据线上的扫描。具有线（P0，P1）的显示装置（10），该驱动电路包括电容器（C），其一端连接到数据线，另一端连接到用于驱动显示元件的电路部分（6），从扫描线顺序选择驱动电路，一次选择用于将数据线的电压信号保持在驱动电路的容量中的控制信号和驱动电路，并且根据保持在该容量中的电压来驱动显示元件。和一个控制信号一种显示装置，其中，在一次选择用于选择驱动电路的控制信号之后，通过采样开关将用于驱动显示元件的电压信号设定为数据线。[选择图]图3

