

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-91682

(P2010-91682A)

(43) 公開日 平成22年4月22日(2010.4.22)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09F 9/30 (2006.01)	G09F 9/30 338	5C080
H01L 27/32 (2006.01)	G09F 9/30 365Z	5C094
G09G 3/20 (2006.01)	G09G 3/20 642A	
H01L 51/50 (2006.01)	G09G 3/20 641D	
審査請求 未請求 請求項の数 18 O L (全 33 頁) 最終頁に続く		

(21) 出願番号 特願2008-259912 (P2008-259912)
 (22) 出願日 平成20年10月6日 (2008.10.6)

(71) 出願人 302020207
 東芝モバイルディスプレイ株式会社
 埼玉県深谷市幡羅町一丁目9番地2
 (74) 代理人 100058479
 弁理士 鈴江 武彦
 (74) 代理人 100108855
 弁理士 蔵田 昌俊
 (74) 代理人 100091351
 弁理士 河野 哲
 (74) 代理人 100088683
 弁理士 中村 誠
 (74) 代理人 100109830
 弁理士 福原 淑弘
 (74) 代理人 100075672
 弁理士 峰 隆司

最終頁に続く

(54) 【発明の名称】 アクティブマトリクス型有機EL表示装置及びアクティブマトリクス型有機EL表示装置の駆動方法

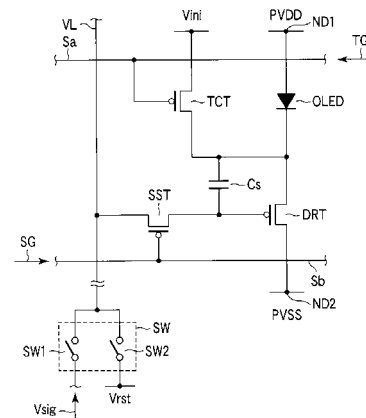
(57) 【要約】

【課題】 高精細化が可能であり、階調再現性に優れ、輝度ムラを抑制できる表示品位の優れたアクティブマトリクス型有機EL表示装置及びアクティブマトリクス型有機EL表示装置の駆動方法を提供する。

【解決手段】 アクティブマトリクス型有機EL表示装置は、複数の映像信号線VLと、複数の画素とを備えている。各画素は、高電位電源配線に接続された陽極を含んだ有機ELダイオードOLEDと、低電位電源配線に接続されたドレイン電極を含んだPチャネル型の駆動トランジスタDRTと、駆動トランジスタのソース電極及びゲート電極に接続された容量部Csと、初期化電圧Viniを出力させるかどうか切替える初期化トランジスタTCTと、映像信号線VLを介して供給される映像信号電圧Vsigを出力させるかどうか切替える書き込みトランジスタSSTとを有している。

【選択図】 図3

図3



【特許請求の範囲】

【請求項 1】

複数の映像信号線と、

前記各映像信号線に接続された複数の画素と、を備え、

前記各画素は、

高電位電源配線に接続された陽極、前記陽極に対向配置された陰極並びに前記陽極及び陰極間に挟持された有機物層を含んだ有機 E L ダイオードと、

前記有機 E L ダイオードの陰極に接続されたソース電極、低電位電源配線に接続されたドレイン電極及びゲート電極を含んだ P チャネル型の駆動トランジスタと、

前記駆動トランジスタのソース電極に接続された第 1 電極及び前記駆動トランジスタのゲート電極に接続された第 2 電極を含んだ容量部と、

前記駆動トランジスタのソース電極に接続されたドレイン電極、第 1 走査信号線に接続されたゲート電極及び初期化電圧が供給されるソース電極を含み、前記初期化電圧を出力させるかどうか切換え、前記駆動トランジスタのソース電極の電位を初期化させるかどうか切換える初期化トランジスタと、

前記駆動トランジスタのゲート電極に接続されたドレイン電極、前記映像信号線に接続されたソース電極及び第 2 走査信号線に接続されたゲート電極を含み、前記映像信号線を介して供給される映像信号電圧を出力させるかどうか切換える書込みトランジスタと、を有しているアクティブマトリクス型有機 E L 表示装置。

【請求項 2】

前記各画素は、

前記駆動トランジスタのソース電極に接続された第 1 電極及び前記第 1 走査信号線に接続された第 2 電極を含んだ他の容量部をさらに有し、

前記初期化トランジスタのソース電極は、前記高電位電源配線に接続されている請求項 1 に記載のアクティブマトリクス型有機 E L 表示装置。

【請求項 3】

複数の映像信号線と、

前記各映像信号線に接続された複数の画素と、を備え、

前記各画素は、

高電位電源配線に接続された陽極、前記陽極に対向配置された陰極並びに前記陽極及び陰極間に挟持された有機物層を含んだ有機 E L ダイオードと、

前記有機 E L ダイオードの陰極に接続されたソース電極、低電位電源配線に接続されたドレイン電極及びゲート電極を含んだ P チャネル型の駆動トランジスタと、

第 1 電極及び前記駆動トランジスタのゲート電極に接続された第 2 電極を含んだ容量部と、

前記容量部の第 1 電極に接続されたソース電極、第 1 走査信号線に接続されたゲート電極及び前記駆動トランジスタのソース電極に接続されたドレイン電極を含み、前記駆動トランジスタのソース電極の電位を初期化させるかどうか切換える初期化トランジスタと、

前記高電位電源配線に接続されたソース電極、前記第 1 走査信号線に接続されたゲート電極及び前記駆動トランジスタのゲート電極に接続されたドレイン電極を含み、前記駆動トランジスタのゲート電極の電位を前記高電位電源配線の電位に設定させるかどうか切換えるリセットトランジスタと、

前記容量部の第 1 電極に接続されたドレイン電極、前記映像信号線に接続されたソース電極及び第 2 走査信号線に接続されたゲート電極を含み、前記映像信号線を介して供給される映像信号電圧を出力させるかどうか切換える書込みトランジスタと、を有しているアクティブマトリクス型有機 E L 表示装置。

【請求項 4】

前記複数の画素及び複数の映像信号線に接続された駆動部をさらに備え、

前記駆動部は、

リセット期間に、前記初期化トランジスタを導通状態にさせ、前記初期化電圧 V_{ini}

10

20

30

40

50

を前記初期化トランジスタを介して前記駆動トランジスタのソース電極に印加し前記駆動トランジスタのソース電極の電位を初期化電位 V_{ini} に設定し、かつ、前記駆動トランジスタのゲート電極にリセット電圧 V_{rst} を印加し前記駆動トランジスタのゲート電極の電位をリセット電位 V_{rst} に設定し、

前記リセット期間に続くキャンセル期間に、前記駆動トランジスタのゲート電極に前記リセット電圧の印加を維持させ、前記初期化トランジスタを非導通状態に切換え、前記駆動トランジスタのソース電極の電位を、前記リセット電位と前記駆動トランジスタの閾値電圧 V_{th} との差 $V_{rst} - V_{th}$ に設定し、

前記キャンセル期間に続く書込み期間に、前記書込みトランジスタを導通状態にさせ、前記有機 EL ダイオードに発光させる光の階調に対応させた映像信号電圧 V_{sig} を前記書込みトランジスタを介して前記駆動トランジスタのゲート電極に印加し、前記駆動トランジスタのソース電極の電位を、前記映像信号電圧の印加によって生じた前記駆動トランジスタのソース電極の電位の変動 ($-\Delta V$) を加えた $V_{rst} - V_{th} - \Delta V$ に設定し、

前記書込み期間に続く発光期間に、前記書込みトランジスタを非導通状態に切換え、前記駆動トランジスタの利得係数を β とすると、前記駆動トランジスタの出力電流 $I_{el} = 1/2 \times \beta \times (V_{sig} - V_{rst} + \Delta V)^2$ を前記有機 EL ダイオードに与え、発光させる請求項 1 に記載のアクティブマトリクス型有機 EL 表示装置。

【請求項 5】

前記複数の画素及び複数の映像信号線に接続された駆動部をさらに備え、

前記駆動部は、

リセット期間に、前記初期化トランジスタを導通状態にさせ、前記初期化トランジスタを介して前記駆動トランジスタのソース電極の電位を前記高電位電源配線と同じ電圧電位 P_{VDD} に設定し、かつ、前記駆動トランジスタのゲート電極にリセット電圧 V_{rst} を印加し前記駆動トランジスタのゲート電極の電位をリセット電位 V_{rst} に設定し、

前記リセット期間に続くキャンセル期間に、前記駆動トランジスタのゲート電極に前記リセット電圧の印加を維持させ、前記初期化トランジスタを非導通状態に切換え、前記駆動トランジスタのソース電極の電位を、前記リセット電位と前記駆動トランジスタの閾値電圧 V_{th} との差 $V_{rst} - V_{th}$ に設定し、

前記キャンセル期間に続く書込み期間に、前記書込みトランジスタを導通状態にさせ、前記有機 EL ダイオードに発光させる光の階調に対応させた映像信号電圧 V_{sig} を前記書込みトランジスタを介して前記駆動トランジスタのゲート電極に印加し、前記駆動トランジスタのソース電極の電位を、前記映像信号電圧の印加によって生じた前記駆動トランジスタのソース電極の電位の変動 ($-\Delta V$) を加えた $V_{rst} - V_{th} - \Delta V$ に設定し、

前記書込み期間に続く発光期間に、前記書込みトランジスタを非導通状態に切換え、前記駆動トランジスタの利得係数を β とすると、前記駆動トランジスタの出力電流 $I_{el} = 1/2 \times \beta \times (V_{sig} - V_{rst} + \Delta V)^2$ を前記有機 EL ダイオードに与え、発光させる請求項 2 に記載のアクティブマトリクス型有機 EL 表示装置。

【請求項 6】

前記複数の画素及び複数の映像信号線に接続された駆動部をさらに備え、

前記駆動部は、

リセット期間に、前記リセットトランジスタを導通状態にさせ、前記リセットトランジスタを介して前記駆動トランジスタのゲート電極の電位を前記高電位電源配線と同じ電圧電位 P_{VDD} に設定し、かつ、前記駆動トランジスタのソース電極にリセット電圧 V_{rst} を印加し前記駆動トランジスタのソース電極の電位をリセット電位 V_{rst} に設定し、

前記リセット期間に続くキャンセル期間に、前記初期化トランジスタを導通状態にさせ、前記駆動トランジスタのソース電極の電位を、前記電圧電位と前記駆動トランジスタの閾値電圧 V_{th} との差 $P_{VDD} - V_{th}$ に設定し、

前記キャンセル期間に続く書込み期間に、前記リセットトランジスタ及び初期化トランジスタを非導通状態に切換え、前記書込みトランジスタを導通状態にさせ、前記有機 EL ダイオードに発光させる光の階調に対応させた映像信号電圧 V_{sig} を前記書込みトラン

10

20

30

40

50

ジスタを介して前記容量部に印加し前記容量部に記憶させ、前記駆動トランジスタのゲート電極の電位を $V_{sig} + V_{th}$ に設定し、

前記書込み期間に続く発光期間に、前記書込みトランジスタを非導通状態に切換え、前記駆動トランジスタの利得係数を β とすると、前記駆動トランジスタの出力電流 $I_{el} = 1/2 \times \beta \times (V_{sig} - P_{VDD})^2$ を前記有機 EL ダイオードに与え、発光させる請求項 3 に記載のアクティブマトリクス型有機 EL 表示装置。

【請求項 7】

前記書込み期間は、映像信号線書込み期間と、前記映像信号線書込み期間に続く画素書込み期間と、を含み、

前記駆動部は、

10

前記映像信号線書込み期間に、前記書込みトランジスタを非導通状態にさせ、前記有機 EL ダイオードに発光させる光の階調に対応させた映像信号電圧 V_{sig} を前記映像信号線に印加し前記映像信号線に記憶させ、

前記画素書込み期間に、前記映像信号線への前記映像信号電圧の印加を止め、前記書込みトランジスタを導通状態に切換え、前記映像信号線に記憶された前記映像信号電圧を前記書込みトランジスタを介して前記駆動トランジスタのゲート電極に印加し、前記駆動トランジスタのソース電極の電位を、前記映像信号電圧の印加によって生じた前記駆動トランジスタのソース電極の電位の変動 ($-\Delta V$) を加えた $V_{rst} - V_{th} - \Delta V$ に設定する請求項 4 又は 5 に記載のアクティブマトリクス型有機 EL 表示装置。

【請求項 8】

20

前記書込み期間は、映像信号線書込み期間と、前記映像信号線書込み期間に続く画素書込み期間と、を含み、

前記駆動部は、

前記映像信号線書込み期間に、前記書込みトランジスタを非導通状態にさせ、前記有機 EL ダイオードに発光させる光の階調に対応させた映像信号電圧 V_{sig} を前記映像信号線に印加し前記映像信号線に記憶させ、

前記画素書込み期間に、前記リセットトランジスタ及び初期化トランジスタを非導通状態に切換え、前記書込みトランジスタを導通状態に切換え、前記映像信号線に記憶された前記映像信号電圧を前記書込みトランジスタを介して前記容量部に印加し前記容量部に記憶させ、前記駆動トランジスタのゲート電極の電位を $V_{sig} + V_{th}$ に設定する請求項 6 に記載のアクティブマトリクス型有機 EL 表示装置。

30

【請求項 9】

前記画素書込み期間は、前記映像信号線書込み期間に比べて短い請求項 7 又は 8 に記載のアクティブマトリクス型有機 EL 表示装置。

【請求項 10】

前記複数の映像信号線に接続され、それぞれ対応する映像信号線に前記映像信号電圧 V_{sig} 又はリセット電圧 V_{rst} を与えるかどうか切替える複数の切換え部をさらに備え、

前記駆動部は、

前記画素に前記リセット電圧 V_{rst} を印加する際、前記書込みトランジスタを導通状態にさせ、前記切換え部により与えられる前記リセット電圧を、前記映像信号線及び書込みトランジスタを介して印加させる請求項 4 乃至 6 の何れか 1 項に記載のアクティブマトリクス型有機 EL 表示装置。

40

【請求項 11】

前記初期化トランジスタ及び書込みトランジスタは、Nチャネル型及びPチャネル型の何れかのトランジスタで形成されている請求項 1 又は 2 に記載のアクティブマトリクス型有機 EL 表示装置。

【請求項 12】

前記初期化トランジスタ、書込みトランジスタ及びリセットトランジスタは、Nチャネル型及びPチャネル型の何れかのトランジスタで形成されている請求項 3 に記載のアクテ

50

ィブマトリクス型有機ＥＬ表示装置。

【請求項１３】

前記初期化電圧は、前記高電位電源配線の電位より高い請求項１に記載のアクティブマトリクス型有機ＥＬ表示装置。

【請求項１４】

複数の映像信号線と、前記各映像信号線に接続された複数の画素と、を備え、前記各画素は、高電位電源配線に接続された陽極、前記陽極に対向配置された陰極並びに前記陽極及び陰極間に挟持された有機物層を含んだ有機ＥＬダイオードと、前記有機ＥＬダイオードの陰極に接続されたソース電極、低電位電源配線に接続されたドレイン電極及びゲート電極を含んだＰチャネル型の駆動トランジスタと、前記駆動トランジスタのソース電極に接続された第１電極及び前記駆動トランジスタのゲート電極に接続された第２電極を含んだ容量部と、前記駆動トランジスタのソース電極に接続されたドレイン電極、第１走査信号線に接続されたゲート電極及び初期化電圧が供給されるソース電極を含み、前記初期化電圧を出力させるかどうか切換え、前記駆動トランジスタのソース電極の電位を初期化させるかどうか切換える初期化トランジスタと、前記駆動トランジスタのゲート電極に接続されたドレイン電極、前記映像信号線に接続されたソース電極及び第２走査信号線に接続されたゲート電極を含み、前記映像信号線を介して供給される映像信号電圧を出力させるかどうか切換える書込みトランジスタと、を有しているアクティブマトリクス型有機ＥＬ表示装置の駆動方法において、

10

リセット期間に、前記初期化トランジスタを導通状態にさせ、前記初期化電圧 V_{ini} を前記初期化トランジスタを介して前記駆動トランジスタのソース電極に印加し前記駆動トランジスタのソース電極の電位を初期化電位 V_{ini} に設定し、かつ、前記駆動トランジスタのゲート電極にリセット電圧 V_{rst} を印加し前記駆動トランジスタのゲート電極の電位をリセット電位 V_{rst} に設定し、

20

前記リセット期間に続くキャンセル期間に、前記駆動トランジスタのゲート電極に前記リセット電圧の印加を維持させ、前記初期化トランジスタを非導通状態に切換え、前記駆動トランジスタのソース電極の電位を、前記リセット電位と前記駆動トランジスタの閾値電圧 V_{th} との差 $V_{rst} - V_{th}$ に設定し、

前記キャンセル期間に続く書込み期間に、前記書込みトランジスタを導通状態にさせ、前記有機ＥＬダイオードに発光させる光の階調に対応させた映像信号電圧 V_{sig} を前記書込みトランジスタを介して前記駆動トランジスタのゲート電極に印加し、前記駆動トランジスタのソース電極の電位を、前記映像信号電圧の印加によって生じた前記駆動トランジスタのソース電極の電位の変動 $(-\Delta V)$ を加えた $V_{rst} - V_{th} - \Delta V$ に設定し、

30

前記書込み期間に続く発光期間に、前記書込みトランジスタを非導通状態に切換え、前記駆動トランジスタの利得係数を β とすると、前記駆動トランジスタの出力電流 $I_{el} = 1/2 \times \beta \times (V_{sig} - V_{rst} + \Delta V)^2$ を前記有機ＥＬダイオードに与え、発光させるアクティブマトリクス型有機ＥＬ表示装置の駆動方法。

【請求項１５】

前記各画素は、前記駆動トランジスタのソース電極に接続された第１電極及び前記第１走査信号線に接続された第２電極を含んだ他の容量部をさらに有し、前記初期化トランジスタのソース電極は、前記高電位電源配線に接続されているアクティブマトリクス型有機ＥＬ表示装置の駆動方法において、

40

前記リセット期間に、前記初期化トランジスタを導通状態にさせ、前記初期化トランジスタを介して前記駆動トランジスタのソース電極の電位を、前記初期化電位として前記高電位電源配線と同じ電圧電位 P_{VDD} に設定し、かつ、前記駆動トランジスタのゲート電極にリセット電圧 V_{rst} を印加し前記駆動トランジスタのゲート電極の電位をリセット電位 V_{rst} に設定する請求項１４に記載のアクティブマトリクス型有機ＥＬ表示装置の駆動方法。

【請求項１６】

複数の映像信号線と、前記各映像信号線に接続された複数の画素と、を備え、前記各画

50

素は、高電位電源配線に接続された陽極、前記陽極に対向配置された陰極並びに前記陽極及び陰極間に挟持された有機物層を含んだ有機ＥＬダイオードと、前記有機ＥＬダイオードの陰極に接続されたソース電極、低電位電源配線に接続されたドレイン電極及びゲート電極を含んだＰチャネル型の駆動トランジスタと、第１電極及び前記駆動トランジスタのゲート電極に接続された第２電極を含んだ容量部と、前記容量部の第１電極に接続されたソース電極、第１走査信号線に接続されたゲート電極及び前記駆動トランジスタのソース電極に接続されたドレイン電極を含み、前記駆動トランジスタのソース電極の電位を初期化させるかどうか切替える初期化トランジスタと、前記高電位電源配線に接続されたソース電極、前記第１走査信号線に接続されたゲート電極及び前記駆動トランジスタのゲート電極に接続されたドレイン電極を含み、前記駆動トランジスタのゲート電極の電位を前記高電位電源配線の電位に設定させるかどうか切替えるリセットトランジスタと、前記容量部の第１電極に接続されたドレイン電極、前記映像信号線に接続されたソース電極及び第２走査信号線に接続されたゲート電極を含み、前記映像信号線を介して供給される映像信号電圧を出力させるかどうか切替える書込みトランジスタと、を有しているアクティブマトリクス型有機ＥＬ表示装置の駆動方法において、

リセット期間に、前記リセットトランジスタを導通状態にさせ、前記リセットトランジスタを介して前記駆動トランジスタのゲート電極の電位を前記高電位電源配線と同じ電圧電位 $PVDD$ に設定し、かつ、前記駆動トランジスタのソース電極にリセット電圧 V_{rst} を印加し前記駆動トランジスタのソース電極の電位をリセット電位 V_{rst} に設定し、

前記リセット期間に続くキャンセル期間に、前記初期化トランジスタを導通状態にさせ、前記駆動トランジスタのソース電極の電位を、前記電圧電位と前記駆動トランジスタの閾値電圧 V_{th} との差 $PVDD - V_{th}$ に設定し、

前記キャンセル期間に続く書込み期間に、前記リセットトランジスタ及び初期化トランジスタを非導通状態に切替え、前記書込みトランジスタを導通状態にさせ、前記有機ＥＬダイオードに発光させる光の階調に対応させた映像信号電圧 V_{sig} を前記書込みトランジスタを介して前記容量部に印加し前記容量部に記憶させ、前記駆動トランジスタのゲート電極の電位を $V_{sig} + V_{th}$ に設定し、

前記書込み期間に続く発光期間に、前記書込みトランジスタを非導通状態に切替え、前記駆動トランジスタの利得係数を β とすると、前記駆動トランジスタの出力電流 $I_{el} = 1/2 \times \beta \times (V_{sig} - PVDD)^2$ を前記有機ＥＬダイオードに与え、発光させるアクティブマトリクス型有機ＥＬ表示装置の駆動方法。

【請求項１７】

前記書込み期間は、映像信号線書込み期間と、前記映像信号線書込み期間に続く画素書込み期間と、を含み、

前記映像信号線書込み期間に、前記書込みトランジスタを非導通状態にさせ、前記有機ＥＬダイオードに発光させる光の階調に対応させた映像信号電圧 V_{sig} を前記映像信号線に印加し前記映像信号線に記憶させ、

前記画素書込み期間に、前記映像信号線への前記映像信号電圧の印加を止め、前記書込みトランジスタを導通状態に切替え、前記映像信号線に記憶された前記映像信号電圧を前記書込みトランジスタを介して前記駆動トランジスタのゲート電極に印加し、前記駆動トランジスタのソース電極の電位を、前記映像信号電圧の印加によって生じた前記駆動トランジスタのソース電極の電位の変動 $(-\Delta V)$ を加えた $V_{rst} - V_{th} - \Delta V$ に設定する請求項１４又は１５に記載のアクティブマトリクス型有機ＥＬ表示装置の駆動方法。

【請求項１８】

前記書込み期間は、映像信号線書込み期間と、前記映像信号線書込み期間に続く画素書込み期間と、を含み、

前記映像信号線書込み期間に、前記書込みトランジスタを非導通状態にさせ、前記有機ＥＬダイオードに発光させる光の階調に対応させた映像信号電圧 V_{sig} を前記映像信号線に印加し前記映像信号線に記憶させ、

前記画素書込み期間に、前記リセットトランジスタ及び初期化トランジスタを非導通状

10

20

30

40

50

態に切換え、前記書込みトランジスタを導通状態に切換え、前記映像信号線に記憶された前記映像信号電圧を前記書込みトランジスタを介して前記容量部に印加し前記容量部に記憶させ、前記駆動トランジスタのゲート電極の電位を $V_{sig} + V_{th}$ に設定する請求項 16 に記載のアクティブマトリクス型有機 EL 表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、アクティブマトリクス型有機 EL 表示装置及びアクティブマトリクス型有機 EL 表示装置の駆動方法に関する。

【背景技術】

10

【0002】

近年、薄型、軽量、低消費電力の特徴を活かして、液晶表示装置に代表される平面表示装置の需要が急速に伸びている。中でも、オン画素とオフ画素とを電氣的に分離し、かつオン画素への映像信号を保持する機能を有する画素スイッチを各画素に設けたアクティブマトリクス型表示装置は、隣接画素間でのクロストークのない良好な表示品位が得られることから、携帯情報機器を始め、種々のディスプレイに利用されるようになってきた。

【0003】

このような平面型のアクティブマトリクス型表示装置として、自己発光素子を用いた有機エレクトロルミネセンス (EL) 表示装置が注目され、盛んに研究開発が行われている。有機 EL 表示装置は、薄型軽量化の妨げとなるバックライトを必要とせず、高速な応答性から動画再生に適し、さらに低温で輝度低下しないために寒冷地でも使用できるという特徴を備えている。

20

【0004】

有機 EL 表示装置は、各画素に表示素子としての有機 EL 素子と、表示素子へ駆動電流を供給する画素回路とを含み、表示素子の発光輝度を制御することにより表示動作を行なう。このような有機 EL 表示装置として、電圧信号により画素回路への画像情報を供給する方式が知られている (例えば、特許文献 1、2 参照)。

【特許文献 1】米国特許第 6 2 2 9 5 0 6 号明細書

【特許文献 2】特開 2 0 0 5 - 3 1 6 3 0 号公報

【発明の開示】

30

【発明が解決しようとする課題】

【0005】

しかしながら、上記特許文献 1 のアクティブマトリクス型有機 EL 表示装置では、2 つの容量比のばらつきにより、局所的な表示ムラが発生する問題がある。また、トランジスタ等、各画素の素子数が多いため、高精細化を図ることが困難な問題もある。

この発明は以上の点に鑑みなされたもので、その目的は、高精細化が可能であり、階調再現性に優れ、輝度ムラを抑制できる表示品位の優れたアクティブマトリクス型有機 EL 表示装置及びアクティブマトリクス型有機 EL 表示装置の駆動方法を提供することにある。

【課題を解決するための手段】

40

【0006】

上記課題を解決するため、本発明の態様に係るアクティブマトリクス型有機 EL 表示装置は、

複数の映像信号線と、

前記各映像信号線に接続された複数の画素と、を備え、

前記各画素は、

高電位電源配線に接続された陽極、前記陽極に対向配置された陰極並びに前記陽極及び陰極間に挟持された有機物層を含んだ有機 EL ダイオードと、

前記有機 EL ダイオードの陰極に接続されたソース電極、低電位電源配線に接続されたドレイン電極及びゲート電極を含んだ P チャネル型の駆動トランジスタと、

50

前記駆動トランジスタのソース電極に接続された第 1 電極及び前記駆動トランジスタのゲート電極に接続された第 2 電極を含んだ容量部と、

前記駆動トランジスタのソース電極に接続されたドレイン電極、第 1 走査信号線に接続されたゲート電極及び初期化電圧が供給されるソース電極を含み、前記初期化電圧を出力させるかどうか切換え、前記駆動トランジスタのソース電極の電位を初期化させるかどうか切換える初期化トランジスタと、

前記駆動トランジスタのゲート電極に接続されたドレイン電極、前記映像信号線に接続されたソース電極及び第 2 走査信号線に接続されたゲート電極を含み、前記映像信号線を介して供給される映像信号電圧を出力させるかどうか切換える書込みトランジスタと、を有している。

10

【0007】

また、本発明の他の態様に係るアクティブマトリクス型有機 E L 表示装置は、複数の映像信号線と、

前記各映像信号線に接続された複数の画素と、を備え、

前記各画素は、

高電位電源配線に接続された陽極、前記陽極に対向配置された陰極並びに前記陽極及び陰極間に挟持された有機物層を含んだ有機 E L ダイオードと、

前記有機 E L ダイオードの陰極に接続されたソース電極、低電位電源配線に接続されたドレイン電極及びゲート電極を含んだ P チャネル型の駆動トランジスタと、

第 1 電極及び前記駆動トランジスタのゲート電極に接続された第 2 電極を含んだ容量部と、

20

前記容量部の第 1 電極に接続されたソース電極、第 1 走査信号線に接続されたゲート電極及び前記駆動トランジスタのソース電極に接続されたドレイン電極を含み、前記駆動トランジスタのソース電極の電位を初期化させるかどうか切換える初期化トランジスタと、

前記高電位電源配線に接続されたソース電極、前記第 1 走査信号線に接続されたゲート電極及び前記駆動トランジスタのゲート電極に接続されたドレイン電極を含み、前記駆動トランジスタのゲート電極の電位を前記高電位電源配線の電位に設定させるかどうか切換えるリセットトランジスタと、

前記容量部の第 1 電極に接続されたドレイン電極、前記映像信号線に接続されたソース電極及び第 2 走査信号線に接続されたゲート電極を含み、前記映像信号線を介して供給される映像信号電圧を出力させるかどうか切換える書込みトランジスタと、を有している。

30

【0008】

また、本発明の他の態様に係るアクティブマトリクス型有機 E L 表示装置の駆動方法は、

複数の映像信号線と、前記各映像信号線に接続された複数の画素と、を備え、前記各画素は、高電位電源配線に接続された陽極、前記陽極に対向配置された陰極並びに前記陽極及び陰極間に挟持された有機物層を含んだ有機 E L ダイオードと、前記有機 E L ダイオードの陰極に接続されたソース電極、低電位電源配線に接続されたドレイン電極及びゲート電極を含んだ P チャネル型の駆動トランジスタと、前記駆動トランジスタのソース電極に接続された第 1 電極及び前記駆動トランジスタのゲート電極に接続された第 2 電極を含んだ容量部と、前記駆動トランジスタのソース電極に接続されたドレイン電極、第 1 走査信号線に接続されたゲート電極及び初期化電圧が供給されるソース電極を含み、前記初期化電圧を出力させるかどうか切換え、前記駆動トランジスタのソース電極の電位を初期化させるかどうか切換える初期化トランジスタと、前記駆動トランジスタのゲート電極に接続されたドレイン電極、前記映像信号線に接続されたソース電極及び第 2 走査信号線に接続されたゲート電極を含み、前記映像信号線を介して供給される映像信号電圧を出力させるかどうか切換える書込みトランジスタと、を有しているアクティブマトリクス型有機 E L 表示装置の駆動方法において、

40

リセット期間に、前記初期化トランジスタを導通状態にさせ、前記初期化電圧 V_{ini} を前記初期化トランジスタを介して前記駆動トランジスタのソース電極に印加し前記駆動

50

トランジスタのソース電極の電位を初期化電位 V_{ini} に設定し、かつ、前記駆動トランジスタのゲート電極にリセット電圧 V_{rst} を印加し前記駆動トランジスタのゲート電極の電位をリセット電位 V_{rst} に設定し、

前記リセット期間に続くキャンセル期間に、前記駆動トランジスタのゲート電極に前記リセット電圧の印加を維持させ、前記初期化トランジスタを非導通状態に切換え、前記駆動トランジスタのソース電極の電位を、前記リセット電位と前記駆動トランジスタの閾値電圧 V_{th} との差 $V_{rst} - V_{th}$ に設定し、

前記キャンセル期間に続く書込み期間に、前記書込みトランジスタを導通状態にさせ、前記有機 EL ダイオードに発光させる光の階調に対応させた映像信号電圧 V_{sig} を前記書込みトランジスタを介して前記駆動トランジスタのゲート電極に印加し、前記駆動トランジスタのソース電極の電位を、前記映像信号電圧の印加によって生じた前記駆動トランジスタのソース電極の電位の変動 ($-\Delta V$) を加えた $V_{rst} - V_{th} - \Delta V$ に設定し、

前記書込み期間に続く発光期間に、前記書込みトランジスタを非導通状態に切換え、前記駆動トランジスタの利得係数を β とすると、前記駆動トランジスタの出力電流 $I_{el} = 1/2 \times \beta \times (V_{sig} - V_{rst} + \Delta V)^2$ を前記有機 EL ダイオードに与え、発光させる。

【0009】

また、本発明の他の態様に係るアクティブマトリクス型有機 EL 表示装置の駆動方法は、

複数の映像信号線と、前記各映像信号線に接続された複数の画素と、を備え、前記各画素は、高電位電源配線に接続された陽極、前記陽極に対向配置された陰極並びに前記陽極及び陰極間に挟持された有機物層を含んだ有機 EL ダイオードと、前記有機 EL ダイオードの陰極に接続されたソース電極、低電位電源配線に接続されたドレイン電極及びゲート電極を含んだ P チャネル型の駆動トランジスタと、第 1 電極及び前記駆動トランジスタのゲート電極に接続された第 2 電極を含んだ容量部と、前記容量部の第 1 電極に接続されたソース電極、第 1 走査信号線に接続されたゲート電極及び前記駆動トランジスタのソース電極に接続されたドレイン電極を含み、前記駆動トランジスタのソース電極の電位を初期化させるかどうか切替える初期化トランジスタと、前記高電位電源配線に接続されたソース電極、前記第 1 走査信号線に接続されたゲート電極及び前記駆動トランジスタのゲート電極に接続されたドレイン電極を含み、前記駆動トランジスタのゲート電極の電位を前記高電位電源配線の電位に設定させるかどうか切替えるリセットトランジスタと、前記容量部の第 1 電極に接続されたドレイン電極、前記映像信号線に接続されたソース電極及び第 2 走査信号線に接続されたゲート電極を含み、前記映像信号線を介して供給される映像信号電圧を出力させるかどうか切替える書込みトランジスタと、を有しているアクティブマトリクス型有機 EL 表示装置の駆動方法において、

リセット期間に、前記リセットトランジスタを導通状態にさせ、前記リセットトランジスタを介して前記駆動トランジスタのゲート電極の電位を前記高電位電源配線と同じ電圧電位 P_{VDD} に設定し、かつ、前記駆動トランジスタのソース電極にリセット電圧 V_{rst} を印加し前記駆動トランジスタのソース電極の電位をリセット電位 V_{rst} に設定し、

前記リセット期間に続くキャンセル期間に、前記初期化トランジスタを導通状態にさせ、前記駆動トランジスタのソース電極の電位を、前記電圧電位と前記駆動トランジスタの閾値電圧 V_{th} との差 $P_{VDD} - V_{th}$ に設定し、

前記キャンセル期間に続く書込み期間に、前記リセットトランジスタ及び初期化トランジスタを非導通状態に切換え、前記書込みトランジスタを導通状態にさせ、前記有機 EL ダイオードに発光させる光の階調に対応させた映像信号電圧 V_{sig} を前記書込みトランジスタを介して前記容量部に印加し前記容量部に記憶させ、前記駆動トランジスタのゲート電極の電位を $V_{sig} + V_{th}$ に設定し、

前記書込み期間に続く発光期間に、前記書込みトランジスタを非導通状態に切換え、前記駆動トランジスタの利得係数を β とすると、前記駆動トランジスタの出力電流 $I_{el} = 1/2 \times \beta \times (V_{sig} - P_{VDD})^2$ を前記有機 EL ダイオードに与え、発光させる。

【発明の効果】

【0010】

この発明によれば、高精細化が可能であり、階調再現性に優れ、輝度ムラを抑制できる表示品位の優れたアクティブマトリクス型有機EL表示装置及びアクティブマトリクス型有機EL表示装置の駆動方法を提供することができる。

【発明を実施するための最良の形態】

【0011】

以下、図面を参照しながらこの発明の第1の実施の形態に係るアクティブマトリクス型有機EL表示装置及びアクティブマトリクス型有機EL表示装置の駆動方法について詳細に説明する。

10

【0012】

図1は、第1の実施の形態に係る表示装置を概略的に示す平面図である。図2は、図1の表示装置に採用可能な構造の一例を概略的に示す部分断面図である。図3は、図1の表示装置が含む画素の等価回路図である。なお、図2では、表示装置を、その表示面、すなわち前面又は光出射面、が下方を向き、背面が上方を向くように描いている。

【0013】

この表示装置は、アクティブマトリクス型駆動方式を採用した下面発光型の有機EL表示装置である。この有機EL表示装置は、図1に示すように、表示パネルDPと、映像信号線ドライバXDRと、走査信号線ドライバYDR1、YDR2と、映像信号線ドライバXDR及び走査信号線ドライバYDR1、YDR2を介して表示パネルDPを制御するコントローラ12とを含んでいる。コントローラ12、映像信号線ドライバXDR及び走査信号線ドライバYDR1、YDR2は駆動部10を形成している。この実施の形態において、表示パネルDPは有機ELパネルである。

20

【0014】

表示パネルDPは、図1及び図2に示すように、例えば、ガラス基板などの絶縁性の基板SUBを含んでいる。表示パネルDPは、基板SUB上にマトリクス状に配列され表示領域R1を構成した $m \times n$ 個の画素PXを備えている。

【0015】

基板SUB上には、図2に示すように、アンダーコート層UCが形成されている。アンダーコート層UCは、例えば、基板SUB上に SiN_x 層と SiO_x 層とをこの順に積層してなる。

30

【0016】

アンダーコート層UC上では、チャンネル層SCが配列している。各チャンネル層SCは、例えば、p型領域とn型領域とを含んだポリシリコン層である。アンダーコート層UC上では、図示しない下部電極がさらに配列している。これら下部電極は、例えば、 n^+ 型ポリシリコン層である。

【0017】

チャンネル層SC及び下部電極は、ゲート絶縁膜GIで被覆されている。ゲート絶縁膜GIは、例えばTEOS(tetraethyl orthosilicate)などを用いて形成することができる。

40

【0018】

ゲート絶縁膜GI上には、それぞれ独立して m 本ずつ設けられた走査信号線Sa(1~ m)、走査信号線Sb(1~ m)が形成されている。走査信号線Sa、Sbは、図1に示すように、各々が後述する画素PXの行方向(X方向)に延びており、画素PXの列方向(Y方向)に配列している。走査信号線Sa、Sbは、例えばMowなどからなる。

【0019】

ゲート絶縁膜GI上では、図示しない上部電極がさらに配列している。これら上部電極は、例えばMowなどからなる。上部電極は、走査信号線Sa、Sbと同一の工程で形成することができる。

【0020】

50

走査信号線 S_a 、 S_b のそれぞれはチャネル層 SC と交差しており、これら交差部は薄膜トランジスタを構成している。また、上部電極はチャネル層 SC と交差しており、これら交差部も薄膜トランジスタを構成している。

【0021】

具体的には、走査信号線 S_a とチャネル層 SC との交差部が形成している薄膜トランジスタは、初期化トランジスタ TC である。走査信号線 S_b とチャネル層 SC との交差部が形成している薄膜トランジスタは、書込みトランジスタ ST である。上部電極とチャネル層 SC との交差部が形成している薄膜トランジスタは、駆動トランジスタ DR である。

【0022】

なお、この例では、駆動トランジスタ DR 、初期化トランジスタ TC 及び書込みトランジスタ ST は、トップゲート型の P チャネル型の薄膜トランジスタである。また、図2において参照符号 G で示す部分は、駆動トランジスタ DR のゲート電極である。

【0023】

上部電極は、下部電極と向き合っている。上部電極と、下部電極と、これらの間に介在しているゲート絶縁膜 GI とは、図1及び図3に示す容量部 C_s を構成している。ここでは、容量部 C_s はキャパシタである。

【0024】

ゲート絶縁膜 GI 、走査信号線 S_a 、 S_b 及び上部電極は、図2に示す層間絶縁膜 II で被覆されている。層間絶縁膜 II は、例えばプラズマ CV 法などにより成膜された SiO_x などからなる。

【0025】

層間絶縁膜 II 上には、独立して n 本設けられた映像信号線 VL ($1 \sim n$) が形成されている。映像信号線 VL は、図1に示すように、各々が Y 方向に延びており、 X 方向に配列している。映像信号線 VL は、書込みトランジスタ ST のソース電極に接続されている。

【0026】

層間絶縁膜 II 上には、図2に示すソース電極 SE 及びドレイン電極 DE がさらに形成されている。ソース電極 SE 及びドレイン電極 DE は、層間絶縁膜 II 及びゲート絶縁膜 GI に設けられたコンタクトホールを介してチャネル層 SC のソース領域及びドレイン領域にそれぞれ接続されている。ソース電極 SE 及びドレイン電極 DE は、画素 P_x が含む素子間の接続に利用されている。

【0027】

駆動トランジスタ DR のドレイン電極 DE は、図示しない低電位電源配線に電氣的に接続されている。低電位電源配線は定電位である基準電圧電位 P_VSS に設定されている。

【0028】

映像信号線 VL とソース電極 SE とドレイン電極 DE とは、例えば、 $Mo/Al/Mo$ の三層構造を有している。これらは、同一工程で形成可能である。映像信号線 VL とソース電極 SE とドレイン電極 DE とは、図2に示すパッシベーション膜 PS で被覆されている。パッシベーション膜 PS は、例えば SiN_x などからなる。

【0029】

パッシベーション膜 PS 上では、画素電極 PE が配列している。各画素電極 PE は、パッシベーション膜 PS に設けたコンタクトホールを介して、図2の駆動トランジスタ DR のソース電極 SE に接続されている。

【0030】

画素電極 PE は、この例では光透過性の前面電極である。また、画素電極 PE は、この例では陰極である。画素電極 PE の材料としては、例えば、 ITO (Indium Tin Oxide) などの透明な導電材料を使用することができる。

【0031】

10

20

30

40

50

パッシベーション膜 P S 上には、さらに、隔壁絶縁層 P I が形成されている。隔壁絶縁層 P I には、画素電極 P E に対応した位置に貫通孔が設けられているか、或いは、画素電極 P E が形成する列又は行に対応した位置にスリットが設けられている。ここでは、一例として、隔壁絶縁層 P I は、画素電極 P E に対応した位置に貫通孔を有している。隔壁絶縁層 P I は、例えば、有機絶縁層である。隔壁絶縁層 P I は、例えば、フォトリソグラフィ技術を用いて形成されている。

【 0 0 3 2 】

画素電極 P E 上には、活性層として、発光層を含んだ有機物層 O R G が形成されている。発光層は、例えば、発光色が赤色、緑色、又は青色のルミネセンス性有機化合物を含んだ薄膜である。この有機物層 O R G は、発光層に加え、正孔注入層、正孔輸送層、正孔ブロッキング層、電子輸送層、電子注入層などもさらに含むことができる。

10

【 0 0 3 3 】

隔壁絶縁層 P I 及び有機物層 O R G は、対向電極 C E で被覆されている。この例では、対向電極 C E は、画素 P X 間で互いに接続された電極、すなわち共通電極、である。また、この例では、対向電極 C E は、陽極であり且つ光反射性の背面電極である。

【 0 0 3 4 】

対向電極 C E は、例えば、パッシベーション膜 P S と隔壁絶縁層 P I とに設けられたコンタクトホールを介して、図示しない高電位電源配線に電氣的に接続されている。高電位電源配線は定電位である電圧電位 P V D D に設定されている。各々の有機 E L ダイオード O L E D は、画素電極 P E と、対向電極 C E と、両電極間に挟持された有機物層 O R G とを含んでいる。

20

【 0 0 3 5 】

各画素 P X は、有機 E L ダイオード O L E D と、駆動トランジスタ D R T と、容量部 C s と、初期化トランジスタ T C T と、書き込みトランジスタ S S T とを含んでいる。上記の通り、この例では、駆動トランジスタ D R T 、初期化トランジスタ T C T 及び書き込みトランジスタ S S T は、Pチャネル型の薄膜トランジスタである。

【 0 0 3 6 】

有機 E L ダイオード O L E D と駆動トランジスタ D R T とは、図示しない高電位電源配線と低電位電源配線との間で、この順に直列に接続されている。高電位電源配線には電源電圧 P V D D が印加され、低電位電源配線には電源電圧 P V S S が印加されている。電源電圧 P V D D 及び電源電圧 P V S S は、それぞれ定電圧である。

30

【 0 0 3 7 】

高電位電源配線の電位及び低電位電源配線の電位を比べた場合、高電位電源配線の電位は相対的にハイレベルであり、低電位電源配線の電位は相対的にローレベルである。このため、高電位電源配線の節点 N D 1 は高電位電源端子であり、低電位電源配線の節点 N D 2 は低電位電源端子である。この実施の形態において、高電位電源配線は、+ 5 V の電位に設定され、低電位電源配線は、- 5 V の電位に設定されている。

【 0 0 3 8 】

具体的には、有機 E L ダイオード O L E D の対向電極 C E は節点 N D 1 に接続されている。有機 E L ダイオード O L E D の画素電極 P E は駆動トランジスタ D R T のソース電極 S E に接続されている。駆動トランジスタ D R T のドレイン電極 D E は節点 N D 2 に接続されている。

40

【 0 0 3 9 】

容量部 C s は、駆動トランジスタ D R T のゲート電極 G 及びソース電極 S E 間に接続されている。容量部 C s は、駆動トランジスタ D R T のソース電極 S E に接続された第 1 電極としての下部電極及び駆動トランジスタ D R T のゲート電極 G に接続された第 2 電極としての上部電極を含んでいる。容量部 C s は、駆動トランジスタ D R T のゲート電極 G 及びソース電極 S E 間の電位差を保持するものである。そして、容量部 C s は、後述する映像信号電圧 V s i g により決定される駆動トランジスタ D R T のゲート電極 G 制御電位を保持するものである。

50

【 0 0 4 0 】

初期化トランジスタ T C T は、駆動トランジスタ D R T のソース電極 S E に接続されたドレイン電極、走査信号線 S a に接続されたゲート電極及び初期化電圧 V i n i が供給されるソース電極を含んでいる。初期化トランジスタ T C T は、走査信号線 S a から供給される制御信号 T G に応答してオン（導通状態）、オフ（非導通状態）される。初期化トランジスタ T C T は、初期化電圧 V i n i を出力させるかどうか切換え、駆動トランジスタ D R T のソース電極 S E の電位を初期化させるかどうか切換えるものである。また、初期化トランジスタ T C T は、容量部 C s からの電流リークを規制するものである。

【 0 0 4 1 】

書込みトランジスタ S S T は、駆動トランジスタ D R T のゲート電極 G に接続されたドレイン電極、映像信号線 V L に接続されたソース電極及び走査信号線 S b に接続されたゲート電極を含んでいる。書込みトランジスタ S S T は、走査信号線 S b から供給される制御信号 S G に応答してオン、オフされる。書込みトランジスタ S S T は、映像信号線 V L を介して供給される映像信号電圧 V s i g を出力させるかどうか切換えるものである。

【 0 0 4 2 】

この実施の形態において、有機 E L 表示装置は複数の切換え部 S W を備えている。切換え部 S W は、表示領域 R 1 の外側で映像信号線 V L に接続されている。切換え部 S W は、それぞれ映像信号線に接続された切換えスイッチ S W 1 及び切換えスイッチ S W 2 を有している。切換えスイッチ S W 1 は、映像信号電圧 V s i g を対応する映像信号線 V L に与えるかどうか切換えるものである。切換えスイッチ S W 2 は、リセット電圧 V r s t を対応する映像信号線 V L に与えるかどうか切換えるものである。切換え部 S W は、駆動部 10 の制御により、映像信号線 V L に映像信号電圧 V s i g 又はリセット電圧 V r s t を与えるかどうか切換えるものである。

【 0 0 4 3 】

映像信号線ドライバ X D R 及び走査信号線ドライバ Y D R 1、Y D R 2 は、この例では、基板 S U B 上に C O G (chip on glass) 実装している。映像信号線ドライバ X D R 及び走査信号線ドライバ Y D R 1、Y D R 2 は、C O G 実装する代わりに、T C P (tape carrier package) 実装してもよい。

【 0 0 4 4 】

一方、図 1 に示すコントローラ 12 は表示パネル D P の外部に配置されたプリント回路基板上に形成され、映像信号線ドライバ X D R 及び走査信号線ドライバ Y D R 1、Y D R 2 を制御する。コントローラ 12 は外部から供給されるデジタル映像信号および同期信号を受け取り、垂直走査タイミングを制御する垂直走査制御信号、及び水平走査タイミングを制御する水平走査制御信号を同期信号に基づいて発生する。

【 0 0 4 5 】

そして、コントローラ 12 は、これら垂直走査制御信号および水平走査制御信号をそれぞれ映像信号線ドライバ X D R 及び走査信号線ドライバ Y D R 1、Y D R 2 に供給すると共に、水平及び垂直走査タイミングに同期してデジタル映像信号を映像信号線ドライバ X D R に供給する。

【 0 0 4 6 】

映像信号線ドライバ X D R は水平走査制御信号の制御により各水平走査期間において順次得られる映像信号をアナログ形式に変換して映像信号電圧 V s i g とし、各切換えスイッチ S W 1 を介して複数の映像信号線 V L に並列的に供給する。また、映像信号線ドライバ X D R は、リセット電圧 V r s t を各切換えスイッチ S W 2 を介して複数の映像信号線 V L に供給しても良い。

【 0 0 4 7 】

走査信号線ドライバ Y D R 1 に走査信号線 S b が接続され、走査信号線ドライバ Y D R 2 に走査信号線 S a が接続されている。走査信号線ドライバ Y D R 1、Y D R 2 は、シフトレジスタ、出力バッファ等を含み、外部から供給される水平走査スタートパルスを順次次段に転送し、図示しない出力バッファを介して各行の画素 P X に 2 種類の制御信号、す

10

20

30

40

50

なわち、制御信号 S G、T G を供給する。

【 0 0 4 8 】

なお、走査信号線ドライバ Y D R 1、Y D R 2 は、切換えスイッチ S W 1、S W 2 のオン/オフを切換えるように形成されていても良い。例えば、切換えスイッチ S W 1、S W 2 がトランジスタで形成されている場合、走査信号線ドライバ Y D R 1、Y D R 2 は、切換えスイッチ S W 1、S W 2 のオン/オフを切換えるように制御信号を出力すれば良い。

【 0 0 4 9 】

走査信号線ドライバ Y D R 1、Y D R 2 は、例えば、スタート信号 (S T V 1、S T V 2) とクロック (C K V 1、C K V 2) とから各水平走査期間に対応した 1 水平走査期間の幅 (T w - S t a r t a) のパルスを生成し、そのパルスを制御信号 S G、T G として出力する。

10

【 0 0 5 0 】

次に、有機 E L ダイオード O L E D に発光 (画像を表示) させる場合の画素 P X の動作について説明する。

【 0 0 5 1 】

(実施例 1)

まず、この実施の形態の実施例 1 の有機 E L 表示装置の駆動方法について説明する。

【 0 0 5 2 】

上記のように構成された有機 E L 表示装置において、画素 P X の動作は、リセット動作、O C (オフセットキャンセル) 動作としてのキャンセル動作、書込み動作及び表示動作としての発光 (保持) 動作に分けられる。これら一連の動作は、例えば、1 垂直走査期間に行われる。

20

ここで、図 4 は、第 1 の実施の形態の実施例 1 における、書込みトランジスタ S S T、初期化トランジスタ T C T、切換えスイッチ S W 1 及び切換えスイッチ S W 2 のオン、オフタイミングを示す模式図である。

【 0 0 5 3 】

まず、リセット動作について説明する。

リセット動作は、リセット期間行われる。

図 5 には、リセット期間における画素 P X を示している。

【 0 0 5 4 】

30

図 1、図 3、図 4 及び図 5 に示すように、リセット動作では、走査信号線ドライバ Y D R 2 から、初期化トランジスタ T C T をオン状態とするレベル (オン電位)、ここでは、ローレベルの制御信号 T G が出力され、走査信号線ドライバ Y D R 1 から、書込みトランジスタ S S T をオン状態とするオン電位の制御信号 S G が出力される。また、切換えスイッチ S W 1 がオフ、切換えスイッチ S W 2 がオンに設定される。

【 0 0 5 5 】

このため、初期化トランジスタ T C T 及び書込みトランジスタ S S T がオンに設定される。これにより、初期化電圧 V i n i を初期化トランジスタ T C T を介して駆動トランジスタ D R T のソース電極に印加し、駆動トランジスタ D R T のソース電極の電位を初期化電位 V i n i に設定させるとともに、切換えスイッチ S W 2、映像信号線 V L 及び書込みトランジスタ S S T を介して駆動トランジスタ D R T のゲート電極にリセット電圧 V r s t を印加し、駆動トランジスタ D R T のゲート電極の電位をリセット電位 V r s t に設定させる。すると、前フレームの情報がリセット (初期化) される。

40

この実施の形態において、初期化電圧 V i n i は、電源電圧 P V D D (高電位電源配線の電位) より高いものである。

【 0 0 5 6 】

次に、キャンセル動作について説明する。

キャンセル動作は、リセット期間に続くキャンセル期間に行われる。

図 6 には、キャンセル期間における画素 P X を示している。

【 0 0 5 7 】

50

図 1、図 3、図 4 及び図 6 に示すように、キャンセル動作では、走査信号線ドライバ Y D R 1 から、書込みトランジスタ S S T にオン電位の制御信号 S G の出力が維持され、走査信号線ドライバ Y D R 2 から、初期化トランジスタ T C T をオフ状態とするレベル（オフ電位）、ここでは、ハイレベルの制御信号 T G が出力される。また、切換えスイッチ S W 1 がオフ、切換えスイッチ S W 2 がオンに維持される。

【 0 0 5 8 】

このため、初期化トランジスタ T C T がオフに切換えられる。駆動トランジスタ D R T のゲート電極の電位はリセット電位 V_{rst} に固定されている。駆動トランジスタ D R T のソース電極の電位は、リセット期間に書き込まれた初期化電位 V_{ini} を初期値として低電位側にシフトしていき、キャンセル期間終了後には、リセット電位 V_{rst} と駆動トランジスタ D R T の閾値電圧 V_{th} との差 $V_{rst} - V_{th}$ となる（Pチャネル型の駆動トランジスタ D R T の場合）。

10

【 0 0 5 9 】

次に、書込み動作について説明する。

書込み動作は、キャンセル期間に続く書込み期間に行われる。

図 7 には、書込み期間における画素 P X を示している。

【 0 0 6 0 】

図 1、図 3、図 4 及び図 7 に示すように、書込み動作では、走査信号線ドライバ Y D R 2 から、初期化トランジスタ T C T にオフ電位の制御信号 T G の出力が維持され、走査信号線ドライバ Y D R 1 から、書込みトランジスタ S S T にオン電位の制御信号 S G の出力が維持される。また、切換えスイッチ S W 1 がオン、切換えスイッチ S W 2 がオフに切換えられる。

20

【 0 0 6 1 】

これにより、有機 E L ダイオード O L E D に発光させる光の階調に対応させた映像信号電圧 V_{sig} が、切換えスイッチ S W 1、映像信号線 V L 及び書込みトランジスタ S S T を介して駆動トランジスタ D R T のゲート電極に印加される。そして、駆動トランジスタ D R T のソース電極の電位は、映像信号電圧 V_{sig} の印加によって生じた駆動トランジスタ D R T のソース電極の電位の変動（ $-\Delta V$ ）を加えた $V_{rst} - V_{th} - \Delta V$ に設定される。なお、 ΔV 電位の絶対値は、駆動トランジスタ D R T のチャネル層 S C の移動度が高いほど大きくなる。

30

【 0 0 6 2 】

次に、発光動作について説明する。

発光動作は、書込み期間に続く表示期間としての発光（保持）期間に行われる。

図 8 には、発光期間における画素 P X を示している。

【 0 0 6 3 】

図 1、図 3、図 4 及び図 8 に示すように、発光動作では、走査信号線ドライバ Y D R 2 から、初期化トランジスタ T C T にオフ電位の制御信号 T G の出力が維持され、走査信号線ドライバ Y D R 1 から、書込みトランジスタ S S T にオフ電位の制御信号 S G が出力される。

【 0 0 6 4 】

40

このため、書込みトランジスタ S S T がオフに切換えられる。これにより、駆動トランジスタ D R T のゲート電極 - ソース電極間の電圧 V_{gs} は、 $V_{sig} - V_{rst} + V_{th} + \Delta V$ となる。そして、駆動トランジスタ D R T の飽和領域の出力電流 I_{el} を有機 E L ダイオード O L E D に与え、発光させる。

【 0 0 6 5 】

ここで、駆動トランジスタ D R T の利得係数を β とすると、出力電流 I_{el} は次の式で表される。

【 0 0 6 6 】

$$I_{el} = 1 / 2 \times \beta \times (V_{sig} - V_{rst} + \Delta V)^2$$

なお、 β は次の式で定義される。

50

【 0 0 6 7 】

$$\beta = \mu \times C o \times W / L$$

なお、Wは駆動トランジスタD R Tのゲート幅、Lはゲート長、 μ はキャリア移動度、C oは単位面積当たりのゲート静電容量である。

【 0 0 6 8 】

(実施例 2)

次に、この実施の形態の実施例 2 の有機 E L 表示装置の駆動方法について説明する。

【 0 0 6 9 】

上記のように構成された有機 E L 表示装置において、画素 P X の動作は、リセット動作、キャンセル動作、書込み動作及び発光（保持）動作に分けられる。これら一連の動作は、例えば、1 垂直走査期間に行われる。特に、実施例 2 において、書込み動作は、映像信号線書込み動作と、映像信号線書込み動作に続く画素書込み動作とを含むものであり、映像信号線書込み動作及び画素書込み動作について詳細に説明する。

10

【 0 0 7 0 】

ここで、図 9 は、第 1 の実施の形態の実施例 2 における、書込みトランジスタ S S T、初期化トランジスタ T C T、切換えスイッチ S W 1 及び切換えスイッチ S W 2 のオン、オフタイミングを示す模式図である。

【 0 0 7 1 】

まず、リセット動作について説明する。

リセット動作は、リセット期間行われる。

20

図 1 0 には、リセット期間における画素 P X を示している。

【 0 0 7 2 】

図 1、図 3、図 9 及び図 1 0 に示すように、まず、リセット動作では、初期化トランジスタ T C T 及び書込みトランジスタ S S T がオンに設定され、切換えスイッチ S W 1 がオフ、切換えスイッチ S W 2 がオンに設定される。

【 0 0 7 3 】

これにより、駆動トランジスタ D R T のソース電極の電位を初期化電位 V i n i に設定させるとともに、駆動トランジスタ D R T のゲート電極の電位をリセット電位 V r s t に設定させる。すると、前フレームの情報がリセット（初期化）される。

30

【 0 0 7 4 】

次に、キャンセル動作について説明する。

キャンセル動作は、リセット期間に続くキャンセル期間に行われる。

図 1 1 には、キャンセル期間における画素 P X を示している。

【 0 0 7 5 】

図 1、図 3、図 9 及び図 1 1 に示すように、キャンセル動作では、初期化トランジスタ T C T がオフに切換えられる。このため、駆動トランジスタ D R T のソース電極の電位は、キャンセル期間終了後には、V r s t - V t h となる。

【 0 0 7 6 】

次に、映像信号線書込み動作について説明する。

映像信号線書込み動作は、キャンセル期間に続く映像信号線書込み期間に行われる。

40

図 1 2 には、映像信号線書込み期間における画素 P X を示している。

【 0 0 7 7 】

図 1、図 3、図 9 及び図 1 2 に示すように、映像信号線書込み動作では、走査信号線ドライバ Y D R 2 から、初期化トランジスタ T C T にオフ電位の制御信号 T G の出力が維持され、走査信号線ドライバ Y D R 1 から、書込みトランジスタ S S T にオフ電位の制御信号 S G が出力される。また、切換えスイッチ S W 1 がオン、切換えスイッチ S W 2 がオフに切換えられる。

【 0 0 7 8 】

これにより、有機 E L ダイオード O L E D に発光させる光の階調に対応させた映像信号電圧 V s i g が、切換えスイッチ S W 1 を介して映像信号線 V L に印加され、書き込まれ

50

る（記憶される）。例えば、映像信号電圧 V_{sig} は、映像信号線 V_L と、映像信号線 V_L に隣合って並行して延びた配線とに生じる浮遊容量（寄生容量）を使って保持することができる。

【0079】

ここでは、上述した低電位電源配線が映像信号線 V_L に隣合って並行して延びている。なお、映像信号線 V_L に隣合って並行して延びた配線は、低電位電源配線等の定電位配線が好ましいが、これに限らず、書込み期間に定電位となる配線であれば良い。また、浮遊容量を使わずに映像信号電圧 V_{sig} を保持しても良く、例えば、映像信号線 V_L にキャパシタ等の容量部を接続することで映像信号電圧 V_{sig} を保持しても良い。その他、映像信号線 V_L 自体が持つ容量を使って映像信号電圧 V_{sig} を保持しても良い。

10

【0080】

次に、画素書込み動作について説明する。

画素書込み動作は、映像信号線書込み期間に続く画素書込み期間に行われる。画素書込み期間は、映像信号線書込み期間に比べて短い期間である。

図13には、画素書込み期間における画素 P_X を示している。

【0081】

図1、図3、図9及び図13に示すように、画素書込み動作では、走査信号線ドライバ $YDR2$ から、初期化トランジスタ TCT にオフ電位の制御信号 TG の出力が維持され、走査信号線ドライバ $YDR1$ から、書込みトランジスタ SST にオン電位の制御信号 SG が出力される。また、切換えスイッチ $SW1$ がオフに切換えられる。

20

【0082】

これにより、映像信号線 V_L に書き込まれた映像信号電圧 V_{sig} を、書込みトランジスタ SST を介して駆動トランジスタ DRT のゲート電極に印加することができる。そして、駆動トランジスタ DRT のソース電極の電位は、映像信号電圧 V_{sig} の印加によって生じた駆動トランジスタ DRT のソース電極の電位の変動（ $-\Delta V$ ）を加えた $V_{rst} - V_{th} - \Delta V$ に設定される。

【0083】

上記のように、映像信号線書込み動作と、画素書込み動作とを独立して行うことで、映像信号線書込み期間に、駆動トランジスタ DRT のソース電極 - ドレイン電極間に流れる電流を削減することができる。このため、高電流の設定を容易にすることができる駆動方法となる。

30

【0084】

次に、発光動作について説明する。

発光動作は、画素書込み期間に続く表示期間としての発光（保持）期間に行われる。

図14には、発光期間における画素 P_X を示している。

【0085】

図1、図3、図9及び図14に示すように、発光動作では、書込みトランジスタ SST がオフに切換えられる。これにより、駆動トランジスタ DRT の V_{gs} は、 $V_{sig} - V_{rst} + V_{th} + \Delta V$ となる。そして、駆動トランジスタ DRT の飽和領域の出力電流 I_{el} を有機 EL ダイオード $OLED$ に与え、発光させる。

40

【0086】

上述したように、出力電流 I_{el} は次の式で表される。

【0087】

$$I_{el} = 1/2 \times \beta \times (V_{sig} - V_{rst} + \Delta V)^2$$

上記のように構成された有機 EL 表示装置および有機 EL 表示装置の駆動方法によれば、画素 P_X は、有機 EL ダイオード $OLED$ と、駆動トランジスタ DRT と、容量部 C_s と、初期化トランジスタ TCT と、書込みトランジスタ SST とを含んでいる。高電位電源配線側に有機 EL ダイオード $OLED$ が配置され、低電位電源配線側に駆動トランジスタ DRT が配置されている。

【0088】

50

これにより、出力電流 I_{el} は、閾値電圧 V_{th} に依存しない値となるため、閾値電圧 V_{th} によるばらつきの影響を排除することができる。また、上記のように、 ΔV の値は、移動度が高いほど大きくなるものである。移動度が高いほど電流が流れにくくなり、移動度が低いほど電流が流れやすくなるため、移動度の影響も補償することができる。さらに、出力電流 I_{el} は、有機 EL ダイオード OLED の電圧 V_{el} に依存しない値となるため、有機 EL ダイオード OLED の特性の影響を排除することができる。

言い換えると、有機 EL ダイオード OLED に、画像の階調に応じているとともに移動度の影響を補償した駆動電流 I_{el} を与えることができる。

【0089】

また、映像信号線書込み動作と、画素書込み動作とを独立して行うことで、画素書込み期間に比べて期間の短い映像信号線書込み期間に、映像信号電圧 V_{sig} を、駆動トランジスタ DRT のゲート電極に書き込むことができる。これにより、映像信号線書込み期間に、駆動トランジスタ DRT のソース電極 - ドレイン電極間に流れる電流を削減することができる。このため、高電流の設定を容易にすることができる駆動方法を得ることができる。

さらに、画素 PX を構成する素子の数が少ないため、高精細化を図ることも可能である。

【0090】

上記したことから、高精細化が可能であり、階調再現性に優れ、輝度ムラを抑制できる表示品位の優れたアクティブマトリクス型有機 EL 表示装置及びアクティブマトリクス型有機 EL 表示装置の駆動方法を得ることができる。これにより、表示不良、スジムラ及びざらつき感の問題を解消することができる。

【0091】

次に、この発明の第 2 の実施の形態に係るアクティブマトリクス型有機 EL 表示装置及びアクティブマトリクス型有機 EL 表示装置の駆動方法について詳細に説明する。なお、この実施の形態において、アクティブマトリクス型有機 EL 表示装置の構成が上述した実施の形態と同一の部分には同一の符号を付してその詳細な説明を省略する。

【0092】

図 1、図 2 及び図 15 に示すように、有機 EL 表示装置は、有機 EL パネルである表示パネル DP と、駆動部 10 とを含んでいる。上部電極と、下部電極と、これらの間に介在しているゲート絶縁膜 GI とは、図 1 及び図 15 に示す容量部 Cs 及び他の容量部 Cx を構成している。ここでは、容量部 Cs、Cx はキャパシタである。

【0093】

各画素 PX は、有機 EL ダイオード OLED と、駆動トランジスタ DRT と、容量部 Cs と、初期化トランジスタ TCT と、書込みトランジスタ SST と、容量部 Cx とを含んでいる。この例では、駆動トランジスタ DRT、初期化トランジスタ TCT 及び書込みトランジスタ SST は、P チャネル型の薄膜トランジスタである。

【0094】

有機 EL ダイオード OLED と駆動トランジスタ DRT とは、図示しない高電位電源配線と低電位電源配線との間で、この順に直列に接続されている。この実施の形態において、高電位電源配線は、+5V の電位に設定され、低電位電源配線は、-5V の電位に設定されている。

【0095】

容量部 Cx は、駆動トランジスタ DRT のソース電極 SE 及び走査信号線 Sa 間に接続されている。容量部 Cs は、駆動トランジスタ DRT のソース電極 SE に接続された第 1 電極としての下部電極及び走査信号線 Sa に接続された第 2 電極としての上部電極を含んでいる。後述するが、容量部 Cx は、キャンセル動作開始時の駆動トランジスタ DRT を高電位側にシフトさせることで、キャンセル動作を開始させるものである。

なお、容量部 Cx の下部電極及び容量部 Cs の下部電極は、一体に形成されていても良い。

10

20

30

40

50

【 0 0 9 6 】

初期化トランジスタ T C T は、駆動トランジスタ D R T のソース電極 S E に接続されたドレイン電極、走査信号線 S a に接続されたゲート電極及び上記高電位電源配線に接続されたソース電極を含んでいる。初期化トランジスタ T C T は、走査信号線 S a から供給される制御信号 T G に応答してオン、オフされる。初期化トランジスタ T C T は、初期化電圧としての電源電圧 P V D D を出力させるかどうか切換え、駆動トランジスタ D R T のソース電極 S E の電位を初期化させるかどうか切換えるものである。また、初期化トランジスタ T C T は、容量部 C s からの電流リークを規制するものである。

【 0 0 9 7 】

次に、有機 E L ダイオード O L E D に発光（画像を表示）させる場合の画素 P X の動作について説明する。すなわち、第 2 の実施の形態の有機 E L 表示装置の駆動方法について説明する。

10

【 0 0 9 8 】

上記のように構成された有機 E L 表示装置において、画素 P X の動作は、リセット動作、O C（オフセットキャンセル）動作としてのキャンセル動作、書込み動作及び表示動作としての発光（保持）動作に分けられる。これら一連の動作は、例えば、1 垂直走査期間に行われる。

【 0 0 9 9 】

ここで、図 1 6 は、第 2 の実施の形態における、書込みトランジスタ S S T、初期化トランジスタ T C T、切換えスイッチ S W 1 及び切換えスイッチ S W 2 のオン、オフタイミングを示す模式図である。

20

【 0 1 0 0 】

まず、リセット動作について説明する。

リセット動作は、リセット期間行われる。

図 1 7 には、リセット期間における画素 P X を示している。

【 0 1 0 1 】

図 1、図 1 5、図 1 6 及び図 1 7 に示すように、リセット動作では、走査信号線ドライバ Y D R 2 から、初期化トランジスタ T C T をオン状態とするレベル（オン電位）、ここでは、ローレベルの制御信号 T G が出力され、走査信号線ドライバ Y D R 1 から、書込みトランジスタ S S T をオン状態とするオン電位の制御信号 S G が出力される。また、切換えスイッチ S W 1 がオフ、切換えスイッチ S W 2 がオンに設定される。

30

【 0 1 0 2 】

このため、初期化トランジスタ T C T 及び書込みトランジスタ S S T がオンに設定される。これにより、電源電圧 P V D D を初期化トランジスタ T C T を介して駆動トランジスタ D R T のソース電極に印加し、駆動トランジスタ D R T のソース電極の電位を初期化電位として高電位電源配線と同じ電圧電位 P V D D に設定させるとともに、切換えスイッチ S W 2、映像信号線 V L 及び書込みトランジスタ S S T を介して駆動トランジスタ D R T のゲート電極にリセット電圧 V r s t を印加し、駆動トランジスタ D R T のゲート電極の電位をリセット電位 V r s t に設定させる。すると、前フレームの情報がリセット（初期化）される。

40

【 0 1 0 3 】

次に、キャンセル動作について説明する。

キャンセル動作は、リセット期間に続くキャンセル期間に行われる。

図 1 8 には、キャンセル期間における画素 P X を示している。

【 0 1 0 4 】

図 1、図 1 5、図 1 6 及び図 1 8 に示すように、キャンセル動作では、走査信号線ドライバ Y D R 1 から、書込みトランジスタ S S T にオン電位の制御信号 S G の出力が維持され、走査信号線ドライバ Y D R 2 から、初期化トランジスタ T C T をオフ状態とするレベル（オフ電位）、ここでは、ハイレベルの制御信号 T G が出力される。また、切換えスイッチ S W 1 がオフ、切換えスイッチ S W 2 がオンに維持される。

50

【 0 1 0 5 】

このため、初期化トランジスタ T C T がオフに切換えられる。駆動トランジスタ D R T のゲート電極の電位はリセット電位 V_{rst} に固定されている。駆動トランジスタ D R T のソース電極の電位は、 $P V D D + C x / (C s + C x) \times (V G H - V G L)$ を初期値として低電位側にシフトしていき、キャンセル期間終了後には、リセット電位 V_{rst} と駆動トランジスタ D R T の閾値電圧 V_{th} との差 $V_{rst} - V_{th}$ となる（Pチャネル型の駆動トランジスタ D R T の場合）。ここで、 $V G H$ は、ハイレベルの制御信号 T G の電圧の値であり、 $V G L$ はローレベルの制御信号 T G の電圧の値である。

【 0 1 0 6 】

次に、書込み動作について説明する。

10

書込み動作は、キャンセル期間に続く書込み期間に行われる。

図 1 9 には、書込み期間における画素 P X を示している。

【 0 1 0 7 】

図 1、図 1 5、図 1 6 及び図 1 9 に示すように、書込み動作では、走査信号線ドライバ Y D R 2 から、初期化トランジスタ T C T にオフ電位の制御信号 T G の出力が維持され、走査信号線ドライバ Y D R 1 から、書込みトランジスタ S S T にオン電位の制御信号 S G の出力が維持される。また、切換えスイッチ S W 1 がオン、切換えスイッチ S W 2 がオフに切換えられる。

【 0 1 0 8 】

これにより、有機 E L ダイオード O L E D に発光させる光の階調に対応させた映像信号電圧 V_{sig} が、切換えスイッチ S W 1、映像信号線 V L 及び書込みトランジスタ S S T を介して駆動トランジスタ D R T のゲート電極に印加される。そして、駆動トランジスタ D R T のソース電極の電位は、映像信号電圧 V_{sig} の印加によって生じた駆動トランジスタ D R T のソース電極の電位の変動（ $-\Delta V$ ）を加えた $V_{rst} - V_{th} - \Delta V$ に設定される。なお、 ΔV 電位の絶対値は、駆動トランジスタ D R T のチャネル層 S C の移動度が高いほど大きくなる。

20

【 0 1 0 9 】

次に、発光動作について説明する。

発光動作は、書込み期間に続く表示期間としての発光（保持）期間に行われる。

図 2 0 には、発光期間における画素 P X を示している。

30

【 0 1 1 0 】

図 1、図 1 5、図 1 6 及び図 2 0 に示すように、発光動作では、走査信号線ドライバ Y D R 2 から、初期化トランジスタ T C T にオフ電位の制御信号 T G の出力が維持され、走査信号線ドライバ Y D R 1 から、書込みトランジスタ S S T にオフ電位の制御信号 S G が出力される。

【 0 1 1 1 】

このため、書込みトランジスタ S S T がオフに切換えられる。これにより、駆動トランジスタ D R T の V_{gs} は、 $V_{sig} - V_{rst} + V_{th} + \Delta V$ となる。そして、駆動トランジスタ D R T の飽和領域の出力電流 I_{el} を有機 E L ダイオード O L E D に与え、発光させる。

40

【 0 1 1 2 】

ここで、駆動トランジスタ D R T の利得係数を β とすると、出力電流 I_{el} は次の式で表される。

【 0 1 1 3 】

$$I_{el} = 1 / 2 \times \beta \times (V_{sig} - V_{rst} + \Delta V)^2$$

上記のように構成された有機 E L 表示装置および有機 E L 表示装置の駆動方法によれば、画素 P X は、有機 E L ダイオード O L E D と、駆動トランジスタ D R T と、容量部 C_s と、初期化トランジスタ T C T と、書込みトランジスタ S S T と、他の容量部 C_x とを含んでいる。高電位電源配線側に有機 E L ダイオード O L E D が配置され、低電位電源配線側に駆動トランジスタ D R T が配置されている。

50

【0114】

これにより、出力電流 I_{el} は、閾値電圧 V_{th} に依存しない値となるため、閾値電圧 V_{th} によるばらつきの影響を排除することができる。また、上記のように、 ΔV の値は、移動度が高いほど大きくなるものである。移動度が高いほど電流が流れにくくなり、移動度が低いほど電流が流れやすくなるため、移動度の影響も補償することができる。さらに、出力電流 I_{el} は、有機 EL ダイオード OLED の電圧 V_{el} に依存しない値となるため、有機 EL ダイオード OLED の特性の影響を排除することができる。

言い換えると、有機 EL ダイオード OLED に、画像の階調に応じているとともに移動度の影響を補償した駆動電流 I_{el} を与えることができる。

【0115】

また、容量部 C_x と、容量部 C_s との容量比により、駆動トランジスタ DRT のゲート電極の電位を変えることができるため、映像信号電圧 V_{sig} の値を調整することなく、有機 EL ダイオード OLED に、一層画像の階調に応じた駆動電流 I_{el} を与えることができる。

【0116】

また、第 1 の実施の形態において説明したように、書込み動作は、映像信号線書込み動作と、映像信号線書込み動作に続く画素書込み動作とを含んでいても良い。映像信号線書込み動作と、画素書込み動作とを独立して行うことで、画素書込み期間に比べて期間の短い映像信号線書込み期間に、映像信号電圧 V_{sig} を、駆動トランジスタ DRT のゲート電極に書き込むことができる。これにより、映像信号線書込み期間に、駆動トランジスタ DRT のソース電極 - ドレイン電極間に流れる電流を削減することができる。このため、高電流の設定を容易にすることができる駆動方法を得ることができる。

さらに、画素 PX を構成する素子の数が少ないため、高精細化を図ることも可能である。

【0117】

上記したことから、高精細化が可能であり、階調再現性に優れ、輝度ムラを抑制できる表示品位の優れたアクティブマトリクス型有機 EL 表示装置及びアクティブマトリクス型有機 EL 表示装置の駆動方法を得ることができる。これにより、表示不良、スジムラ及びざらつき感の問題を解消することができる。

【0118】

次に、この発明の第 3 の実施の形態に係るアクティブマトリクス型有機 EL 表示装置及びアクティブマトリクス型有機 EL 表示装置の駆動方法について詳細に説明する。なお、この実施の形態において、アクティブマトリクス型有機 EL 表示装置の構成が上述した第 1 の実施の形態と同一の部分には同一の符号を付してその詳細な説明を省略する。

【0119】

図 1、図 2 及び図 21 に示すように、有機 EL 表示装置は、有機 EL パネルである表示パネル DP と、駆動部 10 とを含んでいる。

【0120】

具体的には、走査信号線 Sa とチャネル層 SC との交差部が形成している薄膜トランジスタの一方は初期化トランジスタ TCT であり、他方はリセットトランジスタ IST である。なお、走査信号線 Sb とチャネル層 SC との交差部が形成している薄膜トランジスタは、書込みトランジスタ SST であり、上部電極とチャネル層 SC との交差部が形成している薄膜トランジスタは、駆動トランジスタ DRT である。

【0121】

なお、この例では、駆動トランジスタ DRT、初期化トランジスタ TCT、リセットトランジスタ IST 及び書込みトランジスタ SST は、トップゲート型の P チャネル型の薄膜トランジスタである。

【0122】

各画素 PX は、有機 EL ダイオード OLED と、駆動トランジスタ DRT と、容量部 Cs と、初期化トランジスタ TCT と、リセットトランジスタ IST と、書込みトランジスタ

10

20

30

40

50

タ S S T とを含んでいる。

【 0 1 2 3 】

有機 E L ダイオード O L E D と駆動トランジスタ D R T とは、図示しない高電位電源配線と低電位電源配線との間で、この順に直列に接続されている。高電位電源配線には電源電圧 P V D D が印加され、低電位電源配線には電源電圧 P V S S が印加されている。この実施の形態において、高電位電源配線は、+ 5 V の電位に設定され、低電位電源配線は、- 5 V の電位に設定されている。

【 0 1 2 4 】

容量部 C s は、駆動トランジスタ D R T のゲート電極 G に接続されている。より詳しくは、容量部 C s は、第 1 電極としての下部電極及び駆動トランジスタ D R T のゲート電極 G に接続された第 2 電極としての上部電極を含んでいる。容量部 C s は、駆動トランジスタ D R T のゲート電極 G の電位を保持するものである。そして、容量部 C s は、後述する映像信号電圧 V s i g により決定される駆動トランジスタ D R T のゲート電極 G 制御電位を保持するものである。

【 0 1 2 5 】

初期化トランジスタ T C T は、容量部 C s の下部電極に接続されたソース電極、走査信号線 S a に接続されたゲート電極及び駆動トランジスタ D R T のソース電極 S E に接続されたドレイン電極を含んでいる。初期化トランジスタ T C T は、走査信号線 S a から供給される制御信号 T G に応答してオン（導通状態）、オフ（非導通状態）される。初期化トランジスタ T C T は、駆動トランジスタ D R T のソース電極 S E の電位を初期化させるかどうか切換えるものである。また、初期化トランジスタ T C T は、容量部 C s からの電流リークを規制するものである。

【 0 1 2 6 】

リセットトランジスタ I S T は、高電位電源配線に接続されたソース電極、走査信号線 S a に接続されたゲート電極及び駆動トランジスタ D R T のゲート電極 G に接続されたドレイン電極を含んでいる。リセットトランジスタ I S T は、走査信号線 S a から供給される制御信号 T G に応答してオン、オフされる。リセットトランジスタ I S T は、駆動トランジスタ D R T のゲート電極 G の電位を高電位電源配線と同じ電圧電位 P V D D に設定させるかどうか切換えるものである。

【 0 1 2 7 】

書込みトランジスタ S S T は、容量部 C s の下部電極に接続されたドレイン電極、映像信号線 V L に接続されたソース電極及び走査信号線 S b に接続されたゲート電極を含んでいる。書込みトランジスタ S S T は、走査信号線 S b から供給される制御信号 S G に応答してオン、オフされる。書込みトランジスタ S S T は、映像信号線 V L を介して供給される映像信号電圧 V s i g を出力させるかどうか切換えるものである。

【 0 1 2 8 】

次に、有機 E L ダイオード O L E D に発光（画像を表示）させる場合の画素 P X の動作について説明する。すなわち、第 3 の実施の形態の有機 E L 表示装置の駆動方法について説明する。

【 0 1 2 9 】

上記のように構成された有機 E L 表示装置において、画素 P X の動作は、リセット動作、O C（オフセットキャンセル）動作としてのキャンセル動作、書込み動作及び表示動作としての発光（保持）動作に分けられる。これら一連の動作は、例えば、1 垂直走査期間に行われる。

ここで、図 2 2 は、第 3 の実施の形態における、書込みトランジスタ S S T、初期化トランジスタ T C T、リセットトランジスタ I S T、切換えスイッチ S W 1 及び切換えスイッチ S W 2 のオン、オフタイミングを示す模式図である。

【 0 1 3 0 】

まず、リセット動作について説明する。

リセット動作は、リセット期間行われる。

図 2 3 には、リセット期間における画素 P X を示している。

【 0 1 3 1 】

図 1、図 2 1、図 2 2 及び図 2 3 に示すように、リセット動作では、走査信号線ドライバ Y D R 2 から、初期化トランジスタ T C T 及びリセットトランジスタ I S T をオン状態とするレベル（オン電位）、ここでは、ローレベルの制御信号 T G が出力され、走査信号線ドライバ Y D R 1 から、書込みトランジスタ S S T をオン状態とするオン電位の制御信号 S G が出力される。また、切換えスイッチ S W 1 がオフ、切換えスイッチ S W 2 がオンに設定される。

【 0 1 3 2 】

このため、初期化トランジスタ T C T 及び書込みトランジスタ S S T がオンに設定される。これにより、リセットトランジスタ I S T を介して駆動トランジスタ D R T のゲート電極の電位を高電位電源配線と同じ電圧電位 P V D D に設定させるとともに、切換えスイッチ S W 2、映像信号線 V L、書込みトランジスタ S S T 及び初期化トランジスタ T C T を介して駆動トランジスタ D R T のソース電極にリセット電圧 V r s t を印加し、駆動トランジスタ D R T のソース電極の電位をリセット電位 V r s t に設定させる。すると、前フレームの情報がリセット（初期化）される。

【 0 1 3 3 】

次に、キャンセル動作について説明する。

キャンセル動作は、リセット期間に続くキャンセル期間に行われる。

図 2 4 には、キャンセル期間における画素 P X を示している。

【 0 1 3 4 】

図 1、図 2 1、図 2 2 及び図 2 4 に示すように、キャンセル動作では、走査信号線ドライバ Y D R 2 から、初期化トランジスタ T C T 及びリセットトランジスタ I S T にオン電位の制御信号 T G の出力が維持され、走査信号線ドライバ Y D R 1 から、書込みトランジスタ S S T をオフ状態とするレベル（オフ電位）、ここでは、ハイレベルの制御信号 S G が出力される。

【 0 1 3 5 】

このため、書込みトランジスタ S S T がオフに切換えられる。駆動トランジスタ D R T のゲート電極の電位は電圧電位 P V D D に固定されている。駆動トランジスタ D R T のソース電極の電位は、リセット期間に書き込まれたリセット電位 V r s t を初期値として低電位側にシフトしていき、キャンセル期間終了後には、電圧電位 P V D D と駆動トランジスタ D R T の閾値電圧 V t h との差 $P V D D - V t h$ となる（P チャネル型の駆動トランジスタ D R T の場合）。

【 0 1 3 6 】

次に、書込み動作について説明する。

書込み動作は、キャンセル期間に続く書込み期間に行われる。

図 2 5 には、書込み期間における画素 P X を示している。

【 0 1 3 7 】

図 1、図 2 1、図 2 2 及び図 2 5 に示すように、書込み動作では、走査信号線ドライバ Y D R 2 から、初期化トランジスタ T C T 及びリセットトランジスタ I S T にオフ電位の制御信号 T G が出力され、走査信号線ドライバ Y D R 1 から、書込みトランジスタ S S T にオン電位の制御信号 S G が出力される。また、切換えスイッチ S W 1 がオン、切換えスイッチ S W 2 がオフに切換えられる。

【 0 1 3 8 】

このため、初期化トランジスタ T C T 及びリセットトランジスタ I S T がオフに、書込みトランジスタ S S T がオンに切換えられるこれにより、有機 E L ダイオード O L E D に発光させる光の階調に対応させた映像信号電圧 V s i g が、切換えスイッチ S W 1、映像信号線 V L 及び書込みトランジスタ S S T を介して容量部 C s に印加され容量部 C s に記憶される。そして、駆動トランジスタ D R T のゲート電極の電位は、 $V s i g + V t h$ に設定される。

【 0 1 3 9 】

次に、発光動作について説明する。

発光動作は、書込み期間に続く表示期間としての発光（保持）期間に行われる。

図 2 6 には、発光期間における画素 P X を示している。

【 0 1 4 0 】

図 1、図 2 1、図 2 2 及び図 2 6 に示すように、発光動作では、走査信号線ドライバ Y D R 2 から、初期化トランジスタ T C T 及びリセットトランジスタ I S T にオフ電位の制御信号 T G の出力が維持され、走査信号線ドライバ Y D R 1 から、書込みトランジスタ S S T にオフ電位の制御信号 S G が出力される。

【 0 1 4 1 】

このため、書込みトランジスタ S S T がオフに切換えられる。これにより、駆動トランジスタ D R T の V_{gs} は、 $V_{sig} + V_{th} - P_{VDD}$ となる。そして、駆動トランジスタ D R T の飽和領域の出力電流 I_{el} を有機 E L ダイオード O L E D に与え、発光させる。

【 0 1 4 2 】

ここで、駆動トランジスタ D R T の利得係数を β とすると、出力電流 I_{el} は次の式で表される。

【 0 1 4 3 】

$$I_{el} = 1 / 2 \times \beta \times (V_{sig} - P_{VDD})^2$$

なお、 β は次の式で定義される。

【 0 1 4 4 】

$$\beta = \mu \times C_o \times W / L$$

なお、W は駆動トランジスタ D R T のゲート幅、L はゲート長、 μ はキャリア移動度、 C_o は単位面積当たりのゲート静電容量である。

【 0 1 4 5 】

上記のように構成された有機 E L 表示装置および有機 E L 表示装置の駆動方法によれば、画素 P X は、有機 E L ダイオード O L E D と、駆動トランジスタ D R T と、容量部 C s と、初期化トランジスタ T C T と、リセットトランジスタ I S T と、書込みトランジスタ S S T とを含んでいる。高電位電源配線側に有機 E L ダイオード O L E D が配置され、低電位電源配線側に駆動トランジスタ D R T が配置されている。

【 0 1 4 6 】

これにより、出力電流 I_{el} は、閾値電圧 V_{th} に依存しない値となるため、閾値電圧 V_{th} によるばらつきの影響を排除することができる。また、出力電流 I_{el} は、有機 E L ダイオード O L E D の電圧 V_{el} に依存しない値となるため、有機 E L ダイオード O L E D の特性の影響を排除することができる。

言い換えると、有機 E L ダイオード O L E D に、画像の階調に応じているとともに移動度の影響を補償した駆動電流 I_{el} を与えることができる。

【 0 1 4 7 】

また、第 1 の実施の形態において説明したように、書込み動作は、映像信号線書込み動作と、映像信号線書込み動作に続く画素書込み動作とを含んでいても良い。映像信号線書込み動作と、画素書込み動作とを独立して行うことで、画素書込み期間に比べて期間の短い映像信号線書込み期間に、映像信号電圧 V_{sig} を、画素 P X に書き込むことができる。これにより、映像信号線書込み期間に、駆動トランジスタ D R T のソース電極 - ドレイン電極間に流れる電流を削減することができる。このため、高電流の設定を容易にすることができる駆動方法を得ることができる。

さらに、画素 P X を構成する素子の数が少ないため、高精細化を図ることも可能である。

【 0 1 4 8 】

上記したことから、高精細化が可能であり、階調再現性に優れ、輝度ムラを抑制できる表示品位の優れたアクティブマトリクス型有機 E L 表示装置及びアクティブマトリクス型

10

20

30

40

50

有機ＥＬ表示装置の駆動方法を得ることができる。これにより、表示不良、スジムラ及びざらつき感の問題を解消することができる。

【０１４９】

なお、この発明は上記実施の形態そのままに限定されるものではなく、実施段階ではその要旨を逸脱しない範囲で構成要素を変形して具体化可能である。また、上記実施の形態に開示されている複数の構成要素の適宜な組み合わせにより、種々の発明を形成できる。例えば、実施形態に示される全構成要素から幾つかの構成要素を削除してもよい。さらに、異なる実施形態にわたる構成要素を適宜組み合わせてもよい。

【０１５０】

例えば、リセット電圧 V_{rst} は映像信号線 V_L とは別の配線を介して画素 P_X に供給されても良い。この場合、映像信号線 V_L には、切換え部 SW の替わりに例えばマルチプレクサ回路が接続されていれば良い。１／３マルチプレクサ回路の場合、１／３マルチプレクサ回路に、それぞれ３本の映像信号線 V_L が接続され、３本の映像信号線 V_L の何れかに映像信号電圧 V_{sig} を選択的に与えるように構成されていれば良い。

初期化トランジスタ TCT 、書込みトランジスタ SST 及びリセットトランジスタ IST は、 N チャネル型及び P チャネル型の何れかのトランジスタで形成されていれば良い。

【図面の簡単な説明】

【０１５１】

【図１】本発明の第１、第２及び第３の実施の形態に係る有機ＥＬ表示装置を概略的に示す平面図。

【図２】上記有機ＥＬ表示装置の一部を示す拡大断面図であり、特に駆動トランジスタ及び有機ＥＬダイオードを示す断面図。

【図３】上記第１の実施の形態に係る有機ＥＬ表示装置における画素の等価回路を示す図。

【図４】上記第１の実施の形態の実施例１に係る有機ＥＬ表示装置の駆動方法における、書込みトランジスタ、初期化トランジスタ及び２つの切換えスイッチのオン、オフタイミングを表で示した図。

【図５】上記実施例１に係る有機ＥＬ表示装置のリセット動作における画素の等価回路を示す図。

【図６】上記実施例１に係る有機ＥＬ表示装置のキャンセル動作における画素の等価回路を示す図。

【図７】上記実施例１に係る有機ＥＬ表示装置の書込み動作における画素の等価回路を示す図。

【図８】上記実施例１に係る有機ＥＬ表示装置の発光動作における画素の等価回路を示す図。

【図９】上記第１の実施の形態の実施例２に係る有機ＥＬ表示装置の駆動方法における、書込みトランジスタ、初期化トランジスタ及び２つの切換えスイッチのオン、オフタイミングを表で示した図。

【図１０】上記実施例２に係る有機ＥＬ表示装置のリセット動作における画素の等価回路を示す図。

【図１１】上記実施例２に係る有機ＥＬ表示装置のキャンセル動作における画素の等価回路を示す図。

【図１２】上記実施例２に係る有機ＥＬ表示装置の映像信号線書込み動作における画素の等価回路を示す図。

【図１３】上記実施例２に係る有機ＥＬ表示装置の画素書込み動作における画素の等価回路を示す図。

【図１４】上記実施例２に係る有機ＥＬ表示装置の発光動作における画素の等価回路を示す図。

【図１５】上記第２の実施の形態に係る有機ＥＬ表示装置における画素の等価回路を示す図。

10

20

30

40

50

【図 16】上記第 2 の実施の形態に係る有機 EL 表示装置の駆動方法における、書込みトランジスタ、初期化トランジスタ及び 2 つの切換えスイッチのオン、オフタイミングを表で示した図。

【図 17】上記第 2 の実施の形態に係る有機 EL 表示装置のリセット動作における画素の等価回路を示す図。

【図 18】上記第 2 の実施の形態に係る有機 EL 表示装置のキャンセル動作における画素の等価回路を示す図。

【図 19】上記第 2 の実施の形態に係る有機 EL 表示装置の書込み動作における画素の等価回路を示す図。

【図 20】上記第 2 の実施の形態に係る有機 EL 表示装置の発光動作における画素の等価回路を示す図。

10

【図 21】上記第 3 の実施の形態に係る有機 EL 表示装置における画素の等価回路を示す図。

【図 22】上記第 3 の実施の形態に係る有機 EL 表示装置の駆動方法における、書込みトランジスタ、初期化トランジスタ、リセットトランジスタ及び 2 つの切換えスイッチのオン、オフタイミングを表で示した図。

【図 23】上記第 3 の実施の形態に係る有機 EL 表示装置のリセット動作における画素の等価回路を示す図。

【図 24】上記第 3 の実施の形態に係る有機 EL 表示装置のキャンセル動作における画素の等価回路を示す図。

20

【図 25】上記第 3 の実施の形態に係る有機 EL 表示装置の書込み動作における画素の等価回路を示す図。

【図 26】上記第 3 の実施の形態に係る有機 EL 表示装置の発光動作における画素の等価回路を示す図。

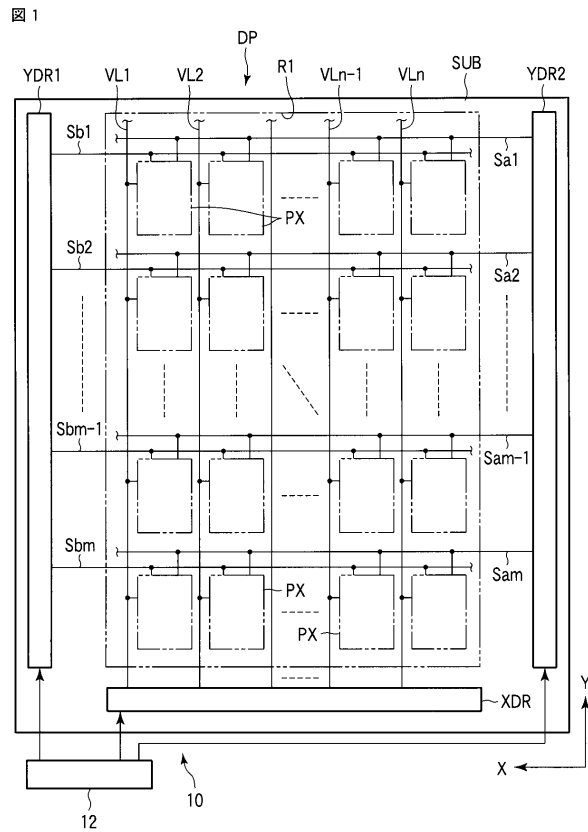
【符号の説明】

【0152】

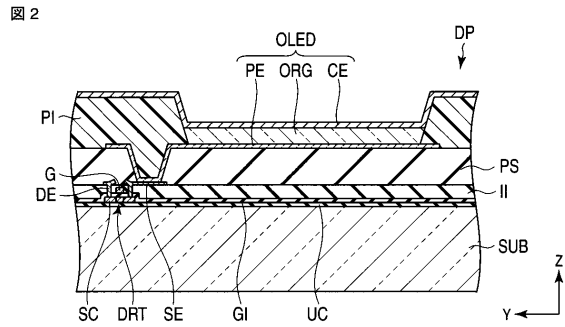
D P ... 表示パネル、S U B ... 基板、R 1 ... 表示領域、P X ... 画素、T C T ... 初期化トランジスタ、S S T ... 書込みトランジスタ、I S T ... リセットトランジスタ、C s , C x ... 容量部、D R T ... 駆動トランジスタ、G ... ゲート電極、S E ... ソース電極、D E ... ドレイン電極、O L E D ... 有機 EL ダイオード、P E ... 画素電極、O R G ... 有機物層、C E ... 対向電極、V L ... 映像信号線、S a , S b ... 走査信号線、1 0 ... 駆動部、Y D R 1 , Y D R 2 ... 走査信号線ドライバ、X D R ... 映像信号線ドライバ、1 2 ... コントローラ、S W ... 切換え部、S W 1 , S W 2 ... 切換えスイッチ、T G , S G ... 制御信号、V s i g ... 映像信号電圧、V i n i ... 初期化電圧（電位）、V r s t ... リセット電圧（電位）、V t h ... 閾値電圧、P V S S ... 基準電圧電位、P V D D ... 電圧電位、I e l ... 出力電流、 $-\Delta V$... 電位変動、 β ... 利得係数。

30

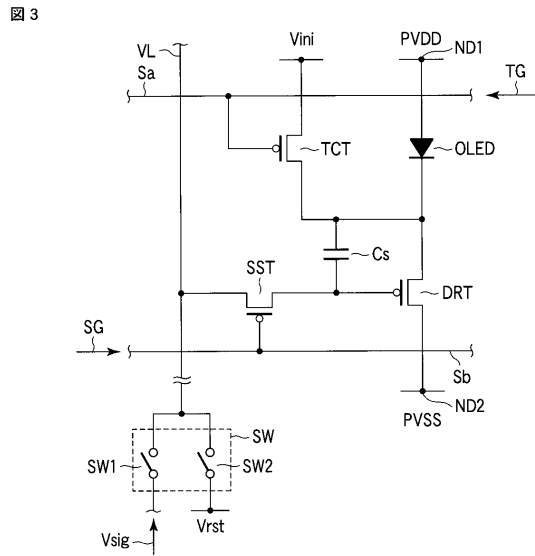
【 図 1 】



【 図 2 】



【 図 3 】

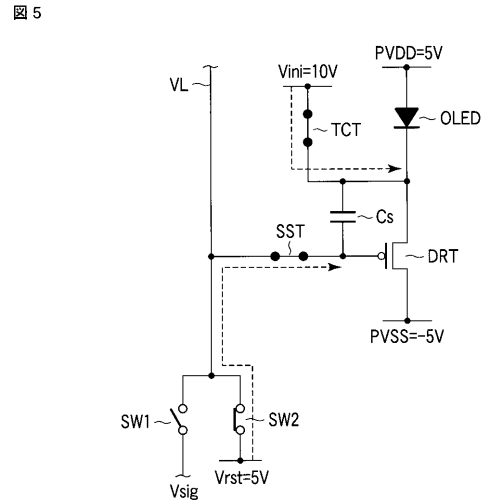


【 図 4 】

図 4

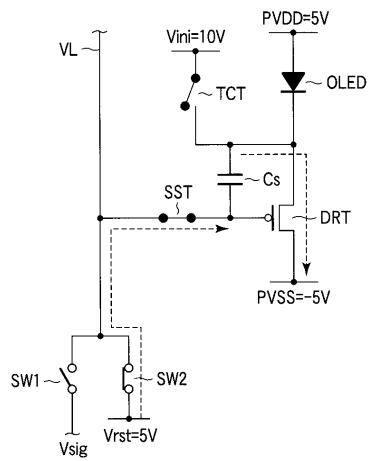
	リセット 期間	キャンセル 期間	書き込み 期間	発光(保持) 期間
SST	ON	ON	ON	OFF
TCT	ON	OFF	OFF	OFF
SW1	OFF	OFF	ON	—
SW2	ON	ON	OFF	—

【 図 5 】



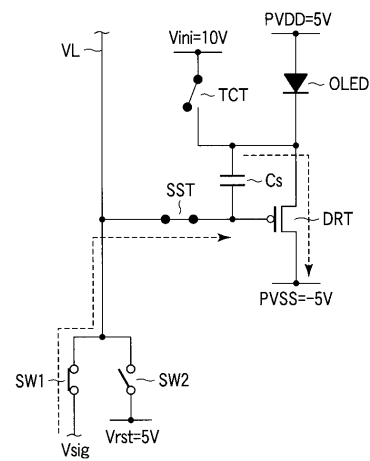
【図 6】

図 6



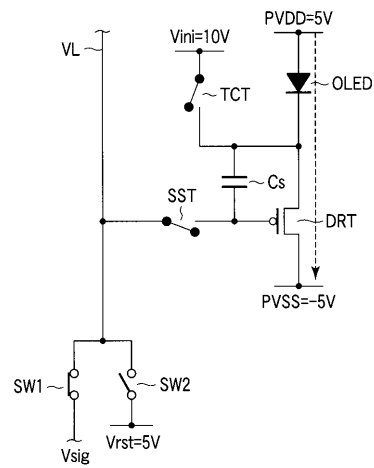
【図 7】

図 7



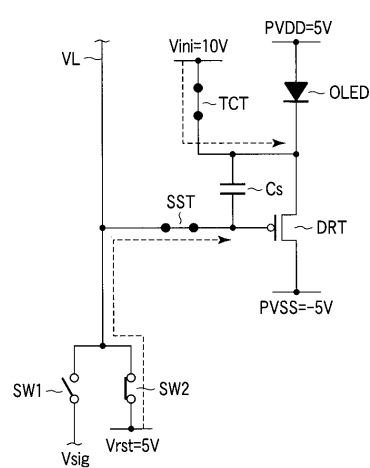
【図 8】

図 8



【図 10】

図 10



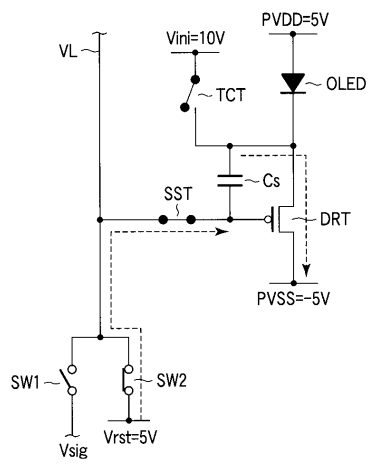
【図 9】

図 9

	リセット 期間	キャンセル 期間	映像信号線 書き込み期間	画素書き込み 期間	発光(保持) 期間
SST	ON	ON	OFF	ON	OFF
TCT	ON	OFF	OFF	OFF	OFF
SW1	OFF	OFF	ON	ON	—
SW2	ON	ON	OFF	OFF	—

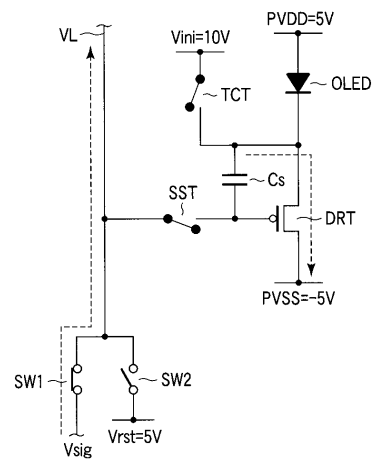
【図 1 1】

図 11



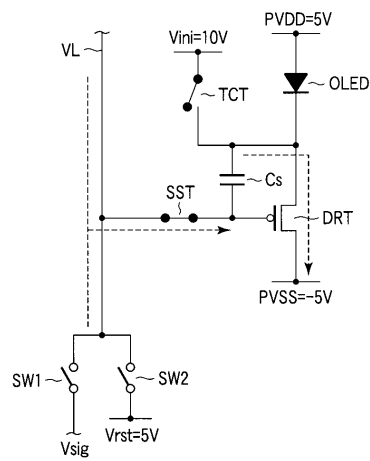
【図 1 2】

図 12



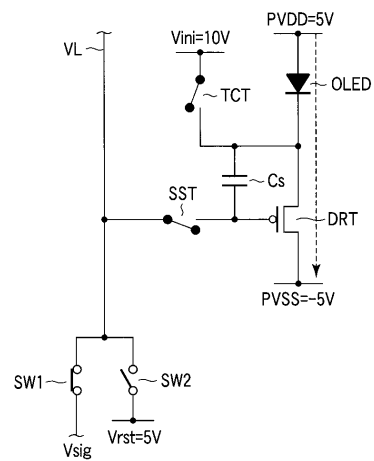
【図 1 3】

図 13



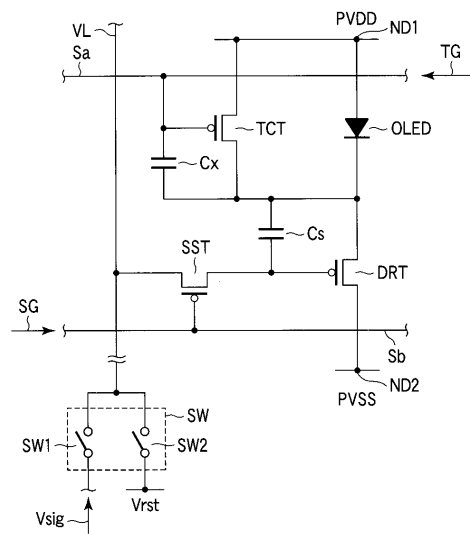
【図 1 4】

図 14



【図 15】

図 15



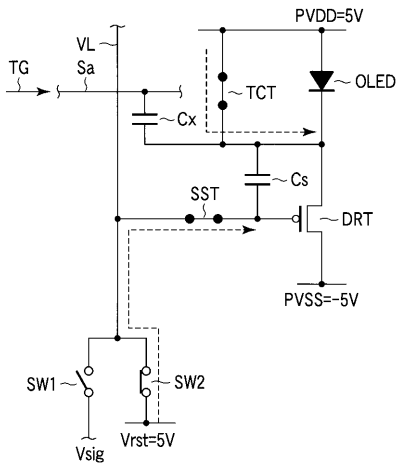
【図 16】

図 16

	リセット 期間	キャンセル 期間	書き込み 期間	発光(保持) 期間
SST	ON	ON	ON	OFF
TCT	ON	OFF	OFF	OFF
SW1	OFF	OFF	ON	—
SW2	ON	ON	OFF	—

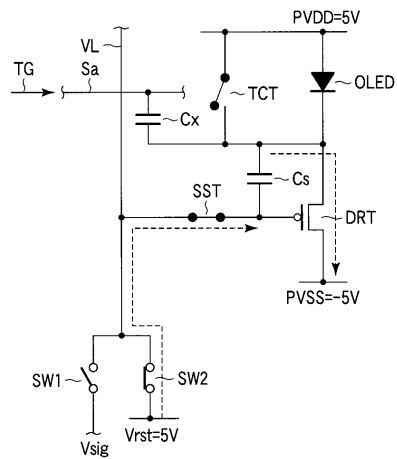
【図 17】

図 17



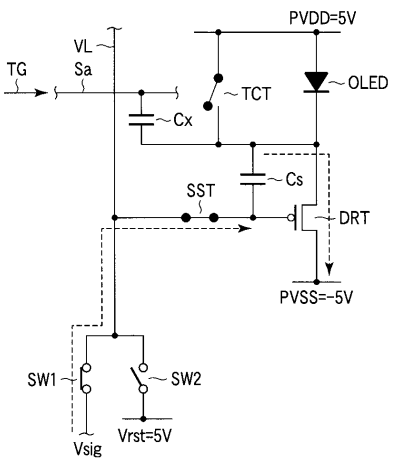
【図 18】

図 18



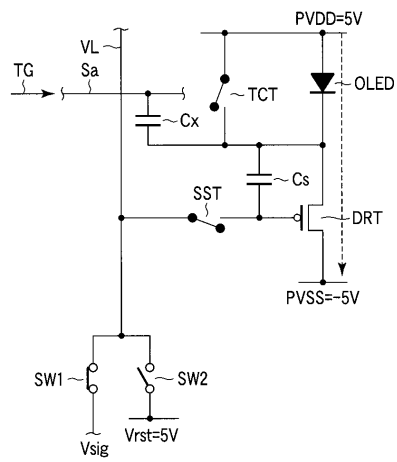
【図 19】

図 19



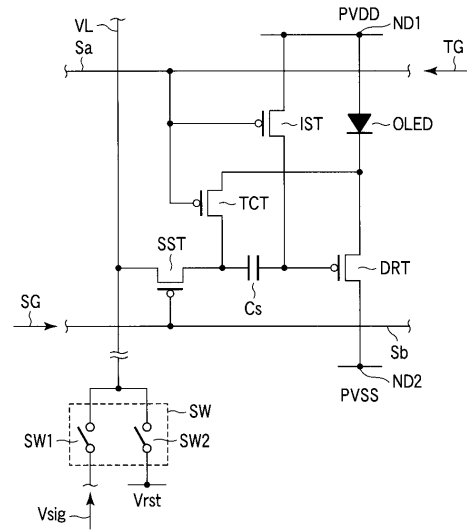
【図 20】

図 20



【図 21】

図 21



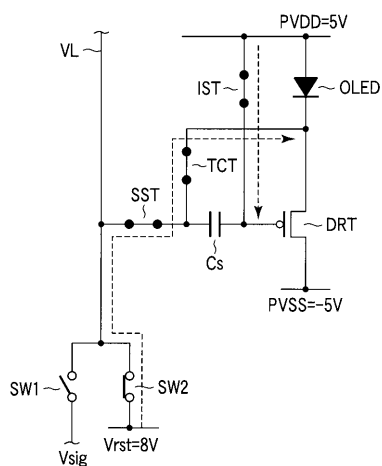
【図 22】

図 22

	リセット 期間	キャンセル 期間	書き込み 期間	発光(保持) 期間
SST	ON	OFF	ON	OFF
TCT/IST	ON	ON	OFF	OFF
SW1	OFF	OFF	ON	—
SW2	ON	ON	OFF	—

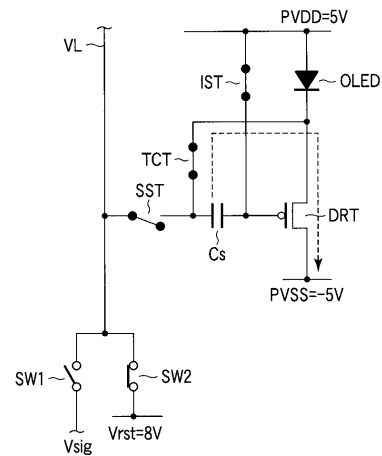
【図 23】

図 23



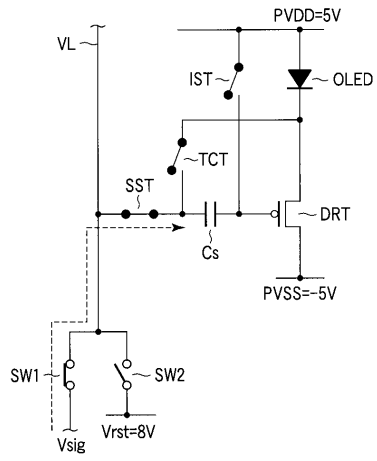
【図 24】

図 24



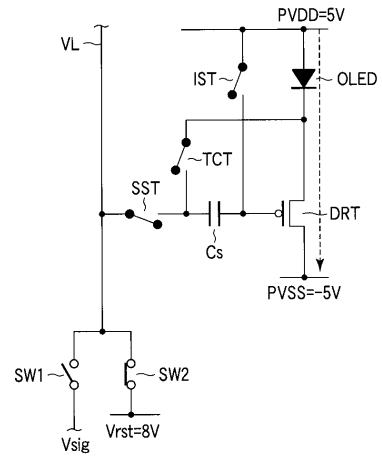
【 図 2 5 】

図 25



【 図 2 6 】

図 26



フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
	G 0 9 G 3/20 6 2 4 B	
	G 0 9 G 3/20 6 1 1 H	
	H 0 5 B 33/14 A	

(74)代理人 100095441
 弁理士 白根 俊郎

(74)代理人 100084618
 弁理士 村松 貞男

(74)代理人 100103034
 弁理士 野河 信久

(74)代理人 100119976
 弁理士 幸長 保次郎

(74)代理人 100153051
 弁理士 河野 直樹

(74)代理人 100140176
 弁理士 砂川 克

(74)代理人 100100952
 弁理士 風間 鉄也

(74)代理人 100101812
 弁理士 勝村 紘

(74)代理人 100070437
 弁理士 河井 将次

(74)代理人 100124394
 弁理士 佐藤 立志

(74)代理人 100112807
 弁理士 岡田 貴志

(74)代理人 100111073
 弁理士 堀内 美保子

(74)代理人 100134290
 弁理士 竹内 将訓

(74)代理人 100127144
 弁理士 市原 卓三

(74)代理人 100141933
 弁理士 山下 元

(72)発明者 中村 則夫
 東京都港区港南四丁目 1 番 8 号 東芝松下ディスプレイテクノロジー株式会社内

(72)発明者 小俣 一由
 東京都港区港南四丁目 1 番 8 号 東芝松下ディスプレイテクノロジー株式会社内

F ターム(参考) 3K107 AA01 BB01 CC06 CC33 CC35 EE03 FF00 FF04 HH02 HH04
 HH05
 5C080 AA06 BB05 DD05 EE29 FF11 JJ02 JJ03 JJ04 JJ05
 5C094 AA03 AA05 AA07 BA03 BA29 CA19 FB12 FB14

专利名称(译)	有源矩阵型有机EL显示器件和有源矩阵型有机EL显示器件的驱动方法		
公开(公告)号	JP2010091682A	公开(公告)日	2010-04-22
申请号	JP2008259912	申请日	2008-10-06
[标]申请(专利权)人(译)	东芝移动显示器有限公司		
申请(专利权)人(译)	东芝移动显示器有限公司		
[标]发明人	中村則夫 小俣一由		
发明人	中村 則夫 小俣 一由		
IPC分类号	G09G3/30 G09F9/30 H01L27/32 G09G3/20 H01L51/50		
FI分类号	G09G3/30.J G09F9/30.338 G09F9/30.365.Z G09G3/20.642.A G09G3/20.641.D G09G3/20.624.B G09G3/20.611.H H05B33/14.A G09F9/30.365 G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291 H01L27/32		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC06 3K107/CC33 3K107/CC35 3K107/EE03 3K107/FF00 3K107/FF04 3K107/HH02 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD05 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C094/AA03 5C094/AA05 5C094/AA07 5C094/BA03 5C094/BA29 5C094/CA19 5C094/FB12 5C094/FB14 5C380/AA01 5C380/AB06 5C380/AB11 5C380/AB34 5C380/BA38 5C380/BA39 5C380/BB02 5C380/CA08 5C380/CA12 5C380/CA53 5C380/CB01 5C380/CB26 5C380/CB31 5C380/CC03 5C380/CC04 5C380/CC06 5C380/CC07 5C380/CC30 5C380/CC33 5C380/CC61 5C380/CC63 5C380/CD013 5C380/CD014 5C380/CD023 5C380/CF51 5C380/CF52 5C380/DA02 5C380/DA06 5C380/DA47		
代理人(译)	河野 哲 中村诚 河野直树 冈田隆 山下 元		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种具有能够实现高清晰度，优异的灰度再现性并且能够抑制亮度不均匀的显示质量的有源矩阵型有机EL显示装置，以及该有源矩阵型有机EL显示装置的驱动方法。有源矩阵有机EL显示装置包括多个视频信号线VL和多个像素。每个像素包括：有机EL二极管OLED，有机EL二极管OLED包括连接至高电位电源线的阳极；P沟道驱动晶体管DRT，其包括连接至低电位电源线的漏极；驱动晶体管的源极；以及连接至栅电极的电容器Cs，切换是否输出初始化电压Vini的初始化晶体管TCT以及切换是否输出经由视频信号线VL提供的视频信号电压Vsig的写入晶体管SST。并拥有。[选择图]图3

13

