

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-244481

(P2009-244481A)

(43) 公開日 平成21年10月22日(2009.10.22)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 611D	5C080
H01L 51/50 (2006.01)	G09G 3/20 624B	
	G09G 3/20 641D	
	G09G 3/20 611H	
審査請求 未請求 請求項の数 6 O L (全 20 頁) 最終頁に続く		

(21) 出願番号 特願2008-89471 (P2008-89471)
 (22) 出願日 平成20年3月31日 (2008.3.31)

(71) 出願人 000002185
 ソニー株式会社
 東京都港区港南1丁目7番1号
 (74) 代理人 100094363
 弁理士 山本 孝久
 (74) 代理人 100118290
 弁理士 吉井 正明
 (74) 代理人 100120640
 弁理士 森 幸一
 (72) 発明者 山本 哲郎
 東京都港区港南1丁目7番1号 ソニー株式会社内
 (72) 発明者 内野 勝秀
 東京都港区港南1丁目7番1号 ソニー株式会社内

最終頁に続く

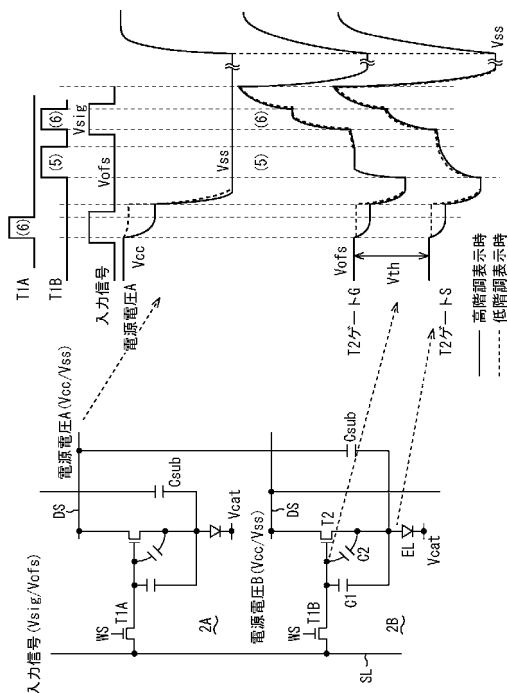
(54) 【発明の名称】 表示装置及びその駆動方法と電子機器

(57) 【要約】

【課題】 各行ごとに配した給電線を線順次走査し且補助容量を当行の画素と前行の給電線との間に接続した画素構成において、給電線の線順次走査に起因するクロストークを抑制可能な表示装置を提供する。

【解決手段】 ライトスキャナは、行状の走査線WSに順次制御信号を供給してサンプリング用トランジスタT1を駆動し、信号線SLから保持容量C1に映像信号を書込む信号書込み動作を行う。ドライブスキャナは、各給電線DSを高電位と低電位で切り換えて、発光期間に駆動用トランジスタT2から映像信号に応じた駆動電流を発光素子ELに供給する。ドライブスキャナは、前行の画素2Aで信号書込み動作が終わった後、当行の画素2Bで信号書込み動作が始まる前に、前行の給電線DSを高電位から低電位に切り換え、当行の画素2Bで信号書込み動作が完了した後前行の給電線DSを低電位から高電位に戻す。

【選択図】 図14



【特許請求の範囲】

【請求項 1】

画素アレイ部と駆動部とからなり、

前記画素アレイ部は、行状に配された走査線と、列状に配された信号線と、各走査線と各信号線とが交差する部分に行列状に配された画素と、該走査線と平行に配された給電線とを備え、

前記画素は少なくとも、サンプリング用トランジスタと、駆動用トランジスタと、保持容量と、発光素子と、補助容量とを有し、

前記サンプリング用トランジスタは、その制御端が当行の走査線に接続し、その一対の電流端が該信号線と該駆動用トランジスタの制御端との間に接続し、

前記駆動用トランジスタは、ドレイン側の電流端が当行の給電線に接続し、ソース側の電流端が該発光素子に接続し、

前記保持容量は、該駆動用トランジスタのゲートとなる制御端とソース側の電流端との間に接続し、

前記補助容量は、該駆動用トランジスタのソース側電流端と、当行の給電線よりも前の行に配された給電線との間に接続し、

前記駆動部は、ライトスキャナと、ドライブスキャナと、信号セクタとを有し、

前記信号セクタは、列状の信号線に映像信号を供給し、

前記ライトスキャナは、行状の走査線に順次制御信号を供給してサンプリング用トランジスタを駆動し、該信号線から該保持容量に映像信号を書込む信号書込み動作を行い、

前記ドライブスキャナは、各給電線を高電位と低電位で切り換えて、発光期間に該駆動用トランジスタから映像信号に応じた駆動電流を該発光素子に供給し、

前記ドライブスキャナは、前行の画素で信号書込み動作が終了した後、当行の画素で信号書込み動作が始まる前に、該前行の給電線を高電位から低電位に切り換え、

当行の画素で信号書込み動作が完了した後該前行の給電線を低電位から高電位に戻す表示装置。

【請求項 2】

前記発光素子は、そのアノードが駆動用トランジスタのソース側電流端に接続し、そのカソードが所定のカソード電位に接続し、

前記ドライブスキャナが供給する低電位は、該カソード電位に発光素子の閾電圧を加えた電位よりも低い請求項 1 記載の表示装置。

【請求項 3】

当行の画素は、信号書込み動作の前に該駆動用トランジスタの閾電圧を打消す電圧を該保持容量に保持するための閾電圧補正動作を時分割的に複数回繰り返し、且つ前行の画素の信号書込み動作が終了後は閾電圧補正動作を行わない請求項 1 記載の表示装置。

【請求項 4】

前記画素は、信号書込み動作の前に該駆動用トランジスタの閾電圧を打消す電圧を該保持容量に保持するための閾電圧補正動作を時分割的に複数回繰り返し、且つ信号書込み動作の直前に行う最後の閾電圧補正動作は、それより前の閾電圧補正動作よりも時間が短い請求項 1 記載の表示装置。

【請求項 5】

請求項 1 に記載された表示装置を有する電子機器。

【請求項 6】

画素アレイ部と駆動部とからなり、

前記画素アレイ部は、行状に配された走査線と、列状に配された信号線と、各走査線と各信号線とが交差する部分に行列状に配された画素と、該走査線と平行に配された給電線とを備え、前記画素は少なくとも、サンプリング用トランジスタと、駆動用トランジスタと、保持容量と、発光素子と、補助容量とを有し、前記サンプリング用トランジスタは、その制御端が当行の走査線に接続し、その一対の電流端が該信号線と該駆動用トランジスタの制御端との間に接続し、前記駆動用トランジスタは、ドレイン側の電流端が当行の給

10

20

30

40

50

電線に接続し、ソース側の電流端が該発光素子に接続し、前記保持容量は、該駆動用トランジスタのゲートとなる制御端とソース側の電流端との間に接続し、前記補助容量は、該駆動用トランジスタのソース側電流端と、当行の給電線よりも前の行に配された給電線との間に接続し、

前記駆動部は、ライトスキャナと、ドライブスキャナと、信号セクタとを有し、前記信号セクタは、列状の信号線に映像信号を供給し、前記ライトスキャナは、行状の走査線に順次制御信号を供給してサンプリング用トランジスタを駆動し、該信号線から該保持容量に映像信号を書込む信号書込み動作を行い、前記ドライブスキャナは、各給電線を高電位と低電位で切り換えて、発光期間に該駆動用トランジスタから映像信号に応じた駆動電流を該発光素子に供給する表示装置を駆動するため、

前記ドライブスキャナは、前行の画素で信号書込み動作が終った後、当行の画素で信号書込み動作が始まる前に、該前行の給電線を高電位から低電位に切り換え、

当行の画素で信号書込み動作が完了した後該前行の給電線を低電位から高電位に戻す表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は発光素子を画素に用いたアクティブマトリクス型の表示装置及びその駆動方法に関する。またこのような表示装置を備えた電子機器に関する。

【背景技術】

【0002】

発光素子として有機ELデバイスを用いた平面自発光型の表示装置の開発が近年盛んになっている。有機ELデバイスは有機薄膜に電界をかけると発光する現象を利用したデバイスである。有機ELデバイスは印加電圧が10V以下で駆動するため低消費電力である。また有機ELデバイスは自ら光を発する自発光素子であるため、照明部材を必要とせず軽量化及び薄型化が容易である。さらに有機ELデバイスの応答速度は数 μ s程度と非常に高速であるので、動画表示時の残像が発生しない。

【0003】

有機ELデバイスを画素に用いた平面自発光型の表示装置の中でも、とりわけ駆動素子として薄膜トランジスタを各画素に集積形成したアクティブマトリクス型の表示装置の開発が盛んである。アクティブマトリクス型平面自発光表示装置は、例えば以下の特許文献1ないし5に記載されている。

【特許文献1】特開2003-255856

【特許文献2】特開2003-271095

【特許文献3】特開2004-133240

【特許文献4】特開2004-029791

【特許文献5】特開2004-093682

【0004】

図23は従来のアクティブマトリクス型表示装置の一例を示す模式的な回路図である。表示装置は画素アレイ部1と周辺の駆動部とで構成されている。駆動部は水平セクタ3とライトスキャナ4を備えている。画素アレイ部1は列状の信号線SLと行状の走査線WSを備えている。各信号線SLと走査線WSの交差する部分に画素2が配されている。図では理解を容易にするため、1個の画素2のみを表してある。ライトスキャナ4はシフトレジスタを備えており、外部から供給されるクロック信号ckに応じて動作し同じく外部から供給されるスタートパルスspを順次転送することで、走査線WSに順次制御信号を出力する。水平セクタ3はライトスキャナ4側の線順次走査に合わせて映像信号を信号線SLに供給する。

【0005】

画素2はサンプリング用トランジスタT1と駆動用トランジスタT2と保持容量C1と発光素子ELとで構成されている。駆動用トランジスタT2はPチャネル型であり、その

10

20

30

40

50

一方の電流端であるソースは電源ラインに接続し、他方の電流端であるドレインは発光素子 E_L に接続している。駆動用トランジスタ T_2 の制御端であるゲートはサンプリング用トランジスタ T_1 を介して信号線 S_L に接続している。サンプリング用トランジスタ T_1 はライトスキャナ 4 から供給される制御信号に応じて導通し、信号線 S_L から供給される映像信号をサンプリングして保持容量 C_1 に書き込む。駆動用トランジスタ T_2 は保持容量 C_1 に書き込まれた映像信号をゲート電圧 V_{gs} としてそのゲートに受け、ドレイン電流 I_{ds} を発光素子 E_L に流す。これにより発光素子 E_L は映像信号に応じた輝度で発光する。ゲート電圧 V_{gs} は、ソースを基準にしたゲートの電位を表している。

【0006】

駆動用トランジスタ T_2 は飽和領域で動作し、ゲート電圧 V_{gs} とドレイン電流 I_{ds} の関係は以下の特性式で表される。

$$I_{ds} = (1/2) \mu (W/L) C_{ox} (V_{gs} - V_{th})^2$$

ここで μ は駆動用トランジスタの移動度、 W は駆動用トランジスタのチャネル幅、 L は同じくチャネル長、 C_{ox} は同じく単位面積あたりのゲート絶縁膜容量、 V_{th} は同じく閾電圧である。この特性式から明らかなように駆動用トランジスタ T_2 は飽和領域で動作するとき、ゲート電圧 V_{gs} に応じてドレイン電流 I_{ds} を供給する定電流源として機能する。

【0007】

図 2 4 は、発光素子 E_L の電圧 / 電流特性を示すグラフである。横軸にアノード電圧 V を示し、縦軸に駆動電流 I_{ds} をとっている。なお発光素子 E_L のアノード電圧は駆動用トランジスタ T_2 のドレイン電圧となっている。発光素子 E_L は電流 / 電圧特性が経時変化し、特性カーブが時間の経過と共に寝ていく傾向にある。このため駆動電流 I_{ds} が一定であってもアノード電圧 (ドレイン電圧) V が変化してくる。その点、図 2 3 に示した画素回路 2 は駆動用トランジスタ T_2 が飽和領域で動作し、ドレイン電圧の変動に関わらずゲートで電圧 V_{gs} に応じた駆動電流 I_{ds} を流すことができるので、発光素子 E_L の特性経時変化に関わらず発光輝度を一定に保つことが可能である。

【0008】

図 2 5 は、従来の画素回路の他の例を示す回路図である。先に示した図 2 3 の画素回路と異なる点は、駆動用トランジスタ T_2 が P チャネル型から N チャネル型に変わっていることである。回路の製造プロセス上は、画素を構成する全てのトランジスタを N チャネル型にすることが有利である場合が多い。

【発明の開示】

【発明が解決しようとする課題】

【0009】

しかしながら図 2 5 の回路構成では、駆動用トランジスタ T_2 が N チャネル型であるため、そのドレインが電源ラインに接続する一方、ソース S が発光素子 E_L のアノードに接続することになる。従って発光素子 E_L の特性が経時変化した場合、ソース S の電位に影響が現れるため、 V_{gs} が変動し駆動用トランジスタ T_2 が供給するドレイン電流 I_{ds} が経時的に変化してしまう。このため発光素子 E_L の輝度が経時的に変動する。また発光素子 E_L ばかりでなく、駆動用トランジスタ T_2 の閾電圧 V_{th} も画素毎にばらつく。パラメータ V_{th} は前述したトランジスタ特性式に含まれるため、 V_{gs} が一定でも I_{ds} が変化してしまう。これにより画素毎に発光輝度が変化し画面のユニフォームティが得られない。従来から画素毎にばらつく駆動用トランジスタ T_2 の閾電圧 V_{th} を補正する機能 (閾電圧補正機能) を備えた表示装置が提案されており、例えば前述の特許文献 3 に開示がある。

【0010】

駆動用トランジスタとサンプリング用トランジスタの他にトランジスタを追加することなく各画素に上述の閾電圧補正機能を組み込むためには、各行の画素に電源を供給している給電線の電位を線順次で走査する必要がある。

【0011】

10

20

30

40

50

一方、各画素の保持容量に対する映像信号の書込みゲインを高めるために、従来から保持容量と直列に補助容量を接続する構成が提案されている。この補助容量の一端は当行の画素の保持容量に接続される一方、他端は前行の給電線に接続される。

【 0 0 1 2 】

この場合、線順次走査によって生じる前行の給電線の電位揺れが、補助容量を介して当行の画素に飛び込み、クロストークが生じる。このクロストークは画面上でラインごとの輝度のばらつきとなって現れるため、解決すべき課題となっている。特に、画面に窓枠状の表示（いわゆるウィンドウ表示）を行ったときには、窓枠の上辺もしくは下辺に沿って顕著なクロストークラインが生じ、解決すべき課題となっている。

【課題を解決するための手段】

【 0 0 1 3 】

上述した従来の技術の課題に鑑み、本発明は各行ごとに配した給電線を線順次走査し且補助容量を当行の画素と前行の給電線との間に接続した画素構成において、給電線の線順次走査に起因するクロストークを抑制可能な表示装置を提供することを目的とする。かかる目的を達成するために以下の手段を講じた。即ち本発明は、画素アレイ部と駆動部とからなり、前記画素アレイ部は、行状に配された走査線と、列状に配された信号線と、各走査線と各信号線とが交差する部分に行列状に配された画素と、該走査線と平行に配された給電線とを備え、前記画素は少なくとも、サンプリング用トランジスタと、駆動用トランジスタと、保持容量と、発光素子と、補助容量とを有し、前記サンプリング用トランジスタは、その制御端が当行の走査線に接続し、その一対の電流端が該信号線と該駆動用トランジスタの制御端との間に接続し、前記駆動用トランジスタは、ドレイン側の電流端が当行の給電線に接続し、ソース側の電流端が該発光素子に接続し、前記保持容量は、該駆動用トランジスタのゲートとなる制御端とソース側の電流端との間に接続し、前記補助容量は、該駆動用トランジスタのソース側電流端と、当行の給電線よりも前の行に配された給電線との間に接続し、前記駆動部は、ライトスキャナと、ドライブスキャナと、信号セレクトとを有し、前記信号セレクトは、列状の信号線に映像信号を供給し、前記ライトスキャナは、行状の走査線に順次制御信号を供給してサンプリング用トランジスタを駆動し、該信号線から該保持容量に映像信号を書込む信号書込み動作を行い、前記ドライブスキャナは、各給電線を高電位と低電位で切り換えて、発光期間に該駆動用トランジスタから映像信号に応じた駆動電流を該発光素子に供給する表示装置において、前記ドライブスキャナは、前行の画素で信号書込み動作が終った後、当行の画素で信号書込み動作が始まる前に、該前行の給電線を高電位から低電位に切り換え、当行の画素で信号書込み動作が完了した後該前行の給電線を低電位から高電位に戻すことを特徴とする。

【 0 0 1 4 】

一態様では、前記発光素子は、そのアノードが駆動用トランジスタのソース側電流端に接続し、そのカソードが所定のカソード電位に接続し、前記ドライブスキャナが供給する低電位は、該カソード電位に発光素子の閾電圧を加えた電位よりも低い。又当行の画素は、信号書込み動作の前に該駆動用トランジスタの閾電圧を打消す電圧を該保持容量に保持するための閾電圧補正動作を時分割的に複数回繰り返し、且つ前行の画素の信号書込み動作が終った後は閾電圧補正動作を行わない。或いは前記画素は、信号書込み動作の前に該駆動用トランジスタの閾電圧を打消す電圧を該保持容量に保持するための閾電圧補正動作を時分割的に複数回繰り返し、且つ信号書込み動作の直前に行う最後の閾電圧補正動作は、それより前の閾電圧補正動作よりも時間が短い。

【発明の効果】

【 0 0 1 5 】

本発明によれば、ドライブスキャナは、前行の画素で信号書込み動作が終わった後、当行の画素で信号書込み動作が始まる前に、前行の給電線を高電位から低電位に切り換え、当行の画素で信号書込み動作が完了した後前行の給電線を低電位から高電位に戻している。かかる構成により、前行の給電線の線順次走査による電位揺れが、当行の画素の信号書込み動作に悪影響を与えないようにしている。従来問題となっていたクロストークが生じな

10

20

30

40

50

いので、画質を改善することができる。

【発明を実施するための最良の形態】

【0016】

以下図面を参照して本発明の実施の形態を詳細に説明する。図1は本発明にかかる表示装置の全体構成を示すブロック図である。図示するように、本表示装置は、画素アレイ部1とこれを駆動する駆動部(3, 4, 5)とからなる。画素アレイ部1は、行状の走査線WSと、列状の信号線SLと、両者が交差する部分に配された行列状の画素2と、各画素2の各行に対応して配された電源ラインである給電線DSとを備えている。駆動部(3, 4, 5)は、各走査線WSに順次制御信号を供給して画素2を行単位で線順次走査する制御用スキャナ(ライトスキャナ)4と、この線順次走査に合わせて各給電線DSに第1電位と第2電位で切換る電源電圧を供給する電源スキャナ(ドライブスキャナ)5と、この線順次走査に合わせて列状の信号線SLに映像信号となる信号電位と基準電位を供給する信号セクタ(水平セクタ)3とを備えている。なおライトスキャナ4は外部から供給されるクロック信号WSCkに応じて動作し同じく外部から供給されるスタートパルスWSspを順次転送することで、各走査線WSに制御信号を出力している。ドライブスキャナ5は外部から供給されるクロック信号DSckに応じて動作し、同じく外部から供給されるスタートパルスDSspを順次転送することで、給電線DSの電位を線順次で切換えている。

10

【0017】

図2は、図1に示した表示装置に含まれる画素2の具体的な構成を示す回路図である。図示するように本画素回路2は、有機ELデバイスなどで代表される2端子型(ダイオード型)の発光素子ELと、Nチャネル型のサンプリング用トランジスタT1と、同じくNチャネル型の駆動用トランジスタT2と、薄膜タイプの保持容量C1とで構成されている。サンプリング用トランジスタT1はその制御端であるゲートが走査線WSに接続し、その一対の電流端であるソース及びドレインの一方が信号線SLに接続し、他方が駆動用トランジスタT2のゲートGに接続している。駆動用トランジスタT2は、そのソース及びドレインの一方が発光素子ELに接続し、他方が給電線DSに接続している。本形態は駆動用トランジスタT2がNチャネル型であり、その片方の電流端であるドレイン側が給電線DSに接続し、もう片方の電流端であるソースS側が発光素子ELのアノード側に接続している。発光素子ELのカソードは所定のカソード電位Vcatに固定されている。保持容量C1は駆動用トランジスタT2の電流端であるソースSと制御端であるゲートGとの間に接続している。かかる構成を有する画素2に対して、制御用スキャナ(ライトスキャナ)4は、走査線WSを低電位と高電位の間で切り換えることで順次制御信号を出力し、画素2を行単位で線順次走査する。電源スキャナ(ドライブスキャナ)5は、線順次走査に合わせて各給電線DSに第1電位Vccと第2電位Vssで切換る電源電圧を供給している。信号セクタ(水平セクタ3)は、線順次走査に合わせて列状の信号線SLに映像信号となる信号電位Vsigと基準電位Vofsを供給している。

20

30

【0018】

かかる構成において、サンプリング用トランジスタT1は、映像信号が基準電位Vofsから信号電位Vsigに立上る第1タイミングの後、制御信号が立上る第2タイミングから制御信号が立下ってオフする第3タイミングまでのサンプリング期間(第2タイミングから第3タイミングまでの間)に、信号電位Vsigをサンプリングして保持容量C1に書き込む。この時同時に駆動用トランジスタT2に流れる電流を保持容量C1に負帰還して駆動用トランジスタT2の移動度 μ に対する補正を保持容量C1に書き込まれた信号電位にかける。即ち第2タイミングから第3タイミングまでのサンプリング期間が、駆動用トランジスタT2に流れる電流を保持容量C1に負帰還する移動度補正期間にもなっている。

40

【0019】

図2に示した画素回路は、上述した移動度補正機能に加え閾電圧補正機能も備えている。即ち電源スキャナ(ドライブスキャナ)5はサンプリング用トランジスタT1が信号電

50

位 V_{sig} をサンプリングする前に、第 1 タイミングで給電線 D_S を第 1 電位 V_{cc} から第 2 電位 V_{ss} に切り換える。制御用スキャナ（ライトスキャナ）4 は、同じくサンプリング用トランジスタ T_1 が信号電位 V_{sig} をサンプリングする前に、第 2 タイミングでサンプリング用トランジスタ T_1 を導通させて信号線 S_L から基準電位 V_{ofs} を駆動用トランジスタ T_2 のゲート G に印加すると共に、駆動用トランジスタ T_2 のソース S を第 2 電位 V_{ss} にセットする。電源スキャナ（ドライブスキャナ）5 は、第 2 タイミングの後の第 3 タイミングで、給電線 D_S を第 2 電位 V_{ss} から第 1 電位 V_{cc} に切り換えて、駆動用トランジスタ T_2 の閾電圧 V_{th} に相当する電圧を保持容量 C_1 に保持しておく。かかる閾電圧補正機能より、本表示装置は画素毎にばらつく駆動用トランジスタ T_2 の閾電圧 V_{th} の影響をキャンセルすることができる。なお、第 1 タイミングと第 2 タイミングの前後は問わない。

10

【0020】

図 2 に示した画素回路 2 はさらにブートストラップ機能も備えている。即ちライトスキャナ 4 は、保持容量 C_1 に信号電位 V_{sig} が保持された時点で、サンプリング用トランジスタ T_1 を非導通状態にして駆動用トランジスタ T_2 のゲート G を信号線 S_L から電氣的に切り離し、以って駆動用トランジスタ T_2 のソース電位の変動にゲート電位が連動しゲート G とソース S 間の電圧 V_{gs} を一定に維持する。発光素子 E_L の電流 / 電圧特性が経時変動しても、ゲート電圧 V_{gs} を一定に維持することができ、輝度の変化が生じない。

【0021】

20

図 3 は、図 2 に示した画素の動作説明に供するタイミングチャートである。なおこのタイミングチャートは参考例であって、図 2 に示した画素回路の制御シーケンスは図 3 のタイミングチャートに限られるものではない。このタイミングチャートは時間軸を共通にして、走査線 W_S の電位変化、給電線（電源ライン） D_S の電位変化、信号線 S_L の電位変化を表してある。走査線 W_S の電位変化は制御信号を表し、サンプリング用トランジスタ T_1 の開閉制御を行っている。給電線 D_S の電位変化は、電源電圧 V_{cc} 、 V_{ss} の切換えを表している。また信号線 S_L の電位変化は入力信号の信号電位 V_{sig} と基準電位 V_{ofs} の切換えを表している。またこれらの電位変化と並行に、駆動用トランジスタ T_2 のゲート G 及びソース S の電位変化も表している。前述したようにゲート G とソース S の電位差が V_{gs} である。

30

【0022】

このタイミングチャートは画素の動作の遷移に合わせて期間を (1) ~ (7) のように便宜的に区切ってある。当該フィールドに入る直前の期間 (1) では発光素子 E_L が発光状態にある。その後線順次走査の新しいフィールドに入ってまず最初の期間 (2) で給電線 D_S を第 1 電位 V_{cc} から第 2 電位 V_{ss} に切り換える。次の期間 (3) に進み入力信号を V_{sig} から V_{ofs} に切り換える。さらに次の期間 (4) でサンプリング用トランジスタ T_1 をオンする。この期間 (2) ~ (4) で駆動用トランジスタ T_2 のゲート電圧及びソース電圧を初期化する。その期間 (2) ~ (4) は閾電圧補正のための準備期間であり、駆動用トランジスタ T_2 のゲート G が V_{ofs} に初期化される一方、ソース S が V_{ss} に初期化される。続いて閾値補正期間 (5) で実際に閾電圧補正動作が行われ、駆動用トランジスタ T_2 のゲート G とソース S との間に閾電圧 V_{th} に相当する電圧が保持される。実際には V_{th} に相当する電圧が、駆動用トランジスタ T_2 のゲート G とソース S との間に接続された保持容量 C_1 に書き込まれることになる。

40

【0023】

なお図 3 に示した参考例では、閾値補正期間 (5) は 3 回に分けており、時分割的に閾電圧補正動作を行っている。各閾電圧補正期間 (5) の間には待機期間 (5a) が挿入されている。この様に閾電圧補正期間 (5) を分割して閾電圧補正動作を複数回繰り返すことにより、 V_{th} に相当する電圧を保持容量 C_1 に書き込むようにしている。但し本発明はこれに限られるものではなく、1 回の閾電圧補正期間 (5) で補正動作を行うことも可能である。

50

【 0 0 2 4 】

この後、書込動作期間 / 移動度補正期間 (6) に進む。ここで映像信号の信号電位 V_{sig} が V_{th} に足し込まれる形で保持容量 C_1 に書き込まれると共に、移動度補正用の電圧 ΔV が保持容量 C_1 に保持された電圧から差し引かれる。この書込み期間 / 移動度補正期間 (6) では、信号線 SL が信号電位 V_{sig} にある時間帯にサンプリング用トランジスタ T_1 を導通状態にする必要がある。この後発光期間 (7) に進み、信号電位 V_{sig} に応じた輝度で発光素子が発光する。その際信号電位 V_{sig} は閾電圧 V_{th} に相当する電圧と移動度補正用の電圧 ΔV とによって調整されているため、発光素子 EL の発光輝度は駆動用トランジスタ T_2 の閾電圧 V_{th} や移動度 μ のばらつきの影響を受けることはない。なお発光期間 (7) の最初でブートストラップ動作が行われ、駆動用トランジスタ T_2 のゲート G / ソース S 間電圧 V_{gs} を一定に維持したまま、駆動用トランジスタ T_2 のゲート電位及びソース電位が上昇する。

10

【 0 0 2 5 】

引き続き図 4 ~ 図 12 を参照して、図 2 に示した画素回路の動作を詳細に説明する。まず図 4 に示したように発光期間 (1) では、電源電位が V_{cc} にセットされ、サンプリング用トランジスタ T_1 はオフしている。このとき駆動用トランジスタ T_2 は飽和領域で動作するようにセットされているため、発光素子 EL に流れる駆動電流 I_{ds} は駆動用トランジスタ T_2 のゲート G / ソース S 間に印加される電圧 V_{gs} に応じて、前述したトランジスタ特性式で示される値を取る。

【 0 0 2 6 】

20

続いて図 5 に示すように準備期間 (2) , (3) に入ると給電線 (電源ライン) の電位を V_{ss} にする。このとき V_{ss} は発光素子 EL の閾電圧 V_{thel} とカソード電圧 V_{cat} の和よりも小さくなるように設定している。即ち $V_{ss} < V_{thel} + V_{cat}$ であるので、発光素子 EL は消灯し、電源ライン側が駆動用トランジスタ T_2 のソースとなる。このとき発光素子 EL のアノードは V_{ss} に充電される。

【 0 0 2 7 】

さらに図 6 に示すように次の準備期間 (4) に入ると、信号線 SL の電位が V_{ofs} になる一方サンプリング用トランジスタ T_1 がオンして、駆動用トランジスタ T_2 のゲート電位を V_{ofs} とする。この様にして発光時における駆動用トランジスタ T_2 のソース S 及びゲート G が初期化され、このときのゲートソース間電圧 V_{gs} は $V_{ofs} - V_{ss}$ の値となる。 $V_{gs} = V_{ofs} - V_{ss}$ は駆動用トランジスタ T_2 の閾電圧 V_{th} よりも大きな値となるように設定されている。この様に $V_{gs} > V_{th}$ になるように駆動用トランジスタ T_2 を初期化することで、次に来る閾電圧補正動作の準備が完了する。

30

【 0 0 2 8 】

続いて図 7 に示すように閾電圧補正期間 (5) に進むと、給電線 DS (電源ライン) の電位が V_{cc} に戻る。電源電圧を V_{cc} とすることで発光素子 EL のアノードが駆動用トランジスタ T_2 のソース S となり、図示のように電流が流れる。このとき発光素子 EL の等価回路は図示のようにダイオード T_{el} と容量 C_{el} の並列接続で表される。アノード電位 (即ちソース電位 V_{ss}) が $V_{cat} + V_{thel}$ よりも低いので、ダイオード T_{el} はオフ状態にあり、そこに流れるリーク電流は駆動用トランジスタ T_2 に流れる電流よりもかなり小さい。よって駆動用トランジスタ T_2 に流れる電流はほとんどが保持容量 C_1 と等価容量 C_{el} を充電するために使われる。

40

【 0 0 2 9 】

図 8 は図 7 に示した閾電圧補正期間 (5) における駆動用トランジスタ T_2 のソース電圧の時間変化を表している。図示するように、駆動用トランジスタ T_2 のソース電圧 (即ち発光素子 EL のアノード電圧) は時間と共に V_{ss} から上昇する。閾電圧補正期間 (5) が経過すると駆動用トランジスタ T_2 はカットオフし、そのソース S とゲート G との間の電圧 V_{gs} は V_{th} となる。このときソース電位は $V_{ofs} - V_{th}$ で与えられる。この値 $V_{ofs} - V_{th}$ は依然として $V_{cat} + V_{thel}$ よりも低くなっていれば、発光素子 EL は遮断状態にある。

50

【 0 0 3 0 】

図 8 のグラフに示したように、駆動用トランジスタ T 2 のソース電圧は時間と共に上昇していく。しかしながら本例では駆動用トランジスタ T 2 のソース電圧が $V_{ofs} - V_{th}$ に達する前に、1 回目の閾電圧補正期間 (5) が終わるため、サンプリング用トランジスタ T 1 がオフし、待機期間 (5 a) に入る。図 9 はこの待機期間 (5 a) における画素回路の状態を表している。この 1 回目の待機期間 (5 a) では駆動用トランジスタ T 2 のゲート G / ソース S 間電圧 V_{gs} は依然として V_{th} よりも大きいため、図示のように電源 V_{cc} から駆動用トランジスタ T 2 を通って保持容量 C_1 に電流が流れる。これにより駆動用トランジスタ T 2 のソース電圧が上昇するが、サンプリング用トランジスタ T 1 がオフでゲート G がハイインピーダンスにあるため、ゲート G の電位もソース S の電位上昇に合わせて上昇していく。即ちこの 1 回目の待機期間 (5 a) ではブートストラップ動作で駆動用トランジスタ T 2 のソース電位及びゲート電位が共に上昇していく。このとき発光素子 E L には引き続き逆バイアスがかかっているため、発光素子 E L が発光することはない。

10

【 0 0 3 1 】

この後 1 H 経過して再び信号線 S L の電位が V_{ofs} となったときサンプリング用トランジスタ T 1 をオンして 2 回目の閾電圧補正動作を開始する。この後 2 回目の閾電圧補正期間 (5) が経過したら 2 回目の待機期間 (5 a) に移る。この様に閾電圧補正期間 (5) と待機期間 (5 a) を繰り返すことで、最終的に駆動用トランジスタ T 2 のゲート G / ソース S 間電圧は V_{th} に相当する電圧に達する。このとき駆動用トランジスタ T 2 のソース電位は $V_{ofs} - V_{th}$ で、 $V_{cat} + V_{thel}$ よりも小さくなっている。

20

【 0 0 3 2 】

次に図 1 0 に示すように信号書込み期間 / 移動度補正期間 (6) に入ると、信号線 S L の電位を V_{ofs} から V_{sig} に切り換えた後、サンプリング用トランジスタ T 1 をオンする。このとき信号電位 V_{sig} は階調に応じた電圧となっている。駆動用トランジスタ T 2 のゲート電位はサンプリング用トランジスタ T 1 をオンしているため V_{sig} となる。一方ソース電位は電源 V_{cc} から電流が流れるため時間と共に上昇していく。この時点でも駆動用トランジスタ T 2 のソース電位が発光素子 E L の閾電圧 V_{thel} とカソード電圧 V_{cat} の和を超えていなければ、駆動用トランジスタ T 2 から流れる電流はもっぱら等価容量 C_{el} と保持容量 C_1 の充電に使われる。このとき既に駆動用トランジスタ T 2 の閾電圧補正動作は完了しているため、駆動用トランジスタ T 2 が流す電流は移動度 μ を反映したものとなる。具体的に言うと移動度 μ が大きい駆動用トランジスタ T 2 はこのときの電流量が大きく、ソースの電位上昇分 ΔV も大きい。逆に移動度 μ が小さい場合駆動用トランジスタ T 2 の電流量が小さく、ソースの上昇分 ΔV は小さくなる。かかる動作により駆動用トランジスタ T 2 のゲート電圧 V_{gs} は移動度 μ を反映して ΔV だけ圧縮され、移動度補正期間 (6) が完了した時点で完全に移動度 μ を補正した V_{gs} が得られる。

30

【 0 0 3 3 】

図 1 1 は、上述した移動度補正期間 (6) における駆動用トランジスタ T 2 のソース電圧の時間的な変化を示すグラフである。図示するように駆動用トランジスタ T 2 の移動度が大きいとソース電圧は速く上昇し、それだけ V_{gs} が圧縮される。即ち移動度 μ が大きいとその影響を打ち消すように V_{gs} が圧縮され、駆動電流が抑制できる。一方移動度 μ が小さい場合駆動用トランジスタ T 2 のソース電圧はそれほど速く上昇しないので、 V_{gs} も強く圧縮を受けることはない。したがって移動度 μ が小さい場合、駆動用トランジスタの V_{gs} は小さい駆動能力を補うように大きな圧縮がかからない。

40

【 0 0 3 4 】

図 1 2 は発光期間 (7) の動作状態を表している。この発光期間 (7) ではサンプリング用トランジスタ T 1 をオフして発光素子 E L を発光させる。駆動用トランジスタ T 2 のゲート電圧 V_{gs} は一定に保たれており、駆動用トランジスタ T 2 は前述した特性式に従って一定の電流 I_{ds} を発光素子 E L に流す。発光素子 E L のアノード電圧 (即ち駆動

50

用トランジスタ T_2 のソース電圧)は発光素子 E_L に $I_{ds'}$ という電流が流れるため、 V_x まで上昇しこれが $V_{cat} + V_{thel}$ を超えた時点で発光素子 E_L が発光する。発光素子 E_L は発光時間が長くなるとその電流/電圧特性は変化してしまう。そのため図11に示したソース S の電位が変化する。しかしながら駆動用トランジスタ T_2 のゲート電圧 V_{gs} はブートストラップ動作により一定値に保たれているので、発光素子 E_L に流れる電流 $I_{ds'}$ は変化しない。よって発光素子 E_L の電流/電圧特性が劣化しても、一定の駆動電流 $I_{ds'}$ が常に流れていて、発光素子 E_L の輝度が変化することはない。

【0035】

上述した表示装置は、信号書込み時に保持容量 C_s 及び発光素子 E_L の容量 C_{el} に電流を流して駆動用トランジスタ T_2 のソース S の電位を上昇させることで、移動度補正を行っている。この場合、発光素子 E_L の容量 C_{el} が小さいと、信号書込み時に駆動用トランジスタ T_2 のソース電位の上昇量が過大になってしまい、十分な輝度で発光素子 E_L を発光できない恐れがある。そのため本発明では、発光素子 E_L の容量 C_{el} を補うために、補助容量 C_{sub} が追加されており、その構成を図13に示す。

【0036】

図13の左側は前行に属する画素2Aと当行に属する画素2Bを2個分表している。前行の画素と当行の画素とで、構成要素を区別する場合には構成要素の参照符号にAまたはBを付けてある。図示するように当行に属する画素2Bは少なくとも、サンプリング用トランジスタ T_{1B} と、駆動用トランジスタ T_2 と、保持容量 C_1 と、発光素子 E_L と、補助容量 C_{sub} とを備えている。説明の都合上、駆動用トランジスタ T_2 のゲートとソースの間の寄生容量を C_2 で表してある。サンプリング用トランジスタ T_{1B} は、その制御端が当行の走査線 W_S に接続し、その一対の電流端が信号線 S_L と駆動用トランジスタ T_2 の制御端との間に接続している。駆動用トランジスタ T_2 は、ドレイン側の電流端が当行の給電線 D_S に接続し、ソース側の電流端が発光素子 E_L に接続している。保持容量 C_1 は、駆動用トランジスタ T_2 のゲートとなる制御端とソース側の電流端との間に接続している。補助容量 C_{sub} は、駆動用トランジスタ T_2 のソース側電流端と、当行の給電線 D_S よりも前の行に配された給電線 D_S との間に接続している。

【0037】

続いて図13の右側に示したタイミングチャートを説明する。このタイミングチャートは図13の左側に示した画素回路の動作説明に供するものである。但しこのタイミングチャートは本発明に従ったものではなく、図3に示したタイミングチャートに沿ったものである。本発明の理解を容易にし且背景を明らかにするため、まずこの参考例を説明する。

【0038】

図示する様にこの参考例にかかるタイミングチャートは、前行の画素のサンプリング用トランジスタ T_{1A} 及び当行の画素のサンプリング用トランジスタ T_{1B} のオンオフタイミングを表している。これと合わせて各行の画素に順に供給される入力信号の電位波形と、前行に属する供給線 D_S 上に現れる電源電圧 A の変化を表している。加えて当行の画素の駆動用トランジスタ T_2 のゲート G 及びソース S の電位変動も時間軸を合わせて表してある。なお、タイミングチャートで実線カーブは高階調表示(白表示)のときの電位変動を表し、点線カーブは低階調表示(黒表示)のときの電位変動を表している。

【0039】

前行の画素で信号書込み期間(6)になるとサンプリング用トランジスタ T_{1A} がオンする。このとき当行の画素は待機期間(5a)となっている。前行の画素が信号書込み期間(6)になると、サンプリング用トランジスタ T_{1A} がオンし駆動用トランジスタ T_2 のゲート G に信号電位 V_{sig} が入力される。これにより給電線 D_S から駆動電流が流れ、駆動用トランジスタ T_2 のソース S の電位は上昇する。一定時間経過後サンプリング用トランジスタ T_{1A} をオフして書込み動作を終了し、発光素子 E_L を発光させる。信号書込み時から引き続いて発光素子 E_L を発光させるときも、給電線 D_S から電流が流れるため、電源電圧 A は図示のように降下していく。このとき実線で示すように前行が白表示のときは給電線に流れる電流量が多いので電圧降下量が大きく、逆に黒表示の場合は点線で

10

20

30

40

50

示すように給電線を流れる電流量が少ないので電圧降下量は小さい。

【 0 0 4 0 】

この電源ライン（給電線 $D S$ ）の電圧降下が補助容量 $C s u b$ を介して当行の駆動用トランジスタ $T 2$ のソース S に入力される。前行の画素 $2 A$ が書込みを行っているとき、当行の画素 $2 B$ の駆動用トランジスタ $T 2$ は待機期間（ $5 a$ ）にありゲート G 及びソース S はフローティング状態となっているので、容量成分は駆動用トランジスタ $T 2$ のソース S に付加されている容量と発光素子 $E L$ の等価容量でほとんど決定される。容量カップリングによる電圧降下量（カップリング量）を $\Delta V C$ とすると、前行の画素に対する映像信号の入力前後で、当行の画素の駆動用トランジスタのゲート電位及びソース電位は、それぞれ $V o f s - \Delta V C$ 、 $V o f s - V t h - \Delta V C$ となる。

10

【 0 0 4 1 】

この後信号線 $S L$ が基準電位 $V o f s$ のときに、当行の画素 $2 B$ のサンプリング用トランジスタ $T 1 B$ をオンして駆動用トランジスタ $T 2$ のゲート G に基準電位 $V o f s$ を入力する。この閾電圧補正期間（ 5 ）における補正動作により、駆動用トランジスタ $T 2$ のゲート G には $V o f s$ が入力されるが、このとき先の容量カップリングの影響で駆動用トランジスタ $T 2$ のゲートソース間電圧 $V g s$ は閾電圧 $V t h$ からずれており、誤差分 $\Delta V t h$ が生じる。この誤差分 $\Delta V t h$ は $g \times \Delta V C$ で表される。ここで係数 g は、保持容量 $C 1$ 、駆動用トランジスタ $T 2$ のゲートソース間寄生容量 $C 2$ 、発光素子 $E L$ の等価容量 $C e 1$ 、駆動用トランジスタ $T 2$ のソース S に付加している補助容量 $C s u b$ で決定される。この様に閾電圧 $V t h$ の変動分 $\Delta V t h$ は前行の給電線 $D S$ の電圧降下量（容量カップリング量） $\Delta V C$ に依存している。電圧降下分 $\Delta V C$ はまた前行の画素に供給される入力信号のレベルに依存している。よってこの容量カップリングにより、駆動用トランジスタ $T 2$ のゲートソース間電圧 $V g s$ は黒表示時と白表示時とで異なってしまう。

20

【 0 0 4 2 】

白表示及び黒表示のいずれの場合でも、前行（前段）からのカップリングによって当段の駆動用トランジスタのゲートソース間電圧 $V g s$ はその閾電圧 $V t h$ よりも $\Delta V t h$ だけ大きくなるが、閾電圧補正期間（ 5 ）が短いためこの誤差分 $\Delta V t h$ を除くことはできない。従って誤差分 $\Delta V t h$ は当行の画素の信号書込み前に残ってしまい、特に前行が白表示の場合大きなものとなる一方、黒表示の場合は目立たない。このため前段の表示階調（即ち前段の給電線 $D S$ に流れる電流量）によって当行の画素の輝度に影響が現れる。ラインの表示階調によって輝度がラインごとにばらついてしまう。特に画面に窓枠状のパターンを表示したときには窓枠パターンの境界でクロストークが強く現れることになる。

30

【 0 0 4 3 】

図 1 4 は、上述した図 1 3 の参考例で問題となるクロストークに対処した動作シーケンスを表している。理解を容易にするため、図 1 3 と同様の表記を採用している。図 1 4 は本発明にかかる表示装置の画素構成を示す回路図及び動作シーケンスを示すタイミングチャートである。画素構成は図 1 3 に示した構成とまったく同様であり、動作シーケンスのみが異なっている。具体的には、ドライバスキュナは、前行の画素 $2 A$ で信号書込み動作（ 6 ）が終わった後、当行の画素 $2 B$ で信号書込み動作（ 6 ）が始まる前に、前行の給電線 $D S$ を高電位 $V c c$ から低電位 $V s s$ に切換え、当行の画素 $2 B$ で信号書込み動作（ 6 ）が完了した後、前行の給電線 $D S$ を低電位 $V s s$ から高電位 $V c c$ に戻している。即ちタイミングチャートに示すように、前行の給電線 $D S$ 上に現れる電源電圧 A は、前行の信号書込み期間（ 6 ）が終了した後、高電位 $V c c$ から低電位 $V s s$ に一旦立下り、当行の画素の信号書込み期間（ 6 ）が終わった後、再び高電位 $V c c$ に復帰している。より具体的には前行の電源電圧 A は、当行の画素の最後の補正期間（ 5 ）が始まる前に、 $V c c$ から $V s s$ に切換えられている。なお高電位 $V c c$ から立下げる低電位は必ずしも $V s s$ に限られるものではないが、回路構成上の簡便さから $V s s$ とすることが望ましい。なお本実施形態では、当行の画素 $2 B$ は、信号書込み動作（ 6 ）の前に駆動用トランジスタ $T 2$ の閾電圧 $V t h$ を打ち消す電圧を保持容量 $C 1$ に保持するための閾電圧補正動作（ 5 ）を時分割的に複数回繰り返している。その際信号書込み動作（ 6 ）の直前に行う最後の閾電

40

50

圧補正動作（５）は、それより前の閾電圧補正動作よりも時間を短く設定している。

【００４４】

図１４に示した動作シーケンスを行うことで、階調によらず前行の電源ラインから当行の画素に飛込む容量カップリングを同一量とすることができるため、スジやクロストークのない均一な画質を得ることができる。本発明では前行の信号書込み期間（６）が終了した後、当行の閾電圧補正期間（５）が開始するまでに前行の電源ラインをオフしている。これにより当行の信号書込み期間（６）前から前行の電源ラインの電圧変化は階調に依存することなく V_{cc} から V_{ss} になる。但し V_{ss} は一例であり、電源ラインは必ずしも V_{ss} となる必要はなく、発光素子 EL がオフする電圧であれば良い。電源ラインの電圧変化が階調によらず一定であるため、前行の電源ラインから補助容量 C_{sub} を介して当行の画素の駆動用トランジスタ T_2 のソース S に容量カップリングで入る電圧は階調によらなくなる。よって当行で閾電圧補正動作（５）を行う際に、ソース電圧の変化分 ΔV_C に差が生ぜず、前段の表示階調によって当段の表示輝度にばらつきが生じることはない。

10

【００４５】

前段の電源ラインは当段の画素の信号書込み動作が終了した後、再び高電位 V_{cc} にすればよい。このとき前段の表示階調によって再びカップリングが当段の駆動用トランジスタのソース及びゲート G にされるが、このとき駆動用トランジスタ T_2 のゲートソース間電圧は一定であるため、発光輝度にばらつきは生じない。

20

【００４６】

図１５は、本発明にかかる表示装置の動作シーケンスの他の実施形態を示す模式図である。理解を容易にするため、図１４に示した先の実施形態と同様の表記を採用している。本実施形態では、当行の画素の書込み動作（６）の直前に行うべき最終の閾電圧補正動作を省略している。この様に最終閾電圧補正動作をスキップすることで、仮に前行の給電線 DS で電源電圧 A の立下りが大きく鈍ったとしても、その影響を受けることがない。電源電圧 A の立下りが鈍った部分で、当行の駆動用トランジスタ T_2 のゲート電位及びソース電位は変動を受けるが、この部分ではもはや閾電圧補正動作を行わないので、 V_{gs} は電源電圧 A の立下りの鈍りによらず一定に維持される。

【００４７】

本発明にかかる表示装置は、図１６に示すような薄膜デバイス構成を有する。本図は、絶縁性の基板に形成された画素の模式的な断面構造を表している。図示するように、画素は、複数の薄膜トランジスタを含むトランジスタ部（図では１個の TFT を例示）、保持容量などの容量部及び有機 EL 素子などの発光部とを含む。基板の上に TFT プロセスでトランジスタ部や容量部が形成され、その上に有機 EL 素子などの発光部が積層されている。その上に接着剤を介して透明な対向基板を貼り付けてフラットパネルとしている。

30

【００４８】

本発明にかかる表示装置は、図１７に示すようにフラット型のモジュール形状のものを含む。例えば絶縁性の基板上に、有機 EL 素子、薄膜トランジスタ、薄膜容量等からなる画素をマトリックス状に集積形成した画素アレイ部を設ける、この画素アレイ部（画素マトリックス部）を囲むように接着剤を配し、ガラス等の対向基板を貼り付けて表示モジュールとする。この透明な対向基板には必要に応じて、カラーフィルタ、保護膜、遮光膜等を設けてもよい。表示モジュールには、外部から画素アレイ部への信号等を入出力するためのコネクタとして例えば FPC （フレキシブルプリントサーキット）を設けてもよい。

40

【００４９】

以上説明した本発明における表示装置は、フラットパネル形状を有し、様々な電子機器、例えば、デジタルカメラ、ノート型パーソナルコンピューター、携帯電話、ビデオカメラなど、電子機器に入力された、若しくは、電子機器内で生成した映像信号を画像若しくは映像として表示するあらゆる分野の電子機器のディスプレイに適用することが可能である。以下この様な表示装置が適用された電子機器の例を示す。

50

【 0 0 5 0 】

図 1 8 は本発明が適用されたテレビであり、フロントパネル 1 2、フィルターガラス 1 3 等から構成される映像表示画面 1 1 を含み、本発明の表示装置をその映像表示画面 1 1 に用いることにより作製される。

【 0 0 5 1 】

図 1 9 は本発明が適用されたデジタルカメラであり、上が正面図で下が背面図である。このデジタルカメラは、撮像レンズ、フラッシュ用の発光部 1 5、表示部 1 6、コントロールスイッチ、メニュースイッチ、シャッター 1 9 等を含み、本発明の表示装置をその表示部 1 6 に用いることにより作製される。

【 0 0 5 2 】

図 2 0 は本発明が適用されたノート型パーソナルコンピュータであり、本体 2 0 には文字等を入力するとき操作されるキーボード 2 1 を含み、本体カバーには画像を表示する表示部 2 2 を含み、本発明の表示装置をその表示部 2 2 に用いることにより作製される。

【 0 0 5 3 】

図 2 1 は本発明が適用された携帯端末装置であり、左が開いた状態を表し、右が閉じた状態を表している。この携帯端末装置は、上側筐体 2 3、下側筐体 2 4、連結部（ここではヒンジ部）2 5、ディスプレイ 2 6、サブディスプレイ 2 7、ピクチャーライト 2 8、カメラ 2 9 等を含み、本発明の表示装置をそのディスプレイ 2 6 やサブディスプレイ 2 7 に用いることにより作製される。

【 0 0 5 4 】

図 2 2 は本発明が適用されたビデオカメラであり、本体部 3 0、前方を向いた側面に被写体撮影用のレンズ 3 4、撮影時のスタート/ストップスイッチ 3 5、モニター 3 6 等を含み、本発明の表示装置をそのモニター 3 6 に用いることにより作製される。

【 図面の簡単な説明 】

【 0 0 5 5 】

【 図 1 】 本発明にかかる表示装置の全体構成を示すブロック図である。

【 図 2 】 図 1 に示した表示装置に形成される画素の一例を示す回路図である。

【 図 3 】 図 2 に示した画素の動作の参考例を示すタイミングチャートである。

【 図 4 】 図 2 に示した画素の動作説明に供する模式図である。

【 図 5 】 同じく動作説明に供する模式図である。

【 図 6 】 同じく動作説明に供する模式図である。

【 図 7 】 同じく動作説明に供する模式図である。

【 図 8 】 同じく動作説明に供するグラフである。

【 図 9 】 同じく動作説明に供する模式図である。

【 図 1 0 】 同じく動作説明に供する模式図である。

【 図 1 1 】 同じく動作説明に供するグラフである。

【 図 1 2 】 同じく動作説明に供する模式図である。

【 図 1 3 】 参考例にかかる表示装置の画素回路構成及び動作シーケンスを示す模式図である。

【 図 1 4 】 本発明にかかる表示装置の実施形態を示す模式図である。

【 図 1 5 】 本発明にかかる表示装置の他の実施形態を示す模式図である。

【 図 1 6 】 本発明にかかる表示装置のデバイス構成を示す断面図である。

【 図 1 7 】 本発明にかかる表示装置のモジュール構成を示す平面図である。

【 図 1 8 】 本発明にかかる表示装置を備えたテレビジョンセットを示す斜視図である。

【 図 1 9 】 本発明にかかる表示装置を備えたデジタルスチルカメラを示す斜視図である。

【 図 2 0 】 本発明にかかる表示装置を備えたノート型パーソナルコンピュータを示す斜視図である。

【 図 2 1 】 本発明にかかる表示装置を備えた携帯端末装置を示す模式図である。

【 図 2 2 】 本発明にかかる表示装置を備えたビデオカメラを示す斜視図である。

【 図 2 3 】 従来の表示装置の一例を示す回路図である。

10

20

30

40

50

【図 2 4】従来の表示装置の問題点を表すグラフである。

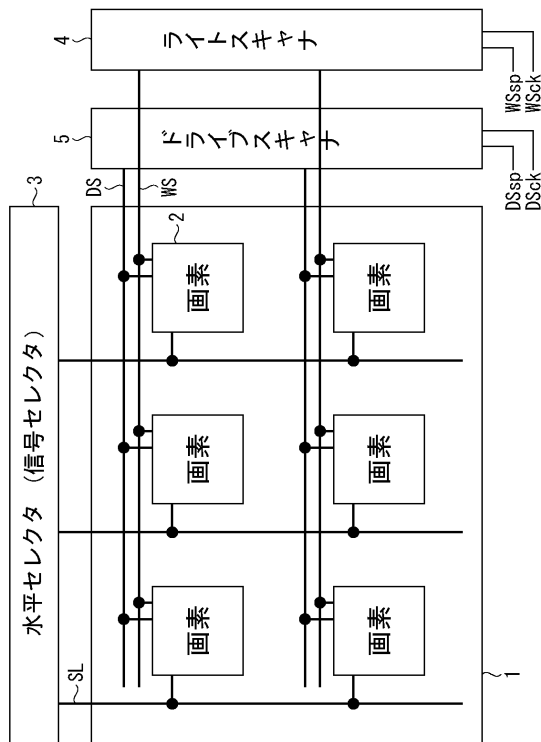
【図 2 5】従来の表示装置の別の例を示す回路図である。

【符号の説明】

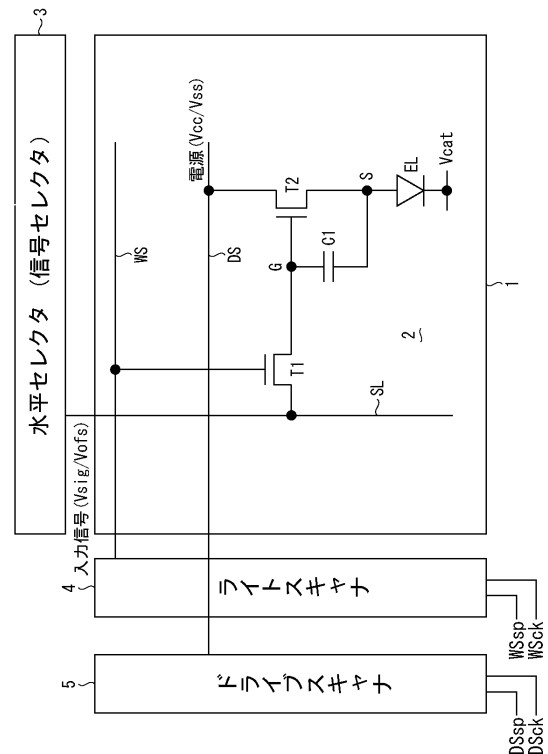
【 0 0 5 6 】

1・・・画素アレイ部、2・・・画素、3・・・水平セクタ（信号セクタ）、4・・・ライトスキャナ、5・・・ドライブスキャナ、T1・・・サンプリング用トランジスタ、T2・・・駆動用トランジスタ、C1・・・保持容量、Csub・・・補助容量、EL・・・発光素子、WS・・・走査線、DS・・・給電線、SL・・・信号線

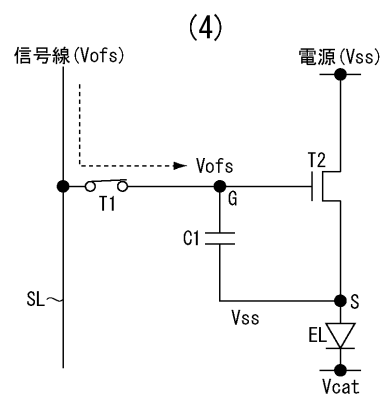
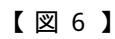
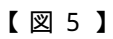
【 図 1 】



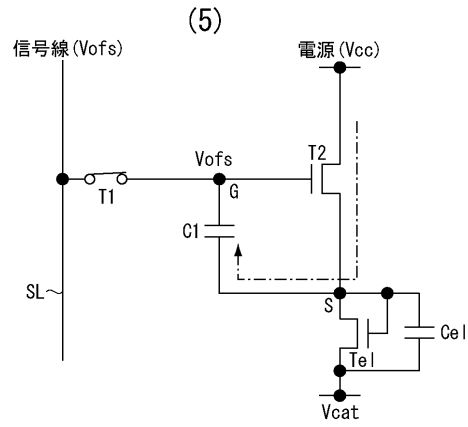
【 図 2 】



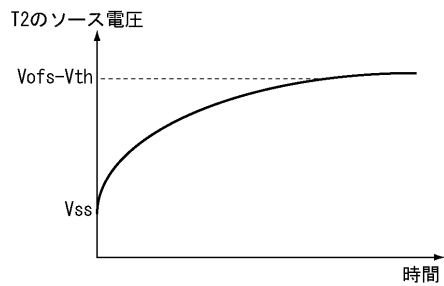
【 図 4 】



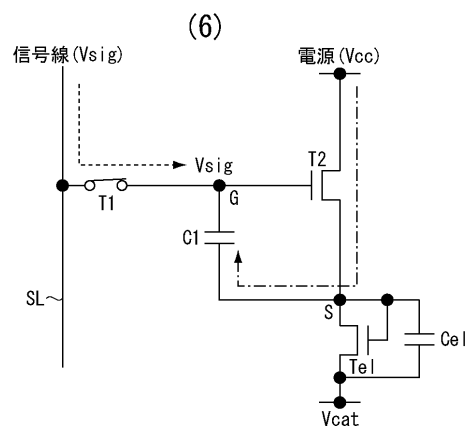
【図 7】



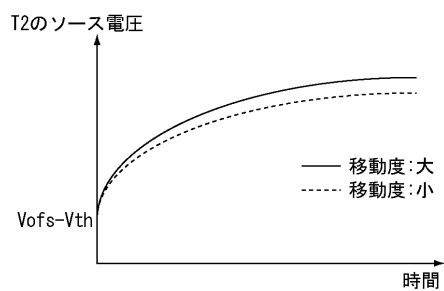
【図 8】



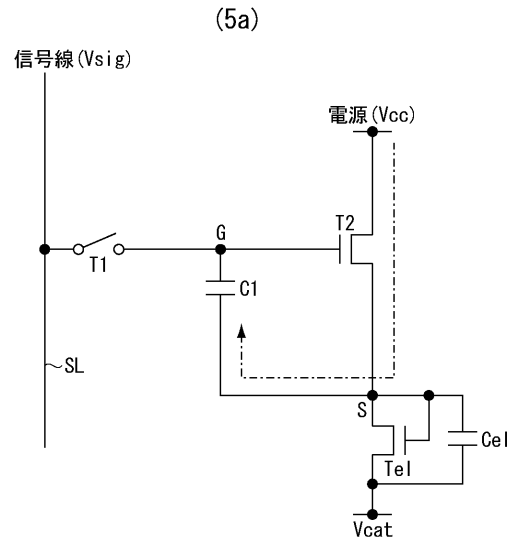
【図 10】



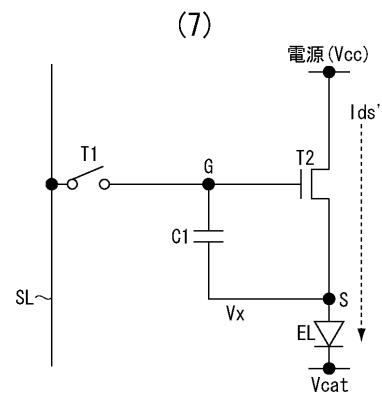
【図 11】



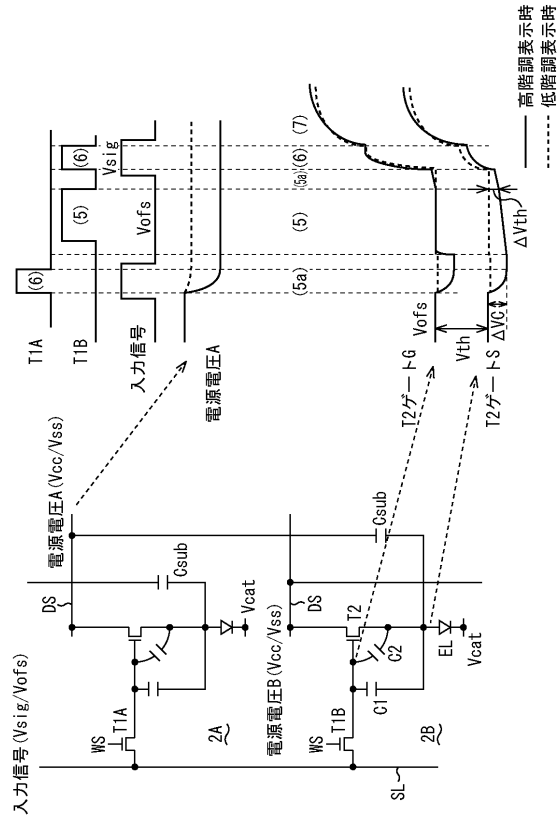
【図 9】



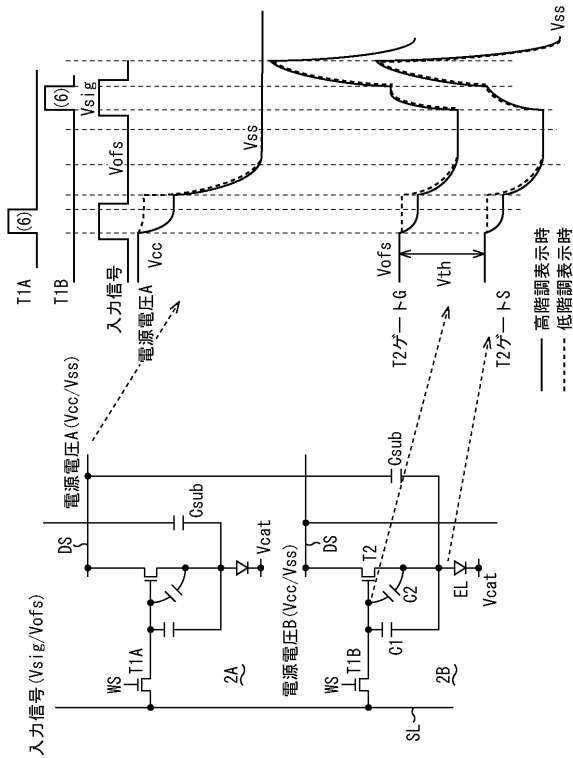
【図 12】



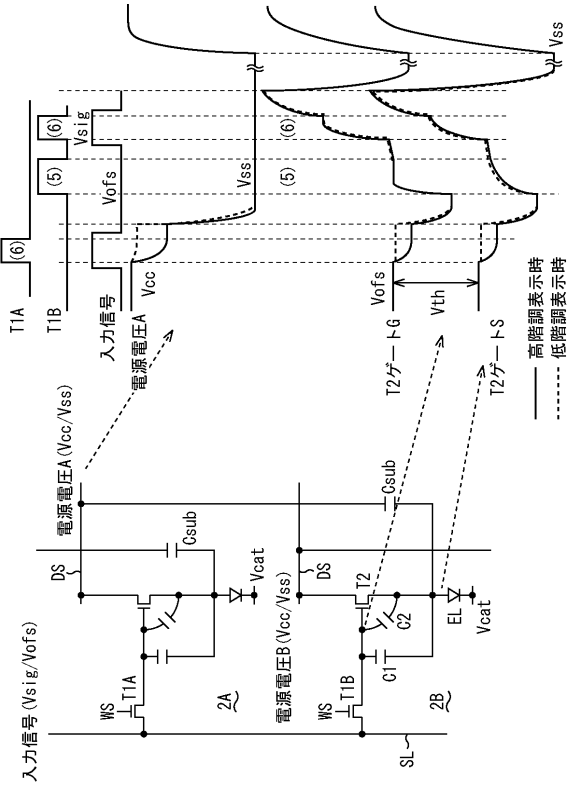
【図 13】



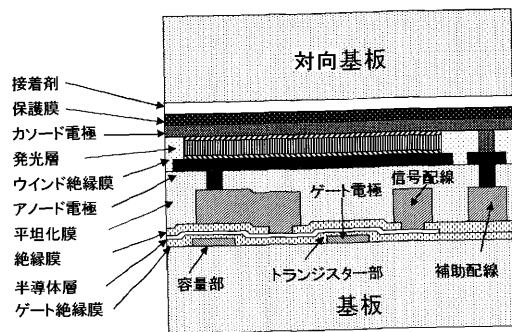
【図 15】



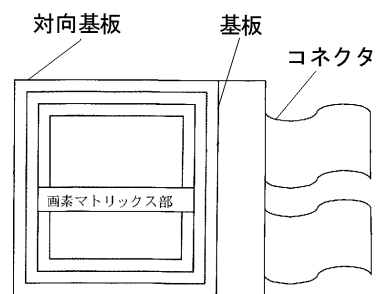
【図 14】



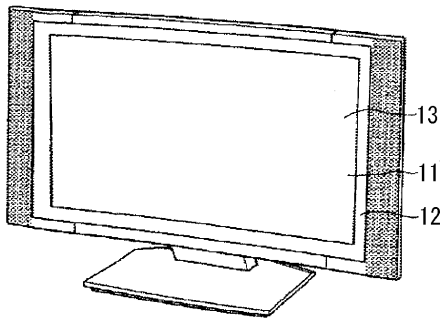
【図 16】



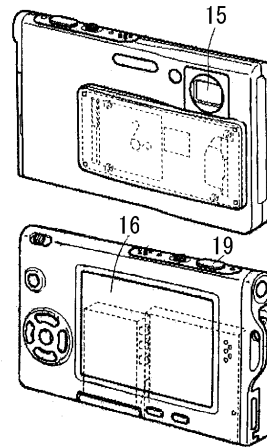
【図 17】



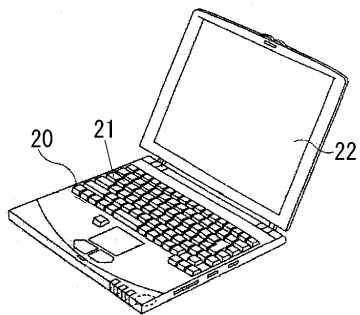
【図 18】



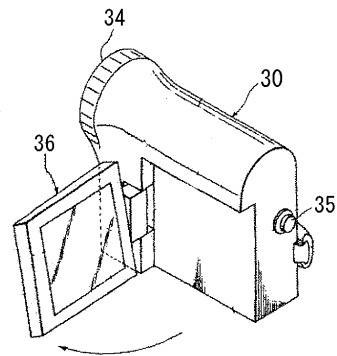
【図 19】



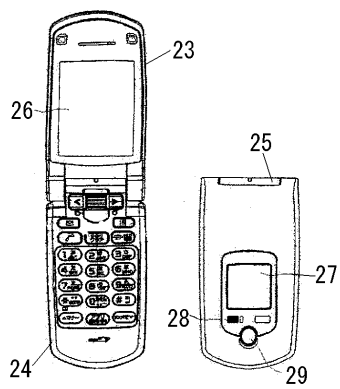
【図 20】



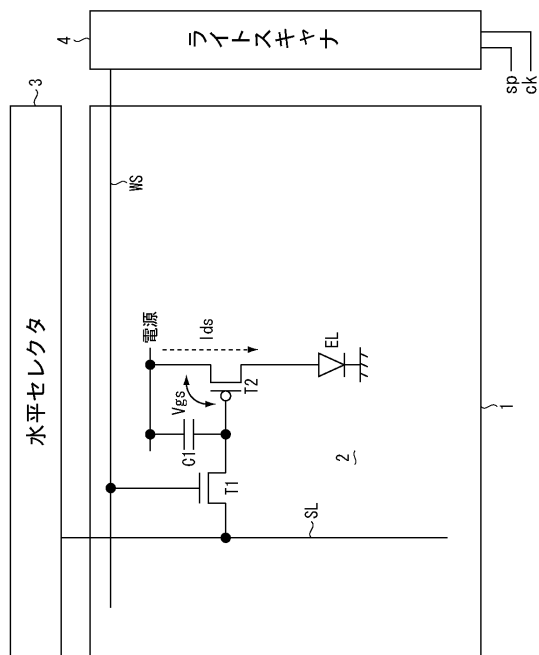
【図 22】



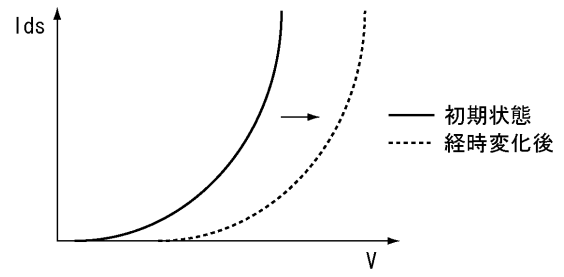
【図 21】



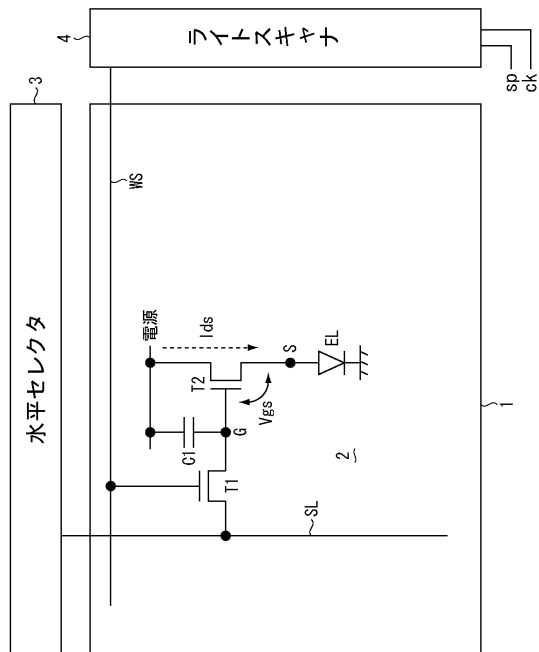
【図 2 3】



【図 2 4】



【図 2 5】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

H 0 5 B 33/14

A

F ターム(参考) 3K107 AA01 BB01 CC33 EE03 HH00 HH04 HH05

5C080 AA06 BB05 DD10 EE29 FF11 JJ02 JJ03 JJ04 JJ05 JJ06

专利名称(译)	显示装置及其驱动方法和电子设备		
公开(公告)号	JP2009244481A	公开(公告)日	2009-10-22
申请号	JP2008089471	申请日	2008-03-31
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	山本哲郎 内野勝秀		
发明人	山本 哲郎 内野 勝秀		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
FI分类号	G09G3/30.J G09G3/20.611.D G09G3/20.624.B G09G3/20.641.D G09G3/20.611.H H05B33/14.A G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/EE03 3K107/HH00 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD10 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C380/AA01 5C380/AB06 5C380/AB11 5C380/AB32 5C380/AC07 5C380/AC08 5C380/AC09 5C380/AC11 5C380/AC12 5C380/BA19 5C380/BA31 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BB08 5C380/BB21 5C380/BD02 5C380/CA08 5C380/CA12 5C380/CA53 5C380/CA54 5C380/CB01 5C380/CB19 5C380/CB20 5C380/CB27 5C380/CB31 5C380/CC02 5C380/CC03 5C380/CC04 5C380/CC05 5C380/CC06 5C380/CC07 5C380/CC26 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC41 5C380/CC42 5C380/CC54 5C380/CC62 5C380/CC71 5C380/CD012 5C380/CD022 5C380/CE04 5C380/CE20 5C380/DA02 5C380/DA06 5C380/DA47 5C380/HA03 5C380/HA05		
代理人(译)	山本隆久 吉井正明 森浩一		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种能够抑制由于像素配置中的馈线的线序扫描引起的串扰的显示装置，其中每行布置的馈线按顺序扫描并且辅助电容连接在当前行中的像素和馈电线之间。前一行。解决方案：写扫描器顺序地向行状扫描线WS提供控制信号以驱动采样晶体管T1，并执行将图像信号从信号线SL写入保持电容C1的信号写入操作。驱动扫描器在高电位和低电位之间切换每个馈电线DS，以在发光时段中将来自驱动晶体管T2的图像信号对应的驱动电流提供给发光元件EL。在前面的像素2A中的信号写入操作结束之后，在相关行中的像素2B中开始信号写入操作之前，驱动扫描器将相关行之前的行的馈线DS从高电位切换到低电位。在相关行的像素2B中完成信号写入操作之后，将前一行的馈线DS从低电位返回到高电位。Z

