

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-238580

(P2009-238580A)

(43) 公開日 平成21年10月15日(2009.10.15)

(51) Int.Cl.	F I	テーマコード (参考)
H05B 33/12 (2006.01)	H05B 33/12 B	3K107
G09F 9/30 (2006.01)	G09F 9/30 338	5C094
H01L 27/32 (2006.01)	G09F 9/30 365Z	5G435
G09F 9/00 (2006.01)	G09F 9/00 338	
H01L 51/50 (2006.01)	H05B 33/14 A	

審査請求 未請求 請求項の数 6 O L (全 16 頁) 最終頁に続く

(21) 出願番号 特願2008-83152 (P2008-83152)
 (22) 出願日 平成20年3月27日 (2008.3.27)

(71) 出願人 000001443
 カシオ計算機株式会社
 東京都渋谷区本町1丁目6番2号

(74) 代理人 100090033
 弁理士 荒船 博司

(74) 代理人 100093045
 弁理士 荒船 良男

(72) 発明者 下田 悟
 東京都八王子市石川町2951番地5 カシオ計算機株式会社八王子技術センター内

Fターム(参考) 3K107 AA01 BB01 CC21 DD89 DD90
 EE33
 5C094 AA04 AA21 AA37 BA03 BA27
 DA13 DA15 DB04 EA04 EA07
 ED15 GB10

最終頁に続く

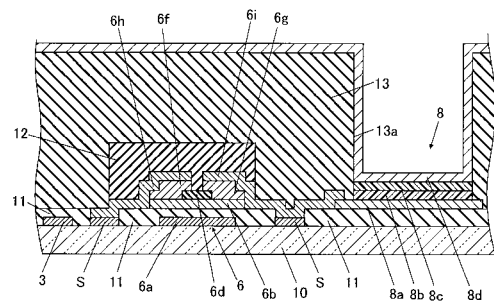
(54) 【発明の名称】 ELパネル及びELパネルの製造方法

(57) 【要約】

【課題】有機EL素子から放射される光により画素トランジスタが劣化することを防止する。

【解決手段】ELパネル1の基板10において、駆動トランジスタ6やスイッチトランジスタ5が設けられる領域と、有機EL素子8が設けられる領域とをそれぞれ独立させるように、ゲート絶縁膜11と層間絶縁膜12を、ゲート電極6a、5aと画素電極8aとの間に相当する部分で基板10の面に沿った方向に分断することによって、有機EL素子8の発光した光が、ゲート絶縁膜11や層間絶縁膜12に導光されて駆動トランジスタ6やスイッチトランジスタ5に到達することを防止し、その有機EL素子8から放射される光により駆動トランジスタ6やスイッチトランジスタ5の劣化や光リークを防止する。

【選択図】図5



【特許請求の範囲】**【請求項 1】**

基板上に設けられたゲート電極を被覆する第一絶縁膜と、
前記ゲート電極に対応する前記第一絶縁膜部分に設けられた、そのゲート電極を含む画素トランジスタと、
前記ゲート電極に対応しない前記第一絶縁膜上に設けられた第一電極と、
前記画素トランジスタを被覆する第二絶縁膜と、
前記第一電極上に設けられた有機発光層と、
前記有機発光層を覆い前記第一電極と対向する第二電極と、を備える E L パネルであって、
前記第一絶縁膜と前記第二絶縁膜のうち少なくとも一方は、前記ゲート電極と前記第一電極との間に相当する部分で、前記基板の面に沿った方向に分断されていることを特徴とする E L パネル。

10

【請求項 2】

前記第二絶縁膜と前記画素トランジスタを覆う隔壁を備え、
前記隔壁は、前記有機発光層が発光した光を前記画素トランジスタに到達させない遮光性を有することを特徴とする請求項 1 に記載の E L パネル。

【請求項 3】

基板と、
前記基板上に設けられたゲート電極を含む画素トランジスタと、
前記基板上に設けられた第一絶縁膜と、
前記第一絶縁膜を分断させ、前記第一絶縁膜内を導光された光を遮断する導光ストッパと、
前記第一絶縁膜上に設けられた第一電極と、
前記第一電極上に設けられた有機発光層と、
前記有機発光層を覆い前記第一電極と対向する第二電極と、
を備えることを特徴とする E L パネル。

20

【請求項 4】

前記第一絶縁膜の上方であって、前記画素トランジスタ上に設けられた第二絶縁膜と、
前記第二絶縁膜と前記画素トランジスタを覆う隔壁と、を更に備え、
前記隔壁は、前記有機発光層が発光した光を前記画素トランジスタに到達させない遮光性を有することを特徴とする請求項 3 に記載の E L パネル。

30

【請求項 5】

基板上に設けられた画素トランジスタのゲート電極を被覆する第一絶縁膜と、前記ゲート電極に対応する前記第一絶縁膜上に設けられた、前記ゲート電極を含む画素トランジスタと、前記ゲート電極に対応しない前記第一絶縁膜上に設けられた第一電極と、前記画素トランジスタを被覆する第二絶縁膜と、前記第一電極上に設けられた有機発光層と、前記有機発光層を覆い前記第一電極と対向する第二電極と、を備える E L パネルの製造方法であって、
前記第一絶縁膜と前記第二絶縁膜のうち少なくとも一方を、前記ゲート電極と前記第一電極との間に相当する部分で、前記基板の面に沿った方向に分断する工程を備えることを特徴とする E L パネルの製造方法。

40

【請求項 6】

画素トランジスタと、第一電極及び第二電極に挟まれた有機発光層とを備えた E L パネルの製造方法において、
前記画素トランジスタのゲート電極及び前記ゲート電極に接する第一絶縁膜を形成し、
前記第一絶縁膜を分断する導光ストッパを形成することを特徴とする E L パネルの製造方法。

【発明の詳細な説明】**【技術分野】**

50

【 0 0 0 1 】

本発明は、E L パネル及びE L パネルの製造方法に関する。

【 背景技術 】

【 0 0 0 2 】

有機エレクトロルミネッセンス素子（有機E L（Electro Luminescence）素子）は、アノードとカソードとの間に有機化合物層が介在した積層構造を為しており、アノードとカソードの間に順バイアス電圧が印加されると、有機化合物層内で電子と正孔が再結合して有機化合物層が発光する。それぞれ赤、緑、青に発光する複数の有機E L素子をサブピクセルとして基板上にマトリクス状に配列し、画像表示を行うE Lパネルが実現化されている。

10

【 0 0 0 3 】

アクティブ駆動の場合、画素トランジスタを基板上に形成した後、画素トランジスタを覆う保護絶縁膜を形成し、保護絶縁膜の上に画素電極を形成した後に画素電極上に有機化合物層を形成する構造が知られている（例えば、特許文献1参照）。

【特許文献1】特開2007-234391号公報

【 発明の開示 】

【 発明が解決しようとする課題 】

【 0 0 0 4 】

ところで、図17に示すように、基板10上のゲート絶縁膜11に対して形成された画素トランジスタ6と透明画素電極8aとを覆う保護絶縁膜12を成膜して、その保護絶縁膜12に透明画素電極8aを露出させる開口を形成した後に、透明画素電極8a上に有機化合物層（8b、8c）と対向電極8dとを積層してなる構造の有機E L素子8を備えるE Lパネルが知られている。

20

【 0 0 0 5 】

しかし、ゲート絶縁膜11や保護絶縁膜12は光を透過させるため、この構造では、図17に示すように、有機化合物層から放出されてゲート絶縁膜11や保護絶縁膜12などで導光された光や、基板10などで反射された光が画素トランジスタ6に到達することが考えられる。このような場合、図3に示す画素トランジスタ5および6にトランジスタ特性の光劣化や、非選択時における選択トランジスタ5の光リークにより補助容量7に書き込まれた書込み電圧の低下を引き起こすなどの不都合が生じてしまうことがある。

30

【 0 0 0 6 】

本発明の課題は、有機E L素子から放射される光により画素トランジスタが劣化することや光リークによる書込み電圧の低下を防止することである。

【 課題を解決するための手段 】

【 0 0 0 7 】

以上の課題を解決するため、請求項1に記載の発明は、基板上に設けられたゲート電極を被覆する第一絶縁膜と、前記ゲート電極に対応する前記第一絶縁膜部分に設けられた、そのゲート電極を含む画素トランジスタと、前記ゲート電極に対応しない前記第一絶縁膜上に設けられた第一電極と、前記画素トランジスタを被覆する第二絶縁膜と、前記第一電極上に設けられた有機発光層と、前記有機発光層を覆い前記第一電極と対向する第二電極と、を備えるE Lパネルであって、前記第一絶縁膜と前記第二絶縁膜のうち少なくとも一方は、前記ゲート電極と前記第一電極との間に相当する部分で、前記基板の面に沿った方向に分断されていることを特徴としている。

40

【 0 0 0 8 】

請求項2に記載の発明は、請求項1に記載のE Lパネルにおいて、前記第二絶縁膜と前記画素トランジスタを覆う隔壁を備え、前記隔壁は、前記有機発光層が発光した光を前記画素トランジスタに到達させない遮光性を有することを特徴としている。

【 0 0 0 9 】

請求項3に記載の発明は、E Lパネルであって、基板と、前記基板上に設けられたゲート電極を含む画素トランジスタと、前記基板上に設けられた第一絶縁膜と、前記第一絶縁

50

膜を分断させ、前記第一絶縁膜内を導光された光を遮断する導光ストップパと、前記第一絶縁膜上に設けられた第一電極と、前記第一電極上に設けられた有機発光層と、前記有機発光層を覆い前記第一電極と対向する第二電極と、を備えることを特徴としている。

【0010】

請求項4に記載の発明は、請求項3に記載のELパネルにおいて、前記第一絶縁膜の上方であって、前記画素トランジスタ上に設けられた第二絶縁膜と、前記第二絶縁膜と前記画素トランジスタを覆う隔壁と、を更に備え、前記隔壁は、前記有機発光層が発光した光を前記画素トランジスタに到達させない遮光性を有することを特徴としている。

【0011】

請求項5に記載の発明は、基板上に設けられた画素トランジスタのゲート電極を被覆する第一絶縁膜と、前記ゲート電極に対応する前記第一絶縁膜上に設けられた、前記ゲート電極を含む画素トランジスタと、前記ゲート電極に対応しない前記第一絶縁膜上に設けられた第一電極と、前記画素トランジスタを被覆する第二絶縁膜と、前記第一電極上に設けられた有機発光層と、前記有機発光層を覆い前記第一電極と対向する第二電極と、を備えるELパネルの製造方法であって、前記第一絶縁膜と前記第二絶縁膜のうち少なくとも一方を、前記ゲート電極と前記第一電極との間に相当する部分で、前記基板の面に沿った方向に分断する工程を備えることを特徴としている。

10

【0012】

請求項6に記載の発明は、ELパネルの製造方法であって、画素トランジスタと、第一電極及び第二電極に挟まれた有機発光層とを備えたELパネルの製造方法において、前記画素トランジスタのゲート電極及び前記ゲート電極に接する第一絶縁膜を形成し、前記第一絶縁膜を分断する導光ストップパを形成することを特徴としている。

20

【発明の効果】

【0013】

本発明によれば、有機EL素子から放射される光により画素トランジスタが劣化することや光リークによる書込み電圧の低下を防止することができる。

【発明を実施するための最良の形態】

【0014】

以下に、本発明を実施するための好ましい形態について図面を用いて説明する。但し、以下に述べる実施形態には、本発明を実施するために技術的に好ましい種々の限定が付されているが、発明の範囲を以下の実施形態及び図示例に限定するものではない。

30

【0015】

図1は、ELパネル1における複数の画素Pの配置構成を示す平面図であり、図2は、ELパネル1の概略構成を示す平面図である。

【0016】

図1、図2に示すように、ELパネル1には、R(赤)、G(緑)、B(青)をそれぞれ発光する複数の画素Pが所定のパターンでマトリクス状に配置されている。

このELパネル1には、複数の走査線2が行方向に沿って互いに略平行となるよう配列され、複数の信号線3が平面視して走査線2と略直交する列方向に沿って互いに略平行となるよう配列されている。また、隣り合う走査線2の間において電圧供給線4が走査線2に沿って設けられている。そして、これら各走査線2と隣接する二本の信号線3と各電圧供給線4とによって囲われる範囲が、画素Pに相当する。

40

また、ELパネル1には、走査線2、信号線3、電圧供給線4の上方に覆うように、格子状の隔壁であるバンク13が設けられている。このバンク13によって囲われてなる略長形状の複数の開口部13aが画素Pごとに形成されており、この開口部13a内に所定の発光層(後述する発光層8c)が設けられて、画素Pの発光領域となる。

【0017】

図3は、アクティブマトリクス駆動方式で動作するELパネル1の1画素に相当する回路を示した回路図である。

【0018】

50

図3に示すように、ELパネル1には、走査線2と、走査線2と交差する信号線3と、走査線2に沿う電圧供給線4とが設けられており、このELパネル1の1画素につき、画素トランジスタであるスイッチトランジスタ5と、画素トランジスタである駆動トランジスタ6と、キャパシタ7と、有機EL素子8とが設けられている。

【0019】

各画素Pにおいては、スイッチトランジスタ5のゲートが走査線2に接続され、スイッチトランジスタ5のドレインとソースのうちの一方が信号線3に接続され、スイッチトランジスタ5のドレインとソースのうちの他方がキャパシタ7の一方の電極及び駆動トランジスタ6のゲートに接続されている。駆動トランジスタ6のソースとドレインのうちの一方が電圧供給線4に接続され、駆動トランジスタ6のソースとドレインのうち他方がキャパシタ7の他方の電極及び有機EL素子8のアノードに接続されている。なお、全ての画素Pの有機EL素子8はカソードを共通電極とし、カソードが一定電圧V_{com}に保たれている(例えば、接地されている)。

10

【0020】

また、このELパネル1の周囲において走査線2が走査側ドライバに接続され、電圧供給線4が一定電圧源又はドライバに接続され、信号線3がデータ側ドライバに接続され、これらドライバによってELパネル1がアクティブマトリクス駆動方式で駆動される。電圧供給線4には、一定電圧源又はドライバによって所定の電力が供給される。

【0021】

次に、ELパネル1と、その画素Pの回路構造について、図4、図5を用いて説明する。ここで、図4は、ELパネル100の1画素に相当する平面図であり、図5は、図4のV-V線に沿った面の矢視断面図である。なお、図4においては、電極及び配線を主に示す。

20

【0022】

図4に示すように、スイッチトランジスタ5及び駆動トランジスタ6は、信号線3に沿うように配列され、スイッチトランジスタ5の近傍にキャパシタ7が配置され、駆動トランジスタ6の近傍に有機EL素子8が配置されている。また、走査線2と電圧供給線4の間に、スイッチトランジスタ5、駆動トランジスタ6、キャパシタ7及び有機EL素子8が配置されている。

【0023】

図4、図5に示すように、光透過性を有し絶縁性のガラス基板などである基板10上にゲート絶縁膜11が成膜されている。

30

信号線3はゲート絶縁膜11と基板10との間に形成されている。なお、図示はしないが、走査線2及び電圧供給線4はゲート絶縁膜11と層間絶縁膜12との間に形成されている。

駆動トランジスタ6及びスイッチトランジスタ5は、逆スタガ構造の薄膜トランジスタであり、ゲート絶縁膜11に対して形成されている。

【0024】

駆動トランジスタ6は、ゲート電極6a、半導体膜6b、チャネル保護膜6d、不純物半導体膜6f、6g、ドレイン電極6h、ソース電極6i等を有するものである。

40

【0025】

ゲート電極6aは、基板10とゲート絶縁膜11の間に形成されている。このゲート電極6aは、例えば、Cr膜、Al膜、Cr/Al積層膜、AlTi合金膜又はAlTiNd合金膜からなる。また、ゲート電極6aの上に絶縁性のゲート絶縁膜11が成膜されており、そのゲート絶縁膜11によってゲート電極6aが被覆されている。なお、このゲート電極6aは、基板10上に設けられた一対の導光ストッパSに挟まれるようにその基板10上に設けられている。

ゲート絶縁膜11は、例えば、シリコン窒化物又はシリコン酸化物からなる。このゲート絶縁膜11上であってゲート電極6aに対応する位置に真性半導体膜6bが形成されており、半導体膜6bがゲート絶縁膜11を挟んでゲート電極6aと相対している。

50

半導体膜 6 b は、例えば、アモルファスシリコンからなり、この半導体膜 6 b がチャネルとなる。また、半導体膜 6 b の中央部上には、絶縁性のチャネル保護膜 6 d が形成されている。このチャネル保護膜 6 d は、例えば、シリコン窒化物又はシリコン酸化物からなる。

また、半導体膜 6 b の一端部の上には、不純物半導体膜 6 f が一部チャネル保護膜 6 d に重なるようにして形成されており、半導体膜 6 b の他端部の上には、不純物半導体膜 6 g が一部チャネル保護膜 6 d に重なるようにして形成されている。そして、不純物半導体膜 6 f , 6 g は半導体膜 6 b の両端側に互いに離間して形成されている。なお、不純物半導体膜 6 f , 6 g は p 型半導体であってもよいし、n 型半導体であってもよい。

不純物半導体膜 6 f の上には、ドレイン電極 6 h が形成されている。不純物半導体膜 6 g の上には、ソース電極 6 i が形成されている。電極 6 h , 6 i は、例えば、Cr 膜、Al 膜、Cr / Al 積層膜、AlTi 合金膜又は AlTiNd 合金膜からなる。

チャネル保護膜 6 d、ドレイン電極 6 h 及びソース電極 6 i の上には、絶縁性の層間絶縁膜 1 2 が成膜され、チャネル保護膜 6 d、ドレイン電極 6 h 及びソース電極 6 i を含む駆動トランジスタ 6 が、その層間絶縁膜 1 2 によって被覆されている。

【0026】

同様にスイッチトランジスタ 5 は、ゲート電極 5 a、半導体膜 5 b、チャネル保護膜 5 d、不純物半導体膜 5 f , 5 g、ドレイン電極 5 h、ソース電極 5 i 等を有するものである。

なお、スイッチトランジスタ 5 の構成は、駆動トランジスタ 6 と同様であるので、詳述しない。

【0027】

キャパシタ 7 は、図 4 に示すように、基板 1 0 とゲート絶縁膜 1 1 との間に第一容量電極 7 a が形成され、ゲート絶縁膜 1 1 と層間絶縁膜 1 2 との間に第二容量電極 7 b が形成され、第一容量電極 7 a と第二容量電極 7 b がゲート絶縁膜 1 1 を挟んで相対している。

【0028】

なお、信号線 3、キャパシタ 7 の第一容量電極 7 a、スイッチトランジスタ 5 のゲート電極 5 a 及び駆動トランジスタ 6 のゲート電極 6 a、導光ストッパ S は、基板 1 0 に一面に成膜された導電膜をフォトリソグラフィ法及びエッチング法等によって形状加工することで形成されたものである。

また、走査線 2、電圧供給線 4、キャパシタ 7 の第二容量電極 7 b、スイッチトランジスタ 5 の電極 5 h , 5 i 及び駆動トランジスタ 6 の電極 6 h , 6 i は、ゲート絶縁膜 1 1 に一面に成膜された導電膜をフォトリソグラフィ法及びエッチング法等によって形状加工することで形成されたものである。

【0029】

第一絶縁膜としてのゲート絶縁膜 1 1 と、第二絶縁膜としての層間絶縁膜 1 2 は、例えば、それぞれシリコン窒化物又はシリコン酸化物からなる。

このゲート絶縁膜 1 1 にはコンタクトホール 1 1 a ~ 1 1 c が形成されており、コンタクトホール 1 1 a ~ 1 1 c 内にコンタクトプラグ 2 0 a ~ 2 0 c がそれぞれ埋め込まれている。コンタクトプラグ 2 0 a によってスイッチトランジスタ 5 のゲート 5 a と走査線 2 が電氣的に導通し、コンタクトプラグ 2 0 b によってスイッチトランジスタ 5 の電極 5 h と信号線 3 が電氣的に導通し、コンタクトプラグ 2 0 c によってスイッチトランジスタ 5 の電極 5 i とキャパシタ 7 の電極 7 a が電氣的に導通するとともにスイッチトランジスタ 5 の電極 5 i と駆動トランジスタ 6 のゲート 6 a が電氣的に導通する。

なお、駆動トランジスタ 6 のゲート電極 6 a がキャパシタ 7 の第一容量電極 7 a に一体に連なっており、駆動トランジスタ 6 のドレイン電極 6 h が電圧供給線 4 に一体に連なっており、駆動トランジスタ 6 のソース電極 6 i がキャパシタ 7 の第二容量電極 7 b に一体に連なっている。

【0030】

有機 EL 素子 8 は、図 4、図 5 に示すように、アノードとなる第一電極（以下、画素電

10

20

30

40

50

極という) 8 a と、画素電極 8 a の上に形成された有機化合物膜である正孔注入層 8 b と、正孔注入層 8 b の上に形成された有機化合物膜である発光層 8 c と、発光層 8 c の上に形成された第二電極としての共通電極 8 d とを備えている。

【0031】

画素電極 8 a は、ゲート絶縁膜 1 1 を介して基板 1 0 上に設けられており、画素 P ごとに独立して形成されている。この画素電極 8 a は透明電極であって、例えば、錫ドープ酸化インジウム (ITO)、亜鉛ドープ酸化インジウム、酸化インジウム (In_2O_3)、酸化スズ (SnO_2)、酸化亜鉛 (ZnO) 又はカドミウム - 錫酸化物 (CTO) からなる。なお、画素電極 8 a は一部、駆動トランジスタ 6 のソース電極 6 i に重なり、画素電極 8 a とソース電極 6 i が接触している。

10

【0032】

正孔注入層 8 b は、例えば、導電性高分子である PEDOT (poly(ethylenedioxy)thiophene; ポリエチレンジオキシチオフェン) 及びドーパントである PSS (polystyrene sulfonate; ポリスチレンスルホン酸) からなる層であって、画素電極 8 a から発光層 8 c に向けて正孔を注入することで、発光層 8 c の発光に寄与する。

発光層 8 c は、例えば、ポリフルオレン系発光材料やポリフェニレンビニレン系発光材料からなり、共通電極 8 d から供給される電子と、正孔注入層 8 b から注入される正孔との再結合に伴い発光する層である。

この正孔注入層 8 b と発光層 8 c とで有機発光層を構成している。

【0033】

共通電極 8 d は、画素電極 8 a よりも仕事関数の低い材料で形成されており、例えば、インジウム、マグネシウム、カルシウム、リチウム、バリウム、希土類金属の少なくとも一種を含む単体又は合金からなる単層膜または複層膜が形成され、さらにその上にアルミニウム等の良両導電性を示す金属が形成されている。

20

この共通電極 8 d は全ての画素 P に共通した電極であり、発光層 8 c などの有機化合物膜とともに後述するバンク 1 3 を被覆している。

【0034】

そして、図 5 に示すように、駆動トランジスタ 6 やスイッチトランジスタ 5 などを覆うゲート絶縁膜 1 1 と層間絶縁膜 1 2 は、駆動トランジスタ 6 やスイッチトランジスタ 5 などの画素トランジスタ部分に独立して設けられている。

30

具体的には、ゲート絶縁膜 1 1 は、導光ストッパ S によって分断されており、基板 1 0 上のゲート電極 6 a 部分に対応するゲート絶縁膜 1 1 と、ゲート電極 6 a 部分に対応しないゲート絶縁膜 1 1 とに分割されている。

そして、そのゲート電極 6 a に対応するゲート絶縁膜 1 1 部分に対して駆動トランジスタ 6 が設けられており、そのゲート絶縁膜 1 1 部分上の駆動トランジスタ 6 を被覆するように層間絶縁膜 1 2 が設けられている。更に、層間絶縁膜 1 2 とともに駆動トランジスタ 6 を覆うようにバンク 1 3 が設けられている。このバンク 1 3 には開口部 1 3 a が形成されており、バンク 1 3 は平面視略格子形状を呈するようになっている。

また、ゲート電極 6 a に対応しないゲート絶縁膜 1 1 部分の上には画素電極 8 a が設けられており、格子状のバンク 1 3 における開口部 1 3 a から画素電極 8 a が露出している。つまり、このバンク 1 3 によって画素電極 8 a の上の所定領域が画素 P ごとに仕切られており、複数の画素電極 8 a がバンク 1 3 により画素 P ごとに隔離されている。

40

この開口部 1 3 a 内において、有機発光層としての正孔注入層 8 b 及び発光層 8 c が、画素電極 8 a 上に積層されている。

【0035】

バンク 1 3 は、正孔注入層 8 b や発光層 8 c を湿式法により形成するに際して、正孔注入層 8 b や発光層 8 c を構成する有機材料が溶媒に溶解または分散された液状体が隣接する画素 P に滲み出ないようにする隔壁として機能する。

例えば、図 4、図 5 に示すように、層間絶縁膜 1 2 の上に設けられたバンク 1 3 には、バンク 1 3 における画素電極 8 a に対応する位置に開口部 1 3 a が形成されている。

50

そして、開口部 13 a 内に、正孔注入層 8 b を構成する有機材料が含有される液状体を塗布し、その液状体を乾燥させ成膜させた有機化合物膜が、有機発光層における正孔注入層 8 b となる。さらに、開口部 13 a 内の正孔注入層 8 b 上に、発光層 8 c を構成する有機材料が含有される液状体を塗布し、その液状体を乾燥させ成膜させた有機化合物膜が、有機発光層における発光層 8 c となる。

特に、このバンク 13 は、遮光性を有するように黒色に着色されるなどしており、有機発光層（発光層 8 c）が発光した光を導光してしまわないようになっている。つまり、有機発光層（発光層 8 c）が発光した光を、バンク 13 で覆った画素トランジスタ（駆動トランジスタ 6、スイッチトランジスタ 5）に到達させないようにしている。

なお、この発光層 8 c とバンク 13 を被覆するように共通電極 8 d が設けられている。

10

【0036】

そして、この EL パネル 1 においては、画素電極 8 a、基板 10 及びゲート絶縁膜 11 が透明であり、発光層 8 c から発した光が画素電極 8 a、ゲート絶縁膜 11 及び基板 10 を透過して出射する。そのため、基板 10 の裏面（下面）が表示面となる。

なお、基板 10 側ではなく、反対側が表示面となってもよい。この場合、共通電極 8 d を透明電極とし、発光層 8 c から発した光が共通電極 8 d を透過して出射する。

【0037】

この EL パネル 1 は、次のように駆動されて発光する。

全ての電圧供給線 4 に所定レベルの電圧が印加された状態で、走査側ドライバによって走査線 2 に順次電圧が印加されることで、これら走査線 2 が順次選択される。

20

各走査線 2 が選択されている時に、データ側ドライバによって階調に応じたレベルの電圧が全ての信号線 3 に印加されると、その選択されている走査線 2 に対応するスイッチトランジスタ 5 がオンになっていることから、その階調に応じたレベルの電圧が駆動トランジスタ 6 のゲート電極 6 a に印加される。

この駆動トランジスタ 6 のゲート電極 6 a に印加された電圧レベルに応じて、駆動トランジスタ 6 におけるソース・ドレイン電流のレベルが定まり、その電圧レベルに応じたレベルのソース・ドレイン電流が電圧供給線 4 から駆動トランジスタ 6 に流れ、有機 EL 素子 8 がその電流レベルに応じた明るさで発光する。

その後、その走査線 2 の選択が解除されると、スイッチトランジスタ 5 がオフとなるので、駆動トランジスタ 6 のゲート電極 6 a の電荷が閉じ込められる。なお、その閉じ込められた電荷はキャパシタ 7 に蓄えられることとなる。

30

そして、キャパシタ 7 が、駆動トランジスタ 6 のゲート電極 6 a の電圧を保つことを補助することで、駆動トランジスタ 6 のゲート電極 6 a の電圧が先の選択時と同レベルに保たれ、発光が継続するようになっている。

【0038】

次に、EL パネル 1 の製造方法について、図 4 に示す平面図や、図 5 ~ 図 15 に示す断面図を用いて説明する。

なお、図 6 から図 15 および図 5 は、本実施形態に係る EL パネル 1 の製造過程の一例を示す工程断面図である。この工程断面図は、図 4 に示した V-V 線に沿った断面部分を示す説明図であり、これらの図を参照して製造方法の概略を説明する。

40

また、ここでは、図 4 の V-V 線に沿った断面部分によって駆動トランジスタ 6 の製造過程を例示し、同様の製造過程を経るスイッチトランジスタ 5 に関する図示は省略する。

【0039】

まず、気相成長法（スパッタリング法、CVD 法、PVD 法、蒸着法等）によって基板 10 の表面に、例えば、アルミニウムなどの導電膜を成膜し、フォトリソグラフィ法・エッチング法等によってその導電膜をパターンニングする。これにより図 6 などに示すように、基板 10 上に信号線 3、駆動トランジスタ 6 のゲート電極 6 a、導光ストッパ S や、スイッチトランジスタ 5 のゲート電極 5 a（図 4 参照）、キャパシタ 7 の第一容量電極 7 a（図 4 参照）を形成する。

【0040】

50

次いで、信号線 3、駆動トランジスタ 6 のゲート電極 6 a、導光ストッパ S 等を含む基板 10 の全域を被覆するように CVD 法等によって、例えば、図 7 などに示すように、シリコン窒化物などからなりゲート絶縁膜 11 となる絶縁体層、アモルファスシリコン等からなり半導体膜 6 b、5 b となる半導体層、シリコン窒化物などからなりチャネル保護膜 6 d、5 d となる絶縁体層を順次積層する。

【0041】

次いで、最上層の絶縁体層をフォトリソグラフィ法・エッチング法等によってパターニングし、図 8 などに示すように、チャネル保護膜 6 d、5 d を形成する。

【0042】

次いで、チャネル保護膜 6 d、5 d を含む半導体層上である基板 10 の全域を被覆するように CVD 法等によって、不純物をドーブしたシリコン層を形成した後、例えば、その不純物シリコン層と半導体層を連続的にドライエッチングすることで、図 9 などに示すように、半導体膜 6 b、5 b や、不純物半導体膜 6 f、6 g、5 f、5 g を形成する。

10

【0043】

次いで、ゲート絶縁膜 11 となる絶縁体層上にスパッタリング法等によって、例えば、ITO などの透明電極材料からなる透明導電膜を成膜し、フォトリソグラフィ法・エッチング法等によってその透明導電膜をパターニングする。これにより図 10 などに示すように、ゲート電極 6 a に対応しないゲート絶縁膜 11 部分となる絶縁体層上に有機 EL 素子 8 の画素電極 8 a を形成する。

【0044】

次いで、絶縁体層における導光ストッパ S 上をエッチングし、その導光ストッパ S を露出させる開口 11 a を形成することで、図 11 などに示すように、基板 10 上のゲート電極 6 a、5 a 部分に対応するゲート絶縁膜 11 部分と、ゲート電極 6 a、5 a 部分に対応しないゲート絶縁膜 11 部分とに分割されているゲート絶縁膜 11 を形成する。

20

【0045】

次いで、不純物半導体膜 6 f、6 g、5 f、5 g を含む基板 10 の全域を被覆するように、気相成長法等によって、例えば、アルミニウムなどの導電膜を成膜し、その導電膜上にパターニングされたマスクを用いてエッチングして、図 12 などに示すように、駆動トランジスタ 6 の電極 6 h、6 i、スイッチトランジスタ 5 の電極 5 h、5 i (図 4 参照) を形成する。

30

なお、駆動トランジスタ 6 の電極 6 h、6 i などとともに、走査線 2 や電圧供給線 4、キャパシタ 7 の第二容量電極 7 b が形成されている (図 4 参照)。

【0046】

次いで、駆動トランジスタ 6 やスイッチトランジスタ 5 などを含む基板 10 の全域を被覆するように CVD 法等によって、シリコン窒化物などからなる絶縁体層を形成し、その絶縁体層をフォトリソグラフィ法・エッチング法等によってパターニングして、図 13 などに示すように、画素トランジスタである駆動トランジスタ 6 やスイッチトランジスタ 5 を被覆する層間絶縁膜 12 を形成する。

なお、層間絶縁膜 12 は、ゲート電極 6 a、5 a 部分に対応するゲート絶縁膜 11 の上方に位置する駆動トランジスタ 6 やスイッチトランジスタ 5 を覆うようになっている。

40

【0047】

次いで、層間絶縁膜 12 を含む基板 10 の全域を被覆するように、例えば、ポリイミド系やアクリル系の樹脂材料層を成膜し、フォトリソグラフィ法・エッチング法等によってその樹脂材料層をパターニングする。これにより図 14 などに示すように、画素電極 8 a が露出する開口部 13 a を有するバンク 13 を形成する。

そして、このバンク 13 が形成された基板 10 を純水で洗浄した後、 O_2 プラズマ処理または UV オゾン処理を施すことで、画素電極 8 a の表面を親水化し、後述するノズルプリント方式により塗布する液状体が画素電極 8 a に馴染みやすくする。なお、バンク 13 の表面は撥水化処理を施すことが好ましい。

【0048】

50

次いで、バンク13の開口部13a内に、正孔注入層8bを構成する有機材料（例えば、PEDOT/PSS）が含有される液状体をノズルプリント方式で塗布し、その液状体を乾燥させ成膜させることで、図15などに示すように、有機発光層における正孔注入層8bを形成する。

更に、開口部13a内の正孔注入層8b上に、発光層8cを構成する有機材料（例えば、ポリフルオレン系発光材料）が含有される液状体をノズルプリント方式で塗布し、その液状体を乾燥させ成膜させることで、図15などに示すように、有機発光層における発光層8cを形成する。

【0049】

そして、有機発光層である発光層8c上を覆い、基板10の全域を被覆するようにスパッタリング法等によって、例えば、インジウムなどの導電膜を形成することで、図5に示すように、光反射性を有する共通電極8dを形成する。

こうしてELパネル1が製造される。

【0050】

このように、ELパネル1におけるゲート絶縁膜11は、導光ストッパSによって分断されており、基板10上のゲート電極6a、5a部分に対応するゲート絶縁膜11と、ゲート電極6a、5a部分に対応しないゲート絶縁膜11とに分割されている。また、層間絶縁膜12は、基板10上のゲート電極6a、5a部分に対応するゲート絶縁膜11部分に対して設けられている。

そして、ELパネル1は、基板10上のゲート電極6a、5aに対応するように形成されているゲート絶縁膜11の領域に画素トランジスタである駆動トランジスタ6やスイッチトランジスタ5を備えており、また、基板10上にゲート電極6a、5aがない部分に形成されているゲート絶縁膜11の領域に有機EL素子8を備えている。

【0051】

つまり、このELパネル1において、駆動トランジスタ6やスイッチトランジスタ5が設けられる領域と、有機EL素子8が設けられる領域とがそれぞれ独立するように、ゲート絶縁膜11と層間絶縁膜12は、ゲート電極6a、5aと画素電極8aとの間に相当する部分で基板10の面に沿った方向に分断されているので、有機EL素子8の発光した光が、ゲート絶縁膜11や層間絶縁膜12に導光されて駆動トランジスタ6やスイッチトランジスタ5に到達することはない。

従って、有機EL素子8の発光した光が、駆動トランジスタ6やスイッチトランジスタ5に作用してしまうことを低減することができ、その有機EL素子8から放射される光により駆動トランジスタ6やスイッチトランジスタ5が劣化することを防止することができる。

【0052】

更に、ELパネル1におけるバンク13は、遮光性を有しているため、有機EL素子8の発光した光を導光してしまったり、分断されているゲート絶縁膜11と層間絶縁膜12の間を光学的に接続してしまうことでその間を導光可能にしてしまったりすることがないので、有機EL素子8の発光した光が、駆動トランジスタ6やスイッチトランジスタ5により到達しにくくなり、有機EL素子8が発光した光による駆動トランジスタ6やスイッチトランジスタ5の劣化をより低減することができる。

【0053】

なお、以上の実施の形態においては、基板10上のゲート電極6a、5aに対応するように形成されているゲート絶縁膜11部分の上方に層間絶縁膜12を設けた場合を例に説明したが、本発明はこれに限定されるものではなく、例えば、図16に示すように、基板10の面に沿った方向に分断され、分割された層間絶縁膜12を設けるようにしてもよい。

【0054】

また、以上の実施の形態においては、正孔注入層8bと発光層8cとの2層よりなる有機発光層を例に説明したが、本発明はこれに限定されるものではなく、例えば、発光層1

10

20

30

40

50

層のみからなる有機発光層や、正孔注入層の他に電子注入層などを有する3層以上の有機発光層を備える有機EL素子であってもよい。

【0055】

また、その他、具体的な細部構造等についても適宜に変更可能であることは勿論である。

【図面の簡単な説明】

【0056】

【図1】ELパネルの画素の配置構成を示す平面図である。

【図2】ELパネルの概略構成を示す平面図である。

【図3】ELパネルの1画素に相当する回路を示した回路図である。

10

【図4】ELパネルの1画素を示した平面図である。

【図5】図4のV-V線に沿った面の矢視断面図である。

【図6】ELパネルの製造過程における第一工程を示す断面図である。

【図7】ELパネルの製造過程における第二工程を示す断面図である。

【図8】ELパネルの製造過程における第三工程を示す断面図である。

【図9】ELパネルの製造過程における第四工程を示す断面図である。

【図10】ELパネルの製造過程における第五工程を示す断面図である。

【図11】ELパネルの製造過程における第六工程を示す断面図である。

【図12】ELパネルの製造過程における第七工程を示す断面図である。

20

【図13】ELパネルの製造過程における第八工程を示す断面図である。

【図14】ELパネルの製造過程における第九工程を示す断面図である。

【図15】ELパネルの製造過程における第十工程を示す断面図である。

【図16】ELパネルの変形例を示す断面図である。

【図17】従来のELパネルを示す断面図である。

【符号の説明】

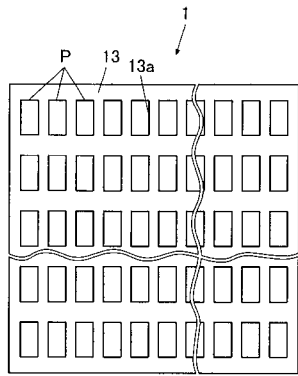
【0057】

- 1 ELパネル
- 5 スイッチトランジスタ(画素トランジスタ)
- 5 a ゲート電極
- 6 駆動トランジスタ(画素トランジスタ)
- 6 a ゲート電極
- 7 キャパシタ
- 7 a 第一容量電極
- 7 b 第二容量電極
- 8 有機EL素子
- 8 a 画素電極(第一電極)
- 8 b 正孔注入層(有機発光層)
- 8 c 発光層(有機発光層)
- 8 d 共通電極(第二電極)
- 10 基板
- 11 ゲート絶縁膜(第一絶縁膜)
- 11 a 開口
- 12 層間絶縁膜(第二絶縁膜)
- 13 パンク(隔壁)
- 13 a 開口部
- P 画素
- S 導光ストッパ

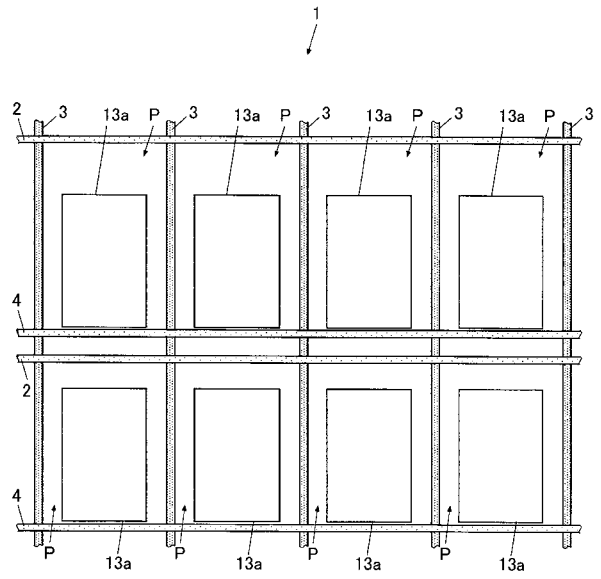
30

40

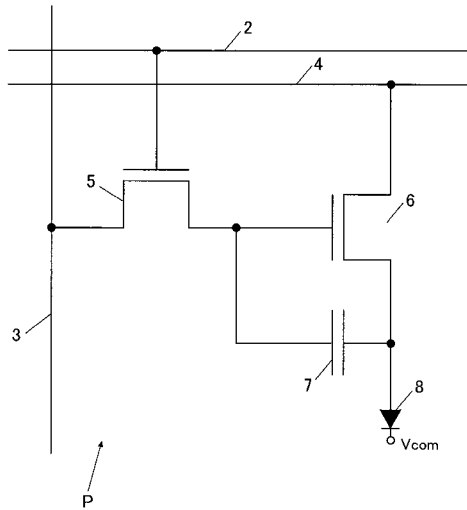
【 図 1 】



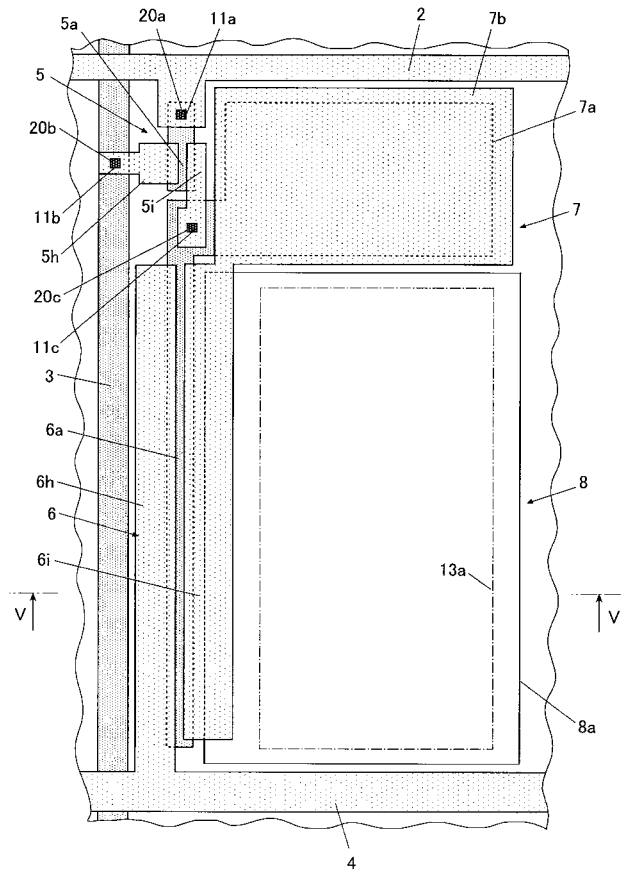
【 図 2 】



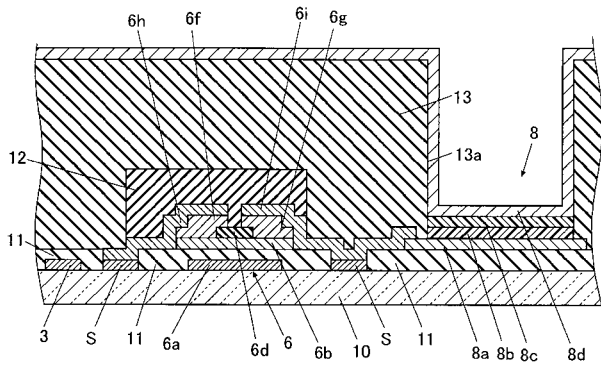
【 図 3 】



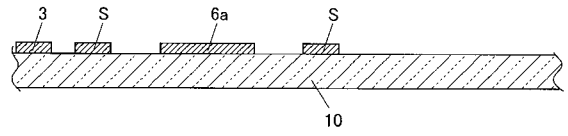
【 図 4 】



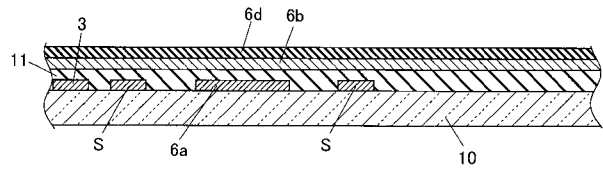
【 図 5 】



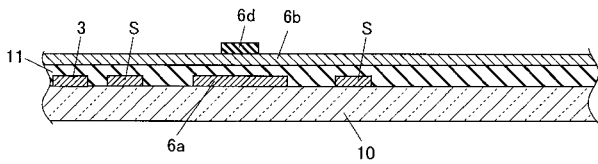
【 図 6 】



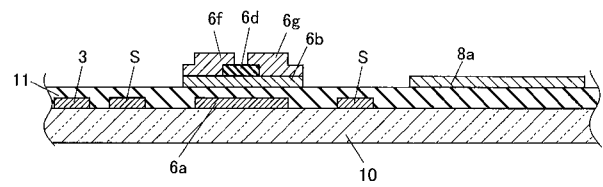
【 図 7 】



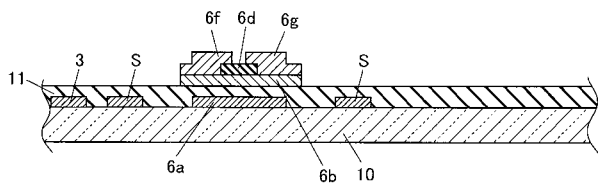
【 図 8 】



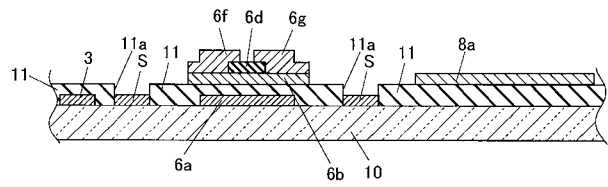
【 図 10 】



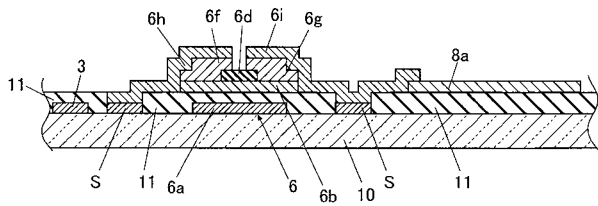
【 図 9 】



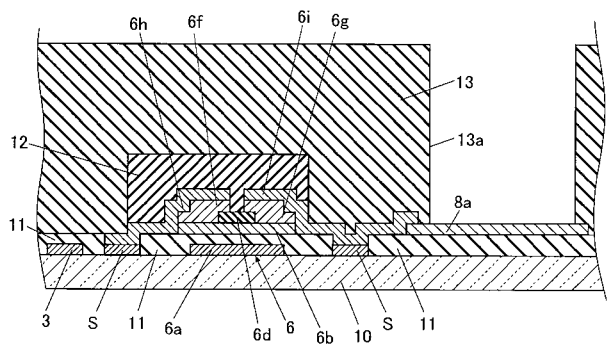
【 図 11 】



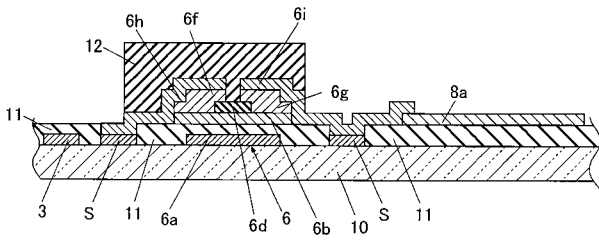
【 図 1 2 】



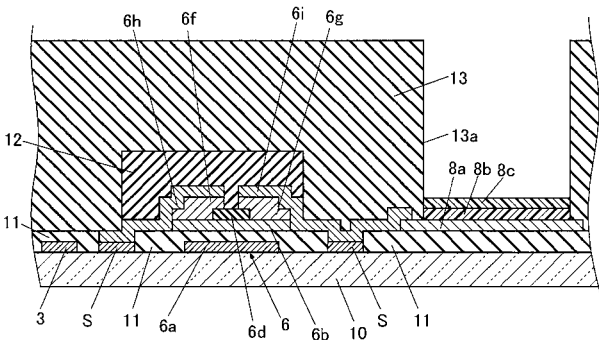
【 図 1 4 】



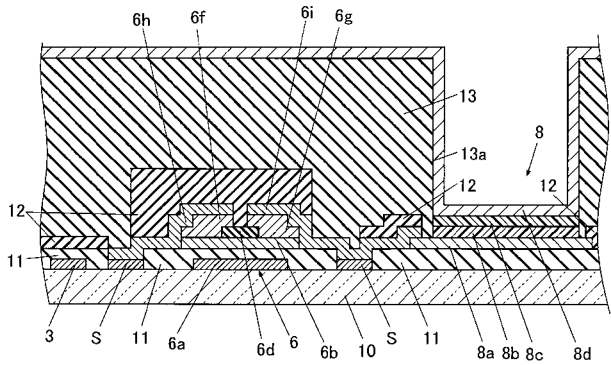
【 図 1 3 】



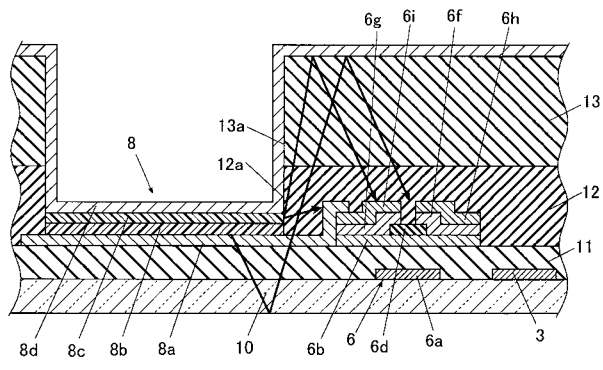
【 図 1 5 】



【 図 1 6 】



【 図 17 】



フロントページの続き

(51)Int.Cl.		F I		テーマコード(参考)
H 0 5 B 33/10	(2006.01)	H 0 5 B	33/10	
H 0 5 B 33/22	(2006.01)	H 0 5 B	33/22	Z

Fターム(参考) 5G435 AA14 AA16 BB05 CC09 FF13 KK05

专利名称(译)	<无法获取翻译>		
公开(公告)号	JP2009238580A5	公开(公告)日	2011-05-06
申请号	JP2008083152	申请日	2008-03-27
[标]申请(专利权)人(译)	卡西欧计算机株式会社		
申请(专利权)人(译)	卡西欧计算机有限公司		
[标]发明人	下田 悟		
发明人	下田 悟		
IPC分类号	H05B33/12 G09F9/30 H01L27/32 G09F9/00 H01L51/50 H05B33/10 H05B33/22		
FI分类号	H05B33/12.B G09F9/30.338 G09F9/30.365.Z G09F9/00.338 H05B33/14.A H05B33/10 H05B33/22.Z		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC21 3K107/DD89 3K107/DD90 3K107/EE33 5C094/AA04 5C094/AA21 5C094/AA37 5C094/BA03 5C094/BA27 5C094/DA13 5C094/DA15 5C094/DB04 5C094/EA04 5C094/EA07 5C094/ED15 5C094/GB10 5G435/AA14 5G435/AA16 5G435/BB05 5G435/CC09 5G435/FF13 5G435/KK05		
其他公开文献	JP5286873B2 JP2009238580A		

摘要(译)

要解决的问题：防止由有机EL元件发出的光引起的像素晶体管的劣化。
 解决方案：在EL面板1的基板10上形成栅极绝缘膜11和层间绝缘膜11，使得设置驱动晶体管6和开关晶体管5的区域和设置有机EL元件8的区域独立。在栅极电极6a和5a与像素电极8a之间的部分沿基板10表面的方向，使得从有机EL元件8发出的光穿过栅极绝缘膜11和中间层它被引导到绝缘膜12以防止到达驱动晶体管6和开关晶体管5，并防止驱动晶体管6和开关晶体管5的劣化和漏光，这是由有机EL元件8发出的光。点域5