

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-352398

(P2005-352398A)

(43) 公開日 平成17年12月22日(2005. 12. 22)

(51) Int.Cl.⁷

G09F 9/30

G09G 3/20

G09G 3/30

H05B 33/14

F I

G09F 9/30

3 3 8

G09F 9/30

3 6 5 Z

G09G 3/20

6 2 4 B

G09G 3/20

6 7 0 A

G09G 3/30

J

テーマコード (参考)

3 K 0 0 7

5 C 0 8 0

5 C 0 9 4

審査請求 未請求 請求項の数 8 O L (全 23 頁) 最終頁に続く

(21) 出願番号 特願2004-175687 (P2004-175687)

(22) 出願日 平成16年6月14日 (2004. 6. 14)

(71) 出願人 000221926

東北パイオニア株式会社

山形県天童市大字久野本字日光1105番

地

(74) 代理人 100101878

弁理士 木下 茂

(72) 発明者 吉田 孝義

山形県米沢市八幡原四丁目3146番地7

東北パイオニア株式会社米沢工場内

Fターム(参考) 3K007 AB08 BA06 DB03 GA00 GA04

5C080 AA06 BB05 DD28 FF11 HH09

JJ03

5C094 AA05 AA14 AA42 BA03 BA27

BA99 CA19 DB04 GA10

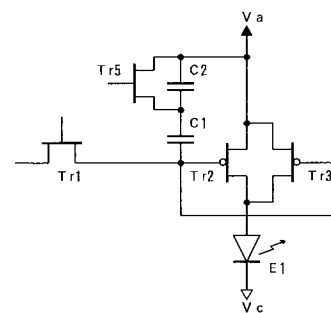
(54) 【発明の名称】 アクティブマトリクス型発光表示パネル

(57) 【要約】 (修正有)

【課題】 発光表示パネルにおいて、特に前記画素における発光駆動用トランジスタに欠陥が生じた場合に、これを補償することができるアクティブ駆動型発光表示パネルを提供すること。

【解決手段】 電位保持用の2つのコンデンサC1, C2が直列に接続されている。また前記2つのコンデンサのうちの1つC2には電荷消去用トランジスタTr5が接続されている。走査選択用トランジスタTr1のオン動作により2つのコンデンサC1, C2に対してデータ電圧が書き込まれ、EL素子E1の発光動作時には前記消去用トランジスタTr5がオンされる。一方の発光駆動用トランジスタに欠陥が生じた場合には、消去用トランジスタTr5のオン動作を阻止することで、1つの発光駆動用トランジスタにより、今までと同様の駆動電流をEL素子E1に供給するように動作する。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

多数の発光画素がマトリクス状に配置された発光表示パネルであって、
前記発光画素のそれぞれには少なくとも 1 つの自発光素子が備えられ、当該自発光素子は、ソース、ドレインおよびゲートがそれぞれ共通接続されている複数の発光駆動用トランジスタに対して直列に接続されると共に、前記複数の発光駆動用トランジスタのゲートには、当該ゲートの電位を保持するための少なくとも 1 つの電位保持用コンデンサが接続されていることを特徴とするアクティブマトリクス型発光表示パネル。

【請求項 2】

前記電位保持用コンデンサは、直列に接続された複数のコンデンサからなることを特徴とする請求項 1 に記載のアクティブマトリクス型発光表示パネル。 10

【請求項 3】

多数の発光画素がマトリクス状に配置された発光表示パネルであって、
前記発光画素のそれぞれには自発光素子が備えられ、当該自発光素子は、ソースおよびドレインがそれぞれ共通接続されている複数の発光駆動用トランジスタに対して直列に接続されると共に、前記複数の発光駆動用トランジスタのゲートには、当該ゲートの電位を保持するための電位保持用コンデンサがそれぞれ接続されていることを特徴とするアクティブマトリクス型発光表示パネル。

【請求項 4】

前記電位保持用コンデンサの全てもしくはいずれか 1 つを除いて、当該コンデンサに蓄積された電荷を放電させるための消去用トランジスタが接続されていることを特徴とする請求項 2 または請求項 3 に記載のアクティブマトリクス型発光表示パネル。 20

【請求項 5】

多数の発光画素がマトリクス状に配置された発光表示パネルであって、
前記発光画素のそれぞれには複数の自発光素子が備えられ、前記複数の自発光素子のそれぞれには、発光駆動用トランジスタが直列に接続されると共に、前記複数の発光駆動用トランジスタの各ゲートには、各ゲート電位を保持するための電位保持用コンデンサがそれぞれ接続され、前記電位保持用コンデンサの全てもしくはいずれか 1 つを除いて、当該コンデンサに蓄積された電荷を放電させるための消去用トランジスタが接続されていることを特徴とするアクティブマトリクス型発光表示パネル。 30

【請求項 6】

多数の発光画素がマトリクス状に配置された発光表示パネルであって、
前記発光画素のそれぞれには複数の自発光素子と、各自発光素子のそれぞれに直列に接続された発光駆動用トランジスタが備えられ、前記複数の発光駆動用トランジスタのゲートは共通接続されると共に、共通接続されたゲートの電位を保持するために直列に接続された複数の電位保持用コンデンサがさらに備えられ、前記電位保持用コンデンサの全てもしくはいずれか 1 つを除いて、当該コンデンサに蓄積された電荷を放電させるための消去用トランジスタが接続されていることを特徴とするアクティブマトリクス型発光表示パネル。

【請求項 7】

前記複数の発光駆動用トランジスタは、ゲート・ソース間電圧対ドレイン電流 ($V_{gs}-I_d$) 特性がほぼ同特性になされ、前記複数のコンデンサもほぼ同容量になされていることを特徴とする請求項 2 ないし請求項 6 のいずれか 1 項に記載のアクティブマトリクス型発光表示パネル。 40

【請求項 8】

前記自発光素子が、有機化合物を発光層に用いた有機 EL 素子であることを特徴とする請求項 1 ないし請求項 7 のいずれか 1 項に記載のアクティブマトリクス型発光表示パネル。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、例えば有機EL（エレクトロルミネッセンス）素子などの電流駆動型発光素子と、これを発光駆動させるTFT（Thin Film Transistor）等による発光駆動用トランジスタを備えた画素を多数配列した発光表示パネルに関し、特に前記画素に欠陥が生じた場合に、これを補償することができるアクティブ駆動型発光表示パネルに関する。

【背景技術】

【0002】

発光素子をマトリクス状に配列して構成される表示パネルを用いたディスプレイの開発が広く進められており、このような表示パネルに用いられる発光素子として、例えば有機材料を発光層に用いた有機EL素子が注目されている。これはEL素子の発光層に、良好な発光特性を期待することができる有機化合物を使用することによって、実用に耐えうる高効率化および長寿命化が進んだことも背景にある。

10

【0003】

前記した有機EL素子は、電気的にはダイオード特性を有する発光エレメントと、この発光エレメントに並列に結合する寄生容量成分とによる構成に置き換えることができる。そして、この有機EL素子は、発光駆動電圧が印加されると、先ず当該素子の電気容量に相当する電荷が電極に変位電流として流れ込み蓄積される。続いて当該素子固有の一定の電圧（発光閾値電圧＝ V_{th} ）を越えると、一方の電極（ダイオード成分のアノード側）から発光層を構成する有機層に電流が流れ初め、この電流に比例した強度で発光すると考えることができる。すなわち、有機EL素子は電流駆動型発光素子であると言える。

20

【0004】

かかる有機EL素子を用いた表示パネルとして、互いに直交するデータ線と走査線との交点位置にEL素子をマトリクス状に配列させたパッシブマトリクス型表示パネルと、マトリクス状に配列させた各EL素子の各々に、TFTからなる能動素子を加えたアクティブマトリクス型表示パネルが提案されている。

【0005】

前者のパッシブマトリクス型表示パネルにおいては、比較的単純な構成において表示パネルを構成することができるという特質を備えている。一方、後者のアクティブマトリクス型表示パネルは、前者のパッシブマトリクス型表示パネルに比較して、低消費電力化を実現することができ、画素間のクロストークが少ないなどの特質を備えており、特に大画面を構成する高精細度のディスプレイに適している。

30

【0006】

ところで、前記したアクティブマトリクス型表示パネルにおいては、それぞれの画素を構成する発光素子としての有機EL素子と、これを電流駆動するTFTのいずれにも欠陥が発生するという問題を抱えている。前者のように有機EL素子に欠陥が発生した場合には、その多くはレーザビームによりリペア（修復）させることが可能である。しかしながら、後者のようにTFTに欠陥が生じた場合には、その構造上の問題で前記したレーザビーム等によるリペアは不可能な場合が多い。

40

【0007】

前記したTFTに欠陥が生ずる問題は、従来から提供されているアクティブマトリクス型液晶表示パネルにおいても同様のことが言える。そこで、液晶表示パネルにおいては、個々の画素を形成する前記TFTを並列に接続することで、一方のTFTに欠陥が発生しても、並列接続された他方のTFTにより画素の駆動動作を補償するようにした構成が特許文献1に開示されている。

【特許文献1】特開平6-102536号公報

【発明の開示】

【発明が解決しようとする課題】

【0008】

ところで、前記した液晶表示パネルにおいては、その表示画素が電圧駆動素子であるた

50

め、駆動用 T F T は単なるスイッチとして動作する。したがって、特許文献 1 に開示されたように互いに T F T を並列接続させることで、一方の T F T に発生した欠陥を他方の T F T で補償することができる。

【0009】

しかしながら、前記した有機 E L 素子に代表される電流駆動型発光素子を表示画素として利用する発光表示パネルにおいては、これを駆動する T F T は所定の定電流特性を持たせた制御がなされる。このために、前記したように T F T を単に並列接続させた構成とした場合には、並列接続された T F T の数に対応した整数倍の駆動電流が発光素子に対して流れることになる。したがって、前記特許文献 1 に開示された手段をそのまま採用しても発光素子に無理な駆動電流を流す結果となり、T F T の欠陥に対して満足に対応することはできない。

10

【0010】

この発明は、前記したような技術的な観点に基づいてなされたものであり、電流駆動型発光素子を画素とする駆動用 T F T に欠陥が生じた場合において、前記発光素子に無理を与えることなく T F T の欠陥を補償することができるアクティブ駆動型発光表示パネルを提供することを技術課題とするものである。

【課題を解決するための手段】

【0011】

前記した課題を解決するためになされたこの発明にかかるアクティブマトリクス型発光表示パネルの一つの好ましい形態は、請求項 1 に記載のように、多数の発光画素がマトリクス状に配置された発光表示パネルであって、前記発光画素のそれぞれには少なくとも 1 つの自発光素子が備えられ、当該自発光素子は、ソース、ドレインおよびゲートがそれぞれ共通接続されている複数の発光駆動用トランジスタに対して直列に接続されると共に、前記複数の発光駆動用トランジスタのゲートには、当該ゲートの電位を保持するための少なくとも 1 つの電位保持用コンデンサが接続されている点に特徴を有する。

20

【0012】

また、この発明にかかるアクティブマトリクス型発光表示パネルの他の一つの好ましい形態は、請求項 3 に記載のように、多数の発光画素がマトリクス状に配置された発光表示パネルであって、前記発光画素のそれぞれには自発光素子が備えられ、当該自発光素子は、ソースおよびドレインがそれぞれ共通接続されている複数の発光駆動用トランジスタに対して直列に接続されると共に、前記複数の発光駆動用トランジスタのゲートには、当該ゲートの電位を保持するための電位保持用コンデンサがそれぞれ接続されている点に特徴を有する。

30

【0013】

さらに、この発明にかかるアクティブマトリクス型発光表示パネルの他の一つの好ましい形態は、請求項 5 に記載のように、多数の発光画素がマトリクス状に配置された発光表示パネルであって、前記発光画素のそれぞれには複数の自発光素子が備えられ、前記複数の自発光素子のそれぞれには、発光駆動用トランジスタが直列に接続されると共に、前記複数の発光駆動用トランジスタの各ゲートには、各ゲート電位を保持するための電位保持用コンデンサがそれぞれ接続され、前記電位保持用コンデンサの全てもしくはいずれか 1 つを除いて、当該コンデンサに蓄積された電荷を放電させるための消去用トランジスタが接続されている点に特徴を有する。

40

【0014】

さらにまた、この発明にかかるアクティブマトリクス型発光表示パネルの他の一つの好ましい形態は、請求項 6 に記載のように、多数の発光画素がマトリクス状に配置された発光表示パネルであって、前記発光画素のそれぞれには複数の自発光素子と、各自発光素子のそれぞれに直列に接続された発光駆動用トランジスタが備えられ、前記複数の発光駆動用トランジスタのゲートは共通接続されると共に、共通接続されたゲートの電位を保持するために直列に接続された複数の電位保持用コンデンサがさらに備えられ、前記電位保持用コンデンサの全てもしくはいずれか 1 つを除いて、当該コンデンサに蓄積された電荷を

50

放電させるための消去用トランジスタが接続されている点に特徴を有する。

【発明を実施するための最良の形態】

【0015】

以下、この発明にかかる発光表示パネルについて、図に示す実施の形態に基づいて説明するが、これに先立ってこの発明にかかる発光表示パネルに採用される基本的な画素の構成例について図1に基づいて説明する。この図1に示した画素構成は、2つのTFTからなるコンダクタンスコントロール（Conductance Controlled）方式と呼ばれる有機EL素子を発光素子とした場合の最も基本的な回路構成を示している。

【0016】

図1に示すように、Nチャンネル型TFTで構成された走査選択用トランジスタ（データ書込み用トランジスタ）Tr1のゲートGは、表示パネルに配列された走査信号線A1に接続され、そのソースSはデータ信号線B1に接続されている。また、走査選択用トランジスタTr1のドレインDは、Pチャンネル型TFTで構成された発光駆動用トランジスタのゲートGに接続されると共に、電位保持用のコンデンサC1の一方の端子に接続されている。

【0017】

前記発光駆動用トランジスタTr2のソースSは前記コンデンサC1の他方の端子に接続されると共に、電源ラインVaに接続されている。さらに、発光駆動用トランジスタTr2のドレインDには、発光素子としての有機EL素子E1のアノードが接続されると共に、当該EL素子E1のカソードは電源ラインVcに接続されている。

【0018】

図1に示した画素構成において、走査選択用トランジスタTr1のゲートに、走査信号線A1を介して図示せぬ走査ドライバより走査信号（Select）が供給されると、走査選択用トランジスタTr1はオン状態になされる。この時、走査選択用トランジスタTr1のソースにはデータ信号線B1を介して図示せぬデータドライバよりデータ信号（Vdata）が供給される。したがって、トランジスタTr1はそのソースに供給されるデータ信号（Vdata）に対応した電流をソースからドレインに流す。

【0019】

これにより、走査選択用トランジスタTr1がオンの期間に、前記コンデンサC1にはデータ信号（Vdata）に対応した電圧が充電され、その電圧が発光駆動用トランジスタTr2のゲートに供給される。それ故、発光駆動用トランジスタTr2は、そのゲート電圧とソース電圧（Vgs）に基づいた電流を、EL素子E1にドレイン電流（Id）として流し、EL素子を発光駆動させる。

【0020】

一方、走査選択用トランジスタTr1のゲートに対する走査信号（Select）の供給が停止されると、走査選択用トランジスタTr1はいわゆるカットオフとなり、当該トランジスタのドレインは開放状態となるものの、発光駆動用トランジスタTr2はコンデンサC1に蓄積された電荷によりゲート電位が保持される。したがって、次の走査まで駆動用トランジスタTr2の駆動電流が維持され、これによりEL素子E1の発光動作も維持される。

【0021】

斯くして、前記した構成の発光表示画素は、表示パネル上に縦横方向にマトリクス状に多数配列されて、アクティブマトリクス型表示パネルを構成している。そして、走査ドライバより走査信号線に対して走査信号（Select）が順次供給され、これに同期してデータドライバよりデータ信号線に対してビデオ信号に基づくデータ信号（Vdata）がそれぞれ供給されることにより、前記した各発光画素は選択的に点灯される。これにより、表示パネルには前記ビデオ信号に基づく画像が再生される。

【0022】

図2は、この発明にかかる発光表示パネルにおいて好適に採用される発光画素の第1の実施の形態を示したものであり、この図2に示す発光画素の構成は請求項1、請求項2および請求項4に記載の発明に基づくものである。なお、この図2においては図1に示した

10

20

30

40

50

各素子と同一の機能を果たす素子を同一の符号で示しており、したがってその詳細な説明は適宜省略する。

【0023】

図2に示す実施の形態においては、すでに説明した図1における発光画素の構成に対して、Pチャンネル型TFTによる第2の発光駆動用トランジスタTr3が加えられている。そして、この第2の発光駆動用トランジスタTr3におけるソース、ドレインおよびゲートは、発光駆動用トランジスタTr2（以下、これを説明の便宜上、第1の発光駆動用トランジスタと呼ぶこともある。）のソース、ドレインおよびゲートにそれぞれ共通接続されている。

【0024】

前記第1と第2の発光駆動用トランジスタにおけるゲートとソース間には、電位保持用コンデンサC1（以下、これを説明の便宜上、第1の電位保持用コンデンサと呼ぶこともある。）に加えて、第2の電位保持用コンデンサC2が直列に接続されている。また、前記した第2の電位保持用コンデンサC2の両端には、Nチャンネル型TFTによる消去用トランジスタTr5のソースおよびドレインが接続されており、この消去用トランジスタTr5のオン動作により、前記第2の電位保持用コンデンサC2に蓄積された電荷を放電させることができるように構成されている。

【0025】

図2に示した画素構成において、走査選択用トランジスタTr1がオン状態になされる場合に、前記消去用トランジスタTr5はオフ状態になされ、また走査選択用トランジスタTr1がオフ状態になされる場合に、消去用トランジスタTr5はオン状態になされるように制御される。すなわち、両トランジスタはトグル動作が実行されるように制御される。なお、前記消去用トランジスタTr5の各ゲートには、特に図には示していないが消去信号線を介して消去信号が供給されるように構成されている。

【0026】

したがって、走査選択用トランジスタTr1が走査選択動作になされるデータ書込み時には、データ信号（Vdata）に対応した電流をソースからドレインに流し、直列接続された第1と第2の電位保持用コンデンサC1，C2に対してデータ信号（Vdata）に対応した電圧を充電するように動作する。一方、前記したデータ書込み時以外の画素の点灯動作時には、消去用トランジスタTr5はオン状態になされるため、第2の電位保持用コンデンサC2に蓄積された電荷は放電される。

【0027】

ここで、第1と第2の電位保持用コンデンサC1，C2が共に同一の容量であるとすれば、画素の点灯動作時には、第2の電位保持用コンデンサC2に蓄積された電荷は放電されるため、データ信号（Vdata）の1/2に対応した電圧が、第1と第2の発光駆動用トランジスタTr2，Tr3におけるゲートとソース間に供給されることになる。

【0028】

したがって、第1と第2の発光駆動用トランジスタTr2，Tr3には、共に本来のデータ信号（Vdata）のほぼ1/2に対応したゲート・ソース間電圧によるドレイン電流がそれぞれ流れることになり、これがEL素子E1に対して発光駆動電流としてそれぞれ供給される。したがって、EL素子E1には図1に示した例とほぼ同様のドレイン電流を供給することができ、これにより正常な点灯駆動動作を実現させることができる。

【0029】

なお、図2に示した構成および後で説明する各構成においても同様であるが、第1と第2の電位保持用コンデンサC1，C2は前記したとおりほぼ同容量になされ、また第1と第2の発光駆動用トランジスタTr2，Tr3におけるゲート・ソース間電圧対ドレイン電流（Vgs-ID）特性はほぼ同特性になされていることが好ましく、さらに前記Vgs-ID特性がほぼリニアになされるTFTの飽和領域において動作させることが望ましい。

【0030】

ここで、図2に示す構成において第1と第2の発光駆動用トランジスタTr2，Tr3のい

10

20

30

40

50

ずれか一方に欠陥が発生し、開放状態になされた場合について説明する。例えば第1発光駆動用トランジスタT_{r2}に欠陥が発生して開放状態になされた場合においては、前記したデータ信号(V_{data})のほぼ1/2に対応した電圧(V_{gs})によるドレイン電流が、第2の発光駆動用トランジスタT_{r3}を介してE_L素子E₁に流れることになる。

【0031】

そこで、前記したように欠陥が発生した画素における前記消去用トランジスタT_{r5}を動作不能に、すなわち、画素の点灯動作時においてもオフ状態を維持させるようにすることで、第1と第2の電位保持用コンデンサC₁、C₂に充電されたデータ信号(V_{data})に対応した電圧を、正常に動作する第2の発光駆動用トランジスタT_{r3}のゲート・ソース間電圧(V_{gs})として、そのまま供給することができる。これにより、第2の発光駆動用トランジスタT_{r3}を介して、今までとはほぼ2倍の値に相当する正常な画素点灯用電流がE_L素子に供給される。

10

【0032】

換言すれば、正常な状態の第1と第2の発光駆動用トランジスタT_{r2}、T_{r3}によって、それぞれ本来の1/2のドレイン電流により1つのE_L素子を点灯駆動させていたのを、一方の発光駆動用トランジスタT_{r2}に欠陥が生じたことにより、他方の発光駆動用トランジスタT_{r3}のみによって、正常な画素点灯用電流をE_L素子に供給するように制御されることになる。なお、以上の説明は第1の発光駆動用トランジスタT_{r2}に欠陥が発生した場合を例にしているが、第2の発光駆動用トランジスタT_{r3}に欠陥が発生した場合であっても、その作用は同一である。

20

【0033】

ここで、前記したように第1と第2の発光駆動用トランジスタT_{r2}、T_{r3}のいずれか一方に欠陥が発生し、欠陥が発生した画素における消去用トランジスタT_{r5}の動作を不能にするには、当該トランジスタT_{r5}のゲート、ソースもしくはドレインのいずれかのラインを切断すればよい。この場合、例えばレーザビームを用いて、該当する消去用トランジスタT_{r5}の前記いずれかのラインを焼き切ることで容易に達成できる。

【0034】

図3は、この発明にかかる発光表示パネルにおいて好適に採用される発光画素の第2の実施の形態を示したものであり、この図3に示す発光画素の構成は同じく請求項1、請求項2および請求項4に記載の発明に基づくものである。なお、この図3においては図2に示した各素子と同一の機能を果たす素子を同一の符号で示しており、したがってその詳細な説明は省略する。

30

【0035】

図3に示す実施の形態においては、すでに説明した図2に示す発光画素の構成に対して、さらにPチャンネル型T_{FT}による第3の発光駆動用トランジスタT_{r4}が加えられている。そして、この第3の発光駆動用トランジスタT_{r4}におけるソース、ドレインおよびゲートは、第1および第2の発光駆動用トランジスタT_{r2}、T_{r3}のソース、ドレインおよびゲートに対してそれぞれ共通接続されている。

【0036】

また、前記第1～第3の発光駆動用トランジスタにおける各ゲートとソース間には、第1と第2の電位保持用コンデンサC₁、C₂に加えて、さらに第3の電位保持用コンデンサC₃が直列に接続されている。そして、前記した第3の電位保持用コンデンサC₃の両端には、Nチャンネル型T_{FT}による消去用トランジスタT_{r6}のソースおよびドレインが接続されており、この消去用トランジスタT_{r6}のオン動作により、前記第3の電位保持用コンデンサC₃に蓄積された電荷を放電させることができるように構成されている。なお、以下の説明においては、トランジスタT_{r5}を第1の消去用トランジスタと呼び、トランジスタT_{r6}を第2の消去用トランジスタと呼ぶことにする。

40

【0037】

また、図3に示す実施の形態においては、自発光素子としての第1と第2のE_L素子E₁、E₂が、前記第1～第3の発光駆動用トランジスタに対して直列に接続された構成に

50

されている。

【0038】

図3に示した画素構成において、走査選択用トランジスタTr1がオン状態になされる場合に、前記第1および第2の消去用トランジスタTr5、Tr6はオフ状態になされ、また走査選択用トランジスタTr1がオフ状態になされる場合に、消去用トランジスタTr5、Tr6は共にオン状態になされるように制御される。すなわち、走査選択用トランジスタと第1および第2の消去用トランジスタとはトグル動作が実行されるように制御される。

【0039】

したがって、走査選択用トランジスタTr1が走査選択動作になされるデータ書込み時には、データ信号(Vdata)に対応した電流をソースからドレインに流し、直列接続された第1～第3の電位保持用コンデンサC1、C2、C3に対してデータ信号(Vdata)に対応した電圧を充電するように動作する。一方、前記したデータ書込み時以外の画素の点灯動作時には、第1と第2の消去用トランジスタTr5、Tr6は共にオン状態になされるため、第2および第3の電位保持用コンデンサC2、C3に蓄積された電荷は放電される。

【0040】

ここで、第1～第3の電位保持用コンデンサC1、C2、C3が共に同一の容量であるとすれば、画素の点灯動作時には、第2と第3の電位保持用コンデンサC2、C3に蓄積された電荷は放電されるため、データ信号(Vdata)の $1/3$ に対応した電圧が、第1～第3の発光駆動用トランジスタTr2、Tr3、Tr4におけるゲートとソース間に供給されることになる。

【0041】

したがって、第1～第3の発光駆動用トランジスタTr2、Tr3、Tr4には、共に本来のデータ信号(Vdata)のほぼ $1/3$ に対応したゲート・ソース間電圧によるドレイン電流がそれぞれ流れることになり、これがEL素子E1、E2に対して発光駆動電流としてそれぞれ供給される。したがって、EL素子E1、E2には図1に示した例とほぼ同様のドレイン電流を供給することができ、これにより正常な点灯駆動動作を実現させることができる。

【0042】

なお、図3に示した構成においては第1～第3の電位保持用コンデンサC1、C2、C3は前記したとおりほぼ同容量になされると共に、第1～第3の発光駆動用トランジスタTr2、Tr3、Tr4におけるゲート・ソース間電圧対ドレイン電流($V_{gs}-I_d$)特性はほぼ同特性になされていることが好ましく、さらに前記 $V_{gs}-I_d$ 特性がほぼリニアになされるTFTの飽和領域において動作させることが望ましい。

【0043】

ここで、図3に示す構成において第1～第3の発光駆動用トランジスタTr2、Tr3、Tr4のいずれかに欠陥が発生し、開放状態になされた場合について説明する。例えば第1発光駆動用トランジスタTr2に欠陥が発生して開放状態になされた場合においては、前記したデータ信号(Vdata)のほぼ $2/3$ に対応した電圧(V_{gs})によるドレイン電流が、第2および第3の発光駆動用トランジスタTr3、Tr4を介してEL素子E1、E2に流れることになる。

【0044】

そこで、前記したように欠陥が発生した画素における前記消去用トランジスタTr5、Tr6のうちのいずれか一方を動作不能に、例えば第1の消去用トランジスタTr5を、画素の点灯動作時においてもオフ状態が維持されるようにすることで、第1と第2の電位保持用コンデンサC1、C2に充電されたデータ信号(Vdata)の $2/3$ に対応した電圧を、正常に動作する第2および第3の発光駆動用トランジスタTr3、Tr4のゲート・ソース間電圧(V_{gs})として供給することができる。これにより、第2および第3の発光駆動用トランジスタTr3、Tr4には、今までに対して約1.5倍のドレイン電流がそれぞれ流れることになり、結果として正常な画素点灯用電流をEL素子E1、E2に供給することができ

る。

【0045】

換言すれば、正常な状態の第1～第3の発光駆動用トランジスタTr2, Tr3, Tr4によって、それぞれ本来の1/3のドレイン電流により、直列接続されたEL素子E1, E2を点灯駆動させていたのを、1つの発光駆動用トランジスタTr2に欠陥が生じたことにより、他の2つの発光駆動用トランジスタTr3, Tr4によって、正常な画素点灯用電流をEL素子に供給するように制御されることになる。なお、以上の説明は第1の発光駆動用トランジスタTr2に欠陥が発生した場合を例にしているが、第2もしくは第3の発光駆動用トランジスタTr3, Tr4に欠陥が発生した場合であっても、その作用は同一である。

【0046】

さらに図3に示した実施の形態によると、第1～第3の発光駆動用トランジスタTr2, Tr3, Tr4のうちの2つのトランジスタに欠陥が発生した場合において、前記した第1と第2の消去用トランジスタTr5, Tr6の両方を動作不能に、すなわち、画素の点灯動作時においてもいずれもがオフ状態が維持されるようにすることで、欠陥が発生していない1つの発光駆動用トランジスタにより正常な発光駆動電流を供給させることができる。

【0047】

なお、図3に示した実施の形態においても、消去用トランジスタの動作を不能にするには、当該トランジスタのゲート、ソースもしくはドレインのいずれかのラインを例えばレーザービームなどを用いて切断すればよい。また、図3に示した実施の形態においは、1つの画素について、2つのEL素子E1, E2が直列接続されて配置されているが、これは1つの素子により構成されていてもよい。また、後述する他の実施の形態においても、図3に示す形態と同様に2つもしくはそれ以上の数のEL素子を直列接続させた構成も採用することができる。

【0048】

図4は、この発明にかかる発光表示パネルにおいて好適に採用される発光画素の第3の実施の形態を示したものであり、この図4に示す発光画素の構成は同じく請求項1、請求項2および請求項4に記載の発明に基づくものである。なお、この図4においては図2に示した各素子と同一の機能を果たす素子を同一の符号で示しており、したがってその詳細な説明は省略する。

【0049】

図4に示す実施の形態においては、すでに説明した図2に示す発光画素の構成に対して、さらにNチャンネル型TFTによる第2の消去用トランジスタTr6が具備され、このトランジスタTr6のソースおよびドレインが、直列接続された第1および第2の電位保持用コンデンサC1, C2の両端間に接続されている。これにより、第2の消去用トランジスタTr6のオン動作により、前記第1と第2の電位保持用コンデンサC1, C2に蓄積された電荷を放電させることができるように構成されている。

【0050】

この図4に示す実施の形態においては、時分割階調表現を実現する同時消去法（SES=Simultaneous Erasing Scan）と呼ばれる点灯駆動方式を実現させると共に、前記したように一方の発光駆動用トランジスタに欠陥が生じた場合に、これを補償する機能を持たせた作用が実現される。すなわち、前記したSESは1フレーム期間もしくは1フレーム期間を時間分割した1サブフレーム期間の途中で、電位保持用コンデンサに蓄積された電荷を放電させることでEL素子を消灯させるように制御するものである。これにより多階調表現を実現させることができる。

【0051】

図4に示す画素構成において、第1と第2の発光駆動用トランジスタTr2, Tr3が共に正常に動作する場合においては、図2に基づいて説明した動作と同様に走査選択用トランジスタTr1と、第1の消去用トランジスタTr5とは、相反する位相関係でオン・オフ動作される。すなわち前記したように両トランジスタはトグル動作が実行されるように制御される。これにより、画素の点灯動作時においては、第1の消去用トランジスタTr5がオン

10

20

30

40

50

されるため、データ信号（Vdata）のほぼ $1/2$ に対応した前記Vgsに基づいて第1と第2の発光駆動用トランジスタTr2、Tr3がそれぞれ駆動される。したがって、画素を構成するEL素子には両トランジスタTr2、Tr3により、本来必要な点灯電流が供給されて正常に点灯される。

【0052】

そして、1フレーム期間もしくは1サブフレーム期間の途中において、第2の消去用トランジスタTr6がオンされる消去信号をそのゲートに供給することで、第1および第2の電位保持用コンデンサC1、C2に蓄積された電荷が放電される。この結果、第1と第2の発光駆動用トランジスタTr2、Tr3に印加される前記Vgsがほぼゼロとなり、画素を構成するEL素子は消灯される。すなわち、図4に示す画素構成によると第2の消去用トランジスタTr6をオンさせる消去信号の発生タイミングを制御することで、前記したSESの制御が実現できる。

10

【0053】

ここで、図4に示す構成において、第1と第2の発光駆動用トランジスタTr2、Tr3のいずれか一方に欠陥が発生し開放状態になされた場合においても、残りの他方の正常な発光駆動用トランジスタは、データ信号（Vdata）のほぼ $1/2$ に対応した電圧（Vgs）によるドレイン電流により点灯される。すなわち、この画素が完全に暗点になるのを防ぐことができる。そして、前記したように、1フレーム期間もしくは1サブフレーム期間の途中において、第2の消去用トランジスタTr6がオンされる消去信号がゲートに供給されるので、前記したSESの機能はそのまま発揮させることができる。

20

【0054】

図5は、この発明にかかる発光表示パネルにおいて好適に採用される発光画素の第4の実施の形態を示したものであり、この図4に示す発光画素の構成は、請求項3および請求項4に記載の発明に基づくものである。なお、この図5においては図1に示した各素子と同一の機能を果たす素子を同一の符号で示しており、したがってその詳細な説明は省略する。

【0055】

図5に示す実施の形態においては、すでに説明した図1に示す第1の発光駆動用トランジスタTr2のソースおよびドレインに対して、同特性の第2の発光駆動用トランジスタTr3におけるソースおよびドレインが共通接続されている。そして、Nチャンネル型TFEで構成された第2の走査選択用トランジスタ（データ書込み用トランジスタ）Tr7のソースがデータ線側に接続され、そのドレインは前記第2の発光駆動用トランジスタTr3におけるゲートに接続されている。

30

【0056】

さらに、第2の発光駆動用トランジスタTr3のゲートとドレイン間には第2の電位保持用コンデンサC2が接続され、このコンデンサC2の両端には第1の消去用トランジスタTr5のソースおよびドレインが接続されている。これにより、第2の電位保持用コンデンサC2に蓄積された電荷を消去用トランジスタTr5によって放電させることができる。

【0057】

図5に示した画素構成においては、第1と第2の走査選択用トランジスタTr1、Tr7のゲートは共通接続されて、図示せぬ走査信号線に接続されている。すなわち、第1と第2の走査選択用トランジスタTr1、Tr7は同期してデータ書込み動作を実行する。また、前記した第1と第2の走査選択用トランジスタTr1、Tr7と、消去用トランジスタTr5とは前記したようにトグル動作の関係でオン・オフ制御される。

40

【0058】

したがって、図5に示した構成によると、データ書込み時において第1および第2の電位保持用コンデンサC1、C2には、同時にデータ信号（Vdata）に対応する電圧が書き込まれる。そして、データ書込み動作から画素の点灯駆動動作に移った瞬間に、前記消去用トランジスタTr5はオンになされるため、第2の電位保持用コンデンサC2に蓄積された電荷は消去用トランジスタTr5によって放電される。これにより、第2の発光駆動用ト

50

ランジスタ T_{r3} はオフ状態になされ、画素を構成する E_L 素子 E_1 は第 1 の発光駆動用トランジスタ T_{r2} によって、正常に点灯駆動される。

【0059】

ここで、例えば前記した第 2 の発光駆動用トランジスタ T_{r3} に欠陥が発生して開放状態になされた場合には、前記と同様の作用により画素を構成する E_L 素子 E_1 は第 1 の発光駆動用トランジスタ T_{r2} によって、正常に点灯駆動される。一方、前記した第 1 の発光駆動用トランジスタ T_{r2} に欠陥が発生して開放状態になされた場合には、前記 E_L 素子 E_1 に駆動電流を供給することができなくなる。

【0060】

そこで、欠陥が発生した画素における前記消去用トランジスタ T_{r5} を動作不能に、すなわち、画素の点灯動作時においてもトランジスタ T_{r5} のオフ状態を維持させるようにすることで、第 2 の電位保持用コンデンサ C_2 に充電されたデータ信号 (V_{data}) に対応した電圧によって、第 2 の発光駆動用トランジスタ T_{r3} を動作せしめ、 E_L 素子 E_1 に対して正常な点灯駆動電流を供給するように作用する。

【0061】

なお、前記消去用トランジスタ T_{r5} を動作不能にするには、すでに図 2 に基づいて説明したとおり、消去用トランジスタ T_{r5} のゲート、ソースもしくはドレインのいずれかのラインを切断すればよい。この場合、前記したとおり例えばレーザビームを用いて、該当する消去用トランジスタ T_{r5} の前記いずれかのラインを焼き切ることで容易に達成できる。

【0062】

図 6 は、この発明にかかる発光表示パネルにおいて好適に採用される発光画素の第 5 の実施の形態を示したものであり、この図 6 に示す発光画素の構成は同じく請求項 3 および請求項 4 に記載の発明に基づくものである。なお、この図 6 においては図 5 に示した各素子と同一の機能を果たす素子を同一の符号で示しており、したがってその詳細な説明は省略する。

【0063】

図 6 に示す実施の形態においては、すでに説明した図 5 に示す発光画素の構成に対して、さらに N チャンネル型 TFT による第 2 の消去用トランジスタ T_{r6} が具備され、このトランジスタ T_{r6} のソースおよびドレインが、第 1 の電位保持用コンデンサ C_1 の両端に接続されている。そして、消去用トランジスタ T_{r6} のオン動作により、前記第 1 の電位保持用コンデンサ C_1 に蓄積された電荷を放電させることができるように構成されている。

【0064】

この図 6 に示す実施の形態においては、すでに説明した図 4 に示す実施の形態と同様に SES による点灯駆動方式を実現させると共に、一方の発光駆動用トランジスタに欠陥が生じた場合に、これを補償する機能を持たせた作用が実現される。

【0065】

すなわち、図 6 に示す画素構成においては、2 つの発光駆動用トランジスタ T_{r2} , T_{r3} のいずれもが正常である場合には、図 5 に基づく説明と同様に第 1 と第 2 の走査選択用トランジスタ T_{r1} , T_{r7} と、消去トランジスタ T_{r5} とはトグル動作が実行され、第 1 の発光駆動用トランジスタ T_{r2} によって E_L 素子 E_1 には正常な点灯駆動電流が供給される。

【0066】

そして、1 フレーム期間もしくは 1 サブフレーム期間の途中において、第 2 の消去用トランジスタ T_{r6} がオンされる消去信号をそのゲートに供給することで、第 1 の電位保持用コンデンサ C_1 に蓄積された電荷が放電される。この結果、第 1 の発光駆動用トランジスタ T_{r2} に印加される前記 V_{gs} がほぼゼロとなり、画素を構成する E_L 素子は消灯される。すなわち、図 6 に示す画素構成によると第 2 の消去用トランジスタ T_{r6} をオンさせる消去信号の発生タイミングを制御することで、前記した SES の制御が実現できる。

【0067】

ここで、例えば第 1 の発光駆動用トランジスタ T_{r2} に欠陥が発生し、開放状態になされた場合には、図 5 に基づいて説明したように第 1 の消去用トランジスタ T_{r5} を動作不能に

、すなわち、画素の点灯動作時においてもトランジスタTr5のオフ状態を維持させるようにすることで、第2の電位保持用コンデンサC2に充電されたデータ信号(Vdata)に対応した電圧によって、第2の発光駆動用トランジスタTr3を動作せしめ、EL素子E1に対して正常な点灯駆動電流を供給するように作用する。

【0068】

この時には、第1の発光駆動用トランジスタTr2は欠陥状態であるので、前記したSESの動作は期待することはできない。しかしながら、SESの動作が不能になるのは第1の発光駆動用トランジスタTr2に欠陥が発生した画素のみであり、他の画素によりSESの動作が実行されるので、表示パネルの全体から見た場合においては、階調制御に与える影響はきわめて少ない。

10

【0069】

一方、例えば前記した第2の発光駆動用トランジスタTr3に欠陥が発生して開放状態になされた場合には、前記と同様の作用により画素を構成するEL素子E1は第1の発光駆動用トランジスタTr2によって、正常に点灯駆動される。そして、第2の消去用トランジスタTr6の作用によりSESの動作が実行される。

【0070】

図7は、この発明にかかる発光表示パネルにおいて好適に採用される発光画素の第6の実施の形態を示したものであり、この図7に示す発光画素の構成は請求項5に記載の発明に基づくものである。なお、この図7においては図1に示した各素子と同一の機能を果たす素子を同一の符号で示しており、したがってその詳細な説明は省略する。

20

【0071】

この図7に示す実施の形態においては、いわば図1に示した画素の構成を2組備えた構成にされている。すなわち、図1に示した基本構成に加えて、第2の走査選択用トランジスタTr7、第2の発光駆動用トランジスタTr3、第2の電位保持用コンデンサC2、第2の自発光素子としてのEL素子E2が備えられている。そして、図7に示す実施の形態においては、これに加えて第2の電位保持用コンデンサC2の両端に、Nチャンネル型TFによる消去用トランジスタTr5のソースおよびドレインが接続されており、この消去用トランジスタTr5のオン動作により、前記第2の電位保持用コンデンサC2に蓄積された電荷を放電させることができるように構成されている。

【0072】

なお、前記第1と第2の走査選択用トランジスタTr1、Tr7のゲートは共通接続されて、図示せぬ走査信号線に接続されている。すなわち、第1と第2の走査選択用トランジスタTr1、Tr7は同期してデータ書込み動作を実行する。また、前記した第1と第2の走査選択用トランジスタTr1、Tr7と、消去トランジスタTr5とは前記したようにトグル動作が実行されるように制御される。

30

【0073】

したがって、図7に示した構成によると、データ書込み時において第1および第2の電位保持用コンデンサC1、C2には、同時にデータ信号(Vdata)に対応する電圧が書き込まれる。そして、データ書込み動作から画素の点灯駆動動作に移った瞬間に、前記消去トランジスタTr5はオンになされるため、第2の電位保持用コンデンサC2に蓄積された電荷は消去トランジスタTr5によって放電される。これにより、第2の発光駆動用トランジスタTr3はオフ状態になされ、一方のEL素子E1が第1の発光駆動用トランジスタTr2によって、正常に点灯駆動される。

40

【0074】

ここで、例えば前記した第2の発光駆動用トランジスタTr3もしくは第2のEL素子E2に欠陥が発生して開放状態になされた場合には、前記と同様の作用により第1のEL素子E1が第1の発光駆動用トランジスタTr2によって、正常に点灯駆動される。一方、前記した第1の発光駆動用トランジスタTr2もしくは第1のEL素子E1に欠陥が発生して開放状態になされた場合には、前記第1のEL素子E1に駆動電流を供給することができなくなる。

50

【0075】

そこで、欠陥が発生した画素における前記消去用トランジスタTr5を動作不能に、すなわち、画素の点灯動作時においてもトランジスタTr5のオフ状態を維持させるようにすることで、第2の電位保持用コンデンサC2に充電されたデータ信号(Vdata)に対応した電圧によって、第2の発光駆動用トランジスタTr3を動作せしめ、これに接続された第2のEL素子E2に対して正常な点灯駆動電流を供給するように作用する。

【0076】

以上説明したとおり、図7に示した実施の形態によると、それぞれの発光駆動用トランジスタの欠陥に加え、それぞれの自発光素子としてのEL素子の欠陥も補償することができる。

10

【0077】

図8は、この発明にかかる発光表示パネルにおいて好適に採用される発光画素の第7の実施の形態を示したものであり、この図8に示す発光画素の構成は同じく請求項5に記載の発明に基づくものである。なお、この図8においては図7に示した各素子と同一の機能を果たす素子を同一の符号で示しており、したがってその詳細な説明は省略する。

【0078】

図8に示す実施の形態においては、すでに説明した図7に示す発光画素の構成に対して、さらにNチャンネル型TFTによる第2の消去用トランジスタTr6が具備され、このトランジスタTr6のソースおよびドレインが、第1の電位保持用コンデンサC1の両端に接続されている。そして、消去用トランジスタTr6のオン動作により、前記第1の電位保持用コンデンサC1に蓄積された電荷を放電させることができるように構成されている。

20

【0079】

この図8に示す実施の形態においては、すでに説明したSESによる点灯駆動方式を実現させると共に、一方の発光駆動用トランジスタもしくは自発光素子としてのEL素子に欠陥が生じた場合に、これを補償する機能を持たせた作用が実現される。

【0080】

すなわち、図8に示す画素構成においては、2つの発光駆動用トランジスタTr2, Tr3および2つの自発光素子としてのEL素子E1, E2のいずれもが正常である場合には、第1と第2の走査選択用トランジスタTr1, Tr7と、消去トランジスタTr5とはトグル動作が実行される。この結果、画素の点灯駆動時には第2の発光駆動用トランジスタTr3は

30

【0081】

そして、1フレーム期間もしくは1サブフレーム期間の途中において、第2の消去用トランジスタTr6がオンされる消去信号をそのゲートに供給することで、第1の電位保持用コンデンサC1に蓄積された電荷が放電される。この結果、第1の発光駆動用トランジスタTr2に印加される前記Vgsがほぼゼロとなり、第1のEL素子E1は消灯される。すなわち、図8に示す画素構成によると第2の消去用トランジスタTr6をオンさせる消去信号の発生タイミングを制御することで、前記したSESの制御が実現できる。

【0082】

40

ここで、例えば第1の発光駆動用トランジスタTr2もしくは第1のEL素子E1に欠陥が発生し、開放状態になされた場合には、第1の消去用トランジスタTr5を動作不能に、すなわち、画素の点灯動作時においてもトランジスタTr5のオフ状態を維持させるようにすることで、第2の電位保持用コンデンサC2に充電されたデータ信号(Vdata)に対応した電圧によって、第2の発光駆動用トランジスタTr3を動作せしめ、第2のEL素子E2に対して正常な点灯駆動電流を供給するように作用する。

【0083】

この時には、第1の発光駆動用トランジスタTr2もしくは第1のEL素子E1は欠陥状態であるので、前記したSESの動作は期待することはできない。しかしながら、SESの動作が不能になるのは第1の発光駆動用トランジスタTr2もしくは第1のEL素子E1

50

に欠陥が発生した画素のみであり、他の画素により S E S の動作が実行されるので、表示パネルの全体から見た場合においては、階調制御に与える影響はきわめて少ない。

【0084】

一方、例えば前記した第2の発光駆動用トランジスタ T r3もしくは第2の E L 素子 E 2 に欠陥が発生して開放状態になされた場合には、前記と同様の作用により第1の E L 素子 E 1 は第1の発光駆動用トランジスタ T r2によって、正常に点灯駆動される。そして、第2の消去用トランジスタ T r6の作用により S E S の動作が実行される。

【0085】

図9は、この発明にかかる発光表示パネルにおいて好適に採用される発光画素の第8の実施の形態を示したものであり、この図9に示す発光画素の構成は請求項6に記載の発明 10 に基づくものである。なお、この図9においては図2に示した各素子と同一の機能を果たす素子を同一の符号で示しており、したがってその詳細な説明は省略する。

【0086】

図9に示す実施の形態においては、図2に示した構成に比較すると、第2の自発光素子としての E L 素子 E 2 が加わり、また第2の発光駆動用トランジスタ T r3が前記 E L 素子 E 2 に直列に接続されて、電源ライン V a , V c 間に挿入されている。そして第2の発光駆動用トランジスタ T r3のゲートは、第1の発光駆動用トランジスタ T r2のゲートに共通接続されている。

【0087】

図9に示す構成において、走査選択用トランジスタ T r1と消去用トランジスタ T r5とは 20 トグル動作が実行されるように制御され、したがって、データ書込み時以外の画素の点灯動作時においては、消去用トランジスタ T r5はオン状態になされる。このために、第2の電位保持用コンデンサ C 2 に蓄積された電荷は放電される。

【0088】

したがって、図2に基づいてすでに説明したとおり、第1と第2の発光駆動用トランジスタ T r2, T r3には、第1のコンデンサ C 1 に蓄積された本来のデータ信号 (V data) の 30 ほぼ $1/2$ に対応したゲート・ソース間電圧によるドレイン電流がそれぞれ流れることになり、これが第1および第2の E L 素子 E 1 , E 2 に対してそれぞれ発光駆動電流として供給される。すなわち、図9に示す実施の形態においては、2つの E L 素子が点灯駆動電流の少ない状態で共に点灯されることで、本来の E L 素子の1つ分の発光輝度を補償する 30 ように作用する。

【0089】

前記した図9に示す構成において、例えば第1発光駆動用トランジスタ T r2もしくはこれに接続された第1の E L 素子 E 1 に欠陥が発生して開放状態になされた場合においては、当該画素の光量は端的に表現すれば半減する。そこで、消去用トランジスタ T r5を動作 40 不能に、すなわち、画素の点灯動作時においてもトランジスタ T r5がオフ状態になされるようにすることで、第1と第2の電位保持用コンデンサ C 1 , C 2 に充電されたデータ信号 (V data) に対応した電圧を、正常に動作する第2の発光駆動用トランジスタ T r3のゲート・ソース間電圧 (V gs) として、そのまま供給することができる。

【0090】

これにより、第2の発光駆動用トランジスタ T r3に接続された第2の E L 素子 E 2 には、今までとはほぼ2倍の値に相当する正常な点灯駆動電流が供給される。なお、以上の説明は第1の発光駆動用トランジスタ T r2に欠陥が発生した場合を例にしているが、第2の発光駆動用トランジスタ T r3もしくは第2の E L 素子 E 2 に欠陥が発生した場合であっても、その作用は同一である。

【0091】

なお、前記した消去用トランジスタ T r5の動作を不能にするには、すでに説明したようにトランジスタ T r5のゲート、ソースもしくはドレインのいずれかのラインを切断すればよい。

【0092】

10

20

30

40

50

図10は、この発明にかかる発光表示パネルにおいて好適に採用される発光画素の第9の実施の形態を示したものであり、この図10に示す発光画素の構成は同じく請求項6に記載の発明に基づくものである。なお、この図10においては図9に示した各素子と同一の機能を果たす素子を同一の符号で示しており、したがってその詳細な説明は省略する。

【0093】

図10に示す実施の形態においては、すでに説明した図9に示す発光画素の構成に対して、さらにNチャンネル型TFTによる第2の消去用トランジスタTr6が具備され、このトランジスタTr6のソースおよびドレインが、直列接続された第1および第2の電位保持用コンデンサC1、C2の両端間に接続されている。これにより、第2の消去用トランジスタTr6のオン動作により、前記第1と第2の電位保持用コンデンサC1、C2に蓄積された電荷を放電させることができるように構成されている。 10

【0094】

この図10に示す実施の形態においては、すでに説明したSESによる点灯駆動方式を実現させると共に、一方の発光駆動用トランジスタもしくは自発光素子としてのEL素子に欠陥が生じた場合に、これを補償する機能を持たせた作用が実現される。

【0095】

図10に示す画素構成において、第1と第2の発光駆動用トランジスタTr2、Tr3および第1と第2のEL素子E1、E2が共に正常に動作する場合においては、図9に基づいて説明したとおり第1と第2のEL素子は点灯駆動電流の少ない状態で共に点灯され、これにより本来のEL素子の1つ分の発光輝度を補償するように作用する。 20

【0096】

そして、1フレーム期間もしくは1サブフレーム期間の途中において、第2の消去用トランジスタTr6がオンされる消去信号をそのゲートに供給することで、第1および第2の電位保持用コンデンサC1、C2に蓄積された電荷が放電される。この結果、第1と第2の発光駆動用トランジスタTr2、Tr3に印加される前記Vgsはほぼゼロとなり、2つのEL素子は共に消灯される。すなわち、図10に示す画素構成によると第2の消去用トランジスタTr6をオンさせる消去信号の発生タイミングを制御することで、前記したSESの制御が実現できる。

【0097】

ここで、図10に示す構成において、第1と第2の発光駆動用トランジスタTr2、Tr3もしくは第1と第2のEL素子E1、E2のいずれかに欠陥が発生した場合においては、残りの他方の正常な発光駆動用トランジスタおよびEL素子は、データ信号(Vdata)のほぼ1/2に対応した電圧(Vgs)によるドレイン電流により点灯される。すなわち、この画素が完全に暗点になるのを防ぐことができる。そして、前記したように、1フレーム期間もしくは1サブフレーム期間の途中において、第2の消去用トランジスタTr6がオンされる消去信号がゲートに供給されるので、前記したSESの機能はそのまま発揮させることができる。 30

【0098】

図11は、この発明にかかる発光表示パネルにおいて好適に採用される発光画素の第10の実施の形態を示したものであり、この図11に示す発光画素の構成は請求項1に記載の発明に基づくものである。なお、この図11においては図1に示した各素子と同一の機能を果たす素子を同一の符号で示しており、したがってその詳細な説明は省略する。 40

【0099】

図11に示す実施の形態においては、図1に示した構成に加えてPチャンネル型TFTによる第2の発光駆動用トランジスタTr3が加えられており、この第2の発光駆動用トランジスタTr3におけるソース、ドレインおよびゲートは、第1の発光駆動用トランジスタTr2のソース、ドレインおよびゲートにそれぞれ共通接続されている。

【0100】

この図11に示した実施の形態においては、第1と第2の発光駆動用トランジスタTr2、Tr3のドレイン電流により、1つの自発光素子としてのEL素子E1を発光駆動させる 50

ように構成されている。換言すれば第1または第2の発光駆動用トランジスタTr2, Tr3のいずれかに欠陥が発生した場合には、他方の発光駆動用トランジスタによるドレイン電流により、すなわち通常の1/2の駆動電流でEL素子E1は発光駆動される。この構成により、第1または第2の発光駆動用トランジスタTr2, Tr3のいずれかに欠陥が発生した場合に、この画素が完全に暗点になるのを防ぐことができる。

【0101】

図12は、この発明にかかる発光表示パネルにおいて好適に採用される発光画素の第1の実施の形態を示したものであり、この図12に示す発光画素の構成は同じく請求項1に記載の発明に基づくものである。なお、この図12においては図11に示した各素子と同一の機能を果たす素子を同一の符号で示しており、したがってその詳細な説明は省略する。 10

【0102】

この図12に示す実施の形態においては、すでに説明した図11に示す発光画素の構成に対して、さらにNチャンネル型TFTによる消去用トランジスタTr5が具備され、このトランジスタTr5のソースおよびドレインが、電位保持用コンデンサC1の両端に接続されている。そして、消去用トランジスタTr5のオン動作により、前記電位保持用コンデンサC1に蓄積された電荷を放電させることができるように構成されている。

【0103】

この図12に示す実施の形態においては、すでに説明したSESによる点灯駆動方式を実現させると共に、一方の発光駆動用トランジスタに欠陥が生じた場合に、これを補償する機能を持たせた作用が実現される。 20

【0104】

図12に示す画素構成において、第1と第2の発光駆動用トランジスタTr2, Tr3が共に正常に動作する場合においては、図11に基づいて説明したとおり第1と第2のEL素子は点灯駆動電流の少ない状態で共に点灯され、これにより本来のEL素子の1つ分の発光輝度を補償するように作用する。

【0105】

そして、1フレーム期間もしくは1サブフレーム期間の途中において、消去用トランジスタTr5がオンされる消去信号をそのゲートに供給することで、電位保持用コンデンサC1に蓄積された電荷が放電される。この結果、第1と第2の発光駆動用トランジスタTr2, Tr3に印加される前記Vgsはほぼゼロとなり、2つのEL素子は共に消灯される。すなわち、図12に示す画素構成によると消去用トランジスタTr5をオンさせる消去信号の発生タイミングを制御することで、前記したSESの制御が実現できる。 30

【0106】

ここで、図12に示す構成において、第1と第2の発光駆動用トランジスタTr2, Tr3のいずれかに欠陥が発生した場合においては、残りの他方の正常な発光駆動用トランジスタは、本来のほぼ1/2に対応したドレイン電流によりEL素子E1を点灯させる。すなわち、この画素が完全に暗点になるのを防ぐことができる。そして、前記したように、1フレーム期間もしくは1サブフレーム期間の途中において、消去用トランジスタTr5がオンされる消去信号がゲートに供給されるので、前記したSESの機能はそのまま発揮させることができる。 40

【0107】

図13は、この発明にかかる発光表示パネルにおいて好適に採用される発光画素の第2の実施の形態を示したものであり、この図13に示す発光画素の構成は請求項5に記載の発明に基づくものである。なお、この図13においては図1に示した各素子と同一の機能を果たす素子を同一の符号で示しており、したがってその詳細な説明は省略する。

【0108】

この図13に示す実施の形態においては、すでに説明した図1に示す第1の発光駆動用トランジスタTr2のソースおよびドレインに対して、同特性の第2の発光駆動用トランジスタTr3におけるソースおよびドレインが共通接続されている。そして、Nチャンネル型 50

T F Tで構成された第2の走査選択用トランジスタ（データ書き込み用トランジスタ）T r7のソースがデータ線側に接続され、そのドレインは前記第2の発光駆動用トランジスタT r3におけるゲートに接続されている。さらに、第2の発光駆動用トランジスタT r3のゲートとドレイン間には第2の電位保持用コンデンサC 2 が接続されている。

【0109】

この図13に示す構成においても、第1と第2の発光駆動用トランジスタT r2, T r3の各ドレイン電流により、1つの自発光素子としてのE L素子E 1 を発光駆動させるように構成されている。換言すれば第1または第2の発光駆動用トランジスタT r2, T r3のいずれかに欠陥が発生した場合には、他方の発光駆動用トランジスタによるドレイン電流により、すなわち通常の1/2の駆動電流でE L素子E 1 は発光駆動される。この構成により、第1または第2の発光駆動用トランジスタT r2, T r3のいずれかに欠陥が発生した場合に、この画素が完全に暗点になるのを防ぐことができる。

10

【0110】

図14は、この発明にかかる発光表示パネルにおいて好適に採用される発光画素の第13の実施の形態を示したものであり、この図14に示す発光画素の構成は請求項2および請求項5に記載の発明に基づくものである。なお、この図14においてはすでに説明した図2に示す構成に対して、第1と第2の発光駆動用トランジスタT r2, T r3と、これに直列接続されるE L素子E 1 との位置が、電源ラインV a, V c 間において入れ替えた構成にされている。したがって、この図14に示す構成においても、すでに説明した図2に示した実施の形態と同様の作用効果を得ることができる。

20

【0111】

以上説明した各実施の形態は、いずれも画素構成としてコンダクタンスコントロール方式、またはこれに消去用トランジスタを加えたS E S駆動方式を例にしているが、図15に示す実施の形態は、カレントミラー動作により電位保持用コンデンサへの書き込み処理を行なうカレントミラー駆動方式の画素構成にこの発明を適用した第14の実施の形態を示している。なお、図15においては図1に示した各素子と同一の機能を果たす素子を同一の符号で示している。

【0112】

この図15に示す構成においては、Pチャンネル型の第1の発光駆動トランジスタT r2にゲートが共通接続された同じくPチャンネル型のミラー動作トランジスタT r8が対称的に備えられており、両トランジスタT r2, T r8のソースが共通接続されて、そのソースとゲートと間に電位保持用の第1と第2のコンデンC 1, C 2 が直列に接続されている。そして、前記両トランジスタT r2, T r8のソースに対して、電源ラインV aからのアノード側駆動電圧が供給されるように構成されている。

30

【0113】

また、前記ミラー動作トランジスタT r8のゲートとドレイン間には同じくPチャンネル型T F Tで構成された走査選択用トランジスタT r1が接続されており、この走査選択トランジスタT r1のオン動作により、トランジスタT r2, T r8はカレントミラー回路として機能する。また、走査選択トランジスタT r1のオン動作と共にNチャンネル型T F Tにより構成された書き込み用トランジスタT r9もオン動作されるように構成されており、これにより、データ書き込み用トランジスタT r9を介してデータ書き込み用電流源I d が接続されるように構成されている。

40

【0114】

以上説明した範囲は、周知のカレントミラー駆動方式の画素構成を示しているが、この図15に示す実施の形態においては、さらにPチャンネル型T F Tによる第2の発光駆動用トランジスタT r3が加えられている。そして、この第2の発光駆動用トランジスタT r3におけるソース、ドレインおよびゲートは、第1の発光駆動用トランジスタT r2のソース、ドレインおよびゲートにそれぞれ共通接続されている。

【0115】

また、前記した電位保持用コンデンC 1, C 2 のうち、第2のコンデンC 2 の両端には

50

、Nチャンネル型TFTによる消去用トランジスタTr5のソースおよびドレインが接続されており、この消去用トランジスタTr5のオン動作により、前記第2の電位保持用コンデンサC2に蓄積された電荷を放電させることができるように構成されている。

【0116】

図15に示した画素構成において、アドレス期間（データ書き込み期間）においては電源Vaから、トランジスタTr8、Tr9を介して書き込み用電流源Idに至る電流経路が形成される。またカレントミラーの作用により、電流源Idに流れる書き込み電流に対応した電流が、発光駆動トランジスタTr2を介してEL素子E1に供給される。前記した動作により直列接続された第1と第2の電位保持用コンデンサC1、C2には書き込み用電流源Idに流れる電流に対応したミラー動作トランジスタTr8のゲート電圧が書き込まれる。

10

【0117】

ここで、走査選択トランジスタTr1と前記した消去用トランジスタTr5とは、互いにトグル動作の關係に制御される。すなわち、第1と第2のコンデンサC1、C2に前記した作用によりゲート電圧値が書き込まれた後には、走査選択トランジスタTr1はオフ状態になされ、消去用トランジスタTr5はオンされる。ここで、第1と第2の電位保持用コンデンサC1、C2が共に同一の容量であるとすれば、画素の点灯動作時においては、書き込み用電流源Idに対応するほぼ1/2の電圧が、第1と第2の発光駆動用トランジスタTr2、Tr3におけるゲートとソース間に供給されることになる。

【0118】

20

したがって、第1と第2の発光駆動用トランジスタTr2、Tr3には、共に本来の書き込み用電流源Idに基づくほぼ1/2に対応したゲート・ソース間電圧によるドレイン電流がそれぞれ流れることになり、これがEL素子E1に対して発光駆動電流としてそれぞれ供給される。したがって、EL素子E1には図1に示した例とほぼ同様のドレイン電流を供給することができ、これにより正常な点灯駆動動作を実現させることができる。

【0119】

ここで、図15に示す構成において第1と第2の発光駆動用トランジスタTr2、Tr3のうち、例えば第1発光駆動用トランジスタTr2に欠陥が発生して開放状態になされた場合においては、前記した書き込み用電流源Idに基づくほぼ1/2に対応した電圧(Vgs)によるドレイン電流が、第2の発光駆動用トランジスタTr3を介してEL素子E1に流れることになる。

30

【0120】

そこで、前記したように欠陥が発生した画素における前記消去用トランジスタTr5を動作不能に、すなわち、画素の点灯動作時においてもオフ状態を維持させるようにすることで、第1と第2の電位保持用コンデンサC1、C2に充電された書き込み用電流源Idに基づく電圧を、正常に動作する第2の発光駆動用トランジスタTr3のゲート・ソース間電圧(Vgs)として、そのまま供給することができる。これにより、第2の発光駆動用トランジスタTr3を介して、今までとはほぼ2倍の値に相当する正常な画素点灯用電流がEL素子に供給される。

【0121】

40

換言すれば、正常な状態の第1と第2の発光駆動用トランジスタTr2、Tr3によって、それぞれ本来の1/2のドレイン電流により1つのEL素子を点灯駆動させていたのを、一方の発光駆動用トランジスタTr2に欠陥が生じたことにより、他方の発光駆動用トランジスタTr3のみによって、正常な画素点灯用電流をEL素子に供給するように制御されることになる。なお、以上の説明は第1の発光駆動用トランジスタTr2に欠陥が発生した場合を例にしているが、第2の発光駆動用トランジスタTr3に欠陥が発生した場合であっても、その作用は同一である。

【0122】

以上説明した図2～図15に示すアクティブ駆動型の画素構成において、その適用例としてコンダクタンスコントロール駆動方式、SES駆動方式、カレントミラー駆動方式を

50

挙げたが、これはE L素子が発光駆動用トランジスタと直列に接続されて発光駆動される他の形式の画素構成、例えば電流プログラミング駆動方式、電圧プログラミング駆動方式、さらにはスレッシュホールド電圧補正駆動方式などの各画素構成にも同様に採用することができる。

【0123】

また、以上説明した実施の形態においては、表示パネルに配列される自発光素子として有機E L素子を用いた例を示しているが、前記自発光素子としては、電流駆動型の他の自発光素子を用いることもできる。

【0124】

さらにこの発明にかかる発光表示パネルにおいては、基板側から発光を取り出すボトムエミッションの構成に採用した場合においては、前記した例えば発光駆動トランジスタ等の数が増加することにより、開口率が低下するという問題を含むことになるが、基板の反対側から発光を取り出すトップエミッションの構成に採用することで、開口率の低下という問題からは免れることができる。したがって、前記した各実施の形態においては、特にトップエミッションの構成に採用することで、表示パネルの歩留まりを大幅に向上させることが期待できる。

【図面の簡単な説明】

【0125】

【図1】この発明にかかる発光表示パネルに採用される発光画素の基本的な回路構成図である。

【図2】この発明にかかる発光表示パネルにおいて好適に採用される発光画素の第1の実施の形態を示した回路構成図である。

【図3】同じく発光画素の第2の実施の形態を示した回路構成図である。

【図4】同じく発光画素の第3の実施の形態を示した回路構成図である。

【図5】同じく発光画素の第4の実施の形態を示した回路構成図である。

【図6】同じく発光画素の第5の実施の形態を示した回路構成図である。

【図7】同じく発光画素の第6の実施の形態を示した回路構成図である。

【図8】同じく発光画素の第7の実施の形態を示した回路構成図である。

【図9】同じく発光画素の第8の実施の形態を示した回路構成図である。

【図10】同じく発光画素の第9の実施の形態を示した回路構成図である。

【図11】同じく発光画素の第10の実施の形態を示した回路構成図である。

【図12】同じく発光画素の第11の実施の形態を示した回路構成図である。

【図13】同じく発光画素の第12の実施の形態を示した回路構成図である。

【図14】同じく発光画素の第13の実施の形態を示した回路構成図である。

【図15】同じく発光画素の第14の実施の形態を示した回路構成図である。

【符号の説明】

【0126】

- A1 走査信号線
- B1 データ信号線
- C1 第1電位保持用コンデンサ
- C2 第2電位保持用コンデンサ
- E1 第1自発光素子（有機E L素子）
- E2 第2自発光素子（有機E L素子）
- Id データ書込み用電流源
- Tr1 第1走査選択用トランジスタ（データ書込み用トランジスタ）
- Tr2 第1発光駆動用トランジスタ
- Tr3 第2発光駆動用トランジスタ
- Tr4 第3発光駆動用トランジスタ
- Tr5 第1消去用トランジスタ
- Tr6 第2消去用トランジスタ

10

20

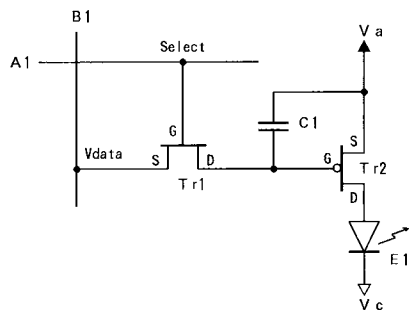
30

40

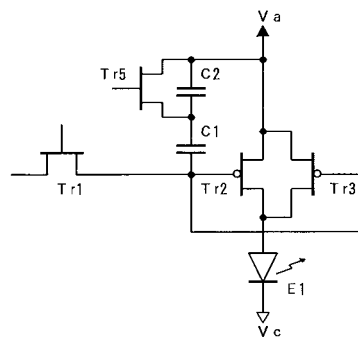
50

- T r 7 第 2 走査選択用トランジスタ（データ書き込み用トランジスタ）
 T r 8 ミラー動作トランジスタ
 T r 9 データ書き込み用トランジスタ
 V a 電源ライン（アノード側）
 V c 電源ライン（カソード側）

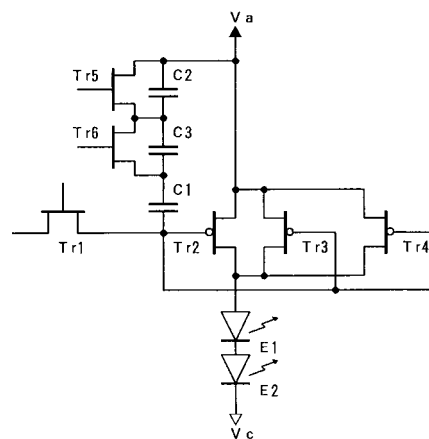
【図 1】



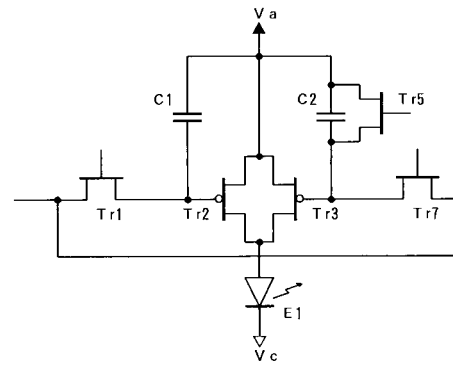
【図 2】



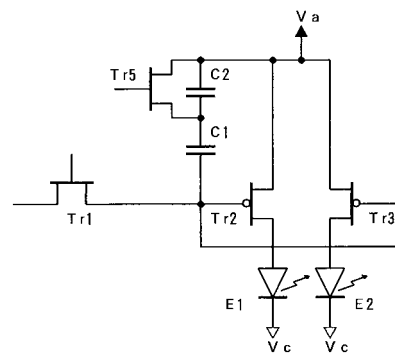
【図 3】



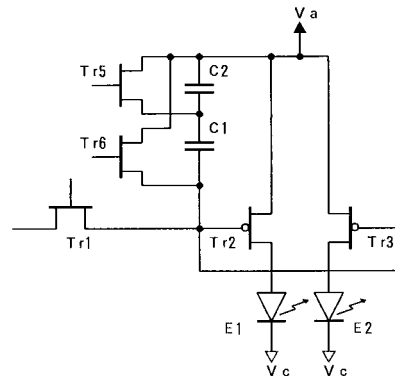
【図 5】



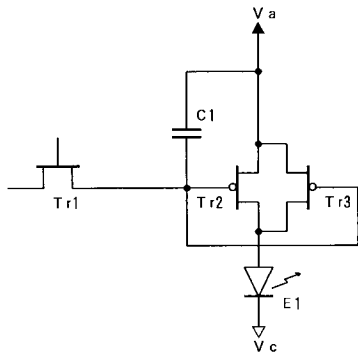
【图 9】



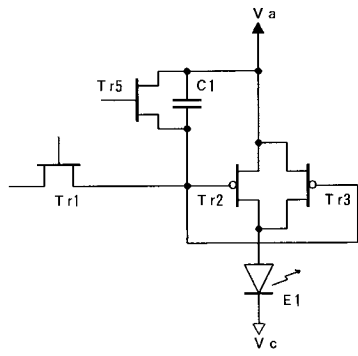
【 図 1 0 】



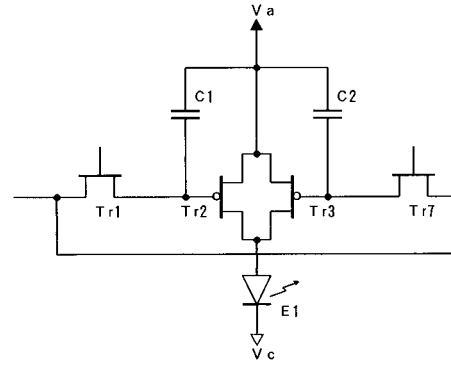
【図 1 1】



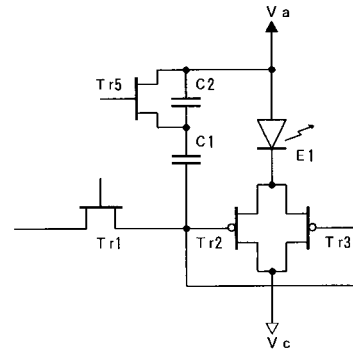
【図 1 2】



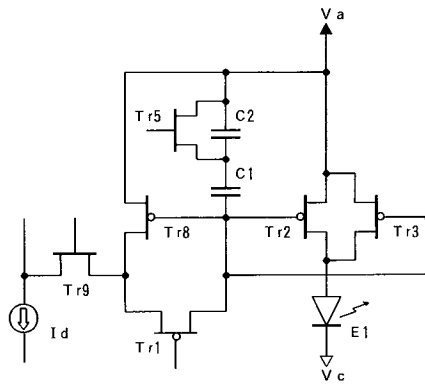
【図 1 3】



【図 1 4】



【図 1 5】



フロントページの続き

(51)Int.Cl.⁷

F I

テーマコード (参考)

H 0 5 B 33/14

A

专利名称(译)	有源矩阵型发光显示板		
公开(公告)号	JP2005352398A	公开(公告)日	2005-12-22
申请号	JP2004175687	申请日	2004-06-14
[标]申请(专利权)人(译)	东北先锋股份有限公司		
申请(专利权)人(译)	日本东北先锋公司		
[标]发明人	吉田孝義		
发明人	吉田 孝義		
IPC分类号	H01L51/50 G09F9/30 G09G3/20 G09G3/30 H01L27/32 H05B33/14		
FI分类号	G09F9/30.338 G09F9/30.365.Z G09G3/20.624.B G09G3/20.670.A G09G3/30.J H05B33/14.A G09F9/30.365 G09G3/3241 G09G3/3266 G09G3/3275 G09G3/3283 G09G3/3291 H01L27/32		
F-TERM分类号	3K007/AB08 3K007/BA06 3K007/DB03 3K007/GA00 3K007/GA04 5C080/AA06 5C080/BB05 5C080/DD28 5C080/FF11 5C080/HH09 5C080/JJ03 5C094/AA05 5C094/AA14 5C094/AA42 5C094/BA03 5C094/BA27 5C094/BA99 5C094/CA19 5C094/DB04 5C094/GA10 3K107/AA01 3K107/BB01 3K107/CC11 3K107/CC21 3K107/EE03 3K107/FF04 3K107/GG57 3K107/HH03 3K107/HH05 5C380/AA01 5C380/AB06 5C380/AB15 5C380/BA27 5C380/BA29 5C380/CA08 5C380/CA12 5C380/CA13 5C380/CB01 5C380/CB16 5C380/CC02 5C380/CC14 5C380/CC28 5C380/CC30 5C380/CC33 5C380/CC62 5C380/CD012 5C380/CD013 5C380/CD014 5C380/CD023 5C380/CD024 5C380/CD025 5C380/CD026 5C380/CD036 5C380/DA02 5C380/DA06 5C380/GA05		
代理人(译)	木下茂		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种有源驱动型发光显示面板，其能够补偿像素中，特别是发光显示面板中的发光驱动晶体管中的缺陷。 解决方案：两个用于保持电位的电容器C1和C2串联连接。 电荷擦除晶体管Tr5连接到两个电容器C2之一。 通过导通扫描选择晶体管Tr1，将数据电压写入两个电容器C1和C2，并且当EL元件E1发光时，擦除晶体管Tr5导通。 如果在发光驱动晶体管之一中发生缺陷，则通过阻止擦除晶体管Tr5的导通操作，将与之前相同的驱动电流提供给EL元件E1。 作品一样。 [选择图]图2

