

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6189692号
(P6189692)

(45) 発行日 平成29年8月30日 (2017.8.30)

(24) 登録日 平成29年8月10日 (2017.8.10)

(51) Int.Cl.

F I

H05B 33/04 (2006.01)

H05B 33/04

H01L 51/50 (2006.01)

H05B 33/14

A

H05B 33/06 (2006.01)

H05B 33/06

H05B 33/10 (2006.01)

H05B 33/10

H05B 33/12 (2006.01)

H05B 33/12

B

請求項の数 6 (全 10 頁) 最終頁に続く

(21) 出願番号 特願2013-198158 (P2013-198158)
 (22) 出願日 平成25年9月25日 (2013.9.25)
 (65) 公開番号 特開2015-65025 (P2015-65025A)
 (43) 公開日 平成27年4月9日 (2015.4.9)
 審査請求日 平成28年8月2日 (2016.8.2)

(73) 特許権者 502356528
 株式会社ジャパンディスプレイ
 東京都港区西新橋三丁目7番1号
 (74) 代理人 110000408
 特許業務法人高橋・林アンドパートナーズ
 (72) 発明者 堀口 薫
 東京都港区西新橋三丁目7番1号 株式会
 社ジャパンディスプレイ内
 審査官 野尻 悠平

最終頁に続く

(54) 【発明の名称】 O L E D 表示パネル

(57) 【特許請求の範囲】

【請求項 1】

基板と、

当該基板上に形成された複数の有機発光素子を含む表示部と、

前記基板上に縞状に形成され、かつ、他の基板上の電極にそれぞれ導通可能な複数の電極と、

前記表示部上に形成され、かつ、前記基板側から順に第1 Si 含有無機層、有機樹脂層及び第2 Si 含有無機層を有する積層封止膜とを備え、

前記積層封止膜と同じ第1 Si 含有無機層及び有機樹脂層が前記複数の電極間に形成されている

ことを特徴とする O L E D 表示パネル。

【請求項 2】

前記第1 Si 含有無機層及び有機樹脂層の間に Si O 層が形成されている

ことを特徴とする請求項 1 記載の O L E D 表示パネル。

【請求項 3】

前記第1 Si 含有無機層及び有機樹脂層の間にアモルファスシリコン層が形成されている

ことを特徴とする請求項 1 記載の O L E D 表示パネル。

【請求項 4】

前記表示部において、各有機発光素子間を区切るバンクと同じ材料の層が、前記複数の

電極間に形成され、前記積層封止膜と同じ第 1 Si 含有無機層及び有機樹脂層は、当該バンクと同じ材料の層と各電極との間に形成されていることを特徴とする請求項 1 記載の O L E D 表示パネル。

【請求項 5】

前記基板には前記表示部を構成する有機発光素子に導通する配線が形成されており、前記電極の表面と前記配線の表面にわたって I T O 薄膜がコーティングされていることを特徴とする請求項 4 記載の O L E D 表示パネル。

【請求項 6】

前記 I T O 薄膜は、前記各有機発光素子間を区切るバンクと同じ材料の層の表面にまで及んでいる

10

ことを特徴とする請求項 5 記載の O L E D 表示パネル。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、映像を表示するために多数の O L E D (Organic light-Emitting Diode: 有機発光ダイオード) が基板上にマトリクス状に形成されているとともに、外部からの映像信号や駆動電力が供給される端子群が基板上の一部に形成されてなる O L E D 基板に、関

20

【従来技術】

【0002】

O L E D 表示パネルは、ガラスやセラミクス製の基板上に、映像を表示するためにマトリクス状に配列された多数の O L E D (Organic light-Emitting Diode: 有機発光ダイオード) からなる表示部と、当該表示部を構成する各 O L E D を選択的に駆動して映像を表示させるドライバ等の回路と、外部からの映像信号及び駆動電力をドライバに供給するフレキシブルプリント回路基板(以下、「F P C 基板」という)に接続される多数の端子電極からなる端子を形成することによって、構成されている。

【0003】

このような O L E D 表示パネルにおいては、O L E D を構成する有機発光層等の耐候性を向上させて信頼性を確保するために、表示部上に積層封止膜を形成する必要がある。かかる積層封止膜は、例えば、O L E D 側から順に、S i N 膜、有機樹脂膜、S i N 膜の 3 層から、もしくは、O L E D 側から順に、S i N 膜、S i O 膜、有機樹脂膜、S i N 膜の 4 層から構成される。このように、有機樹脂膜を S i N 膜によってサンドイッチする膜構造が採用されるのは、O L E D 間を隔離するバンク上や O L E D 自体の上に異物が付着していると S i N 成膜時に異物の陰になっている部分にまで S i N が回り込まない為にいわゆる段切れを生じるところ、有機樹脂は異物を包み込んで滑らかな表面形状を形成するので、その上側に形成される S i O の段切れを防ぐからである。

30

【0004】

かかる積層封止膜は、本来、表示部上のみに形成されれば十分なのであるが、封止の効果を実にするとともに膜形成工程を単純化するためには、一旦、O L E D 表示パネルの全域にわたって積層封止膜を形成することが望ましい。その場合であっても、端子電極は R P C 基板との電気接続のために露出していなければならないので、積層封止膜の形成後に、積層封止膜における端子上に形成された部分を、ドライエッチング等によって除去する必要がある。

40

【先行技術文献】

【特許文献】

【0005】

【特許文献 1】特開 2 0 0 5 - 5 0 4 6 5 2 号公報

【発明の開示】

50

【発明が解決しようとする課題】

【0006】

しかしながら、上述したように積層封止膜は、S i N膜及び有機樹脂膜を含んでおり、これらS i Nと有機樹脂膜とではエッチングに用いるプロセスガスの種類等のエッチング条件が異なるために、積層封止膜を確実に端子上から除去するためには、エッチング対象となる膜ごとにエッチング条件を切り替える、いわゆるステップ処理を実行しなければならない。このようなステップ処理を実行すると、工程時間が長くなり、エッチングに用いる装置も複雑なものが必要になり、歩留りも悪くなり、結局、コストが高騰してしまう。

【0007】

そこで、本発明の課題は、ステップ処理を行うことなく一定のエッチング条件でのエッチングを行うだけで、端子電極が露出されるO L E D表示パネル及びその製造方法を、提供することにある。

10

【課題を解決するための手段】

【0008】

本発明によるO L E D表示パネルは、基板と、当該基板上に形成された複数の有機発光素子を含む表示部と、前記基板上に縞状に形成され、かつ、他の基板上の電極にそれぞれ導通可能な複数の電極と、前記表示部上に形成され、かつ、前記基板側から順に第1 S i含有無機層、有機樹脂層及び第2 S i含有無機層を有する積層封止膜とを備え、前記積層封止膜と同じ第1 S i含有無機層及び有機樹脂層が前記複数の電極間にも形成されていることを特徴とする。

20

【0009】

本発明によるO L E D表示パネルの製造方法は、複数の有機発光素子を含む表示部を基板上に形成し、他の基板上の電極にそれぞれ導通可能な複数の電極を前記基板上に縞状に形成し、前記基板側から順に第1 S i含有無機層、有機樹脂層及び第2 S i含有無機層を有する積層封止膜を前記表示部及び前記複数の電極上に形成し、前記表示部をマスクして、前記第1 S i含有無機層及び前記第2 S i含有無機層に適したエッチング条件でエッチングを行うことにより、前記複数の電極の表面を露出させることを特徴とする。

【発明の効果】

【0010】

以上のように構成された本発明によるO L E D表示パネル及びその製造方法によれば、積層封止膜を採用しているにも拘わらず、第1 S i含有無機層及び第2 S i含有無機層に適したエッチング条件による一回のエッチングを実行するだけで、ステップ処理を行うことなく、電極上の積層封止膜を除去して、電極表面を露出させることができる。

30

【図面の簡単な説明】

【0011】

【図1】実施形態1によるO L E D表示パネルの平面図

【図2】表示部の各O L E Dの部分拡大断面図

【図3】端子領域の部分拡大縦断面図

【図4】端子領域の製造工程中の部分拡大縦断面図

【図5】実施形態2による端子領域の製造工程中の部分拡大縦断面図

40

【図6】実施形態2による端子領域の部分拡大縦断面図

【発明を実施するための最良の形態】

【0012】

以下、図面に基づいて、本発明によるO L E D表示パネルの実施の形態を、説明する。

(実施形態1)

【0013】

最初に、本実施形態によって、ステップ処理を行うことなく一定のエッチング条件でのエッチングを行うだけで端子電極を露出させることができる原理を説明する。本発明者が鋭意研究した結果、アクリル樹脂には、これを塗布する下地に凸凹があると均一に成膜されずに膜厚分布を生じ、平坦部では成膜され難く、もっぱら凹んだ部分に凝集して成膜さ

50

れる傾向があることが判明した。この傾向は、アクリル樹脂の分子結合を促す環境が凹部と平坦部とで大きく異なることが影響していることに起因していると、推定される。同様の傾向は、ポリイミド、フェノール樹脂にも認められる。

【0014】

そこで、本実施形態では、Si含有無機膜の間に挟まれる有機樹脂膜としてアクリル樹脂膜を用いた。その結果、端子を構成する各端子電極の上面は平坦であってその両サイドが凹部を形成するところ、各端子の上面にアクリル膜は成膜され難く、端子上に塗布されたアクリル樹脂は端子電極の表面から端子電極間の凹部に流れ込んで当該凹部内で凝集することとなる。よって、Si含有無機膜用のエッチング条件にてエッチングを行うことにより、各端子電極の表面を露出させることが可能になったのである。

10

【0015】

次に、本実施形態によるOLED表示パネルの構造を、図1乃至図3に基づいて説明する。図1は、本実施形態によるOLED表示パネル100の平面図であり、図2は、当該OLED表示パネル100の表示部5を構成する個々のOLED近傍の拡大部分縦断面図であり、図3は、当該OLED表示パネル100の個々の端子電極2の近傍の拡大部分縦断面図である。

【0016】

図1に示されるように、平面視において、OLED表示パネル100の中央には、三原色（赤、緑、青）及び白色を夫々発することにより一つの画素をカラー表示する4個一組のOLED15がマトリックス状に多数組配置され、これらOLED15が選択的且つ発光量を調整して駆動されることによって画像が表示される表示エリア5が、形成されている。また、OLED表示パネル100の上面における表示エリア5の周辺領域（以下、本明細書において「額縁領域」と称する）の三か所には、表示エリア5内の各OLED15を選択的且つ発光量を調整して駆動するための駆動回路（Xドライバ、Yドライバ、シフトレジスタ等）3、4が、設けられている。

20

【0017】

これらの表示エリア5、各駆動回路3、4は、一枚のガラス基板11上に形成されている。そして、図3の拡大部分縦断面図に示すように、ガラス基板1における駆動回路3に近接した縁の近傍には、各駆動回路3、4に導通してこれら各駆動回路3、4に対して電源電圧や駆動信号を供給するとともにグランドへの接地を行うための多数の配線パターン10が、ポリシリコン薄膜によって形成されている。各配線の端部は、ガラス基板11における近接した縁に直交する方向に長手方向に向けた短冊状の金属電極2に夫々繋がっている。そして、各金属電極2は、ガラス基板11における上記縁に沿って縞状に並べられることによって、外部から駆動電力、駆動信号及びアース電位を供給するフレキシブルプリント回路基板（FPC基板）7に接続される端子領域6として、構成されている。なお、図3の拡大部分縦断面図に示すように、各金属電極2は、TAT（Titan Aluminum Titan）層12の表面に、ITO（Indium Tin Oxide）薄膜13をコーティングした構造を有している。これは、FPC基板7側の電極と配線パターン10との導通性を向上させるためである。また、各金属電極2の間には、後述するバンクの生成時に残された窒化シリコン（SiN）層8及びシリカ（SiO₂）の層9が残されており、各金属電極2と窒化シリコン（SiN）層8及びシリカ（SiO₂）の層9とは離間して凹部となっている。そして、当該凹部の底に上述した配線パターン10が露出している。上述したITO薄膜13は、当該凹部の底に露出した配線パターン10に接触し、さらに、当該凹部を超えて、窒化シリコン（SiN）層8及びシリカ（SiO₂）の層9の縁にまで及んでいる。

30

40

【0018】

また、図2に示すように、OLED15は、大きく分けて、TFT（Thin Film Transistor）層14及びOLED層15から構成される。TFT層14は、ガラス基板11の上面上に形成された第1の絶縁層16、当該絶縁層16上にパターンニングされて形成されたゲート配線17、当該ゲート配線17を覆うように形成された第2の絶縁層18、当該第2の絶縁層を挟んでゲート配線17の末端（ゲート電極）の上方に形成された半導体層20

50

、当該半導体層 20 を埋設する平坦化層 19、当該平坦化層 19 上にパターンニングされるとともに夫々の端部が当該平坦化層 19 の上面に形成されたコンタクトホール内に伸びて半導体層 20 を挟んで相対している一対の配線（ソース配線 21、ドレイン配線 22）、及び、各画素に対応した形状を有するようにドレイン配線 22 の他端に形成された反射電極からなる陽極 23 を、主要な構成要素としている。なお、ガラス基板 11 の代わりに、セラミック、樹脂、メタル等の基板が用いられても良く、フレキシブル基板が用いられても良い。

【0019】

OLED 層 15 は、陽極 23 上に、当該陽極 23 と相似形を有するように形成された有機 EL 層 25、当該有機 EL 層 25 を隣接する他の画素の有機 EL 層 25 から分離するために平坦化層 19 上に形成されたバンク 24、これら有機 EL 層 25 及びバンク 24 の上面に形成された透明陰極 26、及び、当該透明陰極 26 を覆うように形成された積層封止膜 27 を、主要な構成要素としている。この有機 EL 層 25 は、機能分離型を採用し、スタック構造を適用し、陽極 23 側から順に積層された正孔輸送層 25a、正孔輸送層 25b、発光層 25c、電子輸送層 25d、及び電子注入層 25e から構成されている。そして、ゲート配線 17 に印加された信号に応じて電界効果トランジスタ（ゲート電極、半導体 17、ソース配線 21、ドレイン配線 22）が陽極 23 に供給する正孔と、透明陰極 27 に供給された電子とが、夫々、正孔輸送層 25a 及び正孔輸送層 25b、電子注入層 25e 及び電子輸送層 25d を通じて発光層 25c に達し、当該発光層 25c 内で再結合することによって光を発するのである。

【0020】

なお、積層封止膜 27 は、実際には、透明陰極 26 側から順に、第 1 SiN 含有無機膜、アクリル樹脂膜、第 2 SiN 含有無機膜からなる三層構造を有するが、作図の都合上、図 2 では、単層の様に描かれている。また、積層封止膜 27 は、表示エリア 5 の形成箇所その他、上述した各駆動回路 3、4 の形成箇所を含め、端子領域 6 を除く OLED 表示パネル 100 の表面全域を覆っている。

【0021】

以上のように構成される OLED 表示パネル 1 の製造工程を説明すると、最初に、基板ガラス 11 上に、通常の LTPS（Low Temperature Poly-Silicon）工程により TFT 層 14 を形成する。当該 TFT 層 14 の半導体層 20 の材料としては、アモルファスシリコンであっても良いし、酸化物半導体であっても良いし、有機半導体であっても良い。なお、この TFT 層 14 の形成プロセスにより、上述した配線パターンとしてのポリシリコン薄膜も、端子領域 6 の形成位置に形成される。

【0022】

次に、TFT 層 14 の各画素の各色の発光領域ごとに分離した陽極 23 の縁を覆うことによって各発光領域を規定するバンクを、窒化シリコン（SiN）及びシリカ（SiO）によって形成する。即ち、TFT 層 14 が形成された基板ガラス 11 上の全面に、窒化シリコン（SiN）及びシリカ（SiO）の膜を形成した後に、エッチングを行うことにより、各発光領域に相当する位置に開口を設けて、陽極 23 を露出させるとともに、端子領域 6 の各金属電極 2 の形成位置を開口させて、ポリシリコン薄膜の配線パターン 10 を露出させる。

【0023】

次に、各発光領域に相当する開口内に、夫々、有機 EL 層 25 を形成する。この有機 EL 層 25 の形成には、高分子の印刷、インクジェット、レーザ転写を適用することができる。

【0024】

次に、各発光領域に形成された全有機 EL 層 25（電子注入層 25e）及びバンクを含む表示エリア 5 の全面にわたって、各 OLED 15 の有機 EL 層 25 に電子を供給する陰極 26 を、1 枚の透明電極から形成する。

【0025】

10

20

30

40

50

次に、当該陰極 26 の上から、耐湿性を向上させて水分侵入を防ぎ、DS (ダークスポット) 等の信頼性阻害要因を改善するために、表示エリア 5 や端子領域 6 を含む OLED パネルの全面にわたって、積層封止膜 27 を設ける。当該積層封止膜 27 は、具体的には、陰極 26 側から順に、第 1 Si 含有無機膜 28、有機樹脂膜 30、及び第 2 Si 含有無機膜 31 の計 3 層から、構成されている。各 Si 含有無機物膜 28, 31 としては、無機材料の緻密な膜である SiN 膜が適しているが、SiO₂ 膜、N 含有 SiO 膜であっても良い。各膜の膜厚としては、例えば、各 Si 含有無機膜 28, 31 の膜厚は 200 ~ 600 nm とし、有機樹脂膜 30 の膜厚は 200 ~ 800 nm とすることが好ましい。有機樹脂膜 30 としては、上述した理由により、アクリル、ポリイミド、フェノール樹脂などが用いられるので、下地の形状に倣って形成された第 1 Si 含有無機膜 28 の表面に形成された凹部を埋めるように有機樹脂膜 30 が形成されるが、第 1 Si 含有無機膜 28 の平坦面上には形成されない。従って、端子領域 6 では、金属電極 2 ならびに窒化シリコン (SiN) 層 8 及びシリカ (SiO) 層 9 の表面と凹部の内面に、これらの形状に倣って第 1 Si 含有無機膜 28 が形成され、当該第 1 Si 含有無機膜 28 における凹部、即ち、金属電極 2 と窒化シリコン (SiN) 層 8 及びシリカ (SiO) 層 9 との間に形成された凹部にのみ有機樹脂膜 30 の材料が凝集して当該凹部が埋められる。よって、当該凹部に形成された有機樹脂膜 30 の表面、及び、露出している第 1 Si 含有無機膜 28 の表面が面一になり、それらの上に、2 Si 含有無機膜 31 がほぼ平坦に形成される。図 4 は、この状態を示すものである。

【0026】

次に、この状態から、端子領域 6 以外をマスクして、第 1 Si 含有無機膜 28 及び第 2 Si 含有無機膜 31、若しくは、第 1 Si 含有無機膜 28 及び第 2 Si 含有無機膜 31 に対して、一回のドライエッチングを施す。このエッチングでは、SF₆ 及び O₂ ガスが用いられる等、エッチング条件が無機膜に適したものとなっているので、有機樹脂膜 30 はエッチングされずに、そのまま残存する。やがて、有機樹脂膜 30 が残存したまま、図 3 に示すように、金属電極 2 の表面全域が露出し、これとほぼ同時に、SiO 層 9 の表面も露出する。本実施形態では、この状態で、OLED 表示パネルの完成として扱い、当該 OLED 表示パネルを最終製品に組み込む際に、その端子領域 6 に FPC 基板 7 を重ね、前者の各金属電極 2 を後者の電極に導通させる。この際に、残存した有機樹脂膜 30 及びそれによって覆われた第 1 Si 含有無機膜 28 は、端子導通に悪影響を及ぼさない。

【0027】

以上に説明した本実施形態の OLED 表示パネル及びその製造方法によると、有機樹脂膜 30 及びそれに覆われた第 1 Si 含有無機膜 28 のエッチング工程を無くしたので、プロセス簡略化に資するとともに、膜厚分布が大きいために長時間を要した有機樹脂膜 30 のフルエッチング時間を省略してタクトタイムの短縮を実現することができるようになった。例えば、有機樹脂膜 30 をアクリルによって 250 nm の膜厚で成膜しようとする、金属電極 2 と窒化シリコン (SiN) 層 8 及びシリカ (SiO) 層 9 との間の凹部に凝集される有機樹脂膜 30 の厚さは 800 nm 程度になる。そこで、かりに有機樹脂膜 30 のフルエッチングを行うとすれば、250 nm のエッチングをするのに要する時間の 3 倍程度のタクトタイムが掛かることになる。さらに、かりに有機樹脂膜 30 に覆われた第 1 Si 含有無機膜 28 をエッチングによって除去しようとするとなると、ITO 薄膜 13 による窒化シリコン (SiN) 層 8 及びシリカ (SiO) の層 9 のカバレッジ不良により、エッチングガスが窒化シリコン (SiN) 層 8 及びシリカ (SiO) 層 9 をサイドエッチしてしまうという問題が生じるが、本実施形態によると、かかるサイドエッチは入らないので、信頼性悪化の懸念はない。その結果、本実施形態によると、安定した製造ができるようになるので、歩留りが向上し、より安価な製品製造を実現することができる。

(実施形態 2)

【0028】

本第 2 実施形態は、上述した第 1 実施形態と比較して、第 1 Si 含有無機膜 28 と有機樹脂膜 30 との間に、SiO 膜又はアモルファスシリコン膜 29 を形成したことを特徴と

する。

【 0 0 2 9 】

図 5 は、本第 2 実施形態において、O L E D 表示パネル 1 0 0 上に積層封止膜 2 7 ' を形成した状態を示す。当該積層封止膜 2 7 ' は、具体的には、陰極 2 6 側から順に、第 1 S i 含有無機膜 2 8、S i O 膜又はアモルファスシリコン膜 2 9、有機樹脂膜 3 0、及び第 2 S i 含有無機膜 3 1 の計 4 層から、構成されている。この S i O 膜又はアモルファスシリコン膜 2 9 は、第 1 S i 含有無機層 2 8 の表面に万遍無く形成され、金属電極 2 と窒化シリコン (S i N) 層 8 及びシリカ (S i O) 層 9 との間の凹部内面にも形成される。したがって、有機樹脂膜 3 0 は、当該 S i O 膜又はアモルファスシリコン膜 2 9 上に凝集されるのである。

10

【 0 0 3 0 】

図 6 は、本第 2 実施形態において、端子領域 6 以外をマスクして、第 1 S i 含有無機膜 2 8、S i O 膜 2 9 及び第 2 S i 含有無機膜 3 1 に対して、一回のドライエッチングを施すことによって、金属端子 2 上及び S i O 層 9 上に形成された第 1 S i 含有無機膜 2 8、S i O 膜又はアモルファスシリコン膜 2 9 及び第 2 S i 含有無機膜 3 1、ならびに、有機樹脂膜 3 0 上に形成された第 2 S i 含有無機膜 3 1 を除去して、金属端子 2 の表面を露出させた O L E D 表示パネルの完成状態を示す。この完成状態では、金属電極 2 と窒化シリコン (S i N) 層 8 及びシリカ (S i O) 層 9 との間の凹部内に、有機樹脂膜 3 0 及び第 1 S i 含有層 2 8 とともに、S i O 膜又はアモルファスシリコン膜 2 9 が残存する。

20

【 0 0 3 1 】

本第 2 実施形態のその他の構成及び効果は、上述した第 1 実施形態のものと全く同様であるので、その説明を省略する。

(変形例)

【 0 0 3 2 】

上記実施形態では、いわゆるトップエミッション型として O L E D 表示パネルを構成して、陽極を反射電極として陰極を透明電極としたが、いわゆるボトムエミッション型として O L E D 表示パネルを構成する場合には、陽極を透明電極として陰極を反射電極とすればよい。また、反射電極の構造としては、I T O / A g / I T O の順で膜形成したものとすることができ、透明電極としては、I T O や I Z O (Indium Zinc Oxide) を用いることができる。

30

【 0 0 3 3 】

また、上記実施形態では、いわゆるトップエミッション型として O L E D 表示パネルを構成したので、対向基板を設けて、両基板の間にエポキシ樹脂等の充填剤を充填する。この場合、封止基板の内面にカラーフィルタを設けることができるので、各 O L E D 1 5 の有機発光層 2 5 c の発光色を全て白色とすれば済む。

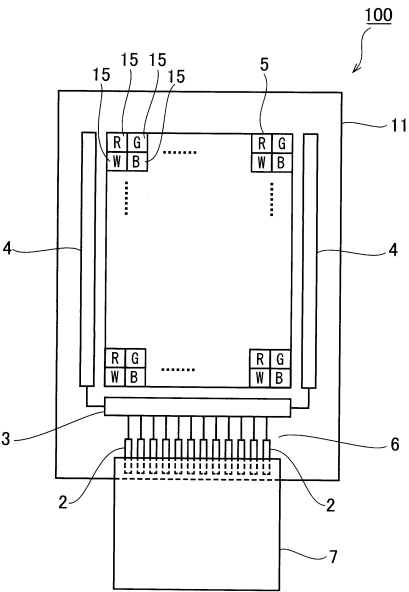
【 符号の説明 】

【 0 0 3 4 】

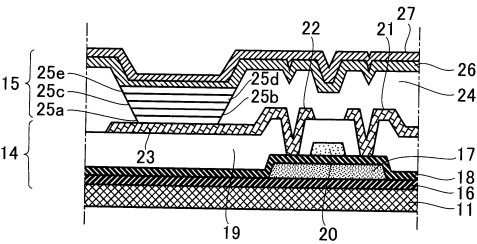
2	金属端子
5	表示領域
6	端子領域
8	S i N 層
9	S i O 層
1 1	ガラス基板
2 8	第 1 S i 含有層
3 0	有機樹脂層
3 1	第 2 S i 含有層

40

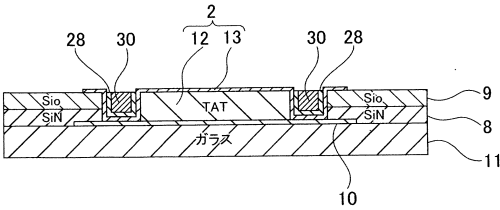
【図 1】



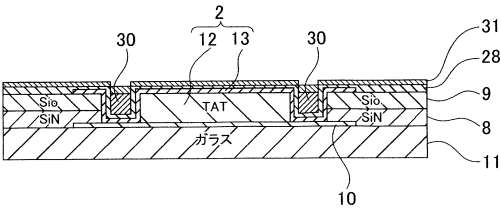
【図 2】



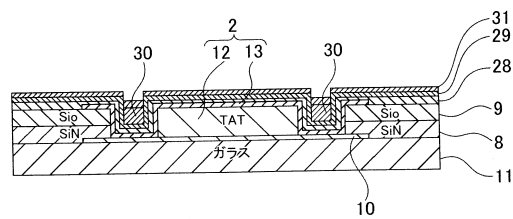
【図 3】



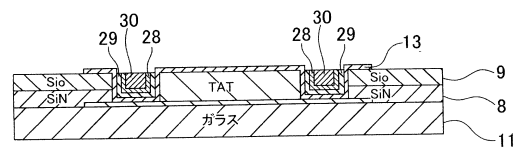
【図 4】



【図 5】



【図 6】



 フロントページの続き

(51)Int.Cl.			F I		
H 0 5 B	33/22	(2006.01)	H 0 5 B	33/22	Z
H 0 1 L	27/32	(2006.01)	H 0 1 L	27/32	
G 0 9 F	9/30	(2006.01)	G 0 9 F	9/30	3 6 5
G 0 9 F	9/00	(2006.01)	G 0 9 F	9/00	3 3 8

(56)参考文献 特開 2 0 0 6 - 2 8 6 6 0 0 (J P , A)
 特開 2 0 1 2 - 2 0 9 2 1 5 (J P , A)
 米国特許出願公開第 2 0 0 7 / 0 0 5 4 4 3 0 (U S , A 1)
 米国特許出願公開第 2 0 0 6 / 0 2 2 0 0 5 6 (U S , A 1)

(58)調査した分野(Int.Cl. , D B 名)
 H 0 5 B 3 3 / 0 4
 H 0 5 B 3 3 / 0 6
 H 0 5 B 3 3 / 1 0
 H 0 5 B 3 3 / 1 2
 H 0 5 B 3 3 / 2 2
 H 0 1 L 5 1 / 5 0

专利名称(译)	OLED显示屏		
公开(公告)号	JP6189692B2	公开(公告)日	2017-08-30
申请号	JP2013198158	申请日	2013-09-25
[标]申请(专利权)人(译)	株式会社日本显示器		
申请(专利权)人(译)	有限公司日本显示器		
当前申请(专利权)人(译)	有限公司日本显示器		
[标]发明人	堀口 薫		
发明人	堀口 薫		
IPC分类号	H05B33/04 H01L51/50 H05B33/06 H05B33/10 H05B33/12 H05B33/22 H01L27/32 G09F9/30 G09F9/00		
CPC分类号	H01L27/3246 H01L27/3276 H01L51/5253 H01L2227/323 H01L51/5234 H01L51/524 H01L51/56		
FI分类号	H05B33/04 H05B33/14.A H05B33/06 H05B33/10 H05B33/12.B H05B33/22.Z H01L27/32 G09F9/30.365 G09F9/00.338 G09F9/30.365.Z		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC23 3K107/CC45 3K107/DD38 3K107/DD39 3K107/DD89 3K107/DD95 3K107/EE48 3K107/EE49 3K107/EE50 3K107/GG12 5C094/AA43 5C094/BA27 5C094/DA13 5C094/DB02 5C094/DB03 5C094/EA05 5C094/EB02 5C094/EC04 5C094/FB01 5C094/FB02 5C094/FB20 5C094/GB10 5G435/AA17 5G435/BB05 5G435/HH12 5G435/HH14 5G435/HH20 5G435/KK05		
其他公开文献	JP2015065025A		
外部链接	Espacenet		

摘要(译)

提供了一种OLED显示面板及其制造方法，其中通过在固定蚀刻条件下执行蚀刻而暴露出端子电极而不进行分步处理。在基板1的上方形成由多个显示部的有机发光元件导通的金属电极2构成的端子区域。接下来，将由第一SI构成的层叠密封膜包含无机层，有机树脂层和在显示部分和端子区域6的表面上方形成第二含Si无机层。接下来，使用适合于第一和第二SI含有无机层的蚀刻条件进行蚀刻，同时显示部分被掩蔽，第一和第二在金属电极2上方的第二SI含有无机层被去除并且金属电极2的表面被暴露。

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号
特許第6189692号
(P6189692)

(45) 発行日 平成29年8月30日(2017.8.30)

(24) 登録日 平成29年8月10日(2017.8.10)

(51) Int. Cl.

F I

H05B 33/04 (2006.01)

H05B 33/04

H01L 51/50 (2006.01)

H05B 33/14

H05B 33/06 (2006.01)

H05B 33/06

H05B 33/10 (2006.01)

H05B 33/10

H05B 33/12 (2006.01)

H05B 33/12

A

B

請求項の数 6 (全 10 頁)

最終頁に続く

(21) 出願番号

(22) 出願日

(65) 公開番号

(43) 公開日

審査請求日

特願2013-198158 (P2013-198158)

平成25年9月25日(2013.9.25)

特開2015-65025 (P2015-65025A)

平成27年4月9日(2015.4.9)

平成28年8月2日(2016.8.2)

(73) 特許権者

(74) 代理人

(72) 発明者

審査官

502356528

株式会社ジャパンディスプレイ
東京都港区西新橋三丁目7番1号

110000408

特許業務法人高橋・林アンドパートナーズ
堀口 薫

東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内

野尻 悠平

(54) 【発明の名称】 O L E D表示パネル

(54) 【発明の名称】 O L E D表示パネル