

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5309455号
(P5309455)

(45) 発行日 平成25年10月9日 (2013. 10. 9)

(24) 登録日 平成25年7月12日 (2013. 7. 12)

(51) Int. Cl.

F I

G 0 9 G 3 / 3 0 (2006. 01)

G 0 9 G 3 / 3 0 J

G 0 9 G 3 / 2 0 (2006. 01)

G 0 9 G 3 / 3 0 K

H 0 1 L 5 1 / 5 0 (2006. 01)

G 0 9 G 3 / 2 0 6 1 1 H

G 0 9 G 3 / 2 0 6 2 1 A

G 0 9 G 3 / 2 0 6 2 2 D

請求項の数 6 (全 17 頁) 最終頁に続く

(21) 出願番号 特願2007-67005 (P2007-67005)
 (22) 出願日 平成19年3月15日 (2007. 3. 15)
 (65) 公開番号 特開2008-225345 (P2008-225345A)
 (43) 公開日 平成20年9月25日 (2008. 9. 25)
 審査請求日 平成22年2月17日 (2010. 2. 17)

(73) 特許権者 000002185
 ソニー株式会社
 東京都港区港南1丁目7番1号
 (74) 代理人 100118290
 弁理士 吉井 正明
 (74) 代理人 100094363
 弁理士 山本 孝久
 (72) 発明者 内野 勝秀
 東京都港区港南1丁目7番1号 ソニー株
 式会社内
 (72) 発明者 山本 哲郎
 東京都港区港南1丁目7番1号 ソニー株
 式会社内
 審査官 武田 悟

最終頁に続く

(54) 【発明の名称】 表示装置及びその駆動方法と電子機器

(57) 【特許請求の範囲】

【請求項1】

画素アレイ部とこれを駆動する駆動部とからなり、

前記画素アレイ部は、行状の第1走査線及び第2走査線と、列状の信号線と、前記各第1走査線と前記各信号線とが交差する部分に配された行列状の画素とを備え、

前記駆動部は、前記第1走査線及び前記第2走査線に夫々制御信号を出力して画素を行単位で線順次走査すると共に、前記線順次走査に合わせて前記信号線に映像信号の信号電位と基準電位とを供給し、

前記画素は、発光素子と、サンプリング用トランジスタと、駆動用トランジスタと、スイッチングトランジスタと、保持容量とを含み、

前記サンプリング用トランジスタは、その制御端が前記第1走査線に接続され、一対の電流端の一方が前記信号線に接続され、他方が前記駆動用トランジスタの制御端に接続され、

前記駆動用トランジスタは、一対の電流端の一方が電源ラインに接続され、他方が前記発光素子に接続され、

前記スイッチングトランジスタは、その制御端が前記第2走査線に接続され、一対の電流端の一方が固定電位に接続され、他方が前記駆動用トランジスタの他方の電流端に接続され、

前記保持容量は、その一端が前記駆動用トランジスタの制御端に接続され、その他端が前記駆動用トランジスタの他方の電流端に接続され、

前記サンプリング用トランジスタは、前記第1走査線から供給された制御信号に応じて導通し、前記信号線から供給された映像信号の信号電位をサンプリングして前記保持容量に保持し、

前記駆動用トランジスタは、前記スイッチングトランジスタと前記サンプリング用トランジスタとが非導通の状態、前記電源ラインから電流の供給を受け前記保持容量に保持された信号電位に応じて駆動電流を前記発光素子に流して発光状態とする、表示装置であって、

前記駆動部は、

前記スイッチングトランジスタを導通させて前記駆動用トランジスタの他方の電流端を前記固定電位に接続することによって発光状態の前記発光素子を非発光状態とすると共に前記駆動用トランジスタの他方の電流端を前記基準電位に対して閾電圧よりも低い前記固定電位とした後、前記スイッチングトランジスタの導通を維持した状態で前記信号線に前記基準電位を供給しているときに前記サンプリング用トランジスタを導通させて前記駆動用トランジスタの制御端を前記基準電位とし、以って、前記駆動用トランジスタの制御端と他方の電流端との間の電位差が前記駆動用トランジスタの閾電圧を超えるようにし、

次いで、前記スイッチングトランジスタを非導通とし、

その後、映像信号のサンプリングに先行する複数の水平周期において、前記信号線に前記基準電位を供給しているときに前記サンプリング用トランジスタを導通させる動作を水平周期毎に行い、以って、前記駆動用トランジスタの閾電圧に相当する電圧を前記保持容量に書き込む、表示装置。

【請求項2】

前記発光素子はアノード及びカソードを備えており、前記アノードは前記駆動用トランジスタの他方の電流端に接続する一方、カソードは所定のカソード電位に接続されており、

前記スイッチングトランジスタの一方の電流端が接続されている固定電位は、前記カソード電位よりも低く設定されている請求項1に記載の表示装置。

【請求項3】

前記駆動部は、前記信号線が信号電位にある時間帯に前記サンプリング用トランジスタを導通状態にするため、所定の時間幅の制御信号を前記第1走査線に出力し、以って前記保持容量に信号電位を保持すると同時に前記駆動用トランジスタの移動度に対する補正を信号電位に加える請求項1に記載の表示装置。

【請求項4】

前記駆動部は、前記保持容量に信号電位が保持された時点で、前記サンプリング用トランジスタを非導通状態にして前記駆動用トランジスタの制御端を前記信号線から電氣的に切り離し、以って前記駆動用トランジスタの他方の電流端の電位変動に制御端の電位変動が追従し以って両者間の電圧を一定に維持する請求項1に記載の表示装置。

【請求項5】

画素アレイ部とこれを駆動する駆動部とからなり、

前記画素アレイ部は、行状の第1走査線及び第2走査線と、列状の信号線と、前記各第1走査線と前記各信号線とが交差する部分に配された行列状の画素とを備え、

前記駆動部は、前記第1走査線及び前記第2走査線に夫々制御信号を出力して画素を行単位で線順次走査すると共に、前記線順次走査に合わせて前記信号線に映像信号の信号電位と基準電位とを供給し、

前記画素は、発光素子と、サンプリング用トランジスタと、駆動用トランジスタと、スイッチングトランジスタと、保持容量とを含み、

前記サンプリング用トランジスタは、その制御端が前記第1走査線に接続され、一対の電流端の一方が前記信号線に接続され、他方が前記駆動用トランジスタの制御端に接続され、

前記駆動用トランジスタは、一対の電流端の一方が電源に接続され、他方が前記発光素

10

20

30

40

50

子に接続され、

前記スイッチングトランジスタは、その制御端が前記第2走査線に接続され、一对の電流端の一方が固定電位に接続され、他方が前記駆動用トランジスタの他方の電流端に接続され、

前記保持容量は、その一端が前記駆動用トランジスタの制御端に接続され、その他端が前記駆動用トランジスタの他方の電流端に接続され、

前記サンプリング用トランジスタは、前記第1走査線から供給された制御信号に応じて導通し、前記信号線から供給された映像信号の信号電位をサンプリングして前記保持容量に保持し、

前記駆動用トランジスタは、前記スイッチングトランジスタと前記サンプリング用トランジスタとが非導通の状態、前記電源から電流の供給を受け前記保持容量に保持された信号電位に応じて駆動電流を前記発光素子に流して発光状態とする、
表示装置の駆動方法であって、

前記駆動部は、

前記スイッチングトランジスタを導通させて前記駆動用トランジスタの他方の電流端を前記固定電位に接続することによって発光状態の前記発光素子を非発光状態とすると共に前記駆動用トランジスタの他方の電流端を前記基準電位に対して閾電圧よりも低い前記固定電位とした後、前記スイッチングトランジスタの導通を維持した状態で前記信号線に前記基準電位を供給しているときに前記サンプリング用トランジスタを導通させて前記駆動用トランジスタの制御端を前記基準電位とし、以って、前記駆動用トランジスタの制御端と他方の電流端との間の電位差が前記駆動用トランジスタの閾電圧を超えるようにし、

次いで、前記スイッチングトランジスタを非導通とし、

その後、映像信号のサンプリングに先行する複数の水平周期において、前記信号線に前記基準電位を供給しているときに前記サンプリング用トランジスタを導通させる動作を水平周期毎に行い、以って、前記駆動用トランジスタの閾電圧に相当する電圧を前記保持容量に書き込む、

表示装置の駆動方法。

【請求項6】

請求項1に記載の表示装置を備えた電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は発光素子を画素に用いたアクティブマトリクス型の表示装置及びその駆動方法に関する。またこのような表示装置を備えた電子機器に関する。

【背景技術】

【0002】

発光素子として有機ELデバイスを用いた平面自発光型の表示装置の開発が近年盛んになっている。有機ELデバイスは有機薄膜に電界をかけると発光する現象を利用したデバイスである。有機ELデバイスは印加電圧が10V以下で駆動するため低消費電力である。また有機ELデバイスは自ら光を発する自発光素子であるため、照明部材を必要とせず軽量化及び薄型化が容易である。さらに有機ELデバイスの応答速度は数 μ s程度と非常に高速であるので、動画表示時の残像が発生しない。

【0003】

有機ELデバイスを画素に用いた平面自発光型の表示装置の中でも、とりわけ駆動素子として薄膜トランジスタを各画素に集積形成したアクティブマトリクス型の表示装置の開発が盛んである。アクティブマトリクス型平面自発光表示装置は、例えば以下の特許文献1ないし5に記載されている。

【特許文献1】特開2003-255856

【特許文献2】特開2003-271095

【特許文献3】特開2004-133240

【特許文献4】特開2004-029791

【特許文献5】特開2004-093682

【0004】

図20は従来のアクティブマトリクス型表示装置の一例を示す模式的な回路図である。表示装置は画素アレイ部1と周辺の駆動部とで構成されている。駆動部は水平セクタ3とライトスキャナ4を備えている。画素アレイ部1は列状の信号線SLと行状の走査線WSを備えている。各信号線SLと走査線WSの交差する部分に画素2が配されている。図では理解を容易にするため、1個の画素2のみを表してある。ライトスキャナ4はシフトレジスタを備えており、外部から供給されるクロック信号ckに応じて動作し同じく外部から供給されるスタートパルスspを順次転送することで、走査線WSに順次制御信号を出力する。水平セクタ3はライトスキャナ4側の線順次走査に合わせて映像信号を信号線SLに供給する。

10

【0005】

画素2はサンプリング用トランジスタT1と駆動用トランジスタT2と保持容量C1と発光素子ELとで構成されている。駆動用トランジスタT2はPチャネル型であり、そのソースは電源ラインに接続し、そのドレインは発光素子ELに接続している。駆動用トランジスタT2のゲートはサンプリング用トランジスタT1を介して信号線SLに接続している。サンプリング用トランジスタT1はライトスキャナ4から供給される制御信号に応じて導通し、信号線SLから供給される映像信号をサンプリングして保持容量C1に書き込む。駆動用トランジスタT2は保持容量C1に書き込まれた映像信号をゲート電圧Vgsとしてそのゲートに受け、ドレイン電流Idsを発光素子ELに流す。これにより発光素子ELは映像信号に応じた輝度で発光する。ゲート電圧Vgsは、ソースを基準にしたゲートの電位を表している。

20

【0006】

駆動用トランジスタT2は飽和領域で動作し、ゲート電圧Vgsとドレイン電流Idsの関係は以下の特性式で表される。

$$I_{ds} = (1/2) \mu (W/L) C_{ox} (V_{gs} - V_{th})^2$$

ここで μ は駆動用トランジスタの移動度、Wは駆動用トランジスタのチャネル幅、Lは同じくチャネル長、 C_{ox} は同じくゲート絶縁容量、 V_{th} は同じく閾電圧である。この特性式から明らかなように駆動用トランジスタT2は飽和領域で動作するとき、ゲート電圧Vgsに応じてドレイン電流Idsを供給する定電流源として機能する。

30

【0007】

図21は、発光素子ELの電圧／電流特性を示すグラフである。横軸にアノード電圧Vを示し、縦軸に駆動電流Idsをとってある。なお発光素子ELのアノード電圧は駆動用トランジスタT2のドレイン電圧となっている。発光素子ELは電流／電圧特性が経時変化し、特性カーブが時間の経過と共に寝ていく傾向にある。このため駆動電流Idsが一定であってもアノード電圧（ドレイン電圧）Vが変化してくる。その点、図20に示した画素回路2は駆動用トランジスタT2が飽和領域で動作し、ドレイン電圧の変動に関わらずゲートで電圧Vgsに応じた駆動電流Idsを流すことができるので、発光素子ELの特性経時変化に関わらず発光輝度を一定に保つことが可能である。

40

【0008】

図22は、従来の画素回路の他の例を示す回路図である。先に示した図20の画素回路と異なる点は、駆動用トランジスタT2がPチャネル型からNチャネル型に変わっていることである。回路の製造プロセス上は、画素を構成する全てのトランジスタをNチャネル型にすることが有利である場合が多い。

【発明の開示】

【発明が解決しようとする課題】

【0009】

しかしながら図22の回路構成では、駆動用トランジスタT2がNチャネル型であるため、そのドレインが電源ラインに接続する一方、ソースSが発光素子ELのアノードに接

50

続することになる。したがって発光素子E Lの特性が経時変化した場合、ソースSの電位に影響が現れるため、 V_{gs} が変動し駆動用トランジスタT 2が供給するドレイン電流 I_{ds} が経時的に変化してしまう。このため発光素子E Lの輝度が経時的に変化するという課題がある。

【0010】

また駆動用トランジスタT 2の閾電圧 V_{th} や移動度 μ も画素毎にばらつく。これらのパラメータ μ や V_{th} は前述したトランジスタ特性式に含まれるため、 V_{gs} が一定でも I_{ds} が変化してしまう。これにより画素毎に発光輝度が変化し、解決すべき課題となっている。

【課題を解決するための手段】

10

【0011】

上述した従来の技術の課題に鑑み、本発明は発光素子の特性変動、駆動用トランジスタの閾電圧や移動度のばらつきなどの影響を受けることなく、発光輝度の様な表示装置を提供することを目的とする。かかる目的を達成するために以下の手段を講じた。即ち本発明は、画素アレイ部とこれを駆動する駆動部とからなり、前記画素アレイ部は、行状の第1走査線及び第2走査線及び、列状の信号線と、各第1走査線と各信号線とが交差する部分に配された行列状の画素とを備え、前記駆動部は、行状の第1及び第2走査線に夫々制御信号を出力して画素を行単位で線順次走査するとともに、該線順次走査に合わせて列状の信号線に映像信号の信号電位と基準電位とを供給し、前記画素は、発光素子と、サンプリング用トランジスタと、駆動用トランジスタと、スイッチングトランジスタと、保持容量とを含み、前記サンプリング用トランジスタは、その制御端が該第1走査線に接続し、一対の電流端の一方が該信号線に接続し、他方が該駆動用トランジスタの制御端に接続し、前記駆動用トランジスタは、一対の電流端の一方が電源ラインに接続し、他方が該発光素子に接続し、前記スイッチングトランジスタは、その制御端が第2走査線に接続し、一対の電流端の一方が固定電位に接続し、他方が該駆動用トランジスタの他方の電流端に接続し、前記保持容量は、その一端が該駆動用トランジスタの制御端に接続し、その他端が該駆動用トランジスタの他方の電流端に接続している表示装置であって、前記サンプリング用トランジスタは、該第1走査線から供給された制御信号に応じて導通し、該信号線から供給された映像信号の信号電位をサンプリングして該保持容量に保持し、前記駆動用トランジスタは、電源ラインから電流の供給を受け該保持された信号電位に応じて駆動電流を該発光素子に流して発光状態にし、前記スイッチングトランジスタは、映像信号のサンプリングに先立って第2走査線から供給される制御信号に応じてオンし該駆動用トランジスタの他方の電流端を固定電位に接続して該発光素子を非発光状態にする。

20

30

【0012】

一態様では、該発光素子はアノード及びカソードを備えており、該アノードは該駆動用トランジスタの他方の電流端に接続する一方、カソードは所定のカソード電位に接続しており、前記スイッチングトランジスタの一方の電流端が接続している固定電位は、該カソード電位よりも低く設定されている。又前記駆動部は閾電圧補正手段を備えており、第1走査線、第2走査線及び信号線を制御して、各画素に含まれる駆動用トランジスタの閾電圧に相当する電圧を保持容量に書き込む補正動作を行い、以って画素間の閾電圧のバラツキをキャンセルする。又前記閾電圧補正手段は、映像信号のサンプリングに先行する複数の水平周期に分かれて該補正動作を繰り返し行う。又前記閾電圧補正手段は、該信号線を基準電位とし且つ該サンプリング用トランジスタをオンして該駆動用トランジスタの制御端を基準電位にセットする一方、該スイッチングトランジスタをオンして該駆動用トランジスタの他方の電流端を該基準電位に対して閾電圧よりも低い固定電位にセットした後、該スイッチングトランジスタをオフして駆動用トランジスタの閾電圧に相当する電圧を該保持容量に書き込む。又前記制御用スキュナは、該信号線が信号電位にある時間帯に該サンプリング用トランジスタを導通状態にするため、所定の時間幅の制御信号を該第1走査線に出力し、以って前記保持容量に信号電位を保持すると同時に該駆動用トランジスタの移動度に対する補正を信号電位に加える。又前記制御用スキュナは、該保持容量に信号電

40

50

位が保持された時点で、該サンプリング用トランジスタを非導通状態にして該駆動用トランジスタの制御端を該信号線から電氣的に切り離し、以って該駆動用トランジスタの他方の電流端の電位変動に制御端の電位変動が追従し以って両者間の電圧を一定に維持する。

【発明の効果】

【0013】

本発明によれば各画素はサンプリング用トランジスタと駆動用トランジスタに加え、スイッチングトランジスタを備えている。このスイッチングトランジスタは映像信号のサンプリングに先立って対応する走査線から供給される制御信号に応じてオンし、駆動用トランジスタの出力電流端を固定電位に接続して、発光素子を非発光状態にしている。この様に映像信号のサンプリングに先行して非発光期間を設けることで、この間に閾電圧補正動作や移動度補正動作を行うことが出来る。これらの補正動作が完了した後発光期間に移行し、発光素子が映像信号に応じた輝度で発光する。この様に本発明は発光期間とサンプリング期間の間にスイッチングトランジスタを制御して非発光期間を挿入し、その間に駆動用トランジスタに対する閾電圧補正動作や移動度補正動作を実行することが可能になる。この様にして駆動用トランジスタの閾電圧や移動度のばらつきなどの影響を受けることなく、発光輝度の様な表示装置を実現できる。

【発明を実施するための最良の形態】

【0014】

以下図面を参照して本発明の実施の形態を詳細に説明する。図1は本発明にかかる表示装置の全体構成を示すブロック図である。図示するように本表示装置は、基本的に画素アレイ部1とこれを駆動する駆動部とで構成されている。画素アレイ部1は行状の走査線WSと、同じく行状の走査線AZと、列状の信号線SLと、各走査線WSと各信号線SLとが交差する部分に配された行列状の画素2とを備えている。これに対し駆動部は、ライトスキャナ4、補正用スキャナ7及び水平セレクト3とを含んでいる。ライトスキャナ4は各走査線WSに制御信号を出力して画素2を行単位で線順次走査する。補正用スキャナ7も各走査線AZにそれぞれ制御信号を出力して画素2を行単位で線順次走査する。但しライトスキャナ4と補正用スキャナ7は制御信号を出力するタイミングが異なっている。一方水平セレクト3は、スキャナ4、7側の線順次走査に合わせて、列状の信号線SLに映像信号の信号電位と基準電位とを供給する。なおライトスキャナ4はシフトレジスタで構成されており、外部から供給されるクロック信号WSckに応じて動作し同じく外部から供給されるスタートパルスWSspを順次転送することで所定の制御信号を各走査線WSに出力している。制御信号の出力タイミングはWSckによって規制され、制御信号の波形はスタートパルスWSspによって規定されている。補正用スキャナ7も同様にシフトレジスタで構成されており、外部から供給されるクロック信号AZckに応じて動作し、同じく外部から供給されるスタートパルスAZspを順次転送することで、所定の波形の制御信号を各走査線AZに出力している。クロック信号WSckとAZckは周期が同じであり、スキャナ4、7は同じ線順次走査タイミングで動作する。

【0015】

図2は、図1に示した本発明にかかる表示装置に組み込まれる画素2の構成を示す回路図である。図示するようにこの画素2は、基本的に発光素子ELと、サンプリング用トランジスタT1と、駆動用トランジスタT2と、スイッチングトランジスタT3と、保持容量C1とを含む。サンプリング用トランジスタT1は、その制御端（ゲート）が走査線WSに接続し、一対の電流端（ソース及びドレイン）の一方が信号線SLに接続し、他方が駆動用トランジスタT2の制御端（ゲートG）に接続している。駆動用トランジスタT2は、一対の電流端（ソース及びドレイン）の一方（ドレイン）が電源ラインVccに接続し、他方（ソースS）が発光素子ELのアノードに接続している。発光素子ELのカソードは所定のカソード電位Vcatに接続している。スイッチングトランジスタT3は、その制御端（ゲート）が走査線AZに接続し、一対の電流端（ソース及びドレイン）の一方が固定電位Vssに接続し、他方が駆動用トランジスタT2のソースSに接続している。保持容量C1は、その一端が駆動用トランジスタT2の制御端（ゲートG）に接続し、そ

の他端が駆動用トランジスタT2の他方の電流端（ソースS）に接続している。よって保持容量C1はゲートGからスイッチングトランジスタT3を介して固定電位Vssに接続していることになる。

【0016】

かかる構成において、駆動部側のライトスキャナ4は走査線WSにサンプリング用トランジスタT1を開閉制御するための制御信号を供給する。補正用スキャナ7は走査線AZにスイッチングトランジスタT3を開閉制御するための制御信号を出力する。水平セクタ3は信号線SLに信号電位Vsigと基準電位Vofsとの間で切り換える映像信号（入力信号）を供給する。この様に走査線WS、AZ及び信号線SLの電位が線順次走査に合わせて変動するが、電源ラインはVccに固定されている。またカソード電位Vcat及び固定電位Vssも一定である。

10

【0017】

次に動作の概要であるが、サンプリング用トランジスタT1は、第1走査線WSから供給された制御信号に応じて導通し、信号線SLから供給された映像信号の信号電位Vsigをサンプリングして保持容量C1に保持する。駆動用トランジスタT2は、電源ラインVccから電流の供給を受け保持容量C1に書き込まれた信号電位Vsigに応じて駆動電流を発光素子ELに流して発光状態にする。スイッチングトランジスタT3は、映像信号のサンプリングに先立って第2走査線AZから供給される制御信号に応じてオンし、駆動用トランジスタT2の出力電流端（ソースS）を固定電位Vssに接続して発光素子ELを非発光状態にする。本例では、この発光素子ELはアノード及びカソードを備えており、アノードは駆動用トランジスタT2の出力電流端（ソースS）に接続する一方、カソードは所定のカソード電位Vcatに接続している。スイッチングトランジスタT3の一方の電流端が接続している固定電位Vssは、カソード電位Vcatよりも低く設定されている。

20

【0018】

本発明にかかる表示装置は、各画素回路2にスイッチングトランジスタT3を配しており、これによりサンプリング期間の前に非発光期間を挿入している。この非発光期間を設けることで、駆動用トランジスタT2に対する閾電圧補正動作や移動度補正動作を行うことが出来る。

【0019】

30

各画素2で非発光期間中に上述した閾電圧補正動作を実行するため、駆動部に含まれる水平セクタ3、ライトスキャナ4及び補正用スキャナ7はその機能の一部として閾電圧補正手段を構成している。この閾電圧補正手段は、第1走査線WS、第2走査線AZ及び信号線SLを制御して、各画素2に含まれる駆動用トランジスタT2の閾電圧Vthに相当する電圧を保持容量C1に書き込む補正動作を行い、以って画素2間の閾電圧のばらつきをキャンセルする。場合によってはこの閾電圧補正手段は、映像信号のサンプリングに先行する複数の水平周期に分かれて補正動作を繰り返す行うことが出来る。この閾電圧補正手段は、信号線SLを基準電位Vofsとし且つサンプリング用トランジスタT1をオンして駆動用トランジスタT2の制御端（ゲートG）を基準電位Vofsにセットする一方、スイッチングトランジスタT3をオンして駆動用トランジスタT2の出力電流端（ソースS）を基準電位Vofsに対して閾電圧Vthよりも低い固定電位Vssにセットした後、スイッチングトランジスタT3をオフして駆動用トランジスタT2の閾電圧Vthに相当する電圧を保持容量C1に書き込む。

40

【0020】

制御用スキャナ（ライトスキャナ）4は非発光期間中に各画素2に対して移動度補正動作を実行している。具体的にはライトスキャナ4は、信号線SLが信号電位Vsigにある時間帯にサンプリング用トランジスタT1を導通状態にするため、所定の時間幅の制御信号を第1走査線WSに出力し、以って保持容量C1に信号電位を保持すると同時に駆動用トランジスタT2の移動度 μ に対する補正を信号電位に加えている。また制御用スキャナ（ライトスキャナ）4は、保持容量C1に信号電位が保持された時点で、サンプリング

50

用トランジスタT1を非導通状態にして駆動用トランジスタの出力電流端（ソースS）の電位変動に制御端（ゲートG）の電位変動が追従し以って両者間の電圧 V_{gs} を一定に維持するブートストラップ動作を制御している。

【0021】

図3は、図2に示した本発明にかかる画素の動作説明に供するタイミングチャートである。走査線WS、走査線AZ及び信号線SLの電位変化を時間軸を揃えて示している。サンプリング用トランジスタT1はNチャネル型であり、走査線WSがハイレベルになったときオンする。スイッチングトランジスタT3もNチャネル型であり、走査線AZがハイレベルになったときオンする。一方信号線SLに供給される映像信号は、1水平周期（1H）で信号電位 V_{sig} と基準電位 V_{ofs} との間で切り換える。

10

【0022】

このタイミングチャートは、走査線WS、走査線AZ及び信号線SLの電位変化と時間軸を合わせて、駆動用トランジスタT2のゲートG及びソースSの電位変化を表している。ゲートGとソースSとの間の電位差 V_{gs} にしたがって、駆動用トランジスタT2の動作状態を制御している。

【0023】

図3のタイミングチャートに示すように、画素は前フィールドの発光期間（1）が終わった後、当該フィールドの非発光期間（2）～（6）に進み、その後当該フィールドの発光期間（7）に入る。この非発光期間（2）～（6）で、駆動用トランジスタT2のリセット動作（準備動作）、閾電圧補正動作、信号電位の書き込み動作、駆動用トランジスタT2の移動度補正動作などを行う。具体的には準備期間（2）～（4）で駆動用トランジスタT2のゲートGを基準電位 V_{ofs} に初期化する一方、ソースSを固定電位 V_{ss} に初期化する。その後閾電圧補正期間（5）で駆動用トランジスタT2の閾電圧 V_{th} に相当する電圧をゲートGとソースSとの間に接続された保持容量C1に書き込む。その後書き込み／移動度補正期間（6）で信号電位 V_{sig} の書き込みと同時に駆動用トランジスタT2の移動度補正動作を行う。

20

【0024】

図4～図11を参照して、図2に示した本発明にかかる画素回路の動作をさらに詳細に説明する。まず図4に示すように前フィールドの発光期間（1）では、サンプリング用トランジスタT1及びスイッチングトランジスタT3がオフしている。この時駆動用トランジスタT2は飽和領域で動作するように設定されているため、前述のトランジスタ特性式に従って駆動用トランジスタT2はゲート電圧 V_{gs} に応じた駆動電流 I_{ds} を発光素子ELに流す。

30

【0025】

続いて図5に示すように当該フィールドの準備期間（2）に入ると、スイッチングトランジスタT3をオンして駆動用トランジスタT2のソースSを固定電位 V_{ss} にセットする。この時固定電位 V_{ss} は発光素子ELの閾電圧 V_{thel} とカソード電位 V_{cat} の和よりも小さく設定されている。即ち $V_{ss} < V_{thel} + V_{cat}$ に設定されており、発光素子ELは逆バイアス状態に置かれるので駆動電流 I_{ds} は流れ込まない。よって発光素子ELは消灯する。点線で示すように駆動用トランジスタT2から供給された出力電流 I_{ds} はソースSを通過して固定電位 V_{ss} に流れる。

40

【0026】

続いて図6に示すように準備期間（3）を経て準備期間（4）に進むと、信号線SLの電位が V_{sig} から V_{ofs} に切り換えると共に、サンプリング用トランジスタT1をオンして、駆動用トランジスタT2のゲートGを基準電位 V_{ofs} に設定する。この時駆動用トランジスタT2のゲート／ソース間電圧 V_{gs} は $V_{ofs} - V_{ss}$ という値をとる。ここで $V_{gs} = V_{ofs} - V_{ss} > V_{th}$ に設定されている。この $V_{ofs} - V_{ss}$ が駆動用トランジスタT2の閾電圧 V_{th} よりも大きくないと後続の閾電圧補正動作を正常に行うことができない。但し $V_{gs} = V_{ofs} - V_{ss} > V_{th}$ であるため、駆動用トランジスタT2はオン状態であり、ドレイン電流 $I_{ds'}$ が電源ラインVccから固定電位V

50

$s s$ に向かって流れる。即ち準備期間(2)～(4)の間、非発光期間であるのにもかかわらず発光に寄与しない貫通電流が電源ライン $V c c$ から固定電位 $V s s$ に向かって無駄に流れていることになる。しかしながらこの準備期間(2)～(4)は駆動用トランジスタ $T 2$ のゲート G 及びソース S を閾電圧補正動作に備えて初期化するために必要である。

【0027】

この後図7に示すように閾電圧補正期間(5)に入ると、スイッチングトランジスタ $T 3$ をオフしてソース S を固定電位 $V s s$ から切り離す。発光素子 $E L$ の等価回路は図示するように、ダイオード接続されたトランジスタ $T e l$ と等価容量 $C e l$ の並列接続で表される。ここでソース S の電位(即ち発光素子のアノード電位)がカソード電位 $V c a t$ に発光素子 $E L$ の閾電圧 $V t h e l$ を足した値よりも低い限り、発光素子 $E L$ は非発光状態に置かれ、わずかなリーク電流が流れるに過ぎない。よって電源ライン $V c c$ から駆動用トランジスタ $T 2$ を通して供給された電流は、一点差線で示すようにほとんど保持容量 $C 1$ と等価容量 $C e l$ を充電するために使われる。

10

【0028】

図8は、閾電圧補正期間(5)における、駆動用トランジスタ $T 2$ のソース電圧の時間的な変化を示すグラフである。グラフから明らかなように、駆動用トランジスタ $T 2$ のソース電圧は時間の経過と共に固定電位 $V s s$ から上昇していく。一定期間後駆動用トランジスタ $T 2$ のソース電圧は $V o f s - V t h$ のレベルに達し、 $V g s$ が丁度 $V t h$ になる。この時点で駆動用トランジスタ $T 2$ がカットオフし、 $V t h$ に相当する電圧が駆動用トランジスタ $T 2$ のソース S とゲート G との間に配されている保持容量 $C 1$ に書き込まれる。閾電圧補正動作が完了した時点でも、ソース電圧 $V o f s - V t h$ はカソード電位 $V c a t$ に発光素子の閾電圧 $V t h e l$ を足した値よりも低くなっている。

20

【0029】

続いて図9に示すように書き込み期間／移動度補正期間(6)に進み、信号線 $S L$ を基準電位 $V o f s$ から信号電位 $V s i g$ に切り換える。信号電位 $V s i g$ は階調に応じた電圧となっている。この時点でサンプリング用トランジスタ $T 1$ はオンしているため、駆動用トランジスタ $T 2$ のゲート G の電位は $V s i g$ となる。これにより駆動用トランジスタ $T 2$ がオンし、電源ライン $V c c$ から電流が流れるため、ソース S の電位が時間と共に上昇していく。この時点で依然としてソース S の電位が発光素子 $E L$ の閾電圧 $V t h e l$ とカソード電圧 $V c a t$ の和を超えていなければ、発光素子 $E L$ には僅かなリーク電流が流れるだけであり、駆動用トランジスタ $T 2$ から供給された電流はそのほとんどが保持容量 $C 1$ と等価容量 $C e l$ の充電に使用される。この充電過程で前述したようにソース S の電位が上昇していく。

30

【0030】

この書き込み期間(6)では既に駆動用トランジスタ $T 2$ の閾電圧補正動作は完了しているため、駆動用トランジスタ $T 2$ が供給する電流はその移動度 μ を反映したものとなる。具体的に言うと駆動用トランジスタ $T 2$ の移動度 μ が大きい場合、駆動用トランジスタ $T 2$ が供給する電流量が大きくなり、ソース S の電位上昇も早い。逆に移動度 μ が小さいとき駆動用トランジスタ $T 2$ の電流供給量は小さく、ソース S の電位上昇は遅くなる。この様に駆動用トランジスタ $T 2$ の出力電流を保持容量 $C 1$ に負帰還することで、駆動用トランジスタ $T 2$ のゲート／ソース間電圧 $V g s$ は移動度 μ を反映した値となり、一定時間経過後には完全に移動度 μ を補正した $V g s$ の値となる。即ちこの書き込み期間(6)では、駆動用トランジスタ $T 2$ から流れ出た電流を保持容量 $C 1$ に負帰還することで、駆動用トランジスタ $T 2$ の移動度 μ の補正も同時に行っている。

40

【0031】

図10は、移動度補正期間(6)における駆動用トランジスタ $T 2$ のソース電圧の時間変化を表している。移動度 μ が大きい場合、実線で示すように駆動用トランジスタ $T 2$ のソース電圧の上昇分が大きい一方、移動度 μ が小さい場合点線で示すようにソース電圧の上昇分が少ない。換言すると移動度 μ が大きいほど $V g s$ の圧縮が強くなるため、駆動用トランジスタの電流供給能力が抑えられることになる。逆に移動度 μ が小さい場合 $V g s$

50

に強い圧縮がかからないので、駆動用トランジスタT2の電流供給量に悪い影響はない。この様にして駆動用トランジスタT2の移動度 μ のばらつきを補正することができる。

【0032】

最後に図11に示すように当該フィールドの発光期間(7)に入ると、サンプリング用トランジスタT1がオフし、駆動用トランジスタT2のゲートGが信号線SLから切り離される。これによりゲートGの電位の上昇が可能となり、保持容量C1に保持された V_{gs} の値を一定に保ちつつ、ゲートGの電位上昇に連動してソースSの電位も上昇する。これにより発光素子ELの逆バイアス状態が解消し、駆動用トランジスタT2は V_{gs} に応じたドレイン電流 $I_{ds'}$ を発光素子ELに流す。ソースSの電位は発光素子ELに $I_{ds'}$ という電流が流れる電圧 V_x まで上昇し、発光素子ELが発光する。ここで発光素子ELは発光時間が長くなるとその電流/電圧特性は変化する。このためソースSの電位も変化する。しかしながら駆動用トランジスタT2のゲート/ソース間電圧 V_{gs} はブートストラップ動作により一定値に保たれているので、発光素子ELに流れる電流は変化しない。よって発光素子ELの電流/電圧特性が劣化しても、一定電流 I_{ds} が常に流れ続け、発光素子ELの輝度が変化することはない。

10

【0033】

図12は、本発明にかかる表示装置の別の実施形態を示すタイミングチャートである。画素の回路構成自体は図2に示した通りであるが、制御シーケンスが図3のタイミングチャートと異なる。本実施形態は閾電圧補正動作を分割していることに特徴がある。図示するようにスイッチングトランジスタT3をオフして閾電圧補正動作を開始した後、信号線SLが基準電位 V_{ofs} にある間にサンプリング用トランジスタT1をオフする。サンプリング用トランジスタT1をオフすると、駆動用トランジスタT2のゲート/ソース間電圧 V_{gs} によって電流が流れてゲートG及びソースSの電位は共に上昇していく。そして信号線SLを再び基準電位 V_{ofs} とし且つサンプリング用トランジスタT1をオンした時にソースSの電位が $V_{ofs} - V_{th}$ 以下であれば再度閾値補正動作を行うことが可能である。本実施形態では閾電圧補正時間を自由に決定することが可能であり、完全に閾電圧補正動作を行うことができる。

20

【0034】

本発明にかかる表示装置は、図13に示すような薄膜デバイス構成を有する。本図は、絶縁性の基板に形成された画素の模式的な断面構造を表している。図示するように、画素は、複数の薄膜トランジスタを含むトランジスタ部(図では1個のTFTを例示)、保持容量などの容量部及び有機EL素子などの発光部とを含む。基板の上にTFTプロセスでトランジスタ部や容量部が形成され、その上に有機EL素子などの発光部が積層されている。その上に接着剤を介して透明な対向基板を貼り付けてフラットパネルとしている。

30

【0035】

本発明にかかる表示装置は、図14に示すようにフラット型のモジュール形状のものを含む。例えば絶縁性の基板上に、有機EL素子、薄膜トランジスタ、薄膜容量等からなる画素をマトリックス状に集積形成した画素アレイ部を設ける、この画素アレイ部(画素マトリックス部)を囲むように接着剤を配し、ガラス等の対向基板を貼り付けて表示モジュールとする。この透明な対向基板には必要に応じて、カラーフィルタ、保護膜、遮光膜等を設けてもよい。表示モジュールには、外部から画素アレイ部への信号等を入出力するためのコネクタとして例えばFPC(フレキシブルプリントサーキット)を設けてもよい。

40

【0036】

以上説明した本発明における表示装置は、フラットパネル形状を有し、様々な電子機器、例えば、デジタルカメラ、ノート型パーソナルコンピューター、携帯電話、ビデオカメラなど、電子機器に入力された、若しくは、電子機器内で生成した映像信号を画像若しくは映像として表示するあらゆる分野の電子機器のディスプレイに適用することが可能である。以下この様な表示装置が適用された電子機器の例を示す。

【0037】

50

図１５は本発明が適用されたテレビであり、フロントパネル１２、フィルターガラス１３等から構成される映像表示画面１１を含み、本発明の表示装置をその映像表示画面１１に用いることにより作製される。

【００３８】

図１６は本発明が適用されたデジタルカメラであり、上が正面図で下が背面図である。このデジタルカメラは、撮像レンズ、フラッシュ用の発光部１５、表示部１６、コントロールスイッチ、メニュースイッチ、シャッター１９等を含み、本発明の表示装置をその表示部１６に用いることにより作製される。

【００３９】

図１７は本発明が適用されたノート型パーソナルコンピュータであり、本体２０には文字等を入力するとき操作されるキーボード２１を含み、本体カバーには画像を表示する表示部２２を含み、本発明の表示装置をその表示部２２に用いることにより作製される。

10

【００４０】

図１８は本発明が適用された携帯端末装置であり、左が開いた状態を表し、右が閉じた状態を表している。この携帯端末装置は、上側筐体２３、下側筐体２４、連結部（ここではヒンジ部）２５、ディスプレイ２６、サブディスプレイ２７、ピクチャーライト２８、カメラ２９等を含み、本発明の表示装置をそのディスプレイ２６やサブディスプレイ２７に用いることにより作製される。

【００４１】

図１９は本発明が適用されたビデオカメラであり、本体部３０、前方を向いた側面に被写体撮影用のレンズ３４、撮影時のスタート／ストップスイッチ３５、モニター３６等を含み、本発明の表示装置をそのモニター３６に用いることにより作製される。

20

【図面の簡単な説明】

【００４２】

【図１】本発明にかかる表示装置の全体構成を示すブロック図である。

【図２】本発明にかかる表示装置の画素構成を示す回路図である。

【図３】本発明にかかる表示装置の動作説明に供するタイミングチャートである。

【図４】本発明にかかる画素の動作説明に供する模式図である。

【図５】同じく動作説明に供する模式図である。

【図６】同じく動作説明に供する模式図である。

30

【図７】同じく動作説明に供する模式図である。

【図８】同じく動作説明に供するグラフである。

【図９】同じく動作説明に供する模式図である。

【図１０】同じく動作説明に供するグラフである。

【図１１】同じく動作説明に供する模式図である。

【図１２】本発明にかかる表示装置の別の実施形態を示すタイミングチャートである。

【図１３】本発明にかかる表示装置のデバイス構成を示す断面図である。

【図１４】本発明にかかる表示装置のモジュール構成を示す平面図である。

【図１５】本発明にかかる表示装置を備えたテレビジョンセットを示す斜視図である。

【図１６】本発明にかかる表示装置を備えたデジタルスチルカメラを示す斜視図である。

40

【図１７】本発明にかかる表示装置を備えたノート型パーソナルコンピュータを示す斜視図である。

【図１８】本発明にかかる表示装置を備えた携帯端末装置を示す模式図である。

【図１９】本発明にかかる表示装置を備えたビデオカメラを示す斜視図である。

【図２０】従来の表示装置の一例を示す回路図である。

【図２１】従来の表示装置の問題点を表すグラフである。

【図２２】従来の表示装置の別の例を示す回路図である。

【符号の説明】

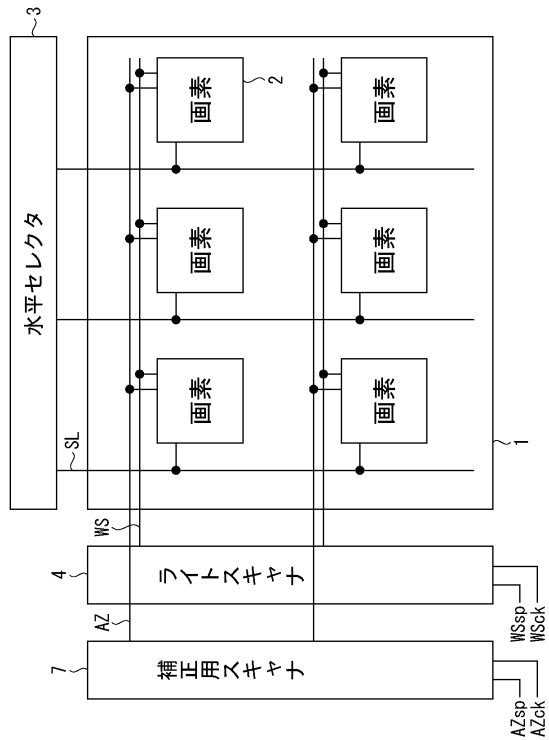
【００４３】

１・・・画素アレイ部、２・・・画素、３・・・水平セレクト、４・・・ライトスキャナ

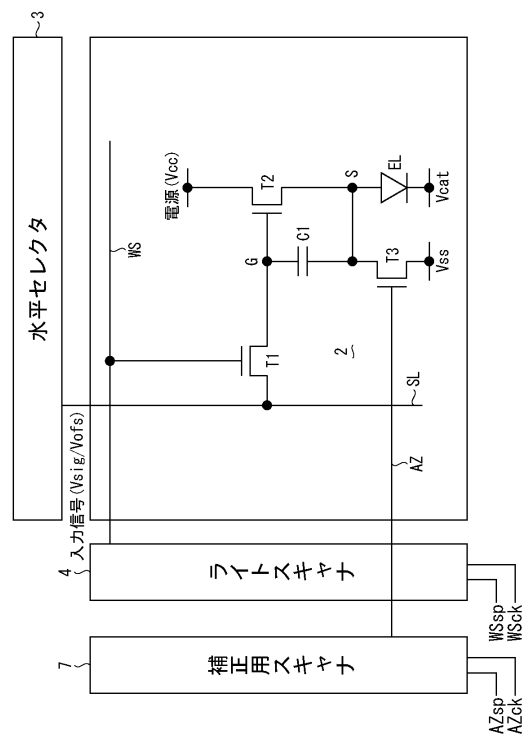
50

、 5・・・ドライブスキャナ、 7・・・補正用スキャナ、 T 1・・・サンプリング用トランジスタ、 T 2・・・駆動用トランジスタ、 T 3・・・スイッチングトランジスタ、 C 1・・・保持容量、 E L・・・発光素子

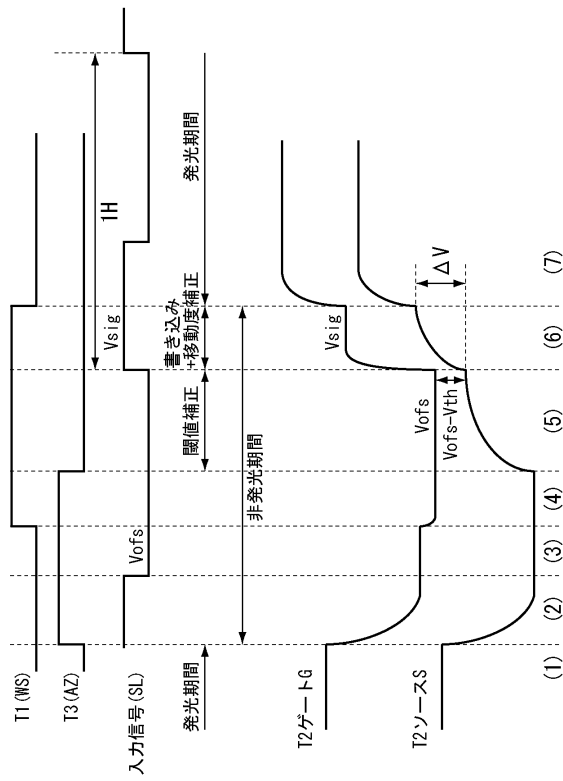
【図 1】



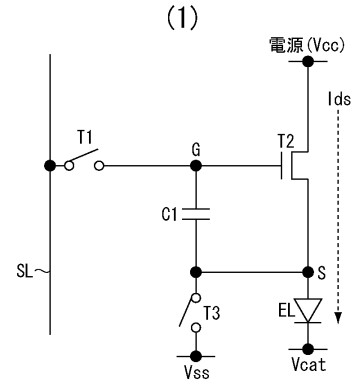
【図 2】



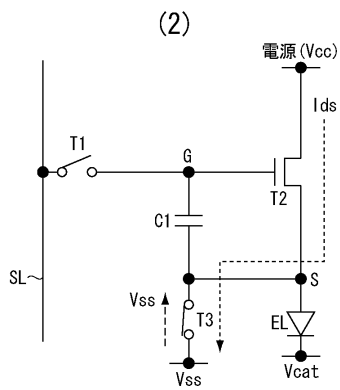
【図 3】



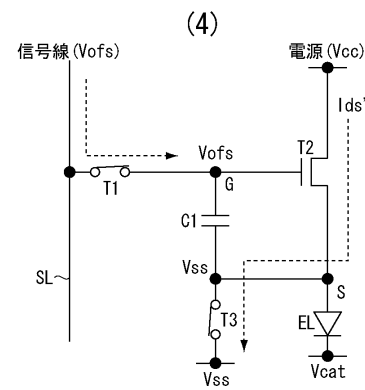
【図 4】



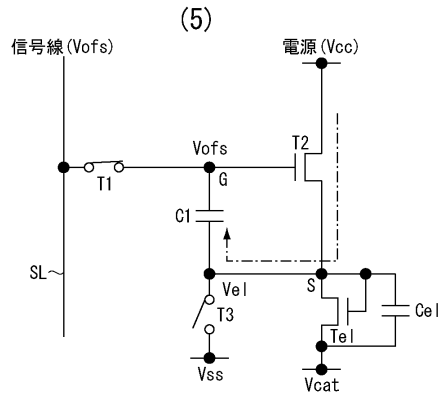
【図 5】



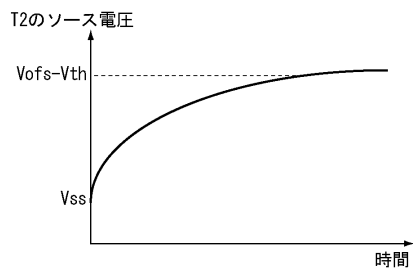
【図 6】



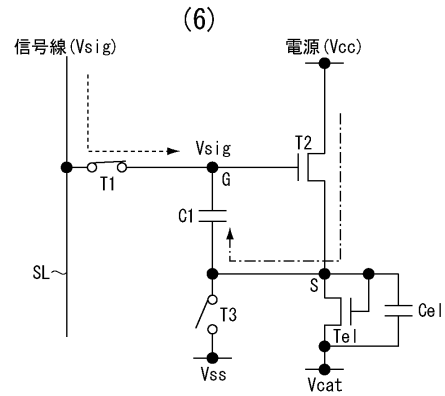
【図 7】



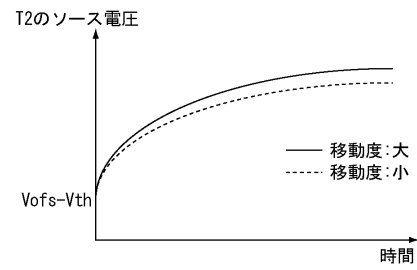
【図 8】



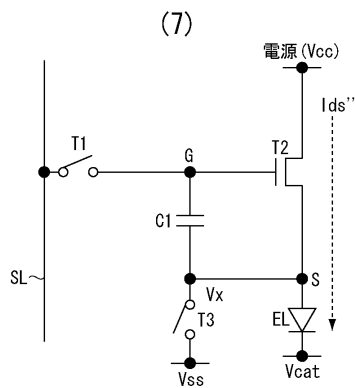
【図 9】



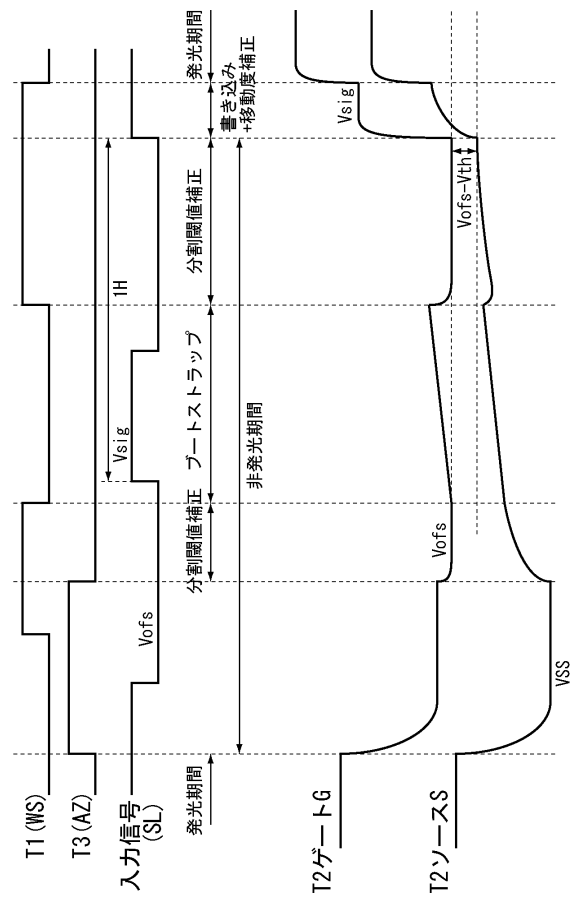
【図 10】



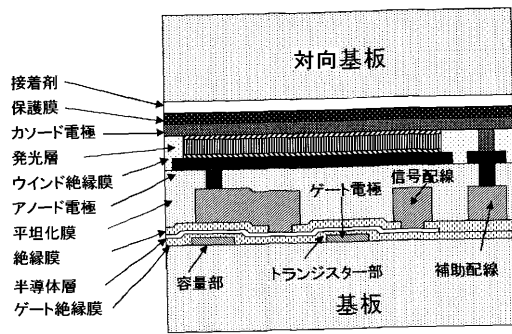
【図 11】



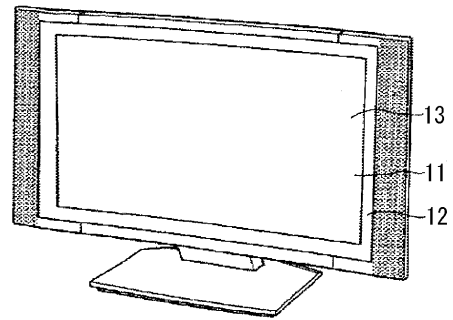
【図 12】



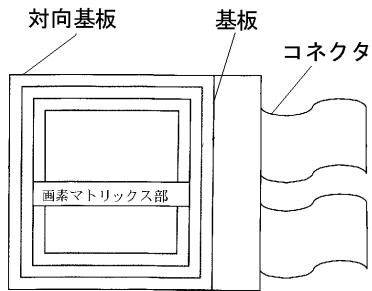
【図 13】



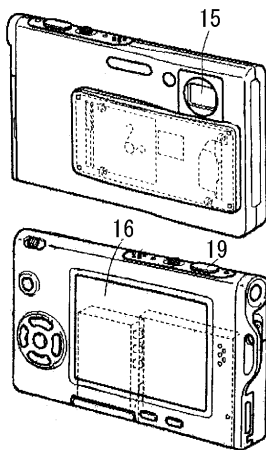
【図 15】



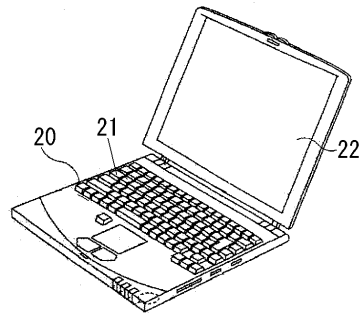
【図 14】



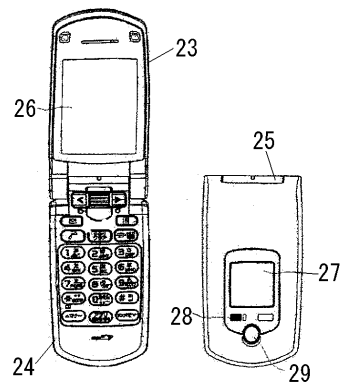
【図 16】



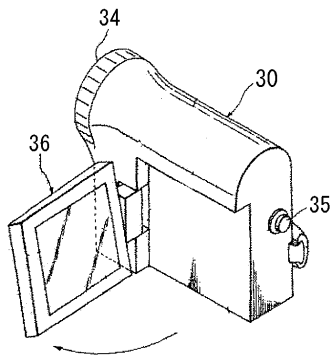
【図 17】



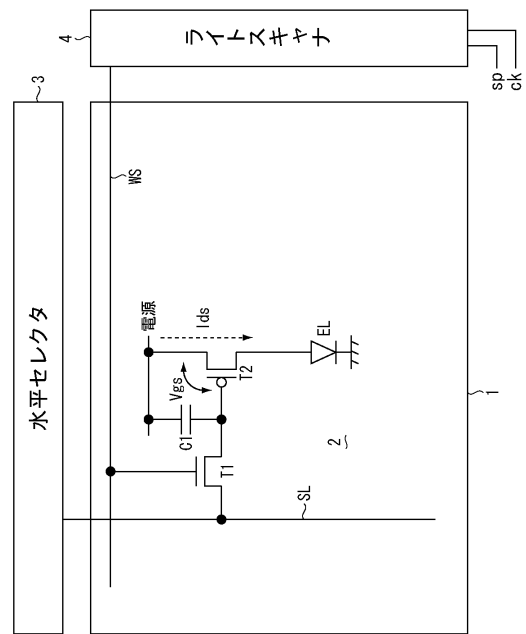
【図 18】



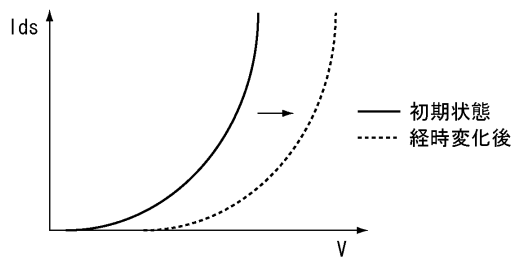
【図 19】



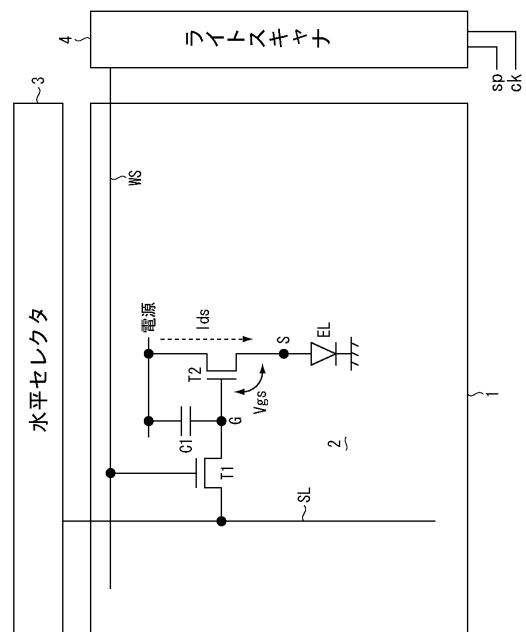
【図 20】



【図 21】



【図 22】



フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 6 2 4 B
G 0 9 G 3/20 6 4 2 A
G 0 9 G 3/20 6 7 0 J
H 0 5 B 33/14 A

(56)参考文献 特開2003-271095 (JP, A)
特開2005-258326 (JP, A)
特開2003-255897 (JP, A)
特開2003-216110 (JP, A)
特開2006-53539 (JP, A)
特開2005-331900 (JP, A)
特表2008-521033 (JP, A)

(58)調査した分野(Int.Cl., DB名)
G 0 9 G 3/00 — 3/38
H 0 1 L 51/50

专利名称(译)	显示装置及其驱动方法和电子设备		
公开(公告)号	JP5309455B2	公开(公告)日	2013-10-09
申请号	JP2007067005	申请日	2007-03-15
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
当前申请(专利权)人(译)	索尼公司		
[标]发明人	内野勝秀 山本哲郎		
发明人	内野 勝秀 山本 哲郎		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	G09G3/3225 G09G3/3233 G09G5/10 G09G2300/0819 G09G2300/0842 G09G2300/0861 G09G2320/043		
FI分类号	G09G3/30.J G09G3/30.K G09G3/20.611.H G09G3/20.621.A G09G3/20.622.D G09G3/20.624.B G09G3/20.642.A G09G3/20.670.J H05B33/14.A G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC21 3K107/CC33 3K107/EE03 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD05 5C080/DD29 5C080/EE28 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C080/KK07 5C080/KK43 5C080/KK47 5C380/AA01 5C380/AB06 5C380/AB11 5C380/AB32 5C380/AC07 5C380/AC08 5C380/AC09 5C380/AC11 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BD02 5C380/CA08 5C380/CA12 5C380/CA53 5C380/CB01 5C380/CB16 5C380/CB31 5C380/CC02 5C380/CC03 5C380/CC04 5C380/CC05 5C380/CC06 5C380/CC07 5C380/CC08 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC38 5C380/CC63 5C380/CC71 5C380/CD012 5C380/CD013 5C380/CD024 5C380/CF07 5C380/DA02 5C380/DA06 5C380/DA47 5C380/DA50		
代理人(译)	吉井正明 山本隆久		
审查员(译)	武田 悟		
其他公开文献	JP2008225345A		
外部链接	Espacenet		

摘要(译)

提供一种具有均匀发光亮度的显示装置，而不受阈值电压和驱动晶体管等的迁移率的影响。根据从扫描线提供的控制信号使采样晶体管导通，并对从信号线提供的视频信号进行采样，并将视频信号保持在保持电容器中。驱动晶体管T2接收来自电源线Vcc的电流，并根据所保持的信号电位向发光元件EL提供驱动电流，以使其进入发光状态。在采样视频信号之前，开关晶体管T3根据从扫描线AZ提供的控制信号导通，将驱动晶体管T2的源极连接到固定电位Vss，以将发光元件EL设置为非发光状态，校正驱动晶体管T2的阈值电压和迁移率的变化。 .The

