

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4731996号  
(P4731996)

(45) 発行日 平成23年7月27日 (2011.7.27)

(24) 登録日 平成23年4月28日 (2011.4.28)

(51) Int.Cl.

F I

H O 1 L 51/50 (2006.01)

H O 5 B 33/22 A

H O 5 B 33/12 (2006.01)

H O 5 B 33/22 C

G O 9 F 9/30 (2006.01)

H O 5 B 33/12 C

H O 1 L 27/32 (2006.01)

H O 5 B 33/14 A

G O 9 F 9/30 3 6 5 Z

請求項の数 14 (全 32 頁)

(21) 出願番号 特願2005-146844 (P2005-146844)  
 (22) 出願日 平成17年5月19日 (2005.5.19)  
 (65) 公開番号 特開2006-5340 (P2006-5340A)  
 (43) 公開日 平成18年1月5日 (2006.1.5)  
 審査請求日 平成20年4月4日 (2008.4.4)  
 (31) 優先権主張番号 特願2004-151103 (P2004-151103)  
 (32) 優先日 平成16年5月20日 (2004.5.20)  
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000153878  
 株式会社半導体エネルギー研究所  
 神奈川県厚木市長谷398番地  
 (72) 発明者 山崎 舜平  
 神奈川県厚木市長谷398番地 株式会社  
 半導体エネルギー研究所内  
 (72) 発明者 野村 亮二  
 神奈川県厚木市長谷398番地 株式会社  
 半導体エネルギー研究所内  
 (72) 発明者 瀬尾 哲史  
 神奈川県厚木市長谷398番地 株式会社  
 半導体エネルギー研究所内  
 (72) 発明者 安部 寛子  
 神奈川県厚木市長谷398番地 株式会社  
 半導体エネルギー研究所内

最終頁に続く

(54) 【発明の名称】 発光素子及び表示装置

(57) 【特許請求の範囲】

【請求項1】

第1の電極と、  
 前記第1の電極上の第1の発光層と、  
 前記第1の発光層上の中間導電層と、  
 前記中間導電層上の第2の発光層と、  
 前記第2の発光層上の第2の電極と、を有し、  
 前記中間導電層は電子注入を担う層と、前記電子注入を担う層と接する正孔注入を担う層とを含み、

前記電子注入を担う層と前記正孔注入を担う層の少なくとも一方は島状の層であり、  
 前記正孔注入を担う層は、酸化モリブデンと芳香族アミン類とを含む

ことを特徴とする発光素子。

【請求項2】

第1の電極と、複数の発光層と、前記複数の発光層の間に挟まれた複数の中間導電層と、  
 第2の電極と、を積層してなり、

前記中間導電層は電子注入を担う層と、前記電子注入を担う層と接する正孔注入層を担う層とを含み、

前記電子注入を担う層と前記正孔注入層を担う層の少なくとも一方は島状の層であり、  
 前記正孔注入を担う層は、酸化モリブデンと芳香族アミン類とを含む

10

20

ことを特徴とする発光素子。

【請求項 3】

第 1 の電極と第 2 の電極の間に、1 番目から  $n$  番目 ( $n$  は 2 以上の整数) までの  $n$  個の発光層を順次積層してなり、

$k$  番目 ( $k$  は、1  $\leq k \leq (n - 1)$  なる整数) の発光層と ( $k + 1$ ) 番目の発光層との間には、中間導電層が含まれ、

前記中間導電層には電子注入を担う層と、前記電子注入を担う層と接する正孔注入を担う層とを含み、

前記電子注入を担う層と前記正孔注入を担う層の少なくとも一方は島状の層であり、

前記正孔注入を担う層は、酸化モリブデンと芳香族アミン類とを含む

10

ことを特徴とする発光素子。

【請求項 4】

請求項 1 乃至請求項 3 のいずれか一において、

前記電子注入を担う層は、 $Mg - Ag$  合金、 $Al - Li$  合金、 $Mg - Li$  合金、 $Ca_3N_2$  又は  $Mg_3N_2$  を含むことを特徴とする発光素子。

【請求項 5】

請求項 1 乃至請求項 4 のいずれか一において、

前記正孔注入を担う層が前記島状の層であることを特徴とする発光素子。

【請求項 6】

基板上に設けられたトランジスタと、層間絶縁膜を介して前記トランジスタと接続された発光素子とを有し、

20

前記発光素子は、

第 1 の電極と、

前記第 1 の電極上の第 1 の発光層と、

前記第 1 の発光層上の中間導電層と、

前記中間導電層上の第 2 の発光層と、

前記第 2 の発光層上の第 2 の電極と、を有し、

前記中間導電層は電子注入を担う層と、前記電子注入を担う層と接する正孔注入を担う層を含み、

前記電子注入を担う層と前記正孔注入を担う層の少なくとも一方は島状の層であり、

30

前記正孔注入を担う層は、酸化モリブデンと芳香族アミン類とを含む

ことを特徴とする表示装置。

【請求項 7】

基板上に設けられたトランジスタと、層間絶縁膜を介して前記トランジスタと接続された発光素子とを有し、

前記発光素子は、

第 1 の電極と、複数の発光層と、前記複数の発光層の間に挟まれた複数の中間導電層と、

第 2 の電極と、を積層してなり、

前記中間導電層は電子注入を担う層と、前記電子注入を担う層と接する正孔注入層を担う層とを含み、

40

前記電子注入を担う層と前記正孔注入層を担う層の少なくとも一方は島状の層であり、

前記正孔注入を担う層は、酸化モリブデンと芳香族アミン類とを含む

ことを特徴とする表示装置。

【請求項 8】

基板上に設けられたトランジスタと、層間絶縁膜を介して前記トランジスタと接続された発光素子とを有し、

前記発光素子は、

第 1 の電極と第 2 の電極の間に、1 番目から  $n$  番目 ( $n$  は 2 以上の整数) までの  $n$  個の発光層を順次積層してなり、

50

k 番目 ( k は、1 ≤ k ≤ ( n - 1 ) なる整数 ) の発光層と ( k + 1 ) 番目の発光層との間には、中間導電層が含まれ、

前記中間導電層には電子注入を担う層と、前記電子注入を担う層と接する正孔注入を担う層とを含み、

前記電子注入を担う層と前記正孔注入を担う層の少なくとも一方は島状の層であり、

前記正孔注入を担う層は、酸化モリブデンと芳香族アミン類とを含む

ことを特徴とする表示装置。

#### 【請求項 9】

請求項 6 乃至請求項 8 のいずれかーにおいて、

前記電子注入を担う層は、Mg - Ag 合金、Al - Li 合金、Mg - Li 合金、Ca<sub>3</sub>N<sub>2</sub> 又は Mg<sub>3</sub>N<sub>2</sub> を含むことを特徴とする表示装置。 10

#### 【請求項 10】

請求項 6 乃至請求項 9 のいずれかーにおいて、

前記正孔注入を担う層が前記島状の層であることを特徴とする表示装置。

#### 【請求項 11】

請求項 6 乃至請求項 10 のいずれかーにおいて、

前記層間絶縁膜は炭素を含み、かつ遮光性を有することを特徴とする表示装置。

#### 【請求項 12】

請求項 6 乃至請求項 11 のいずれかーにおいて、

前記発光素子に接して、炭素を含み、かつ遮光性を有する隔壁層が設けられていることを特徴とする表示装置。 20

#### 【請求項 13】

請求項 6 乃至請求項 12 のいずれかーにおいて、

前記トランジスタと前記発光素子は、アルミニウム及びニッケルを含む合金からなる配線によって接続されていることを特徴とする表示装置。

#### 【請求項 14】

請求項 6 乃至請求項 12 のいずれかーにおいて、

前記トランジスタと前記発光素子は、アルミニウムと、ニッケルと、炭素を含む合金からなる配線によって接続されていることを特徴とする表示装置。

#### 【発明の詳細な説明】

30

#### 【技術分野】

#### 【0001】

本発明は、陽極、陰極、及び前記陽極と陰極との間に、エレクトロルミネセンス（以下、「EL」という。）と呼ばれる現象によって発光する薄膜を挟んだ構造からなる素子（以下、「発光素子」という。）、並びに該発光素子を基板上に備えた表示装置に関する。また、該発光素子を映像表示部に備えた電子機器に関する。

#### 【背景技術】

#### 【0002】

ELディスプレイは、次世代のフラットパネルディスプレイとして最も注目されている発光装置の一つである。発光装置に用いられる発光素子は、二つの電極間に有機化合物から成る薄膜（以下、「有機薄膜」という。）を設置し、電極に通電することによって発光を得るものである。陰極から注入された電子および陽極から注入された正孔が有機薄膜で再結合して分子励起子を形成し、その分子励起子が基底状態に戻る際に光子が放出される、すなわち発光に至る。この時、一つの電子と一つの正孔が再結合することによって分子励起子が一分子生成する。この分子励起子が発光を伴いながら基底状態に失活する際、励起状態と基底状態のエネルギー差に相当する波長の光子（以下、フォトンという。）が一つ放出される（これを輻射過程と呼ぶ。）。 40

#### 【0003】

通常の有機EL素子では、有機薄膜は一对の陽極と陰極に挟まれている。従って、陽極と陰極から注入される正孔と電子（以下、正孔と電子を区別しない場合、キャリアと記す。 50

) の数と放出されるフォトン数の比率、すなわち量子効率 $\eta$ は1を超えることは無い。

#### 【0004】

このような制約を解決する方法の一つとして、前記陰極と陽極とは別に、素子内に新たに中間導電層を形成する手法が提案されている(特許文献1参照)。

【特許文献1】特開平11-329748号公報(第6~7頁、図3)

#### 【0005】

特許文献1では、一対の陽極11と陰極12に挟まれた素子内に、Alq(8-ヒドロキシキノリンのAl錯体)とLiからなるAlq:Li層13とIn-Zn-O(インジウム・亜鉛酸化物)層14を形成し、これらの層の陽極側と陰極側の両方に有機層15、16が設置された有機EL素子が提案されている(図14参照)。なお、17は層間絶縁膜である。ここで、Alq:Li層とIn-Zn-O層を積層した層は中間導電層と定義されている。このような構成の有機EL素子では、通常の有機EL素子と同様、まず陽極と陰極からそれぞれ正孔と電子が注入される。正孔は陰極側へ、電子は陽極側へと輸送される。ここで特徴的なことは、前記中間導電層からもキャリアが供給されることである。すなわち、中間導電層の陽極側(Alq:Li層13側)から電子が有機層15に注入され、同時に中間導電層の陰極側(In-Zn-O層14側)から正孔が有機層16に注入される。陽極側の有機層15では、陽極11から注入された正孔と中間導電層13、14から注入された電子が再結合し、分子励起子が生成して発光を得ることができる。同様に陰極側の有機層16においては、陰極12から注入された電子と前記中間導電層13、14から注入された正孔が再結合し、生成する分子励起子の輻射過程によって発光が得られる。

#### 【0006】

上述した機構により、あたかもこの有機EL素子は、通常の有機EL素子を直列に並べたものと同様の効果を得ることができる。すなわち、通常の有機EL素子と比較して駆動電圧はほぼ2倍になるものの、同じ電流密度から2倍のフォトン数を得ることができるのである。従って、量子効率はほぼ2倍となるのである。この手法を応用することで、さらに量子効率を増大させることも可能である。例えば二つの中間導電層と三つの有機薄膜を交互に設置すれば、3つの有機EL素子を直列に設置したのと同様の効果が得られる。従って、駆動電圧は約3倍になるが、同時に量子効率はほぼ3倍になり、高輝度の有機EL素子を提供することが可能となる。

#### 【0007】

この概念を実現するための必要条件は、有機層に挟まれる中間導電層が透明であるということである。この必要条件をクリアするため、中間導電層に使用できる材料に制約が生まれる。これまでに様々な材料が提案されているが、現実的に使用されているものとしては、1) Alqやバソクプロイン(BCP)などの電子輸送性化合物と、アルカリ金属などの電子注入性化合物からなる混合層とITO(インジウムスズ酸化物)やIZO(インジウム亜鉛酸化物)などの透明電極の積層、2) 前記電子輸送性化合物と電子注入性化合物からなる混合層と金属酸化物の積層、3) 前記電子輸送性化合物と電子注入性化合物からなる混合層と電子受容性有機化合物の積層、などに限られている。

#### 【0008】

上述した材料を用いることで、中間導電層は透明性を維持することができるが、やはり材料の制約は非常に大きく、素子の作製プロセスも複雑になる。例えば特許文献1の手法で説明すると、まず有機層は通常、真空蒸着法によって形成される。この手法によって電子輸送性化合物と電子注入性化合物の混合層を有機層上に容易に形成することができる。しかし、ITOやIZOなどの透明電極は真空蒸着法では成膜することができず、スパッタにより成膜される。従って、素子を一度蒸着用の成膜室からスパッタ用の成膜室へ移動した後に、これらの透明電極を形成しなければならず、製造プロセスが煩雑となる。

#### 【0009】

また、特許文献1に関連する技術として、特許文献2及び3に示される、複数個の発光ユニットが1層の等電位面を形成する層によって仕切られている有機エレクトロルミネッセ

10

20

30

40

50

ンス素子、並びに、特許文献4に示される、二つの有機EL層の間に、導電体薄膜層が挿入された構造を有する有機EL素子が知られている。

【特許文献2】特開平2003-45676号公報(第1頁、図3)

【特許文献3】特開平2003-272860号公報(第1頁、図8)

【特許文献4】特開平2003-264085号公報(第11頁、図7)

【発明の開示】

【発明が解決しようとする課題】

【0010】

本発明は、上記問題点に鑑みてなされたものであり、発光層として機能する有機薄膜に挟まれた中間導電層として使用可能な材料の選択幅を大幅に広げ、発光効率が高く、消費電力が小さく、信頼性の高い有機EL素子に代表される発光素子及び該発光素子を用いた表示装置(発光装置)を提供することを課題とする。

10

【課題を解決するための手段】

【0011】

本発明に係る発光素子は、第1の電極と、第1の発光層と、中間導電層と、第2の発光層と、第2の電極と、を少なくとも積層してなる発光素子であり、前記中間導電層は電子注入を担う層と、前記電子注入を担う層と接する正孔注入を担う層を含み、前記電子注入を担う層と前記正孔注入を担う層の少なくとも一方は島状の層であることを特徴とする。ここで、第1の電極は、陽極の機能を有するものであってもよいし、陰極の機能を有するものであってもよい。一方、第2の電極は、第1の電極と反対の極性を有するものであれば、陽極でも陰極でもよい。また、電子注入を担う島状の層、正孔注入を担う層は、合わせて中間導電層とも呼ばれ、該層は第1の電極及び第2の電極の極性に応じて、適宜その積層順を選択することができる。また、電子注入を担う層を島状にする代わりに、正孔注入を担う層を島状としてもよい。また、両者とも島状にしてもよい。なお、ここでいう島状の層とは、島状に点在して層が形成されてなり、ドット状、突起状、またはそれらが集まった塊(クラスター状)などであってもよく、その形状は問わない。また、島状に点在する配置の状態についても、ランダム又は意図的であっても構わない。いずれにせよ、中間導電層のうち電子注入を担う層が、陽極側の発光層に接しており、正孔注入を担う層が、陰極側の発光層に接しており、かつ、電子注入及び正孔注入を担う層が接している構成とすればよい。

20

30

【0012】

また、上記発明に係る発光素子において、第2の発光層上に、新たに設けられる中間導電層(電子注入を担う層及び正孔注入を担う層)を介して第3の発光層を形成してもよい。この場合において、少なくとも一の中間導電層に含まれる、電子注入を担う層又は正孔注入を担う層の少なくとも一方は、島状であることが望ましい。すなわち、発光層を3層構造とした場合、中間導電層が2層挟持されるわけであるが、その少なくとも一方における電子注入を担う層又は正孔注入を担う層の少なくとも一方を島状とすればよい。また、発光層並びに中間導電層の積層数に、特に制限はない。例えば、発光層を4層積層した場合、それら発光層の間に3層の中間導電層を挟持させる。また或いは、発光層を5層とした場合には、それら発光層の間に4層の中間導電層を挟持させる。

40

【0013】

具体的には、第1の電極と、複数の発光層と、前記複数の発光層の間に挟まれた複数の中間導電層と、第2の電極とを積層してなる発光素子であり、前記中間導電層は電子注入を担う層と、前記電子注入を担う層と接する正孔注入層を担う層を含み、前記電子注入を担う層と前記正孔注入層を担う層の少なくとも一方は島状の層であることを特徴とする。

【0014】

さらに具体的には、二つの電極の間に、1番目から $n$ 番目( $n$ は2以上の整数)までの $n$ 個の発光層を順次積層してなり、 $k$ 番目( $k$ は、 $1 \leq k \leq (n-1)$ なる整数)の発光層と $k+1$ 番目の発光層との間には、中間導電層が含まれる。さらに、前記中間導電層には

50

電子注入を担う層と、前記電子注入を担う層と接する正孔注入を担う層を含み、前記電子注入を担う層と前記正孔注入を担う層の少なくとも一方は島状の層であることを特徴とする。さらに、第1の電極とは画素電極であり、第2の電極とは対向電極である。

【0015】

また、本発明に係る表示装置は、基板上に設けられたトランジスタと、層間絶縁膜を介して前記トランジスタと接続された発光素子とを有し、前記発光素子は、第1の電極と、第1の発光層と、中間導電層と、第2の発光層と、第2の電極と、を少なくとも積層してなる発光素子であり、前記中間導電層は電子注入を担う層と、前記電子注入を担う層と接する正孔注入を担う層を含み、前記電子注入を担う層と前記正孔注入を担う層の少なくとも一方は島状の層であることを特徴とする。ここで、発光素子における第1の電極は、陽極の機能を有するものであってもよいし、陰極の機能を有するものであっても良い。一方、第2の電極は、第1の電極と反対の極性を有するものであれば、陽極でも陰極でも良い。また、電子注入を担う島状の層、正孔注入を担う層は、合わせて中間導電層とも呼ばれ、該層は第1の電極及び第2の電極の極性に応じて、適宜その積層順を選択することができる。また、電子注入を担う層を島状にする代わりに、正孔注入を担う層を島状としても良い。また、両者とも島状にしても良い。いずれにせよ、中間導電層のうち電子注入を担う層が、陽極側の発光層に接しており、正孔注入を担う層が、陰極側の発光層に接しており、かつ、電子注入及び正孔注入を担う層が接している構成とすればよい。

10

【0016】

また、上記発明に係る表示装置において、第2の発光層上に、新たに設けられる中間導電層（電子注入を担う層及び正孔注入を担う層）を介して第3の発光層を形成しても良い。この場合において、少なくとも一の中間導電層に含まれる、電子注入を担う層又は正孔注入を担う層の少なくとも一方は、島状であることが望ましい。すなわち、発光層を3層構造とした場合、中間導電層が2層挟持されるわけであるが、その少なくとも一方における電子注入を担う層又は正孔注入を担う層の少なくとも一方を島状とすればよい。また、発光層並びに中間導電層の積層数に、特に制限はない。例えば、発光層を4層積層した場合、それら発光層の間に3層の中間導電層を挟持させる。また或いは、発光層を5層とした場合には、それら発光層の間に4層の中間導電層を挟持させる。

20

【0017】

具体的には基板上に設けられたトランジスタと、層間絶縁膜を介して前記トランジスタと接続された発光素子とを有し、前記発光素子は、第1の電極と、複数の発光層と、前記複数の発光層の間に挟まれた複数の中間導電層と、第2の電極とを積層してなる発光素子であり、前記中間導電層は電子注入を担う層と、前記電子注入を担う層と接する正孔注入層を担う層を含み、前記電子注入を担う層と前記正孔注入層を担う層の少なくとも一方は島状の層であることを特徴とする。

30

【0018】

さらに具体的には、基板上に設けられたトランジスタと、層間絶縁膜を介して前記トランジスタと接続された発光素子とを有し、前記発光素子は、二つの電極の間に、1番目からn番目（nは2以上の整数）までのn個の発光層を順次積層してなり、k番目（kは、1  
k（n-1）なる整数）の発光層とk+1番目の発光層との間には、中間導電層が含まれ、前記中間導電層には電子注入を担う層と、前記電子注入を担う層と接する正孔注入を担う層を含み、前記電子注入を担う層と前記正孔注入を担う層の少なくとも一方は島状の層であることを特徴とする。さらに、第1の電極とは画素電極であり、第2の電極とは対向電極である。

40

【発明の効果】

【0019】

本発明に係る発光素子は、第1の電極と第2の電極の間に複数の発光層を有するEL素子において、各発光層の間に中間導電層を設け、かつ中間導電層（複数の中間導電層が設けられる場合においては、それらの少なくとも一の中間導電層）において、正孔注入又は電子注入を担う層のいずれかが、膜状ではなく、島状に形成されていることを特徴とする。

50

このような構造を採用することによって、以下のような効果を得ることができる。

【 0 0 2 0 】

まず、中間導電層の電子（又は正孔）を注入する層に関し、材料の透明性を一切考慮する必要が無いことである。たとえ可視部に大きな吸光係数を有する中間導電層であっても、島状に形成すれば吸収自体は無視できるほどに小さくなる。従って、発光層からの発光は、中間導電層によって殆んど吸収されることが無い。

【 0 0 2 1 】

また、中間導電層として有機材料（特に芳香族化合物）を用いた場合には、積極的な分子設計をしない限り、中間導電層の結晶性は高くなってしまう。その結果素子の特性が大幅に変化し、最悪の場合には両電極間で導通してショートに至る。しかし、本発明に係る構成を採用した場合には、個々の島状の層が結晶化しても結晶化が発光素子の特性に及ぼす影響は小さくなる又は無視することができるため、結晶化による発光素子の特性変化を抑制することができる。

【 0 0 2 2 】

さらに、当然のことながら材料自身も少量使用すればよく、その結果、素子の作製時間も短縮することができ、コスト低減にも繋がる。このように、従来は膜状に形成されていた中間導電層の一部を島状に形成することで、様々な効果を生み出すことができる。

【 0 0 2 3 】

また、本発明に係る表示装置は、上記作用効果を有する発光素子を備えていることにより、光取り出し効率が高く、消費電力が小さく、低コスト、高寿命といった様々な作用効果をもたらす。

【発明を実施するための最良の形態】

【 0 0 2 4 】

本発明の実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々な変更することができる。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。例えば、以下に述べる実施の形態及び各実施例の特徴的部分を組み合わせることで実施することが可能である。なお、以下に説明する本発明の構成において、同じものを指す符号は異なる図面間で共通して用いる。

【 0 0 2 5 】

本発明の実施の形態を図 1 を用いて説明する。なお、図 1 では、二層の発光層を一つの間導電層で隔たれた素子構造が示されているが、発光層の層数に制約は無い。また、該構造により、中間導電層の数は、発光層の総数より 1 つ少ないものとなる。

【 0 0 2 6 】

まず、有機 EL 素子では、発光を取り出す必要があるため、少なくとも陽極、または陰極の一方が透明である必要がある。以下、基板上のうち、基板側に透明な陽極を形成し、陽極側から発光を取り出すことのできる発光素子、所謂ボトムエミッション型（下面出射型）発光素子について説明する。

【 0 0 2 7 】

まず、発光素子等を担持するための基板 101 を用意する。基板 101 としては、石英やガラスのみならず、紙やプラスチック樹脂なども用いることができる。また、薄膜トランジスタ（以下、TFT と記す。）があらかじめ搭載された基板を用いることも可能である。本発明の形態では基板上に透明な陽極 102 を形成し、基板側に光を取り出すので、基板に可視光透過性があればよい。透明な陽極としては、ITO やIZO などの、導電性金属酸化物が好適である。これらの導電性金属酸化物膜は、通常スパッタにより成膜されるが、ゾル-ゲル法などを応用して作製しても構わない。また、金属酸化物以外の材料として、金などの仕事関数の大きな金属を用いることも可能である。ただしこの場合には、光透過性を考慮して、超薄膜を形成する。

【 0 0 2 8 】

こうして形成された陽極上に第 1 の発光層 103 が形成される。この発光層は、主として

10

20

30

40

50

有機化合物を用いて形成するが、単一組成の薄膜を用いて形成してもよい。例えばトリス(8-キノリノラト)アルミニウム(略称:  $Alq_3$ )、トリス(4-メチル-8-キノリノラト)アルミニウム(略称:  $Almq_3$ )、ビス(10-ヒドロキシベンゾ[h]-キノリナト)ベリリウム(略称:  $BeBq_2$ )、ビス(2-メチル-8-キノリノラト)-(4-フェニルフェノラト)-アルミニウム(略称:  $BAlq$ )、ビス[2-(2-ヒドロキシフェニル)-ベンゾオキサゾラト]亜鉛(略称:  $Zn(BOX)_2$ )、ビス[2-(2-ヒドロキシフェニル)-ベンゾチアゾラト]亜鉛(略称:  $Zn(BTZ)_2$ )などの典型金属錯体が挙げられる。あるいは9,10-ジフェニルアントラセンや4,4'-ビス(2,2-ジフェニルエテニル)ピフェニルなどの炭化水素を含む化合物なども好適である。

10

#### 【0029】

また、発光層は複数の材料の混合層であってもよい。上述した発光体に、蛍光材料、あるいは燐光材料を少量混合することで、発光効率を上げることができる。蛍光材料としてはクマリン誘導体、キナクリドン誘導体、アクリドン誘導体、ピレン誘導体、ペリレン誘導体、アントラセン誘導体、ピロン誘導体などが挙げられる。燐光材料としては、三重項発光材料としては、トリス(2-フェニルピリジン)イリジウム(以下、「 $Ir(ppy)_3$ 」と記す)、2,3,7,8,12,13,17,18-オクタエチル-21H,23H-ポルフィリン-白金(以下、「 $PtOEP$ 」と記す)など、Ir、Ru、Rh、Pt、あるいは希土類金属などの遷移金属錯体が挙げられる。

#### 【0030】

一方、発光層は積層構造の膜であってもよい。積層構造とすることにより、上述した単一組成の発光層、あるいは混合発光層を用いた場合と比較して、電子と正孔の注入バランスを制御することが容易となり、より発光効率の改善を図ることができる。例えば、上述した単一組成、あるいは混合組成の発光層以外に、注入された正孔を効率よく発光層へ輸送する正孔輸送層、注入された電子を効率よく発光層へ輸送する電子輸送層を設けるのが良い。そして、本明細書では発光層に加え、これらの正孔輸送層、電子輸送層、或いは正孔注入層、電子注入層を付加したものも発光層と呼ぶことがある。正孔輸送層に相応しい材料としては、芳香族アミン(すなわち、ベンゼン環-窒素の結合を有するもの)を含む化合物である。広く用いられている材料として、4,4'-ビス[N-(3-メチルフェニル)-N-フェニル-アミノ]-ビフェニル、その誘導体である4,4'-ビス[N-(1-ナフチル)-N-フェニル-アミノ]-ビフェニル、4,4',4''-トリス(N,N-ジフェニル-アミノ)-トリフェニルアミン、4,4',4''-トリス[N-(3-メチルフェニル)-N-フェニル-アミノ]-トリフェニルアミンなどのスターバースト型芳香族アミン化合物が挙げられる。電子輸送層に好適な材料としては、上記典型金属錯体が挙げられるが、他に3-(4-tert-ブチルフェニル)-4-(4-エチルフェニル)-5-(4-ビフェニル)-1,2,4-トリアゾールなどのトリアゾール誘導体、バソフェナントロリンやバソキユプロインなどのフェナントロリン誘導体、あるいは、ビス(5-メチルベンゾオキサゾール-2-イル)スチルベンなどのベンゾオキサゾール誘導体を用いても良い。

20

30

#### 【0031】

成膜方法は真空蒸着法だけではなく、スピンコーティング法、ディップコーティング法、スプレー法などの、所謂湿式法を採用しても構わない。

40

#### 【0032】

次に中間導電層を形成するが、本実施の形態では陽極側から発光素子を形成していることから、まず始めに電子注入を担う層104を形成する。ここで、電子注入を担う層104は、図示するように島状に形成すればよい。島状に形成するためには、例えば蒸着法によって形成することが好ましい。この場合において具体的には、まず昇華した材料が核を形成した後、その核が成長し、異なる核から成長したクラスタが互いに結合する前に、蒸着プロセスを停止すればよい。また、電子注入を担う層104を形成するのに適した材料としては、まず、仕事関数の小さい金属、およびその金属化合物が挙げられる。例えばMg

50

- Ag 合金、Al-Li 合金、Mg-Li 合金、 $Ca_3N_2$ 、 $Mg_3N_2$  などである。また金属の他、有機半導体にドナーをドーブしたものが挙げられる。ここで言う有機半導体の好ましい例としては、アクセプター性を有する化合物であり、発光素子においてよく用いられる電子輸送性材料を用いればよい。例えば Alq などに代表される典型金属錯体、フェナントロリン誘導体、トリアジン誘導体、オキサゾール誘導体、キノリン誘導体、キノキサリン誘導体などが挙げられる。また、テトラシアノキノジメタンやテトラシアノエチレン、テトラクロロキノンの電子受容性化合物も好例である。他の例としては、ルブレンやペリレン誘導体などの縮合芳香族炭化水素が挙げられる。また、グラファイトなどの導電性材料も用いることができる。さらに、ポリフェニレンビニレンやポリフェニレンエチニレン、ポリピリジンなどの共役高分子も用いることができる。ただしこの場合には、発光層にも高分子を用いることが好ましい。さらに、中間導電層を形成するために用いる高分子を溶解する溶媒に、発光層を形成するために用いる高分子が溶解しないように設計することが好ましい。これは、高分子材料は通常、湿式法によって成膜されるため、高分子材料を溶解する溶媒によって発光層が溶解してしまい、薄膜構造が破壊されるのを阻止するためである。有機半導体にドーブするドナーとしては、アルカリ金属、アルカリ土類金属などの仕事関数の小さい金属が良い。あるいはテトラチアフルバレンなどの電子過剰型有機化合物でも良い。ただし、有機半導体のアクセプター性は強いことが必須である。これは、電子過剰型有機化合物のドナー性はアルカリ金属やアルカリ土類金属のそれよりも小さいためである。有機半導体以外の例としては、アルカリ金属、アルカリ土類金属、希土類金属、およびこれらを有する化合物が良い。具体的には、フッ化カルシウム、酸化リチウム、塩化リチウム、フッ化リチウム、フッ化マグネシウム、酸化バリウムなどが挙げられる。

#### 【0033】

このようにして第1の発光層103上に電子注入を担う層104を膜状、あるいは島状に形成される。電子注入を担う層104は、膜状または島状のいずれでも構わないが、島状に形成することで発光した光を効率よく外部に取り出すことができる。また、電子注入を担う層104を島状に形成することで、結晶化しやすい物質を用いても、結晶化に起因した発光素子の不良が生じにくくなる(図1参照)。

#### 【0034】

また、図2では、中間導電層のうち、電子注入を担う層104が形成され、この後に、正孔注入を担う層105を形成する。この正孔注入を担う層を形成するのに相応しい材料としては、まず、金やアルミニウム、白金、銅、ニッケルなどの金属が挙げられる。これらは仕事関数が大きいため、正孔注入が容易となる。これらの材料は超薄膜にしない限り、透明性を維持することができない。しかし本発明で提案するように、中間導電層のうち、電子注入を担う層を膜状に形成した後に、これらの正孔注入を担う層を島状に形成すれば、中間導電層自身は透光性を維持することができる。

#### 【0035】

なお、正孔注入を担う層を構成する材料の別の例としては、種々の金属含有化合物を用いることができる。例えば酸化コバルト、酸化チタン、酸化ニオブ、酸化ニッケル、酸化ネオジム、酸化バナジウム、酸化ベリリウムアルミニウム、酸化モリブデン、酸化ランタン、酸化ルテニウム、酸化レニウムなどの遷移金属酸化物などが挙げられる。好ましくは、4族から7族の遷移金属酸化物、窒化物、ハロゲン化物を用いるのが良い。これらの金属酸化物、窒化物、ハロゲン化物などは、これらの材料が発光層と接する界面で電子移動反応を起こし、所謂電荷移動錯体を形成するため、単体でも正孔注入が可能である。また、これらの材料に適当なドナーをドーブして、積極的に電荷移動錯体を形成しても良い。ドナーとしては、電子過剰型の有機化合物が挙げられ、テトラチアフルバレンやカルバゾール誘導体などが挙げられる。また、有機EL素子において所謂正孔輸送、注入材料に分類されるような芳香族アミン類も良例である。具体的には、TPDやNPBなどが挙げられる。

#### 【0036】

これら正孔注入を担う層 105 は膜状または島状のいずれでも構わないが、島状に形成することで、発光した光を効率よく外部に取り出すことができる。また、正孔注入を担う層 105 を島状に形成することで、結晶化しやすい物質を用いても、結晶化に起因した発光素子の不良が生じにくくなる。

#### 【0037】

なお、中間導電層のうち、電子注入を担う層を超薄膜にしない限り、透明性を維持することができない場合には、電子注入を担う層を島状に形成した後に、正孔注入を担う層を膜状に形成することで、中間導電層自身は透光性を維持することができる。

#### 【0038】

このようにして形成された中間導電層上に、第2の発光層 106 が形成される。この発光層は、第1の発光層と同一の構造でも良く、異なる構造でも良い。また、発光色は同一でも良く、異なっても構わない。第1と第2の発光層からの発光が異なり、互いに補色の関係にある場合、白色の発光が得られる。例えば図2(a)に示すように、第1の発光層 103 から青色の、第2の発光層 106 から赤色の発光を得るように設計すれば良い。具体的には、9,10-ジフェニルアントラセンなどのアントラセン誘導体で代表される芳香族炭化水素化合物など、発光中心が450から500nmあたりに観測される材料を第1の発光層として用いる。第2の発光層には、4-(ジシアノメチレン)-2-[p-(ジメチルアミノ)スチリル]-6-メチル-4H-ピランなどの、所謂DCMを用いた材料や、ルブレンなどの芳香族炭化水素化合物など、発光中心が600から650nmあたりに観測される材料を第2の発光層として用いればよい。あるいは図2(b)のように、三つの有機薄膜(第3の発光層 108を追加)を作製し、それぞれ青、緑、赤の三原色を発光するように設計すれば、同様に白色の発光を得ることができ、照明などへの応用も可能である。緑色の発光を担う材料としては、Alqなどの典型金属錯体、キナクリドンやクマリンなどの蛍光材料が好適である。あるいは、Ir(pppy)<sub>3</sub>などの燐光材料も使用可能である。

#### 【0039】

第2の発光層 106 (又は第3の発光層 108)上には陰極 107 が形成される。本実施の形態では陽極側から発光を取り出すため、陰極は非透明で良い。具体的にはアルミニウムやマグネシウム-銀合金などを用いればよい。なお、陰極からの電子注入を促進するため、陰極を形成する前に電子注入層を設置しても構わない。電子注入層としては、フッ化カルシウムやフッ化リチウム、酸化リチウムや塩化リチウムなどのアルカリ金属塩、アルカリ土類金属塩などを適用すればよい。

#### 【0040】

なお、本実施の形態において、陽極 102 と陰極 107 を入れ替えた構成としても良く、この場合には、電子注入及び正孔注入を担う層も、それに応じて逆の積層構造とすればよい。

#### 【0041】

また、発光層並びに中間導電層の積層数に、特に制限はない。具体的には、第1の電極と、複数の発光層と、前記複数の発光層の間に挟まれた複数の中間導電層と、第2の電極とを積層してなる発光素子であり、前記中間導電層は電子注入を担う層と、前記電子注入を担う層と接する正孔注入層を担う層を含み、前記電子注入を担う層と前記正孔注入層を担う層の少なくとも一方は島状の層であることを特徴とする。例えば、図16に示すように、陽極 102 と陰極 107 との間に、1番目の発光層 203 からn番目(nは2以上の整数)の発光層 213までのn個の発光層を順次積層する。そして、それらの発光層に、1番目の電子注入を担う層 204並びに1番目の正孔注入を担う層 205から、n-1番目の電子注入を担う層 211とn-1番目の正孔注入を担う層 212を挟持させる。つまり、k番目(kは、1 ≤ k ≤ (n-1)なる整数)の発光層 207とk+1番目の発光層 210との間には、中間導電層が含まれ、該中間導電層には、k番目の電子注入を担う層 208と、該k番目の電子注入を担う層 208と接するk番目の正孔注入を担う層 209を含み、本実施の形態では、k番目の正孔注入を担う層 209を島状の層とする。

## 【実施例 1】

## 【0042】

本実施例では、実施の形態に係る発光素子を用いたアクティブマトリクス型表示装置（アクティブマトリクス型発光装置ともいう。以下同じ。）の構成について、図3、4を参照して説明する。本実施例に係る表示装置は、ソース線 $S_x$ （ $x$ は自然数、 $1 \leq x \leq m$ ）と、ゲート線 $G_y$ （ $y$ は自然数、 $1 \leq y \leq n$ ）が絶縁体を介して交差する領域に複数の素子を含む画素310を複数有する（図3（A））。画素310は、発光素子313と、容量素子316と、2つのトランジスタとを有する。2つのトランジスタのうち、1つは画素310に対するビデオ信号の入力を制御するスイッチング用のトランジスタ311であり、もう1つは発光素子313の点灯と非点灯を制御する駆動用のトランジスタ312である。容量素子316は、トランジスタ312のゲート・ソース間電圧を保持する機能を有する。

10

## 【0043】

トランジスタ311のゲート電極はゲート線 $G_y$ に接続し、ソース電極及びドレイン電極の一方はソース線 $S_x$ に接続し、他方はトランジスタ312のゲート電極に接続する。トランジスタ312のソース電極及びドレイン電極の一方は電源線 $V_x$ （ $x$ は自然数、 $1 \leq x \leq 1$ ）を介して第1の電源317に接続し、他方は発光素子313の画素電極に接続する。発光素子313の対向電極（陰極107）は第2の電源318に接続する。容量素子316はトランジスタ312のゲート電極とソース電極の間に設けられる。トランジスタ311、312の導電型は、N型とP型のどちらでもよいが、図示する構成では、トランジスタ311はN型、トランジスタ312はP型の場合を示す。第1の電源317の電位と第2の電源318の電位は特に制約されないが、発光素子313に順方向バイアス又は逆方向バイアスの電圧が印加されるように、互いに異なる電位に設定する。

20

## 【0044】

トランジスタ311、312を構成する半導体は、非晶質半導体（アモルファスシリコン）、微結晶半導体、結晶質半導体、有機半導体等のいずれでもよい。微結晶半導体は、シランガス（ $SiH_4$ ）とフッ素ガス（ $F_2$ ）を用いて形成するか、シランガスと水素ガスを用いて形成するか、上記に挙げたガスを用いて薄膜を形成後にレーザ光の照射を行って形成してもよい。トランジスタ311、312のゲート電極は、導電性材料により単層又は積層で形成する。例えば、窒化タングステン（WN）の上にタングステン（W）を積む積層構造や、モリブデン（Mo）の上にアルミニウム（Al）、Moを積む積層構造、窒化モリブデン（MoN）の上にMoを順に積む積層構造を採用するとよい。

30

## 【0045】

また図3（B）は、本実施例に係る表示装置の表示パネル部分の上面図である。図3（B）において、基板405上には、発光素子を含む画素（図3（A）で示した画素310）を複数有する発光領域400（画素領域又は表示領域ともいう。以下同じ。）、ゲートドライバ401、ゲートドライバ402、ソースドライバ403及びFPC等の接続フィルム407が設けられる。接続フィルム407はICチップなどに接続する。

## 【0046】

図4（A）及び（B）は、図3（B）の表示パネルのA-Bにおける断面図を示している。図4（A）は本発明に係る発光素子をトップエミッション（上面発光）型発光装置に適用した場合、図4（B）は本発明に係る発光素子を発光層の上下両面から光を取り出すデュアルエミッション（両面発光）型発光装置に適用した場合の発光領域400を示している。

40

## 【0047】

まず、図4（A）に示す構成から説明する。図4（A）には、発光領域400に設けられたトランジスタ312（図3（A）におけるトランジスタ311は省略する。）と、発光素子313、ソースドライバ403に設けられた素子群410が示されている。また、316は、容量素子である。発光領域400、ゲートドライバ401、402及びソースドライバ403の周囲にはシール材408が設けられ、発光素子313は、シール材408

50

と対向基板 406 により封止される。この封止処理は、発光素子 313 を水分から保護するための処理であり、ここではカバー材（ガラス、セラミックス、プラスチック、金属等）により封止する方法を用いるが、熱硬化性樹脂や紫外光硬化性樹脂を用いて封止する方法、金属酸化物や窒化物等のバリア能力が高い薄膜により封止する方法を用いてもよい。

#### 【0048】

ここで、シール材 408 としては、代表的には紫外線硬化又は熱硬化のエポキシ樹脂を用いればよい。ここでは屈折率 1.50、粘度 500 cps、ショア D 硬度 90、テンシル強度 3000 psi、Tg 点 150、体積抵抗  $1 \times 10^{15} \Omega \cdot \text{cm}$ 、耐電圧 450 V/mm である高耐熱の UV エポキシ樹脂（エレクトロライト社製：2500 Clear）を用いる。

10

#### 【0049】

また、発光素子 313 のうち、陰極 107 は、図 3（A）における第 2 の電源 318 に接続される。基板 405 上に形成される素子は、非晶質半導体に比べて移動度等の特性が良好な結晶質半導体（ポリシリコン）により形成することが好適であり、そうすると、同一表面上におけるモノリシック化が実現される。上記構成を有するパネルは、接続する外部 IC の個数が減少するため、小型・軽量・薄型が実現される。

#### 【0050】

なお、発光領域 400 は絶縁表面上に形成された非晶質半導体（アモルファスシリコン）をチャンネル部としたトランジスタにより構成し、ゲートドライバ 401、402 及びソースドライバ 403 は IC チップにより構成してもよい。IC チップは、COG 方式により基板 405 上に貼り合わせたり、基板 405 に接続する接続フィルム 407 に貼り合わせたりしてもよい。非晶質半導体は、CVD 法を用いることで、大面積の基板に簡単に形成することができ、かつ結晶化の工程が不要であることから、安価なパネルの提供を可能とする。また、この際、インクジェット法に代表される液滴吐出法により導電層を形成すると、より安価なパネルの提供を可能とする。

20

#### 【0051】

また、図 4（A）に示す構成では、トランジスタ 312 及び素子群 410 上に、第 1 の層間絶縁膜 411、第 2 の層間絶縁膜 412 が設けられている。そして、第 1 の層間絶縁膜 411、第 2 の層間絶縁膜 412 に設けられた開孔部を介して配線 414 が形成されている。配線 414 はトランジスタ 312 及び素子群 410 のソース配線若しくはドレイン配線等として機能する。配線 414 としては、アルミニウム及びニッケルを含む合金を用いるのが望ましい。また、この合金に、さらに炭素、コバルト、鉄、珪素等を含有させても良い。これらの含有率は、例えば、炭素を 0.1 ~ 3.0 原子%、ニッケル、コバルト、鉄のうち少なくとも一種以上の元素を 0.5 ~ 7.0 原子%、珪素を 0.5 ~ 2.0 原子%とするのがよい。この材料は、抵抗値が  $3.0 \sim 5.0 \Omega \cdot \text{cm}$  と低いのが、特徴の一つである。

30

#### 【0052】

ここで、配線 414 として Al を用いた場合、陽極 102、例えば ITO との腐食が発生してしまうという問題がある。ただし、このような場合であっても、Al（又は Al-Si 合金）を Ti 又は TiN で挟んだ積層構造をすることにより、ITO との良好なコンタクトを獲得することができる。例えば、Ti の上に、Al、Ti の順に積層する積層構造とすればよい。これに対し、上記 Al-C 合金又は Al-C-Ni 合金等は、その酸化還元電位が ITO 等の透明導電膜のそれと非常に近似しているため、積層構造としなくとも（Ti 又は TiN 等で挟持しなくとも）ITO 等と直接接するコンタクトが可能である。配線 414 は、上記合金からなるターゲット材を用い、スパッタリング法を用いて形成することができる。また、上記合金に対し、レジストをマスクとしてエッチングを行う際には、ウェットエッチングによって行うのがよい。この場合、エッチャントとしては、リン酸等を用いることができる。なお、第 2 の電源 318 に接続される配線も、配線 414 と同様に形成することができる。

40

#### 【0053】

50

さらに、配線 4 1 4 に接して陽極 1 0 2 が形成されている。なお、配線 4 1 4 と陽極 1 0 2 の積層順は問わない。図 4 ( A ) はトップエミッション型であるので、陽極 1 0 2 は、反射性導電膜を用いる。例えば、Cr、Ti、TiN、TiSixNy、Ni、W、WSix、WNx、WSixNy、NbN、Pt、Zn、Sn、In又はMoから選ばれた元素、又は前記元素を主成分とする合金材料もしくは化合物材料を主成分とする膜またはそれらの積層膜を用いればよい。

#### 【 0 0 5 4 】

また、図 4 ( A ) では、陽極 1 0 2 が容量素子 3 1 6 が形成される領域まで延在しており、陽極 1 0 2 が容量素子 3 1 6 の容量電極の役割をも担っている。勿論、容量電極として機能する配線 ( 通常、配線 4 1 4 と同時に形成する。 ) を、別途形成しても良い。

10

#### 【 0 0 5 5 】

なお、第 1 及び第 2 の層間絶縁膜の材質については特に制限はないが、例えば、第 1 の層間絶縁膜は無機材料、第 2 の層間絶縁膜は有機材料とすればよい。この際、無機材料としては、酸化珪素、窒化珪素、酸窒化珪素、DLC 或いは窒化炭素 ( CN ) 等の炭素を有する膜、PSG ( リンガラス )、BPSG ( リンボロンガラス )、アルミナ膜等を用いることができる。形成方法としては、プラズマ CVD 法、減圧 CVD ( LPCVD ) 法、大気圧プラズマ等を用いることができる。あるいは、塗布法により得られる SOG 膜 ( 例えば、アルキル基を含む SiO<sub>x</sub> 膜 ) を用いることもできる。本実施例においては、トランジスタ 3 1 2 上に設けられる第 1 の層間絶縁膜 4 1 1 は、主に Na、O<sub>2</sub>、水分等の不純物のトランジスタ 3 1 2 への侵入を阻止するバリア機能を有するため ( 該機能を有することから「キャップ絶縁膜」等と呼ばれることもある。 )、できるだけ形成するのが望ましいが、省略することも可能である。

20

#### 【 0 0 5 6 】

一方、有機材料としては、ポリイミド、アクリル、ポリアミド、レジスト材料又はベンゾシクロブテン等の感光性又は非感光性の有機材料や、シロキサン等の耐熱性有機樹脂、を用いることができる。層間絶縁膜の形成方法としては、その材料に応じて、スピンコート、ディップ、スプレー塗布、液滴吐出法 ( インクジェット法、スクリーン印刷、オフセット印刷等 )、ドクターナイフ、ロールコーター、カーテンコーター、ナイフコーター等を採用することができる。なお、上記材料を積層させて、第 1 及び第 2 の層間絶縁膜を形成しても良い。

30

#### 【 0 0 5 7 】

陽極 1 0 2 の周囲には、隔壁層 4 0 9 ( 土手、バンク、障壁などとも呼ばれる。 ) が形成されている。隔壁層 4 0 9 としては、感光性又は非感光性のポリイミド、アクリル、ポリアミド、ポリイミドアミド、レジスト材料またはベンゾシクロブテン)等の有機樹脂材料や、シロキサン等の耐熱性有機樹脂、その他無機絶縁材料 ( SiN、SiO、SiON、SiNO 等 )、又はこれらの積層を用いることができる。ここでは窒化シリコン膜で覆われた感光性の有機樹脂を用いる。また、上記絶縁物として、感光性の光によってエッチャントに不溶解性となるネガ型、又は光によってエッチャントに溶解性となるポジ型のいずれも使用することができる。

40

#### 【 0 0 5 8 】

なお、隔壁層 4 0 9 の側面形状については特に制限はないが、図 4 等 に示すように、S 字状を有しているのがよい。換言すれば隔壁層 4 0 9 の側面において、変曲点を有するような構造とするのが望ましい。これにより、第 1 の電極 ( 陽極 1 0 2 ) 上に形成される第 1 の発光層 1 0 3、中間導電層 ( すなわち、電子注入を担う層 1 0 4 及び正孔注入を担う層 1 0 5 )、第 2 の発光層 1 0 6、陰極 1 0 7 等のカバレッジを良好にすることができる。ただし、これに限定されるものではなく、絶縁物の上端部のみに曲率半径を有する曲面を持たせる構造としても良い。

#### 【 0 0 5 9 】

さらに、陽極 1 0 2 上には、上記実施の形態の要領で、第 1 の発光層 1 0 3、中間導電層 ( すなわち、電子注入を担う層 1 0 4 及び正孔注入を担う層 1 0 5 )、第 2 の発光層 1 0

50

6、陰極107等が形成される。なお、陰極上には、発光層等への水分や酸素等の不純物をブロッキングするためのパッシベーション膜や、該パッシベーション膜の応力を緩和する層、空気との屈折率の差が小さい低屈折率層等を形成してもよい。

#### 【0060】

また、本発明に係る発光素子は、陰極107を通過させて発光させる上面出射型であるため、陰極107としては、1nm～10nmのアルミニウム膜、もしくはLiを微量に含むアルミニウム膜を用いるとよい。陰極107としてAl膜を用いる構成とすると、第2の発光層106と接する材料を酸化物以外の材料で形成することが可能となり、発光装置の信頼性を向上させることができる。また、1nm～10nmのアルミニウム膜を形成する前に陰極バッファ層として $\text{CaF}_2$ 、 $\text{MgF}_2$ 、または $\text{BaF}_2$ からなる透光性を有する層（膜厚1nm～5nm）を形成してもよい。また、陰極107の低抵抗化を図るため、1nm～10nmの金属薄膜と透明導電膜（ITO、酸化インジウム酸化亜鉛合金（ $\text{In}_2\text{O}_3\text{—ZnO}$ ）、酸化亜鉛（ $\text{ZnO}$ ）等）との積層構造としてもよい。或いは、陰極の低抵抗化を図るため、発光領域とならない領域の陰極107上に補助電極を設けてもよい。また、陰極形成の際には蒸着による抵抗加熱法を用い、蒸着マスクを用いて選択的に形成すればよい。

10

#### 【0061】

図4（A）に示す構造では、第2の層間絶縁膜412に設けられた開孔部を介して、配線414を形成し、陽極102と接続しているが、第2の層間絶縁膜412上に、さらに第3の層間絶縁膜及び陽極102を設け、第3の層間絶縁膜に設けられた開孔部を介して、配線414と陽極102を接続させても良い。第3の層間絶縁膜は、第2の層間絶縁膜と同様に形成すればよい。このような構成とした場合には、発光素子313が形成される領域がトランジスタ312や配線414の形成領域によって制限されることなく、より設計の自由度が増す。また、それによって、所望の開口率を有する表示装置を得ることがさらに容易となる。

20

#### 【0062】

なお、接続フィルム407を設ける位置は、図4（A）に示したものに限定されず、例えば、第2の層間絶縁膜412上に、配線414と直接接続するように形成してもよい。また、空間418は、樹脂等によって充填してもよい。

#### 【0063】

次に、図4（B）に示す構成について説明する。図4（B）は、本発明に係る発光素子をデュアルエミッション型発光装置に適用した場合の発光領域400の断面図を示している。図4（B）では、R、G、Bに相当する発光素子313が設けられている。R、G、Bに相当する発光層は、上記実施の形態の要領で作成することができる。

30

#### 【0064】

また、図4（B）に係る発光装置は、デュアルエミッション型（両面出射型）であるため、陽極102及び陰極107ともに、透光性を有している必要がある。したがって、陽極102としては、代表的にはITOを用いるが、他にもITOに酸化珪素を含有させたITO<sub>2</sub>O、酸化亜鉛（ $\text{ZnO:Zinc Oxide}$ ）、ガリウムを添加した酸化亜鉛（ $\text{GZO}$ ）、酸化インジウムに1～20%程度の酸化亜鉛を混合した酸化インジウム亜鉛（ $\text{IZO:Indium Zinc Oxide}$ ）等の透明導電膜を用いることもできる。

40

#### 【0065】

一方、陰極107としては、Al、AlLi、MgAg、MgIn、Ca、又は周期表の1族もしくは2族に属する元素とアルミニウムとを共蒸着法により形成した透光性導電膜を用いることができる。これらの材料は仕事関数が小さく、電子を取り出しやすいため、陰極材料として好適である。ただし、光透過性を確保するために、超薄膜とすることが必要である。また、陰極107として、ITO等の透明導電膜を用いることもできるが、このままでは陰極として機能しないので、ITOと第2の発光層106の間に陰極用材料であるLi等の薄膜を形成すればよい。

#### 【0066】

50

陽極 102 上には、上記実施の形態の要領で、第 1 の発光層 103、中間導電層（すなわち、電子注入を担う層 104 及び正孔注入を担う層 105）、第 2 の発光層 106、陰極 107 等が形成される。なお、陰極上には、発光層等への水分や酸素等の不純物をブロッキングするためのパッシベーション膜や、該パッシベーション膜の応力を緩和する層、空気との屈折率の差が小さい低屈折率層等を形成してもよい。

【0067】

また、図 4（B）に係る発明は、第 2 の層間絶縁膜及び隔壁層の全部又は一部として、アクリル、ポリイミド、シロキサン等の有機材料に、カーボン（炭素）又は金属の粒子を添加した遮光性を有する層間絶縁膜 417 及び遮光性を有する隔壁層 416 を用いた構成を有する。そして、遮光性を有する層間絶縁膜 417 には、発光層からの光を通過させるための開口部が設けられており、その開口部は、アクリル、ポリイミド、シロキサン等の透光性樹脂 415 で充填されている。

10

【0068】

ここで、遮光性を有する層間絶縁膜 417 及び遮光性を有する隔壁層 416 は、振とう機や超音波振動器等を用いて、アクリル、ポリイミド、シロキサン等の有機材料に、カーボンや、遮光性を有する金属の粒子を添加して攪拌した後、必要に応じて濾過を行い、その後、スピンコート法を用いて形成される。有機材料にカーボン粒子や金属粒子を添加する際は、均一に混合されるように、界面活性剤や分散剤などを添加してもよい。また、カーボン粒子を添加する際は、カーボン粒子の濃度が重量パーセントで 5～15% となるように、その添加量を調節するとよい。また、スピンコート法で形成した後の薄膜をそのまま用いてもよいが、硬化を目的とした焼成を行ってもよい。成膜された薄膜の透過率と反射率は、共に 0%、又はほぼ 0% に近い値となる。

20

【0069】

また、第 1 の層間絶縁膜 411、配線 414 等の材質、構成は、図 4（A）に係る発明の構成に準ずる。また、第 2 の層間絶縁膜上に第 3 の層間絶縁膜を別途形成して、その全部又は一部を遮光性を有する層間絶縁膜としてもよい。

【0070】

図 4（B）に示すデュアルエミッション型表示装置は、遮光性を有する層間絶縁膜 417、遮光性を有する隔壁層 416 が設けられていることにより、発光層からの不要光（下面出射された光が反射することによって発生する光も含む。）により、画素間の輪郭がぼやけたりする影響を抑制することができる。つまり、遮光性を有する上記絶縁膜が不要光を吸収するために、画素間の輪郭が明瞭なものとなり、高精細な画像を表示することができる。また、遮光膜の配置により不要光による影響を抑制することができるために、偏光板が不要となり、小型化、軽量化、薄型化が実現される。また、不要光が特に画素のトランジスタ形成領域にリークすることを防止することができ、信頼性の高いトランジスタによるアクティブマトリクス駆動が可能となる。

30

【0071】

なお、図 4（A）及び（B）において、上記実施の形態で示したように、発光素子 313 からの発光光を白色とする場合には、表示装置の各画素部に R、G、B のカラーフィルタを設けることにより、フルカラーの表示装置を得ることができる。カラーフィルタは、公知の材料、公知の方法によって作成することができる。また、デュアルエミッション型の場合には、第 2 の層間絶縁膜 412（又は遮光性を有する層間絶縁膜 417）に設けられた開口部に、赤、緑、青色の顔料を含み、かつ透光性を有する樹脂を充填することにより、下側のカラーフィルタ（又はカラーフィルタ機能を有する膜）が形成される。この顔料を含んだ樹脂は、液滴吐出法を用いて選択的に形成するのが望ましい。また、対向基板側には、公知の材料、方法により、当該下側のカラーフィルタに対応する上側のカラーフィルタを形成する（図示せず）。

40

【0072】

通常、カラーフィルタを形成する場合には、その周囲にブラックマトリクス（R、G、B の各画素を光学的に分離するための格子状又はストライプ状の遮光膜）を設ける。しかし

50

、上述した図4(B)の構成に係る発明では、当該ブラックマトリクスを用いる代わりに、遮光したい箇所に、遮光性を有する隔壁層416又は遮光性を有する層間絶縁膜417が形成されている。したがって、ブラックマトリクスを別途形成するのと比較して、本発明は、アライメントが取りやすくなることによって歩留まりが向上し、また、余分な工程を追加する必要がないためコスト削減につながる。

#### 【0073】

なお、本実施例において、遮光性を有する隔壁層416、遮光性を有する層間絶縁膜417のうち、少なくとも一方が形成されていれば、発光層からの不要光による悪影響を抑制する等の上記効果を発揮することができる。勿論、両方形成されていることが望ましいことは言うまでもない。また、図4(A)、(B)に係る発明におけるそれぞれの特徴的部分は、相互に置換又は組み合わせて実施することができる。

10

#### 【0074】

なお、本実施例において、陽極102と陰極107を入れ替えた構成としても良い。この場合には、陰極107に接続されるトランジスタ312の極性を替えればよい。また、本実施例は、上記実施の形態及び他の実施例と自由に組み合わせることができる。

#### 【実施例2】

#### 【0075】

本実施例では、図3(A)に示した画素回路以外で、本発明に適用可能な画素回路の例について、図5を参照して説明する。図5(A)は、図3(A)に示した画素310に、消去用のトランジスタ340と、消去用のゲート線Ryを新たに設けた構成の画素回路である。トランジスタ340の配置により、強制的に発光素子313に電流が流れない状態を作ることができるため、全ての画素310に対する信号の書き込みを待つことなく、書き込み期間の開始と同時に又は直後に点灯期間を開始することができる。従って、デューティ比が向上して、動画の表示は特に良好に行うことができる。

20

#### 【0076】

図5(B)は、図3(A)に示した画素310のトランジスタ312を削除して、新たに、トランジスタ341、342と、電源線Vax(xは自然数、1≦x≦1)を設けた画素回路である。電源線Vaxは電源343に接続する。本構成では、トランジスタ341のゲート電極を一定の電位に保持した電源線Vaxに接続することにより、トランジスタ341のゲート電極の電位を固定にし、なおかつ飽和領域で動作させる。また、トランジスタ342は線形領域で動作させて、そのゲート電極には、画素の点灯又は非点灯の情報を含むビデオ信号を入力する。線形領域で動作するトランジスタ342のソースドレイン間電圧の値は小さいため、トランジスタ342のゲート・ソース間電圧の僅かな変動は、発光素子313に流れる電流値には影響を及ぼさない。従って、発光素子313に流れる電流値は、飽和領域で動作するトランジスタ341により決定される。上記構成を有する本発明は、トランジスタ341の特性バラツキに起因した発光素子313の輝度ムラを改善して画質を高めることができる。本実施例は、上記実施の形態及び他の実施例と自由に組み合わせることができる。

30

#### 【実施例3】

#### 【0077】

本実施例では、図6を参照して、上記実施例における配線414(第2の電源318を含む。本実施例において以下同じ。)及び画素電極(陽極又は陰極)の積層構造について説明する。図6の各図は、画素領域の発光素子の一部分のみ抽出して示したものであり、第2の発光層、中間導電層等の図示は省略した。

40

#### 【0078】

図6(A)は、配線としてMo600、アルミニウムを含む合金601の積層構造とし、画素電極(例えば、陽極102。本実施例において以下同じ。)としてITO602とした場合を示している。アルミニウムを含む合金601としては、アルミニウムに、炭素、ニッケル、コバルト、鉄、珪素等を含有させたものが望ましい。これらの含有率は、例えば、炭素を0.1~3.0原子%、ニッケル、コバルト、鉄のうち少なくとも一種以上の

50

元素を 0.5 ~ 7.0 原子%、珪素を 0.5 ~ 2.0 原子%とするのがよい。この材料は、抵抗値が 3.0 ~ 5.0  $\Omega \cdot \text{cm}$  と低いのが、特徴の一つである。なお、ここで Mo600 は、バリアメタルとして機能する。

#### 【0079】

このように、アルミニウムを含む合金 601 にニッケル、コバルト、鉄のうち少なくとも一種以上の元素を 0.5 % 以上含有させた場合には、ITO602 の電極電位に近づけることができ、ITO602 と直接接するコンタクトが可能になる。また、アルミニウムを含む合金 601 の耐熱性も向上する。また、炭素の含有量を 0.1 % 以上とすることにより、ヒロックの発生を抑制することができる。また、珪素を含有させた場合にも、高温で加熱処理した際でも、ヒロックが発生しにくくなるというメリットがある。

10

#### 【0080】

図 6 (B) は、配線としてアルミニウムを含む合金 603 を用い、画素電極として ITO602 を用いる場合を示している。ここでは、アルミニウムを含む合金 603 は、少なくともニッケルを含む構成とする。このアルミニウムを含む合金 603 を形成した後、該合金に含まれるニッケルがしみ出してきて、画素領域を駆動させるための能動素子（例えば、TFT）のシリコン半導体層 608 の Si と化学反応することにより、ニッケルシリサイド 607 が形成され、接合性が向上するというメリットがある。

#### 【0081】

図 6 (C) は、配線としてアルミニウムを含む合金 604 を、画素電極として ITO605 を積層させた場合を示している。特に、両者の組合せの積層構造を採用した場合、平坦性が著しく向上することが実験的に判った。例えば、Al-Si 合金の上に、TiN を形成した配線と ITO の積層構造、Al-Si 合金の上に、TiN を形成した配線と ITS の積層構造の場合と比較すると、その平坦性は約 2 倍の良好さを示した。

20

#### 【0082】

図 6 (D) は、配線として、また画素電極として、ともにアルミニウムを含む合金 604、606 を用いた場合を示している。

#### 【0083】

上記アルミニウムを含む合金は、ウエットエッチングによって簡単にパターンニング形成ができることから、その用途は、配線、画素電極を問わず幅広く利用できる。ただし、上記アルミニウムを含む合金は、反射性に優れているため、トップエミッション型とする場合には好適である。また、ボトムエミッション又はデュアルエミッション型表示装置とする場合には、配線又は画素電極を光が透過できるように、薄膜として形成する必要がある。なお、本実施例は、上記実施の形態及び他の実施例と自由に組み合わせることができる。

30

#### 【実施例 4】

#### 【0084】

本発明に係る発光素子を含む画素領域を備えた表示装置を用いた電子機器として、テレビジョン装置（テレビ、テレビジョン受信機）、デジタルカメラ、デジタルビデオカメラ、携帯電話装置（携帯電話機）、PDA 等の携帯情報端末、携帯型ゲーム機、モニタ、コンピュータ、カーオーディオ等の音響再生装置、家庭用ゲーム機等の記録媒体を備えた画像再生装置等が挙げられる。その具体例について、図 7 を参照して説明する。

40

#### 【0085】

図 7 (A) に示す本発明の表示装置を用いた携帯情報端末は、本体 9201、表示部 9202 等を含み、本発明により高精細な画像を表示することができる。図 7 (B) に示す本発明の表示装置を用いたデジタルビデオカメラは、表示部 9701、9702 等を含み、本発明により高精細な画像を表示することができる。図 7 (C) に示す本発明の表示装置を用いた携帯端末は、本体 9101、表示部 9102 等を含み、本発明により高精細な画像を表示することができる。図 7 (D) に示す本発明の表示装置を用いた携帯型のテレビジョン装置は、本体 9301、表示部 9302 等を含み、本発明により高精細な画像を表示することができる。図 7 (E) に示す本発明の表示装置を用いた携帯型のコンピュータは、本体 9401、表示部 9402 等を含み、本発明により高精細な画像を表示すること

50

ができる。図 7 ( F ) に示す本発明の表示装置を用いたテレビジョン装置は、本体 9 5 0 1、表示部 9 5 0 2 等を含み、本発明により高精細な画像を表示することができる。また、上記実施例のように、遮光性を有する層間絶縁膜又は遮光性を有する隔壁層を設けた場合には、不要光による影響を抑制することができるために、偏光板が不要となり、小型化、軽量化、薄型化が実現される。

#### 【 0 0 8 6 】

ここで、上記テレビジョン装置の主要な構成について、図 8 のブロック図を用いて簡単に説明する。図中、E L 表示パネル 7 0 1 は、本発明に係る表示装置を用いて作製されており、さらに E L 表示パネル 7 0 1 と外部回路との接続方法として、( 1 ) 表示パネルの画素部と走査線側駆動回路 7 0 3 を基板上に一体形成し、さらに信号線側駆動回路 7 0 2 を別途ドライバ IC として実装する場合、( 2 ) 表示パネルの画素部のみが形成されて走査線側駆動回路 7 0 3 と信号線側駆動回路 7 0 2 とが T A B 方式により実装される場合、( 3 ) 表示パネルの画素部とその周辺に走査線側駆動回路 7 0 3 と信号線側駆動回路 7 0 2 とが C O G 方式により実装される場合、などがあるが、どのような形態としても良い。

#### 【 0 0 8 7 】

その他の外部回路の構成として、映像信号の入力側では、チューナ 7 0 4 で受信した信号のうち、映像信号を増幅する映像波増幅回路 7 0 5 と、そこから出力される信号を赤、緑、青の各色に対応した色信号に変換する映像信号処理回路 7 0 6 と、その映像信号をドライバ IC の入力仕様に換するためのコントロール回路 7 0 7 などからなっている。コントロール回路 7 0 7 は、走査線側と信号線側にそれぞれ信号が出力する。デジタル駆動する場合には、信号線側に信号分割回路 7 0 8 を設け、入力デジタル信号を m 個に分割して供給する構成としても良い。

#### 【 0 0 8 8 】

チューナ 7 0 4 で受信した信号のうち、音声信号は、音声波増幅回路 7 0 9 に送られ、その出力は音声信号処理回路 7 1 0 を経てスピーカ 7 1 3 に供給される。制御回路 7 1 1 は受信局 ( 受信周波数 ) や音量の制御情報を入力部 7 1 2 から受け、チューナ 7 0 4 や音声信号処理回路 7 1 0 に信号を送出する。

#### 【 0 0 8 9 】

このような外部回路と、E L 表示パネルを筐体に組みこんで、図 7 ( F ) に示すようなテレビ受像機を完成させることができる。勿論、本発明はテレビ受像機に限定されず、パーソナルコンピュータのモニタをはじめ、鉄道の駅や空港などにおける情報表示盤や、街頭における広告表示盤など特に大面積の表示媒体として様々な用途に適用することができる。なお、本実施例は、上記実施の形態又は他の実施例と自由に組み合わせることができる。

#### 【 実施例 5 】

#### 【 0 0 9 0 】

本発明に係る表示装置は、メモリや処理回路などの機能回路やアンテナコイルを搭載することで、非接触でデータの送受信が可能な I D カードとして用いることができる。そのような I D カードの構成の一例について図面を参照して説明する。

#### 【 0 0 9 1 】

図 9 ( A ) に、本発明に係る表示装置を内蔵した I D カードの一形態を示す。図 9 ( A ) に示す I D カードは、非接触で端末装置のリーダ / ライタとデータの送受信を行う非接触型である。8 0 1 はカード本体であり、8 0 2 はカード本体 8 0 1 に搭載されている表示装置の画素部に相当する。

#### 【 0 0 9 2 】

図 9 ( B ) に、図 9 ( A ) に示したカード本体 8 0 1 に含まれるカード基板 8 0 3 の構成を示す。カード基板 8 0 3 には、薄膜の半導体膜で形成された I D チップ 8 0 4 と、上記実施の形態又は実施例に係る表示装置 8 0 5 とが貼り合わされている。I D チップ 8 0 4 と表示装置 8 0 5 は共に別途用意された基板上において形成された後、カード基板 8 0 3 上に転写されたものである。転写方法としては、多数の T F T からなる薄膜集積回路を作

製した後、小型真空ピンセット等を用いて、貼り付ける方法や、UV照射法を用いて選択的に貼り付ける方法などがある。また、表示装置における画素部や駆動回路部についても、同様に行うことができる。IDチップ804と表示装置805とを含む、薄膜の半導体膜を用いて形成され、なおかつ形成後にカード基板に転写される部分を、薄膜部807と呼ぶ。

#### 【0093】

またカード基板803には、TFTを用いて作製された集積回路806が実装されている。集積回路806の実装の仕方は、特に限定されるものではなく、公知のCOG方法やワイヤボンディング方法、或いはTAB方法などを用いることができる。集積回路806は、薄膜部807と、カード基板803に形成された配線808を介して電氣的に接続されている。

10

#### 【0094】

またカード基板803上には、集積回路806と電氣的に接続されたアンテナコイル809が形成されている。アンテナコイル809により、端末装置との間のデータの送受信を、電磁誘導を用いて非接触で行うことができるので、非接触型のIDカードは接触型に比べてIDカードが物理的な磨耗による損傷を受けにくい。さらに非接触型のIDカードは、非接触にて情報の管理を行うタグ（無線タグ）としても用いることができる。非接触型のIDカードは、同じく非接触で情報の読み取りができるバーコードに比べて、管理可能な情報量が飛躍的に高い。また情報を読み取ることができる端末装置との間の距離を、バーコードを用いた場合に比べて長くすることができる。

20

#### 【0095】

なお図9(B)では、アンテナコイル809をカード基板803上に形成した例を示しているが、別途作製しておいたアンテナコイルをカード基板803に実装するようにしても良い。例えば銅線などをコイル状に巻き、100 $\mu$ m程度の厚さを有する2枚のプラスチックフィルムの上に銅線を挟んでプレスしたものを、アンテナコイルとして用いることができる。また、薄膜集積回路の中に、アンテナコイルを作りこんでおいても良い。また、図9(B)では、1つのIDカードにアンテナコイル809が1つだけ用いられているが、アンテナコイル809が複数用いられていても良い。

#### 【0096】

なお、図9では表示装置805を搭載したIDカードの形態を示しているが、この構成に限定されるものではなく、必ずしも表示装置を設ける必要はない。ただし、表示装置を設けることで、顔写真のデータを表示装置において表示させることができ、印刷法を用いた場合に比べて顔写真のすり替えを困難にすることができる。また顔写真以外の情報を表示することができ、IDカードの高機能化を実現することができる。

30

#### 【0097】

なお、カード基板803には、可撓性を有するプラスチック基板を用いることができる。プラスチック基板としては、極性基のついたノルボルネン樹脂からなるARTON:JSR製を用いることができる。また、ポリエチレンテレフタレート(PET)、ポリエーテルスルホン(PES)、ポリエチレンナフタレート(PEN)、ポリカーボネート(PC)、ナイロン、ポリエーテルエーテルケトン(PEEK)、ポリスルホン(PSF)、ポリエーテルイミド(PEI)、ポリアリレート(PAR)、ポリブチレンテレフタレート(PBT)、ポリイミドなどのプラスチック基板を用いることができる。

40

#### 【0098】

なお、本実施例では、IDチップと薄膜集積回路との間の電氣的な接続は、図9において示した形態に限定されない。例えば、カード基板上に形成された配線を介すのではなく、IDチップの端子と薄膜集積回路の端子とを異方性の導電性樹脂やハンダなどで直接接続するようにしても良い。また図9において、薄膜集積回路と、カード基板に形成された配線との間の接続は、ワイヤボンディング法、ソルダーボールを用いたフリップチップ法で接続しても良いし、異方性の導電性樹脂やハンダなどで直接接続しても良いし、その他の方法を用いて接続しても良い。また、本発明に係る表示装置は、IDカードのみならず、

50

I D タグ、無線チップ、無線タグ等の半導体装置に組み込んで使用することもできる。

【実施例 6】

【0099】

上述した本発明の発光素子は、表示機能を有する発光装置の画素部や、照明機能を有する発光装置の照明部に適用することができる。本実施例では、表示機能を有する発光装置の回路構成および駆動方法について図 10 ~ 13 を用いて説明する。

【0100】

図 10 は本発明を適用した発光装置を上面からみた模式図である。図 10 において、基板 6500 上には、画素部 6511 と、ソース信号線駆動回路 6512 と、書込用ゲート信号線駆動回路 6513 と、消去用ゲート信号線駆動回路 6514 とが設けられている。ソース信号線駆動回路 6512 と、書込用ゲート信号線駆動回路 6513 と、消去用ゲート信号線駆動回路 6514 とは、それぞれ、配線群を介して、外部入力端子である FPC (フレキシブルプリントサーキット) 6503 と接続している。そして、ソース信号線駆動回路 6512 と、書込用ゲート信号線駆動回路 6513 と、消去用ゲート信号線駆動回路 6514 とは、それぞれ、FPC 6503 からビデオ信号、クロック信号、スタート信号、リセット信号等を受け取る。また FPC 6503 にはプリント配線基盤 (PWB) 6504 が取り付けられている。なお、駆動回路部は、上記のように必ずしも画素部 6511 と同一基板上に設けられている必要はなく、例えば、配線パターンが形成された FPC 上に IC チップを実装したもの (TCP) 等を利用し、基板外部に設けられていてもよい。

【0101】

画素部 6511 には、列方向に延びた複数のソース信号線が行方向に並んで配列している。また、電流供給線が行方向に並んで配列している。また、画素部 6511 には、行方向に延びた複数のゲート信号線が列方向に並んで配列している。また画素部 6511 には、発光素子を含む一組の回路が複数配列している。

【0102】

図 11 は、一画素を動作するための回路を表した図である。図 11 に示す回路には、第 1 のトランジスタ 901 と第 2 のトランジスタ 902 と発光素子 903 とが含まれている。第 1 のトランジスタ 901 と、第 2 のトランジスタ 902 とは、それぞれ、ゲート電極と、ドレイン領域と、ソース領域とを含む三端子の素子であり、ドレイン領域とソース領域の間にチャンネル領域を有する。ここで、ソース領域とドレイン領域とは、トランジスタの構造や動作条件等によって変わるため、いずれがソース領域またはドレイン領域であるかを限定することが困難である。そこで、本形態においては、ソースまたはドレインとして機能する領域を、それぞれ第 1 電極、第 2 電極と表記する。

【0103】

ゲート信号線 911 と、書込用ゲート信号線駆動回路 913 とはスイッチ 918 によって電氣的に接続または非接続の状態になるように設けられている。また、ゲート信号線 911 と、消去用ゲート信号線駆動回路 914 とはスイッチ 919 によって電氣的に接続または非接続の状態になるように設けられている。また、ソース信号線 912 は、スイッチ 920 によってソース信号線駆動回路 915 または電源 916 のいずれかに電氣的に接続するように設けられている。そして、第 1 のトランジスタ 901 のゲートはゲート信号線 911 に電氣的に接続している。また、第 1 のトランジスタ 901 の第 1 電極はソース信号線 912 に電氣的に接続し、第 2 電極は第 2 のトランジスタ 902 のゲート電極と電氣的に接続している。第 2 のトランジスタ 902 の第 1 電極は電流供給線 917 と電氣的に接続し、第 2 電極は発光素子 903 に含まれる一の電極と電氣的に接続している。なお、スイッチ 918 は、書込用ゲート信号線駆動回路 913 に含まれていてもよい。またスイッチ 919 についても消去用ゲート信号線駆動回路 914 の中に含まれていてもよい。また、スイッチ 920 についてもソース信号線駆動回路 915 の中に含まれていてもよい。

【0104】

また画素部におけるトランジスタや発光素子等の配置について特に限定はないが、例えば図 12 の上面図に表すように配置することができる。図 12 において、第 1 のトランジスタ

タ 1 0 0 1 の第 1 電極はソース信号線 1 0 0 4 に接続し、第 2 の電極は第 2 のトランジスタ 1 0 0 2 のゲート電極に接続している。また第 2 のトランジスタ 1 0 0 2 の第 1 電極は電流供給線 1 0 0 5 に接続し、第 2 電極は発光素子の電極 1 0 0 6 に接続している。ゲート信号線 1 0 0 3 の一部は第 1 のトランジスタ 1 0 0 1 のゲート電極として機能する。

【 0 1 0 5 】

次に、駆動方法について説明する。図 1 3 は時間経過に伴ったフレームの動作について説明する図である。図 1 3 において、横方向は時間経過を表し、縦方向はゲート信号線の走査段数を表している。

【 0 1 0 6 】

本発明の発光装置を用いて画像表示を行うとき、表示期間においては、画面の書き換え動作と表示動作とが繰り返し行われる。この書き換え回数について特に限定はないが、画像をみる人がちらつき（フリッカ）を感じないように少なくとも 1 秒間に 6 0 回程度とすることが好ましい。ここで、一画面（ 1 フレーム ）の書き換え動作と表示動作を行う期間を 1 フレーム期間という。

【 0 1 0 7 】

1 フレームは、図 1 3 に示すように、書き込み期間 5 0 1 a、5 0 2 a、5 0 3 a、5 0 4 a と保持期間 5 0 1 b、5 0 2 b、5 0 3 b、5 0 4 b とを含む 4 つのサブフレーム 5 0 1、5 0 2、5 0 3、5 0 4 に時分割されている。発光するための信号を与えられた発光素子は、保持期間において発光状態となっている。各々のサブフレームにおける保持期間の長さの比は、第 1 のサブフレーム 5 0 1：第 2 のサブフレーム 5 0 2：第 3 のサブフレーム 5 0 3：第 4 のサブフレーム 5 0 4 =  $2^3 : 2^2 : 2^1 : 2^0 = 8 : 4 : 2 : 1$  となっている。これによって 4 ビット階調を表現することができる。但し、ビット数及び階調数はここに記すものに限定されず、例えば 8 つのサブフレームを設け 8 ビット階調を行えるようにしてもよい。

【 0 1 0 8 】

1 フレームにおける動作について説明する。まず、サブフレーム 5 0 1 において、1 行目から最終行まで順に書き込み動作が行われる。従って、行によって書き込み期間の開始時間が異なる。書き込み期間 5 0 1 a が終了した行から順に保持期間 5 0 1 b へと移る。当該保持期間において、発光するための信号を与えられている発光素子は発光状態となっている。また、保持期間 5 0 1 b が終了した行から順に次のサブフレーム 5 0 2 へ移り、サブフレーム 5 0 1 の場合と同様に 1 行目から最終行まで順に書き込み動作が行われる。以上のような動作を繰り返し、サブフレーム 5 0 4 の保持期間 5 0 4 b 迄終了する。サブフレーム 5 0 4 における動作を終了したら次のフレームへ移る。このように、各サブフレームにおいて発光した時間の積算時間が、1 フレームにおける各々の発光素子の発光時間となる。この発光時間を発光素子ごとに変えて一画素内で様々に組み合わせることによって、明度および色度の異なる様々な表示色を形成することができる。

【 0 1 0 9 】

サブフレーム 5 0 4 のように、最終行目までの書込が終了する前に、既に書込を終え、保持期間に移行した行における保持期間を強制的に終了させたいときは、保持期間 5 0 4 b の後に消去期間 5 0 4 c を設け、強制的に非発光の状態となるように制御することが好ましい。そして、強制的に非発光状態にした行については、一定期間、非発光の状態を保つ（この期間を非発光期間 5 0 4 d とする。）。そして、最終行目の書込期間が終了したら直ちに、一行目から順に次の（またはフレーム）の書込期間に移行する。なお、このようにある行の画素では書き込みを行い、またある行の画素には画素を非発光の状態にする消去信号を入力するには、図 1 5 に示すように、1 水平期間を 2 つに分割し、一方の期間を書き込みにあて、他方の期間を消去にあてる。分割された水平期間内で、各々のゲート信号線 9 1 1 を選択し、そのときに対応する信号をソース信号線 9 1 2 に入力する。例えば、ある 1 水平期間において、前半は i 行目を選択し、後半は j 行目を選択する。すると、1 水平期間において、あたかも同時に 2 行分を選択したかのように動作させることが可能となる。つまり、それぞれの 1 水平期間の書き込み期間を用いて、書き込み期間 5 0 1 a

～ 504 a に画素へ映像信号を書き込む。そして、このときの 1 水平期間の消去期間には画素を選択しない。また、別の 1 水平期間の消去期間を用いて消去期間 504 c に画素へ書き込まれた信号を消去する。このときの 1 水平期間の書き込み期間には画素を選択しない。これによって、開口率の高い画素を有する表示装置を提供することができ、歩留まりの向上を図ることができる。

#### 【0110】

なお、本実施例では、サブフレーム 501 乃至 504 は保持期間の長いものから順に並んでいるが、必ずしも本実施例のような並びにする必要はなく、例えば保持期間の短いものから順に並べられていてもよいし、または保持期間の長いものと短いものとがランダムに並んでいてもよい。また、サブフレームは、さらに複数のフレームに分割されていてもよい。つまり、同じ映像信号を与えている期間、ゲート信号線の走査を複数回行ってよい。

#### 【0111】

ここで、書込期間および消去期間における、図 11 で示す回路の動作について説明する。まず書込期間における動作について説明する。書込期間において、 $i$  行目 ( $i$  は自然数) のゲート信号線 911 は、スイッチ 918 を介して書込用ゲート信号線駆動回路 913 と電氣的に接続し、消去用ゲート信号線駆動回路 914 とは非接続である。また、ソース信号線 912 はスイッチ 920 を介してソース信号線駆動回路 915 と電氣的に接続している。ここで、 $i$  行目のゲート信号線 911 に接続した第 1 のトランジスタ 901 のゲートに信号が入力され、第 1 のトランジスタ 901 はオンとなる。そして、この時、1 列目から最終列目迄のソース信号線に同時に映像信号が入力される。なお、各列のソース信号線 912 から入力される映像信号は互いに独立したものである。ソース信号線 912 から入力された映像信号は、各々のソース信号線に接続した第 1 のトランジスタ 901 を介して第 2 のトランジスタ 902 のゲート電極に入力される。この時、第 2 のトランジスタ 902 のゲート電極に入力された信号によって、第 2 のトランジスタ 902 のオンオフが制御される。そして、第 2 のトランジスタ 902 がオンすると発光素子 903 に電圧が印加され、発光素子 903 に電流が流れる。つまり、第 2 のトランジスタ 902 のゲート電極に入力する信号によって、発光素子 903 の発光又は非発光が決まる。例えば、第 2 のトランジスタ 902 が P チャネル型である場合は、第 2 のトランジスタ 902 のゲート電極に Low Level の信号が入力されることによって発光素子 903 が発光する。一方、第 2 のトランジスタ 902 が N チャネル型である場合は、第 2 のトランジスタ 902 のゲート電極に High Level の信号が入力されることによって発光素子 903 が発光する。

#### 【0112】

次に消去期間における動作について説明する。消去期間において、 $j$  行目 ( $j$  は自然数) のゲート信号線 911 は、スイッチ 919 を介して消去用ゲート信号線駆動回路 914 と電氣的に接続し、書込用ゲート信号線駆動回路 913 とは非接続である。また、ソース信号線 912 はスイッチ 920 を介して電源 916 と電氣的に接続している。ここで、 $j$  行目のゲート信号線 911 に接続した第 1 のトランジスタ 901 のゲートに信号が入力され、第 1 のトランジスタ 901 はオンとなる。そして、この時、1 列目から最終列目迄のソース信号線に同時に消去信号が入力される。ソース信号線 912 から入力された消去信号は、各々のソース信号線に接続した第 1 のトランジスタ 901 を介して第 2 のトランジスタ 902 のゲート電極に入力される。この時第 2 のトランジスタ 902 のゲート電極に入力された消去信号によって、第 2 のトランジスタ 902 はオフし、電流供給線 917 から発光素子 903 への電流の供給が阻止される。そして、発光素子 903 は強制的に非発光となる。例えば、第 2 のトランジスタ 902 が P チャネル型である場合は、第 2 のトランジスタ 902 のゲート電極に High Level の信号が入力されることによって発光素子 903 は非発光となる。一方、第 2 のトランジスタ 902 が N チャネル型である場合は、第 2 のトランジスタ 902 のゲート電極に Low Level の信号が入力されることによって発光素子 903 は非発光となる。

## 【 0 1 1 3 】

なお、消去期間では、 $j$  行目については、以上に説明したような動作によって消去する為の信号を入力する。しかし、前述のように、 $j$  行目が消去期間であると共に、他の行 ( $i$  行目とする。) については書込期間となる場合がある。このような場合、同じ列のソース信号線を利用して  $j$  行目には消去の為の信号を、 $i$  行目には書込の為の信号を入力する必要があるため、以下に説明するような動作をさせることが好ましい。

## 【 0 1 1 4 】

消去期間における動作によって、 $j - 1$  行目の発光素子 9 0 3 が非発光となった後、直ちに、ゲート信号線 9 1 1 と消去用ゲート信号線駆動回路 9 1 4 とを非接続の状態とすると共に、スイッチ 9 2 0 を切り替えてソース信号線 9 1 2 とソース信号線駆動回路 9 1 5 と接続させる。そして、ソース信号線 9 1 2 とソース信号線駆動回路 9 1 5 とを接続させると共に、スイッチ 9 1 8 を切り替えてゲート信号線 9 1 1 と書込用ゲート信号線駆動回路 9 1 3 とを接続させる。そして、書込用ゲート信号線駆動回路 9 1 3 から  $i$  行目のゲート信号線 9 1 1 に選択的に信号が入力され、第 1 のトランジスタ 9 0 1 がオンすると共に、ソース信号線駆動回路 9 1 5 からは、1 列目から最終列目迄のソース信号線 9 1 2 に書込の為の映像信号が入力される。この映像信号によって、 $i$  行目の発光素子 9 0 3 は、発光または非発光となる。

## 【 0 1 1 5 】

以上のようにして  $i$  行目について書込期間を終えたら、直ちに、 $j$  行目の消去期間に移行する。その為にスイッチ 9 1 8 を切り替えて、ゲート信号線と書込用ゲート信号線駆動回路 9 1 3 を非接続とすると共に、スイッチ 9 2 0 を切り替えてソース信号線を電源 9 1 6 と接続する。また、ゲート信号線 9 1 1 と書込用ゲート信号線駆動回路 9 1 3 を非接続とすると共に、ゲート信号線 9 1 1 については、スイッチ 9 1 9 を切り替えて消去用ゲート信号線駆動回路 9 1 4 と接続状態にする。そして、消去用ゲート信号線駆動回路 9 1 4 から  $j$  行目のゲート信号線 9 1 1 に選択的に信号を入力して第 1 のトランジスタ 9 0 1 がオンすると共に、電源 9 1 6 から消去信号が入力される。そして、消去信号により、発光素子 9 0 3 は強制的に非発光となる。このようにして、 $j$  行目の消去期間を終えたら、直ちに、 $i + 1$  行目の書込期間に移行する。以下、同様に、消去期間と書込期間とを繰り返し、最終行目の消去期間まで動作させればよい。

## 【 0 1 1 6 】

なお、本形態では、 $j - 1$  行目の消去期間と  $j$  行目の消去期間との間に  $i$  行目の書込期間を設ける態様について説明したが、これに限らず、 $j$  行目の消去期間と  $j + 1$  行目の消去期間との間に  $i$  行目の書込期間を設けてもよい。

## 【 0 1 1 7 】

また、本形態では、サブフレーム 5 0 4 のように非発光期間 5 0 4 d を設ける場合において、消去用ゲート信号線駆動回路 9 1 4 と或る一のゲート信号線とを非接続状態にすると共に、書込用ゲート信号線駆動回路 9 1 3 と他のゲート信号線とを接続状態にする動作を繰り返している。このような動作は、特に非発光期間を設けないフレームにおいて行っても構わない。なお、本実施例は、上記実施の形態又は他の実施例と自由に組み合わせることができる。

## 【 産業上の利用可能性 】

## 【 0 1 1 8 】

本発明に係る発光素子は、画素電極と対向電極の間に複数の発光層を有する E L 素子において、各発光層の間に中間導電層を設け、かつ中間導電層 ( 複数の中間導電層が設けられる場合においては、それらの少なくとも一の中間導電層 ) において、正孔注入又は電子注入を担う層のいずれかが、膜状ではなく、島状に形成されていることを特徴とする。このような構造を採用することによって、中間導電層の電子 ( 又は正孔 ) を注入する層に関し、材料の透明性を一切考慮する必要が無い、発光層からの発光は、中間導電層によって殆んど吸収されることが無い、中間導電層の材料の結晶性も考慮する必要が無い、素子の作製時間が短縮される等の、様々な効果を生み出すことができる。

## 【 0 1 1 9 】

また、上記作用効果を有する発光素子は E L ディスプレイに代表される表示装置に採用することができる。該表示装置は、互いに直交するように設けられた 2 種類のストライプ状電極の間に発光層及び中間導電層を形成する方式（単純マトリクス方式）、又は T F T に接続されマトリクス状に配列された画素電極と対向電極との間に発光層及び中間導電層を形成する方式（アクティブマトリクス方式）の 2 種類に大別されるが、本発明に係る発光素子は、単純マトリクス方式とアクティブマトリクス方式のいずれにも適用することができる。また、上記表示装置は、あらゆる電子機器や I D カード等のユビキタス製品に搭載することができ、本発明の利用可能性は極めて多岐に渡る。

## 【 図面の簡単な説明 】

10

## 【 0 1 2 0 】

【 図 1 】 本発明に係る発光素子の構成を説明する図

【 図 2 】 本発明に係る発光素子の構成を説明する図

【 図 3 】 本発明に係る表示装置の画素領域の等価回路図（ 2 トランジスタ ）及び表示装置の表示パネル部分の上面図

【 図 4 】 本発明に係る表示装置の断面図

【 図 5 】 本発明に係る表示装置の画素領域の等価回路図（ 3 及び 4 トランジスタ ）

【 図 6 】 配線を積層構造とした場合を示す断面図

【 図 7 】 本発明に係る表示装置を用いた電子機器を示す図

【 図 8 】 本発明に係る表示装置を用いたテレビジョン装置の主要な構成を示すブロック図

20

【 図 9 】 本発明に係る表示装置を用いた I D カードを説明する図

【 図 1 0 】 本発明に係る発光装置の上面図

【 図 1 1 】 本発明に係る発光装置における一画素を動作するための回路を表した図

【 図 1 2 】 本発明に係る発光装置における画素領域の上面図

【 図 1 3 】 時間経過に伴ったフレームの動作について説明する図

【 図 1 4 】 従来の発光素子の構成を説明する図

【 図 1 5 】 1 水平期間にゲート信号線を複数同時に選択する方法を説明する図

【 図 1 6 】 本発明に係る発光素子の構成を説明する図

## 【 符号の説明 】

## 【 0 1 2 1 】

30

1 1 : 陽極

1 2 : 陰極

1 3 : 中間導電層（ A l q : L i 層 ）

1 4 : 中間導電層（ I n - Z n - O （インジウム・亜鉛酸化物）層 ）

1 5 : 有機層

1 6 : 有機層

1 7 : 層間絶縁膜

1 0 1 : 基板

1 0 2 : 陽極

1 0 3 : 第 1 の発光層

40

1 0 4 : 電子注入を担う層

1 0 5 : 正孔注入を担う層

1 0 6 : 第 2 の発光層

1 0 7 : 陰極

1 0 8 : 第 3 の発光層

2 0 3 : 1 番目の発光層

2 0 4 : 1 番目の電子注入を担う層

2 0 5 : 1 番目の正孔注入を担う層

2 0 6 : 2 番目の発光層

2 0 7 : k 番目の発光層

50

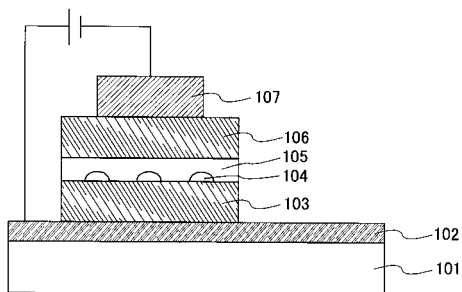
|                           |    |
|---------------------------|----|
| 2 0 8 : k 番目の電子注入を担う層     |    |
| 2 0 9 : k 番目の正孔注入を担う層     |    |
| 2 1 0 : k + 1 番目の発光層      |    |
| 2 1 1 : n - 1 番目の電子注入を担う層 |    |
| 2 1 2 : n - 1 番目の正孔注入を担う層 |    |
| 2 1 3 : n 番目の発光層          |    |
| 3 1 0 : 画素                |    |
| 3 1 1 : トランジスタ            |    |
| 3 1 2 : トランジスタ            |    |
| 3 1 3 : 発光素子              | 10 |
| 3 1 6 : 容量素子              |    |
| 3 1 7 : 第 1 の電源           |    |
| 3 1 8 : 第 2 の電源           |    |
| 3 4 0 : トランジスタ            |    |
| 3 4 1 : トランジスタ            |    |
| 3 4 2 : トランジスタ            |    |
| 3 4 3 : 電源                |    |
| 4 0 0 : 発光領域              |    |
| 4 0 1 : ゲートドライバ           |    |
| 4 0 2 : ゲートドライバ           | 20 |
| 4 0 3 : ソースドライバ           |    |
| 4 0 5 : 基板                |    |
| 4 0 6 : 対向基板              |    |
| 4 0 7 : 接続フィルム            |    |
| 4 0 8 : シール材              |    |
| 4 0 9 : 隔壁層               |    |
| 4 1 0 : 素子群               |    |
| 4 1 1 : 第 1 の層間絶縁膜        |    |
| 4 1 2 : 第 2 の層間絶縁膜        |    |
| 4 1 4 : 配線                | 30 |
| 4 1 5 : 透光性樹脂             |    |
| 4 1 6 : 遮光性を有する隔壁層        |    |
| 4 1 7 : 遮光性を有する層間絶縁膜      |    |
| 4 1 8 : 空間                |    |
| 5 0 1 : サブフレーム            |    |
| 5 0 1 a : 書き込み期間          |    |
| 5 0 1 b : 保持期間            |    |
| 5 0 2 : サブフレーム            |    |
| 5 0 2 a : 書き込み期間          |    |
| 5 0 2 b : 保持期間            | 40 |
| 5 0 3 : サブフレーム            |    |
| 5 0 3 a : 書き込み期間          |    |
| 5 0 3 b : 保持期間            |    |
| 5 0 4 : サブフレーム            |    |
| 5 0 4 a : 書き込み期間          |    |
| 5 0 4 b : 保持期間            |    |
| 5 0 4 c : 消去期間            |    |
| 5 0 4 d : 非発光期間           |    |
| 6 0 0 : M o               |    |
| 6 0 1 : アルミニウムを含む合金       | 50 |

|                                   |    |
|-----------------------------------|----|
| 6 0 2 : I T O                     |    |
| 6 0 3 : アルミニウムを含む合金               |    |
| 6 0 4 : アルミニウムを含む合金               |    |
| 6 0 5 : I T O                     |    |
| 6 0 6 : アルミニウムを含む合金               |    |
| 6 0 7 : ニッケルシリサイド                 |    |
| 6 0 8 : シリコン半導体層                  |    |
| 8 0 1 : カード本体                     |    |
| 8 0 3 : カード基板                     |    |
| 8 0 4 : I D チップ                   | 10 |
| 8 0 5 : 表示装置                      |    |
| 8 0 6 : 集積回路                      |    |
| 8 0 7 : 薄膜部                       |    |
| 8 0 8 : 配線                        |    |
| 8 0 9 : アンテナコイル                   |    |
| 7 0 1 : E L 表示パネル                 |    |
| 7 0 2 : 信号線側駆動回路                  |    |
| 7 0 3 : 走査線側駆動回路                  |    |
| 7 0 4 : チューナ                      |    |
| 7 0 5 : 映像波増幅回路                   | 20 |
| 7 0 6 : 映像信号処理回路                  |    |
| 7 0 7 : コントロール回路                  |    |
| 7 0 8 : 信号分割回路                    |    |
| 7 0 9 : 音声波増幅回路                   |    |
| 7 1 0 : 音声信号処理回路                  |    |
| 7 1 1 : 制御回路                      |    |
| 7 1 2 : 入力部                       |    |
| 7 1 3 : スピーカ                      |    |
| 9 0 1 : 第 1 のトランジスタ               |    |
| 9 0 2 : 第 2 のトランジスタ               | 30 |
| 9 0 3 : 発光素子                      |    |
| 9 1 1 : ゲート信号線                    |    |
| 9 1 2 : ソース信号線                    |    |
| 9 1 3 : 書込用ゲート信号線駆動回路             |    |
| 9 1 4 : 消去用ゲート信号線駆動回路             |    |
| 9 1 5 : ソース信号線駆動回路                |    |
| 9 1 6 : 電源                        |    |
| 9 1 7 : 電流供給線                     |    |
| 9 1 8 : スイッチ                      |    |
| 9 1 9 : スイッチ                      | 40 |
| 9 2 0 : スイッチ                      |    |
| 1 0 0 1 : 第 1 のトランジスタ             |    |
| 1 0 0 2 : 第 2 のトランジスタ             |    |
| 1 0 0 3 : ゲート信号線                  |    |
| 1 0 0 4 : ソース信号線                  |    |
| 1 0 0 5 : 電流供給線                   |    |
| 1 0 0 6 : 発光素子の電極                 |    |
| 6 5 0 0 : 基板                      |    |
| 6 5 0 3 : F P C (フレキシブルプリントサーキット) |    |
| 6 5 0 4 : プリント配線基盤 ( P W B )      | 50 |

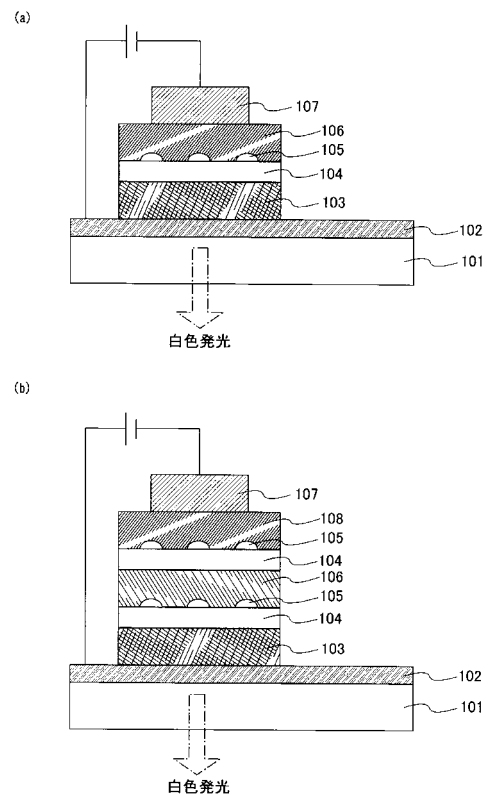
- 6 5 1 1 : 画素部
- 6 5 1 2 : ソース信号線駆動回路
- 6 5 1 3 : 書込用ゲート信号線駆動回路
- 6 5 1 4 : 消去用ゲート信号線駆動回路
- 9 1 0 1 : 本体
- 9 1 0 2 : 表示部
- 9 2 0 1 : 本体
- 9 2 0 2 : 表示部
- 9 3 0 1 : 本体
- 9 3 0 2 : 表示部
- 9 4 0 1 : 本体
- 9 4 0 2 : 表示部
- 9 5 0 1 : 本体
- 9 5 0 2 : 表示部
- 9 7 0 1 : 表示部
- 9 7 0 2 : 表示部

10

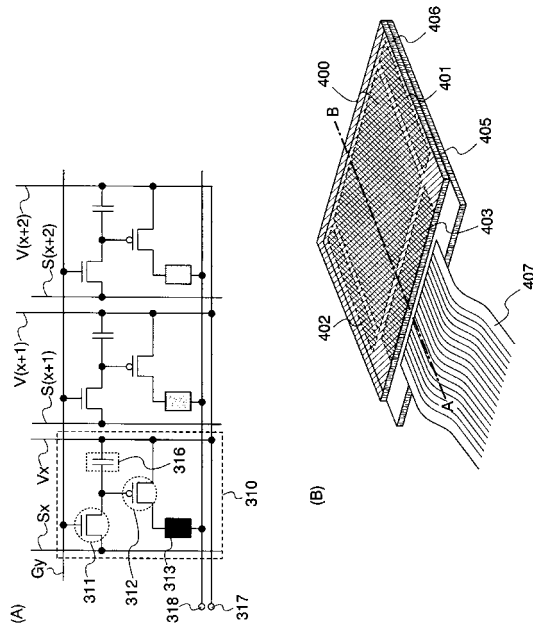
【図 1】



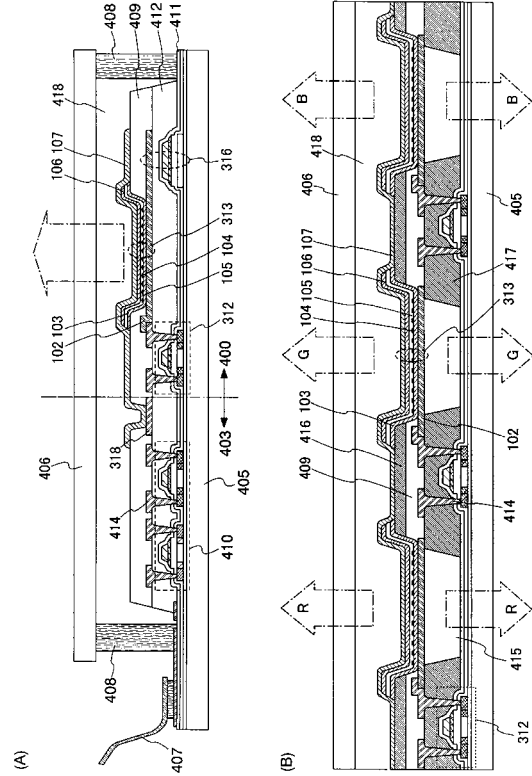
【図 2】



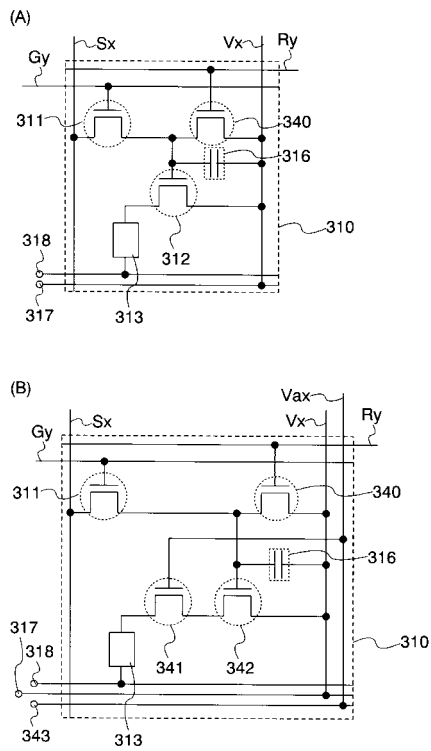
【図 3】



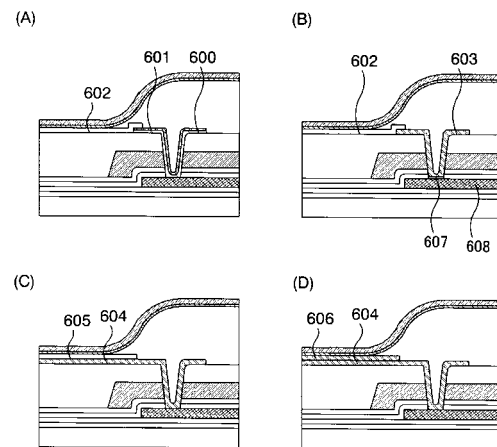
【図 4】



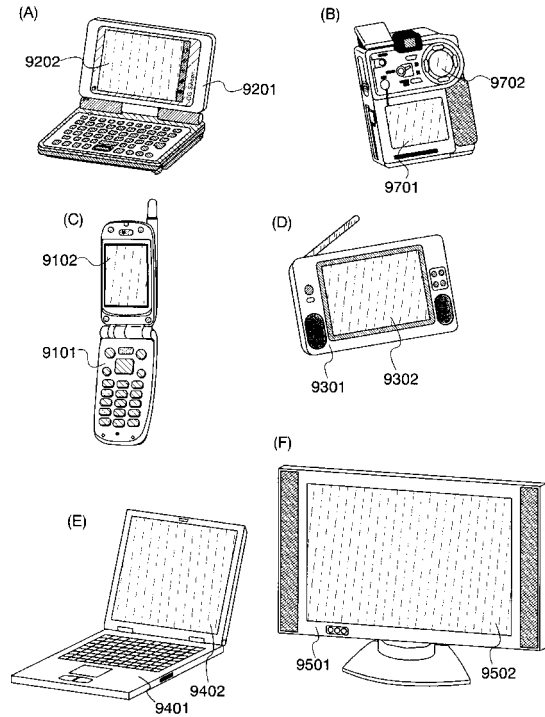
【図 5】



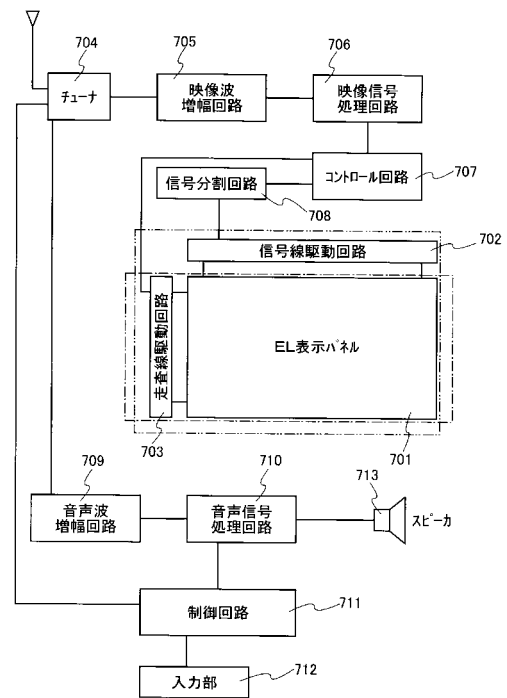
【図 6】



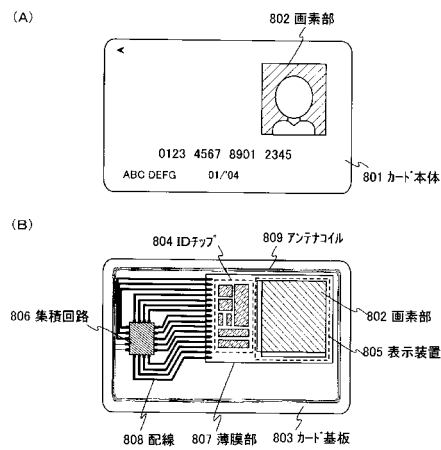
【図 7】



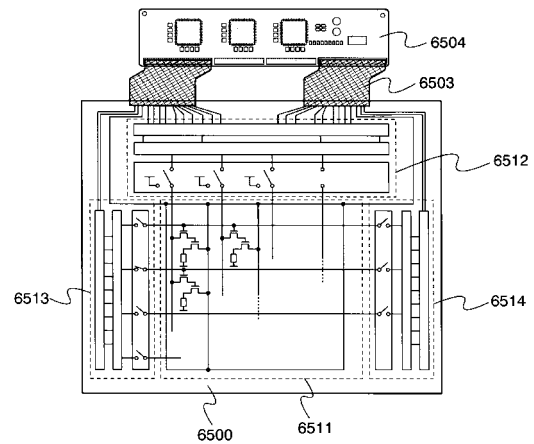
【図 8】



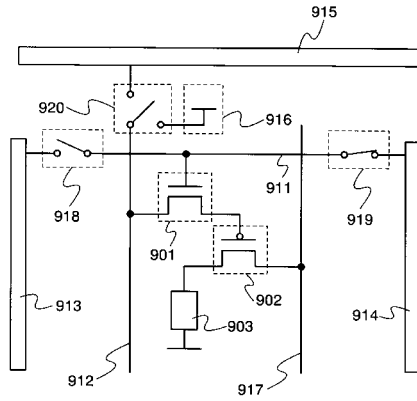
【図 9】



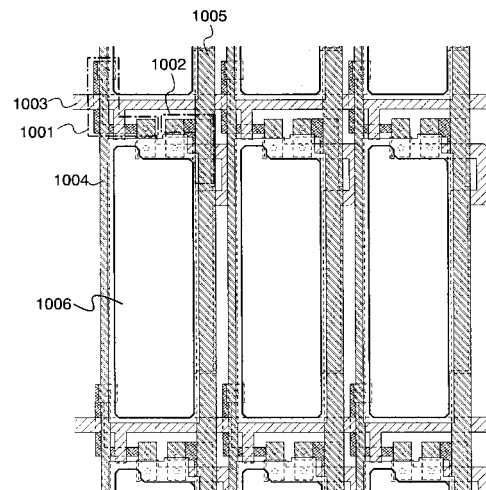
【図 10】



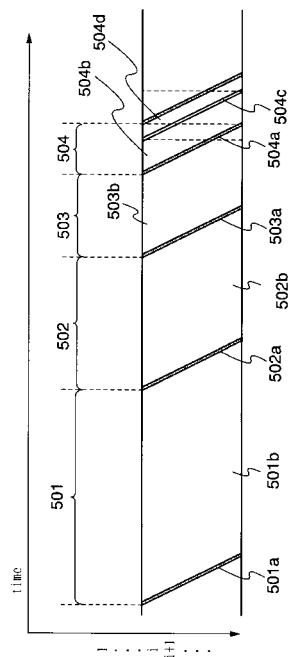
【図 1 1】



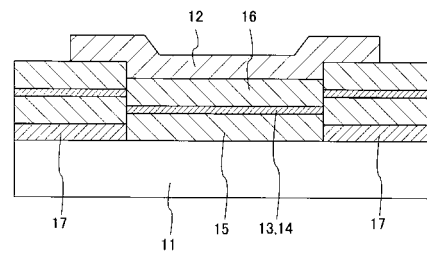
【図 1 2】



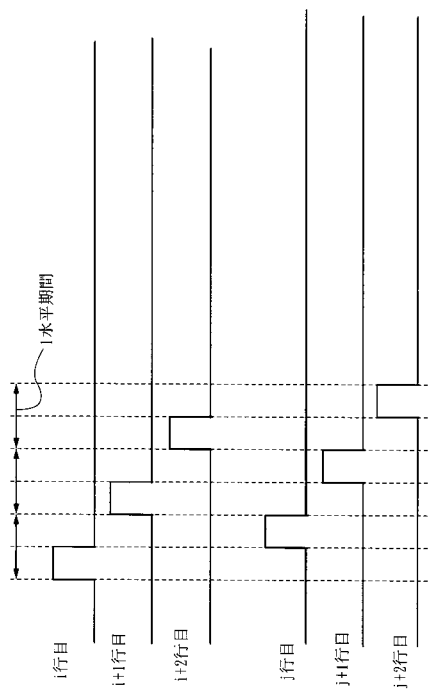
【図 1 3】



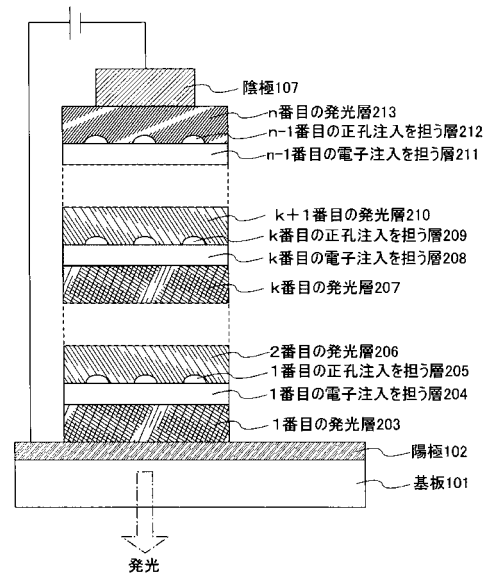
【図 1 4】



【図 15】



【図 16】



---

フロントページの続き

(72)発明者 中村 康男

神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

審査官 濱野 隆

(56)参考文献 特開平 0 8 - 2 2 2 3 7 5 ( J P , A )  
特開 2 0 0 2 - 0 9 3 5 8 6 ( J P , A )  
特開 2 0 0 3 - 3 3 2 0 7 0 ( J P , A )  
特開 2 0 0 3 - 0 8 9 8 6 4 ( J P , A )  
特開平 1 0 - 2 5 5 9 8 2 ( J P , A )  
特開 2 0 0 3 - 3 2 3 9 8 7 ( J P , A )  
特開 2 0 0 3 - 2 6 4 0 8 5 ( J P , A )  
特開 2 0 0 4 - 0 9 5 5 4 6 ( J P , A )  
特開平 1 0 - 2 9 4 1 8 2 ( J P , A )  
特開平 1 1 - 3 2 9 7 4 8 ( J P , A )  
特開 2 0 0 4 - 0 3 9 6 1 7 ( J P , A )  
特開 2 0 0 3 - 0 4 5 6 7 6 ( J P , A )  
特開平 1 0 - 3 0 8 2 8 4 ( J P , A )  
特開 2 0 0 3 - 2 1 7 8 6 7 ( J P , A )  
特許第 3 7 4 8 1 1 0 ( J P , B 1 )

(58)調査した分野(Int.Cl. , D B 名)

H 0 1 L 5 1 / 5 0

H 0 5 B 3 3 / 1 2

|                |                                                                                                                                                                                                                                                                                                                                                                                                                                                                                |         |            |
|----------------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 发光装置和显示装置                                                                                                                                                                                                                                                                                                                                                                                                                                                                      |         |            |
| 公开(公告)号        | <a href="#">JP4731996B2</a>                                                                                                                                                                                                                                                                                                                                                                                                                                                    | 公开(公告)日 | 2011-07-27 |
| 申请号            | JP2005146844                                                                                                                                                                                                                                                                                                                                                                                                                                                                   | 申请日     | 2005-05-19 |
| [标]申请(专利权)人(译) | 株式会社半导体能源研究所                                                                                                                                                                                                                                                                                                                                                                                                                                                                   |         |            |
| 申请(专利权)人(译)    | 半导体能源研究所有限公司                                                                                                                                                                                                                                                                                                                                                                                                                                                                   |         |            |
| 当前申请(专利权)人(译)  | 半导体能源研究所有限公司                                                                                                                                                                                                                                                                                                                                                                                                                                                                   |         |            |
| [标]发明人         | 山崎舜平<br>野村亮二<br>瀬尾哲史<br>安部寛子<br>中村康男                                                                                                                                                                                                                                                                                                                                                                                                                                           |         |            |
| 发明人            | 山崎 舜平<br>野村 亮二<br>瀬尾 哲史<br>安部 寛子<br>中村 康男                                                                                                                                                                                                                                                                                                                                                                                                                                      |         |            |
| IPC分类号         | H01L51/50 H05B33/12 G09F9/30 H01L27/32                                                                                                                                                                                                                                                                                                                                                                                                                                         |         |            |
| FI分类号          | H05B33/22.A H05B33/22.C H05B33/12.C H05B33/14.A G09F9/30.365.Z G09F9/30.365 H01L27/32                                                                                                                                                                                                                                                                                                                                                                                          |         |            |
| F-TERM分类号      | 3K007/AB03 3K007/AB05 3K007/AB11 3K007/AB18 3K007/DA06 3K007/DB03 3K107/AA01 3K107/BB01 3K107/BB06 3K107/BB08 3K107/CC04 3K107/CC05 3K107/CC14 3K107/CC29 3K107/CC32 3K107/CC35 3K107/CC42 3K107/CC43 3K107/CC45 3K107/DD39 3K107/DD44Z 3K107/DD52 3K107/DD71 3K107/DD74 3K107/DD84 3K107/DD86 3K107/DD89 3K107/DD90 3K107/EE27 5C094/AA10 5C094/AA31 5C094/BA03 5C094/BA27 5C094/CA19 5C094/DA13 5C094/DB04 5C094/ED15 5C094/FA01 5C094/FB01 5C094/FB12 5C094/FB15 5C094/HA08 |         |            |
| 审查员(译)         | 滨野隆                                                                                                                                                                                                                                                                                                                                                                                                                                                                            |         |            |
| 优先权            | 2004151103 2004-05-20 JP                                                                                                                                                                                                                                                                                                                                                                                                                                                       |         |            |
| 其他公开文献         | JP2006005340A<br>JP2006005340A5                                                                                                                                                                                                                                                                                                                                                                                                                                                |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                                                                                                                                                                                                                                                                                                                                                                                                                                      |         |            |

#### 摘要(译)

要解决的问题：提供一种以有机EL器件为代表的发光器件，其中夹在用作发光层的有机薄膜之间的中间导电层的可用材料在选择宽度时可以急剧加宽，光发光效率高，电力消耗少且可靠性高，以及使用该发光装置的显示装置（发光装置）。  
 ŽSOLUTION：发光器件通过层叠像素电极，第一发光层，中间导电层（由携带电子注入和层空穴注入的层组成）形成，并且它们中的至少一个具有岛状），第二发光层和对电极，依次。  
 Ž

1 ]

