

(19) 日本国特許庁 (JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2019-35957

(P2019-35957A)

(43) 公開日 平成31年3月7日(2019.3.7)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/3233 (2016.01)	G09G 3/3233	3K107
G09G 3/20 (2006.01)	G09G 3/20 624B	5C080
H01L 27/32 (2006.01)	G09G 3/20 611C	5C094
H01L 51/50 (2006.01)	G09G 3/20 612A	5C380
G09F 9/30 (2006.01)	G09G 3/20 612E	5G435
審査請求 有 請求項の数 17 O L (全 27 頁) 最終頁に続く		

(21) 出願番号	特願2018-148959 (P2018-148959)	(71) 出願人	501426046
(22) 出願日	平成30年8月8日 (2018.8.8)		エルジー ディスプレイ カンパニー リ
(31) 優先権主張番号	10-2017-0101323		ミテッド
(32) 優先日	平成29年8月9日 (2017.8.9)		大韓民国 ソウル、ヨンドンポグ、ヨ
(33) 優先権主張国	韓国 (KR)		ウィーテロ 128
		(74) 代理人	110002077
			園田・小林特許業務法人
		(72) 発明者	チュン, ジェフン
			大韓民国、10845 キョンギード、パ
			ジュシ、ウーロンミョン、エルジー
			ロ 245
		F ターム (参考)	3K107 AA01 BB01 CC33 DD39 EE03
			EE57 HH02 HH05
			5C080 AA05 AA06 AA10 JJ02 JJ03
			JJ04 JJ06
			最終頁に続く

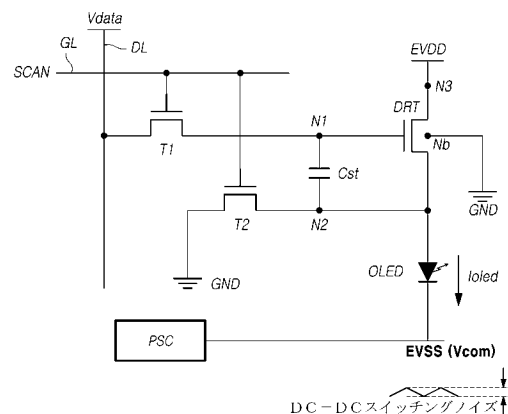
(54) 【発明の名称】 表示装置、電子機器、及びボディバイアシング回路

(57) 【要約】 (修正有)

【課題】 共通電圧の変動により有機発光ダイオードに流れる電流変動幅が大きくなることを防止することができるボディバイアシング回路を提供する。

【解決手段】 表示装置、電子機器、及びボディバイアシング回路に関するものであって、より詳しくは、サブピクセル内の駆動トランジスタのボディに共通電圧と対応するボディ電圧を印加するボディバイアシング技法を通じて、ノイズによる共通電圧の変動が発生しても、共通電圧の変動による画像品質の低下が防止できる表示装置、電子機器、及びボディバイアシング回路に関するものである。

【選択図】 図5



【特許請求の範囲】**【請求項 1】**

多数のデータライン及び多数のゲートラインにより定義される多数のサブピクセルを含むピクセルアレイと、

前記多数のデータラインを駆動するソース駆動回路と、

前記多数のゲートラインを駆動するゲート駆動回路と、

前記ソース駆動回路及び前記ゲート駆動回路を制御するコントローラと、を含み、

前記多数のサブピクセルに共通に印加される共通電圧と対応するボディ電圧 (Body Voltage) が前記多数のサブピクセルの各々での駆動トランジスタのボディ (Body) に印加される、表示装置。

10

【請求項 2】

前記ボディ電圧は、前記共通電圧の波形と対応する波形を有する、請求項 1 に記載の表示装置。

【請求項 3】

前記ボディ電圧は、前記共通電圧の振幅変化によって変わる振幅を有する、請求項 1 に記載の表示装置。

【請求項 4】

前記多数のサブピクセルの各々には前記駆動トランジスタにより駆動され、アノード電極とカソード電極を有する有機発光ダイオードを含み、

前記共通電圧は、前記カソード電極に印加される基底電圧である、請求項 1 に記載の表示装置。

20

【請求項 5】

前記共通電圧を出力するパワー供給回路と、

前記駆動トランジスタのボディと前記パワー供給回路との間に連結され、前記共通電圧と対応する前記ボディ電圧を前記駆動トランジスタのボディに印加させるボディバイアシング回路と、をさらに含む、請求項 1 に記載の表示装置。

【請求項 6】

前記ボディバイアシング回路は、

前記駆動トランジスタのドレインノードまたはソースノードに印加される駆動電圧と前記共通電圧との間の分配電圧を出力する電圧分配回路と、

前記分配電圧に該当する前記ボディ電圧または前記分配電圧が増幅された前記ボディ電圧を前記駆動トランジスタのボディに出力する出力回路と、を含む、請求項 5 に記載の表示装置。

30

【請求項 7】

前記パワー供給回路は、DC - DC コンバータを含む、請求項 5 に記載の表示装置。

【請求項 8】

前記共通電圧を供給し、前記共通電圧と対応する前記ボディ電圧を前記駆動トランジスタのボディに供給するパワー供給回路をさらに含む、請求項 1 に記載の表示装置。

【請求項 9】

前記ピクセルアレイ、前記ソース駆動回路、前記ゲート駆動回路、及び前記コントローラは、シリコン基板上に配置される、請求項 1 に記載の表示装置。

40

【請求項 10】

映像信号が入力される映像信号入力部と、

前記映像信号に基づいた第 1 映像が表示される第 1 ディスプレイユニットと、

前記映像信号に基づいた第 2 映像が表示される第 2 ディスプレイユニットと、

前記映像信号入力部、前記第 1 ディスプレイユニット、及び前記第 2 ディスプレイユニットを収納するケースと、を含み、

前記第 1 ディスプレイユニット及び前記第 2 ディスプレイユニットの各々は、

シリコン基板と、

前記シリコン基板上に配列された多数のサブピクセルを含むピクセルアレイと、

50

前記シリコン基板上に配置された駆動回路と、を含み、
前記駆動回路は前記ピクセルアレイの周辺に位置し、
前記多数のサブピクセルに共通に印加される共通電圧と対応するボディ電圧 (Body Voltage) が前記多数のサブピクセルの各々での駆動トランジスタのボディ (Body) に印加される、電子機器。

【請求項 11】

前記共通電圧を出力するパワー供給回路と、
前記駆動トランジスタのボディと前記パワー供給回路との間に連結され、前記共通電圧と対応する前記ボディ電圧を前記駆動トランジスタのボディに印加させるボディバイアシング回路をさらに含む、請求項 10 に記載の電子機器。

10

【請求項 12】

前記ボディバイアシング回路は、
前記駆動トランジスタのドレインノードまたはソースノードに印加される駆動電圧と前記共通電圧との間の分配電圧を出力する電圧分配回路と、
前記分配電圧に該当する前記ボディ電圧または前記分配電圧が増幅された前記ボディ電圧を前記駆動トランジスタのボディに出力する出力回路と、を含む、請求項 11 に記載の電子機器。

【請求項 13】

前記駆動トランジスタは、M O S F E T (Metal-Oxide-Semiconductor Field-Effect Transistor) タイプである、請求項 10 に記載の電子機器。

20

【請求項 14】

仮想現実 (V R : Virtual Reality) 機器または拡張現実 (A R : Augmented Reality) 機器である、請求項 10 に記載の電子機器。

【請求項 15】

サブピクセルを駆動するための駆動電圧及び基底電圧の間の分配電圧を出力する電圧分配回路と、
前記分配電圧または前記分配電圧が増幅された電圧を前記サブピクセル内の駆動トランジスタのボディに出力する出力回路と、を含む、ボディバイアシング回路。

【請求項 16】

前記電圧分配回路は、
前記駆動電圧及び前記基底電圧の間に連結された抵抗ストリングと、
前記抵抗ストリングで多数の地点のうちの一地点を前記出力回路の入力ノードに連結するスイッチング回路と、を含む、請求項 15 に記載のボディバイアシング回路。

30

【請求項 17】

前記駆動トランジスタのボディに印加される電圧は、前記基底電圧と対応する波形を有する、請求項 15 に記載のボディバイアシング回路。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置、電子機器、及びボディバイアシング回路に関するものである。

40

【背景技術】

【0002】

情報化社会が発展するにつれて、画像を表示するための表示装置に対する要求が多様な形態に増加しており、最近では、液晶表示装置、プラズマ表示装置、有機発光表示装置などのさまざまな表示装置が活用されている。

【0003】

表示装置には駆動のための各種の電圧がサブピクセルに印加される。このような各種の電圧のうちにはモードサブピクセルに共通に印加される共通電圧がある。

【0004】

このような共通電圧は一定の電圧値を有する D C 電圧であるが、生成時に発生したノイ

50

ズによって電圧値が変動することがある。

【 0 0 0 5 】

このように、ノイズによる共通電圧の変動はサブピクセルの映像表示のための電気的特性（例：電流、キャパシタンスなど）が不要に変わるようになって、画像品質が落ちる問題点がもたらされることがある。

【 0 0 0 6 】

しかしながら、共通電圧の変動は電圧生成時に発生する予期しないノイズによるものであって、防止または制御できない現象でありうる。

【 0 0 0 7 】

したがって、ノイズによる共通電圧の変動による画像品質の低下はディスプレイ分野で非常に改善し難い慢性的な問題点として認識されている。

10

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 8 】

このような背景で、実施形態の目的は、ノイズによる共通電圧の変動が発生しても、共通電圧の変動による画像品質の低下が防止できる表示装置、電子機器、及びボディバイアシング回路を提供することにある。

【 0 0 0 9 】

実施形態の他の目的は、ノイズによる共通電圧の変動が発生しても、共通電圧の変動により有機発光ダイオードに流れる電流変動幅が大きくなることを防止することができる表示装置、電子機器、及びボディバイアシング回路を提供することにある。

20

【 0 0 1 0 】

実施形態の他の目的は、仮想現実機器または拡張現実機器に適用されることができ、優れる画像品質を有する表示装置、電子機器、及びボディバイアシング回路を提供することにある。

【 課題を解決するための手段 】

【 0 0 1 1 】

実施形態は、多数のデータライン及び多数のゲートラインにより定義される多数のサブピクセルを含むピクセルアレイと、ピクセルアレイを駆動するための駆動回路を含む表示装置を提供することができる。

30

【 0 0 1 2 】

駆動回路は、多数のデータラインを駆動するソース駆動回路と、多数のゲートラインを駆動するゲート駆動回路を含むことができる。

【 0 0 1 3 】

駆動回路は、ソース駆動回路及びゲート駆動回路を制御するコントローラをさらに含むことができる。

【 0 0 1 4 】

表示装置で、多数のサブピクセルに共通に印加される共通電圧と対応するボディ電圧（Body Voltage）が多数のサブピクセルの各々での駆動トランジスタのボディ（Body）に印加できる。

40

【 0 0 1 5 】

ボディ電圧は、共通電圧の波形と対応する波形を有することができる。

【 0 0 1 6 】

ボディ電圧は、共通電圧の振幅変化によって変わる振幅を有することができる。

【 0 0 1 7 】

多数のサブピクセルの各々には駆動トランジスタにより駆動され、アノード電極とカソード電極を有する有機発光ダイオードを含むことができる。

【 0 0 1 8 】

この場合、共通電圧は有機発光ダイオードのカソード電極に印加される基底電圧（カソード電圧）でありうる。

50

【 0 0 1 9 】

実施形態に従う表示装置は、共通電圧を出力するパワー供給回路と、駆動トランジスタのボディとパワー供給回路との間に連結され、共通電圧と対応するボディ電圧を駆動トランジスタのボディに印加させるボディバイアシング回路をさらに含むことができる。

【 0 0 2 0 】

ボディバイアシング回路は、駆動トランジスタのドレインノードまたはソースノードに印加される駆動電圧と共通電圧との間の分配電圧を出力する電圧分配回路と、分配電圧に該当するボディ電圧または分配電圧が増幅されたボディ電圧を駆動トランジスタのボディに出力する出力回路を含むことができる。

【 0 0 2 1 】

パワー供給回路は、DC - DCコンバータを含むことができる。

【 0 0 2 2 】

一方、パワー供給回路から出力された共通電圧（基底電圧）が駆動トランジスタのボディに直ちに印加できる。

【 0 0 2 3 】

これによって、パワー供給回路は、共通電圧を有機発光ダイオードのカソード電極に供給し、これと共に、共通電圧と対応するボディ電圧を駆動トランジスタのボディに供給することができる。

【 0 0 2 4 】

ピクセルアレイは、ガラス基板上に配置できる。

【 0 0 2 5 】

または、ピクセルアレイはシリコン基板（シリコン半導体基板）上に配置されることもできる。この場合、ピクセルアレイは勿論、ソース駆動回路、ゲート駆動回路、及びコントローラなどの回路もシリコン基板上に配置できる。

【 0 0 2 6 】

実施形態は、映像信号が入力される映像信号入力部と、映像信号に基づいた第1映像が表示される第1ディスプレイユニットと、映像信号に基づいた第2映像が表示される第2ディスプレイユニットと、映像信号入力部、第1ディスプレイユニット、及び第2ディスプレイユニットを収納するケースを含む電子機器を含むことができる。

【 0 0 2 7 】

第1ディスプレイユニット及び第2ディスプレイユニットの各々は実施形態に従う表示装置またはその一部でありうる。

【 0 0 2 8 】

第1ディスプレイユニット及び第2ディスプレイユニットの各々は、シリコン基板と、シリコン基板上に配列された多数のサブピクセルを含むピクセルアレイと、シリコン基板上に配置された駆動回路を含むことができる。

【 0 0 2 9 】

駆動回路は、シリコン基板上に配置され、かつピクセルアレイの周辺に位置する。

【 0 0 3 0 】

実施形態に従う電子機器で、多数のサブピクセルに共通に印加される共通電圧と対応するボディ電圧（Body Voltage）が多数のサブピクセルの各々での駆動トランジスタのボディ（Body）に印加できる。

【 0 0 3 1 】

実施形態に従う電子機器は、共通電圧を出力するパワー供給回路と、駆動トランジスタのボディとパワー供給回路との間に連結され、共通電圧と対応するボディ電圧を駆動トランジスタのボディに印加させるボディバイアシング回路をさらに含むことができる。

【 0 0 3 2 】

このようなボディバイアシング回路は、第1ディスプレイユニット及び第2ディスプレイユニットの各々に対応して存在することができる。

【 0 0 3 3 】

10

20

30

40

50

または、ボディバイアシング回路は、第 1 ディスプレイユニット及び第 2 ディスプレイユニットに共通に存在することができる。

【 0 0 3 4 】

ボディバイアシング回路は、駆動トランジスタのドレインノードまたはソースノードに印加される駆動電圧と共通電圧との間の分配電圧を出力する電圧分配回路と、分配電圧に該当するボディ電圧または分配電圧が増幅されたボディ電圧を駆動トランジスタのボディに出力する出力回路を含むことができる。

【 0 0 3 5 】

ピクセルアレイでの駆動トランジスタは、半導体工程で製作される M O S F E T (Metal-Oxide-Semiconductor Field-Effect Transistor) タイプでありうる。

10

【 0 0 3 6 】

実施形態に従う電子機器は、仮想現実 (V R : Virtual Reality) 機器または拡張現実 (A R : Augmented Reality) 機器でありうる。

【 0 0 3 7 】

実施形態は、サブピクセルを駆動するための駆動電圧及び基底電圧の間の分配電圧を出力する電圧分配回路と、分配電圧または分配電圧が増幅された電圧をサブピクセル内の駆動トランジスタのボディに出力する出力回路を含むボディバイアシング回路を提供することができる。

【 0 0 3 8 】

電圧分配回路は、駆動電圧及び基底電圧の間に連結された抵抗ストリングと、抵抗ストリングで多数の地点のうちの一地点を出力回路の入力ノードに連結するスイッチング回路を含むことができる。

20

【 発 明 の 効 果 】

【 0 0 3 9 】

実施形態によれば、ノイズによる共通電圧の変動が発生しても、共通電圧の変動による画像品質の低下が防止できる表示装置、電子機器、及びボディバイアシング回路を提供することができる。

【 0 0 4 0 】

実施形態によれば、ノイズによる共通電圧の変動が発生しても、共通電圧の変動により有機発光ダイオードに流れる電流変動幅が大きくなることを防止することができる表示装置、電子機器、及びボディバイアシング回路を提供することができる。

30

【 0 0 4 1 】

実施形態によれば、仮想現実機器または拡張現実機器に適用されることができ、優れる画像品質を有する表示装置、電子機器、及びボディバイアシング回路を提供することができる。

【 図 面 の 簡 単 な 説 明 】

【 0 0 4 2 】

【 図 1 】 実施形態に従う有機発光表示装置のシステム構成図である。

【 図 2 】 実施形態に従う有機発光表示装置のサブピクセル構造である。

【 図 3 】 実施形態に従う有機発光表示装置の他のサブピクセル構造である。

40

【 図 4 】 実施形態に従う有機発光表示装置の更に他のサブピクセル構造である。

【 図 5 】 実施形態に従う有機発光表示装置において、共通電圧である基底電圧を供給するパワー供給回路と、基底電圧のノイズ発生を示した図である。

【 図 6 】 実施形態に従う有機発光表示装置において、ノイズが発生した基底電圧と、基底電圧のノイズに従う有機発光ダイオードの電流変化を示した図である。

【 図 7 】 実施形態に従う有機発光表示装置において、ノイズによる基底電圧の変動に従う画質低下現象を防止するためのボディバイアシング方法を示した図である。

【 図 8 】 実施形態に従う有機発光表示装置において、シンプルなボディバイアシング技法を示した図である。

【 図 9 】 実施形態に従う有機発光表示装置において、適応的なボディバイアシング技法の

50

ためのボディバイアシング回路を示した図である。

【図 1 0】実施形態に従う有機発光表示装置において、適応的なボディバイアシング技法のためのボディバイアシング回路をより詳細に示した図である。

【図 1 1】実施形態に従う有機発光表示装置において、適応的なボディバイアシング技法のためのボディバイアシング回路を適用した場合、駆動トランジスタのボディ電圧の例示である。

【図 1 2】実施形態に従う有機発光表示装置において、ノイズが発生した基底電圧と、ボディバイアシング技法を適用した場合のボディ電圧と有機発光ダイオードの電流変化を示した図である。

【図 1 3】実施形態に従う有機発光表示装置を用いた電子機器を示した図である。

【図 1 4】実施形態に従う電子機器の第 1 ディスプレイユニット及び第 2 ディスプレイユニットの各々の具現例示図である。

【図 1 5】実施形態に従う電子機器の第 1 ディスプレイユニット及び第 2 ディスプレイユニットの各々で、駆動トランジスタのボディ電圧印加構造を示した図である。

【図 1 6】実施形態に従う電子機器の第 1 ディスプレイユニット及び第 2 ディスプレイユニットの各々で、M O S F E T タイプの駆動トランジスタが形成された領域に対する簡単な断面図である。

【図 1 7】実施形態に従う電子機器の第 1 ディスプレイユニット及び第 2 ディスプレイユニットの各々で、M O S F E T タイプの駆動トランジスタが形成された領域に対する簡単な断面図である。

【発明を実施するための形態】

【0 0 4 3】

以下、本発明の一部の実施形態を添付した図面を参照しつつ詳細に説明する。各図面の構成要素に参照符号を付加するに当たって、同一な構成要素に対してはたとえ他の図面上に表示されても、できる限り同一な符号を有することができる。また、本発明を説明するに当たって、関連した公知構成または機能に対する具体的な説明が本発明の要旨を曖昧にすることがあると判断される場合にはその詳細な説明は省略する。

【0 0 4 4】

また、本発明の構成要素を説明するに当たって、第 1、第 2、A、B、(a)、(b) などの用語を使用することができる。このような用語はその構成要素を他の構成要素と区別するためのものであり、その用語により当該構成要素の本質、回順序、順序、または個数などが限定されない。ある構成要素が他の構成要素に“連結”、“結合”、または“接続”されると記載された場合、その構成要素は該他の構成要素に直接的に連結、または接続できるが、各構成要素の間に他の構成要素が介されるか、各構成要素が他の構成要素を介して“連結”、“結合”、または“接続”されることもできると理解されるべきである。

【0 0 4 5】

実施形態は、ノイズによる共通電圧の変動が発生しても、共通電圧の変動による画像品質の低下が防止できるボディバイアシング回路とこれを含む表示装置を開示する。

【0 0 4 6】

また、実施形態は、ボディバイアシング回路と表示装置を活用して実感がわく仮想現実または拡張現実をユーザに提供する電子機器を開示する。

【0 0 4 7】

実施形態に従う表示装置は、液晶表示装置、プラズマ表示装置、有機発光表示装置などの多様なタイプのディスプレイでありうる。但し、以下では有機発光表示装置を例として説明する。

【0 0 4 8】

図 1 は、本実施形態に従う有機発光表示装置 1 0 0 のシステム構成図である。

【0 0 4 9】

図 1 を参照すると、本実施形態に従う有機発光表示装置 1 0 0 は、多数のデータライン

10

20

30

40

50

D L 及び多数のゲートライン G L が配置され、多数のデータライン D L 及び多数のゲートライン G L により定義される多数のサブピクセル S P を含むピクセルアレイ P X L と、多数のデータライン D L を駆動するソース駆動回路 S D C と、多数のゲートライン G L を駆動するゲート駆動回路 G D C と、ソース駆動回路 S D C 及びゲート駆動回路 G D C を制御するコントローラ C O N T などを含む。

【 0 0 5 0 】

コントローラ C O N T は、ソース駆動回路 S D C 及びゲート駆動回路 G D C に各種の制御信号 (D C S 、 G C S) を供給して、ソース駆動回路 S D C 及びゲート駆動回路 G D C を制御する。

【 0 0 5 1 】

このようなコントローラ C O N T は、各フレームで具現するタイミングによってスキャンを始めて、外部から入力される入力映像データをソース駆動回路 S D C で使用するデータ信号形式に合うように転換して、転換された映像データ (Data) を出力し、スキャンに合わせて適当な時間にデータ駆動を統制する。

【 0 0 5 2 】

このようなコントローラ C O N T は、通常のディスプレイ技術で用いられるタイミングコントローラ (Timing Controller) であるか、またはタイミングコントローラ (Timing Controller) を含んで他の制御機能もさらに遂行する制御装置でありうる。

【 0 0 5 3 】

このようなコントローラ C O N T は、ソース駆動回路 S D C と別途の部品で具現されることもでき、ソース駆動回路 S D C と共に統合されて集積回路で具現できる。

【 0 0 5 4 】

ソース駆動回路 S D C は、コントローラ C O N T から映像データ (Data) の入力を受けて多数のデータライン D L にデータ電圧を供給することによって、多数のデータライン D L を駆動する。ここで、ソース駆動回路 S D C はソース駆動回路ともいう。

【 0 0 5 5 】

このようなソース駆動回路 S D C は、少なくとも 1 つのソースドライバ集積回路 (S D I C : Source Driver Integrated Circuit) を含んで具現できる。

【 0 0 5 6 】

各ソースドライバ集積回路 S D I C は、シフトレジスタ (Shift Register) 、ラッチ回路 (Latch Circuit) 、デジタルアナログコンバータ (D A C : Digital to Analog Converter) 、出力バッファ (Output Buffer) などを含むことができる。

【 0 0 5 7 】

各ソースドライバ集積回路 S D I C は、場合によって、アナログデジタルコンバータ (A D C : Analog to Digital Converter) をさらに含むことができる。

【 0 0 5 8 】

ゲート駆動回路 G D C は、多数のゲートライン G L にスキャン信号を順次に供給することによって、多数のゲートライン G L を順次に駆動する。ここで、ゲート駆動回路 G D C はスキャン駆動回路ともいう。

【 0 0 5 9 】

このようなゲート駆動回路 G D C は、少なくとも 1 つのゲート駆動回路集積回路 (G D I C : Gate Driver Integrated Circuit) を含んで具現できる。

【 0 0 6 0 】

各ゲート駆動回路集積回路 G D I C は、シフトレジスタ (Shift Register) 、レベルシフタ (Level Shifter) などを含むことができる。

【 0 0 6 1 】

ゲート駆動回路 G D C は、コントローラ C O N T の制御によって、オン (On) 電圧またはオフ (Off) 電圧のスキャン信号を多数のゲートライン G L に順次に供給する。

【 0 0 6 2 】

ソース駆動回路 S D C は、ゲート駆動回路 G D C により特定ゲートラインが開けば、コ

10

20

30

40

50

ントローラCONTから受信した映像データ(DATA)をアナログ形態のデータ電圧に変換して多数のデータラインDLに供給する。

【0063】

ソース駆動回路SDCは、ピクセルアレイPXLの一侧(例：上側または下側)のみに位置することもでき、場合によっては、駆動方式、パネル設計方式などによってピクセルアレイPXLの両側(例：上側と下側)に全て位置することもできる。

【0064】

ゲート駆動回路GDCは、ピクセルアレイPXLの一侧(例：左側または右側)のみに位置することもでき、場合によっては、駆動方式、パネル設計方式などによってピクセルアレイPXLの両側(例：左側と右側)に全て位置することもできる。

10

【0065】

各サブピクセルSPを構成する回路素子の種類及び個数は、提供機能及び設計方式などによって多様に定まることができる。

【0066】

一方、ピクセルアレイPXLはガラス基板などを使用した表示パネルに存在することができ、ソース駆動回路SDC及びゲート駆動回路GDCなどは多様な方式により表示パネルと電氣的に連結できる。

【0067】

即ち、有機発光表示装置100で、ガラス基板上にトランジスタ、各種の電極及び各種の信号配線などが形成されてピクセルアレイPXLを形成し、駆動回路に該当する集積回路は印刷回路に実装され、印刷回路を通じて表示パネルと電氣的に連結される。このような既存の構造は、中大型表示装置では適している。

20

【0068】

一方、実施形態に従う有機発光表示装置100は、仮想現実機器、増強現実機器などの電子機器に適用されることに適した構造や優れるディスプレイ性能を有する小型表示装置でありうる。

【0069】

この場合、一例に、ピクセルアレイPXL、ソース駆動回路SDC、ゲート駆動回路GDC、及びコントローラCONTは、シリコン基板(シリコン半導体基板)上に共に配置されることもできる。

30

【0070】

この場合、有機発光表示装置100は非常に小さく製作されることができ、仮想現実(VR:Virtual Reality)機器または拡張現実(AR:Augmented Reality)機器などの電子機器に活用できる。

【0071】

図2は実施形態に従う有機発光表示装置100のサブピクセル構造であり、図3は実施形態に従う有機発光表示装置100の他のサブピクセル構造である。

【0072】

図2を参照すると、実施形態に従う有機発光表示装置100において、各サブピクセルSPは、有機発光ダイオードOLEDと、有機発光ダイオードOLEDを駆動する駆動トランジスタDRTと、駆動トランジスタDRTの第1ノードN1とデータラインDLとの間に電氣的に連結された第1トランジスタT1と、駆動トランジスタDRTの第1ノードN1と第2ノードN2との間に電氣的に連結されたキャパシタCstなどを含んで具現できる。

40

【0073】

有機発光ダイオードOLEDは、第1電極E1(例：アノード電極またはカソード電極)、有機発光層OEL、及び第2電極E2(例：カソード電極またはアノード電極)などからなることができる。

【0074】

有機発光ダイオードOLEDの第1電極E1は、駆動トランジスタDRTの第2ノード

50

N 2 と電氣的に連結できる。有機発光ダイオード O L E D の第 2 電極 E 2 には基底電圧 (E V S S) が印加できる。

【 0 0 7 5 】

ここで、基底電圧 (E V S S) は全てのサブピクセル S P に印加される共通電圧 (V c o m) でありうる。

【 0 0 7 6 】

駆動トランジスタ D R T は、有機発光ダイオード O L E D に駆動電流 (I o l e d) を供給することによって、有機発光ダイオード O L E D を駆動する。

【 0 0 7 7 】

駆動トランジスタ D R T は、第 1 ノード N 1、第 2 ノード N 2、及び第 3 ノード N 3 を有する。

【 0 0 7 8 】

駆動トランジスタ D R T の第 1 ノード N 1 はゲートノードに該当するノードであって、第 1 トランジスタ T 1 のソースノードまたはドレインノードと電氣的に連結できる。

【 0 0 7 9 】

駆動トランジスタ D R T の第 2 ノード N 2 は有機発光ダイオード O L E D の第 1 電極と電氣的に連結されることができ、ソースノードまたはドレインノードでありうる。

【 0 0 8 0 】

駆動トランジスタ D R T の第 3 ノード N 3 は駆動電圧 (E V D D) が印加されるノードであって、駆動電圧 (E V D D) を供給する駆動電圧ライン D V L と電氣的に連結されることができ、ドレインノードまたはソースノードでありうる。

【 0 0 8 1 】

ここで、駆動電圧 (E V D D) は全てのサブピクセル S P に印加される共通電圧 (V c o m) でありうる。

【 0 0 8 2 】

第 1 トランジスタ T 1 はゲートラインを通じて第 1 スキャン信号 S C A N 1 をゲートノードに印加を受けてオン - オフが制御できる。

【 0 0 8 3 】

このような第 1 トランジスタ T 1 は第 1 スキャン信号 S C A N 1 によりターン - オンされてデータライン D L から供給されたデータ電圧 (V d a t a) を駆動トランジスタ D R T の第 1 ノード N 1 に伝達することができる。

【 0 0 8 4 】

このような第 1 トランジスタ T 1 は、スイッチングトランジスタともいう。

【 0 0 8 5 】

キャパシタ C s t は、駆動トランジスタ D R T の第 1 ノード N 1 と第 2 ノード N 2 との間に電氣的に連結されて、映像信号電圧に該当するデータ電圧 (V d a t a) またはこれに対応する電圧を 1 フレーム時間の間維持することができる。

【 0 0 8 6 】

前述したように、図 2 に例示された 1 つのサブピクセル S P は有機発光ダイオード O L E D を駆動するために、2 つのトランジスタ D R T、T 1 と 1 つのキャパシタ C s t を含む 2 T (Transistor) 1 C (Capacitor) 構造を有することができる。

【 0 0 8 7 】

図 2 に例示されたサブピクセル構造 (2 T 1 C 構造) は説明の便宜のための例示であり、機能、パネル構造などによって、1 つのサブピクセル S P は 1 つ以上のトランジスタをさらに含むか、または 1 つ以上のキャパシタをさらに含むこともできる。

【 0 0 8 8 】

図 3 は、1 つのサブピクセル S P が駆動トランジスタ D R T の第 2 ノード N 2 と基準電圧ライン R V L との間に電氣的に連結された第 2 トランジスタ T 2 をさらに含む 3 T (Transistor) 1 C (Capacitor) 構造を例示的に示した図である。

【 0 0 8 9 】

10

20

30

40

50

図 3 を参照すると、第 2 トランジスタ T 2 は駆動トランジスタ D R T の第 2 ノード N 2 と基準電圧ライン R V L との間に電氣的に連結されて、ゲートノードに第 2 スキャン信号 S C A N 2 の印加を受けてオン - オフが制御できる。

【 0 0 9 0 】

第 2 トランジスタ T 2 のドレインノードまたはソースノードは基準電圧ライン R V L に電氣的に連結され、第 2 トランジスタ T 2 のソースノードまたはドレインノードは駆動トランジスタ D R T の第 2 ノード N 2 に電氣的に連結できる。

【 0 0 9 1 】

第 2 トランジスタ T 2 は、一例に、ディスプレイ駆動時区間でターン - オンされることができ、駆動トランジスタ D R T の特性値または有機発光ダイオード O L E D の特性値をセンシングするためのセンシング駆動時区間でターン - オンできる。

10

【 0 0 9 2 】

第 2 トランジスタ T 2 は該当駆動タイミングに合わせて、第 2 スキャン信号 S C A N 2 によりターン - オンされて、基準電圧ライン R V L に供給された基準電圧 (V r e f) を駆動トランジスタ D R T の第 2 ノード N 2 に伝達することができる。

【 0 0 9 3 】

また、第 2 トランジスタ T 2 は他の駆動タイミングに合わせて、第 2 スキャン信号 S C A N 2 によりターン - オンされて、駆動トランジスタ D R T の第 2 ノード N 2 の電圧を基準電圧ライン R V L に伝達することができる。

【 0 0 9 4 】

20

この場合、基準電圧ライン R V L と電氣的に連結できるセンシング部 (例 : アナログデジタルコンバータなど) は駆動トランジスタ D R T の第 2 ノード N 2 の電圧を基準電圧ライン R V L を通じて測定することができる。

【 0 0 9 5 】

言い換えると、第 2 トランジスタ T 2 は、駆動トランジスタ D R T の第 2 ノード N 2 の電圧状態を制御するか、または駆動トランジスタ D R T の第 2 ノード N 2 の電圧を基準電圧ライン R V L に伝達することができる。

【 0 0 9 6 】

一方、キャパシタ C s t は、駆動トランジスタ D R T の第 1 ノード N 1 と第 2 ノード N 2 との間に存在する内部キャパシタ (Internal Capacitor) である寄生キャパシタ (例 : C g s 、 C g d) でなく、駆動トランジスタ D R T の外部に意図的に設計した外部キャパシタ (External Capacitor) でありうる。

30

【 0 0 9 7 】

駆動トランジスタ D R T 、第 1 トランジスタ T 1 、及び第 2 トランジスタ T 2 の各々は n タイプトランジスタ、または p タイプトランジスタでありうる。

【 0 0 9 8 】

一方、第 1 スキャン信号 S C A N 1 及び第 2 スキャン信号 S C A N 2 は別個のゲート信号でありうる。この場合、第 1 スキャン信号 S C A N 1 及び第 2 スキャン信号 S C A N 2 は互いに異なるゲートラインを通じて、第 1 トランジスタ T 1 のゲートノード及び第 2 トランジスタ T 2 のゲートノードに各々印加されることもできる。

40

【 0 0 9 9 】

場合によっては、第 1 スキャン信号 S C A N 1 及び第 2 スキャン信号 S C A N 2 は同一なゲート信号でありうる。この場合、第 1 スキャン信号 S C A N 1 及び第 2 スキャン信号 S C A N 2 は同一なゲートラインを通じて第 1 トランジスタ T 1 のゲートノード及び第 2 トランジスタ T 2 のゲートノードに共通に印加されることもできる。

【 0 1 0 0 】

図 2 及び図 3 に例示された各サブピクセル構造は説明のための例示であり、1 つ以上のトランジスタをさらに含むか、または場合によっては、1 つ以上のキャパシタをさらに含むこともできる。

【 0 1 0 1 】

50

または、多数のサブピクセルの各々が同一な構造となっていることもでき、多数のサブピクセルのうちの一部は異なる構造となっていることもできる。

【0102】

図4は、実施形態に従う有機発光表示装置100の更に他のサブピクセル構造である。

【0103】

図4のサブピクセル構造は、図3の3T1C構造の変形である。

【0104】

図4のサブピクセル構造の場合、第1トランジスタT1のゲートノード及び第2トランジスタT2のゲートノードは同一なゲートラインGLに連結されて、スキャン信号(SCAN)を同一に供給を受ける。

【0105】

また、第2トランジスタT2のドレインノードまたはソースノードには基準電圧(Vref)としてグラウンド電圧(GND)が印加される。

【0106】

また、図4のサブピクセル構造の場合、駆動トランジスタDRTのボディ(Body、Nbody)は定電圧形態のグラウンド電圧(GND)が印加される。

【0107】

以下では、図4のサブピクセル構造を例として説明する。しかしながら、これに制限されるものではない。

【0108】

図5は、実施形態に従う有機発光表示装置100で、共通電圧(Vcom)である基底電圧(EVSS)を供給するパワー供給回路PSCと、基底電圧(EVSS)のノイズ発生を示した図であり、図6は実施形態に従う有機発光表示装置100で、ノイズが発生した基底電圧(EVSS)と、基底電圧(EVSS)のノイズに従う有機発光ダイオードOLEDの電流変化を示した図である。

【0109】

図5を参照すると、実施形態に従う有機発光表示装置100は、パワー供給回路PSCをさらに含むことができる。

【0110】

パワー供給回路PSCは、共通電圧(Vcom)に該当する基底電圧(EVSS)をピクセルアレイ110に供給することができる。

【0111】

ここで、例えば、有機発光表示装置100の場合、共通電圧(Vcom)は基底電圧(EVSS)でありうるが、液晶表示装置の場合、各サブピクセル内のピクセル電極とキャパシタンスを形成する共通電極に印加される共通電圧でありうる。

【0112】

また、パワー供給回路PSCはピクセルアレイPXLの駆動に必要な電圧、ソース駆動回路SDCの動作に必要な電圧、ゲート駆動回路GDCの動作に必要な電圧、コントローラCONTの動作に必要な電圧などを出力することができる。

【0113】

このようなパワー供給回路PSCは、1つ以上のパワー関連回路で構成できる。

【0114】

一方、パワー供給回路PSCから出力される基底電圧(EVSS)はDC電圧形態でありうる。

【0115】

パワー供給回路PSCから供給される基底電圧(EVSS)は、有機発光ダイオードOLEDの第2電極E2(例：カソード電極)に印加される電圧であって、モードサブピクセルSPに共通に印加される共通電圧(Vcom)に該当する。

【0116】

一方、パワー供給回路PSCは、DC-DCコンバータで構成できる。

10

20

30

40

50

【0117】

ここで、DC - DCコンバータはある電圧の直流電源から他の電圧の直流電源に変換する電子回路装置でありうる。

【0118】

図5及び図6を参照すると、DC - DCコンバータから出力される基底電圧 (EVSS) はDC電圧でなければならないが、電圧変動が発生してDC電圧に該当しないことがある。

【0119】

このように、基底電圧 (EVSS) の電圧変動は、主にDC - DCコンバータで発生することができ、DC - DCコンバータで生じるスイッチングノイズ (DC-DC switching noise) といい、簡単に縮めて、ノイズともいう。

10

【0120】

図5及び図6を参照すると、基底電圧 (EVSS) がノイズによって一定の電圧値 (EVSS_ref) を有しなくて変動される電圧値を有するようになれば、有機発光ダイオードOLEDに流れるOLED電流 (Ioled) も一定の電流値 (Ioled_ref) を有しなくて変動される。

【0121】

図6を参照すると、基底電圧 (EVSS) が高まれば、OLED電流 (Ioled) は減少することがある。基底電圧 (EVSS) が低くなれば、OLED電流 (Ioled) は増加することがある。

20

【0122】

このようなOLED電流の変動(変化)は、有機発光ダイオードOLEDが所望の水準の輝度を有する光を発光できない。これによって、全体的または部分的な画質低下をもたらすことがある。

【0123】

ここに、本実施形態はノイズによる基底電圧 (EVSS) の変動が発生しても画質低下現象を防止する方法を提供することができる。以下では、ノイズによる基底電圧 (EVSS) の変動に従う画質低下現象を防止する方法について詳細に説明する。

【0124】

図7は、実施形態に従う有機発光表示装置100で、ノイズによる基底電圧 (EVSS) の変動に従う画質低下現象を防止するためのボディバイアシング (Body Biasing) 技法を示した図である。

30

【0125】

実施形態に従う有機発光表示装置100は、ノイズによる基底電圧 (EVSS) の変動に従う画質低下現象を防止するために、駆動トランジスタDRTのボディNbに多数のサブピクセルSPに共通に印加される共通電圧 (Vcom) に該当する基底電圧 (EVSS) と対応するボディ電圧 (Vbody) を印加することができる。

【0126】

前述したように、駆動トランジスタDRTのボディNbに基底電圧 (EVSS) と対応するボディ電圧 (Vbody) を印加する方法をボディバイアシングという。

40

【0127】

このようなボディバイアシングによれば、駆動トランジスタDRTのボディNbに印加されるボディ電圧 (Vbody) は共通電圧 (Vcom) に該当する基底電圧 (EVSS) の波形と対応する波形を有することができる。

【0128】

これによって、基底電圧 (EVSS) がノイズにより変動しても、駆動トランジスタDRTのボディ電圧 (Vbody) も共に変動することによって、ノイズによる基底電圧 (EVSS) の変動が及ぼす影響を減らすことができる。

【0129】

駆動トランジスタDRTのボディNbにノイズにより変動する基底電圧 (EVSS) と

50

対応するボディ電圧 (V_{body}) が印加されれば、即ち、駆動トランジスタ D R T のボディ N b に変動するボディ電圧 (V_{body}) が印加されれば、以下の < 数式 1 > から見ることができるように、駆動トランジスタ D R T のしきい電圧 (V_{th}) はボディ電圧 (V_{body}) の大きさによって増加または減少することができる。

【 0 1 3 0 】

【 数 1 】

$$V_{th} = V_{th0} + \gamma (\sqrt{2\phi_f + V_{sb}} - \sqrt{2\phi_f})$$

【 0 1 3 1 】

前記 < 数式 1 > で、 V_{sb} は逆基板バイアス電圧 (reverse substrate bias voltage) である。 V_{sb} はボディ電圧 (V_{body}) の変動 (即ち、基底電圧 (E_{VSS}) のノイズ成分による基底電圧 (E_{VSS}) の変動) と関連する。 V_{sb} はボディ電圧 (V_{body}) の変動がない場合には 0 (Zero) となる。

10

【 0 1 3 2 】

前記 < 数式 1 > で、 V_{th} はボディ電圧 (V_{body}) の変動によって変動する駆動トランジスタ D R T のしきい電圧である。 V_{th0} はボディ電圧 (V_{body}) の変動がない時 (即ち、 $V_{sb} = 0$ の時) の駆動トランジスタ D R T のしきい電圧である。

【 0 1 3 3 】

前記 < 数式 1 > で、 γ は製造工程パラメータ (Fabrication-Process Parameter) であって、ボディ効果パラメータ (Body-effect Parameter) ともいう。 ϕ_f は物理的なパラメータ (Physical Parameter) であって、基板のフェルミポテンシャルともいう。

20

【 0 1 3 4 】

前述したボディバイアシングを通じて、駆動トランジスタ D R T のしきい電圧 (V_{th}) を増加または減少させて、パワー供給回路 P S C の D C - D C コンバータが基底電圧 (E_{VSS}) を生成する時に発生するノイズによる基底電圧 (E_{VSS}) の変動が誘発させることができる電流変動を低減または防止することができる。

【 0 1 3 5 】

図 8 は、実施形態に従う有機発光表示装置 1 0 0 において、シンプルなボディバイアシング (Simple Body Biasing) 技法を示した図である。

【 0 1 3 6 】

図 8 を参照すると、実施形態に従う有機発光表示装置 1 0 0 において、パワー供給回路 P S C で基底電圧 (E_{VSS}) が出力される出力端と駆動トランジスタ D R T のボディ N b と直接的に連結できる。

30

【 0 1 3 7 】

この場合、パワー供給回路 P S C から出力された基底電圧 (E_{VSS}) は、ピクセルアレイ 1 1 0 での有機発光ダイオード O L E D の第 2 電極 E 2 に印加される。また、パワー供給回路 P S C から出力された基底電圧 (E_{VSS}) は駆動トランジスタ D R T のボディ N b にもボディ電圧 (V_{body}) として印加される。

【 0 1 3 8 】

したがって、パワー供給回路 P S C は有機発光ダイオード O L E D の第 2 電極 E 2 (例：カソード電極) に共通電圧 (V_{com}) に該当する基底電圧 (E_{VSS}) を供給し、共通電圧 (V_{com}) と対応するボディ電圧 (V_{body}) を駆動トランジスタ D R T のボディ N b にも供給することができる。

40

【 0 1 3 9 】

これによれば、有機発光表示装置 1 0 0 は、パワー供給回路 P S C から基底電圧 (E_{VSS}) が出力される出力端と駆動トランジスタ D R T のボディ N b との間に別途の回路を追加しなくても、シンプルなボディバイアシングを提供することができる。

【 0 1 4 0 】

図 9 は、実施形態に従う有機発光表示装置 1 0 0 において、適応的なボディバイアシング (Adaptive Body Biasing) 技法のためのボディバイアシング回路 9 0 0 を示した図で

50

ある。図10は、実施形態に従う有機発光表示装置100において、適応的なボディバイアシング技法のためのボディバイアシング回路900をより詳細に示した図である。図11は、実施形態に従う有機発光表示装置100において、適応的なボディバイアシング技法のためのボディバイアシング回路900を適用した場合、駆動トランジスタDRTのボディ電圧(V_{body})の例示である。

【0141】

図9を参照すると、実施形態に従う有機発光表示装置100は、駆動トランジスタDRTのボディNbとパワー供給回路PSCとの間に連結されるボディバイアシング回路900をさらに含むことができる。

【0142】

ボディバイアシング回路900は、共通電圧(V_{com})に該当する基底電圧(EVS)と対応するボディ電圧(V_{body})を駆動トランジスタDRTのボディNbに印加させることができる。

【0143】

即ち、ボディバイアシング回路900は、パワー供給回路PSCから出力された基底電圧(EVS)の入力を受けて、基底電圧(EVS)に対応するボディ電圧(V_{body})を生成し、生成されたボディ電圧(V_{body})をピクセルアレイ110での各駆動トランジスタDRTのボディNbに印加することができる。

【0144】

前述したボディバイアシング回路900を利用すれば、パワー供給回路PSCから出力された基底電圧(EVS)を用いて、基底電圧(EVS)の変動がダイナミックに発生する状況に対して、ボディ電圧(V_{body})を適応的に調節して駆動トランジスタDRTのボディNbに印加することができる。

【0145】

図10を参照すると、ボディバイアシング回路900はサブピクセルSPを駆動するための駆動電圧及び基底電圧(EVS)の間の分配電圧(V_d)を出力する電圧分配回路1010と出力回路1020などを含むことができる。

【0146】

電圧分配回路1010は、駆動トランジスタDRTの第3ノードN3に印加される駆動電圧(EVD)と基底電圧(EVS)との間の分配電圧(V_d)を出力することができる。

【0147】

出力回路1020は、分配電圧(V_d)に該当するボディ電圧(V_{body})または分配電圧(V_d)が増幅されたボディ電圧(V_{body})を駆動トランジスタDRTのボディNbに出力することができる。

【0148】

ここで、出力回路1020は増幅器を含むことができる。

【0149】

電圧分配回路1010は、駆動電圧及び基底電圧(EVS)の間に連結された多数の抵抗($R1$ 、 $R2$ 、 $R3$ 、 $R4$ 、 $R5$)を含む抵抗ストリングRSTRと、抵抗ストリングRSTRで多数の地点(a 、 b 、 c 、 d)のうち、いずれか一地点を選択して出力回路1020の入力ノードに電氣的に連結するスイッチング回路MUXなどを含むことができる。

【0150】

スイッチング回路MUXのスイッチング動作はコントローラCONTにより制御されるか、またはボディバイアシング回路900の内部または外部に存在する制御ユニットにより制御できる。

【0151】

これによって、ボディ電圧(V_{body})の基準ボディ電圧値(V_{body_ref})、振幅などを制御することができる。

10

20

30

40

50

【 0 1 5 2 】

図 1 1 を参照すると、例えば、スイッチ回路 M U X が抵抗ストリング R S T R で多数の地点 (a 、 b 、 c 、 d) のうち、 a 地点を出力回路 1 0 2 0 の入力ノードに連結する場合 (c a s e 1) 、ボディ電圧 (V b o d y _ a) は第 1 基準ボディ電圧値 (V b o d y _ r e f _ a) 、第 1 ボディ電圧振幅 (A M P a) を有する。

【 0 1 5 3 】

この場合、ボディ電圧 (V b o d y _ a) は以下の < 数式 2 > の通りである。 < 数式 2 > で、 K は出力回路 1 0 2 0 での電圧増幅ゲインである。

【 0 1 5 4 】

【 数 2 】

$$V_{body_a} = K \times \frac{R_2 + \dots + R_5}{R_1 + R_2 + \dots + R_5} \times (EVDD - EVSS)$$

10

【 0 1 5 5 】

スイッチ回路 M U X が抵抗ストリング R S T R で多数の地点 (a 、 b 、 c 、 d) のうち、 d 地点を出力回路 1 0 2 0 の入力ノードに連結する場合 (c a s e 2) 、ボディ電圧 (V b o d y _ d) は第 2 基準ボディ電圧値 (V b o d y _ r e f _ d) 、第 2 ボディ電圧振幅 (A M P d) を有する。

【 0 1 5 6 】

この場合、ボディ電圧 (V b o d y _ d) は以下の < 数式 3 > の通りである。 < 数式 3 > で、 K は出力回路 1 0 2 0 での電圧増幅ゲインである。

20

【 0 1 5 7 】

【 数 3 】

$$V_{body_d} = K \times \frac{R_5}{R_1 + R_2 + \dots + R_5} \times (EVDD - EVSS)$$

【 0 1 5 8 】

スイッチ回路 M U X が抵抗ストリング R S T R で a 地点を出力回路 1 0 2 0 の入力ノードに連結する場合 (c a s e 1) のボディ電圧 (V b o d y _ a) の第 1 ボディ電圧振幅 (A M P a) は、スイッチ回路 M U X が抵抗ストリング R S T R で d 地点を出力回路 1 0 2 0 の入力ノードに連結する場合 (c a s e 2) のボディ電圧 (V b o d y _ d) の第 2 ボディ電圧振幅 (A M P d) より大きいことがある。

30

【 0 1 5 9 】

スイッチ回路 M U X が抵抗ストリング R S T R で a 地点を出力回路 1 0 2 0 の入力ノードに連結する場合 (c a s e 1) のボディ電圧 (V b o d y _ a) の第 1 基準ボディ電圧値 (V b o d y _ r e f _ a) は、スイッチ回路 M U X が抵抗ストリング R S T R で d 地点を出力回路 1 0 2 0 の入力ノードに連結する場合 (c a s e 2) のボディ電圧 (V b o d y _ d) の第 2 基準ボディ電圧値 (V b o d y _ r e f _ b) と同一または相異なることがある。

【 0 1 6 0 】

図 1 2 は、実施形態に従う有機発光表示装置 1 0 0 において、ノイズが発生した基底電圧 (E V S S) と、ボディバイアシング技法を適用した場合のボディ電圧 (V b o d y) と有機発光ダイオード O L E D の電流変化を示した図である。

40

【 0 1 6 1 】

共通電圧 (V c o m) に該当する基底電圧 (E V S S) は一定の基準基底電圧値 (E V S S _ r e f 、パワー供給回路 P D C から出力した電圧値である) を有せず、 D C - D C コンバータの電圧生成動作により発生したノイズによって変動する。

【 0 1 6 2 】

変動する基底電圧 (E V S S) と対応するボディ電圧 (V b o d y) が駆動トランジスタ D R T のボディ N b に印加される。

【 0 1 6 3 】

ここで、ボディ電圧 (V b o d y) は基準ボディ電圧値 (V b o d y _ r e f) とボディ

50

ィ電圧振幅を有することができる。

【0164】

基準ボディ電圧値 (V_{body_ref}) は、基底電圧 (E_{VSS}) は一定の基準基底電圧値 (E_{VSS_ref}) と同一または相異することがある。

【0165】

ボディ電圧振幅は、基底電圧 (E_{VSS}) の振幅と同一または相異することがある。

【0166】

一方、ボディ電圧 (V_{body}) は共通電圧 (V_{com}) に該当する基底電圧 (E_{VSS}) の波形と対応する波形を有することができる。

【0167】

ボディ電圧 (V_{body}) は、共通電圧 (V_{com}) に該当する基底電圧 (E_{VSS}) の振幅変化によって変わる振幅を有することができる。

【0168】

このように、ノイズにより変動する基底電圧 (E_{VSS}) と対応するボディ電圧 (V_{body}) が駆動トランジスタ DRT のボディ Nb に印加されることによって、駆動トランジスタ DRT のしきい電圧変動が発生して (< 数式 1 > 参照)、図 12 に図示したように、有機発光ダイオード OLED に流れる電流 (I_{oled}) の電流変動幅は減ることがある。

【0169】

言い換えると、図 12 のようにボディバイアシング技法を適用した場合の電流変動幅は、図 6 のようにボディバイアシング技法を適用しない場合の電流変動幅に比べて、相当に減ることがある (例えば、1/10 位減少)。

【0170】

以上で前述した有機発光表示装置 100 は、ピクセルアレイ PXL がガラス基板などを使用した表示パネルに存在し、ソース駆動回路 SD C 及びゲート駆動回路 GD C などは多様な方式により表示パネルと電氣的に連結される一般的なディスプレイでありうる。

【0171】

これとは異なり、有機発光表示装置 100 は非常に小さく製作されて仮想現実機器または拡張現実機器などの電子機器に活用されるマイクロディスプレイでありうる。

【0172】

以下、マイクロディスプレイタイプの有機発光表示装置 100 を活用した電子機器について説明する。

【0173】

図 13 は、実施形態に従う有機発光表示装置 100 を用いた電子機器 1300 を示した図である。

【0174】

図 13 を参照すると、実施形態に従う電子機器 1300 は拡張現実または仮想現実映像を表示するヘッドセットタイプの機器である。

【0175】

実施形態に従う電子機器 1300 は、映像信号が入力される映像信号入力部 1310 と、映像信号に基づいた第 1 映像 (例: 左眼映像) が表示される第 1 ディスプレイユニット 1320 L と、映像信号に基づいた第 2 映像 (例: 右眼映像) が表示される第 2 ディスプレイユニット 1320 R と、映像信号入力部 1310、第 1 ディスプレイユニット 1320 L 及び第 2 ディスプレイユニット 1320 R を収納するケース 1330 などを含むことができる。

【0176】

映像信号入力部 1310 は、映像データを出力する端末 (例: スマートフォンなど) と連結される有線ケーブルまたは無線通信モジュールなどを含むことができる。

【0177】

第 1 ディスプレイユニット 1320 L 及び第 2 ディスプレイユニット 1320 R は、ユ

10

20

30

40

50

ーザの左眼と右眼と対応する位置にある表示構成である。

【0178】

第1ディスプレイユニット1320L及び第2ディスプレイユニット1320Rの各々は、有機発光表示装置100の全体または一部を含むことができる。

【0179】

図14は、実施形態に従う電子機器1300の第1ディスプレイユニット1320L及び第2ディスプレイユニット1320Rの各々の具現例示図である。

【0180】

図14を参照すると、実施形態に従う電子機器1300の第1ディスプレイユニット1320L及び第2ディスプレイユニット1320Rの各々は、シリコン基板1400と、シリコン基板1400のピクセルアレイ区域上に配列された多数のサブピクセルSPを含むピクセルアレイPXLと、シリコン基板1400の回路区域上に配置された駆動回路(SDC、GDC、CONTなど)を含むことができる。

【0181】

実施形態に従う電子機器1300の第1ディスプレイユニット1320L及び第2ディスプレイユニット1320Rは、半導体工程を通じて、同一なシリコンウエハ(Silicon Wafer)または互いに異なるシリコンウエハ(Silicon Wafer)で製作できる。

【0182】

実施形態に従う電子機器1300は、ボディバイアシング(Body Biasing)を遂行することができる。

【0183】

実施形態に従う電子機器1300は、ボディバイアシングを通じて、第1ディスプレイユニット1320L及び第2ディスプレイユニット1320Rの各々で、多数のサブピクセルSPに共通に印加される共通電圧(Vcom)に該当する基底電圧(EVSS)と対応するボディ電圧(Vbody)が多数のサブピクセルSPの各々での駆動トランジスタDRTのボディNbに印加できる。

【0184】

前述したようなボディバイアシングを通じて、電子機器1300は基底電圧(EVSS)の生成時に発生するノイズによる基底電圧(EVSS)の変動が発生しても、基底電圧(EVSS)の変動に従う画像品質低下を防止することができる。

【0185】

前述したように、実施形態に従う電子機器1300は拡張現実機器または仮想現実機器でありうる。

【0186】

したがって、実施形態に従う電子機器1300を利用すれば、ユーザはより実感がわく拡張現実または仮想現実を満喫することができる。

【0187】

一方、実施形態に従う電子機器1300は、第1ディスプレイユニット1320L及び第2ディスプレイユニット1320Rの各々が動作することに必要な電圧を供給するパワー供給回路PSCと、第1ディスプレイユニット1320L及び第2ディスプレイユニット1320Rの各々での駆動トランジスタDRTのボディNbにボディ電圧(Vbody)を供給するボディバイアシング回路900をさらに含むことができる。

【0188】

パワー供給回路PSCは、第1ディスプレイユニット1320L及び第2ディスプレイユニット1320Rの各々に対応して存在することができる。これとは異なり、第1ディスプレイユニット1320L及び第2ディスプレイユニット1320Rはパワー供給回路PSCを共有することができる。

【0189】

即ち、パワー供給回路PSCは1つまたは2つでありうる。

【0190】

10

20

30

40

50

パワー供給回路PSCは、第1ディスプレイユニット1320L及び/又は第2ディスプレイユニット1320Rに含まれることができる。即ち、パワー供給回路PSCは第1ディスプレイユニット1320L及び/又は第2ディスプレイユニット1320Rのシリコン基板1400上に位置することができる。

【0191】

一方、パワー供給回路PSCは1つ以上のパワー関連回路で構成できる。この場合、パワー供給回路PSCの一部は、第1ディスプレイユニット1320L及び/又は第2ディスプレイユニット1320Rの外部に存在することができる。

【0192】

ボディバイアシング回路900は、第1ディスプレイユニット1320L及び第2ディスプレイユニット1320Rの各々に対応して存在することができる。これとは異なり、第1ディスプレイユニット1320L及び第2ディスプレイユニット1320Rはボディバイアシング回路900を共有することができる。

10

【0193】

即ち、ボディバイアシング回路900は1つまたは2つでありうる。

【0194】

ボディバイアシング回路900は、第1ディスプレイユニット1320L及び/又は第2ディスプレイユニット1320Rに含まれることができる。即ち、ボディバイアシング回路900は、第1ディスプレイユニット1320L及び/又は第2ディスプレイユニット1320Rのシリコン基板1400上に位置することができる。

20

【0195】

一方、ボディバイアシング回路900内の一部構成は、第1ディスプレイユニット1320L及び/又は第2ディスプレイユニット1320Rの外部に存在することができる。

【0196】

ボディバイアシング回路900は、駆動トランジスタDRTのボディNbとパワー供給回路PSCとの間に連結され、共通電圧(Vcom)と対応するボディ電圧(Vbody)を駆動トランジスタDRTのボディNbに印加させることができる。

【0197】

前述したように、ボディバイアシング回路900は、駆動トランジスタDRTの第3ノードN3に印加される駆動電圧(EVDD)と共通電圧(Vcom)との間の分配電圧(Vd)を出力する電圧分配回路1010と、分配電圧(Vd)に該当するボディ電圧(Vbody)または分配電圧(Vd)が増幅されたボディ電圧(Vbody)を駆動トランジスタDRTのボディNbに出力する出力回路1020などを含むことができる。

30

【0198】

図15は、実施形態に従う電子機器1300の第1ディスプレイユニット1320L及び第2ディスプレイユニット1320Rの各々で、駆動トランジスタDRTのボディ電圧印加構造を示した図である。

【0199】

実施形態に従う電子機器1300の第1ディスプレイユニット1320L及び第2ディスプレイユニット1320Rの各々では、ボディバイアシングがなされることができる。

40

【0200】

実施形態に従う電子機器1300の第1ディスプレイユニット1320L及び第2ディスプレイユニット1320Rの各々には基底電圧(EVSS)が印加される第2電極E2がピクセルアレイ領域の前面に配置できる。

【0201】

パワー供給回路PSCは、基底電圧(EVSS)を生成して出力するDC-DCコンバータを含むことができる。

【0202】

DC-DCコンバータが基底電圧(EVSS)を生成する時、ノイズが発生することがある。

50

【0203】

これによって、DC - DCコンバータから出力される基底電圧 (E V S S) はノイズ成分を含むようになって電圧値が一定でなく、変動するようになる。

【0204】

このような基底電圧 (E V S S) の変動によって有機発光ダイオード O L E D に流れる電流 (I o l e d) の変化が発生し、これによって画像品質が低下することがある。

【0205】

これを防止するために、実施形態に従う電子機器 1300 はボディバイアシング構造を含むことができる。

【0206】

実施形態に従う電子機器 1300 の第 1 ディスプレイユニット 1320 L 及び第 2 ディスプレイユニット 1320 R の各々には、ボディバイアシング回路 900 と各サブピクセル内の駆動トランジスタ D R T のボディ N b を電氣的に連結する連結パターン 1500 が配置できる。

【0207】

ボディバイアシング回路 900 から出力されたボディ電圧 (V b o d y) は、連結パターン 1500 を通じて各駆動トランジスタ D R T のボディ N b に印加される。

【0208】

一方、図 15 に図示したように、実施形態に従う電子機器 1300 の第 1 ディスプレイユニット 1320 L 及び第 2 ディスプレイユニット 1320 R の各々で、ピクセルアレイ P X L 及び駆動回路 (S D C、G D C、C O N T など) はシリコン基板 1400 上に配置されるため、ピクセルアレイ P X L に配置される駆動トランジスタ D R T は、駆動回路でのトランジスタと同様に、半導体工程で作られることができる M O S F E T (Metal-Oxide-Semiconductor Field-Effect Transistor) タイプでありうる。ここで、M O S F E T タイプは C M O S (Complementary Metal-Oxide Semiconductor) を含むことができる。場合によって、ピクセルアレイ P X L に配置される駆動トランジスタ D R T は非晶質シリコン T F T (Amorphous Silicon TFT)、L T P S (Low-Temperature Polycrystalline Silicon) などのポーリシリコン T F T (Poly Silicon TFT)、オキサイド T F T (Oxide TFT)、及び有機物 T F T (Organic TFT) などの多様な T F T のうちの 1 つでありうる。

【0209】

したがって、実施形態に従う電子機器 1300 の第 1 ディスプレイユニット 1320 L 及び第 2 ディスプレイユニット 1320 R の各々で、駆動回路 (S D C、G D C、C O N T など) に含まれたトランジスタだけでなく、ピクセルアレイ P X L でのトランジスタ (D R T、T 1、T 2 など) も半導体工程でシリコン基板 1400 上に共に形成することができる。

【0210】

図 16 及び図 17 は、実施形態に従う電子機器 1300 の第 1 ディスプレイユニット 1320 L 及び第 2 ディスプレイユニット 1320 R の各々で、M O S F E T タイプの駆動トランジスタ D R T が形成された領域に対する簡単な断面図である。

【0211】

図 16 の断面図を参照すると、シリコン基板 1400 のピクセルアレイ領域に N - タイプ M O S F E T (N チャンネルの M O S F E T) である駆動トランジスタ D R T が形成される。

【0212】

一例に、シリコン基板 10 は P - タイプの基板 (P-Substrate) でありうる。

【0213】

シリコン基板 1400 で、駆動トランジスタ D R T のソース電極 S 及びドレイン電極 D と対応する位置に N + ソース領域 (Source Region)、N + ドレイン領域 (Drain Region) が形成される。N + ソース領域 (Source Region)、N + ドレイン領域 (Drain Region) の間には N チャンネルが形成できる。

10

20

30

40

50

【0214】

ソース電極 S 及びドレイン電極 D に該当する N + ソース領域 (Source Region) 及び N + ドレイン領域 (Drain Region) の間で、N + ソース領域 (Source Region) 及び N + ドレイン領域 (Drain Region) が存在する層の上または下にゲート電極 G が存在することができる。ここで、図 16 は概念的に簡略に図示したものであって、絶縁層、平坦化層などがさらに存在することができる。

【0215】

一方、MOSFET に該当する駆動トランジスタ DRT はシリコン基板 1400 に直ちに形成されることもできるが、1 つ以上のウェル (Well) に形成できる。このような “ウェル (Well)” は “井戸” ともいうが、シリコン基板 1400 のタイプ (N - タイプ、P - タイプ)、MOSFET のタイプなどによって P - ウェル (P - タイプウェル) または N - ウェル (N - タイプウェル) でありうる。

10

【0216】

例えば、図 16 に図示したように、P - 基板 (P-Substrate) であるシリコン基板 1400 にディープ N - ウェル (Deep N-Well) が形成され、ディープ N - ウェル (Deep N-Well) 内に P - ウェル (P-Well) が形成できる。このような P - ウェル (P-Well) にソース電極 S 及びドレイン電極 D に該当する N + ソース領域 (Source Region) 及び N + ドレイン領域 (Drain Region) が形成できる。

【0217】

一方、P - ウェル (P-Well) には駆動トランジスタ DRT のボディ (Nb、ボディ電極ともいう) が P + タイプで位置することができる。

20

【0218】

このような P + タイプのボディ Nb にはボディバイアシングのためのボディ電圧 (Vbody) が印加される。

【0219】

一方、1 つの P - ウェル (P-Well) には 1 つの駆動トランジスタ DRT が存在することもでき、2 つ以上の駆動トランジスタ DRT が存在することもできる。

【0220】

1 つのディープ N - ウェル (Deep N-Well) には 1 つの P - ウェル (P-Well) が存在することもでき、2 つ以上の P - ウェル (P-Well) が存在することもできる。

30

【0221】

図 17 の断面図を参照すると、シリコン基板 1400 のピクセルアレイ領域に P - タイプ MOSFET (P チャンネルの MOSFET) である駆動トランジスタ DRT が形成される。

【0222】

一例に、シリコン基板 10 は P - タイプの基板 (P-Substrate) でありうる。

【0223】

シリコン基板 1400 で、駆動トランジスタ DRT のソース電極 S 及びドレイン電極 D と対応する位置に P + ソース領域 (Source Region)、P + ドレイン領域 (Drain Region) が形成される。P + ソース領域 (Source Region)、P + ドレイン領域 (Drain Region) の間には P チャンネルが形成できる。

40

【0224】

ソース電極 S 及びドレイン電極 D に該当する P + ソース領域 (Source Region) 及び P + ドレイン領域 (Drain Region) の間で、P + ソース領域 (Source Region) 及び P + ドレイン領域 (Drain Region) が存在する層の上または下にゲート電極 G が存在することができる。ここで、図 17 は概念的に簡略に図示したものであって、絶縁層、平坦化層などがさらに存在することができる。

【0225】

一方、MOSFET に該当する駆動トランジスタ DRT はシリコン基板 1400 に直ちに形成されることもできるが、1 つ以上のウェル (Well) に形成できる。このような “ウ

50

エル (Well) ” は “ 井戸 ” ともいうが、シリコン基板 1 4 0 0 のタイプ (N - タイプ、 P - タイプ)、 M O S F E T のタイプなどによって P - ウェル (P - タイプウェル) または N - ウェル (N - タイプウェル) でありうる。

【 0 2 2 6 】

例えば、図 1 7 に図示したように、 P - 基板 (P-Substrate) であるシリコン基板 1 4 0 0 の N - ウェル (N-Well) に形成できる。このような N - ウェル (N-Well) にソース電極 S 及びドレイン電極 D に該当する P + ソース領域 (Source Region) 及び P + ドレイン領域 (Drain Region) が形成できる。

【 0 2 2 7 】

一方、 N - ウェル (P-Well) には駆動トランジスタ D R T のボディ (N b、ボディ電極という) が N + タイプで位置することができる。

10

【 0 2 2 8 】

このような N + タイプのボディ N b にはボディバイアシングのためのボディ電圧 (V b o d y) が印加される。

【 0 2 2 9 】

一方、 1 つの N - ウェル (N-Well) には 1 つの駆動トランジスタ D R T が存在することもでき、 2 つ以上の駆動トランジスタ D R T が存在することもできる。

【 0 2 3 0 】

実施形態によれば、ノイズによる共通電圧の変動が発生しても、共通電圧の変動による画像品質の低下が防止できる表示装置 1 0 0、電子機器 1 3 0 0、及びボディバイアシング回路 9 0 0 を提供することができる。

20

【 0 2 3 1 】

実施形態によれば、ノイズによる共通電圧の変動が発生しても、共通電圧の変動により有機発光ダイオードに流れる電流変動幅が大きくなることを防止することができる表示装置 1 0 0、電子機器 1 3 0 0、及びボディバイアシング回路 9 0 0 を提供することができる。

【 0 2 3 2 】

実施形態によれば、仮想現実機器または拡張現実機器に適用されることができ、優れる画像品質を有する表示装置 1 0 0、電子機器 1 3 0 0、及びボディバイアシング回路 9 0 0 を提供することができる。

30

【 0 2 3 3 】

以上の説明及び添付の図面は本発明の技術思想を例示的に示したことに過ぎないものであって、本発明が属する技術分野で通常の知識を有する者であれば本発明の本質的な特性から逸脱しない範囲で構成の結合、分離、置換、及び変更などの多様な修正及び変形が可能である。したがって、本発明に開示された実施形態は本発明の技術思想を限定するためのものでなく、説明するためのものであり、このような実施形態によって本発明の技術思想の範囲が限定されるものではない。本発明の保護範囲は請求範囲により解釈されなければならない、それと同等な範囲内にある全ての技術思想は本発明の権利範囲に含まれるものとして解釈されるべきである。

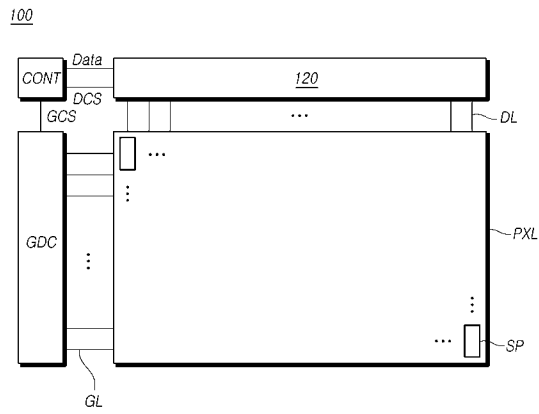
【 符号の説明 】

40

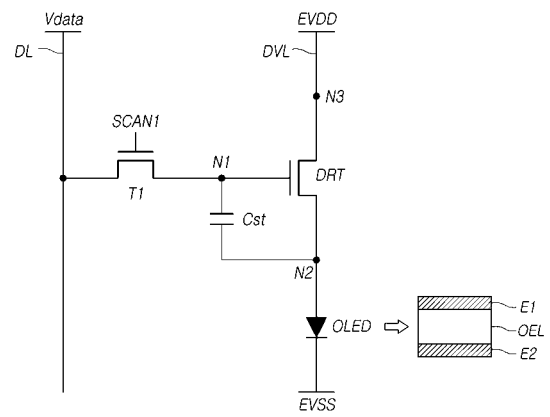
【 0 2 3 4 】

- 1 0 0 表示装置
- 9 0 0 ボディバイアシング回路
- 1 3 0 0 電子機器

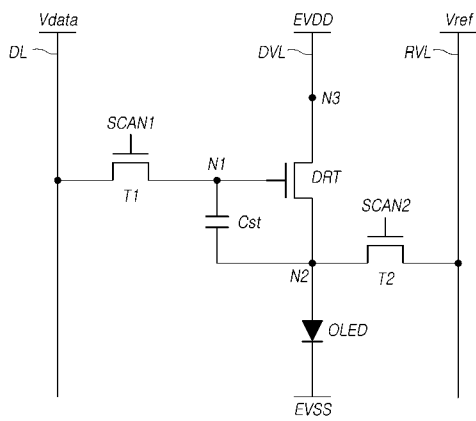
【図 1】



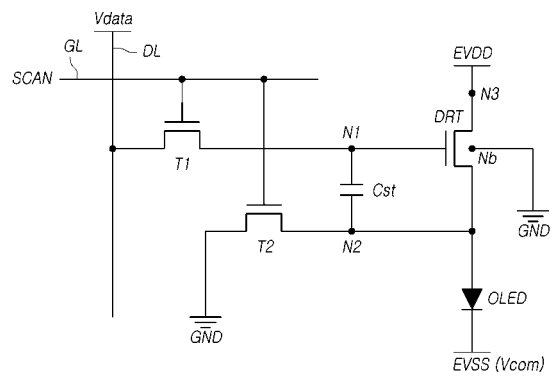
【図 2】



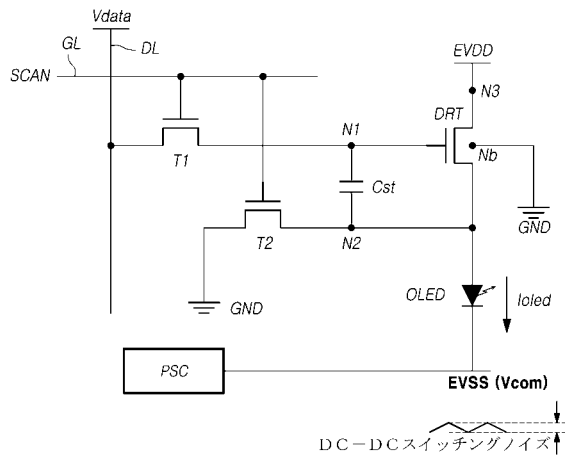
【図 3】



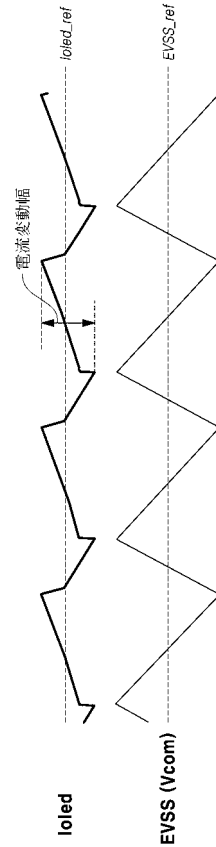
【図 4】



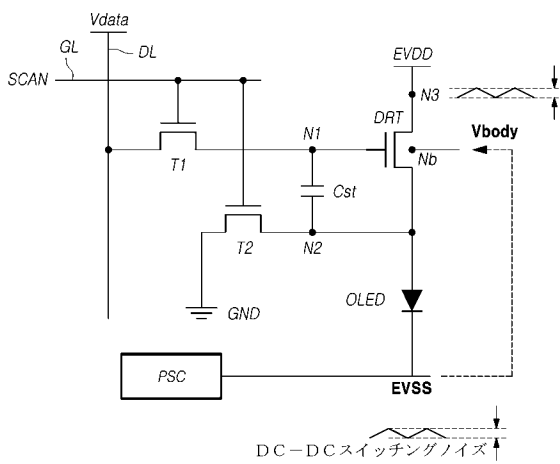
【図 5】



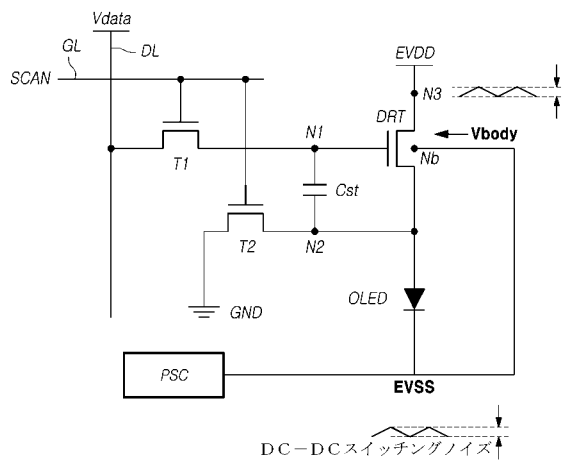
【図 6】



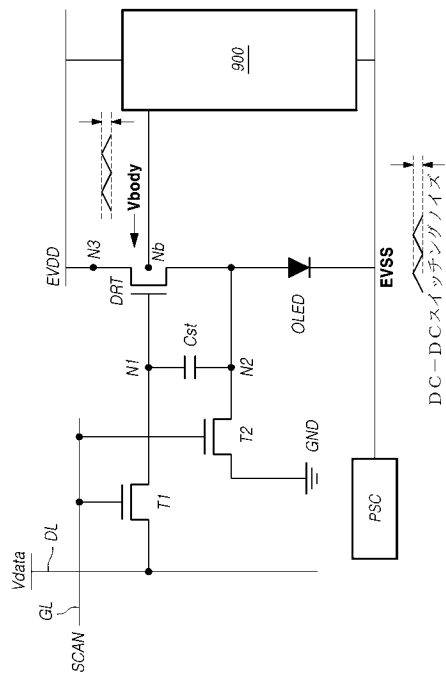
【図 7】



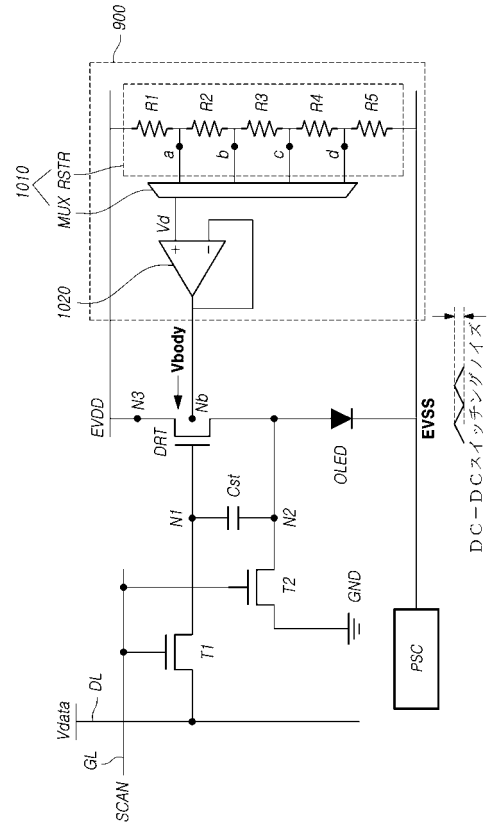
【図 8】



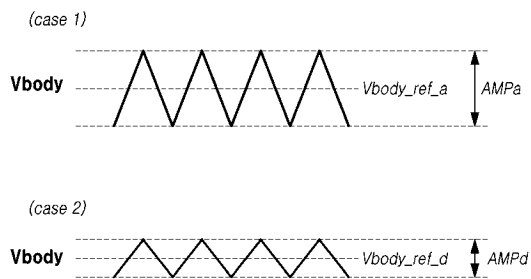
【図 9】



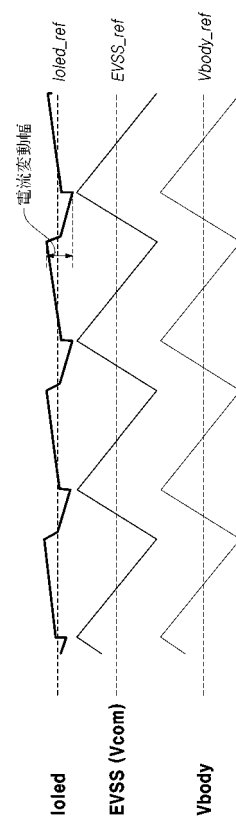
【図 10】



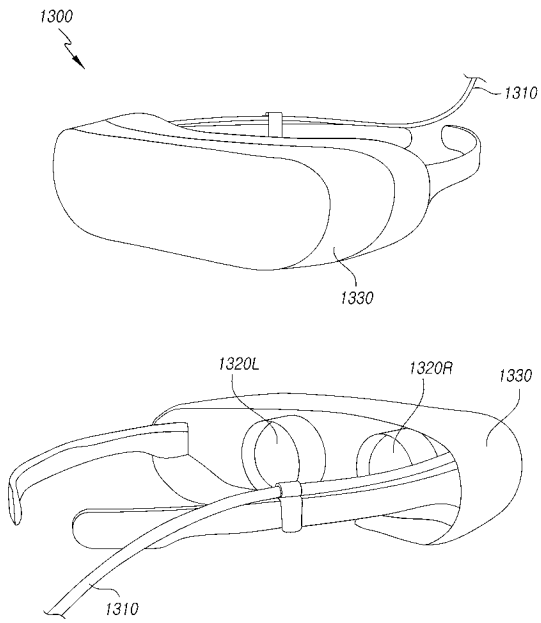
【図 11】



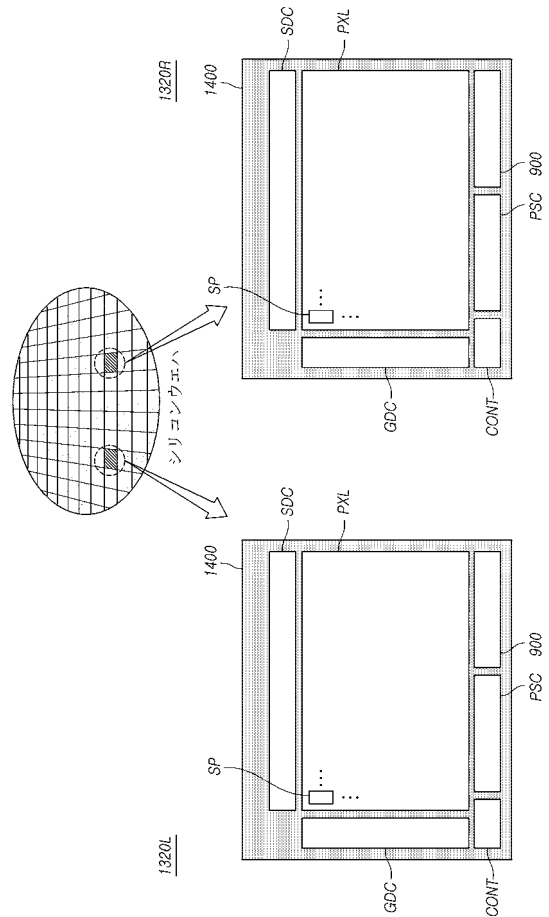
【図 12】



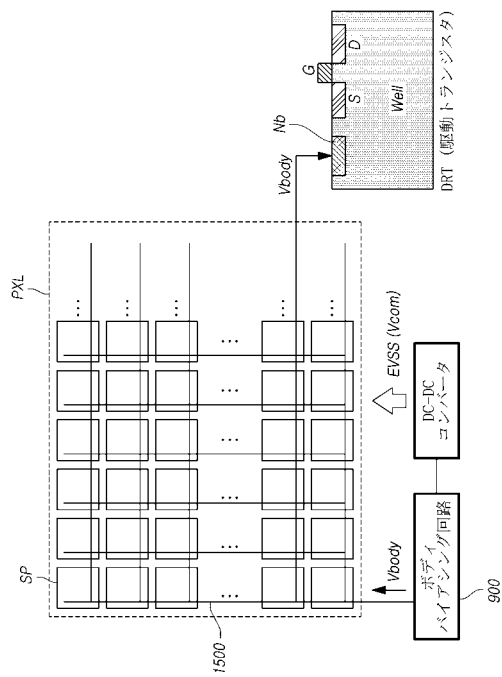
【図 13】



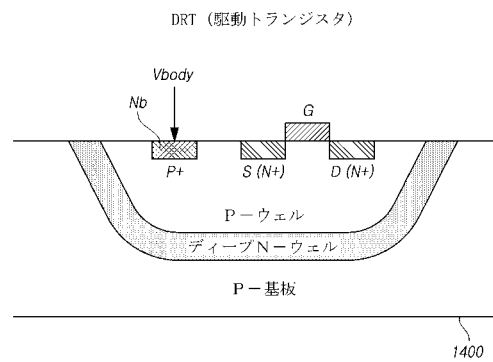
【図 14】



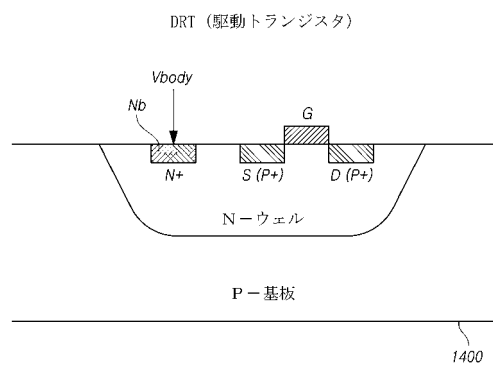
【図 15】



【図 16】



【図 17】



 フロントページの続き

(51) Int.Cl.	F I			テーマコード (参考)		
G 0 9 F 9/00 (2006.01)	G 0 9 G	3/20	6 8 0 A			
	H 0 1 L	27/32				
	H 0 5 B	33/14	A			
	G 0 9 F	9/30	3 3 8			
	G 0 9 F	9/30	3 6 5			
	G 0 9 F	9/00	3 4 6			

F ターム(参考)	5C094	AA21	BA03	BA27	BA31	BA43	CA19	EA07			
	5C380	AA01	AB18	AC20	BA08	CA08	CA17	CA31	CA48	CA49	CB01
		CB26	CB27	CC26	CC27	CC33	CC62	CC63	CD012	CD013	CE01
		CE07	CF07	CF09	CF22	CF24	CF28	CF48	CF49	DA02	DA18
		FA02									
	5G435	AA16	BB05	BB12	EE37						

专利名称(译)	显示设备，电子设备和体偏置电路		
公开(公告)号	JP2019035957A	公开(公告)日	2019-03-07
申请号	JP2018148959	申请日	2018-08-08
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji显示有限公司		
[标]发明人	チュンジェフン		
发明人	チュン, ジェフン		
IPC分类号	G09G3/3233 G09G3/20 H01L27/32 H01L51/50 G09F9/30 G09F9/00		
CPC分类号	G09G3/3258 G09G3/003 G09G3/3225 G09G3/3233 G09G2300/0426 G09G2300/0465 G09G2300/0842 G09G2310/0264 G09G2310/0291 G09G2320/0233 G09G2320/0295 G09G2320/043 G09G2330/028 H01L27/3297 H01L29/78615 H01L51/5206 H01L51/5221		
FI分类号	G09G3/3233 G09G3/20.624.B G09G3/20.611.C G09G3/20.612.A G09G3/20.612.E G09G3/20.680.A H01L27/32 H05B33/14.A G09F9/30.338 G09F9/30.365 G09F9/00.346		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/DD39 3K107/EE03 3K107/EE57 3K107/HH02 3K107/HH05 5C080/AA05 5C080/AA06 5C080/AA10 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C094/AA21 5C094/BA03 5C094/BA27 5C094/BA31 5C094/BA43 5C094/CA19 5C094/EA07 5C380/AA01 5C380/AB18 5C380/AC20 5C380/BA08 5C380/CA08 5C380/CA17 5C380/CA31 5C380/CA48 5C380/CA49 5C380/CB01 5C380/CB26 5C380/CB27 5C380/CC26 5C380/CC27 5C380/CC33 5C380/CC62 5C380/CC63 5C380/CD012 5C380/CD013 5C380/CE01 5C380/CE07 5C380/CF07 5C380/CF09 5C380/CF22 5C380/CF24 5C380/CF28 5C380/CF48 5C380/CF49 5C380/DA02 5C380/DA18 5C380/FA02 5G435/AA16 5G435/BB05 5G435/BB12 5G435/EE37		
优先权	1020170101323 2017-08-09 KR		
外部链接	Espacenet		

摘要(译)

提供一种体偏置电路，其能够防止由于公共电压的变化而在有机发光二极管中流动的电流波动宽度的增加。显示装置，电子装置和体偏置电路技术领域本发明涉及显示装置，电子装置和体偏置电路，更具体地，涉及使用体电子偏置技术的显示装置，电子装置和体偏置电路，所述体偏置技术将公共电压和相应的体电压施加到子驱动晶体管的主体。显示装置，电子装置和体偏置电路，即使在由于噪声引起的公共电压的波动发生时，也能够防止由于公共电压的波动引起的图像质量的劣化。点域5

