

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-120406

(P2017-120406A)

(43) 公開日 平成29年7月6日(2017.7.6)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/3266 (2016.01)	G09G 3/3266	3 K 1 0 7
G09G 3/3225 (2016.01)	G09G 3/3225	5 C 0 8 0
G09G 3/20 (2006.01)	G09G 3/20 6 2 2 G	5 C 3 8 0
H01L 51/50 (2006.01)	G09G 3/20 6 1 1 A	5 J 0 5 6
H03K 19/0175 (2006.01)	G09G 3/20 6 2 2 E	
審査請求 有 請求項の数 16 O L (全 15 頁) 最終頁に続く		

(21) 出願番号	特願2016-243975 (P2016-243975)	(71) 出願人	501426046
(22) 出願日	平成28年12月16日 (2016.12.16)		エルジー ディスプレイ カンパニー リ
(31) 優先権主張番号	10-2015-0189223		ミテッド
(32) 優先日	平成27年12月30日 (2015.12.30)		大韓民国 ソウル、ヨンドゥンポグ、ヨ
(33) 優先権主張国	韓国 (KR)		ウィーテロ 1 2 8
		(74) 代理人	100110423
			弁理士 曾我 道治
		(74) 代理人	100111648
			弁理士 梶並 順
		(74) 代理人	100147566
			弁理士 上田 俊一
		(74) 代理人	100161171
			弁理士 吉田 潤一郎
		(74) 代理人	100188329
			弁理士 田村 義行
		最終頁に続く	

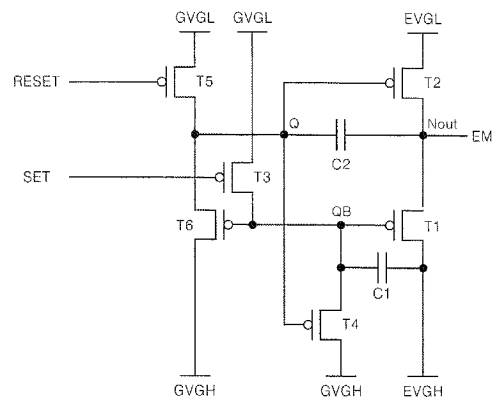
(54) 【発明の名称】 有機発光ディスプレイ装置のエミッション信号制御回路及びエミッション信号制御方法、並びに有機発光ディスプレイ装置

(57) 【要約】

【課題】各画素のターンオフ時間を調節する E M デューティ動作時、出力ノードと連結されるトランジスタがターンオフされることによって発生するフローティング状態を防止する。

【解決手段】エミッション信号の信頼性を改善するために出力ノードと連結されるトランジスタのゲート電極とセット信号の間の連結を分離し、出力ノードと連結されるトランジスタのターンオフ状態を安定的に維持するための追加素子（トランジスタ及びキャパシタ）を含む。また、本発明によるエミッション信号制御回路では、第 1 エミッション電源の電圧の大きさと第 1 ゲート電源の電圧の大きさが相異なるように設定される。これにより、出力ノードと連結されるトランジスタのしきい値電圧が変化するようになっても、トランジスタのターンオフ状態がより安定的に維持されてエミッション信号の信頼性が改善される。

【選択図】 図 6



【特許請求の範囲】**【請求項 1】**

ドレーン電極が第 1 エミッション電源と連結され、ゲート電極が Q B ノードと連結され、セット信号に対応して第 1 エミッション電源電圧をソース電極と連結された出力ノードに出力する第 1 トランジスター；

ソース電極が第 2 エミッション電源と連結され、ゲート電極が Q ノードと連結され、リセット信号に対応して第 2 エミッション電源電圧をドレーン電極と連結された前記出力ノードに出力する第 2 トランジスター；

ソース電極が第 2 ゲート電源と連結され、ドレーン電極が前記 Q B ノードと連結され、前記セット信号に対応して第 2 ゲート電源電圧を前記 Q B ノードに伝達する第 3 トランジスター；

ソース電極が前記 Q B ノードと連結され、ゲート電極が前記 Q ノードと連結され、ドレーン電極が第 1 ゲート電源と連結され、前記リセット信号に対応して第 1 ゲート電源電圧を前記 Q B ノードに伝達する第 4 トランジスター；及び

前記 Q B ノード及び前記第 1 トランジスターのドレーン電極の間に連結される第 1 キャパシターを含む、有機発光ディスプレイ装置のエミッション信号制御回路。

【請求項 2】

前記セット信号によって前記第 3 トランジスターがターンオンされれば、前記第 1 トランジスターがターンオンされて前記第 1 エミッション電源電圧が前記出力ノードに出力され、前記第 2 ゲート電源電圧が前記第 1 キャパシターに貯蔵されることを特徴とする、請求項 1 に記載の有機発光ディスプレイ装置のエミッション信号制御回路。

【請求項 3】

前記セット信号によって前記第 3 トランジスターがターンオフされれば、前記第 1 キャパシターに貯蔵された電圧によって前記第 1 トランジスターがターンオン状態を維持することを特徴とする、請求項 2 に記載の有機発光ディスプレイ装置のエミッション信号制御回路。

【請求項 4】

前記リセット信号によって前記第 2 トランジスターがターンオンされれば、前記第 2 エミッション電源電圧が前記出力ノードに出力され、前記第 4 トランジスターがターンオンされて前記第 1 ゲート電源によって前記第 1 トランジスターがターンオフ状態を維持することを特徴とする、請求項 1 に記載の有機発光ディスプレイ装置のエミッション信号制御回路。

【請求項 5】

ソース電極が第 2 ゲート電源と連結され、ドレーン電極が前記 Q ノードと連結されて、前記リセット信号に対応して前記第 2 ゲート電源電圧を前記 Q ノードに伝達する第 5 トランジスターをさらに含むことを特徴とする、請求項 1 に記載の有機発光ディスプレイ装置のエミッション信号制御回路。

【請求項 6】

前記第 1 エミッション電源電圧の大きさと前記第 1 ゲート電源電圧の大きさは相異なるように設定されることを特徴とする、請求項 1 に記載の有機発光ディスプレイ装置のエミッション信号制御回路。

【請求項 7】

セット信号を印加して第 3 トランジスター及び前記第 3 トランジスターと Q B ノードで連結される第 1 トランジスターをターンオンさせて出力ノードに第 1 エミッション電源電圧を出力する段階；

前記第 3 トランジスターをターンオフさせた後、前記第 1 トランジスター及び前記 Q B ノードの間に連結される第 1 キャパシターに貯蔵された電圧を利用して前記出力ノードに第 1 エミッション電源電圧を出力する段階；及び

リセット信号を印加して第 5 トランジスター及び前記第 5 トランジスターと Q ノードで連結される第 2 トランジスターをターンオンさせて前記出力ノードに第 2 エミッション電

10

20

30

40

50

源電圧を出力する段階を含む、有機発光ディスプレイ装置のエミッション信号制御方法。

【請求項 8】

前記第 3 トランジスタがターンオンされれば、前記第 2 ゲート電源電圧が前記第 1 キャパシタに貯蔵されることを特徴とする、請求項 7 に記載の有機発光ディスプレイ装置のエミッション信号制御方法。

【請求項 9】

前記第 5 トランジスタがターンオンされれば、前記第 5 トランジスタと前記 Q ノードで連結される第 4 トランジスタがターンオンされ、前記第 4 トランジスタを通じて伝達される第 1 ゲート電源電圧によって前記第 1 トランジスタがターンオフ状態を維持することを特徴とする、請求項 7 に記載の有機発光ディスプレイ装置のエミッション信号制御方法。

10

【請求項 10】

前記第 1 エミッション電源電圧の大きさと前記第 1 ゲート電源電圧の大きさは相異なるように設定されることを特徴とする、請求項 9 に記載の有機発光ディスプレイ装置のエミッション信号制御方法。

【請求項 11】

複数の画素を含むパネル；

前記複数の画素それぞれにスキャン信号を供給するための複数のシフトレジスタ；及び

前記複数のシフトレジスタと連結され、前記複数の画素それぞれにエミッション信号を供給するためのエミッション信号制御回路を含み、

20

前記エミッション信号制御回路は、

ドレーン電極が第 1 エミッション電源と連結され、ゲート電極が Q B ノードと連結されて、セット信号に対応して第 1 エミッション電源電圧をソース電極と連結された出力ノードに出力する第 1 トランジスタ；

ソース電極が第 2 エミッション電源と連結され、ゲート電極が Q ノードと連結されて、リセット信号に対応して第 2 エミッション電源電圧をドレーン電極と連結された前記出力ノードに出力する第 2 トランジスタ；

ソース電極が第 2 ゲート電源と連結され、ドレーン電極が前記 Q B ノードと連結されて、前記セット信号に対応して第 2 ゲート電源電圧を前記 Q B ノードに伝達する第 3 トランジスタ；

30

ソース電極が前記 Q B ノードと連結され、ゲート電極が前記 Q ノードと連結されて、ドレーン電極が第 1 ゲート電源と連結され、前記リセット信号に対応して第 1 ゲート電源電圧を前記 Q B ノードに伝達する第 4 トランジスタ；及び

前記 Q B ノード及び前記第 1 トランジスタのドレーン電極の間に連結される第 1 キャパシタを含む、有機発光ディスプレイ装置。

【請求項 12】

前記セット信号によって前記第 3 トランジスタがターンオンされれば、前記第 1 トランジスタがターンオンされて前記第 1 エミッション電源電圧が前記出力ノードに出力され、前記第 2 ゲート電源電圧が前記第 1 キャパシタに貯蔵されることを特徴とする、請求項 11 に記載の有機発光ディスプレイ装置。

40

【請求項 13】

前記セット信号によって前記第 3 トランジスタがターンオフされれば、前記第 1 キャパシタに貯蔵された電圧によって前記第 1 トランジスタがターンオン状態を維持することを特徴とする、請求項 12 に記載の有機発光ディスプレイ装置。

【請求項 14】

前記リセット信号によって前記第 2 トランジスタがターンオンされれば、前記第 2 エミッション電源電圧が前記出力ノードに出力され、前記第 4 トランジスタがターンオンされ、前記第 1 ゲート電源によって前記第 1 トランジスタがターンオフ状態を維持することを特徴とする、請求項 11 に記載の有機発光ディスプレイ装置。

50

【請求項 15】

前記エミッション信号制御回路は、

ソース電極が第2ゲート電源と連結され、ドレーン電極が前記Qノードと連結されて、前記リセット信号に対応して前記第2ゲート電源電圧を前記Qノードに伝達する第5トランジスターをさらに含むことを特徴とする、請求項11に記載の有機発光ディスプレイ装置。

【請求項 16】

前記第1エミッション電源電圧の大きさと前記第1ゲート電源電圧の大きさは相異なるように設定されることを特徴とする、請求項11に記載の有機発光ディスプレイ装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機発光ディスプレイ装置のエミッション信号（以下、エミッション信号をEM信号とも称す。EM：Emission）制御回路及びエミッション信号制御方法、並びに有機発光ディスプレイ装置に関する。

【背景技術】

【0002】

携帯電話、タブレットPC、ノートパソコンなどを含む多様な種類の電子製品には、平板ディスプレイ装置（FPD：Flat Panel Display Device）が用いられている。平板ディスプレイ装置には、液晶ディスプレイ装置（LCD：Liquid Crystal Display Device）、プラズマディスプレイ装置（PDP：Plasma Display Panel Device）、有機発光ディスプレイ装置（OLED：Organic Light Emitting Display Device）などがあり、最近では電気泳動ディスプレイ装置（EPD：Electrophoretic Display Device）も広く利用されている。

【0003】

この中で、有機発光ディスプレイ装置は、電子と正孔の再結合を利用して有機発光ダイオードを発光させて映像を表示する自発光装置であって、高速の応答速度と低い消費電力を持ち、自体発光素子を利用しているため優れた視野角を有している。よって、有機発光ディスプレイ装置は、次世代平板ディスプレイ装置として注目を浴びている。

【0004】

従来技術による有機発光ディスプレイ装置は、複数の画素がパネル上に配置される。そして、それぞれの画素は有機発光ダイオード（OLED）素子及び有機発光ダイオード素子に電流を印加するための複数のトランジスターを含む。このようなトランジスターには、スキャン信号、データ信号、そして有機発光ダイオード素子のターンオン及びターンオフ状態を制御するためのEM信号が印加される。

【0005】

図1は従来技術による有機発光ディスプレイ装置に含まれるシフトレジスター及びEM信号制御回路の構成図である。図1に図示されたように、有機発光ディスプレイ装置は、シフトレジスター（SR1、SR2）及びシフトレジスター（SR1、SR2）と連結されるEM信号制御回路（INV）を含む。

【0006】

図1に図示されたように、シフトレジスター（SR1、SR2、・・・）は、ゲート電源電圧（G1VGH、G1VGL、G2VGH、G2VGL）、ゲートスタート電圧（G1VST、G2VST）、クロック信号（G1CLK1ないしG1CLK4、G2CLK1ないしG2CLK4）を利用してスキャン信号（Scan1、Scan2）を生成する。そして、EM信号制御回路（INV）は、エミッション電源電圧（EVGH、EVGL）、クロック信号（G1CLK2）、スキャン信号（Scan1）を利用してEM信号（EM）を生成する。

【0007】

10

20

30

40

50

図2は従来技術によるEM信号制御回路の構成図で、図3は図2のEM信号制御回路の動作による各信号の波形を示す。以下では、第1エミッション電源電圧(EVGH)及び第1ゲート電源電圧(GVGH)が14Vに設定され、第2エミッション電源電圧(EVGL)及び第2ゲート電源電圧(GVGL)が-6Vに設定されている場合を仮定して説明する。また、セット(SET)信号及びリセット(RESET)信号は、-6Vの低電位及び14Vの高電位を示すものと仮定する。

【0008】

先ず、図3の区間(t1)では、-6Vのスキャン信号(Scan1)がセット信号として図2のQBノードに印加される。図3の区間(t1)のようにセット信号が印加されれば、QBノードには-6Vの電圧が形成されてトランジスタ(T11)がターンオンされるし、第1エミッション電源電圧(EVGH)が出力端子(OUTPUT)を通じてEM信号(EM)として出力される。また、トランジスタ(T13)がターンオンされることにより、Qノードには第2ゲート電源電圧(GVGH)、すなわち14Vの電圧が形成されるので、トランジスタ(T12)はターンオフされる。これにより、図3に図示されたように、区間(t1)では-6Vのセット信号と反対の符号を有する14Vの第1エミッション電源電圧(EVGH)がEM信号(EM)として出力される。

10

【0009】

次に、区間(t2)では-6Vのクロック信号(CLK2)がリセット信号としてトランジスタ(14)のゲート電極に印加され、QBノードには14Vのセット信号が印加される。これにより、トランジスタ(T14)がターンオンされ、Qノードには-6Vの電圧が形成される。これにより、トランジスタ(T12)がターンオンされて-6Vの第2エミッション電源電圧(EVGL)がEM信号(EM)として出力される。このとき、Qノードの電圧(-6V)は、キャパシタ(C)に保管される。したがって、区間(t2)以後は、リセット信号が周期的に印加されてもキャパシタ(C)に貯蔵された-6Vの電圧によってEM信号(EM)は-6Vを維持する。

20

【0010】

一方、従来技術による有機発光ディスプレイ装置は、低照度の環境において消費電力及び画質を改善するための目的として、外部照度によってパネルの輝度を調節する機能を揃えている。このような輝度調節は、パネルに印加されるデータ電圧を利用して実現されることもでき、前述したように生成されるEM信号を利用して実現されることもできる。すなわち、図3の区間(t1)のようにEM信号(EM)がターンオンされる時間を調節することによって、各画素のターンオフ時間を調節することができる。このような駆動方法をEMデューティ(duty)駆動と言う。

30

【0011】

図4は従来技術によるEM信号制御回路のEMデューティ駆動による各信号の波形を示す。

【0012】

図2及び図4を参照すれば、先ず、区間(t1)では前述したように、-6Vのセット信号がQBノードに印加される。これにより、トランジスタ(T11)がターンオンされ、14Vの第1エミッション電源電圧(EVGH)が出力端子(OUTPUT)を通じてEM信号(EM)として出力される。

40

【0013】

次に、区間(t2)では一定時間有機発光ダイオード素子をターンオフ状態で維持するために、EM信号(EM)の電圧の大きさを14Vに維持させる。このために、セット信号及びリセット信号がいずれも14Vの大きさを図2のEM信号制御回路に印加される。

【0014】

しかし、セット信号及びリセット信号をいずれも14Vに維持させる場合、図2のトランジスタ(T11)及びトランジスタ(T12)がいずれもターンオフされるので、出力端子(OUTPUT)はフローティング(floating)状態となる。これにより、区間(t2)では出力端子(OUTPUT)を通じて出力されるEM信号(EM)の正常な出

50

力を保障できないという問題がある。

【 0 0 1 5 】

一方、区間 (t 3) では - 6 V のリセット信号がトランジスター (T 1 4) に印加され、トランジスター (T 1 2) がターンオンされる。これにより、E M 信号 (E M) の電圧の大きさは - 6 V になる。区間 (t 3) の後はセット信号が 1 4 V に維持され、E M 信号 (E M) の電圧の大きさもリセット信号の印加とは無関係に - 6 V に維持されなければならない。

【 0 0 1 6 】

しかし、有機発光ディスプレイ装置の製造過程において、トランジスターの工程条件、または有機発光ディスプレイ装置の駆動時における外部温度の変化、トランジスターの劣化などによってトランジスター (T 1 1) のしきい値電圧が変化する場合が生じる。これにより、図 2 で Q B ノードに印加されるセット信号の電圧の大きさ (1 4 V) にもかかわらず、トランジスター (T 1 1) のしきい値電圧変化によって図 4 の区間 (t 4) または区間 (t 6) のように E M 信号 (E M) の電圧の大きさが上昇する問題がある。

10

【 0 0 1 7 】

結局、図 4 の区間 (t 2) で発生する出力ノード (N O U T) のフローティング状態、及び区間 (t 4) または区間 (T 6) で発生する E M 信号 (E M) の電圧上昇を防止するための新しい構造の E M 信号制御回路が必要である。

【 発明の概要 】

【 発明が解決しようとする課題 】

20

【 0 0 1 8 】

本発明は、E M 信号制御回路の E M デューティ動作時、出力ノードと連結されるトランジスターがターンオフされることによって発生するフローティング状態を防止するための有機発光ディスプレイ装置のエミッション信号制御回路及びエミッション信号制御方法、並びに有機発光ディスプレイ装置を提供することを目的とする。

【 0 0 1 9 】

また、本発明は E M 信号制御回路の E M デューティ動作時、出力ノードと連結されるトランジスターのしきい値電圧変化によって E M 信号の電圧の大きさが変化する現象を防止するための有機発光ディスプレイ装置のエミッション信号制御回路及びエミッション信号制御方法、並びに有機発光ディスプレイ装置を提供することを目的とする。

30

【 0 0 2 0 】

本発明の目的は、以上で言及した目的に制限されなく、言及されていない本発明の他の目的及び長所は、下記の説明によって理解されることができ、本発明の実施形態によって、より明らかに理解できるはずである。また、本発明の目的及び長所は、特許請求の範囲に示した手段、及びその組み合わせによって実現されることを容易に分かることができる。

【 課題を解決するための手段 】

【 0 0 2 1 】

前述したように、従来技術による E M 信号制御回路は、E M デューティ駆動時に出力ノードと連結されるトランジスターがいずれもターンオフされる区間において出力ノードがフローティング状態になり、正常な E M 信号の出力を保障しにくいという問題がある。

40

【 0 0 2 2 】

このような問題を解決し、E M 信号の信頼性を改善するために、本発明の有機発光ディスプレイ装置のエミッション信号制御回路は出力ノードと連結されるトランジスターのゲート電極とセット信号の間の連結を分離し、出力ノードと連結されるトランジスターのターンオフ状態を安定的に維持するための追加的素子 (トランジスター及びキャパシター) を含む。

【 0 0 2 3 】

また、前述したように、従来技術による E M 信号制御回路は、製造工程や駆動過程で表れるトランジスターのしきい値電圧の変化によって、E M 信号が意図せずにならなくなってしま

50

う問題もある。

【 0 0 2 4 】

このような問題を解決するために、本発明では第 1 エミッション電源の電圧の大きさと第 1 ゲート電源の電圧の大きさを相異なるように設定する。これにより、出力ノードと連結されるトランジスタのしきい値電圧が変化するようになっても、トランジスタのターンオフ状態がより安定的に維持されて、E M 信号の信頼性が改善される。

【 0 0 2 5 】

このような目的を達成するための本発明は、有機発光ディスプレイ装置のエミッション信号制御回路において、ドレーン電極が第 1 エミッション電源と連結され、ゲート電極が Q B ノードと連結され、セット信号に対応して第 1 エミッション電源電圧をソース電極と連結された出力ノードに出力する第 1 トランジスタ、ソース電極が第 2 エミッション電源と連結されゲート電極が Q ノードと連結され、リセット信号に対応して第 2 エミッション電源電圧をドレーン電極と連結された前記出力ノードに出力する第 2 トランジスタ、ソース電極が第 2 ゲート電源と連結されドレーン電極が前記 Q B ノードと連結され、前記セット信号に対応して第 2 ゲート電源電圧を前記 Q B ノードに伝達する第 3 トランジスタ、ソース電極が前記 Q B ノードと連結されゲート電極が前記 Q ノードと連結され、ドレーン電極が第 1 ゲート電源と連結されて、前記リセット信号に対応して第 1 ゲート電源電圧を前記 Q B ノードに伝達する第 4 トランジスタ、及び前記 Q B ノード及び前記第 1 トランジスタのドレーン電極の間に連結される第 1 キャパシタを含むことを特徴とする。

10

20

【 0 0 2 6 】

また、本発明は有機発光ディスプレイ装置のエミッション信号制御方法において、セット信号を印加して第 3 トランジスタ及び前記第 3 トランジスタと Q B ノードで連結される第 1 トランジスタをターンオンさせて出力ノードに第 1 エミッション電源電圧を出力する段階、前記第 3 トランジスタをターンオフさせた後、前記第 1 トランジスタ及び前記 Q B ノードの間に連結される第 1 キャパシタに貯蔵された電圧を利用して前記出力ノードに第 1 エミッション電源電圧を出力する段階、及びリセット信号を印加して第 5 トランジスタ及び前記第 5 トランジスタと Q ノードで連結される第 2 トランジスタをターンオンさせて前記出力ノードに第 2 エミッション電源電圧を出力する段階を含むことを特徴とする。

30

【 0 0 2 7 】

また、本発明は有機発光ディスプレイ装置において、複数の画素を含むパネル、前記複数の画素それぞれにスキャン信号を供給するための複数のシフトレジスタ；及び前記複数のシフトレジスタと連結されて前記複数の画素それぞれに E M 信号を供給するための E M 信号制御回路を含み、前記 E M 信号制御回路はドレーン電極が第 1 エミッション電源と連結され、ゲート電極が Q B ノードと連結されて、セット信号に対応して第 1 エミッション電源電圧をソース電極と連結された出力ノードに出力する第 1 トランジスタ、ソース電極が第 2 エミッション電源と連結され、ゲート電極が Q ノードと連結されて、リセット信号に対応して第 2 エミッション電源電圧をドレーン電極と連結された前記出力ノードに出力する第 2 トランジスタ、ソース電極が第 2 ゲート電源と連結され、ドレーン電極が前記 Q B ノードと連結されて、前記セット信号に対応して第 2 ゲート電源電圧を前記 Q B ノードに伝達する第 3 トランジスタ、ソース電極が前記 Q B ノードと連結され、ゲート電極が前記 Q ノードと連結され、ドレーン電極が第 1 ゲート電源と連結されて、前記リセット信号に対応して第 1 ゲート電源電圧を前記 Q B ノードに伝達する第 4 トランジスタ、及び前記 Q B ノード及び前記第 1 トランジスタのドレーン電極の間に連結される第 1 キャパシタを含むことを特徴とする。

40

【 発明の効果 】

【 0 0 2 8 】

前述のような本発明によれば、E M 信号制御回路の E M デューティ動作時、出力ノードと連結されるトランジスタがターンオフされることによって発生するフローティング

50

状態を防止することができる長所がある。

【 0 0 2 9 】

また、本発明は E M 信号制御回路の E M デューティー動作時、出力ノードと連結されるトランジスタのしきい値電圧の変化によって E M 信号の電圧の大きさが変化する現象を防止することができる長所がある。

【図面の簡単な説明】

【 0 0 3 0 】

【図 1】従来の技術による有機発光ディスプレイ装置に含まれるシフトレジスタ及び E M 信号制御回路の構成図である。

【図 2】従来の技術による E M 信号制御回路の構成図である。

10

【図 3】図 2 の E M 信号制御回路の動作による各信号の波形を示す。

【図 4】従来の技術による E M 信号制御回路の E M デューティー駆動による各信号の波形を示す。

【図 5】本発明による有機発光ディスプレイ装置の構成図である。

【図 6】本発明による E M 信号制御回路の構成図である。

【図 7】図 6 の E M 信号制御回路の動作による各信号の波形を示す。

【図 8】本発明の他の実施形態による E M 信号制御回路の構成図である。

【発明を実施するための形態】

【 0 0 3 1 】

前述した目的、特徴及び長所は、添付の図面を参照して詳述され、これにより、本発明が属する技術分野において通常の知識を有する者が本発明の技術的思想を容易に実施することができる。本発明を説明するにあたり、本発明に係る公知技術に対する具体的な説明が本発明の要旨を不必要に曖昧にすることができる場合と判断される場合は、詳細な説明を省略する。以下、添付された図面を参照して本発明による好ましい実施形態を詳しく説明する。図面において同一な参照符号は、同一または類似の構成要素を示すものとして使われる。

20

【 0 0 3 2 】

図 5 は本発明による有機発光ディスプレイ装置の構成図である。

【 0 0 3 3 】

図 5 を参照すれば、本発明による有機発光ディスプレイ装置は、タイミングコントローラ 1 1 4、ゲートドライバ 1 0 4、データドライバ 1 0 6、パネル 1 0 2 を含む。

30

【 0 0 3 4 】

タイミングコントローラ 1 1 4 は、有機発光ディスプレイ装置の内部または外部に存在するシステム 1 1 2 からデジタルビデオデータ (R G B)、垂直 / 水平同期信号 (V s y n c、H s y n c)、クロック信号 (C L K) が入力される。タイミングコントローラ 1 1 4 は、入力された垂直 / 水平同期信号 (V s y n c、H s y n c)、クロック信号 (C L K) を利用して、ゲートドライバ 1 0 4 とデータドライバ 1 0 6 の駆動を制御するためのゲート制御信号 (G C S) 及びデータ制御信号 (D C S) をそれぞれ出力する。また、タイミングコントローラ 1 1 4 はデジタルビデオデータ (R G B) をパネル 1 0 2 の解像度に合うように、再整列してデータドライバ 1 0 6 に供給する。

40

【 0 0 3 5 】

ゲートドライバ 1 0 4 は、ゲート制御信号 (G C S) に応答してパネル 1 0 2 の各ゲートライン (G L 1 ないし G L n) にスキャン信号を供給する。ゲートドライバ 1 0 4 は、タイミングコントローラ 1 1 4 から入力されるゲート制御信号 (G C S) に応答してゲートライン (G L 1 ないし G L n) にスキャン信号を供給する。

【 0 0 3 6 】

データドライバ 1 0 6 は、タイミングコントローラ 1 1 4 から入力されるデータ制御信号 (D C S) に応答して映像信号 (R G B) を階調値に対応するアナログの画素信号 (データ信号またはデータ電圧) に変換し、このように変換された画素信号がパネル 1 0 2 上のデータライン (D L 1 ないし D L m) に供給される。

50

【 0 0 3 7 】

パネル 1 0 2 は複数のゲートライン (G L) とデータライン (D L) の交差点に形成される複数の画素 (P) を含む。各画素 (P) はゲートライン (G L) によって駆動されるスイッチングトランジスター、スイッチングトランジスターを通じて印加される映像信号によってターンオンされる駆動トランジスター、 E M 信号によって駆動されるエミッショントランジスター、及び有機発光ダイオードを含む。データラインを通じて供給された映像信号は、ゲートラインを通じて印加されたスキャン信号によってターンオンされるスイッチングトランジスターを通じて駆動トランジスターに印加される。そして、 E M 信号によってエミッショントランジスターがターンオンされれば、駆動トランジスターを通じて流入された電流によって有機発光ダイオードが発光する。

10

【 0 0 3 8 】

図 5 を参照すればゲートドライバー 1 0 4 はスキャン信号を生成するための複数のシフトレジスター (S R 1 ないし S R n) を含む。また、パネル 1 0 2 には各画素 (P) に E M 信号を伝達する E M 信号制御部 (2 0 4) が配置される。 E M 信号制御部 (2 0 4) は複数の E M 信号制御回路 (I N V 1 ないし I N V n) を含む。 E M 信号制御回路 (I N V 1 ないし I N V n) はシフトレジスター (S R 1 ないし S R n) と連結され、シフトレジスター (S R 1 ないし S R n) から出力される信号を利用して E M 信号を生成する。

【 0 0 3 9 】

また、図 5 には図示されていないが、有機発光ディスプレイ装置はタイミングコントローラー 1 1 4、ゲートドライバー 1 0 4、データドライバー 1 0 6、パネル 1 0 2 の駆動に必要な電源を供給するための電源供給部 (未図示) を含むことができる。

20

【 0 0 4 0 】

以下では、本発明による E M 信号制御回路 (I N V 1 ないし I N V n) の構成及び動作過程について詳しく説明する。

【 0 0 4 1 】

図 6 は本発明による E M 信号制御回路の構成図である。

【 0 0 4 2 】

図 6 を参照すれば、本発明による E M 信号制御回路は、第 1 トランジスター (T 1) ないし第 6 トランジスター (T 6)、第 1 キャパシター (C 1)、第 2 キャパシター (C 2) を含む。

30

【 0 0 4 3 】

第 1 トランジスター (T 1) は、セット信号 (S E T) に対応して第 1 エミッション電源 (E V G H) の電圧をソース電極と連結された出力ノード (N o u t) に出力する。第 1 トランジスター (T 1) のドレーン電極は第 1 エミッション電源 (E V G H) と連結されるし、ゲート電極は Q B ノードと連結される。

【 0 0 4 4 】

第 2 トランジスター (T 2) は、リセット信号 (R E S E T) に対応して第 2 エミッション電源 (E V G L) の電圧をドレーン電極と連結された出力ノード (N o u t) に出力する。第 2 トランジスター (T 2) のソース電極は第 2 エミッション電源 (E V G L) と連結されるし、ゲート電極は Q ノードと連結される。

40

【 0 0 4 5 】

第 3 トランジスター (T 3) は、セット信号 (S E T) に対応して第 2 ゲート電源 (G V G L) の電圧を Q B ノードに伝達する。第 3 トランジスター (T 3) のソース電極は第 2 ゲート電源 (G V G L) と連結され、ドレーン電極は Q B ノードと連結される。

【 0 0 4 6 】

第 4 トランジスター (T 4) は、リセット信号 (R E S E T) に対応して第 1 ゲート電源 (G V G H) の電圧を Q B ノードに伝達する。第 4 トランジスター (T 4) のソース電極は Q B ノードと連結され、ゲート電極は Q ノードと連結されて、ドレーン電極は第 1 ゲート電源 (G V G H) と連結される。

【 0 0 4 7 】

50

また、Q B ノード及び第 1 トランジスタ (T 1) のドレーン電極の間には第 1 キャパシタ (C 1) が連結される。そして、Q ノードと出力ノード (N o u t) の間には第 2 キャパシタ (C 2) が連結される。

【 0 0 4 8 】

第 5 トランジスタ (T 5) は、リセット信号 (R E S E T) に対応して第 2 ゲート電源 (G V G L) の電圧を Q ノードに伝達する。第 5 トランジスタ (T 5) のソース電極は第 2 ゲート電源 (G V G L) と連結され、ドレーン電極は Q ノードと連結される。

【 0 0 4 9 】

第 6 トランジスタ (T 6) は、セット信号 (S E T) に対応してターンオンされ、第 1 ゲート電源 (G V G H) の電圧を Q ノードに伝達する。これにより、第 1 トランジスタ (T 1) を通じて第 1 エミッション電源 (E V G H) 電圧が出力ノード (N o u t) に出力される間、第 2 トランジスタ (T 2) がターンオフされる。

【 0 0 5 0 】

以下では、図 6 及び図 7 を参照して本発明による E M 信号制御回路による E M 信号生成過程及び E M デューティ動作過程を詳しく説明する。以下の実施形態では、第 1 エミッション電源 (E V G H) 電圧は 1 4 V、第 2 エミッション電源 (E V G L) 電圧は - 6 V、第 1 ゲート電源 (G V G H) 電圧は 1 6 V、第 2 ゲート電源 (G V G L) 電圧は - 6 V にそれぞれ設定された場合を仮定して説明する。また、セット (S E T) 信号及びリセット (R E S E T) 信号は、- 6 V の低電位及び 1 6 V の高電位を示すものと仮定する。しかし、第 1 エミッション電源 (E V G H) 電圧、第 2 エミッション電源 (E V G L) 電圧、第 1 ゲート電源 (G V G H) 電圧、第 2 ゲート電源 (G V G L) 電圧、セット信号、リセット信号の大きさが必ずこのように設定されなければならないのではなく、各電圧の大きさは実施形態によって異に設定されることができる。

【 0 0 5 1 】

図 7 は図 6 の E M 信号制御回路の動作による各信号の波形を示す。

【 0 0 5 2 】

先ず、区間 (t 1) では第 3 トランジスタ (T 3) のゲート電極に - 6 V のセット信号 (S E T) が印加される。これにより、第 3 トランジスタ (T 3) がターンオンされ、- 6 V の第 2 ゲート電源 (G V G L) 電圧が Q B ノードに伝達される。

【 0 0 5 3 】

Q B ノードに - 6 V の電圧が伝達されれば、第 1 トランジスタ (T 1) 及び第 6 トランジスタ (T 6) がそれぞれターンオンされる。第 1 トランジスタ (T 1) がターンオンされれば、第 1 トランジスタ (T 1) を通じて 1 4 V の第 1 エミッション電源 (E V G H) 電圧が出力ノード (N o u t) に出力される。これにより、区間 (t 1) では、図 7 のように 1 4 V の E M 信号が E M 信号制御回路を通じて出力される。このとき、Q B ノードに伝達された - 6 V の電圧は第 1 キャパシタ (C 1) に貯蔵される。

【 0 0 5 4 】

また、第 6 トランジスタ (T 6) がターンオンされれば、1 6 V の第 1 ゲート電源 (G V G H) 電圧が Q ノードに伝達される。これにより、区間 (t 1) で第 2 トランジスタ (T 2) はターンオフ状態を維持する。

【 0 0 5 5 】

次に、区間 (t 2) では第 3 トランジスタ (T 3) のゲート電極に 1 6 V のセット信号 (S E T) が印加される。これにより、第 3 トランジスタ (T 3) はターンオフされる。図 4 を通じて説明された従来技術によると、このように第 3 トランジスタ (T 3) がターンオフされる場合、第 1 トランジスタ (T 1) 及び第 2 トランジスタ (T 2) がいずれもターンオフ状態になるため、出力端子 (N O U T) はフローティング (f l o a t i n g) 状態になる。これにより、区間 (t 2) では出力端子 (N O U T) を通じて出力される E M 信号 (E M) の正常な出力を保障できないという問題がある。

【 0 0 5 6 】

しかし、本発明では、区間 (t 2) で第 3 トランジスタ (T 3) がターンオフされて

も、第1キャパシター(C1)に貯蔵された-6Vの電圧によって第1トランジスター(T1)が引き続きターンオン状態を維持する。これにより、出力ノード(No ut)を通じて続いて14Vの第1エミッション電源(EVGH)電圧が出力される。したがって、本発明によるEM信号制御回路によれば、区間(t2)のように、セット信号(SET)及びリセット信号(RESET)がいずれも16Vに入力される区間においても、出力ノードを通じた正常なEM信号(EM)の出力が保障される。

【0057】

一方、EMデューティー動作が終了される時点、つまり、区間(t2)の終了時点はタイミングコントローラ114によって決まることができる。このような区間(t2)の終了時点によって、EMデューティー駆動の持続時間(duty)が決まることができる。

10

【0058】

次に、区間(t3)では-6Vのリセット信号(RESET)が第5トランジスター(T5)のゲート電極に印加される。これにより、第5トランジスター(T5)がターンオンされ、第5トランジスター(T5)を通じて-6Vの第2ゲート電源(GVGL)電圧がQノードに伝達される。

【0059】

Qノードに-6Vの電圧が伝達されることによって第2トランジスター(T2)がターンオンされ、第2トランジスター(T2)を通じて-6Vの第2エミッション電源(EVGL)電圧が出力ノード(No ut)を通じて出力される。これにより、区間(t3)でEM信号(EM)は図7のように-6Vに変わる。このとき、Qノードの-6V電圧は第2キャパシター(C2)に貯蔵される。

20

【0060】

一方、Qノードに-6Vの電圧が伝達されることによって第4トランジスター(T4)がターンオンされ、第4トランジスター(T4)を通じて16Vの第1ゲート電源(GVGH)電圧がQBノードに伝達される。これにより、区間(t3)で第1トランジスター(T1)はターンオフ状態を維持する。

【0061】

次に、区間(t4)では16Vのリセット信号(RESET)が第5トランジスター(T5)のゲート電極に印加される。これにより、第5トランジスター(T5)がターンオフされるが、第2キャパシター(C2)に貯蔵された-6Vの電圧によって第2トランジスター(T2)はターンオン状態を維持する。これにより、EM信号(EM)の電圧の大きさは続いて-6Vを維持する。

30

【0062】

しかし、前述のように、区間(t4)でEM信号(EM)の電圧の大きさが続いて-6Vを維持しなければならないにもかかわらず、EM信号(EM)の電圧の大きさの上昇する現象が発生する。これは、有機発光ディスプレイ装置の製造過程において、トランジスターの工程条件、または有機発光ディスプレイ装置の駆動時の外部温度変化、トランジスターの劣化などによって第1トランジスター(T1)のしきい値電圧が変わることができるためである。すなわち、第1トランジスター(T1)のしきい値電圧が変化することで、QBノードに第1ゲート電源(GVGH)電圧が印加されるにもかかわらず、区間(t4)でEM信号(EM)の電圧の大きさが上昇する現象が発生する。

40

【0063】

本発明では、このように区間(t4)でEM信号(EM)の電圧の大きさが一定に維持されずに上昇する現象を防止するため、第1ゲート電源(GVGH)の電圧の大きさを第1エミッション電源(EVGH)の電圧の大きさと相異なるように設定する。例えば、図7の実施形態では、第1ゲート電源(GVGH)の電圧の大きさが16Vに設定され、第1エミッション電源(EVGH)の電圧の大きさが14Vに設定される。このように、第1ゲート電源(GVGH)の電圧の大きさと第1エミッション電源(EVGH)の電圧の大きさが相異なるように設定されれば、二つの電源の電圧差分の大きさ(-2V)を有す

50

る電圧が第1トランジスタ（T1）のゲート電極に印加される。これにより、第1トランジスタ（T1）のしきい値電圧が変化しても、第1トランジスタ（T1）は区間（t4）でターンオフ状態を安定的に維持することができ、EM信号（EM）の電圧も一定に維持されることができる。

【0064】

本発明において、第1ゲート電源（GVGH）の電圧の大きさと第1エミッション電源（EVGH）の電圧の大きさの差は、第1トランジスタ（T1）のしきい値電圧変化によって異に設定されることができる。つまり、第1トランジスタ（T1）のしきい値電圧変化が大きく起きると予想されれば、それに応じて第1ゲート電源（GVGH）の電圧の大きさと第1エミッション電源（EVGH）の電圧の大きさの差もより大きく設定されることができる。

10

【0065】

結局、前記のような動作に応じて、区間（t3）及び区間（t3）でEM信号（EM）は-6Vと安定的に維持される。また、区間（t5）及び区間（t6）でもそれぞれ区間（t3）及び区間（t3）と同一な動作が行われ、EM信号（EM）は-6Vと安定的に維持される。

【0066】

図8は本発明の他の実施形態によるEM信号制御回路の構成図である。

【0067】

図6に図示された本発明によるEM信号制御回路に含まれる第1トランジスタ（T1）ないし第6トランジスタ（T6）は、いずれもPMOSトランジスタで構成される。一方、図8に図示された本発明の他の実施形態によるEM信号制御回路の第1トランジスタ（T1）ないし第6トランジスタ（T6）は、いずれもNMOSトランジスタで構成される。このような点を除けば、図8のEM信号制御回路動作及びそれによるEM信号の波形は図6の回路と同一である。

20

【0068】

但し、図8のEM信号制御回路において、第1エミッション電源（EVGL）電圧、第2エミッション電源（EVGH）電圧、第1ゲート電源（GVGL）電圧、第2ゲート電源（GVGH）電圧の大きさは、図6の回路と反対に設定される。例えば、図8の回路で第1エミッション電源（EVGL）電圧は-6V、第2エミッション電源（EVGH）電圧は14V、第1ゲート電源（GVGL）電圧は-8V、第2ゲート電源（GVGH）電圧は14Vとそれぞれ設定されることができる。このときも、図7の区間（t4）または区間（t6）でEM信号の電圧の大きさが上昇する現象を防止するために、第1ゲート電源（GVGL）の電圧の大きさは第1エミッション電源（EVGL）の電圧の大きさと相異なるように設定されることができる。

30

【0069】

前述したような本発明によれば、EM信号制御回路のEMデューティ動作時の出力ノードと連結されるトランジスタがターンオフされることによって発生するフローティング状態を防止することができる長所がある。

【0070】

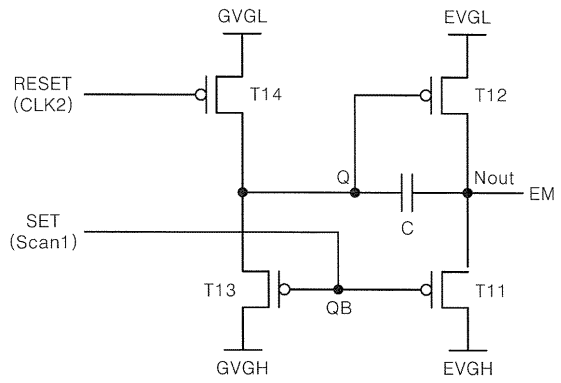
また、本発明はEM信号制御回路のEMデューティ動作時、出力ノードと連結されるトランジスタのしきい値電圧変化によってEM信号の電圧の大きさが変化する現象を防止することができる長所がある。

40

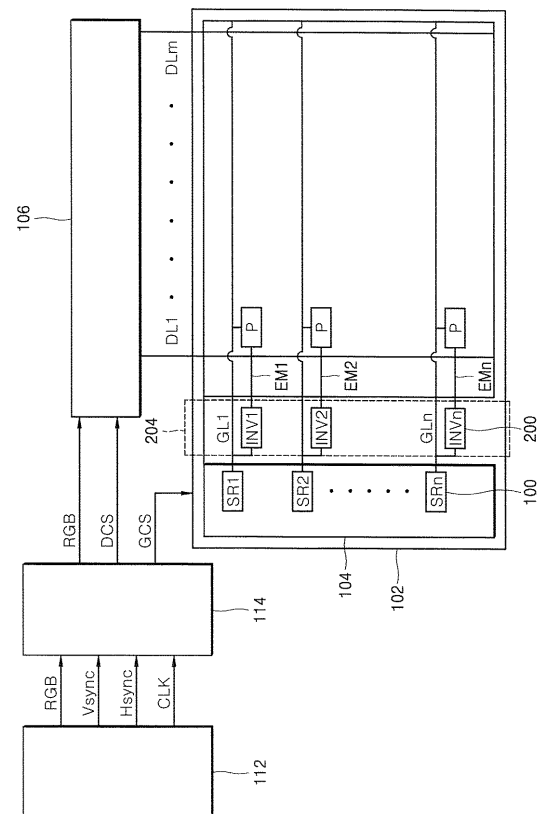
【0071】

前述した本発明は、本発明が属する技術分野において通常の知識を有する者にとって、本発明の技術的思想を脱しない範囲内で様々な置換、変形及び変更が可能なので、前述した実施形態及び添付された図面によって限定されるものではない。

【 図 2 】



【 図 5 】



[illegible]

Timing diagram showing the relationship between SET, RESET, and EM signals over time. The signals are active-low, indicated by the '0' in their names. The diagram shows the signals' behavior across time intervals t1 through t6, with vertical dashed lines marking the boundaries. SET is high initially, drops at t1, and returns high at t2. RESET is high initially, drops at t3, returns high at t4, drops at t5, and returns high at t6. EM is high initially, drops at t3, and returns high at t4. Ellipses indicate the signals continue beyond t6.

[illegible]

フロントページの続き

(51) Int.Cl.	F I	テーマコード (参考)
H 0 3 K 19/094 (2006.01)	G 0 9 G 3/20 6 7 0 J	
	G 0 9 G 3/20 6 4 2 F	
	H 0 5 B 33/14 A	
	H 0 3 K 19/00 1 0 1 F	
	H 0 3 K 19/094	
(74)代理人 100188514		
弁理士 松岡 隆裕		
(74)代理人 100090011		
弁理士 茂泉 修司		
(74)代理人 100194939		
弁理士 別所 公博		
(74)代理人 100206782		
弁理士 佐藤 彰洋		
(72)発明者 ヒョン - ス・キム		
大韓民国、 1 3 9 0 3 キョンギ - ド、 アンヤン - シ、 マナン - グ、 ソクス 2 - ドン、 ソクス・		
エルジー・ヴィレッジ・アパートメント ナンバー 4 1 0 - 6 0 4		
(72)発明者 ウィテ・キム		
大韓民国、 1 0 9 0 7 キョンギ - ド、 パジュ - シ、 ハンビット - ロ 6 7 ナンバー 2 1 4 - 7		
0 3		
(72)発明者 キソブ・シン		
大韓民国、 0 5 6 4 5 ソウル、 ソンパ - グ、 オグム - ロ 2 7 - ギル 1 6 ナンバー 8 0 2		
(72)発明者 ヨンミン・ジョン		
大韓民国、 1 0 3 7 9 キョンギ - ド、 コヤン - シ、 イルサンソ - グ、 チュンガン - ロ 1 4 7 1		
ナンバー 1 3 0 3 - 1 9 0 4		
F ターム(参考) 3K107 AA01 BB01 CC21 CC33 EE03 EE57 HH04		
5C080 AA06 BB05 DD20 DD26 DD29		
5C380 AA01 AB06 BA01 BA43 BD02 CB12 CC26 CC33 CF07 CF43		
DA19 DA46 HA05		
5J056 AA04 DD12 DD51		

专利名称(译)	发光信号控制电路和发光信号控制方法有机发光显示装置，有机发光显示装置		
公开(公告)号	JP2017120406A	公开(公告)日	2017-07-06
申请号	JP2016243975	申请日	2016-12-16
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji显示有限公司		
[标]发明人	ヒヨンスキム ウイテキム キソブシン ヨンミンジョン		
发明人	ヒョン-ス・キム ウイテ・キム キソブ・シン ヨンミン・ジョン		
IPC分类号	G09G3/3266 G09G3/3225 G09G3/20 H01L51/50 H03K19/0175 H03K19/094		
CPC分类号	G09G3/3266 G09G3/2014 G09G2300/0861 G09G3/3233 G09G3/3258 G09G2300/0852 G09G2300/0866 G09G2300/0871 G09G2310/027 G09G2310/0286 G09G2310/0289 G09G2310/08 G09G2330/02 G09G2330/021		
FI分类号	G09G3/3266 G09G3/3225 G09G3/20.622.G G09G3/20.611.A G09G3/20.622.E G09G3/20.670.J G09G3/20.642.F H05B33/14.A H03K19/00.101.F H03K19/094 H03K19/0175.220 H03K19/0185		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC21 3K107/CC33 3K107/EE03 3K107/EE57 3K107/HH04 5C080/AA06 5C080/BB05 5C080/DD20 5C080/DD26 5C080/DD29 5C380/AA01 5C380/AB06 5C380/BA01 5C380/BA43 5C380/BD02 5C380/CB12 5C380/CC26 5C380/CC33 5C380/CF07 5C380/CF43 5C380/DA19 5C380/DA46 5C380/HA05 5J056/AA04 5J056/DD12 5J056/DD51		
代理人(译)	Kajinami秩序 上田俊一 吉田纯一郎 田村善之 佐藤 彰洋		
优先权	1020150189223 2015-12-30 KR		
其他公开文献	JP6539637B2		
外部链接	Espacenet		

摘要(译)

在用于调节每个像素的关断时间的EM占空操作中，防止了由连接到输出节点的晶体管导致的浮动状态被关闭。 解决方案：为了提高发射信号的可靠性，连接到输出节点的晶体管的栅极与设定信号之间的连接被分离，并且稳定地保持连接到输出节点的晶体管的截止状态（晶体管和电容器）要使用。在根据本发明的发射信号控制电路中，第一发射电源的电压的大小和第一栅极电源的电压的大小被设置为彼此不同。结果，即使连接到输出节点的晶体管的阈值电压改变，晶体管的截止状态也更稳定地保持，并且发射信号的可靠性得到改善。 点域6

