

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号
特開2005-77812
(P2005-77812A)
(43) 公開日 平成17年3月24日 (2005.3.24)

(51) Int.Cl. ⁷	F I	テーマコード (参考)
G09G 3/30	G09G 3/30 J	3K007
G09G 3/20	G09G 3/30 K	5C080
H05B 33/14	G09G 3/20 624B	
	G09G 3/20 641C	
	G09G 3/20 641E	
審査請求 未請求 請求項の数 7 O L (全 14 頁) 最終頁に続く		

(21) 出願番号	特願2003-308712 (P2003-308712)	(71) 出願人	000221926
(22) 出願日	平成15年9月1日 (2003.9.1)		東北パイオニア株式会社
			山形県天童市大字久野本字日光1105番地
		(74) 代理人	100101878
			弁理士 木下 茂
		(72) 発明者	関 修一
			山形県米沢市八幡原四丁目3146番地7
			東北パイオニア株式会社米沢工場内
		Fターム (参考)	3K007 AB02 AB17 BA06 DB03 GA04
			5C080 AA06 BB05 DD29 EE29 FF11
			JJ02 JJ03 JJ04 JJ05

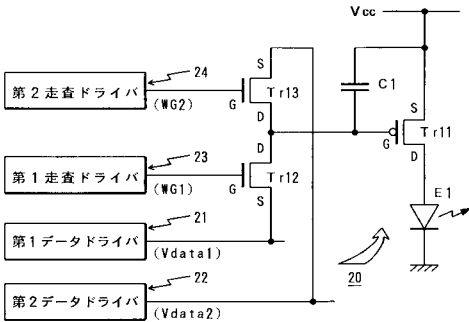
(54) 【発明の名称】 発光表示パネルの駆動装置および駆動方法

(57) 【要約】

【課題】 γ 補正を加えた多階調表現を実現させるにあたり、発光素子の点灯時間率を低下させることのない発光制御を実現し、発光素子の寿命を延命させることができる表示パネルの駆動装置および駆動方法を提供すること。

【解決手段】 1つの画素20を構成するEL素子E1は、2つのデータ書き込みトランジスタTr12、Tr13および駆動トランジスタTr11によって点灯駆動される。前記データ書き込みトランジスタTr12、Tr13は交互にオン動作されて、 γ 補正カーブに基づいた点灯期間ごとに駆動トランジスタTr11のゲート電位が書き換えられる。発光素子の1フレームにおける点灯時間率を向上させることができるので、発光素子の駆動電流を低減させることができ、結果として素子の発光寿命をより延命させることに寄与できる。

【選択図】 図7



【特許請求の範囲】

【請求項 1】

複数のデータ線および複数の走査線の交差位置に配され、それぞれに点灯駆動トランジスタを介して発光制御される複数の発光素子を備えたアクティブマトリクス型発光表示パネルの駆動装置であって、

前記点灯駆動トランジスタのゲート電位を制御するための複数のデータ書き込みトランジスタと、前記各データ書き込みトランジスタによって順次書き込まれる点灯駆動トランジスタのゲート電位を、その都度書き換えて保持するキャパシタとを備えたことを特徴とする発光表示パネルの駆動装置。

【請求項 2】

前記各データ書き込みトランジスタのドレインが、それぞれ点灯駆動トランジスタのゲートに接続され、前記各データ書き込みトランジスタのそれぞれのソースには、映像信号に対応したデータ信号が供給されるように構成したことを特徴とする請求項 1 に記載の発光表示パネルの駆動装置。

【請求項 3】

単位フレーム期間を複数のサブフレーム期間に分割し、前記サブフレーム期間の開始ごとに前記各データ書き込みトランジスタのそれぞれのゲートに対して択一的に順次オン電圧が供給されるように構成したことを特徴とする請求項 1 または請求項 2 に記載の発光表示パネルの駆動装置。

【請求項 4】

前記発光素子は、有機化合物を発光層に用いた有機 EL 素子により構成したことを特徴とする請求項 1 ないし請求項 3 のいずれかに記載の発光表示パネルの駆動装置。

【請求項 5】

複数のデータ線および複数の走査線の交差位置に配され、少なくともそれぞれに点灯駆動トランジスタを介して発光制御される複数の発光素子を備えたアクティブマトリクス型発光表示パネルの駆動方法であって、

単位フレーム期間を複数のサブフレーム期間に分割し、前記各サブフレーム期間に対応して、前記点灯駆動トランジスタのゲート電位を制御するための複数のデータ書き込みトランジスタを択一的に順次オン動作させることを特徴とする発光表示パネルの駆動方法。

【請求項 6】

各データ書き込みトランジスタによりもたらされる前記点灯駆動トランジスタのゲート電位をその都度書き換えつつ、前記発光素子を点灯駆動することを特徴とする請求項 5 に記載の表示パネルの駆動方法。

【請求項 7】

前記サブフレーム期間が、 γ 補正カーブに基づいた点灯時間に設定されていることを特徴とする請求項 5 または請求項 6 に記載の発光表示パネルの駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、画素を構成する発光素子を、例えば TFT (Thin Film Transistor) によってアクティブ駆動させる表示パネルの駆動装置に関し、特に前記発光素子の点灯時間率 (発光デューティ比) を低下させることなく、 γ 補正カーブにしたがった階調表現を実現できるようにした発光表示パネルの駆動装置および駆動方法に関する。

【背景技術】

【0002】

発光素子をマトリクス状に配列して構成される表示パネルを用いたディスプレイの開発が広く進められている。このような表示パネルに用いられる発光素子として、例えば有機材料を発光層に用いた有機 EL (エレクトロルミネッセンス) 素子が注目されており、既に一部の製品において実用化されている。これは EL 素子の発光層に、良好な発光特性を期待することができる有機化合物を使用することによって、実用に耐えうる高効率化およ

10

20

30

40

50

び長寿命化が進んだことも背景にある。

【0003】

かかる有機EL素子を用いた表示パネルとして、EL素子を単にマトリクス状に配列したパッシブマトリクス型表示パネルと、マトリクス状に配列したEL素子の各々に、例えばTF Tからなる能動素子を加えたアクティブマトリクス型表示パネルが提案されている。後者のアクティブマトリクス型表示パネルは、前者のパッシブマトリクス型表示パネルに比べて、低消費電力化を実現することができ、また画素間のクロストークが少ない等の特質を備えており、特に大画面を構成する高精細度のディスプレイに適している。

【0004】

図1は、既に提案されているアクティブマトリクス型表示パネルにおける1つの画素10に対応する回路構成の一例を示している。なお、この図1に示す画素10の回路構成は、時分割階調表現を実現する同時消去法（SES = Simultaneous Erasing Scan）と呼ばれる点灯駆動方式を採用した例を示している。この画素10の構成においては、データドライバ11からの映像信号に対応したデータ信号Vdataが、表示パネルに配列されたデータ電極線を介して制御用TF T、すなわちデータ書き込みトランジスタ（以下、単に書き込みトランジスタとも言う。）Tr2のソースSに供給されるように構成されている。また、前記書き込みトランジスタTr2のゲートGには、走査ドライバ12から走査電極線を介して走査信号Selectが供給されるように構成されている。

【0005】

前記書き込みトランジスタTr2のドレインDは、点灯駆動用TF T、すなわち点灯駆動トランジスタTr1（以下、単に駆動トランジスタとも言う。）のゲートGに接続されると共に、電荷保持用キャパシタC1の一方の端子に接続されている。また、駆動トランジスタTr1のソースSは、前記キャパシタC1の他方の端子に接続されると共に、駆動電源Vccに接続されている。さらに、駆動トランジスタTr1のドレインDは、発光素子としての有機EL素子E1のアノード端子に接続され、この有機EL素子E1のカソード端子は、基準電位点（グランド）に接続されている。

【0006】

さらに、消去用TF Tとしての消去トランジスタTr3のゲートには、消去信号線を介して消去ドライバ13より消去信号Eraseが供給されるように構成されている。そして、消去トランジスタTr3のソースSおよびドレインDには、前記キャパシタC1の各端部がそれぞれ接続されている。なお、図1に示す画素10においては、駆動トランジスタTr1のみがpチャンネル型TF Tにより構成され、他はnチャンネル型TF Tにより構成されている。そして、前記した構成の画素10は、行および列方向にマトリクス状に多数配列されて表示パネルが構成されている。

【0007】

図1に示した画素10の構成において、制御トランジスタTr2のゲートには、アドレス期間において走査ドライバ12より走査信号としてのオン電圧Selectが供給される。これにより、制御トランジスタTr2のソース・ドレインを介して、データドライバ11から供給されるデータ信号Vdataに対応した電流をキャパシタC1に流し、これによりキャパシタC1は充電される。そして、その充電電圧が駆動トランジスタTr1のゲートに供給されて、トランジスタTr1はそのゲート電圧と、ドレインに供給される駆動電源Vccに対応した電流を、EL素子E1に流し、これによりEL素子E1は発光する。

【0008】

そして、制御トランジスタTr2のゲート電圧がオフ電圧になると、トランジスタTr2はいわゆるカットオフとなる。しかしながら、キャパシタC1に蓄積された電荷により駆動トランジスタTr1のゲート電圧が保持され、これによりEL素子E1への駆動電流が維持される。したがって、EL素子E1は次のアドレス動作に至る期間（例えば、1フレーム期間）において、前記データ信号Vdataに対応した点灯状態を継続することができる。

【0009】

一方、前記EL素子E1の点灯期間の途中（例えば、1フレーム期間の途中）において

、前記消去ドライバ13より消去トランジスタTr3をオンさせる消去信号Eraseが供給される。これにより、キャパシタC1にチャージされている電荷を瞬時にして消去（放電）させることができる。この結果、駆動トランジスタTr1はカットオフ状態となり、EL素子E1は直ちに消灯される。換言すれば、消去ドライバ13からのゲートオン電圧の出力タイミングを制御することで、EL素子E1の点灯期間が制御され、これにより多階調表現を実現することができる。

【0010】

前記した消去トランジスタTr3を具備することで、多階調表現を実現するようにした画素の回路構成は、例えば次に示す特許文献1に開示されている。

【特許文献1】特開2001-42822号公報（段落0024、図7）

10

【発明の開示】

【発明が解決しようとする課題】

【0011】

ところで、前記特許文献1に示された図1に示す画素の構成において、多階調表現を実現させようとする場合においては、図2(a)に示すように単位フレーム、例えば1フレーム期間を15のサブフレームに分割し、1フレーム期間におけるサブフレームの点灯数を制御することで、16の階調表現（100%非点灯も1つの階調と見なした場合には、15+1の階調表現）を実現するようにしている。すなわち、階調を例えば“10”に設定する場合には、図2(a)に示す1フレーム期間における1~10のサブフレーム期間においてEL素子を点灯制御させると共に、11番目のサブフレームの到来時において、図1に示す消去トランジスタTr3をオン動作させて、残りのフレーム期間においてはEL素子を消灯させるように制御する。

20

【0012】

前記した階調制御は、重み無しサブフレーム方式と呼ばれるものであり、階調と発光輝度の関係がほぼリニア（ $\gamma = 1$ ）になされる場合を示している。しかしながら、理想的な階調と輝度特性は、 γ （視感度） $= 1.8 \sim 2.2$ 程度の γ 補正カーブに基づくものであると言われている。すなわち、図3に示すように低階調側においては階調間の輝度差を小さく、高階調側においては輝度差を大きくすることが必要になる。なお、図3においては輝度値が“0”の状態を階調“0”として、計16階調になされた γ 補正カーブが示されている。

30

【0013】

そこで、図1に示す画素構成において、例えば $\gamma = 2.0$ 程度の多階調表現を実現させようとする場合には、それぞれのサブフレーム期間を図2(b)に示すように、点灯および非点灯期間にさらに分割し、各EL素子を点灯駆動させる操作が必要となる。すなわち、低階調側（図2の数値1, 2, 3...側）においては、それぞれのサブフレーム期間におけるEL素子の点灯期間の割合を小さく、また、高階調側（図2の数値... 13, 14, 15側）においては、それぞれのサブフレーム期間におけるEL素子の点灯期間の割合が大きくなるように設定された点灯駆動制御が必要になる。

【0014】

図4は前記した γ 補正カーブによる多階調表現を実現させるにあたり、図1に示した3トランジスタ構成の画素に対応させて発生させる書き込みゲート信号（WG）のスタートタイミングと、消去ゲート信号（EG）のスタートタイミングを示したものである。ここで、図4(a)はすでに説明した図2(b)に示す階調に応じたサブフレームごとのEL素子の点灯期間を示すものである。そして、図4(b)は各サブフレームごとにおいて、書き込みトランジスタTr2のゲートにオン電圧（Select）を与えるタイミング（前記WG）を示している。また、図4(c)は各サブフレームごとにおいて、消去トランジスタTr3のゲートにオン電圧（Erase）を与えるタイミング（前記EG）を示している。

40

【0015】

ここで、例えば階調“15”を表現しようとした場合には、1フレーム期間において、EL素子は図4(a)に示す一連の発光パターンの点滅動作が実行される。これを実現さ

50

せるために、書き込みトランジスタ T_{r2} のゲートにオン電圧 (Select) を与えるタイミング信号として図 4 (b) に示された前記 $W G$ が用いられ、消去トランジスタ T_{r3} のゲートにオン電圧 (Erase) を与えるタイミング信号として図 4 (c) に示された前記 $E G$ が用いられる。

【0016】

図 4 (c) として示す消去ゲート信号 ($E G$) のスタートタイミング信号は、一例として図 5 に示す構成によって生成される。すなわち、図 5 における符号 16 は論理演算ユニットを、符号 17 はサブフレームカウンタを、さらに符号 18 は γ テーブルを示している。この構成において、 γ テーブル 18 には、各サブフレームごとに階調に対応した点灯時間がパラメータとして格納されている。

10

【0017】

そして、サブフレームカウンタ 17 より、点灯制御されるべきサブフレームナンバーが論理演算ユニット 16 に供給された場合、論理演算ユニット 16 は γ テーブル 18 をアクセスし、サブフレームナンバーに対応して格納されている点灯時間のパラメータに基づいて、消去ゲート信号 ($E G$) のスタートタイミング信号を出力するようになされる。

【0018】

図 6 は、以上説明した消去トランジスタを含む発光画素を、 γ 補正カーブによる多階調表現により点灯駆動させる場合の制御態様を示しており、図 6 においては縦方向に時間が経過する状態で示している。なお、図 6 においては一例として、 N フレーム目のサブフレーム 9 からサブフレーム 8 に移る場合の点灯制御の態様を示している。

20

【0019】

図 6 に示すように前記した書き込みゲート信号 ($W G$) の発生により、例えば N フレーム目のサブフレーム 9 の画像に対応して各発光画素は点灯駆動される。この時の書き込みゲート信号を図 6 においては、便宜上 $W G 9$ として示している。そして、前記サブフレーム 9 の γ 補正カーブによる階調に対応した時間の経過後に消去ゲート信号 ($E G$) が発生し、これにより前記サブフレーム 9 の残りの時間は、消去されて不点灯になされる。この時の消去ゲート信号を図 6 においては、便宜上 $E G 9$ として示している。

【0020】

一方、前記したサブフレーム 9 の画像に対応した点灯駆動動作に引き続き、サブフレーム 8 の画像に対応して各発光画素は点灯駆動される。この時の書き込みゲート信号を図 6 においては、便宜上 $W G 8$ として示している。そして、前記サブフレーム 8 の γ 補正カーブによる階調に対応した時間の経過後に消去ゲート信号 ($E G$) が発生し、これにより前記サブフレーム 8 の残りの時間は、消去されて不点灯になされる。この時の消去ゲート信号を図 6 においては、便宜上 $E G 8$ として示している。

30

【0021】

図 6 に例示したように、従来の消去トランジスタを含む発光画素を、 γ 補正カーブによる多階調表現により点灯駆動させる場合においては、サブフレームの期間に、発光素子の非点灯状態が頻繁に出現することになり、これにより全体として (例えば 1 フレームの期間において) は、発光素子の非点灯の時間が長くなり、発光素子の点灯時間率 (発光デュティ比) を低下させる結果となっている。

40

【0022】

換言すれば、前記した γ 補正を施すことにより発光素子の点灯時間率を大幅に低下させることになる。これにもかかわらず、所定の発光輝度特性を得ようとする場合には、発光素子の瞬間発光輝度を上昇させるべく、発光素子の駆動電流値を上昇させなければならず、これにより有機 EL 素子に代表される前記発光素子の寿命を短縮させる結果を招くこととなる。

【0023】

この発明は、前記した技術的な問題点に着目してなされたものであり、 γ 補正を加えた多階調表現を実現させるにあたり、発光素子の点灯時間率を大幅に低下させることのない発光制御を実現し、結果として発光素子の発光寿命を短縮させる等の問題を回避すること

50

ができる発光表示パネルの駆動装置および駆動方法を提供することを課題とするものである。

【課題を解決するための手段】

【0024】

前記した課題を解決するためになされたこの発明にかかる駆動装置は、請求項1に記載のとおり、複数のデータ線および複数の走査線の交差位置に配され、それぞれに点灯駆動トランジスタを介して発光制御される複数の発光素子を備えたアクティブマトリクス型発光表示パネルの駆動装置であって、前記点灯駆動トランジスタのゲート電位を制御するための複数のデータ書き込みトランジスタと、前記各データ書き込みトランジスタによって順次書き込まれる点灯駆動トランジスタのゲート電位を、その都度書き換えて保持するキャパシタとを備えた点に特徴を有する。 10

【0025】

一方、前記した目的を達成するためになされたこの発明にかかる駆動方法は、請求項5に記載のとおり、複数のデータ線および複数の走査線の交差位置に配され、少なくともそれぞれに点灯駆動トランジスタを介して発光制御される複数の発光素子を備えたアクティブマトリクス型発光表示パネルの駆動方法であって、単位フレーム期間を複数のサブフレーム期間に分割し、前記各サブフレーム期間に対応して、前記点灯駆動トランジスタのゲート電位を制御するための複数のデータ書き込みトランジスタを択一的に順次オン動作させる点に特徴を有する。この場合、請求項7に記載のとおり、前記サブフレーム期間は、 γ 補正カーブに基づいた点灯時間に設定されていることが望ましい。 20

【発明を実施するための最良の形態】

【0026】

以下、この発明にかかる発光表示パネルの駆動装置について、図に示す実施の形態に基づいて説明する。図7はこの発明にかかる駆動装置および駆動方法を好適に採用し得る3TFT方式の画素の構成例を示したものである。この図7に示す画素20の構成においては、第1と第2のデータ書き込みトランジスタTr12, Tr13が備えられている。

【0027】

すなわち、第1のデータ書き込みトランジスタTr12のソースSはデータラインを介して第1データドライバ21に接続され、当該トランジスタTr12のゲートGは走査ラインを介して第1走査ドライバ23に接続されている。また、第2のデータ書き込みトランジスタTr13のソースSはデータラインを介して第2データドライバ22に接続され、当該トランジスタTr13のゲートGは走査ラインを介して第2走査ドライバ24に接続されている。 30

【0028】

そして、第1および第2の書き込みトランジスタTr12, Tr13の各ドレインDは共通接続されて、点灯駆動トランジスタTr11のゲートGに接続されると共に、電荷保持用キャパシタC1の一方の端子に接続されている。また、点灯駆動トランジスタTr11のソースSは、前記キャパシタC1の他方の端子に接続されると共に、動作電源ラインVccに接続されている。

【0029】

さらに、駆動トランジスタTr11のドレインDは、発光素子としての有機EL素子E1のアノード端子に接続され、この有機EL素子E1のカソード端子は、基準電位点（グラウンド）に接続されている。そして、図7に示す画素20の構成においては、駆動トランジスタTr11がpチャンネル型TFTで構成され、第1と第2の書き込みトランジスタTr12, Tr13はnチャンネル型TFTにより構成されている。

【0030】

後で詳細に説明するが、図7に示す画素構成によると、第1および第2の書き込みトランジスタTr12, Tr13のゲートに対して第1走査ドライバ23および第2走査ドライバ24から交互にゲートオン電圧WG1, WG2が供給される。これにより、キャパシタC1への充電電圧を第1データドライバ21および第2データドライバ22より供給される 50

映像信号に対応したデータ信号 V data1 , V data2 によって順次書き換える（上書きする）ことができる。したがって、点灯駆動トランジスタ T r11 によって駆動される E L 素子 E 1 は、前記 V data1 , V data2 に対応して連続的に発光させることができる。

【 0 0 3 1 】

図 8 は図 7 に示した画素 2 0 を多数配列することにより構成した発光表示パネル 3 0 と、前記した第 1、第 2 データドライバ 2 1 , 2 2 および第 1、第 2 走査ドライバ 2 3 , 2 4 との接続関係を示した模式図である。ここで、図 8 に示した発光表示パネル 3 0 においては、R（赤）、G（緑）、B（青）の発光色を呈する E L 素子をそれぞれに用いた各画素をサブピクセルとし、これら 3 つのサブピクセルを 1 組にして単位画素を構成し、この単位画素をマトリクス状に配列することで、フルカラー表示を可能にした表示パネルを示している。 10

【 0 0 3 2 】

そして前記 R , G , B の各サブピクセルに対しては、図 7 に基づいて説明したとおり、それぞれ第 1、第 2 データドライバ 2 1 , 2 2 および第 1、第 2 走査ドライバ 2 3 , 2 4 が接続され、映像データに基づいて個々に点灯動作および後述する階調制御を受けるように作用する。

【 0 0 3 3 】

図 9 は、前記図 7 および図 8 に示した構成を利用し、発光素子としての E L 素子 E 1 を点灯駆動させる第 1 の例をタイミングチャートで示したものである。なお、図 9（a）はすでに説明した図 4（a）に示す階調に応じたサブフレームごとの E L 素子の点灯期間を示すものである。そして、図 9（b）は図 7 および図 8 に示す実施の形態によって実行される E L 素子の点灯駆動動作を示している。また、図 9（c）および（d）は、図 9（b）に示す E L 素子の点灯駆動動作を実現させる場合に、前記第 1 走査ドライバ 2 3 および第 2 走査ドライバ 2 4 よりもたらされるゲートオン電圧 W G 1 , W G 2 の出力タイミングを示している。 20

【 0 0 3 4 】

ここで、図 9（b）におけるサブフレームナンバーが 1 5 ~ 7 においては、単位フレーム期間である 1 フレーム期間を、γ 補正カーブに基づいた E L 素子の点灯期間のみで構成されている。すなわち、図 9（a）に示されたサブフレームナンバーの 1 5 ~ 7 における点灯期間のみが時間軸に沿って並べられて、それぞれサブフレームを構成している。一方、サブフレームナンバーが 6 ~ 1 の範囲においては、図 9（a）に示す各サブフレーム 6 ~ 1 と同様に点灯および消灯の駆動動作が実行される。したがって、例えば階調 “ 1 5 ” が選択された場合には、図 9（b）に示すサブフレームナンバー 1 5 ~ 1 の全てのパターンの点灯動作が実行されることになる。 30

【 0 0 3 5 】

前記したサブフレームナンバー 1 5 ~ 7 における点灯制御においては、図 7 に示す第 1 と第 2 の書き込みトランジスタ T r12 , T r13 のゲートに対して、第 1 走査ドライバ 2 3 および第 2 走査ドライバ 2 4 から交互にゲートオン電圧が供給される。例えばサブフレームナンバー 1 5 においては、図 9（c）に W G 1 として示すように、第 1 走査ドライバ 2 3 よりゲートオン電圧が発生し、これにより第 1 書き込みトランジスタ T r12 がオンされる。したがって、この時の第 1 データドライバ 2 1 からの映像信号に対応したデータ信号 V data1 によって E L 素子は点灯制御がなされる。 40

【 0 0 3 6 】

続いてサブフレームナンバー 1 4 においては、図 9（d）に W G 2 として示すように、第 2 走査ドライバ 2 4 よりゲートオン電圧が発生し、これにより第 2 書き込みトランジスタ T r13 がオンされる。したがって、この時の第 2 データドライバ 2 2 からの映像信号に対応したデータ信号 V data2 によって E L 素子は点灯制御がなされる。

【 0 0 3 7 】

この時、前のサブフレームナンバー 1 5 による映像データに基づいてキャパシタ C 1 にチャージされていた電荷は、サブフレームナンバー 1 4 による映像データに基づくチャー 50

ジ量に書き換えられる（上書きされる）。そして、この実施の形態においては前記したような書き換え動作は図 9（b）に示すサブフレームナンバー 7 まで継続される。

【0038】

図 10 は、前記した動作を模式的に示したものであり、これはすでに説明した図 6 と同様に縦方向に時間が経過する状態で示している。なお、図 10 においては図 6 と同様にサブフレーム 9 から 8 に移行する部分の動作について示している。すなわち、第 1 走査ドライバ 23 からの第 1 書き込みゲート信号 WG1 の発生により、図 10 に示すように N フレーム目のサブフレーム 9 の画像に対応して各発光画素が点灯駆動される。この時、前のサブフレーム 10 による映像データは、次のサブフレーム 9 による映像データに書き換えられる（上書きされる）。

【0039】

そして、前記サブフレーム 9 の y 補正カーブに基づいた点灯時間の経過後に、第 2 走査ドライバ 24 より第 2 書き込みゲート信号 WG2 が発生する。したがって、第 2 書き込みゲート信号 WG2 の発生により、N フレーム目のサブフレーム 8 の映像データに対応して各発光画素は点灯駆動される。このように、図 10 に模式的に示したデータの書き換え動作は、前記したとおりサブフレームナンバー 7 まで継続される。

【0040】

一方、サブフレームナンバーが 6 以下においては、この実施の形態においては、図 9（a）に示す例と同様に 1 サブフレーム期間は、それぞれ同一（ t_0 ）になされ、 y 補正カーブに基づいた点灯期間と消灯期間の繰り返しの制御が実行される。これは次の理由によるものである。

【0041】

すなわち、図 9（a）に示す点灯制御の場合には、それぞれのサブフレーム期間（ t_0 ）は、1 走査期間に等しい。しかしながら図 9（b）に示す点灯制御の場合には、サブフレームナンバー 14～7 においてはサブフレーム期間は 1 走査期間に満たない状態となる。そして、サブフレームナンバーが 6 以下となるの場合においては、図 9（c）および（d）に t_1 および t_2 として示すように、第 1 および第 2 の書き込みゲート信号 WG1、WG2 のそれぞれの発生タイミングは 1 走査期間以下となる。

【0042】

そして、隣り合うサブフレーム期間の合計時間が 1 走査期間に満たない状態となる場合においては、次の書き込みゲート信号 WG1、WG2 が間に合わなくなり点灯制御が不能になる。したがって、図 9（b）に示す点灯制御を実行するにあたっては、サブフレームナンバーが 6 以下の場合においては、図 9（b）に示すように、第 2 書き込みゲート信号 WG2 を受けて、第 2 書き込みトランジスタ Tr13 によるデータの書き込み動作が行なわれ、これに続いて、第 1 書き込みトランジスタ Tr12 により非点灯データ（黒のデータ）の書き込みを行なうように制御される。

【0043】

この場合、前記非点灯のデータとしては、前記した駆動トランジスタ Tr11 がカットオフ状態になされるゲート電位をもたらすようになされ、このゲート電位に対応する電圧値が第 1 データドライバ 21 より、第 1 書き込みトランジスタ Tr12 のソースに与えられる。そして、第 1 書き込みトランジスタ Tr12 のオン動作によりキャパシタ C1 に対して、駆動トランジスタ Tr11 がカットオフ状態になされるゲート電位が書き込まれる。これにより、EL 素子 E1 は非点灯状態になされる。このように、サブフレームナンバーが 6 以下においては、以上の動作の繰り返しにより、EL 素子の点灯動作がなされ、 y 補正カーブにしたがった階調制御が実行される。

【0044】

なお、前記した 1 サブフレーム期間はクロック信号を可変させて作ることも可能である。この場合においては、図 3 に示した y 補正カーブからも理解できるとおり、階調間の輝度差が極めて小さいため、これを正確に制御するためには大きな分解能が必要となり、結果として駆動回路の全体の制御を司る前記クロック信号を常に高速化させる必要が生ずる

10

20

30

40

50

。

【0045】

このようにクロック信号を高速化させた場合においては、前記TFTに例えばCG（非晶質）シリコンを用いた回路においては、その動作に限界が生ずるという問題が発生する。また、クロック信号の高速化により、回路の消費電力が大きくなることは免れない。これに対し、サブフレームに応じてクロック信号の周波数を可変させることも考えられるが、このような構成においては回路が複雑化し、回路規模が大きくならざるを得ない。

【0046】

以上説明した図9（a）および（b）の比較で明らかなように、この発明にかかる実施の形態によると、発光素子としてのEL素子の点灯時間率を向上させることができる。換言すれば、発光素子の点灯時間率を向上させることができるので、発光素子の瞬間発光輝度を低下させても、所定の発光輝度特性を得ることができることになる。したがって、有機EL素子に代表される前記発光素子の駆動電流を低減させることができ、結果として素子の発光寿命をより延命させることに寄与できる。

10

【0047】

なお、図9（b）に示す点灯制御によると、例えばサブフレームナンバーが6以下においては、EL素子を消灯させる操作を伴うことになるために、EL素子の点灯時間率を向上させる点で、多少の難点が存在すると言わざるを得ない。そこで、図11にはEL素子の点灯時間率をより向上させることができる点灯制御の態様が示されている。

【0048】

20

図11（a）はすでに説明した図4（a）に示す階調に応じたサブフレームごとのEL素子の点灯期間を示すものであり、図11（b）は、前記図7および図8に示した構成を利用し、発光素子としてのEL素子E1を点灯駆動させる第2の例をタイミングチャートで示したものである。また、図11（c）および（d）は、図11（b）に示すEL素子の点灯駆動動作を実現させる場合に、図7に示す第1走査ドライバ23および第2走査ドライバ24よりもたらされるゲートオン電圧WG1、WG2の出力タイミングを示している。

【0049】

この図11（b）に示した各サブフレームは、図11（a）に示す各サブフレームにおけるEL素子の点灯期間のみを抜き出し、時間軸に沿って並べた構成とされている。しかも、隣り合う2つのサブフレームの時間の合計が、1走査期間（ t_0 ）よりも大きくなるように組み合わせてある。この図11（b）に示す制御態様においても、すでに説明したように第1および第2の書き込みトランジスタTr12、Tr13の交互のオン動作によりキャパシタC1に対するデータの書き換え動作（上書き動作）が行なわれる。

30

【0050】

この場合、前記したように隣り合う2つのサブフレームの時間の合計が、1走査期間（ t_0 ）よりも大きくなるように組み合わせてあるので、図11（c）および（d）に示すように、第1および第2の書き込みゲート信号WG1、WG2の発生間隔 t_3 および t_4 は、必ず1走査期間（ t_0 ）よりも大きな期間になされる。それ故、図11（b）に示す点灯制御によると、図9（b）に示した点灯制御のように、一部に非点灯データ（黒のデータ）の書き込み動作を実行させなければならないという問題も解消することができ、EL素子の点灯時間率を究極的に向上させることができる。

40

【0051】

なお、図7に示した実施の形態においては、データ書き込みトランジスタとして2つのTFTを用いて交互にオン動作させるように構成されているが、これは3つ以上のデータ書き込みトランジスタを用意し、順番にオン動作させることでデータを書き込むように構成されていてもよい。

【図面の簡単な説明】

【0052】

【図1】従来のアクティブマトリクス型表示パネルにおける1つの画素に対応する回路構

50

成の一例を示した結線図である。

【図 2】従来の多階調表現を実現させる場合における各サブフレームごとの点灯パターンを示したタイミング図である。

【図 3】 γ 補正カーブの一例を示した特性図である。

【図 4】 γ 補正カーブによる多階調表現を実現させる場合の書き込みゲート信号と消去ゲート信号の発生タイミングを示したタイミング図である。

【図 5】消去ゲート信号の生成手段を示したブロック図である。

【図 6】図 1 に示す画素構成によってなされる点灯駆動の制御態様を示した模式図である。

【図 7】この発明にかかる駆動装置を好適に採用し得る画素構成の例を示した結線図である。 10

【図 8】図 7 に示した画素を多数配列することにより構成した発光表示パネルと、各ドライバとの接続関係を示した模式図である。

【図 9】図 7 および図 8 に示した構成を利用し、発光素子を点灯駆動させる第 1 の例を示したタイミングチャートである。

【図 10】図 7 に示す画素構成によってなされる点灯駆動の制御態様を示した模式図である。

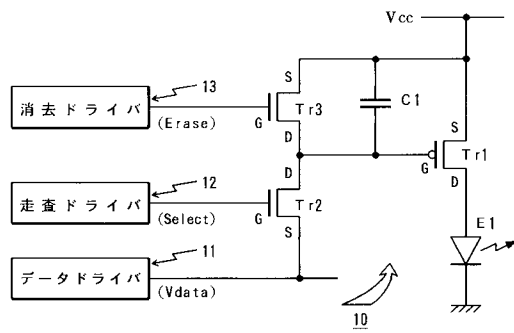
【図 11】図 7 および図 8 に示した構成を利用し、発光素子を点灯駆動させる第 2 の例を示したタイミングチャートである。

【符号の説明】 20

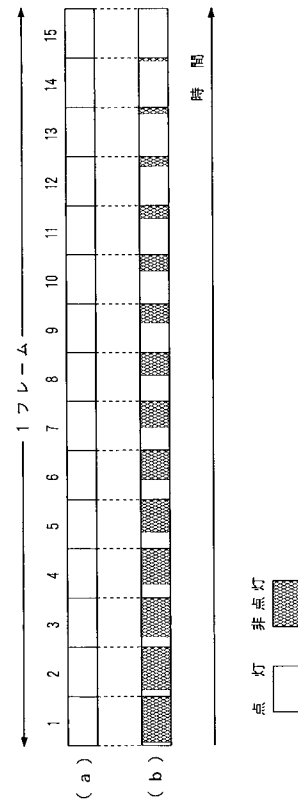
【0053】

20	画素
21	第 1 データドライバ
22	第 2 データドライバ
23	第 1 走査ドライバ
24	第 2 走査ドライバ
30	表示パネル
C1	キャパシタ
E1	発光素子 (EL 素子)
Tr11	駆動トランジスタ
Tr12	第 1 データ書き込みトランジスタ
Tr13	第 2 データ書き込みトランジスタ

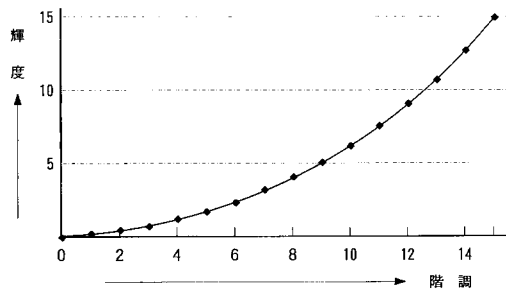
【図 1】



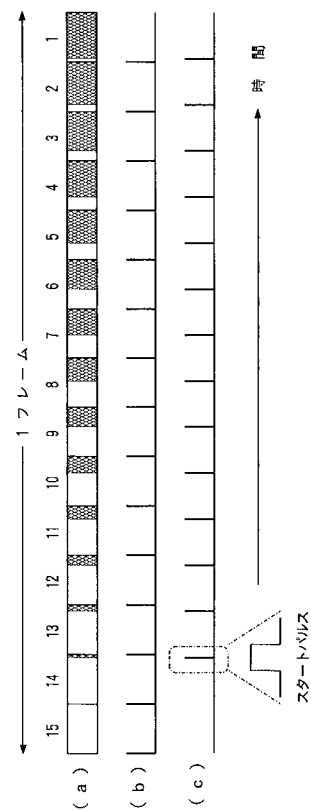
【図 2】



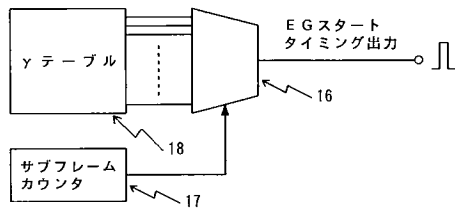
【図 3】



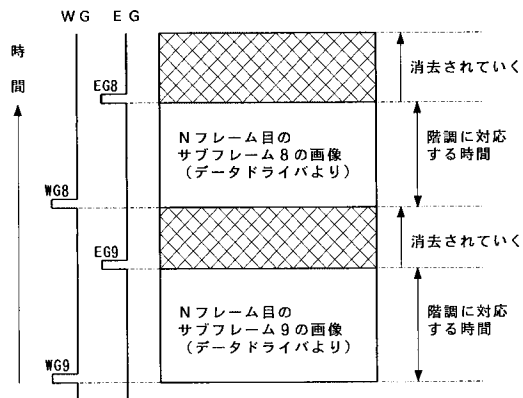
【図 4】



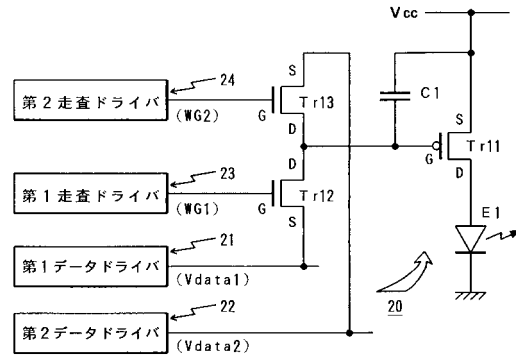
【図 5】



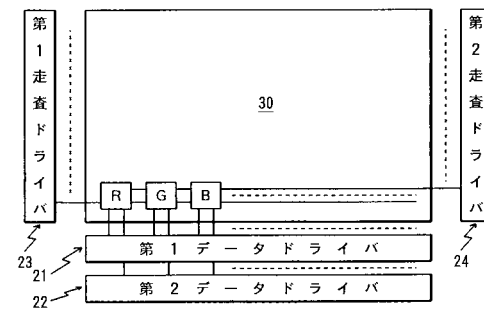
【図 6】



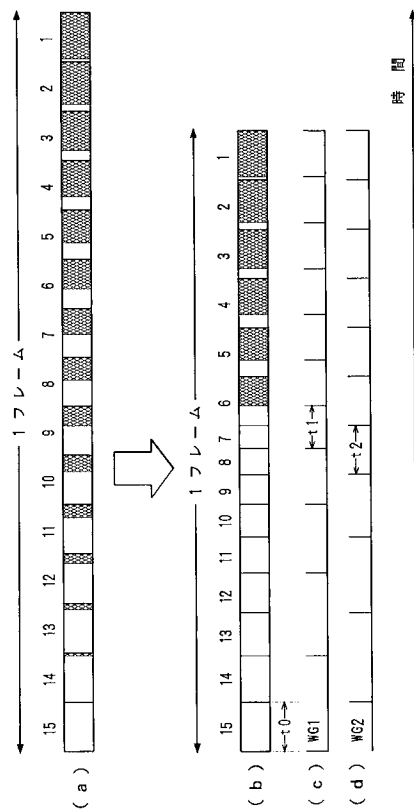
【図 7】



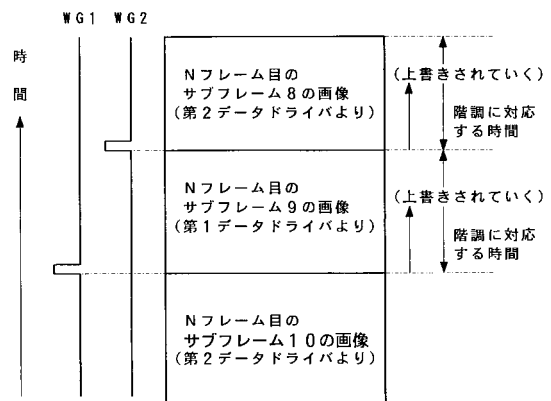
【図 8】



【図 9】



【図 10】



フロントページの続き(51)Int.Cl.⁷

F I

テーマコード(参考)

G 0 9 G 3/20 6 4 1 Q

G 0 9 G 3/20 6 7 0 K

H 0 5 B 33/14 A

专利名称(译)	用于发光显示面板的驱动装置和驱动方法		
公开(公告)号	JP2005077812A	公开(公告)日	2005-03-24
申请号	JP2003308712	申请日	2003-09-01
[标]申请(专利权)人(译)	东北先锋股份有限公司		
申请(专利权)人(译)	日本东北先锋公司		
[标]发明人	関修一		
发明人	関 修一		
IPC分类号	H01L51/50 G09G3/20 G09G3/30 H05B33/14		
FI分类号	G09G3/30.J G09G3/30.K G09G3/20.624.B G09G3/20.641.C G09G3/20.641.E G09G3/20.641.Q G09G3/20.670.K H05B33/14.A G09G3/3225 G09G3/3266 G09G3/3275		
F-TERM分类号	3K007/AB02 3K007/AB17 3K007/BA06 3K007/DB03 3K007/GA04 5C080/AA06 5C080/BB05 5C080/DD29 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 3K107/AA01 3K107/BB01 3K107/CC32 3K107/EE03 3K107/HH04 5C380/AA01 5C380/AB06 5C380/AB08 5C380/AB09 5C380/AB34 5C380/BA21 5C380/BD09 5C380/BD16 5C380/CA49 5C380/CA53 5C380/CA54 5C380/CB06 5C380/CB07 5C380/CB26 5C380/CB31 5C380/CC21 5C380/CC26 5C380/CC34 5C380/CC61 5C380/CC63 5C380/CD013 5C380/CF13 5C380/CF56 5C380/DA09 5C380/DA47		
代理人(译)	木下茂		
外部链接	Espacenet		

摘要(译)

一种显示面板驱动装置，在通过 γ 校正实现多灰度表现时，能够通过进行发光控制而不降低发光元件的点亮时间比，从而能够延长发光元件的寿命。并提供一种驱动方法。构成一个像素20的EL元件E1由两个数据写入晶体管Tr12，Tr13和驱动晶体管Tr11驱动而发光。数据写入晶体管Tr12和Tr13交替地导通，并且基于 γ 校正曲线在每个点亮时段重写驱动晶体管Tr11的栅极电势。由于可以提高发光元件的一帧的点亮时间比率，因此可以减小发光元件的驱动电流，结果，可以进一步延长元件的发光寿命。[选择图]图7

