

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-158263

(P2004-158263A)

(43) 公開日 平成16年6月3日(2004.6.3)

(51) Int.Cl.⁷

H05B 33/02

H05B 33/10

H05B 33/22

H05B 33/26

F I

H05B 33/02

H05B 33/10

H05B 33/22

H05B 33/26

テーマコード (参考)

3K007

審査請求 未請求 請求項の数 23 O L (全 30 頁)

(21) 出願番号

特願2002-321680 (P2002-321680)

(22) 出願日

平成14年11月5日 (2002.11.5)

(71) 出願人

000003067

TDK株式会社

東京都中央区日本橋1丁目13番1号

(74) 代理人

100088155

弁理士 長谷川 芳樹

(74) 代理人

100092657

弁理士 寺崎 史朗

(74) 代理人

100108213

弁理士 阿部 豊隆

(72) 発明者

白川 幸彦

東京都中央区日本橋一丁目13番1号 テ

ィーディーケイ株式会社内

(72) 発明者

大槻 史朗

東京都中央区日本橋一丁目13番1号 テ

ィーディーケイ株式会社内

最終頁に続く

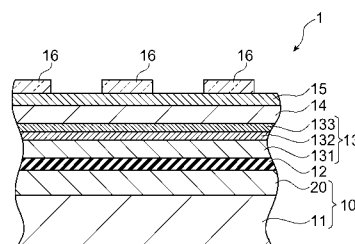
(54) 【発明の名称】 電界発光素子及びその製造方法、電界発光ディスプレイ、並びに複合基板

(57) 【要約】

【課題】 発光特性の異常、発光輝度の低下、耐圧欠陥の発生、及び反りを十分に防止して高歩留まりを達成できるEL素子等を提供する。

【解決手段】 EL素子1は、トップ・エミッションタイプの二重絶縁型の薄膜無機EL素子であり、電気絶縁性を有する基板11及び絶縁体層20から成る複合基板10の絶縁体層20上に、下部電極層12、下部絶縁体層13、発光層14、上部絶縁体層15、及び上部電極層16がこの順に積層されたものである。絶縁体層20は、例えば粉末セラミックス材料を用いた厚膜グリーンを基板11上に形成した後、その厚膜グリーンを焼成して得られる絶縁性セラミック厚膜層から成り、これにより複合基板10の表面平坦性が向上され、しかもバリア効果が発現される。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

電気絶縁性を有する基板、及び該基板の一側に形成されており、電氣的絶縁性を有し、且つ主として結晶成分を含む非ガラス体から成る被着層を有する複合基板と、
前記複合基板の一側に形成された第 1 の電極層と、
前記第 1 の電極層上に形成された第 1 の絶縁体層と、
前記第 1 の絶縁体層上に形成された電界発光層と、
前記電界発光層上に形成された第 2 の電極層と、
を備える電界発光素子。

【請求項 2】

10

前記基板が前記被着層との界面に凹部を有するものであり、
前記被着層が前記凹部内を充填するように設けられて成る、
請求項 1 記載の電界発光素子。

【請求項 3】

前記基板が前記被着層との界面に凹部を有するものであり、
前記被着層が前記凹部の内面の少なくとも一部を覆うように設けられて成る、請求項 1 記載の電界発光素子。

【請求項 4】

前記被着層が、複数の結晶粒が結合されており且つ前記凹部の内面に接する領域を含む、
請求項 2 又は 3 に記載の電界発光素子。

20

【請求項 5】

前記被着層が焼成体から成るセラミック層である、
請求項 1 ～ 4 のいずれか一項記載の電界発光素子。

【請求項 6】

前記セラミックス層が粉体状又は粒体状のセラミックス材料を用いて成る、請求項 5 記載の電界発光素子。

【請求項 7】

前記セラミックス層が流体状のセラミックス材料を用いて成る、請求項 5 記載の電界発光素子。

【請求項 8】

30

前記被着層は、
粉体状又は粒体状のセラミックス材料を用いて形成された第 1 の焼成体から成る第 1 のセラミック層と、
流体状のセラミックス材料を用いて形成された第 2 の焼成体から成る第 2 のセラミック層と、
を有するものである、請求項 1 ～ 4 のいずれか一項に記載の電界発光素子。

【請求項 9】

前記被着層は、前記第 1 のセラミック層と前記第 2 のセラミック層との界面近傍又は該第 1 のセラミック層若しくは該第 2 のセラミック層において、前記第 1 の焼成体と前記第 2 の焼成体とが混在、融合又は固溶されて成る領域を含むものである、
請求項 8 記載の電界発光素子。

40

【請求項 10】

前記第 1 及び第 2 の電極が、互いに交差する方向にそれぞれ延在し且つそれぞれ複数のストライプ状に設けられており、
前記被着層が、前記第 1 の電極の下方領域のみ、又は前記第 1 及び第 2 の電極の延在方向が交差する部位の下方領域のみに形成されたものである、
請求項 1 ～ 8 のいずれか一項に記載の電界素子。

【請求項 11】

電気絶縁性を有する基板上に、電氣的絶縁性を有し且つ主として結晶成分を含む非ガラス体から成る被着層を形成せしめて複合基板を得る第 1 工程と、

50

前記複合基板の一側に第１の電極層を形成する第２工程と、
前記第１の電極層上に第１の絶縁体層を形成する第３工程と、
前記第１の絶縁体層上に電界発光層を形成する第４工程と、
前記電界発光層上に第２の電極層を形成する第５工程と、
を備える電界発光素子の製造方法。

【請求項１２】

前記第１工程においては、
前記基板として、前記被着層が被着される表面に凹部が形成されて成るものを用い、該凹部内が充填されるように該被着層を該基板上に被着せしめる、
請求項１１記載の電界発光素子。

10

【請求項１３】

前記第１工程においては、前記基板上に粉体状又は粒体状のセラミックス材料を用いた厚膜グリーンを形成し、該厚膜グリーンを焼成してセラミックから成る前記被着層を形成する、
請求項１１又は１２に記載の電界発光素子の製造方法。

【請求項１４】

前記第１工程においては、前記基板上に流体状のセラミックス材料を塗布して塗膜を形成し、該塗膜を焼成してセラミックから成る前記被着層を形成する、
請求項１１又は１２に記載の電界発光素子の製造方法。

【請求項１５】

前記第１工程においては、
前記基板上に粉体状又は粒体状のセラミックス材料を用いた厚膜グリーンを形成し、該厚膜グリーンを焼成して第１のセラミック層を形成し、
前記第１のセラミック層上に流体状のセラミックス材料を塗布して塗膜を形成し、該塗膜を焼成して第２のセラミック層を形成する、
請求項１１又は１２に記載の電界発光素子。

20

【請求項１６】

前記第３工程及び第４工程においては、前記第１及び第２の電極を、それぞれ互いに交差する方向に延在するように且つそれぞれ複数のストライプ状に形成し、
前記第１工程においては、前記被着層を、前記第１の電極の下方領域のみ、又は前記第１及び第２の電極の延在方向が交差する部位の下方領域のみに形成する、
請求項１１～１５のいずれか一項に記載の電界発光素子の製造方法。

30

【請求項１７】

電気絶縁性を有する基板、及び該基板の一側に形成されており、電氣的絶縁性を有し、且つ主として結晶成分を含む非ガラス体から成る被着層を有する複合基板と、
前記複合基板の一側に形成された第１の電極層と、
前記第１の電極層上に形成された第１の絶縁体層と、
前記第１の絶縁体層上に形成された電界発光層と、
前記電界発光層上に形成された第２の電極層と、
前記電界発光素子に備わる前記第１及び第２の電極に接続されており、該第１及び第２の電極間に交番電界を形成させる電力供給部と、
前記第１及び第２の電極に接続されており、前記電界発光層を走査駆動する制御部と、
を備える電界発光ディスプレイ。

40

【請求項１８】

電気絶縁性を有し且つ表面に凹部を有する基板と、
電氣的絶縁性を有し、主として結晶成分を含む非ガラス体から成り、且つ前記凹部内を充填するように又は該凹部の内面の少なくとも一部を覆うように設けられた被着層と、
を備える複合基板。

【請求項１９】

電気絶縁性を有し且つ表面に凹部を有する基板と、

50

前記基板の一侧に形成されており且つ焼成体で構成されたセラミック層から成る被着層と、
を備える複合基板。

【請求項 20】

前記セラミックス層が粉体状又は粒体状のセラミックス材料を用いて成る、請求項 19 記載の複合基板。

【請求項 21】

前記セラミック層が流体状のセラミックス材料を用いて成る、請求項 19 記載の複合基板。

【請求項 22】

前記被着層は、
粉体状又は粒体状のセラミックス材料を用いて形成された第 1 の焼成体から成る第 1 のセラミック層と、
流体状のセラミックス材料を用いて形成された第 2 の焼成体から成る第 2 のセラミック層と、
を有するものである、請求項 18 又は 19 に記載の複合基板。

【請求項 23】

前記被着層は、前記第 1 のセラミック層と前記第 2 のセラミック層との界面近傍又は該第 1 のセラミック層若しくは該第 2 のセラミック層において、前記第 1 の焼成体と前記第 2 の焼成体とが混在、融合、又は固溶されて成る領域を含むものである、
請求項 22 記載の複合基板。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電界発光 (EL) 素子及びその製造方法、並びに、電気絶縁性を有する複合基板に関する。

【0002】

【従来の技術】

電界発光 (Electro Luminescence; 以下、「EL」と表記する。) 素子は LCD (液晶ディスプレイ) や時計のバックライトとして実用化されている。EL 素子は発光体の構成材料の相違により無機 EL 素子と有機 EL 素子とに大別される。無機物から成る蛍光体を用いる無機 EL 素子には、粉末蛍光体を有機物やホウロウに分散させ、上下に電極層を設けた構造を持つ分散型 EL 素子と、薄膜発光体を一對の薄膜絶縁体で挟み、これを一對の電極層で挟んだ積層体を電気絶縁性の基板上に設けた薄膜 EL 素子とがある。

【0003】

また、それぞれについて、駆動方式により直流電圧駆動型、交流電圧駆動型が存在する。分散型 EL 素子は古くから知られており、製造が容易であるという利点があるが、輝度が低く比較的短寿命であることから、その利用は限られていた。一方、薄膜 EL 素子は、高輝度且つ長寿命という特性を有することから、近年広く利用されている。

【0004】

図 11 は、従来の無機 EL 素子の代表的な構成の要部を示す斜視図である。EL 素子 9 は、ボトム・エミッションタイプの二重絶縁型薄膜 EL 素子であり、電気絶縁性を有する基板 91 上に、ストライプ状に設けられた下部電極層 92、下部絶縁体層 93、発光層 94、上部絶縁体層 95、及びストライプ状に設けられた上部電極層 96 がこの順に積層されたものである。

【0005】

基板 91 としては、一般に LCD や PDP (プラズマディスプレイパネル) 等に用いられている青板ガラス等の透明基板が採用されている。また、下部電極層 92 は、通常、膜厚 0.2 ~ 1 μm 程度の ITO (Indium Tin Oxide) から構成される。一

10

20

30

40

50

方、上部電極層 9 6 は、Al 等の金属から構成される。下部絶縁体層 9 3 及び上部絶縁体層 9 5 は、スパッタリングや蒸着等により形成された厚さ 0.1 ~ 1 μm 程度の薄膜であり、通常、 Y_2O_3 、 Ta_2O_5 、 Al_3N_4 、 BaTiO_3 等から成る。発光層 9 4 は、一般に、発光中心となるドーパントを含む蛍光体から成り、その膜厚は通常 0.2 ~ 1 μm 程度である。

【0006】

かかる構成の従来の EL 素子では、下部電極層 9 2 及び上部電極層 9 6 の一方が行電極、他方が列電極とされ、両者の延在方向が互い直交するに配置されている。すなわち、両電極層 9 2, 9 6 によりマトリクス電極が構成され、行電極と列電極との交差部における発光層 9 4 が画素となる。このマトリクス電極によって構成される各画素に交流電源 9 9 から交流電圧又はパルス電圧が選択的に印加されることにより、発光層 9 4 が電界発光し、その出射光が透明基板 9 1 側から取り出される。

【0007】

ここで、下部絶縁体層 9 3 及び上部絶縁体層 9 5 は、発光層 9 4 内の電流を制限し、EL 素子 9 の絶縁破壊を抑制するように機能する。これにより、EL 素子 9 の発光特性が安定する利点がある。しかし、これらの絶縁体層 9 3, 9 5 は薄膜であるが故に、下部電極層 9 2 のパターンエッジに起因する段差や、製造工程で発生するパーティクル等の異物による欠陥を生じ易い傾向にある。この傾向は、EL 素子 9 を大面積ディスプレイに適用した場合に特に顕著であり、こうなると局所的な発光層 9 4 の絶縁破壊が引き起こされ、ディスプレイデバイスとして致命的であった。

【0008】

このような不都合の解消を図るべく、基板 9 1 として電気絶縁性のセラミック基板を用い、薄膜の下部絶縁体層 9 3 の代わりに厚膜誘電体層を用いた EL 素子が提案され実用化の方向にある（例えば、特許文献 1 参照）。なお、この EL 素子は、上部電極層 9 6 がITO 等の透明電極で構成され、発光層 9 4 からの発光が上部電極層 9 6 側から取り出されるトップ・エミッションタイプのものである。また、発光層 9 4 に印加される実効電圧の降下を抑止すべく、厚膜誘電体層は鉛を含む複合ペロブスカイト高誘電率材料が用いられる。かかる厚膜誘電体層の厚さは、例えば数十 μm （薄膜の下部絶縁体層 9 3 の数十 ~ 数百倍の厚さ）であり、これにより下部電極層 9 2 の段差やパーティクルの影響によるピンホールに起因する絶縁破壊の低減が図られる。

【0009】

さらに、このような厚膜誘電体層を形成するには高温工程が必要であるため、基板 9 1 と厚膜誘電体層との反応及び両者の熱膨張の不整合を抑止すべく、基板 9 1 としては、セラミック基板や耐熱性に優れる結晶化ガラス基板が好適とされる（例えば、特許文献 2 参照）。

【0010】

またさらに、EL 発光素子用の基板ではないが、セラミック基板の表面性を改善するために、セラミック基板表面に 40 ~ 100 μm 程度のガラスグレーズを形成することが知られている。このような複合基板として、サーマルプリンターヘッドに用いられるグレーズドアルミナ基板等が公知である（例えば、特許文献 3 ~ 5 参照）。

【0011】

【特許文献 1】

特公平 7-44072 号公報

【特許文献 2】

特開 2001-319774 号公報

【特許文献 3】

特開平 5-283556 号公報

【特許文献 4】

特開平 6-47941 号公報

【特許文献 5】

10

20

30

40

50

特開平 8-268781 号公報

【0012】

【発明が解決しようとする課題】

ところで、厚膜誘電体層を有する上記従来の EL 素子に用いられるセラミック基板や結晶化ガラス基板は、FPD（フラットパネルディスプレイ）用基板として表面の平坦性を改善するため、通常、表面の機械的研磨が施されたものが使用される。しかし、セラミック基板は、粉体セラミックス原料を用いたセラミックス焼結法によって形成されるので、焼結性を極限まで高めたとしても、焼結体である基板内部に空孔や空隙が不可避免的に生じてしまう。一方、結晶化ガラス基板は、その組成に結晶化成分を含むので、一般の溶融アモルファスガラスに比してガラス溶融時の流動性が低く、そのためガラス内部に気泡を巻き込み易い。その結果、完成した結晶化ガラス基板もその内部に空孔や空隙を生じ易い。

【0013】

このように内部に空孔や空隙を含む基板の表面を研磨して平坦化すると、表面近傍に存在する空孔や空隙が研磨に伴って表面に露出してしまい、基板表面に凹み欠陥が生じてしまう。本発明者らに知見によれば、例えば、電子セラミックス基板として一般に用いられる純度 96%~99% のアルミナ基板の内部に存在する空孔サイズは、通常 10 μm 程度に達し、基板表面にはこのサイズに相当する凹み欠陥が顕れてしまう。このような凹み欠陥を有する基板を厚膜誘電体層が形成される EL 素子 9 に用いると、その欠陥部位で局所的に厚膜誘電体層の膜厚が過度に薄くなってその表面に凹みが形成され得る。そうすると、局所的な発光特性の異常や耐圧欠陥の発生といった問題が生じてしまう。

【0014】

このような凹み欠陥の影響を排除するには、厚膜誘電体層の膜厚を一層厚くすることが考えられるが、上述した複合ペロブスカイト高誘電率材料を用いたとしても、発光層 94 に印加される実効電圧の降下は著しく、EL 素子 9 の発光輝度の顕著な低下は避けられない。しかも、EL 素子を用いたディスプレイでは、発光部である発光画素と非発光部との境界領域でいわゆる発光ボケ現象が生じ得るが、厚膜誘電体を厚くすればするほどそれが顕著となってしまふ。よって、厚膜誘電体層を過度に厚く形成した EL 素子は、画像鮮明度の観点から高精細な FPD デバイスとして用い難い。

【0015】

また、EL 素子 9 の基板 91 として、表面平坦性の改善が図られ得る上記従来のガラスグレーズが形成された複合基板を適用することも考えられる。しかし、ガラスグレーズによりセラミック基板表面を平坦化するには、グレーズとして用いるガラス材を軟化溶融させ、下層のセラミック基板表面に十分にリフローするような高温工程が不可欠となる。例えば、代表的なグレーズアルミナ基板では、軟化点が 600~800 程度の軟化点を有するガラス材粉末を用いる場合、グレーズを形成させるために、通常 1000~1200 °C と極めて高温に加熱する必要がある。よって、下層に用いるセラミック基板に対して極めて高い耐熱性が要求される。

【0016】

さらに、このような高温工程が必要なので、ガラスグレーズとセラミック基板との熱膨張係数の不整合に起因して複合基板に‘反り’が発生し易くなる。かかる反りが生じた基板を FPD、特に大面積ディスプレイに適用することは非常に困難である。またさらに、ガラスグレーズは、高温印加時の軟化溶融を容易ならしめるために、一般に、多量の SiO₂ や B₂O₃ 等を含んでおり、しかも通常は非晶質（アモルファス）である。よって、表層にガラスグレーズが形成された複合基板上に厚膜誘電体層を焼成により形成する際に、ガラスグレーズ成分と厚膜誘電体層の成分との反応が生じてしまい、低誘電率層が形成されるおそれがあり好ましくない。

【0017】

そこで、本発明はかかる事情に鑑みてなされたものであり、発光特性の異常、発光輝度の低下、耐圧欠陥の発生、及び反りを十分に防止して高歩留まりを達成できると共に、高精細な FPD デバイスとして好適な EL 素子及びその製造方法並びにその EL 素子を用いた

ELディスプレイを提供することを目的とする。また、本発明は、かかるEL素子や他の発光素子、及び他の電子デバイスを構成するのに好適な複合基板を提供することを目的とする。

【0018】

【課題を解決するための手段】

上記課題を解決するために、本発明者らは、EL素子に用いられる基板構造に着目し鋭意研究を重ねた結果、特定の複合構造が極めて有用であることを見出し、本発明を完成するに至った。

【0019】

すなわち、本発明によるEL素子は、電気絶縁性を有する基板、及びその基板の一側に形成されており、電氣的絶縁性を有し、且つ主として結晶成分を含む非ガラス体から成る被着層を有する複合基板と、複合基板の一側（被着層上）に形成された第1の電極層と、第1の電極層上に形成された第1の絶縁体層と、第1の絶縁体層上に形成されたEL層と、EL層上に形成された第2の電極層とを備える。 10

【0020】

なお、本発明において「ガラス体」とは、液相を結晶化させることなく冷却することにより形成され、その粘度が固体と同程度の大きさに達した非晶質状態又は無定形状態を成し、ガラス転移点を有するものをいう。また、「非ガラス体」とは、「ガラス体」以外のものをいい、液相から固相に相転位する際に少なくとも一部に結晶質領域が形成されるように凝固し、その際に化学形の変化又は組成変化が生じるものを含み、具体的には、例えば、粉体（粉末）又は粒体等の固体がバインダー等の添加（助）剤に混合又は分散されたペーストや分散液から、焼成や乾燥等により添加剤が除去されてなる固体、溶質としての化合物が溶媒に溶解して成る溶液から、焼成や乾燥等によりその溶媒が除去されると共に溶質の分子形が変化した状態で固化された固体、等が挙げられる。 20

【0021】

このように構成されたEL素子では、基板として、上述したセラミック基板や結晶化ガラス複合基板のように表面に凹み欠陥を有するものを用いても、その上に被着された被着層が平坦化層として機能し、複合基板表面の平坦化が実現される。よって、第1の絶縁体層を過度に厚くすることなく、第1の絶縁体層が局所的に薄くなるといった膜厚変化が抑止される。また、被着層が非ガラス体すなわちグレースドガラスのように熔融固化されることなく形成されるので、複合基板は過度に高温の熱工程に供されていない。さらに、被着層が主として結晶成分を含むので、第1の絶縁体層と基板との反応性が十分に低減される。つまり、被着層が、これらの反応抑止層、及び原子又は分子のマイグレーションを抑制するバリア層として機能する。 30

【0022】

また、本発明においては、被着層が基板の両側に設けられていても好適である。こうすることにより、基板の熱応力が相殺される利点がある。

【0023】

さらに、基板が被着層との界面に凹部を有するものであり、被着層が凹部内を充填するように設けられて成ると好ましい。或いは、基板が被着層との界面に凹部を有するものであり、被着層が凹部の内面の少なくとも一部を覆うように設けられて成ると好ましい。この場合、主として結晶性を有する被着層を構成する成分により、基板の凹部（凹み欠陥）の埋め込み性が向上されるので、基板と被着層との界面近傍の緻密性が高まり、且つ、双方の接触面積が増大して接着性が高められる。 40

【0024】

より具体的には、被着層が、複数の結晶粒が結合されており且つ前記凹部の内面に接する領域を含むと好適である。これにより、被着層の一体性が高まると共に、基板と被着層との界面近傍の緻密性ひいては接着性が更に高められる。

【0025】

さらに、被着層が焼成体から成るセラミック層であるとより好ましい。こうすれば、上述 50

した被着層の奏する物性及び機能が確実に且つ十分に発現される。なお、上述したように、本発明における「被着層」は、電氣的絶縁性を有し且つ主として結晶成分を含む非ガラス体が基板に被着されてなるものであり、グレースドガラスのような主として非晶質から成るガラスは、「セラミック層」に含まれない。

【0026】

更に具体的には、セラミックス層が粉体状又は粒体状のセラミックス材料を用いて成ると有用である。これにより、被着層において結晶粒界サイズが十分に小さい緻密な結晶領域が創生され易い。

【0027】

或いは、セラミック層が流体状のセラミックス材料を用いて成っても有用である。こうすれば、基板上へセラミックス材料を塗布し易くなり、その塗膜を例えば焼成処理して形成した被着層による基板表面の凹部の被覆性が高められると共に、被着層において結晶粒界サイズが十分に小さい緻密な結晶領域が創生され易い。なお、本発明における「流体状のセラミックス材料」には、ゾルゲル、MOD等の流動体のセラミックス材料を含む。 10

【0028】

またさらに、被着層は、粉体状又は粒体状のセラミックス材料を用いて形成された第1の焼成体から成る第1のセラミック層と、流体状のセラミックス材料を用いて形成された第2の焼成体から成る第2のセラミック層とを有するものであると一層好ましい。

【0029】

この場合、第1のセラミック層と第2のセラミック層の積層順及び積層数は特に制限されないが、被着層において第2のセラミック層を最表層に形成した場合、第1のセラミック層の表面に僅かな凹凸が生じた場合でも、塗布形成可能であって表面の被覆性（カバレッジ）に優れる第2のセラミック層が更にその上に被着される。よって、複合基板の表面平坦性が更に一層向上される。また、第1のセラミック層は、それ自体基板との接着性に優れるものであり、第2のセラミック層を基板の直上に形成すれば、基板と被着層との接着性が更に高められる。 20

【0030】

このとき、被着層は、第1のセラミック層と第2のセラミック層との界面近傍又は第1のセラミック層若しくは第2のセラミック層において、第1の焼成体と第2の焼成体とが混在、融合又は固溶されて成る領域（含浸領域）を含むものであると好適である。これにより、第1及び第2のセラミック層の間隙が軽減され、両層の接着がより強固なものとなって被着層が複層であってもそれらの一体性が向上される。 30

【0031】

このように、第1のセラミック層と第2のセラミック層との界面近傍にこのような混在、融合又は固溶領域が含まれる場合、言わば、被着層が単純な二層積層の構造ではなく、両層間にバインダーとしての複合層が形成されたのと同様の効果が奏される。また、第2のセラミック層の一部又は全部においてこのような混在、融合又は固溶領域が存在すると、第2のセラミック層自体が第3の層としての複合層として機能する。なお、第2のセラミック層の全部がこのような複合層となる場合、被着層の表層には第2の焼成体のみからなる層が明確には現れない場合もある。 40

【0032】

さらにまた、第1及び第2の電極が、互いに交差する方向にそれぞれ延在し且つそれぞれ複数のストライプ状に設けられており、被着層が、第1の電極の下方領域のみ、又は第1及び第2の電極の延在方向が交差する部位の下方領域のみに形成されたものであってもよい。

【0033】

このようにストライプ状の第1及び第2の電極が交差するように構成されると、先に述べたように交差部位のEL層が画素を構成し各画素が駆動される。このとき、発光は実質的にその交差部位で生じる。よって、第1の電極の下方領域のみ、又は第1及び第2の電極の延在方向が交差する部位の下方領域のみに被着層が形成されると、その部位の基板の平 50

坦性が高められるので、発光特性の劣化が抑制される。また、被着層の形成領域（容積）が低減されるので、被着層が基板物性や素子特性に影響を及ぼすような場合でもその影響が軽減される。

【0034】

また、本発明によるEL素子の製造方法は、本発明のEL素子を有効に得るための方法であり、電気絶縁性を有する基板上に、電氣的絶縁性を有し且つ主として結晶成分を含む非ガラス体から成る被着層を形成せしめて複合基板を得る第1工程と、複合基板の一側に第1の電極層を形成する第2工程と、第1の電極層上に第1の絶縁体層を形成する第3工程と、第1の絶縁体層上にEL層を形成する第4工程と、EL層上に第2の電極層を形成する第5工程とを備える。なお、複合基板の両側に被着層を設けてもよい。

10

【0035】

さらに、第1工程においては、基板として、被着層が被着される表面に凹部が形成されて成るものを用い、その凹部内が充填されるように被着層を基板上に被着せしめると好ましい。このような基板としては、研磨等の表面処理が施されずに本来的に表面に凹凸が形成された基板や、潜在的に内部空孔又は内部空隙を有し、その表面の少なくとも一部が研磨されて表面に凹部が形成された基板が挙げられる。

【0036】

具体的には、第1工程においては、基板上に粉体状又は粒体状のセラミックス材料を用いた厚膜グリーンを形成し、その厚膜グリーンを焼成してセラミックから成る被着層を形成すると好適である。

20

【0037】

或いは、第1工程においては、基板上に流体状のセラミックス材料を塗布して塗膜を形成し、その塗膜を焼成してセラミックから成る被着層を形成しても好適である。

【0038】

またさらに、第1工程においては、基板上に粉体状又は粒体状のセラミックス材料を用いた厚膜グリーンを形成し、その厚膜グリーンを焼成して第1のセラミック層を形成し、第1のセラミック層上に流体状のセラミックス材料を塗布して塗膜を形成し、その塗膜を焼成して第2のセラミック層を形成するようにするとより好ましい。

【0039】

或いは、第3工程及び第4工程において、第1及び第2の電極を、それぞれ互いに交差する方向に延在するように且つそれぞれ複数のストライプ状に形成するときに、第1工程においては、被着層を、第1の電極の下方領域のみ、又は第1及び第2の電極の延在方向が交差する部位の下方領域のみに形成してもよい。

30

【0040】

また、本発明のELディスプレイは、電気絶縁性を有する基板、及びその基板の一側（両側でももちろんよい）に形成されており、電氣的絶縁性を有し、且つ主として結晶成分を含む非ガラス体から成る被着層を有する複合基板と、その複合基板の一側（被着層側）に形成された第1の電極層と、第1の電極層上に形成された第1の絶縁体層と、第1の絶縁体層上に形成された電界発光層と、電界発光層上に形成された第2の電極層と、そのEL素子に備わる第1及び第2の電極に接続されており、第1及び第2の電極間に交番電界を形成させる電力供給部と、第1及び第2の電極に接続されており、EL層を走査駆動する制御部とを備えるものである。

40

【0041】

また、本発明の複合基板は、本発明のEL素子及びそれを用いたELディスプレイや他の発光デバイス及び電子デバイスを構成するのに有効なものであり、電気絶縁性を有し且つ表面に凹部を有する基板と、電氣的絶縁性を有し、主として結晶成分を含む非ガラス体から成り、且つ凹部内を充填するように又は凹部の内面の少なくとも一部を覆うように設けられた被着層とを備える。

【0042】

或いは、本発明の複合基板は、電気絶縁性を有し且つ表面に凹部を有する基板と、基板の

50

一側（両側でももちろんよい）に形成されており且つ焼成体で構成されたセラミック層から成る被着層とを備えるものである。さらに、セラミックス層が粉体状又は粒体状のセラミックス材料を用いて成ると好ましく、セラミック層が流体状のセラミックス材料を用いて成っても有用である。

【0043】

またさらに、被着層は、基層上に被着されており且つ粉体状又は粒体状のセラミックス材料を用いて形成された第1の焼成体から成る第1のセラミック層と、第1のセラミック層上に被着されており且つ流体状のセラミックス材料を用いて形成された第2の焼成体から成る第2のセラミック層とを有するものであると更に好ましい。

【0044】

さらにまた、被着層が、第1のセラミック層と第2のセラミック層との界面近傍に、第1の焼成体と第2の焼成体とが混在、融合、又は固溶されて成る領域を含むものであると一層好ましい。

【0045】

【発明の実施の形態】

以下、本発明の実施形態について詳細に説明する。なお、同一の要素には同一の符号を付し、重複する説明を省略する。また、上下左右等の位置関係は、特に断らない限り、図面に示す位置関係に基づくものとする。また、図面の寸法比率は、図示の比率に限られるものではない。

【0046】

図1は、本発明によるEL素子に係る第1実施形態の構成の要部を示す斜視図である。また、図2は、図1におけるI I-I I線に沿う断面の要部を示す模式断面図である。EL素子1は、トップ・エミッションタイプの二重絶縁型の薄膜無機EL素子であり、電気絶縁性を有する基板11及び絶縁体層20（被着層）から成る複合基板10の絶縁体層20上に、下部電極層12（第1の電極層）、下部絶縁体層13（第1の絶縁体層）、発光層14（EL層）、上部絶縁体層15（第2の絶縁体層）、及び上部電極層16（第2の電極層）がこの順に積層されたものである。また、下部電極層12及び上部電極層16には交流電源19が接続されるようになっている。

【0047】

（複合基板10）

複合基板10の基体部分を構成する基板11は、その上方に形成された下部絶縁体層13及び発光層14を汚染するおそれがなく、且つ所定の耐熱強度が発現されるものであれば、その材質は特に限定されず、例えば、アルミナ、マグネシア、フォスファイト、ステアタイト、ジルコニア等を主成分とするセラミックス基板や、これらセラミックス材料粉末をフィラーとしてガラス粉末を混合焼結させたガラスセラミックス基板、アルカリ土類結晶化成分を含む結晶化ガラス基板、等が挙げられる。これらの基板は、通常、その平坦性を改善するために、表面の機械的研磨が施されたものが使用される。

【0048】

ここで、図3は、図2に示すEL素子1の断面の要部を拡大して示す模式断面図であり、基板11と絶縁体層20との界面近傍の状態を模式的に示すものである。上記のセラミックス基板、ガラスセラミックス基板、及び結晶化ガラス基板等から成る基板11は、先に述べたように、その内部に空孔や空隙（以下、まとめて「ボイドV」という；図3参照）が不可避免的に生じてしまう傾向にある。すなわち、基板11は潜在的にその内部に空孔や空隙が形成されるおそれがある。よって、研磨によってボイドVが基板11の表面に出現し、このために基板11は、多くの場合、その表面に凹部を有するものである。

【0049】

この基板11上に形成された絶縁体層20は、主として結晶成分を含む非ガラス体から構成された焼成体から成るセラミック層であり、基板11表面の凹部を充填するように基板11上に被着されている。EL素子1においては、絶縁体層20は、基板11の略全面に設けられており、微視的には基板11表面の凹部の内面を覆うように且つ微細な結晶粒が

10

20

30

40

50

複数結合されて緻密な結晶粒界が形成されたものである（図3参照）。

【0050】

また、絶縁体層20の具体的な形態としては、例えば粉末セラミックス材料を用いた厚膜グリーンを基板11上に形成した後、その厚膜グリーンを焼成して得られる絶縁性セラミック厚膜層が挙げられる。このような絶縁性セラミック厚膜層の構成材料としては、電気絶縁性を有し、下部絶縁体層13及び発光層14を汚染するおそれが殆どなく、基板11の耐熱温度以下での焼成が可能であり、且つ下部電極層12との十分な接着（密着）強度が得られるものが望ましく、さらに熱膨張係数が基板11と略同等であるものがより望ましい。

【0051】

具体的には、アルミナ（ Al_2O_3 ）、マグネシア（ MgO ）、フォルステライト（ $2\text{MgO} \cdot \text{SiO}_2$ ）、ステアタイト（ $\text{MgO} \cdot \text{SiO}_2$ ）、ジルコニア（ ZrO_2 ）、チタニア（ TiO_2 ）等の粉末材料に低融点ガラス等の適当な焼結助剤を混合し、基板の耐熱温度以下で焼結可能とした厚膜組成物が好ましい。

【0052】

また、他のセラミックス材料、例えば、 BaTiO_3 、 $(\text{Ba}_x\text{Ca}_{1-x})\text{TiO}_3$ 、 $(\text{Ba}_x\text{Sr}_{1-x})\text{TiO}_3$ 、 PbTiO_3 、PZT、PLZT等のペロブスカイト構造を持った（強）誘電体材料や、PMN（ $\text{Pb}(\text{Mg}_{1/3}\text{Nb}_{2/3})\text{O}_3$ ）等に代表される複合ペロブスカイトリラクサー型強誘電体材料、 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 、 $\text{SrBi}_2\text{Ta}_2\text{O}_9$ 等に代表されるピスマス層状化合物、 $(\text{Sr}_x\text{Ba}_{1-x})\text{Nb}_2\text{O}_6$ 、 PbNb_2O_6 等に代表されるタングステンブロンズ型強誘電体材料を用いることもできる。なお、「PZT」とは、 $\text{Pb}(\text{Zr}_x\text{Ti}_{1-x})_3$ を示す。これらのなかでは、 BaTiO_3 やPZT、PMN等のペロブスカイト構造のものを用いると、焼成処理が比較的容易であり好ましい。

【0053】

絶縁体層20としての絶縁性セラミック厚膜層の膜厚は、基板11の凹部をある程度埋め込むことが可能な厚さが必要とされる。つまり、基板11表面の凹み欠陥をある程度補修するために一定の厚さ以上が必要となる。具体的には、基板11の凹部の深さに依存するものの、絶縁体層20の下限厚さが凹部深さの $1/2$ ～同程度以上であると好ましい。例えば、基板11として典型的な純度96～99%程度のアルミナ基板を用いる場合、その凹部の深さは概ね5～10 μm 程度であり、このときの絶縁体層20の下限厚さとしては、5～10 μm 以上が好ましい。

【0054】

また、絶縁体層20の膜厚が厚いほど基板11の凹部の補修効果が高められるものの、成膜を複数回実施する必要があるが生じて工数が増え高コスト化すること、及び絶縁体層20の焼結異常による凹み欠陥の発生頻度が増大することが懸念されるため、絶縁体層20の上限厚さとしては、好ましくは100 μm 、より好ましくは20 μm 以下とされる。

【0055】

さらに、絶縁体層20としての絶縁性セラミック厚膜層は、セラミック粉末原料を焼成して得られるため、その表面は多結晶焼結体表面と同様に極微細な凹凸形状となる傾向にある。その表面の平坦性は、基板11のような凹み欠陥に比べれば格段に改善されるが、表面のモルホロジーとしては、表面粗さが焼結体の結晶粒径程度となる（図3参照）。これに対し、絶縁体層20上に形成された下部電極層12の典型的な厚さは0.3～1 μm 程度であることから、絶縁体層20の微細凹凸形状による表面粗さは、下部電極層12の有意な膜厚変動を引き起こすおそれがある。こうなると、下部電極層12が局所的に薄くなり、その部位の耐熱性が不都合に低下してしまい、下部絶縁体層13を形成する際に断線等の不具合が発生するおそれがある。

【0056】

特に、絶縁体層20として形成する絶縁性セラミック厚膜層の材料として、アルミナ、マグネシア、フォルステライト、ジルコニア等の高耐熱材料を用いる場合、焼成後の表面モ

10

20

30

40

50

ルホロジーはその粉末原料の粒径に依存し易い傾向にある。よって、絶縁性セラミック厚膜層に用いるセラミック粉末原料は極力微細であることが好ましい。

【0057】

本発明者らの知見によれば、絶縁性セラミック厚膜層に生じる凹凸の大きさ（高さ又は深さ）は、原料粉末粒径の約倍程度となる傾向にある。よって、具体的には、原料粉末の平均粒径が、下部電極層12の厚さに応じて許容される凹凸の大きさの1/2以下であることが好ましい。より具体的には、その平均粒径が、好ましくは2 μm以下、より好ましくは1 μm以下、更に好ましくは0.6 μm以下が望ましい。また、この平均粒径が細くなりすぎると、絶縁性セラミック厚膜層の形成に厚膜ペーストを用いるときに、そのレオロジー調整が困難になり易いので、平均粒径は0.1 μm以上が好ましい。

10

【0058】

また、絶縁体層20の具体的な他の形態としては、セラミックス材料又は分子中にセラミックス成分が結合した有機材料（金属アルコキシドやM-O結合を含むカルボン酸等の有機酸の金属塩等）が溶解又は分散されて成る溶液（前駆体溶液）を基板11に塗布した後、その塗膜を焼成して得られる絶縁性セラミック層が挙げられる。

【0059】

このような絶縁性セラミック層の構成材料としては、電気絶縁性を有し、下部絶縁体層13及び発光層14を汚染するおそれが殆どなく、基板11の耐熱温度以下での焼成が可能であり、且つ下部電極層12との十分な接着（密着）強度が得られるものが望ましく、さらに熱膨張係数が基板11と略同等であるものがより望ましい。具体的には、厚膜グリーンを焼成して得られる上述した絶縁性セラミック厚膜層に用いたものと同様のセラミックス材料が挙げられる。

20

【0060】

また、この場合の絶縁体層20の膜厚は、絶縁性セラミック厚膜層について述べたのと同様に、例えば、基板11として典型的な純度96~99%程度のアルミナ基板を用いる場合、下限厚さが5~10 μm以上であると好ましく、上限厚さとしては、好ましくは100 μm、より好ましくは20 μm以下とされる。

【0061】

なお、塗膜の焼成によって形成される絶縁性セラミック層のみで絶縁体層20を構成するには、前駆体溶液の一回の塗布で形成される厚さを大きくすればよいが、その厚さに制限がある場合には、塗布・焼成による成膜を複数回実施する必要があることがある。よって、このような場合には、基板11の凹み欠陥が比較的小さい（低い又は浅い）ときに特に有効である。

30

【0062】

（下部電極層12）

下部電極層12は、複数の帯状電極が一定間隔でストライプ状に一定方向に延在するように、基板11及び絶縁体層20から成る複合基板上に配設されて成っている。この下部電極層12は、所定の高導電性が発現され、且つ後述する厚膜誘電体層131が形成される時の高温酸化性雰囲気によって損傷を受け難く、さらに、後述する下部絶縁体層13及び発光層14との反応性が極力低い材料で構成されることが好ましい。

40

【0063】

かかる材料としては、Au、Pt、Pd、Ir、Ag等の貴金属、Au-Pd、Au-Pt、Ag-Pd、Ag-Pt等の貴金属合金、Ag-Pd-Cu等の貴金属を主成分とし卑金属元素が添加された合金が好ましい例として挙げられる。これらの金属材料を用いると、特に高温酸化性雰囲気に対する耐性が十分に高める。或いは、Ni、Cu等の卑金属を用いこともでき、この場合には、後述する厚膜誘電体層131を焼成する際の酸素分圧をこれらの卑金属が不都合な程度に酸化されない範囲に設定することが望ましい。

【0064】

（下部絶縁体層13及び上部絶縁体層15）

下部絶縁体層13は、高輝度且つ低電圧駆動が可能なEL素子1を実現するため、高誘電

50

率で且つ高耐圧であることが望ましい。EL素子1における下部絶縁体層13は、図2に示す如く、下部電極層12上に形成された厚膜誘電体層131、誘電体層132、及び薄膜絶縁体層133が順に積層されて成る積層体である。この下部絶縁体層13の大部分を、厚膜誘電体層131で形成することにより、下部絶縁体層として薄膜誘電体層のみを用いた場合に比して100倍以上の高誘電率が達成される。

【0065】

ここで、厚膜誘電体層131は、いわゆる厚膜法により形成される誘電体層、すなわち、粉末状の絶縁体材料を焼成して形成されるセラミック層である。この厚膜誘電体層131の構成材料は特に限定されないが、例えば、 BaTiO_3 、 $(\text{Ba}_x\text{Ca}_{1-x})\text{TiO}_3$ 、 $(\text{Ba}_x\text{Sr}_{1-x})\text{TiO}_3$ 、 PbTiO_3 、PZT、PLZT等のペロブスカイト構造を持った(強)誘電体材料や、PMN($\text{Pb}(\text{Mg}_{1/3}\text{Nb}_{2/3})\text{O}_3$)等に代表される複合ペロブスカイトリラクサー型強誘電体材料、 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 、 $\text{SrBi}_2\text{Ta}_2\text{O}_9$ 等に代表されるピスマス層状化合物、 $(\text{Sr}_x\text{Ba}_{1-x})\text{Nb}_2\text{O}_6$ 、 PbNb_2O_6 等に代表されるタングステンブロンズ型強誘電体材料が好ましく用いられる。

【0066】

これらのなかでは、より高い誘電率を達成でき且つ焼成処理が比較的容易な観点から、 BaTiO_3 やPZT、PMN等のペロブスカイト構造の強誘電体材料がより好ましく、さらにそれらのなかでも化学組成中に鉛原子を含む誘電体材料が特に好ましい。かかる鉛を含む誘電体材料は、酸化鉛の融点が 888°C と低く、且つ酸化鉛と他の酸化物系材料(例えば SiO_2 や CuO 、 Bi_2O_3 、 Fe_2O_3 等)との間で $600\sim 800^\circ\text{C}$ 程度の低温で液相が形成されるため、適切な焼結助剤を用いることにより低温での焼成が簡便となり、また、極めて高い誘電率が発現される。

【0067】

このような鉛を含む誘電体材料としては、例えばPZTやPLZT(Laを添加した $\text{PbZrO}_3-\text{PbTiO}_3$ 固溶体)等のペロブスカイト構造誘電体材料、PMN($\text{Pb}(\text{Mg}_{1/3}\text{Nb}_{2/3})\text{O}_3$)等に代表される複合ペロブスカイトリラクサー型強誘電体材料、 PbNb_2O_6 等に代表されるタングステンブロンズ型強誘電体材料を好ましく用いることができる。これらは、 800°C 前後の焼成温度で比誘電率1000以上の誘電体層を簡易に形成することができ、特にPMN等の複合ペロブスカイトリラクサー型強誘電体材料を用いると、比誘電率が10000を超える高誘電率を示す誘電体を得ることも可能である。

【0068】

厚膜誘電体層131上に形成された誘電体層132は、厚膜誘電体層131の表面を被覆するための層であり、その誘電率は極力高い方が望ましく、好ましくは比誘電率が100以上、より好ましくは500以上とされる。このような高誘電率が発現される誘電体材料としては、上述した厚膜誘電体層131に好適に用いられる材料と同種の材料が挙げられる。また、誘電体層132の膜厚は、厚膜誘電体層131表面に生じ得る微小な凹凸が十分に埋め込まれる程度の厚さとされ、具体的には、例えば、好ましくは $0.5\mu\text{m}$ 以上、より好ましくは $1\mu\text{m}$ 以上、更に好ましくは $2\mu\text{m}$ 以上とされる。なお、かかる微細凹凸の埋め込みを主目的とする場合には、誘電体層132の膜厚は $10\mu\text{m}$ を超える必要はない。

【0069】

誘電体層132上に形成された薄膜絶縁体層133及び上部絶縁体層15は、発光層14の両側界面における電子状態の制御を容易にし、発光層14への電子注入を安定化させると共にその効率を高めるためのものである。これらの薄膜絶縁体層133及び上部絶縁体層15が発光層14を中心にして対称的に配置されることにより、発光層14の両界面の電子状態が対称的となるので、交流駆動時の発光特性の正負対称性が改善される。これらの薄膜絶縁体層133及び上部絶縁体層15は、絶縁耐圧を担保する機能を有する必要はなく、膜厚は比較的薄くてよく、好ましくは $10\sim 1000\text{nm}$ 、より好ましくは $20\sim$

200 nm程度とされる。

【0070】

また、薄膜絶縁体層133及び上部絶縁体層15の比抵抗は、好ましくは $10^8 \Omega \cdot \text{cm}$ 以上、より好ましくは $10^{10} \sim 10^{18} \Omega \cdot \text{cm}$ オーダーとされる。さらに、これらの構成材料は特に制限されないが、具体的には比誘電率が好ましくは3以上の物質から構成されると好適である。このような構成材料としては、例えば酸化ケイ素(SiO_2)、窒化ケイ素(Si_3N_4)、酸化タンタル(Ta_2O_5)、酸化イットリウム(Y_2O_3)、ジルコニア(ZrO_2)、シリコンオキシナイトライド(SiON)、アルミナ(Al_2O_3)等が挙げられる。

【0071】

発光層14は、EL効果が発現される無機蛍光体から成る発光体材料で構成され、一般に用いられる公知の材料を制限なく使用できる。このような発光体材料としては、例えば、黄橙色発光を示すMnを添加したZnSが挙げられる。また、フルカラーディスプレイ用には、赤色、緑色、青色の3原色に発光する発光体材料をマトリクス状にセル配置すればよい。このような発光体材料としては、青色発光のCeを添加したSrSやTmを添加したZnS、赤色発光のSmを添加したZnSやEuを添加したCaS、緑色発光のTbを添加したZnSやCeを添加したCaS、等が挙げられる。

【0072】

また、月刊ディスプレイ誌1998年4月号「最近のディスプレイの技術動向」(田中省作; p. 1~10)に記載されている、ZnS、Mn/CdSSe等の赤色発光体材料、ZnS:TbOF、ZnS:Tb等の緑色発光体材料、SrS:Cr、(SrS:Ce/ZnS)n、CaGa₂S₄:Ce、SrGa₂S₄:Ce等の青色発光体材料、SrS:Ce/ZnS:Mn等の白色発光体材料を用いることもできる。

【0073】

さらに、IDW(International Display Workshop)'97 X. Wu "Multicolor Thin-Film Ceramic Hybrid EL Displays" p593 to 596に開示されている青色発光体材料としてのSrS:Ceを用いてもよい。また、発光層14の膜厚は、特に制限されないが、過度に厚いと駆動電圧が顕著に増大してしまい、過度に薄いと発光効率が低下するので好ましくない。具体的には、発光体材料の種類に依存するものの、好ましくは100~2000 nm程度とされる。

【0074】

上部電極層16は、複数の帯状電極が一定間隔でストライプ状に下部電極層12の延在方向と直交する平面方向に延在するように、上部絶縁体層15状に配設されて成っている。この上部電極層16は、EL素子1がトップ・エミッションタイプであるため、透明導電材料から構成される。かかる透明導電材料としては、In₂O₃、SnO₂、ITO、又はZnO-Alといった酸化物導電性材料等を用いることができる。上部電極層16の膜厚は、0.2~1 μmとすればよい。

【0075】

このように構成されたEL素子1を製造する方法の一例について以下に説明する。まず、表面研磨が施されたセラミックス基板、ガラスセラミックス基板、及び結晶化ガラス基板等から成る基板11を準備する。次に、この基板11上に、絶縁体層20を焼成により形成して複合基板10を得る(第1工程)。

【0076】

絶縁体層20として、厚膜グリーンを焼成して得られる上述した絶縁性セラミック厚膜層とするときの具体的な方法としては、一般に用いられる厚膜形成法を例示できる。すなわち、まず、絶縁性セラミック厚膜原料粉末に必要な応じて有機バインダーや分散材、溶剤等を混合して厚膜ペーストを作製する。次に、この厚膜ペーストを、スクリーン印刷法、ダイコーター、キャストコーター、ロールコーター等の適宜の方法を用いて基板11の一側上に直接塗布し、乾燥させて厚膜グリーンを形成する。次いで、この厚膜グリーンを所

10

20

30

40

50

定の温度で焼成して絶縁体セラミック厚膜層を得る。

【0077】

また、厚膜グリーンの形成方法として、厚膜ペーストをキャスト成膜したグリーンシートを形成し、これを基板11上に積層する方法を採用してもよい。これらのなかでも、特にスクリーン印刷法等の厚膜ペーストを基板上に直接塗布する方法を用いれば、流動性を有する厚膜ペーストが、厚膜グリーン形成時に基板11表面に存在する凹部に流れ込んで凹部が十分に埋め込まれる。

【0078】

また、絶縁体層20を形成するための他の方法として、絶縁体層20を形成するための誘電体材料の前駆体溶液を複合基板10に塗布し、その塗膜を焼成して絶縁体層20を得る方法（溶液塗布焼成法）を挙げることができる。かかる溶液塗布焼成法としては、ゾルゲル法やMOD（Metallo-Organic Decomposition）法を例示できる。

10

【0079】

ここで、ゾルゲル法とは、一般には溶媒に溶解させた金属アルコキシドに所定量の水を加え、加水分解、重縮合反応させて得られる分子中にM-O-M結合を有するゾルの前駆体溶液を基板11の一側に塗布し、その塗膜を焼成することによって絶縁体層20を形成する方法である。また、MOD法とは、M-O結合を持つカルボン酸の金属塩等を有機溶媒に溶解させて調製した前駆体溶液を基板11に塗布し、その塗膜を焼成することによって絶縁体層20を形成する方法である。なお、前駆体溶液とは、ゾルゲル法、MOD法等の膜形成法において原料化合物が溶媒に溶解して生成される中間化合物を含む溶液をいう。

20

【0080】

これらのゾルゲル法とMOD法とは完全に別個に用いられる方法ではなく、相互に組み合わせて使用することが一般的である。例えば、PZTから成る薄膜を形成する際、Pb源（ソース）として酢酸鉛を用い、Ti、Zr源としてその金属アルコキシドを用いて溶液を調製することができる。

【0081】

或いは、ゾルゲル法とMOD法の二つの方法を総称してゾルゲル法と呼ぶ場合もあり、いずれの場合も前駆体溶液を基板11に塗布し、焼成することによって絶縁体層20を形成することから、本発明においては、両方法を総称して「溶液塗布焼成法」という。また、本発明においては、サブミクロンサイズの誘電体粒子と誘電体の前駆体溶液とを混合した溶液も「前駆体溶液」に含まれるものとし、その溶液を基板11に塗布して焼成する方法も溶液塗布焼成法に含まれるものとする。

30

【0082】

このような溶液塗布焼成法を用いると、ゾルゲル法及びMOD法のいずれの場合も、絶縁体層20を構成する誘電体化合物がサブミクロン以下のオーダーで均一に混合されるため、前出の厚膜形成法のような本質的にセラミックス粉体の焼結による手法に比して、極めて低温の処理で緻密な誘電体を合成することが可能となる。また、溶液塗布焼成法を用いると、前駆体溶液を塗布し焼成する工程を経るので、基板11の凹部に形成される絶縁体層20は比較的厚くなり、逆に凹部以外の部分（凸部）に形成される絶縁体層20は比較的薄くされる。

40

【0083】

また、溶液塗布焼成法によって、絶縁体層20を一回の塗布及び焼成で得るために、前駆体溶液に多価アルコールや分子中に極性基を有する高分子有機物から成る成膜助剤を加えてもよい。こうすれば、一回の塗布焼成で厚さ0.5～1μmの絶縁体層20を形成し易くできる。このような成膜助剤としては、例えば、1,3-プロパンジオールやネオペンチルグリコール等のアルカンジオール類、ポリエチレングリコールやポリプロピレングリコール等のグリコール類、又は、ポリビニルピロリドンやポリビニルアセトアミド、ヒドロキシプロピルセルロース等の有極性高分子類等が挙げられる。

【0084】

50

次に、複合基板 10 における絶縁体層 20 上に、ストライプ状の下部電極層 12 を形成する（第 2 工程）。その方法は、特に制限されず、例えば、粉末金属ペースト、有機金属ペースト（レジネート金属ペースト）を用いた印刷法、或いは一般に用いられるエッチプロセス等を用いて形成できる。

【0085】

次いで、下部電極層 12 が形成された複合基板 10 上に、下部絶縁体層 13 を形成する（第 3 工程）。この工程では、まず、厚膜誘電体層 131 を上述した厚膜形成法又は溶液塗布焼成法により形成した後、その上に溶液塗布焼成法により誘電体層 132 を形成する。それから、その上に、薄膜絶縁体層 133 を気相堆積法によって形成する。先にも一部言及したが、気相堆積法としては、スパッタリング法や蒸着法等といった PVD 法（物理的気相堆積法）や CVD 法（化学的気相堆積法）を好ましく用いることができる。 10

【0086】

さらに、こうして形成した下部絶縁体層 13 上に発光層 14 を形成する（第 4 工程）。発光層 14 の形成には、上述した気相堆積法を用いることができる。より具体的には、発光層 14 として例えば SrS : Ce から成る蛍光発光体層を形成するには、H₂S 雰囲気下、エレクトロンビーム蒸着法により成膜中の基板温度を 500 ~ 600 °C に保持して形成する方法が挙げられ、こうすれば、高純度の発光層 14 を得ることができる。

【0087】

また、このように蛍光発光体層を形成した後、アニール処理を施すことが好ましい。このアニール処理は、蛍光発光体層が露出した状態で行ってもよく、キャップアニールとして、発光層 14 上に上部絶縁体層 15 を形成した後、或いは、さらに上部電極層 16 を形成した後に実施してもよい。最適なアニール温度は発光層 14 を構成する蛍光体材料によって異なり、例えば SrS : Ce の場合、好ましくは 500 °C 以上、特に好ましくは 600 °C 以上で且つ厚膜誘電体層 131 の焼成温度以下とされる。また、アニール処理のプロセス時間は 10 ~ 600 分とすることが好ましい。さらに、アニール処理は Ar 雰囲気中で行うことが好ましい。 20

【0088】

また、発光層 14 として、SrS : Ce やバリウムチオアルミネート等を含む蛍光発光体層を形成する場合には、真空中又は還元中雰囲気下で 500 °C 以上といった高温での成膜と、その後の高温アニール処理が必要となる。なお、先述した文献（International Display Workshop）'97 X. Wu "Multicolor Thin-Film Ceramic Hybrid EL Displays" p593 to 596）には SrS : Ce の発光層を H₂S 雰囲気下、エレクトロンビーム蒸着法により形成すると、高純度の発光層が得られる旨記載されている。 30

【0089】

次いで、発光層 14 上に、上部絶縁体層 15 を薄膜絶縁体層 133 と同様に基層堆積法によって形成した後、その上にストライプ状の上部電極層 16 を PVD 法等の公知の方法で形成し（第 5 工程）、EL 素子 1 を得る。

【0090】

このように構成された EL 素子 1 及びその製造方法によれば、凹部を有する基板 11 上の表面が絶縁体層 20 によって緻密に覆われるので、複合基板 10 の表面平坦性が十分に高められる。よって、下部絶縁体層 13 の膜厚を過度に厚くせずとも、下部絶縁体層 13 の膜厚変動を防止できる。したがって、EL 素子 1 の局所的な発光特性の異常や耐圧欠陥の発生を十分に抑止できる。また、下部絶縁体層 13 を過度に厚くしなくてもよいので、EL 素子 1 の発光ボケを抑制でき、EL ディスプレイを構成したときに、画像鮮明度の低下を防止できる。 40

【0091】

また、絶縁体層 20 がセラミックス層から成る非ガラス体で構成されるので、高温リフローによる複合基板 10 の平坦化が不要であり、高温熱処理によってサーマルバジェットが悪化してしまい複合基板 10 に反りが発生することを抑制できる。さらに、絶縁体層 20 50

と基板 1 1 との熱膨張係数を整合させることができるので、これによっても反りの発生を防止できる。

【0092】

またさらに、絶縁体層 2 0 を焼成体から成る非ガラス体とするので、絶縁体層 2 0 と下部電極層 1 2、絶縁体層 2 0 と下部絶縁体層 1 3 の各層、さらに絶縁体層 2 0 と発光層 1 4 との反応が抑止される。また、そのみならず、絶縁体層 2 0 がバリア層として機能し、基板 1 1 と下部電極層 1 2、基板 1 1 と下部絶縁体層 1 3 の各層、さらに基板 1 1 と発光層 1 4 との反応も有効に防止される。よって、各層の組成変化や物性変化、特に下部絶縁体層 1 3 の厚膜誘電体層 1 3 1 の特性変化に起因する E L 素子 1 の性能劣化を十分に防止できる。

10

【0093】

このような絶縁体層 2 0 のバリア効果は、絶縁体層 2 0 を高耐熱性セラミックス材料、特にアルミナ、マグネシア、ジルコニア、チタニアで構成した場合に特に顕著に発現される。さらに、絶縁体層 2 0 を厚膜誘電体層 1 3 1 と同一の結晶系や組成系の誘電体セラミックス材料で構成される絶縁性セラミック厚膜層とすれば、厚膜誘電体層 1 3 1 を形成するための焼成時に、厚膜誘電体層 1 3 1 が絶縁体層 2 0 と反応することに起因する厚膜誘電体層 1 3 1 の特性劣化を一層抑制できる。また、絶縁体層 2 0 により、基板 1 1 と厚膜誘電体層 1 3 1 との距離が増大され、基板 1 1 と厚膜誘電体層 1 3 1 との反応をも十分に抑制でき、厚膜誘電体層 1 3 1 の特性劣化を更に一層抑制できる。

【0094】

さらに、絶縁体層 2 0 を溶液塗布焼成法により形成した場合、複合基板 1 0 の表面平坦性を一層向上でき、表面粗さをより軽減することができる。よって、下部電極層 1 2 の断線等を十分に防止でき、その必要厚さを従来に比して薄くできる。またさらに、このように溶液塗布焼成法を用いると、基板 1 1 の凹部に形成される絶縁体層 2 0 は比較的厚くなり、逆に凸部に形成される絶縁体層 2 0 は比較的薄くなるので、基板 1 1 の凹凸や段差が絶縁体層 2 0 の表面に反映され難くなり、複合基板 1 0 の表面平坦性を一層向上できる。

20

【0095】

加えて、絶縁体層 2 0 を形成するのにスクリーン印刷法等の厚膜ペーストを基板上に直接塗布して焼成する厚膜形成法を用いれば、基板 1 1 表面に存在する凹部の埋め込みが十分となり、基板 1 1 の凹み欠陥を一層良好に補修でき、平坦性をより高めることができる。

30

【0096】

また、発光層 1 4 として、S r S : C e 等の高温での成膜及びその後の高温アニール処理が必要となる蛍光発光体層を形成する場合、従来の構成の E L 素子 9 (図 1 1 参照) を製造しようとする、基板 9 1 と下部絶縁体層 9 3 との反応、元素拡散による発光層 9 4 への悪影響が避けられないのに対し、本発明の E L 素子 1 では、絶縁体層 2 0 のバリア効果により、各層の反応性が十分に減弱される。よって、E L 素子 1 によれば、このように成膜に際して高温処理が必要な発光層 1 4 を形成する場合にも、従来のような不都合な反応や元素拡散による素子劣化を十分に抑えることができる。したがって、種々の材料からなる発光層 1 4 を形成できるので、汎用性及びプロセス適合性を向上できる。

【0097】

図 4 は、本発明による E L 素子に係る第 2 実施形態の構成の要部を示す斜視図である。また、図 5 は、図 4 における V-V 線に沿う断面の要部を示す模式断面図である。E L 素子 2 は、複合基板 1 0 の代わりに複合基板 7 0 を備えること以外は図 1 に示す E L 素子 1 と同様の構成を有する。複合基板 7 0 は、基板 1 1 の一側に絶縁体層 3 0 (被着層) が形成されたものである。絶縁体層 3 0 は、図 5 に示す如く、絶縁体層 2 0 と同様にして形成された厚膜絶縁体層 3 1 (第 1 の焼成体、第 1 のセラミック層) 上に溶液塗布焼成法によって絶縁性セラミック層から成る絶縁体層 3 2 (第 2 の焼成体、第 2 のセラミック層) が形成された複合層である。

40

【0098】

このように構成された E L 素子 2 によれば、絶縁体層 3 2 が前駆体溶液を塗布して焼成さ

50

れることにより形成されるので、厚膜絶縁体層 3 1 の表面に微細な凹凸が生じている場合、その凹部上の絶縁体層 3 2 は比較的厚く成膜され、凸部上の絶縁体層 3 2 は比較的薄く成膜される。よって、厚膜絶縁体層 3 1 表面の微細な凹凸をも平坦化することができ、複合基板 7 0 の表面平坦性を更に向上できる。また、厚膜絶縁体層 3 1 に絶縁体層 3 2 の前駆体溶液を塗布すると、その前駆体溶液が厚膜絶縁体層 3 1 の微細な内部空隙が浸透し得るので、その状態で焼成を行うことにより、厚膜絶縁体層 3 1 の内部空隙が絶縁体層 3 2 の成分により充填され、より緻密で高強度の絶縁体層 3 0 を形成することが可能となる。

【0099】

ここで、このような絶縁体層 3 0 の形態を、図 6 を参照して模式的に説明する。図 6 は、図 5 に示す E L 素子 2 の断面の要部を拡大して示す模式断面図であり、基板 1 1 と絶縁体層 3 0 との界面近傍の状態を模式的に示すものである。同図において、厚膜絶縁体層 3 1 は、図 3 に示す絶縁体層 2 0 と同様に微視的には結晶粒が緻密に結合された焼成体であり、それと絶縁体層 3 2 との界面近傍には、前駆体溶液がその結晶粒間の空隙に浸透した状態で焼成された領域（つまり含浸領域）が形成され得る。この領域は、厚膜絶縁体層 3 1 を構成する焼成体と絶縁体層 3 2 を構成する絶縁体とが混在、融合又は固溶されて成る言わばバインダーとして機能する複合層 3 3 である。

10

【0100】

このような絶縁体層 3 0 は、厚膜絶縁体層 3 1 にアルミナ、マグネシア、フォルステライト、ジルコニア等の焼結性が比較的悪い高耐熱材料を用いる際に形成され易く、逆に言えば、かかる耐熱材料を用いるときに、厚膜絶縁体層 3 1 と絶縁体層 3 2 の接合性を高めて絶縁体層 3 0 の一体性及び機械強度を高めるのに極めて有効である。

20

【0101】

また、絶縁体層 3 2 が溶液塗布焼成法によって形成されるため、厚膜形成法のような本質的にセラミックス粉体焼結を用いた方法に比して、極めて低温で緻密な酸化物層を形成できる。よって、厚膜絶縁体層 3 1 に焼結性が不十分な高耐熱材料を用いても、低融点ガラス等の焼結助剤を含有せず高純度で且つ緻密な絶縁体層 3 0 を形成することが可能となる。したがって、絶縁体層 3 0 はバリア効果が一層高められるので、基板 1 1 として SiO_2 や B_2O_3 を多量に含む結晶化ガラスやガラスセラミックス系材料を用い且つ厚膜誘電体層 1 3 1 に鉛系強誘電体材料を用いても、両者の反応を十分に防止することができる。なお、E L 素子 2 が奏するこれら以外に作用効果については、E L 素子 1 と同等であるのでここでの詳細な説明は省略する。

30

【0102】

図 7 は、本発明による E L 素子に係る第 3 実施形態の要部を示す模式断面図である。E L 素子 3 は、絶縁体層 2 0 の代わりに絶縁体層 2 5（被着層）を備えること以外は、図 1 に示す E L 素子 1 と同様に構成されたものである。絶縁体層 2 5 は、下部電極層 1 2 及び上部電極層 1 6 が交差する部位に下方領域に、複数の焼成体から成る複数のセラミック層がドット状に配設されたものである。絶縁体層 2 5 は、厚膜形成法又は溶液塗布焼成法により基板 1 1 上の全面にセラミック層を形成した後、マスクパターンを用いて不要部分をエッチングにより除去する方法、エッチ制御が困難な場合には、基板 1 1 上に予めマスクパターンを用いる方法、或いはマスクパターンを併用した印刷法等によって形成することができる。

40

【0103】

このような構成の E L 素子 3 によれば、発光画素を構成する両電極層 1 2，1 5 の交差部位の下方領域に絶縁体層 2 5 が形成され、基板 1 1 のその部位の平坦性が高められるので、発光特性の劣化を十分に防止することができる。また、絶縁体層 2 5 の容積が低減されるので、絶縁体層 2 5 が、万一、基板 1 1 の物性や素子全体の物性又は特性に影響を及ぼすような場合であっても、その影響を軽減することができる利点がある。なお、E L 素子 3 が奏するこれら以外に作用効果については、E L 素子 1 と同等であるのでここでの詳細な説明は省略する。

【0104】

50

図 8 は、本発明による E L 素子に係る第 4 実施形態の要部を示す模式断面図である。E L 素子 4 は、上部電極層 1 6 上に複数の R G B セルを有するカラーフィルタ層 4 0 が設けられたこと以外は、E L 素子 1, 2 と同様な構成を有するものである。このような構成の E L 素子 4 は、発光層 1 4 が白色発光層であるときにフルカラー化を達成するのに有効である。また、図 9 は、本発明による E L 素子に係る第 5 実施形態の要部を示す模式断面図である。E L 素子 5 は、上部電極層 1 6 上に複数の色変換体セルを有する色変換層 5 0 が設けられたこと以外は、E L 素子 1, 2 と同様な構成を有するものである。このような構成の E L 素子 5 は、発光層 1 4 が赤色、緑色又は青色発光層であるときにフルカラー化を達成するのに有効である。

【0105】

10

図 10 は、本発明による E L ディスプレイの好適な一実施形態の構成を示すブロック図である。E L ディスプレイ 1 0 0 は、単純マトリクス駆動方式の F P D であり、交流電源 1 9 (電力供給部) に接続された E L 素子 1 ~ 5 のいずれかに駆動制御回路系 6 0 (制御部) が接続されたものである。駆動制御回路系 6 0 は、E L 素子 1 ~ 5 の下部電極層 1 2 に接続されたデータ側駆動回路 6 1 と、E L 素子 1 ~ 5 の上部電極層 1 6 に接続された走査側駆動回路 6 2 と、これらの駆動回路 6 1, 6 2 が接続されたディスプレイコントロール回路 6 3 を備えている。また、ディスプレイコントロール回路 6 3 は所定電位に接地されており、回路駆動用の直流電源 6 4、並びに、画像データ信号、クロック信号、水平及び垂直同期信号のデータ入力部 6 5 が接続されている。

【0106】

20

このような構成の E L ディスプレイ 1 0 0 においては、データ入力部 6 5 からの画像データ信号等が、ディスプレイコントロール回路 6 3 で処理された後、データ側駆動回路 6 1 及び走査側駆動回路 6 2 に伝達され、線順次走査によって E L 素子 1 ~ 5 の各画素が発光して画像が表示される。なお、データ側駆動回路 6 1、走査側駆動回路 6 2、及びディスプレイコントロール回路 6 3 の具体的な構成としては、例えば、「ディスプレイ」(丸善(株)、平成 5 年 3 月 3 1 日発行) p. 1 8 0 ~ 1 8 1 に記載されたものが挙げられる。

【0107】

なお、本発明による E L 素子及びその製造方法並びに複合基板は、上述した実施形態に限定されるものではなく、例えば、下部絶縁体層 1 3 を、厚膜誘電体層 1 3 1 と薄膜絶縁体層 1 3 3 とで構成してもよい。また、発光層 1 4 に接してこれを挟むように配置された薄膜絶縁体層 1 3 3 及び上部絶縁体層 1 5 は必須ではないが、発光層 1 4 への電子注入を安定化させ且つ注入効率を高める観点より設けることが好ましい。さらに、絶縁体層 2 5 は、下部電極層 1 2 の下方領域にわたって形成されていてもよい。ただし、成膜性及び工程を簡略化する観点からは、被着層は、絶縁体層 2 0, 3 0 の如く、下部絶縁体層 1 3 と発光層 1 4 が形成されている発光領域の全面又は基板 1 1 の表面全体に形成することが好ましい。

30

【0108】

またさらに、発光層 1 4 は単層構造に限らず、例えば膜厚方向に発光層を複数積層した構造の素子にも適用でき、また、種類の相異なる発光層(画素)を平面的にマトリクス状に配置した構造としてもよい。さらにまた、基板 1 1 の表面側のみならず裏面側に被着層としての絶縁体層 2 0, 3 0 を設けてもよい。この場合、基板に印加される熱応力が相殺され、基板 1 1 の反りを一層軽減することが可能となる。また、絶縁体層 3 0 においては、溶液塗布焼成法によって絶縁性セラミック層から成る絶縁体層 3 2 を先に形成し、その上に厚膜絶縁体層 3 1 を設けても構わない。さらに、厚膜絶縁体層 3 1 と絶縁体層 3 2 の積層数はそれぞれ複数であってもよく、この場合単層毎に交互に積層してもよく、複層毎に積層してもよい。

40

【0109】

加えて、複合基板 1 0, 7 0 は、E L 素子以外のエレクトロニクス分野、特に、従来その表面平坦性が不十分であり薄膜デバイス用の基板として使用が困難であったセラミックス基板等に代替させることができ、基板用途の拡大を図り得る。具体的には、例えばサーマ

50

ルヘッド、ハイブリッド I C、薄膜コンデンサ、高周波積層部品等のデバイス用基板として用いることが可能であり、或いは、薄膜 E L 素子以外の F P D 用基板、例えば P D P の背面基板として用いることもできる。また、基板 1 1 は、表面研磨が施されておらずその表面が凹凸形状を成すものを用いてもよい。

【0110】

【実施例】

以下、実施例により本発明をさらに詳細に説明するが、本発明はこれらの実施例に限定されるものではない。

【0111】

〈実施例 1 ～ 1 2〉

（基板の準備）

平面寸法 $5\text{ cm} \times 5\text{ cm} \times 1\text{ mm}$ の 96% アルミナセラミックス基板（京セラ製 A 4 7 6 アルミナ基板；以下、「基板 A」という）、及び、結晶化相として α 石英及び β 石英固溶体を有する軟化点 1060°C の $\text{SiO}_2 - \text{Al}_2\text{O}_3 - \text{MgO}$ 系結晶化ガラスから成る結晶化ガラス基板（以下、「基板 B」という）を、基板表面の反り、うねり、及び傷を除くために表面から約 $100\text{ }\mu\text{m}$ 研磨した。この研磨は、通常のラップ研磨装置を用い、WA 4000 番砥粒にて加重 1700 Pa にて行った。

【0112】

（基板の表面観察）

研磨を施した基板 A の表面を、光学顕微鏡、及び S E M で観察した。その結果、表面に約 $10\text{ }\mu\text{m}$ 径で深さが $5 \sim 10\text{ }\mu\text{m}$ 程度の陥没孔形状の凹部（凹み欠陥）が $500 \sim 1000$ 個/ mm^2 の頻度で点在することが確認された。引き続き、その凹み欠陥が、アルミナセラミックス焼結体内部の空孔に由来するものであるか否かを判定するため、さらにダイヤモンドペーストを用いて同基板 A を鏡面研磨し、その基板表面を S E M で観察した。図 1 2 は、鏡面研磨した基板 A 表面の S E M 写真である。また、他のセラミックス基板の例として、図 1 3 に鏡面研磨したフォスファイトセラミックス基板表面の S E M 写真を参考示す。

【0113】

（複合基板の形成）

上記の（基板の準備）でラップ研磨した基板 A，B の一側上に、スクリーン印刷法により絶縁体層 3 0 と同様の構成を有する絶縁体層を形成し、本発明の複合基板を得た。まず、厚膜絶縁体層 3 1 としての BaTiO_3 、 Al_2O_3 、PMN 厚膜を形成し、さらにその上に、溶液塗布焼成法を用いて絶縁体層 3 2 としての Al_2O_3 、 TiO_2 、P Z T 膜を形成した。

【0114】

（厚膜絶縁体層 3 1 の形成）

厚膜絶縁体層 3 1 は、以下に示す方法で調製した各厚膜ペーストを用い、基板 A，B 上に、焼成後の膜厚が所定厚さとなるように必要回数印刷及び乾燥を繰り返し、印刷乾燥後、ベルト焼成炉を用いて十分な空気を供給した雰囲気下、 850°C で 20 分間焼成することにより形成した。

【0115】

・ BaTiO_3 厚膜ペーストの調製

平均粒径が約 $0.4\text{ }\mu\text{m}$ の高純度水熱合成 BaTiO_3 微粉原料に焼結助剤として微粉化したガラスフリット材（ $\text{ZnO} - \text{SiO}_2 - \text{B}_2\text{O}_3 - \text{PbO}$ 系ガラス）を 5 質量% 添加し、バインダーとして、エチルセルロース（ハーキュレス社製、商品名：N 2 0 0）5 質量% と溶媒として α -ターピネオール 40 ～ 50 質量% を混合することにより調製した。

【0116】

・ Al_2O_3 厚膜ペーストの調製

平均粒径が約 $0.6\text{ }\mu\text{m}$ の低ソーダ $\alpha - \text{Al}_2\text{O}_3$ 微粉原料に同じく焼結助剤として微粉化したガラスフリット材（ $\text{ZnO} - \text{SiO}_2 - \text{B}_2\text{O}_3 - \text{PbO}$ 系ガラス）を 5 質量% 添加

10

20

30

40

50

し、バインダーとして、エチルセルロース（ハーキュレス社製、商品名：N200）5質量%と溶媒として α -ターピネオール40～50質量%を混合することにより調製した。

【0117】

・PMN誘電体ペーストの調製

平均粒径が約0.4 μm の $\text{Pb}(\text{Mg}_{1/3}\text{Nb}_{2/3})\text{O}_3-\text{PbTiO}_3$ （組成比9：1）微粉原料に焼結助剤として $\text{PbO}-\text{CuO}$ を約7質量%添加したものを、バインダーとして、エチルセルロース（ハーキュレス社製、商品名：N200）5質量%と溶媒として α -ターピネオール40～50質量%を混合することにより調製した。

【0118】

（絶縁体層32の形成）

絶縁体層32は、以下の方法で調製した前駆体溶液を基板11上にスピンコーティング法にて塗布し、850℃で15分間焼成することを所望の膜厚となるまで所定回繰り返して形成した。

【0119】

・ Al_2O_3 前駆体溶液の調製

12.3gのアルミニウムトリセブトキシド、6.5gのアセト酢酸エチル、60gのイソプロピルアルコールを混合し、約2時間室温で攪拌して Al_2O_3 前駆体溶液を得た。

【0120】

・ TiO_2 前駆体溶液の調製

24gのイソプロピルアルコールに2.22gのポリビニルピロリドン溶解し、10.90gの酢酸、5.68gのチタニウムテトライソプロポキシドを混合し、1.44gの水を滴下して TiO_2 前駆体溶液を得た。

【0121】

・PZT前駆体溶液の調製

8.49gの酢酸鉛三水和物と4.17gの1.3プロパンジオールを約2時間、加熱攪拌し、透明な溶液を得た。これとは別に3.70gのジルコニウム・ノルマルプロポキシド70質量%1-プロパノール溶液と1.58gのアセチルアセトンを乾燥窒素雰囲気中で30分間加熱攪拌し、これに3.14gのチタニウム・ジイソプロポキシド・ビスアセチルアセトネート75質量%2-プロパノール溶液と2.32gの1,3-プロパンジオールを加え、更に2時間、加熱攪拌した。これら2つの溶液を80℃で混合し、乾燥窒素雰囲気中で2時間加熱攪拌し、褐色透明な溶液を得た。この溶液を130℃で数分間保持することにより副生成物を取り除き、更に3時間加熱攪拌した。この溶液をn-プロパノールで希釈して濃度調整を行い、PZT前駆体溶液を得た。

【0122】

こうして得た実施例1～12の複合基板70における基板11の種類、及び絶縁体層30の性状（厚膜絶縁体層31及び絶縁体層32の性状）を表1に示す。なお、説明の便宜上、厚膜絶縁体層31及び絶縁体層32のうちいずれか一方のみから成る絶縁体層も「複合基板70の絶縁体層30」として表記した（後述する実施例13についても同様とする）。

【0123】

〈比較例1～3〉

実施例1～13で用いたラップ研磨した基板Aを比較例1とした。また、同じくラップ研磨した基板Bを比較例2とした。さらに、グレースドアルミナセラミックス基板（以下、「基板C」という）を比較例3とした。この基板Cは、上記のアルミナ基板（基板A）上に、日本電気硝子（株）製のアルミナ基板グレース用ガラス粉末GA-1と、バインダーとしてのエチルセルロース（ハーキュレス社製、商品名：N200）5質量%と、溶媒としての α -ターピネオール40～50wt%とを混合することにより作製したガラスペーストを印刷塗布し、乾燥後、1100℃-30分焼成して膜厚約40 μm のガラスグレース層を形成したものである。この基板Cについて、表面形状を測定したところ、ガラスグ

10

20

30

40

50

レーズ層側が凸となるように約 $40\ \mu\text{m}$ 程度の反りが生じていることが確認された。

【0124】

〈特性評価〉

(下部電極層の形成)

実施例1～12で得た複合基板70、及び比較例1～3の基板上に、ヘラウスRP2003/237-22%レジネート金ペーストをスクリーン印刷法により塗布し、ベルト焼成炉を用いて十分な空気を供給した雰囲気下、 850°C —20分間焼成を行い、下部電極層12として膜厚約 $0.4\ \mu\text{m}$ のAu電極を形成した。

【0125】

(下部絶縁体層を構成する厚膜絶縁体層の形成)

下部電極層12としてのAu電極上に以下の手順により下部絶縁体層13を構成する厚膜誘電体層131を形成した。まず、上述したのと同様に調製したPMN誘電体厚膜ペーストを焼成後の膜厚が $14\ \mu\text{m}$ になるように、スクリーン印刷による誘電体厚膜ペーストの塗布と乾燥とを所定回繰り返した。印刷乾燥後、ベルト焼成炉を用い、十分な空気を供給した雰囲気下、 750°C —20分間焼成し、厚膜誘電体層131を得た。なお、厚膜誘電体層131の形成に際しては、クリーンルーム内の十分に管理された環境、印刷、焼成装置を用い、パーティクルやゴミ等の異物の巻き込みによる印刷欠陥等の問題で厚膜誘電体層131の特性評価に影響が出ないように十分に留意した。また、基板A上に厚膜誘電体層131の厚さを $23\ \mu\text{m}$ としたものを別途作製し、以下「参考比較例」とした。

【0126】

(参照上部電極の形成)

厚膜誘電体層131を形成した実施例及び比較例の基板上にスパッタ法により外径 $5\ \text{mm}$ 角、膜厚 $1\ \mu\text{m}$ のAu薄膜をステンシルマスクを使用して基板全面に計36点形成し、参照上部電極を形成した。そして、上部参照電極と下部電極層12であるAu電極とを使用し、形成した厚膜誘電体層131の誘電率と絶縁破壊電圧(耐圧)を測定した。誘電率測定はLFインピーダンスメーターを用い、周波数 $100\ \text{kHz}$ にて厚膜誘電体層131の静電容量を測定し、誘電率に換算した。また、絶縁破壊電圧の測定は、菊水電子製の耐電圧試験器を用い、交流 $50\ \text{Hz}$ の電圧を $10\ \text{V}$ ステップにて階段状に印加し、リーク電流が $0.5\ \text{mA}$ 以上に上昇した電圧を絶縁破壊電圧とした。表1に、厚膜誘電体層131の比誘電率及び絶縁破壊電圧の平均値及び最低値を併せて示す。ここで絶縁破壊電圧の最低値を評価したのは次の理由による。

【0127】

▲1▼ 薄膜ELディスプレイは通常単純マトリックス駆動を行うため、特定のデータ電極(コラム電極)に接続される画素中の一画素でも絶縁破壊を起こし短絡状態となった場合、データ電極上の全ての画素に有効な電圧を印加することが不可能となる。こうなると、発光が不可能となるため、ディスプレイにライン状の大きな発光欠陥が発生してしまい、ディスプレイとしては致命的な欠陥となってしまう。

【0128】

▲2▼ さらに、場合によっては絶縁破壊による短絡により、データ電極ドライバー回路の破損や、走査電極(ロウ電極)に接続される走査電極ドライバー回路の破損等の重大な損傷を招く事がある。これは、LCD等のアクティブマトリックス駆動方式のディスプレイでは1画素の欠陥が、その画素だけが不良画素となる点欠陥であることと大きく異なる。従って、薄膜ELディスプレイを構成する上で絶縁破壊をディスプレイパネルの全画素面で発生させないことは絶対的に必要な条件である。

【0129】

▲3▼ 薄膜ELディスプレイに用いる発光層は、一般にPVDやCVD等の気相法で形成され、その典型的な膜厚は $0.5\sim 1\ \mu\text{m}$ 程度であり $1\sim 2\ \text{MV}/\text{cm}$ 程度の絶縁破壊電圧を印加して発光駆動されるため、原理的にはEL素子自体に印加される電圧(典型的には $150\sim 200\ \text{V}$ 以上)の大部分が発光層に印加されている。ところが上記の方法で形成された発光層の膜面内には、通常多数の欠陥を含む低耐圧部が存在し、発光層での電

10

20

30

40

50

圧降下が実質的に生じない場所が多数存在する。このため、発光層に積層されている誘電体層の耐圧が E L 素子全体に印加される電圧に耐え得ない場合、E L 素子の絶縁破壊が非常に高い頻度で発生してしまう。よって、歩留まり良く E L ディスプレイを製造する上で、誘電体層単独での絶縁耐圧は、E L 素子に印加する電圧以上であることが必要条件となる。

【0130】

そこで、本方法による厚膜誘電体層の最低耐圧の測定結果は、例えば、面積が 900 mm^2 である誘電体厚膜の耐圧値と等価になる。すなわち、例えば一画素を $300\text{ }\mu\text{ m}$ 角としたマトリックスディスプレイを形成する場合に換算して 10000 画素 (100×100 画素配列) の小形薄膜 E L ディスプレイパネルを、本実施例の複合基板を用いて作製した

10

【0131】

【表 1】

	基板	絶縁体層 30		厚膜誘電体層 131		
		厚膜絶縁体層 31 (種類/膜厚)	絶縁体層 32 (種類/膜厚)	平均耐圧 (V)	最低耐圧 (V)	比誘電率 (一)
実施例 1	A	BT0/ $6\text{ }\mu\text{ m}$	なし	294	210	2830
実施例 2	A	BT0/ $6\text{ }\mu\text{ m}$	Al_2O_3 / $1\text{ }\mu\text{ m}$	310	220	2960
実施例 3	A	BT0/ $6\text{ }\mu\text{ m}$	TiO_2 / $1\text{ }\mu\text{ m}$	325	240	2880
実施例 4	A	Al_2O_3 / $5\text{ }\mu\text{ m}$	TiO_2 / $1\text{ }\mu\text{ m}$	318	220	2790
実施例 5	A	なし (絶縁体層 32)	TiO_2 / $4\text{ }\mu\text{ m}$	283	200	2860
実施例 6	B	BT0/ $8\text{ }\mu\text{ m}$	なし	268	190	2580
実施例 7	B	BT0/ $8\text{ }\mu\text{ m}$	TiO_2 / $1\text{ }\mu\text{ m}$	304	220	2730
実施例 8	B	なし (絶縁体層 32)	TiO_2 / $4\text{ }\mu\text{ m}$	288	200	2020
実施例 9	A	PMN/ $10\text{ }\mu\text{ m}$	なし	315	240	3080
実施例 10	A	PMN/ $10\text{ }\mu\text{ m}$	PZT/ $2\text{ }\mu\text{ m}$	328	250	3120
実施例 11	B	PMN/ $10\text{ }\mu\text{ m}$	PZT/ $2\text{ }\mu\text{ m}$	258	220	2430
実施例 12	A	BT0/ $2\text{ }\mu\text{ m}$	なし	265	160	2810
比較例 1	A	なし	なし	223	140	2720
比較例 2	B	なし	なし	146	90	570
比較例 3	C	なし	なし	134	80	100
参考比較例 *	A	なし	なし	362	200	2710

20

30

40

脚注：* 参考比較例は、厚膜誘電体層 131 の厚さが $23\text{ }\mu\text{ m}$ である。

50

【0132】

表1より、本発明の絶縁体層30を有する複合基板70のうち基板11として基板Aを用いたものの上に形成された厚膜誘電体層131は、平均耐圧の向上と共に、最低耐圧が160V以上と高い値を示すことが確認された。特に、基板Aの表面に認められた凹み欠陥深さの約1/2以上の厚さに相当する膜厚4~6 μm とした厚膜誘電体層131を備えると、最低耐圧が200V以上と大幅に改善されることが確認された。

【0133】

これに対し、比較例1~3では、耐圧が十分に向上されないことが確認された。特に、基板Bのみを用いた比較例2では、厚膜誘電体層131の比誘電率及び耐圧共に実施例に比して大幅に低下している。これは鉛系誘電体であるPMN厚膜が、結晶化ガラス中のSiO₂成分と反応したことによると推定される。また、参考比較例より、基板Aのみを用いた場合、最低耐圧200Vを得るためには厚膜誘電体層を23 μm と過度に厚くする必要があることが確認された。

10

【0134】

また、厚膜絶縁体層として8 μm 厚のBTOを形成した実施例6の複合基板表面を光学顕微鏡で観察評価した結果、基板A表面に認められた凹み欠陥は全く観察されず、僅かに1 μm 程度の浅い窪み（この程度の窪み形状はEL特性には全く影響しない）が極少数確認されるのみであった。

【0135】

〈実施例13~24〉

20

薄膜絶縁体層133を有しないこと以外は図4に示すEL素子2と同等の構成を有する薄膜EL素子を以下の手順で作製した。まず、実施例1~12と同様にして得た複合基板70上に、フォトリソ法を用いて幅0.4mm、間隔0.1mmの多数のストライプ状にパターンニングした下部電極層12を形成した。次いで、上記の（下部絶縁体層を構成する厚膜絶縁体層の形成）と同様にして厚膜誘電体層131を形成した。次に、溶液塗布焼成法を用いて誘電体層132を形成した。この溶液塗布焼成法では、実施例で用いたものと同じPZT前駆体溶液を使用した。具体的には、この前駆体溶液を、厚膜誘電体層131の表面にスピンコーティング法にて塗布し、700℃で15分間焼成することを繰り返し、膜厚2 μm の表面平坦性に優れる誘電体層132を得た。

【0136】

30

さらに、その複合基板を200℃に加熱した状態で、MnをドーピングしたZnS蒸着源を用い、ZnS:Mnからなる厚さ0.7 μm の発光層14を蒸着法により形成した後、真空中において500℃で10分間アニール処理した。次いで、上部絶縁体層15としてAl₂O₃薄膜を、上部電極層16としてITO薄膜をそれぞれスパッタリング法により順次形成することにより、複数種のEL素子2を得た。なお、上部電極層16は、成膜時にメタルマスクを用いることにより、幅0.5mmのライン状電極が並ぶストライプ状にパターンニングした。

【0137】

これらのEL素子2について、下部電極層12及び上部電極層16からそれぞれ電極を引き出して各20点、1kHz、パルス幅50 μsec の電界を発光輝度が飽和するまで印加した。その結果、実施例1~12の複合基板をそれぞれ有する各EL素子2（実施例13~24）は、印加電圧130~150Vで良好な電界発光が開始され（この電圧が発光しきい値電圧に相当する。）、更に180V前後の印加電圧で輝度は飽和輝度に近い約8000cd/m²に到達した。また、全測定点で200Vまで電圧を印加しても絶縁破壊現象は発生しなかった。

40

【0138】

〈比較例4~6〉

比較例1~3及び参考比較例の基板を用いたこと以外は、実施例13~24と同様にしてEL素子9と略同等の構成を有するEL素子（比較例4~7）を製造した。そして、実施例13~24と同様にして各EL素子の発光現象を観測した。その結果、比較例1の基板

50

を備える比較例 4 の E L 素子は、電界発光自体は本発明の E L 素子サンプルと同様の特性が観測されたが、測定点 20 点中、3 点が 180 V 前後の飽和輝度に到達する前に絶縁破壊を生じて損傷した。また、残り 17 点中、さらに 2 点が 200 V 印加時に絶縁破壊により破損した。

【0139】

また、参考比較例の基板を備える比較例 7 の E L 素子は、200 V まで電圧を印加した時点で絶縁破壊を生じた点は 1 つのみであったが、大面積のディスプレイパネルを作製する上では問題があり、膜厚をさらに増大させる必要があることが判明した。また、発光面の均一性が不十分であり、到達輝度が約 5000～6000 cd/m² 程度と実施例の E L 素子 2 の約 60～70 % 程度であった。これは、厚膜誘電体層 131（比較例では、絶縁体層 93 に相当）が過度に厚い（23 μm）ため、単位面積あたりの静電容量が減少し、発光層に印加される実効電圧が低下したことと、このように厚い厚膜誘電体層を形成するために積層回数が増加したことに起因して、その表面平坦性が悪化したことが主要因であると推定される。

【0140】

さらに、比較例 2 の基板を備える比較例 5 の E L 素子は、発光が開始する前の 100～150 V の電圧印加時に 20 点中 18 点の測定点が絶縁破壊を生じ、さらに残りの 2 点も 180 V まで電圧を印加しても明確な電界発光が検出されず、しかもこの電圧で絶縁破壊が発生した。これは、厚膜誘電体層 131 が基板 B と反応することで耐圧が低下すると共に、低誘電率化し、発光層 94 に有効な電圧が印加されなかったことが原因と考えられる。

【0141】

【発明の効果】

以上説明したように、本発明の E L 素子及びその製造方法及び E L ディスプレイによれば、発光特性の異常、発光輝度の低下、耐圧欠陥の発生、及び反りを十分に防止して高歩留まりを達成でき、しかも、高精細な F P D デバイスを実現できる。また、本発明の複合基板は、かかる E L 素子や他の発光素子、及び他の電子デバイスを構成するのに極めて好適であり、各種デバイスへの汎用性を高めることができる。

【図面の簡単な説明】

【図 1】本発明による E L 素子に係る第 1 実施形態の構成の要部を示す斜視図である。

【図 2】図 1 における I I - I I 線に沿う断面の要部を示す模式断面図である。

【図 3】図 2 に示す E L 素子 1 の断面の要部を拡大して示す模式断面図である。

【図 4】本発明による E L 素子に係る第 2 実施形態の構成の要部を示す斜視図である。

【図 5】図 4 における V - V 線に沿う断面の要部を示す模式断面図である。

【図 6】図 5 に示す E L 素子 2 の断面の要部を拡大して示す模式断面図である。

【図 7】本発明による E L 素子に係る第 3 実施形態の要部を示す模式断面図である。

【図 8】本発明による E L 素子に係る第 4 実施形態の要部を示す模式断面図である。

【図 9】本発明による E L 素子に係る第 5 実施形態の要部を示す模式断面図である。

【図 10】本発明による E L ディスプレイの好適な一実施形態の構成を示すブロック図である。

【図 11】従来の無機 E L 素子の代表的な構成の要部を示す斜視図である。

【図 12】鏡面研磨した基板 A 表面の S E M 写真である。

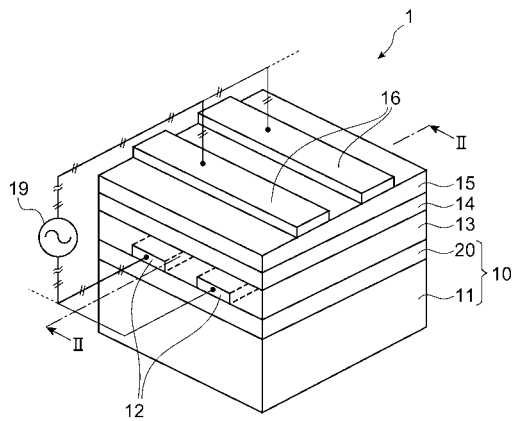
【図 13】鏡面研磨したフォスファイトセラミックス基板表面の S E M 写真である。

【符号の説明】

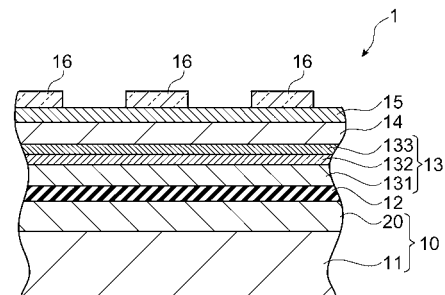
1, 2, 3, 4, 5…E L 素子、10, 70…複合基板、11…基板、12…下部電極層（第 1 の電極層）、13…下部絶縁体層（第 1 の絶縁体層）、14…発光層（E L 層）、15…上部絶縁体層（第 2 の絶縁体層）、16…上部電極層（第 2 の電極層）、19…交流電源（電力供給部）、20, 30, 25…絶縁体層（被着層）、31…厚膜絶縁体層（第 1 の焼成体、第 1 のセラミック層）、32…絶縁体層（第 2 の焼成体、第 2 のセラミック層）、33…複合層、40…カラーフィルタ層、50…色変換層、60…駆動制御回路系（制御部）、61…データ側駆動回路、62…走査側駆動回路、63…ディス

プレイコントロール回路、64…直流電源、65…データ入力部、100…ELディスプレイ、131…厚膜誘電体層、132…誘電体層、133…薄膜絶縁体層、V…ボイド。

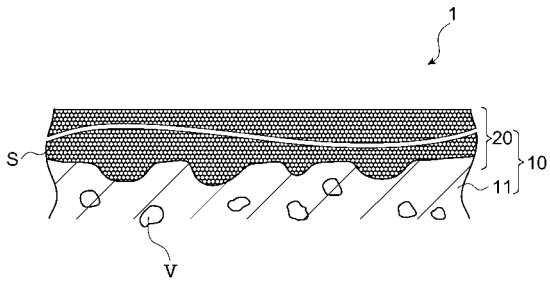
【図 1】



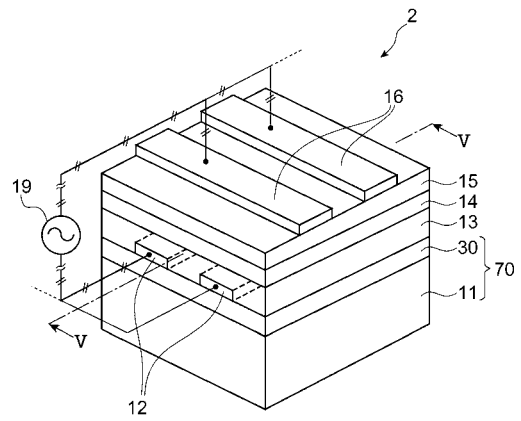
【図 2】



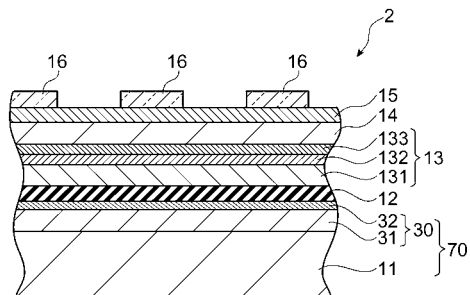
【図 3】



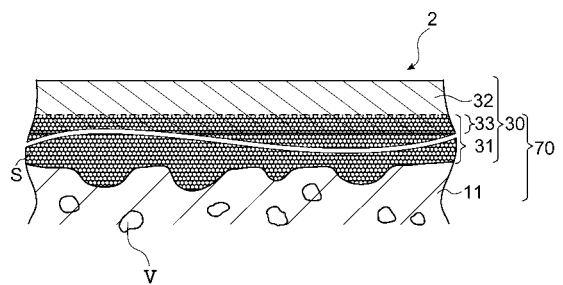
【図 4】



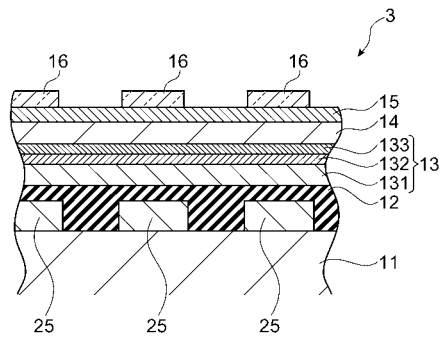
【図 5】



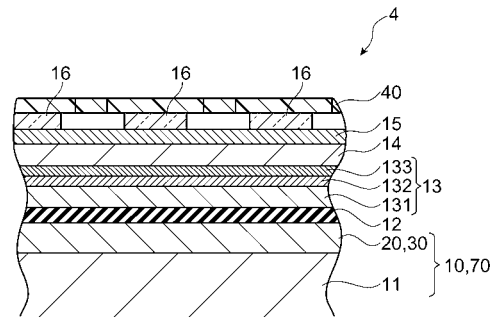
【図 6】



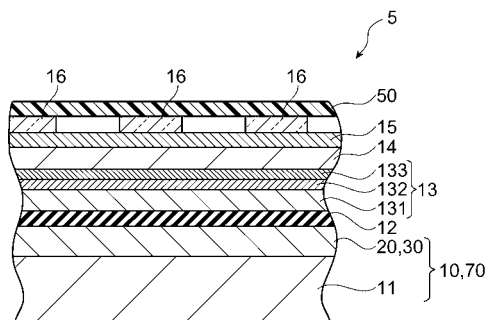
【図 7】



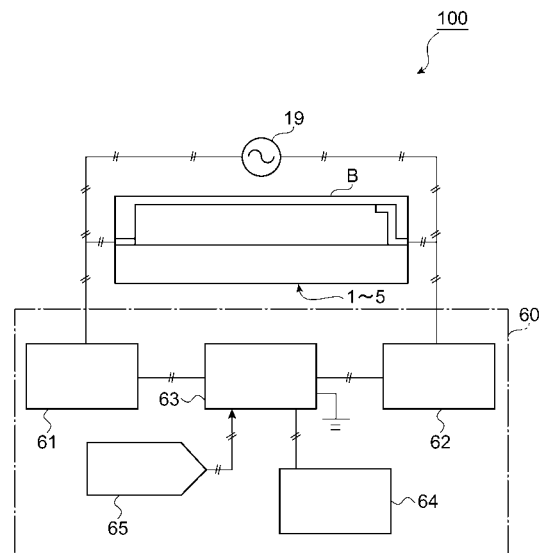
【図 8】



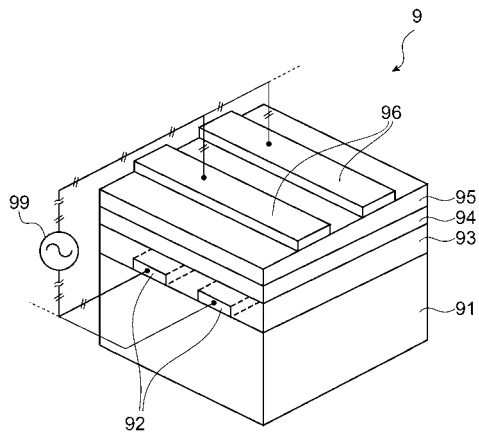
【図 9】



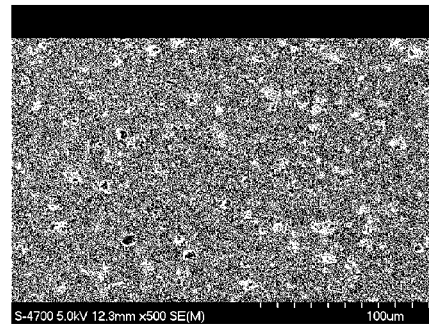
【図 10】



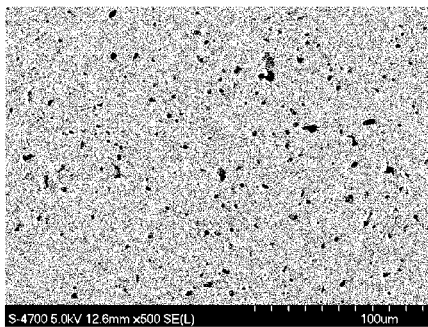
【図 1 1】



【図 1 2】



【図 1 3】



フロントページの続き

(72)発明者 植松 克也

東京都中央区日本橋一丁目13番1号 ティーディーケイ株式会社内

(72)発明者 三輪 将史

東京都中央区日本橋一丁目13番1号 ティーディーケイ株式会社内

Fターム(参考) 3K007 AB17 AB18 BA06 CA01 CA02 CB01 DA02 DA05 DB01 DB02

DC04 EA02 EC00

专利名称(译)	电致发光元件及其制造方法		
公开(公告)号	JP2004158263A	公开(公告)日	2004-06-03
申请号	JP2002321680	申请日	2002-11-05
[标]申请(专利权)人(译)	东京电气化学工业株式会社		
申请(专利权)人(译)	TDK株式会社		
[标]发明人	白川幸彦 大槻史朗 植松克也 三輪将史		
发明人	白川 幸彦 大槻 史朗 植松 克也 三輪 将史		
IPC分类号	H05B33/02 H05B33/10 H05B33/22 H05B33/26		
FI分类号	H05B33/02 H05B33/10 H05B33/22.Z H05B33/26.Z G09F9/30.365 G09F9/30.365.Z H05B33/14.Z		
F-TERM分类号	3K007/AB17 3K007/AB18 3K007/BA06 3K007/CA01 3K007/CA02 3K007/CB01 3K007/DA02 3K007/DA05 3K007/DB01 3K007/DB02 3K007/DC04 3K007/EA02 3K007/EC00 3K107/AA09 3K107/BB01 3K107/CC21 3K107/CC35 3K107/DD12 3K107/DD13 3K107/DD18 3K107/DD95 3K107/DD99 3K107/GG00 5C094/AA05 5C094/AA21 5C094/AA32 5C094/AA36 5C094/AA37 5C094/AA38 5C094/AA43 5C094/AA46 5C094/BA27 5C094/CA19 5C094/DA13 5C094/FA04 5C094/GB10		
代理人(译)	长谷川良树 阿部丰高		
其他公开文献	JP4308501B2		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种EL元件等，其能够通过充分地防止发光特性的异常，发光亮度的降低，耐压缺陷的发生和翘曲而实现高成品率。EL器件（1）是顶部发射型双重绝缘型薄膜无机EL器件，并且形成在包括衬底（11）和具有电绝缘特性的绝缘体层（20）的复合衬底（10）的绝缘体层（20）上。依次层叠下电极层12，下绝缘体层13，发光层14，上绝缘体层15和上电极层16。绝缘体层20由绝缘性陶瓷厚膜层构成，该绝缘性陶瓷厚膜层例如通过使用粉末陶瓷材料在基板11上形成厚膜生坯，然后烧结该厚膜生坯而得到，由此，复合基板10表面平整度得到改善并且显示出阻挡作用。[选择图]图2

