

(19) 日本国特許庁(JP)

再公表特許(A1)

(11) 国際公開番号

W02012/172607

発行日 平成27年2月23日(2015.2.23)

(43) 国際公開日 平成24年12月20日(2012.12.20)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 K	3K107
G09G 3/20 (2006.01)	G09G 3/20 611A	5C080
H01L 51/50 (2006.01)	G09G 3/20 642P	5C380
H05B 33/28 (2006.01)	G09G 3/20 612E	
H05B 33/02 (2006.01)	G09G 3/20 641D	

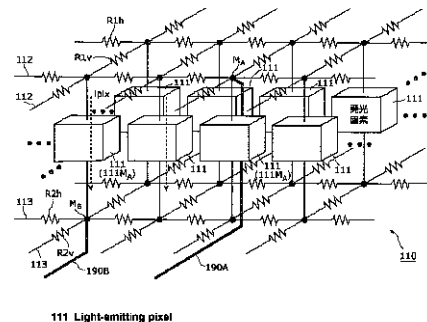
審査請求 有 予備審査請求 未請求 (全 41 頁) 最終頁に続く

出願番号	特願2012-507205 (P2012-507205)	(71) 出願人	000005821
(21) 国際出願番号	PCT/JP2011/003432		パナソニック株式会社
(22) 国際出願日	平成23年6月16日(2011.6.16)		大阪府門真市大字門真1006番地
(81) 指定国	AP (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HU, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW	(74) 代理人	100109210 弁理士 新居 広守
		(72) 発明者	戎野 浩平 日本国大阪府門真市大字門真1006番地 パナソニック株式会社内
		(72) 発明者	加藤 敏行 日本国大阪府門真市大字門真1006番地 パナソニック株式会社内
		Fターム(参考)	3K107 AA01 BB01 CC12 CC14 CC21 CC33 CC43 DD23 DD27 DD39 DD46Y EE03 HH02 HH04 HH05
			最終頁に続く

(54) 【発明の名称】 表示装置

(57) 【要約】

本発明の表示装置(100)は、高電位側及び低電位側の出力電位を出力する可変電圧源(180)と、複数の発光画素が配置された有機EL表示部(110)と、発光画素(111MA)の高電位側の電位、及び、発光画素(111MB)の低電位側の電位を検出する電位差検出回路(170)と、発光画素(111MA)の高電位側の電位と発光画素(111MB)の低電位側の電位との電位差が所定の電位差となるように、可変電圧源(180)から出力される高電位側及び低電位側の出力電位の少なくとも一方を調整する信号処理回路(160)とを備える。



【特許請求の範囲】**【請求項 1】**

高電位側及び低電位側の出力電位を出力する電源供給部と、
複数の発光画素が配置され、前記電源供給部から電源供給を受ける表示部と、
前記表示部内における第 1 の発光画素に印加される高電位側の印加電位、及び、前記表示部内における前記第 1 の発光画素とは異なる第 2 の発光画素に印加される低電位側の印加電位を検出する電圧検出部と、
前記高電位側の印加電位と前記低電位側の印加電位との電位差が所定の電位差となるように、前記電源供給部から出力される前記高電位側及び前記低電位側の出力電位の少なくとも一方を調整する電圧調整部とを備える、
表示装置。

10

【請求項 2】

前記電圧検出部により高電位側の印加電位が検出される発光画素の個数、及び前記電圧検出部により低電位側の印加電位が検出される発光画素の個数の少なくとも一方は、複数である、
請求項 1 に記載の表示装置。

【請求項 3】

前記電圧調整部は、前記電圧検出部で検出された複数の高電位側の印加電位のうち最小の印加電位と、前記電圧検出部で検出された複数の低電位側の印加電位のうち最大の印加電位とのうち少なくとも一方を選択し、当該選択した印加電位に基づいて前記電源供給部を調整する、
請求項 2 に記載の表示装置。

20

【請求項 4】

さらに、
前記第 1 の発光画素に一端が接続され、前記電圧検出部に他端が接続された、前記高電位側の印加電位を前記電圧検出部に伝達する高電位側検出線と、前記第 2 の発光画素に一端が接続され、前記電圧検出部に他端が接続された、前記低電位側の印加電位を前記電圧検出部に伝達する低電位側検出線とのうち少なくとも一方を備える、
請求項 1 に記載の表示装置。

【請求項 5】

前記電圧検出部は、さらに、前記電源供給部により出力される、前記高電位側の出力電位及び前記低電位側の出力電位の少なくとも一方を検出し、
前記電圧調整部は、前記電源供給部により出力される前記高電位側の出力電位と前記低電位側の出力電位との電位差である電源電位差と、前記第 1 の発光画素に印加される高電位側の印加電位と前記第 2 の発光画素に印加される低電位側の印加電位との電位差である画素電位差とを入力し、前記電源電位差と前記画素電位差との電位差に応じて、前記電源供給部から出力される前記高電位側の出力電位及び前記低電位側の出力電位の少なくとも一方を調整する、
請求項 1 に記載の表示装置。

30

【請求項 6】

前記電圧調整部は、前記電源電位差と前記画素電位差との電位差と、前記電源電位差とが、増加関数の関係となるように調整する、
請求項 5 に記載の表示装置。

40

【請求項 7】

前記電圧検出部は、さらに、前記電源供給部と前記複数の発光画素の高電位側とを接続する高電位側電流経路上における電位、及び前記電源供給部と前記複数の発光画素の低電位側とを接続する低電位側電流経路上における電位の少なくとも一方を検出し、
前記電圧調整部は、前記高電位側電流経路上における電位と、前記第 1 の発光画素に印加される高電位側の印加電位との電位差、及び、前記低電位側電流経路上における電位と、前記第 2 の発光画素に印加される低電位側の印加電位との電位差のうち少なくとも一方

50

の電位差である第 1 電位差に応じて、前記電源供給部から出力される前記高電位側の出力電位及び前記低電位側の出力電位の少なくとも一方を調整する、

請求項 1 に記載の表示装置。

【請求項 8】

前記電圧調整部は、前記電源電位差と前記第 1 電位差とが、増加関数の関係となるように調整する、

請求項 7 に記載の表示装置。

【請求項 9】

前記複数の発光画素は、それぞれ、

ソース電極及びドレイン電極を有する駆動素子と、

10

第 1 の電極及び第 2 の電極を有する発光素子とを備え、

前記第 1 の電極が前記駆動素子のソース電極及びドレイン電極の一方に接続され、前記ソース電極及びドレイン電極の他方と前記第 2 の電極との一方に高電位側の電位が印加され、前記ソース電極及びドレイン電極の他方と前記第 2 の電極との他方に低電位側の電位が印加される、

請求項 1 に記載の表示装置。

【請求項 10】

前記複数の発光画素は、行列状に配列されており、

行方向及び列方向の少なくとも一つの方に隣接する前記駆動素子の前記ソース電極及びドレイン電極の他方どうしを接続する第 1 の電源線と、行方向及び列方向に隣接する前記発光素子の前記第 2 の電極どうしを接続する第 2 の電源線とをさらに備え、

20

前記第 1 の電源線と第 2 の電源線を介して前記電源供給部からの電源供給を受ける、

請求項 9 に記載の表示装置。

【請求項 11】

前記第 2 の電極及び前記第 2 の電源線は、前記複数の発光画素に共通して設けられた共通電極の一部を構成しており、前記共通電極の周囲から電位が印加されるように、前記電源供給部と電氣的に接続されている、

請求項 10 に記載の表示装置。

【請求項 12】

前記第 2 の電極は、金属酸化物からなる透明導電性材料で形成されている、

30

請求項 11 に記載の表示装置。

【請求項 13】

前記発光素子は、有機 EL 素子である、

請求項 9 に記載の表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機 EL に代表される電流駆動型発光素子を用いたアクティブマトリクス型表示装置に関し、さらに詳しくは、消費電力低減効果の高い表示装置に関する。

【背景技術】

40

【0002】

一般に、有機 EL 素子の輝度は、素子に供給される駆動電流に依存し、駆動電流に比例して素子の発光輝度が大きくなる。従って、有機 EL 素子からなるディスプレイの消費電力は、表示輝度の平均で決まる。即ち、液晶ディスプレイと異なり、有機 EL ディスプレイの消費電力は、表示画像によって大きく変動する。

【0003】

例えば、有機 EL ディスプレイにおいては、全白画像を表示した場合に最も大きな消費電力を必要とするが、一般的な自然画の場合は、全白時に対して 20 ~ 40 % 程度の消費電力で十分とされる。

【0004】

50

しかしながら、電源回路設計やバッテリー容量は、ディスプレイの消費電力が最も大きくなる場合を想定して設計されることから、一般的な自然画に対して3～4倍の消費電力を考慮しなければならず、機器の低消費電力化及び小型化の妨げとなっている。

【0005】

そこで従来では、映像データのピーク値を検出し、その検出データに基づいて有機EL素子のカソード電圧を調整して、電源電圧を減少させることにより表示輝度をほとんど低下させずに消費電力を抑制するという技術が提案されている（例えば、特許文献1参照）。

【先行技術文献】

【特許文献】

10

【0006】

【特許文献1】特開2006-065148号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

さて、有機EL素子は電流駆動素子であることから、電源配線には電流が流れ、配線抵抗に比例した電圧降下が発生する。そのため、ディスプレイに供給される電源電圧は、電圧降下を補う電圧降下マージンを上乗せして設定されている。電圧降下分を補う電圧降下マージンについても、上述の電源回路設計やバッテリー容量と同様に、ディスプレイの消費電力が一番大きくなる場合を想定して設定されることから、一般的な自然画に対して無駄な電力が消費されていることになる。

20

【0008】

モバイル機器用途を想定した小型ディスプレイでは、パネル電流が小さいので、電圧降下分を補う電圧降下マージンは発光画素で消費される電圧に比べて無視できるほど小さい。しかし、パネルの大型化に伴って電流が増加すると、電源配線で生じる電圧降下が無視できなくなる。

【0009】

しかしながら、上記特許文献1における従来技術においては、各発光画素における消費電力を低減することはできるが、電圧降下分を補う電圧降下マージンを低減することはできず、家庭向けの30型以上の大型表示装置における消費電力低減効果としては不十分である。

30

【0010】

本発明は上述の問題に鑑みてなされたものであり、消費電力低減効果の高い表示装置を提供することを目的とする。

【課題を解決するための手段】

【0011】

上記目的を達成するために、本発明の一態様に係る表示装置は、高電位側及び低電位側の出力電位を出力する電源供給部と、複数の発光画素が配置され、前記電源供給部から電源供給を受ける表示部と、前記表示部内における第1の発光画素に印加される高電位側の印加電位、及び、前記表示部内における前記第1の発光画素とは異なる第2の発光画素に印加される低電位側の印加電位を検出する電圧検出部と、前記高電位側の印加電位と前記低電位側の印加電位との電位差が所定の電位差となるように、前記電源供給部から出力される前記高電位側及び前記低電位側の出力電位の少なくとも一方を調整する電圧調整部とを備えることを特徴とする。

40

【発明の効果】

【0012】

本発明によれば、消費電力低減効果の高い表示装置を実現できる。

【図面の簡単な説明】

【0013】

【図1】図1は、本発明の実施の形態1に係る表示装置の概略構成を示すブロック図であ

50

る。

【図 2】図 2 は、実施の形態 1 に係る有機 E L 表示部の構成を模式的に示す斜視図である。

【図 3 A】図 3 A は、高電位側のモニタ用配線に接続された発光画素の回路構成図である。

【図 3 B】図 3 B は、低電位側のモニタ用配線に接続された発光画素の回路構成図である。

【図 4】図 4 は、実施の形態 1 に係る可変電圧源の具体的な構成の一例を示すブロック図である。

【図 5】図 5 は、本発明の実施の形態 1 に係る表示装置の動作を示すフローチャートである。

10

【図 6】図 6 は、実施の形態 1 に係る必要電圧換算テーブルの一例を示す図である。

【図 7】図 7 は、電圧マージン換算テーブルの一例を示す図である。

【図 8】図 8 は、第 N フレーム ~ 第 N + 2 フレームにおける表示装置の動作を示すタイミングチャートである。

【図 9】図 9 は、有機 E L 表示部に表示される画像を模式的に示す図である。

【図 10】図 10 は、本発明の実施の形態 2 に係る表示装置の概略構成を示すブロック図である。

【図 11】図 11 は、実施の形態 2 に係る可変電圧源の具体的な構成の一例を示すブロック図である。

20

【図 12】図 12 は、本発明の実施の形態 2 に係る表示装置の動作を示すフローチャートである。

【図 13】図 13 は、実施の形態 2 に係る必要電圧換算テーブルの一例を示す図である。

【図 14】図 14 は、本発明の実施の形態 3 に係る表示装置の概略構成を示すブロック図である。

【図 15】図 15 は、実施の形態 3 に係る可変電圧源の具体的な構成の一例を示すブロック図である。

【図 16】図 16 は、第 N フレーム ~ 第 N + 2 フレームにおける表示装置の動作を示すタイミングチャートである。

【図 17 A】図 17 A は、本発明の表示装置が有する表示パネルの構成概略図である。

30

【図 17 B】図 17 B は、本発明の表示装置が有する表示パネルの外周付近の構成を模式的に示す斜視図である。

【図 18】図 18 は、本発明の実施の形態 4 に係る表示装置の概略構成を示すブロック図である。

【図 19】図 19 は、本発明の実施の形態 4 に係る表示装置の電位分布及び検出点配置を表す図である。

【図 20】図 20 は、映像データの階調に対応する、通常の発光画素の発光輝度及びモニタ用配線を有する発光画素の発光輝度を示すグラフである。

【図 21】図 21 は、線欠陥が発生している画像を模式的に示す図である。

【図 22】図 22 は、駆動トランジスタの電流 - 電圧特性と有機 E L 素子の電流 - 電圧特性とをあわせて示すグラフである。

40

【図 23】図 23 は、本発明の表示装置を内蔵した薄型フラット T V の外観図である。

【発明を実施するための形態】

【0014】

本発明に係る表示装置は、高電位側及び低電位側の出力電位を出力する電源供給部と、複数の発光画素が配置され、前記電源供給部から電源供給を受ける表示部と、前記表示部内における第 1 の発光画素に印加される高電位側の印加電位、及び、前記表示部内における前記第 1 の発光画素とは異なる第 2 の発光画素に印加される低電位側の印加電位を検出する電圧検出部と、前記高電位側の印加電位と前記低電位側の印加電位との電位差が所定の電位差となるように、前記電源供給部から出力される前記高電位側及び前記低電位側の

50

出力電位の少なくとも一方を調整する電圧調整部とを備えることを特徴とする。

【0015】

これにより、電源供給部から少なくとも一つの発光画素までに発生する電圧降下量に応じて、電源供給部の高電位側の出力電位及び電源供給部の低電位側の出力電位の少なくとも一方を調整することにより、消費電力を削減することができる。また、高電位側の電源線の電圧降下分布と、低電位側の電源線の電圧降下（上昇）分布とが異なる場合に、異なる発光画素からの電位情報に基づいて電源供給部の出力電位を調整できるので、より効果的に消費電力を削減することが可能となる。

【0016】

また、本発明に係る表示装置の一態様は、前記電圧検出部により高電位側の印加電位が検出される発光画素の個数、及び前記電圧検出部により低電位側の印加電位が検出される発光画素の個数の少なくとも一方は、複数であってもよい。

10

【0017】

また、本発明に係る表示装置の一態様は、前記電圧調整部は、前記電圧検出部で検出された複数の高電位側の印加電位のうち最小の印加電位と、前記電圧検出部で検出された複数の低電位側の印加電位のうち最大の印加電位とのうち少なくとも一方を選択し、当該選択した印加電位に基づいて前記電源供給部を調整してもよい。

【0018】

これにより、検出された高電位側の電位または低電位側の電位のうちいずれかが複数であれば、複数の検出電位のうち最小または最大の電位を選択することができる。よって、電源供給部からの出力電位をより精密に調整することが可能となる。よって、表示部を大型化した場合であっても、消費電力を効果的に削減できる。

20

【0019】

また、本発明に係る表示装置の一態様は、さらに、前記第1の発光画素に一端が接続され、前記電圧検出部に他端が接続された、前記高電位側の印加電位を前記電圧検出部に伝達する高電位側検出線と、前記第2の発光画素に一端が接続され、前記電圧検出部に他端が接続された、前記低電位側の印加電位を前記電圧検出部に伝達する低電位側検出線とのうち少なくとも一方を備えてもよい。

【0020】

これにより、電圧検出部は、第1の発光画素に印加される高電位側の電位、及び、第2の発光画素に印加される低電位側の電位、の少なくとも一方を測定できる。

30

【0021】

また、本発明に係る表示装置の一態様は、前記電圧検出部は、さらに、前記電源供給部により出力される、前記高電位側の出力電位及び前記低電位側の出力電位の少なくとも一方を検出し、前記電圧調整部は、前記電源供給部により出力される前記高電位側の出力電位と前記低電位側の出力電位との電位差である電源電位差と、前記第1の発光画素に印加される高電位側の印加電位と前記第2の発光画素に印加される低電位側の印加電位との電位差である画素電位差とを入力し、前記電源電位差と前記画素電位差との電位差に応じて、前記電源供給部から出力される前記高電位側の出力電位及び前記低電位側の出力電位の少なくとも一方を調整してもよい。

40

【0022】

これにより、電圧検出部が電源供給部から予め定められた発光画素までの電圧降下量を実際に測定できるので、電源供給部の高電位側の出力電位及び電源供給部の低電位側の出力電位の少なくとも一方を、電圧検出部により測定された電圧降下量に応じた最適な電位にできる。

【0023】

また、本発明に係る表示装置の一態様は、前記電圧調整部は、前記電源電位差と前記画素電位差との電位差と、前記電源電位差とが、増加関数の関係となるように調整してもよい。

【0024】

50

また、本発明に係る表示装置の一態様は、前記電圧検出部は、さらに、前記電源供給部と前記複数の発光画素の高電位側とを接続する高電位側電流経路上における電位、及び前記電源供給部と前記複数の発光画素の低電位側とを接続する低電位側電流経路上における電位の少なくとも一方を検出し、前記電圧調整部は、前記高電位側電流経路上における電位と、前記第１の発光画素に印加される高電位側の印加電位との電位差、及び、前記低電位側電流経路上における電位と、前記第２の発光画素に印加される低電位側の印加電位との電位差のうち少なくとも一方の電位差である第１電位差に応じて、前記電源供給部から出力される前記高電位側の出力電位及び前記低電位側の出力電位の少なくとも一方を調整してもよい。

【００２５】

10

これにより、発光画素に印加された電圧と、表示領域外の配線経路上における電圧との電位差を検出することにより、表示領域内のみにおける電圧降下量に応じて電源供給部からの出力電圧を調整することが可能となる。

【００２６】

また、本発明に係る表示装置の一態様は、前記電圧調整部は、前記電源電位差と前記第１電位差とが、増加関数の関係となるように調整してもよい。

【００２７】

また、本発明に係る表示装置の一態様は、前記複数の発光画素は、それぞれ、ソース電極及びドレイン電極を有する駆動素子と、第１の電極及び第２の電極を有する発光素子とを備え、前記第１の電極が前記駆動素子のソース電極及びドレイン電極の一方に接続され、前記ソース電極及びドレイン電極の他方と前記第２の電極との一方に高電位側の電位が印加され、前記ソース電極及びドレイン電極の他方と前記第２の電極との他方に低電位側の電位が印加されてもよい。

20

【００２８】

また、本発明に係る表示装置の一態様は、前記複数の発光画素は、行列状に配列されており、行方向及び列方向の少なくとも一つの方向に隣接する前記駆動素子の前記ソース電極及びドレイン電極の他方どうしを接続する第１の電源線と、行方向及び列方向に隣接する前記発光素子の前記第２の電極どうしを接続する第２の電源線とをさらに備え、前記第１の電源線と第２の電源線を介して前記電源供給部からの電源供給を受けてもよい。

【００２９】

30

また、本発明に係る表示装置の一態様は、前記第２の電極及び前記第２の電源線は、前記複数の発光画素に共通して設けられた共通電極の一部を構成しており、前記共通電極の周囲から電位が印加されるように、前記電源供給部と電氣的に接続されていてもよい。

【００３０】

これにより、表示部の中央付近となるにつれ電圧降下量が大きくなっていくが、特に表示部が大型化した場合に、電源供給部の高電位側の出力電位及び電源供給部の低電位側の出力電位をより適切に調整でき、消費電力を一層削減することができる。

【００３１】

また、本発明に係る表示装置の一態様は、前記第２の電極は、金属酸化物からなる透明導電性材料で形成されていてもよい。

40

【００３２】

また、本発明に係る表示装置の一態様は、前記発光素子は、有機ＥＬ素子であってもよい。

【００３３】

これにより、消費電力が下がることにより発熱が抑えられるので、有機ＥＬ素子の劣化を抑制できる。

【００３４】

以下、本発明の好ましい実施の形態を図に基づき説明する。なお、以下では、全ての図を通じて同一又は相当する要素には同じ符号を付して、その重複する説明を省略する。

【００３５】

50

(実施の形態 1)

本実施の形態に係る表示装置は、高電位側及び低電位側の出力電位を出力する可変電圧源と、複数の発光画素が配置され当該可変電圧源から電源供給を受ける有機 EL 表示部と、当該有機 EL 表示部内における第 1 の発光画素に印加される高電位側の印加電位、及び、第 1 の発光画素とは異なる第 2 の発光画素に印加される低電位側の印加電位を検出する電位差検出回路と、第 1 の発光画素の高電位側の印加電位と第 2 の発光画素の低電位側の印加電位との電位差が所定の電位差となるように、可変電圧源から出力される高電位側及び低電位側の出力電位の少なくとも一方を調整する信号処理回路とを備える。

【0036】

これにより、本実施の形態に係る表示装置は、高い消費電力低減効果を実現する。

10

【0037】

以下、本発明の実施の形態 1 について、図を用いて具体的に説明する。

【0038】

図 1 は、本発明の実施の形態 1 に係る表示装置の概略構成を示すブロック図である。

【0039】

同図に示す表示装置 50 は、有機 EL 表示部 110 と、データ線駆動回路 120 と、書込走査駆動回路 130 と、制御回路 140 と、信号処理回路 165 と、電位差検出回路 170 と、電圧マージン設定部 175 と、可変電圧源 180 と、モニタ用配線 190A 及び 190B とを備える。

【0040】

20

図 2 は、実施の形態 1 に係る有機 EL 表示部 110 の構成を模式的に示す斜視図である。なお、図中上方が表示面側である。

【0041】

同図に示すように、有機 EL 表示部 110 は、複数の発光画素 111 と、第 1 電源配線 112 と、第 2 電源配線 113 とを有する。

【0042】

発光画素 111 は、第 1 電源配線 112 及び第 2 電源配線 113 に接続され、当該発光画素 111 に流れる画素電流 i_{pix} に応じた輝度で発光する。複数の発光画素 111 のうち、予め定められた少なくとも一つの発光画素は、高電位側の検出点 M_A でモニタ用配線 190A に接続されている。また、複数の発光画素 111 のうち、予め定められた少なくとも一つの発光画素は、低電位側の検出点 M_B でモニタ用配線 190B に接続されている。以降、モニタ用配線 190A に直接接続された発光画素 111 をモニタ用の発光画素 111 M_A と記し、モニタ用配線 190B に直接接続された発光画素 111 をモニタ用の発光画素 111 M_B と記す。

30

【0043】

第 1 電源配線 112 は、マトリクス状に配置された発光画素 111 に対応させて、網目状に形成され、有機 EL 表示部 110 の周縁部に配置されている可変電圧源 180 に電氣的に接続されている。可変電圧源 180 から高電位側の電源電位が出力されることにより、第 1 電源配線 112 には可変電圧源 180 から出力された高電位側の電源電位に対応した電位が印加される。一方、第 2 電源配線 113 は、有機 EL 表示部 110 にベタ膜状に形成され、可変電圧源 180 に電氣的に接続されている。可変電圧源 180 から低電位側の電源電位が出力されることにより、第 2 電源配線 113 には可変電圧源 180 から出力された低電位側の電源電位に対応した電位が印加される。図 2 では、第 1 電源配線 112 及び第 2 電源配線 113 の抵抗成分を示すために、第 1 電源配線 112 及び第 2 電源配線 113 を模式的にメッシュ状に図示している。なお、第 2 電源配線 113 は、例えば、有機 EL 表示部 110 の周縁部で表示装置 50 の共通接地電位に接地されていてもよい。

40

【0044】

第 1 電源配線 112 には、水平方向の第 1 電源配線抵抗 R_{1h} と垂直方向の第 1 電源配線抵抗 R_{1v} が存在する。第 2 電源配線 113 には、水平方向の第 2 電源配線抵抗 R_{2h} と垂直方向の第 2 電源配線抵抗 R_{2v} とが存在する。なお、図示されていないが、発光画

50

素 1 1 1 は、書込走査駆動回路 1 3 0 及びデータ線駆動回路 1 2 0 に接続され、発光画素 1 1 1 を発光及び消光するタイミングを制御するための走査線と、発光画素 1 1 1 の発光輝度に対応する信号電圧を供給するためのデータ線とも接続されている。

【 0 0 4 5 】

モニタ用の発光画素 1 1 1 M_A 及び 1 1 1 M_B は、第 1 電源配線 1 1 2 及び第 2 電源配線 1 1 3 の配線方法、第 1 電源配線抵抗 R 1 h 及び R 1 v の値、ならびに第 2 電源配線抵抗 R 2 h 及び R 2 v の値に応じて、最適位置が決定される。本実施の形態では、高電位側の検出点 M_A 及び低電位側の検出点 M_B を、異なる発光画素に配置する。これにより、検出点の最適化が可能となり、不要な箇所に検出点を配置する必要がなくなり、検出点の総数を減らすことができる。例えば、高電位側の電圧降下が大きい傾向にある発光領域に発光画素 1 1 1 M_A を配置し、低電位側の電圧降下（上昇）が大きい傾向にある発光領域に発光画素 1 1 1 M_B を配置する。

10

【 0 0 4 6 】

図 3 A は、高電位側のモニタ用配線 1 9 0 A に接続された発光画素 1 1 1 M_A の回路構成図であり、図 3 B は、低電位側のモニタ用配線 1 9 0 B に接続された発光画素 1 1 1 M_B の回路構成図である。マトリクス状に配置された発光画素のそれぞれは、駆動素子と発光素子とを含み、駆動素子は、ソース電極及びドレイン電極を含み、発光素子は、第 1 の電極及び第 2 の電極を含み、当該第 1 の電極が駆動素子のソース電極及びドレイン電極の一方に接続され、ソース電極及びドレイン電極の他方と第 2 の電極との一方に高電位側の電位が印加され、ソース電極及びドレイン電極の他方と第 2 の電極との他方に低電位側の電位が印加される。具体的には、発光画素 1 1 1 は、それぞれ、有機 E L 素子 1 2 1 と、データ線 1 2 2 と、走査線 1 2 3 と、スイッチトランジスタ 1 2 4 と、駆動トランジスタ 1 2 5 と、保持容量 1 2 6 とを有する。また、モニタ用の発光画素 1 1 1 M_A は、さらに、駆動素子のソース電極及びドレイン電極の他方にモニタ用配線 1 9 0 A が接続されており、モニタ用の発光画素 1 1 1 M_B は、さらに、発光素子の第 2 の電極にモニタ用配線 1 9 0 B が接続されている。発光画素 1 1 1 M_A 及び 1 1 1 M_B は、それぞれ、有機 E L 表示部 1 1 0 に少なくとも 1 つ配置される。

20

【 0 0 4 7 】

有機 E L 素子 1 2 1 は、第 1 の電極であるアノード電極が駆動トランジスタ 1 2 5 のドレイン電極に接続され、第 2 の電極であるカソード電極が第 2 電源配線 1 1 3 に接続された発光素子であり、アノード電極とカソード電極との間に流れる画素電流 $i_{p i x}$ に応じた輝度で発光する。この有機 E L 素子 1 2 1 のカソード電極は、複数の発光画素 1 1 1 に共通して設けられた共通電極の一部を構成しており、該共通電極は、その周縁部から電位が印加される。つまり、上記共通電極が有機 E L 表示部 1 1 0 における第 2 電源配線 1 1 3 として機能する。また、カソード電極は、金属酸化物からなる透明導電性材料で形成されている。

30

【 0 0 4 8 】

データ線 1 2 2 は、データ線駆動回路 1 2 0 と、スイッチトランジスタ 1 2 4 のソース電極及びドレイン電極の一方に接続され、データ線駆動回路 1 2 0 により映像データに対応する信号電圧が印加される。

40

【 0 0 4 9 】

走査線 1 2 3 は、書込走査駆動回路 1 3 0 と、スイッチトランジスタ 1 2 4 のゲート電極に接続され、書込走査駆動回路 1 3 0 により印加される電圧に応じて、スイッチトランジスタ 1 2 4 の導通及び非導通を切り換える。

【 0 0 5 0 】

スイッチトランジスタ 1 2 4 は、ソース電極及びドレイン電極の一方がデータ線 1 2 2 に接続され、ソース電極及びドレイン電極の他方が駆動トランジスタ 1 2 5 のゲート及び保持容量 1 2 6 の一端に接続された、例えば、P 型薄膜トランジスタ（T F T）である。

【 0 0 5 1 】

駆動トランジスタ 1 2 5 は、ソース電極が第 1 電源配線 1 1 2 に接続され、ドレイン電

50

極が有機EL素子121のアノード電極に接続され、ゲート電極が保持容量126の一端及びスイッチトランジスタ124のソース電極及びドレイン電極の他方に接続された駆動素子であり、例えば、P型TFTである。これにより、駆動トランジスタ125は、保持容量126に保持された電圧に応じた電流を有機EL素子121に供給する。また、モニタ用の発光画素111M_Aにおいて、駆動トランジスタ125のソース電極はモニタ用配線190Aと接続されている。一方、モニタ用の発光画素111M_Bにおいて、有機EL素子121のカソード電極は発光画素111M_Bの陰極であり、モニタ用配線190Bと接続されている。

【0052】

保持容量126は、一端がスイッチトランジスタ124のソース電極及びドレイン電極の他方に接続され、他端が第1電源配線112に接続され、スイッチトランジスタ124が非導通となったときの第1電源配線112の電位と駆動トランジスタ125のゲート電極の電位との電位差を保持する。つまり、信号電圧に対応する電圧を保持する。

【0053】

以下、図1に記載された各構成要素の機能について図2、図3A及び図3Bを参照しながら説明する。

【0054】

データ線駆動回路120は、映像データに対応する信号電圧を、データ線122を介して発光画素111に出力する。

【0055】

書込走査駆動回路130は、複数の走査線123に走査信号を出力することで、複数の発光画素111を順に走査する。具体的には、スイッチトランジスタ124を行単位で導通または非導通とする。これにより、書込走査駆動回路130により選択されている行の複数の発光画素111に、複数のデータ線122に出力された信号電圧が印加される。よって、発光画素111が映像データに応じた輝度で発光する。

【0056】

制御回路140は、データ線駆動回路120及び書込走査駆動回路130のそれぞれに、駆動タイミングを指示する。

【0057】

信号処理回路165は、入力された映像データに対応する信号電圧をデータ線駆動回路120へ出力する。

【0058】

電位差検出回路170は、本実施の形態における本発明の電圧検出部であって、モニタ用の発光画素111M_Aに印加される高電位側の電位、及び、モニタ用の発光画素111M_Bに印加される低電位側の電位を測定する。具体的には、電位差検出回路170は、モニタ用の発光画素111M_Aに印加される高電位側の電位を、モニタ用配線190Aを介して測定し、モニタ用の発光画素111M_Bに印加される低電位側の電位を、モニタ用配線190Bを介して測定する。そして、電位差検出回路170は、測定されたモニタ用の発光画素111M_Aの高電位側の電位とモニタ用の発光画素111M_Bの低電位側の電位との電位差である画素間電位差を算出する。さらに、電位差検出回路170は、可変電圧源180の出力電圧を測定し、当該出力電圧と算出された画素間電位差との電位差 ΔV を測定する。そして、測定した電位差 ΔV を電圧マージン設定部175へ出力する。

【0059】

電圧マージン設定部175は、本実施の形態における本発明の電圧調整部であって、ピーク階調での($V_{EL} + V_{TFT}$)電圧と、電位差検出回路170で検出された電位差 ΔV とから、モニタ用の発光画素111M_Aの高電位側の電位とモニタ用の発光画素111M_Bの低電位側の電位との電位差である画素間電位差を、所定の電位差にするように可変電圧源180を調整する。具体的には、電圧マージン設定部175は、電位差検出回路170で検出された電位差を元に、電圧マージン V_{drop} を求める。そして、ピーク階調での($V_{EL} + V_{TFT}$)電圧と、電圧マージン V_{drop} とを合計し、合計結果の V_E

10

20

30

40

50

$L + V_{TFT} + V_{drop}$ を第1基準電圧 V_{ref1A} の電圧として可変電圧源180に出力する。

【0060】

可変電圧源180は、本実施の形態における本発明の電源供給部であって、高電位側の電位及び低電位側の電位の少なくとも一方を有機EL表示部110に出力する。この可変電圧源180は、電圧マージン設定部175から出力される第1基準電圧 V_{ref1A} により、モニタ用の発光画素111 M_A 及び111 M_B から検出された画素間電位差が所定の電圧($V_{EL} + V_{TFT}$)となるような出力電圧 V_{out} を出力する。

【0061】

モニタ用配線190Aは、一端がモニタ用の発光画素111 M_A に接続され、他端が電位差検出回路170に接続され、モニタ用の発光画素111 M_A に印加される高電位側の電位を電位差検出回路170に伝達する高電位側検出線である。

10

【0062】

モニタ用配線190Bは、一端がモニタ用の発光画素111 M_B に接続され、他端が電位差検出回路170に接続され、モニタ用の発光画素111 M_B に印加される低電位側の電位を電位差検出回路170に伝達する低電位側検出線である。

【0063】

次に、この可変電圧源180の詳細な構成について簡単に説明する。

【0064】

図4は、実施の形態1に係る可変電圧源の具体的な構成の一例を示すブロック図である。なお、同図には可変電圧源に接続されている有機EL表示部110及び電圧マージン設定部175も示されている。

20

【0065】

同図に示す可変電圧源180は、比較回路181と、PWM(Pulse Width Modulation)回路182と、ドライブ回路183と、スイッチング素子SWと、ダイオードDと、インダクタLと、コンデンサCと、出力端子184とを有し、入力電圧 V_{in} を第1基準電圧 V_{ref1} に応じた出力電圧 V_{out} に変換し、出力端子184から出力電圧 V_{out} を出力する。なお、図示していないが、入力電圧 V_{in} が入力される入力端子の前段には、AC-DC変換器が挿入され、例えば、AC100VからDC20Vへの変換が済んでいるものとする。

30

【0066】

比較回路181は、出力検出部185及び誤差増幅器186を有し、出力電圧 V_{out} と第1基準電圧 V_{ref1} との差分に応じた電圧をPWM回路182に出力する。

【0067】

出力検出部185は、出力端子184と、接地電位との間に挿入された2つの抵抗R1及びR2を有し、出力電圧 V_{out} を抵抗R1及びR2の抵抗比に応じて分圧し、分圧された出力電圧 V_{out} を誤差増幅器186へ出力する。

【0068】

誤差増幅器186は、出力検出部185で分圧された V_{out} と、電圧マージン設定部175から出力された第1基準電圧 V_{ref1A} とを比較し、その比較結果に応じた電圧をPWM回路182へ出力する。具体的には、誤差増幅器186は、オペアンプ187と、抵抗R3及びR4とを有する。オペアンプ187は、反転入力端子が抵抗R3を介して出力検出部185に接続され、非反転入力端子が電圧マージン設定部175に接続され、出力端子がPWM回路182と接続されている。また、オペアンプ187の出力端子は、抵抗R4を介して反転入力端子と接続されている。これにより、誤差増幅器186は、出力検出部185から入力された電圧と電圧マージン設定部175から入力された第1基準電圧 V_{ref1A} との電位差に応じた電圧をPWM回路182へ出力する。言い換えると、出力電圧 V_{out} と第1基準電圧 V_{ref1A} との電位差に応じた電圧をPWM回路182へ出力する。

40

【0069】

50

PWM回路182は、比較回路181から出力された電圧に応じてデューティの異なるパルス波形をドライブ回路183に出力する。具体的には、PWM回路182は、比較回路181から出力された電圧が大きい場合オンデューティの長いパルス波形を出力し、出力された電圧が小さい場合オンデューティの短いパルス波形を出力する。言い換えると、出力電圧 V_{out} と第1基準電圧 V_{ref1A} との電位差が大きい場合オンデューティの長いパルス波形を出力し、出力電圧 V_{out} と第1基準電圧 V_{ref1A} との電位差が小さい場合オンデューティの短いパルス波形を出力する。なお、パルス波形のオンの期間とは、パルス波形がアクティブの期間である。

【0070】

ドライブ回路183は、PWM回路182から出力されたパルス波形がアクティブの期間にスイッチング素子SWをオンし、PWM回路182から出力されたパルス波形が非アクティブの期間にスイッチング素子SWをオフする。

10

【0071】

スイッチング素子SWは、ドライブ回路183により導通または非導通となる。スイッチング素子SWが導通状態の間だけ、入力電圧 V_{in} がインダクタL及びコンデンサCを介して、出力端子184に出力電圧 V_{out} として出力される。よって、出力電圧 V_{out} は0Vから徐々に20V(V_{in})に近づいていく。この時、インダクタL及びコンデンサCに充電がなされる。インダクタLの両端には電圧が印加されている(充電されている)ので、その分だけ出力電圧 V_{out} は入力電圧 V_{in} より低い電位となる。

【0072】

20

出力電圧 V_{out} が第1基準電圧 V_{ref1A} に近づくにつれて、PWM回路182に入力される電圧は小さくなり、PWM回路182が出力するパルス信号のオンデューティは短くなる。

【0073】

するとスイッチング素子SWがオンする時間も短くなり、出力電圧 V_{out} は緩やかに第1基準電圧 V_{ref1A} に収束してゆく。

【0074】

最終的に、 $V_{out} = V_{ref1A}$ 付近の電位でわずかに電圧変動しながら出力電圧 V_{out} の電位が確定する。

【0075】

30

このように、可変電圧源180は、電圧マージン設定部175から出力された第1基準電圧 V_{ref1A} となるような出力電圧 V_{out} を生成し、有機EL表示部110へ供給する。

【0076】

次に、上述した表示装置50の動作について図5～図7を用いて説明する。

【0077】

図5は、本発明の表示装置50の動作を示すフローチャートである。

【0078】

まず、電圧マージン設定部175は、予め設定された、ピーク階調に対応する($V_{EL} + V_{TFT}$)電圧をメモリから読み出す(S10)。具体的には、電圧マージン設定部175は、各色のピーク階調に対応する $V_{TFT} + V_{EL}$ の必要電圧を示す必要電圧換算テーブルを用いて各色の階調に対応する $V_{TFT} + V_{EL}$ を決定する。

40

【0079】

図6は、電圧マージン設定部175が参照する必要電圧換算テーブルの一例を示す図である。同図に示すように、必要電圧換算テーブルにはピーク階調(255階調)に対応する $V_{TFT} + V_{EL}$ の必要電圧が格納されている。例えば、Rのピーク階調での必要電圧は11.2V、Gのピーク階調での必要電圧は12.2V、Bのピーク階調での必要電圧は8.4Vとなる。各色のピーク階調での必要電圧のうち、最大の電圧はGの12.2Vである。よって、電圧マージン設定部175は、 $V_{TFT} + V_{EL}$ を12.2Vと決定する。

50

【 0 0 8 0 】

一方、電位差検出回路 1 7 0 は、検出点 M_A 及び M_B の電位を、それぞれ、モニタ用配線 1 9 0 A 及び 1 9 0 B を介して検出し、検出点 M_A の電位と M_B の電位との電位差である画素間電位差を算出する（ステップ S 1 4）。

【 0 0 8 1 】

次に、電位差検出回路 1 7 0 は、可変電圧源 1 8 0 の出力端子 1 8 4 の出力電圧と、上記画素間電位差との電位差 ΔV を検出する（ステップ S 1 5）。そして、検出した電位差 ΔV を電圧マージン設定部 1 7 5 へ出力する。なお、ここまでのステップ S 1 0 ~ S 1 5 は、本発明の電位測定処理に相当する。

【 0 0 8 2 】

次に、電圧マージン設定部 1 7 5 は、電位差検出回路 1 7 0 から出力された電位差信号から、電位差検出回路 1 7 0 が検出した電位差 ΔV に対応する電圧マージン V_{drop} を決定する（ステップ S 1 6）。具体的には、電圧マージン設定部 1 7 5 は、電位差 ΔV に対応する電圧マージン V_{drop} を示す電圧マージン換算テーブルを有し、当該換算テーブルを参照して電圧マージン V_{drop} を決定する。

【 0 0 8 3 】

図 7 は、電圧マージン設定部 1 7 5 が参照する電圧マージン換算テーブルの一例を示す図である。

【 0 0 8 4 】

同図に示すように、電圧マージン換算テーブルには、電位差 ΔV に対応する電圧マージン V_{drop} が格納されている。例えば、電位差 ΔV が 3 . 4 V の場合、電圧マージン V_{drop} は 3 . 4 V である。よって、電圧マージン設定部 1 7 5 は、電圧マージン V_{drop} を 3 . 4 V と決定する。

【 0 0 8 5 】

ところで、電圧マージン換算テーブルに示すように、電位差 ΔV と電圧マージン V_{drop} とは増加関数の関係となっている。また、可変電圧源 1 8 0 の出力電圧 V_{out} は電圧マージン V_{drop} が大きいほど高くなる。つまり、電位差 ΔV と出力電圧 V_{out} とは増加関数の関係となっている。

【 0 0 8 6 】

次に、電圧マージン設定部 1 7 5 は、次のフレーム期間に可変電圧源 1 8 0 に出力させる出力電圧 V_{out} を決定する（ステップ S 1 7）。具体的には、次のフレーム期間に可変電圧源 1 8 0 に出力させる出力電圧 V_{out} を、有機 EL 素子 1 2 1 と駆動トランジスタ 1 2 5 に必要な電圧の決定（ステップ S 1 3）で決定された $V_{TFT} + V_{EL}$ と電位差 ΔV に対応する電圧マージンの決定（ステップ S 1 5）で決定された電圧マージン V_{drop} との合計値である $V_{TFT} + V_{EL} + V_{drop}$ とする。

【 0 0 8 7 】

最後に、電圧マージン設定部 1 7 5 は、次のフレーム期間の最初に、第 1 基準電圧 V_{ref1A} を $V_{TFT} + V_{EL} + V_{drop}$ とすることにより、可変電圧源 1 8 0 を調整する（ステップ S 1 8）。これにより、次のフレーム期間において、可変電圧源 1 8 0 は、 $V_{out} = V_{TFT} + V_{EL} + V_{drop}$ として、有機 EL 表示部 1 1 0 へ供給する。なお、ステップ S 1 6 ~ ステップ S 1 8 は、本発明の電圧調整処理に相当する。

【 0 0 8 8 】

このように、本実施の形態に係る表示装置 5 0 は、高電位側の電位及び低電位側の電位の少なくとも一方を出力する可変電圧源 1 8 0 と、異なる 2 つのモニタ用の発光画素 1 1 1 M_A 及び 1 1 1 M_B に印加される電位から画素間電位差を算出し可変電圧源 1 8 0 の出力電圧 V_{out} を測定する電位差検出回路 1 7 0 と、上記画素間電位差を所定の電圧（ $V_{TFT} + V_{EL}$ ）にするように可変電圧源 1 8 0 を調整する電圧マージン設定部 1 7 5 とを含む。また、電位差検出回路 1 7 0 は、さらに、測定した高電位側の出力電圧 V_{out} と上記画素間電位差との電位差を検出し、電圧マージン設定部 1 7 5 は、電位差検出回路 1 7 0 で検出された電位差に応じて可変電圧源 1 8 0 を調整する。

10

20

30

40

50

【 0 0 8 9 】

これにより、表示装置 5 0 は、水平方向の第 1 電源配線抵抗 R_{1h} 及び垂直方向の第 1 電源配線抵抗 R_{1v} による電圧降下、及び、水平方向の第 2 電源配線抵抗 R_{2h} 及び垂直方向の第 2 電源配線抵抗 R_{2v} による電圧上昇を検出し、その電圧降下及び電圧上昇の程度を可変電圧源 1 8 0 にフィードバックすることで、余分な電圧を減らし、消費電力を削減することができる。

【 0 0 9 0 】

さらに、本実施の形態に係る表示装置 5 0 は、発光画素に印加される高電位側の電位及び低電位側の電位を、同一のモニタ用の発光画素から検出する場合と比較して、高電位側電源線の配線抵抗分布と低電位側電源線の配線抵抗分布が異なる表示態様においては、より効果的に消費電力を削減することが可能となる。

10

【 0 0 9 1 】

また、消費電力を削減することにより有機 E L 素子 1 2 1 の発熱が抑えられるので、有機 E L 素子 1 2 1 の劣化を防止できる。

【 0 0 9 2 】

次に、上述の表示装置 5 0 において、第 N フレーム以前と第 N + 1 フレーム以降とで、入力される映像データが変わる場合の表示パターンの変遷について、図 8 及び図 9 を用いて説明する。

【 0 0 9 3 】

最初に、第 N フレーム及び第 N + 1 フレームに入力されたと想定する映像データについて説明する。

20

【 0 0 9 4 】

まず、第 N フレーム以前において、有機 E L 表示部 1 1 0 の中心部に対応する映像データは、有機 E L 表示部 1 1 0 の中心部が白く見えるようなピーク階調 ($R : G : B = 255 : 255 : 255$) とする。一方、有機 E L 表示部 1 1 0 の中心部以外に対応する映像データは、有機 E L 表示部 1 1 0 の中心部以外がグレーに見えるようなグレー階調 ($R : G : B = 50 : 50 : 50$) とする。

【 0 0 9 5 】

また、第 N + 1 フレーム以降において、有機 E L 表示部 1 1 0 の中心部に対応する映像データは、第 N フレームと同様にピーク階調 ($R : G : B = 255 : 255 : 255$) とする。一方、有機 E L 表示部 1 1 0 の中心部以外に対応する映像データは、第 N フレームよりも明るいグレーに見えるようなグレー階調 ($R : G : B = 150 : 150 : 150$) とする。

30

【 0 0 9 6 】

次に、第 N フレーム及び第 N + 1 フレームに上述のような映像データが入力された場合の、表示装置 5 0 の動作について説明する。

【 0 0 9 7 】

図 8 は、第 N フレーム ~ 第 N + 2 フレームにおける表示装置 5 0 の動作を示すタイミングチャートである。

【 0 0 9 8 】

同図には、電位差検出回路 1 7 0 で検出された電位差 ΔV と、可変電圧源 1 8 0 からの出力電圧 V_{out} と、モニタ用の発光画素 1 1 1 M_A 及び 1 1 1 M_B の画素輝度とが示されている。また、各フレーム期間の最後には、ブランキング期間が設けられている。

40

【 0 0 9 9 】

図 9 は、有機 E L 表示部に表示される画像を模式的に示す図である。

【 0 1 0 0 】

時間 $t = T_{10}$ において、信号処理回路 1 6 5 は、第 N フレームの映像データを入力する。電圧マージン設定部 1 7 5 は、必要電圧換算テーブルを用いて、G のピーク階調での必要電圧 $12.2V$ を ($V_{TFT} + V_{EL}$) 電圧と設定する。

【 0 1 0 1 】

50

一方、このとき電位差検出回路 170 は、モニタ用配線 190 A 及び 190 B を介して検出点 M_A 及び M_B の電位を検出し、これらの電位差である画素間電位差と可変電圧源 180 から出力されている出力電圧 V_{out} との電位差 ΔV を検出する。例えば、時間 $t = T10$ において $\Delta V = 1V$ を検出する。そして、電圧マージン換算テーブルを用いて、第 $N+1$ フレームの電圧マージン V_{drop} を $1V$ と決定する。

【0102】

時間 $t = T10 \sim T11$ は第 N フレームのブランキング期間であり、この期間において有機 EL 表示部 110 には、時間 $t = T10$ と同じ画像が表示される。

【0103】

図 9 (a) は、時間 $t = T10 \sim T11$ において、有機 EL 表示部 110 に表示される画像を模式的に示す図である。この期間において、有機 EL 表示部 110 に表示される画像は、第 N フレームの映像データに対応して、中心部が白く、中心部以外がグレーとなっている。

10

【0104】

時間 $t = T11$ において、電圧マージン設定部 175 は、第 1 基準電圧 V_{ref1A} の電圧を、上記 ($V_{TFT} + V_{EL}$) 電圧と、電圧マージン V_{drop} との合計 $V_{TFT} + V_{EL} + V_{drop}$ (例えば、 $13.2V$) とする。

【0105】

時間 $t = T11 \sim T16$ にかけて、有機 EL 表示部 110 には、第 $N+1$ フレームの映像データに対応する画像が順に表示されていく (図 9 (b) ~ 図 9 (f))。このとき、可変電圧源 180 からの出力電圧 V_{out} は、常に、時間 $t = T11$ で第 1 基準電圧 V_{ref1A} の電圧に設定した $V_{TFT} + V_{EL} + V_{drop}$ となっている。しかしながら、第 $N+1$ フレームでは、有機 EL 表示部 110 の中心部以外に対応する映像データは、第 N フレームよりも明るいグレーに見えるようなグレー階調である。よって、可変電圧源 180 から有機 EL 表示部 110 に供給する電流量は、時間 $t = T11 \sim T16$ にかけて徐々に増加し、この電流量の増加に伴い第 1 電源配線 112 の電圧降下及び第 2 電源配線 113 の電圧上昇が徐々に大きくなる。これにより、明るく表示されている領域の発光画素 111 である、有機 EL 表示部 110 の中心部の発光画素 111 の電源電圧が不足する。言い換えると、第 $N+1$ フレームの映像データ $R:G:B = 255:255:255$ に対応する画像よりも輝度が低下する。つまり、時間 $t = T11 \sim T16$ にかけて、有機 EL 表示部 110 の中心部の発光画素 111 の発光輝度は徐々に低下する。

20

30

【0106】

次に、時間 $t = T16$ において、信号処理回路 165 は、第 $N+1$ フレームの映像データを入力する。電圧マージン設定部 175 は、必要電圧換算テーブルを用いて、 G のピーク階調での必要電圧 $12.2V$ を、継続して ($V_{TFT} + V_{EL}$) 電圧と設定する。

【0107】

一方、このとき電位差検出回路 170 は、モニタ用配線 190 A を介して検出点 M_A の電位を検出し、モニタ用配線 190 B を介して検出点 M_B の電位を検出し、両検出点の画素間電位差と可変電圧源 180 から出力されている出力電圧 V_{out} との電位差 ΔV を検出する。例えば、時間 $t = T16$ において $\Delta V = 3V$ を検出する。そして、電圧マージン換算テーブルを用いて、第 $N+1$ フレームの電圧マージン V_{drop} を $3V$ と決定する。

40

【0108】

次に、時間 $t = T17$ において、電圧マージン設定部 175 は、第 1 基準電圧 V_{ref1A} の電圧を、上記 ($V_{TFT} + V_{EL}$) 電圧と、電圧マージン V_{drop} との合計 $V_{TFT} + V_{EL} + V_{drop}$ (例えば、 $15.2V$) とする。よって、時間 $t = T17$ 以降、検出点 M_A と検出点 M_B との電位差は、所定の電位である $V_{TFT} + V_{EL}$ となる。

【0109】

このように、表示装置 100 は、第 $N+1$ フレームにおいて、一時的に輝度が低下するが、非常に短い期間であり、ユーザにとってほとんど影響はない。

【0110】

50

(実施の形態 2)

本実施の形態に係る表示装置は、実施の形態 1 に係る表示装置と比較して、可変電圧源へ入力される基準電圧が、電位差検出回路で検出された電位差 ΔV の変化に依存して変化するだけでなく、入力された映像データからフレームごと検出されたピーク信号にも依存して変化する点異なる。以下、実施の形態 1 と同じ点は説明を省略し、実施の形態 1 と異なる点を中心に説明する。また、実施の形態 1 と重複する図面については、実施の形態 1 に適用された図面を用いる。

【0111】

以下、本発明の実施の形態 2 について、図を用いて具体的に説明する。

【0112】

図 10 は、本発明の実施の形態 2 に係る表示装置の概略構成を示すブロック図である。

【0113】

同図に示す表示装置 100 は、有機 EL 表示部 110 と、データ線駆動回路 120 と、書込走査駆動回路 130 と、制御回路 140 と、ピーク信号検出回路 150 と、信号処理回路 160 と、電位差検出回路 170 と、可変電圧源 180 と、モニタ用配線 190A 及び 190B とを備える。

【0114】

有機 EL 表示部 110 の構成については、実施の形態 1 の図 2、図 3A 及び図 3B に記載された構成と同様である。

【0115】

同図に示すように、有機 EL 表示部 110 は、複数の発光画素 111 と、第 1 電源配線 112 と、第 2 電源配線 113 とを有する。

【0116】

ピーク信号検出回路 150 は、表示装置 100 に入力された映像データのピーク値を検出し、検出したピーク値を示すピーク信号を信号処理回路 160 へ出力する。具体的には、ピーク信号検出回路 150 は、映像データの中から最も高階調のデータをピーク値として検出する。高階調のデータとは、有機 EL 表示部 110 で明るく表示される画像に対応する。

【0117】

信号処理回路 160 は、本実施の形態における本発明の電圧調整部であって、ピーク信号検出回路 150 から出力されたピーク信号と、電位差検出回路 170 で検出された電位差 ΔV とから、モニタ用の発光画素 111M_A の高電位側の電位とモニタ用の発光画素 111M_B の低電位側の電位との電位差である画素間電位差を、所定の電位差にするように可変電圧源 180 を調整する。具体的には、信号処理回路 160 は、ピーク信号検出回路 150 から出力されたピーク信号で発光画素 111 を発光させた場合に、有機 EL 素子 121 と駆動トランジスタ 125 とに必要な電圧を決定する。また、信号処理回路 160 は、電位差検出回路 170 で検出された電位差を元に、電圧マージンを求める。そして、決定した、有機 EL 素子 121 に必要な電圧 V_{EL} と、駆動トランジスタ 125 に必要な電圧 V_{TFT} と、電圧マージン V_{drop} とを合計し、合計結果の $V_{EL} + V_{TFT} + V_{drop}$ を第 1 基準電圧 V_{ref1} の電圧として可変電圧源 180 に出力する。

【0118】

また、信号処理回路 160 は、ピーク信号検出回路 150 を介して入力された映像データに対応する信号電圧をデータ線駆動回路 120 へ出力する。

【0119】

電位差検出回路 170 は、本実施の形態における本発明の電圧検出部であって、モニタ用の発光画素 111M_A に印加される高電位側の電位、及び、モニタ用の発光画素 111M_B に印加される低電位側の電位を測定する。具体的には、電位差検出回路 170 は、モニタ用の発光画素 111M_A に印加される高電位側の電位を、モニタ用配線 190A を介して測定し、モニタ用の発光画素 111M_B に印加される低電位側の電位を、モニタ用配線 190B を介して測定する。そして、電位差検出回路 170 は、測定されたモニタ用の

10

20

30

40

50

発光画素 1 1 1 M_A の高電位側の電位とモニタ用の発光画素 1 1 1 M_B の低電位側の電位との電位差である画素間電位差を算出する。さらに、電位差検出回路 1 7 0 は、可変電圧源 1 8 0 の出力電圧を測定し、当該出力電圧と算出された画素間電位差との電位差 ΔV を測定する。そして、測定した電位差 ΔV を信号処理回路 1 6 0 へ出力する。

【 0 1 2 0 】

可変電圧源 1 8 0 は、本実施の形態における本発明の電源供給部であって、高電位側の電位及び低電位側の電位の少なくとも一方を有機 E L 表示部 1 1 0 に出力する。この可変電圧源 1 8 0 は、信号処理回路 1 6 0 から出力される第 1 基準電圧 V_{ref1} により、モニタ用の発光画素 1 1 1 M_A 及び 1 1 1 M_B から検出された画素間電位差が所定の電圧 ($V_{EL} + V_{TFT}$) となるような出力電圧 V_{out} を出力する。

10

【 0 1 2 1 】

モニタ用配線 1 9 0 A は、一端がモニタ用の発光画素 1 1 1 M_A に接続され、他端が電位差検出回路 1 7 0 に接続され、モニタ用の発光画素 1 1 1 M_A に印加される高電位側の電位を電位差検出回路 1 7 0 に伝達する高電位側検出線である。

【 0 1 2 2 】

モニタ用配線 1 9 0 B は、一端がモニタ用の発光画素 1 1 1 M_B に接続され、他端が電位差検出回路 1 7 0 に接続され、モニタ用の発光画素 1 1 1 M_B に印加される低電位側の電位を電位差検出回路 1 7 0 に伝達する低電位側検出線である。

【 0 1 2 3 】

次に、この可変電圧源 1 8 0 の詳細な構成について簡単に説明する。

20

【 0 1 2 4 】

図 1 1 は、実施の形態 2 に係る可変電圧源の具体的な構成の一例を示すブロック図である。なお、同図には可変電圧源に接続されている有機 E L 表示部 1 1 0 及び信号処理回路 1 6 0 も示されている。

【 0 1 2 5 】

同図に示す可変電圧源 1 8 0 は、実施の形態 1 で説明した高電位側可変電圧源 1 8 0 と同様である。

【 0 1 2 6 】

誤差増幅器 1 8 6 は、出力検出部 1 8 5 で分圧された V_{out} と、信号処理回路 1 6 0 から出力された第 1 基準電圧 V_{ref1} とを比較し、その比較結果に応じた電圧を PWM 回路 1 8 2 へ出力する。具体的には、誤差増幅器 1 8 6 は、オペアンプ 1 8 7 と、抵抗 R 3 及び R 4 とを有する。オペアンプ 1 8 7 は、反転入力端子が抵抗 R 3 を介して出力検出部 1 8 5 に接続され、非反転入力端子が信号処理回路 1 6 0 に接続され、出力端子が PWM 回路 1 8 2 と接続されている。また、オペアンプ 1 8 7 の出力端子は、抵抗 R 4 を介して反転入力端子と接続されている。これにより、誤差増幅器 1 8 6 は、出力検出部 1 8 5 から入力された電圧と信号処理回路 1 6 0 から入力された第 1 基準電圧 V_{ref1} との電位差に応じた電圧を PWM 回路 1 8 2 へ出力する。言い換えると、出力電圧 V_{out} と第 1 基準電圧 V_{ref1} との電位差に応じた電圧を PWM 回路 1 8 2 へ出力する。

30

【 0 1 2 7 】

PWM 回路 1 8 2 は、比較回路 1 8 1 から出力された電圧に応じてデューティの異なるパルス波形をドライブ回路 1 8 3 に出力する。具体的には、PWM 回路 1 8 2 は、比較回路 1 8 1 から出力された電圧が大きい場合オンデューティの長いパルス波形を出力し、出力された電圧が小さい場合オンデューティの短いパルス波形を出力する。言い換えると、出力電圧 V_{out} と第 1 基準電圧 V_{ref1} との電位差が大きい場合オンデューティの長いパルス波形を出力し、出力電圧 V_{out} と第 1 基準電圧 V_{ref1} との電位差が小さい場合オンデューティの短いパルス波形を出力する。なお、パルス波形のオンの期間とは、パルス波形がアクティブの期間である。

40

【 0 1 2 8 】

出力電圧 V_{out} が第 1 基準電圧 V_{ref1} に近づくにつれて、PWM 回路 1 8 2 に入力される電圧は小さくなり、PWM 回路 1 8 2 が出力するパルス信号のオンデューティは

50

短くなる。

【0129】

するとスイッチング素子SWがオンする時間も短くなり、出力電圧Voutは緩やかに第1基準電圧Vref1に収束してゆく。

【0130】

最終的に、Vout = Vref1付近の電位でわずかに電圧変動しながら出力電圧Voutの電位が確定する。

【0131】

このように、可変電圧源180は、信号処理回路160から出力された第1基準電圧Vref1となるような出力電圧Voutを生成し、有機EL表示部110へ供給する。

10

【0132】

次に、上述した表示装置100の動作について図12、図13及び図7を用いて説明する。

【0133】

図12は、本発明の表示装置100の動作を示すフローチャートである。

【0134】

まず、ピーク信号検出回路150は、表示装置100に入力された1フレーム期間の映像データを取得する(ステップS11)。例えば、ピーク信号検出回路150は、バッファを有し、そのバッファに1フレーム期間の映像データを蓄積する。

【0135】

20

次に、ピーク信号検出回路150は、取得した映像データのピーク値を検出(ステップS12)し、検出したピーク値を示すピーク信号を信号処理回路160へ出力する。具体的には、ピーク信号検出回路150は、色ごとに映像データのピーク値を検出する。例えば、映像データが赤(R)、緑(G)、青(B)のそれぞれについて0~255(大きいほど輝度が高い)までの256階調で表されているとする。ここで、有機EL表示部110の一部の映像データがR:G:B=177:124:135、有機EL表示部110の他の一部映像データがR:G:B=24:177:50、さらに他の一部映像データがR:G:B=10:70:176の場合、ピーク信号検出回路150はRのピーク値として177、Gのピーク値として177、Bのピーク値として176を検出し、検出した各色のピーク値を示すピーク信号を信号処理回路160へ出力する。

30

【0136】

次に、信号処理回路160は、ピーク信号検出回路150から出力されたピーク値で有機EL素子121を発光させた場合の駆動トランジスタ125に必要な電圧VTF Tと、有機EL素子121に必要な電圧VELとを決定する(ステップS13)。具体的には、信号処理回路160は、各色の階調に対応するVTF T + VELの必要電圧を示す必要電圧換算テーブルを用いて各色の階調に対応するVTF T + VELを決定する。

【0137】

図13は、信号処理回路160が有する必要電圧換算テーブルの一例を示す図である。

【0138】

同図に示すように、必要電圧換算テーブルには各色の階調に対応するVTF T + VELの必要電圧が格納されている。例えば、Rのピーク値177に対応する必要電圧は8.5V、Gのピーク値177に対応する必要電圧は9.9V、Bのピーク値176に対応する必要電圧は6.7Vとなる。各色のピーク値に対応する必要電圧のうち、最大の電圧はGのピーク値に対応する9.9Vである。よって、信号処理回路160は、VTF T + VELを9.9Vと決定する。

40

【0139】

一方、電位差検出回路170は、検出点MA及びMBの電位を、それぞれ、モニタ用配線190A及び190Bを介して検出し、検出点MAの電位とMBの電位との電位差である画素間電位差を算出する(ステップS14)。

【0140】

50

次に、電位差検出回路 170 は、可変電圧源 180 の出力端子 184 の出力電圧と、上記画素間電位差との電位差 ΔV を検出する（ステップ S15）。そして、検出した電位差 ΔV を信号処理回路 160 へ出力する。なお、ここまでのステップ S11 ~ S15 は、本発明の電位測定処理に相当する。

【0141】

次に、信号処理回路 160 は、電位差検出回路 170 から出力された電位差信号から、電位差検出回路 170 が検出した電位差 ΔV に対応する電圧マージン V_{drop} を決定する（ステップ S16）。具体的には、信号処理回路 160 は、電位差 ΔV に対応する電圧マージン V_{drop} を示す電圧マージン換算テーブルを有し、当該換算テーブルを参照して電圧マージン V_{drop} を決定する。

10

【0142】

図 7 に示すように、電圧マージン換算テーブルには、電位差 ΔV に対応する電圧マージン V_{drop} が格納されている。例えば、電位差 ΔV が 3.4 V の場合、電圧マージン V_{drop} は 3.4 V である。よって、信号処理回路 160 は、電圧マージン V_{drop} を 3.4 V と決定する。

【0143】

ところで、電圧マージン換算テーブルに示すように、電位差 ΔV と電圧マージン V_{drop} とは増加関数の関係となっている。また、可変電圧源 180 の出力電圧 V_{out} は電圧マージン V_{drop} が大きいほど高くなる。つまり、電位差 ΔV と出力電圧 V_{out} とは増加関数の関係となっている。

20

【0144】

次に、信号処理回路 160 は、次のフレーム期間に可変電圧源 180 に出力させる出力電圧 V_{out} を決定する（ステップ S17）。具体的には、次のフレーム期間に可変電圧源 180 に出力させる出力電圧 V_{out} を、有機 EL 素子 121 と駆動トランジスタ 125 に必要な電圧の決定（ステップ S13）で決定された $V_{TFT} + V_{EL}$ と電位差 ΔV に対応する電圧マージンの決定（ステップ S15）で決定された電圧マージン V_{drop} との合計値である $V_{TFT} + V_{EL} + V_{drop}$ とする。

【0145】

最後に、信号処理回路 160 は、次のフレーム期間の最初に、第 1 基準電圧 V_{ref1} を $V_{TFT} + V_{EL} + V_{drop}$ とすることにより、可変電圧源 180 を調整する（ステップ S18）。これにより、次のフレーム期間において、可変電圧源 180 は、 $V_{out} = V_{TFT} + V_{EL} + V_{drop}$ として、有機 EL 表示部 110 へ供給する。なお、ステップ S16 ~ ステップ S18 は、本発明の電圧調整処理に相当する。

30

【0146】

このように、本実施の形態に係る表示装置 100 は、高電位側の電位及び低電位側の電位の少なくとも一方を出力する可変電圧源 180 と、異なる 2 つのモニタ用の発光画素 111M_A 及び 111M_B に印加される電位から画素間電位差を算出し可変電圧源 180 の出力電圧 V_{out} を測定する電位差検出回路 170 と、上記画素間電位差を所定の電圧（ $V_{TFT} + V_{EL}$ ）にするように可変電圧源 180 を調整する信号処理回路 160 とを含む。また、電位差検出回路 170 は、さらに、測定した高電位側の出力電圧 V_{out} と上記画素間電位差との電位差を検出し、信号処理回路 160 は、電位差検出回路 170 で検出された電位差に応じて可変電圧源 180 を調整する。

40

【0147】

これにより、表示装置 100 は、水平方向の第 1 電源配線抵抗 R_{1h} 及び垂直方向の第 1 電源配線抵抗 R_{1v} による電圧降下、及び、水平方向の第 2 電源配線抵抗 R_{2h} 及び垂直方向の第 2 電源配線抵抗 R_{1v} による電圧上昇を検出し、その電圧降下及び電圧上昇の程度を可変電圧源 180 にフィードバックすることで、余分な電圧を減らし、消費電力を削減することができる。

【0148】

さらに、本実施の形態に係る表示装置 100 は、発光画素に印加される高電位側の電位

50

及び低電位側の電位を、同一のモニタ用の発光画素から検出する場合と比較して、高電位側電源線の配線抵抗分布と低電位側電源線の配線抵抗分布が異なる表示態様においては、より効果的に消費電力を削減することが可能となる。

【0149】

また、消費電力を削減することにより有機EL素子121の発熱が抑えられるので、有機EL素子121の劣化を防止できる。

【0150】

次に、上述の表示装置100において、第Nフレーム以前と第N+1フレーム以降とで、入力される映像データが変わる場合の表示パターンの変遷について、図8及び図9を用いて説明する。

10

【0151】

最初に、第Nフレーム及び第N+1フレームに入力されたと想定する映像データについて説明する。

【0152】

まず、第Nフレーム以前において、有機EL表示部110の中心部に対応する映像データは、有機EL表示部110の中心部が白く見えるようなピーク階調(R:G:B=255:255:255)とする。一方、有機EL表示部110の中心部以外に対応する映像データは、有機EL表示部110の中心部以外がグレーに見えるようなグレー階調(R:G:B=50:50:50)とする。

【0153】

20

また、第N+1フレーム以降において、有機EL表示部110の中心部に対応する映像データは、第Nフレームと同様にピーク階調(R:G:B=255:255:255)とする。一方、有機EL表示部110の中心部以外に対応する映像データは、第Nフレームよりも明るいグレーに見えるようなグレー階調(R:G:B=150:150:150)とする。

【0154】

次に、第Nフレーム及び第N+1フレームに上述のような映像データが入力された場合の、表示装置100の動作について説明する。

【0155】

図8には、電位差検出回路170で検出された電位差 ΔV と、可変電圧源180からの出力電圧 V_{out} と、モニタ用の発光画素 $111M_A$ 及び $111M_B$ の画素輝度とが示されている。また、各フレーム期間の最後には、ブランキング期間が設けられている。

30

【0156】

時間 $t = T10$ において、ピーク信号検出回路150は第Nフレームの映像データのピーク値を検出する。信号処理回路160は、ピーク信号検出回路150で検出されたピーク値から $V_{TF}T + V_{EL}$ を決定する。ここで、第Nフレームの映像データのピーク値はR:G:B=255:255:255であるので、信号処理回路160は、必要電圧換算テーブルを用いて第N+1フレームの必要電圧 $V_{TF}T + V_{EL}$ を、例えば12.2Vと決定する。

【0157】

40

一方、このとき電位差検出回路170は、モニタ用配線190A及び190Bを介して検出点 M_A 及び M_B の電位を検出し、これらの電位差である画素間電位差と可変電圧源180から出力されている出力電圧 V_{out} との電位差 ΔV を検出する。例えば、時間 $t = T10$ において $\Delta V = 1V$ を検出する。そして、電圧マージン換算テーブルを用いて、第N+1フレームの電圧マージン V_{drop} を1Vと決定する。

【0158】

時間 $t = T10 \sim T11$ は第Nフレームのブランキング期間であり、この期間において有機EL表示部110には、時間 $t = T10$ と同じ画像が表示される。

【0159】

図9(a)は、時間 $t = T10 \sim T11$ において、有機EL表示部110に表示される

50

画像を模式的に示す図である。この期間において、有機EL表示部110に表示される画像は、第Nフレームの映像データに対応して、中心部が白く、中心部以外がグレーとなっている。

【0160】

時間 $t = T11$ において、信号処理回路160は、第1基準電圧 V_{ref1} の電圧を、決定した必要電圧 $V_{TFT} + V_{EL}$ と、電圧マージン V_{drop} との合計 $V_{TFT} + V_{EL} + V_{drop}$ （例えば、 $13.2V$ ）とする。

【0161】

時間 $t = T11 \sim T16$ にかけて、有機EL表示部110には、第 $N+1$ フレームの映像データに対応する画像が順に表示されていく（図9（b）～図9（f））。このとき、
10 可変電圧源180からの出力電圧 V_{out} は、常に、時間 $t = T11$ で第1基準電圧 V_{ref1} の電圧に設定した $V_{TFT} + V_{EL} + V_{drop}$ となっている。しかしながら、第 $N+1$ フレームでは、有機EL表示部110の中心部以外に対応する映像データは、第Nフレームよりも明るいグレーに見えるようなグレー階調である。よって、可変電圧源180から有機EL表示部110に供給する電流量は、時間 $t = T11 \sim T16$ にかけて徐々に増加し、この電流量の増加に伴い第1電源配線112の電圧降下及び第2電源配線113の電圧上昇が徐々に大きくなる。これにより、明るく表示されている領域の発光画素111である、有機EL表示部110の中心部の発光画素111の電源電圧が不足する。言い換えると、第 $N+1$ フレームの映像データ $R:G:B = 255:255:255$ に対応する画像よりも輝度が低下する。つまり、時間 $t = T11 \sim T16$ にかけて、有機EL表示部110の中心部の発光画素111の発光輝度は徐々に低下する。
20

【0162】

次に、時間 $t = T16$ において、ピーク信号検出回路150は第 $N+1$ フレームの映像データのピーク値を検出する。ここで検出される第 $N+1$ フレームの映像データのピーク値は $R:G:B = 255:255:255$ であるので、信号処理回路160は第 $N+2$ フレームの必要電圧 $V_{TFT} + V_{EL}$ を、例えば $12.2V$ と決定する。

【0163】

一方、このとき電位差検出回路170は、モニタ用配線190Aを介して検出点 M_A の電位を検出し、モニタ用配線190Bを介して検出点 M_B の電位を検出し、両検出点の画素間電位差と可変電圧源180から出力されている出力電圧 V_{out} との電位差 ΔV を検出する。例えば、時間 $t = T16$ において $\Delta V = 3V$ を検出する。そして、電圧マージン換算テーブルを用いて、第 $N+1$ フレームの電圧マージン V_{drop} を $3V$ と決定する。
30

【0164】

次に、時間 $t = T17$ において、信号処理回路160は、第1基準電圧 V_{ref1} の電圧を、決定した必要電圧 $V_{TFT} + V_{EL}$ と、電圧マージン V_{drop} との合計 $V_{TFT} + V_{EL} + V_{drop}$ （例えば、 $15.2V$ ）とする。よって、時間 $t = T17$ 以降、検出点 M_A と検出点 M_B との電位差は、所定の電位である $V_{TFT} + V_{EL}$ となる。

【0165】

このように、表示装置100は、第 $N+1$ フレームにおいて、一時的に輝度が低下するが、非常に短い期間であり、ユーザにとってほとんど影響はない。
40

【0166】

（実施の形態3）

本実施の形態に係る表示装置は、実施の形態2に係る表示装置100とほぼ同じであるが、電位差検出回路170を備えず、検出点 M_A と検出点 M_B との電位差を算出する画素間電位差算出回路を備え、算出された画素間電位差が可変電圧源に入力される点が異なる。また、信号処理回路は、可変電圧源に出力する電圧を必要電圧 $V_{TFT} + V_{EL}$ とする点が異なる。これにより、本実施の形態に係る表示装置は、電圧降下量に応じてリアルタイムに可変電圧源の出力電圧 V_{out} を調整できるので、実施の形態1と比較して、画素輝度の一時的な低下を防止できる。

【0167】

10

20

30

40

50

図 1 4 は、本発明の実施の形態 3 に係る表示装置の概略構成を示すブロック図である。

【 0 1 6 8 】

同図に示す本実施の形態に係る表示装置 2 0 0 は、図 1 0 に示した実施の形態 2 に係る表示装置 1 0 0 と比較して、電位差検出回路 1 7 0 を備えず、検出点 M_A と検出点 M_B との電位差を算出する画素間電位差算出回路 1 7 1 を備え、信号処理回路 1 6 0 に代わり信号処理回路 2 6 0 を備え、可変電圧源 1 8 0 に代わり可変電圧源 2 8 0 を備える点異なる。

【 0 1 6 9 】

信号処理回路 2 6 0 は、ピーク信号検出回路 1 5 0 から出力されたピーク信号から、可変電圧源 2 8 0 に出力する第 2 基準電圧 V_{ref2} の電圧を決定する。具体的には、信号処理回路 2 6 0 は、必要電圧換算テーブルを用いて、有機 EL 素子 1 2 1 に必要な電圧 V_{EL} と駆動トランジスタ 1 2 5 に必要な電圧 V_{TFT} との合計 $V_{TFT} + V_{EL}$ を決定する。そして、決定した $V_{TFT} + V_{EL}$ を第 2 基準電圧 V_{ref2} の電圧とする。

【 0 1 7 0 】

このように、本実施の形態に係る表示装置 2 0 0 の信号処理回路 2 6 0 が可変電圧源 2 8 0 に出力する第 2 基準電圧 V_{ref2} は、実施の形態 2 に係る表示装置 1 0 0 の信号処理回路 1 6 0 が可変電圧源 1 8 0 に出力する第 1 基準電圧 V_{ref1} と異なり、映像データのみに対応して決定される電圧である。つまり、第 2 基準電圧 V_{ref2} は、可変電圧源 2 8 0 の出力電圧 V_{out} と上記画素間電位差との電位差 ΔV に依存しない。

【 0 1 7 1 】

画素間電位差算出回路 1 7 1 は、モニタ用の発光画素 1 1 1 M_A に印加される高電位側の電位を、モニタ用配線 1 9 0 A を介して測定し、また、モニタ用の発光画素 1 1 1 M_B に印加される低電位側の電位を、モニタ用配線 1 9 0 B を介して測定する。そして、測定された検出点 M_A の電位と検出点 M_B の電位との電位差である画素間電位差を算出する。

【 0 1 7 2 】

可変電圧源 2 8 0 は、上記画素間電位差を画素間電位差算出回路 1 7 1 から入力する。そして、入力された画素間電位差と、信号処理回路 2 6 0 から出力された第 2 基準電圧 V_{ref2} とに応じて、出力電圧 V_{out} を調整する。

【 0 1 7 3 】

モニタ用配線 1 9 0 A は、一端が検出点 M_A に接続され、他端が画素間電位差算出回路 1 7 1 に接続され、検出点 M_A の電位を画素間電位差算出回路 1 7 1 に伝達する。

【 0 1 7 4 】

モニタ用配線 1 9 0 B は、一端が検出点 M_B に接続され、他端が画素間電位差算出回路 1 7 1 に接続され、検出点 M_B の電位を画素間電位差算出回路 1 7 1 に伝達する。

【 0 1 7 5 】

図 1 5 は、実施の形態 3 に係る可変電圧源 2 8 0 の具体的な構成の一例を示すブロック図である。なお、同図には可変電圧源に接続されている有機 EL 表示部 1 1 0 及び信号処理回路 2 6 0 も示されている。

【 0 1 7 6 】

同図に示す可変電圧源 2 8 0 は、図 1 1 に示した可変電圧源 1 8 0 の構成とほぼ同じであるが、比較回路 1 8 1 に代わり、画素間電位差算出回路 1 7 1 から出力された画素間電位差と第 2 基準電圧 V_{ref2} とを比較する比較回路 2 8 1 を備える点異なる。

【 0 1 7 7 】

ここで、可変電圧源 2 8 0 の出力電圧を V_{out} とし、可変電圧源 2 8 0 の出力端子 1 8 4 から検出点 M_A 及び M_B での電圧降下量を ΔV とすると、検出点 M_A 及び M_B での画素間電位差は $V_{out} - \Delta V$ となる。つまり、本実施の形態において、比較回路 2 8 1 は V_{ref2} と $V_{out} - \Delta V$ とを比較している。上述したように、 $V_{ref2} = V_{TFT} + V_{EL}$ なので、比較回路 2 8 1 は $V_{TFT} + V_{EL}$ と $V_{out} - \Delta V$ とを比較していると言える。

【 0 1 7 8 】

一方、実施の形態 2 において、比較回路 181 は V_{ref1} と V_{out} とを比較している。上述したように、 $V_{ref1} = V_{TFT} + V_{EL} + \Delta V$ なので、実施の形態 2 において、比較回路 181 は $V_{TFT} + V_{EL} + \Delta V$ と V_{out} とを比較していると言える。

【0179】

よって、比較回路 281 は、比較回路 181 と比較対象が異なるが、比較結果は同じである。つまり、実施の形態 2 と実施の形態 3 とで、可変電圧源 280 の出力端子 184 から検出点 M_A 及び M_B までの電圧降下量が等しい場合、比較回路 181 が PWM 回路に出力する電圧と、比較回路 281 が PWM 回路に出力する電圧とは同じである。その結果、可変電圧源 180 の出力電圧 V_{out} と可変電圧源 280 の出力電圧 V_{out} とは等しくなる。また、実施の形態 3 においても、電位差 ΔV と出力電圧 V_{out} とは増加関数の関係となっている。

10

【0180】

以上のように構成された表示装置 200 は、実施の形態 2 に係る表示装置 100 と比較して、出力端子 184 の出力電圧と検出点 M_A 及び M_B の画素間電位差との電位差 ΔV に応じて出力電圧 V_{out} をリアルタイムに調整できる。なぜならば、実施の形態 2 に係る表示装置 100 においては、信号処理回路 160 から各フレーム期間の最初にだけ、当該フレームにおける第 1 基準電圧 V_{ref1} の変更がされていた。一方、本実施の形態に係る表示装置 200 においては、信号処理回路 260 を介さずに、可変電圧源 280 の比較回路 181 に直接 ΔV に依存した電圧、つまり $V_{out} - \Delta V$ 、が入力されることにより、信号処理回路 260 の制御に依存せずに V_{out} を調整することができるからである。

20

【0181】

次に、このように構成された表示装置 200 において、実施の形態 2 と同様に、第 N フレーム以前と第 N + 1 フレーム以降とで、入力される映像データが変わる場合の、表示装置 200 の動作について説明する。なお、入力される映像データは実施の形態 2 と同様に、第 N フレーム以前の、有機 EL 表示部 110 の中心部が R : G : B = 255 : 255 : 255、中心部以外が R : G : B = 50 : 50 : 50 とし、第 N + 1 フレーム以降の、有機 EL 表示部 110 の中心部が R : G : B = 255 : 255 : 255、中心部以外が R : G : B = 150 : 150 : 150 とする。

【0182】

図 16 は、第 N フレーム ~ 第 N + 2 フレームにおける表示装置 200 の動作を示すタイミングチャートである。

30

【0183】

時間 $t = T20$ において、ピーク信号検出回路 150 は第 N フレームの映像データのピーク値を検出する。信号処理回路 260 は、ピーク信号検出回路 150 で検出されたピーク値から $V_{TFT} + V_{EL}$ を求める。ここで、第 N フレームの映像データのピーク値は R : G : B = 255 : 255 : 255 であるので、信号処理回路 160 は、必要電圧換算テーブルを用いて第 N + 1 フレームの必要電圧 $V_{TFT} + V_{EL}$ を、例えば 12.2 V と決定する。

【0184】

一方、出力検出部 185 は、画素間電位差算出回路 171 からの画素間電位差を、常に検出している。

40

【0185】

次に、時間 $t = T21$ において、信号処理回路 260 は、第 2 基準電圧 V_{ref2} の電圧を、決定した必要電圧 $V_{TFT} + V_{EL}$ (例えば、12.2 V) とする。

【0186】

時間 $t = T21 \sim T22$ にかけて、有機 EL 表示部 110 には、第 N + 1 フレームの映像データに対応する画像が順に表示されていく。このとき、可変電圧源 280 から有機 EL 表示部 110 に供給する電流量は、実施の形態 1 で説明したように徐々に増加する。よって、電流量の増加に伴い第 1 電源配線 112 における電圧降下及び第 2 電源配線 113 における電圧上昇が徐々に大きくなる。つまり、検出点 M_A 及び M_B での画素間電位差が

50

徐々に小さくなる。言い換えると、電位差 ΔV が徐々に増大する。

【0187】

ここで、誤差増幅器186は、 $V_{TFT} + V_{EL}$ と $V_{out} - \Delta V$ との電位差に応じた電圧をリアルタイムに出力するので、電位差 ΔV の増大に応じて V_{out} を上昇させるような電圧を出力する。

【0188】

よって、可変電圧源280は、電位差 ΔV の増大に応じて V_{out} をリアルタイムに上昇する。

【0189】

これにより、明るく表示されている領域の発光画素111である、有機EL表示部110の中心部の発光画素111の電源電圧の不足は解消する。つまり、画素輝度の低下を解消する。

10

【0190】

以上のように、本実施の形態に係る表示装置200において、信号処理回路260と、可変電圧源280の誤差増幅器186、PWM回路182及びドライブ回路183は、出力検出部185で測定された画素間電位差算出回路171からの画素間電位差と、所定の電圧との電位差を検出し、検出した電位差に応じてスイッチング素子SWを調整する。これにより、本実施の形態に係る表示装置200は、実施の形態2に係る表示装置100と比較して、電圧降下量に応じてリアルタイムに可変電圧源280の出力電圧 V_{out} を調整できるので、実施の形態1と比較して、画素輝度の一時的な低下を防止できる。

20

【0191】

なお、本実施の形態において、有機EL表示部110は本発明の表示部であり、画素間電位差算出回路171及び出力検出部185は本発明の電圧検出部であり、図15において一点鎖線で囲まれている、信号処理回路260と、可変電圧源280の誤差増幅器186、PWM回路182及びドライブ回路183とは本発明の電圧調整部であり、図15において2点鎖線で囲まれている、スイッチング素子SW、ダイオードD、インダクタL及びコンデンサCは本発明の電源供給部である。

【0192】

なお、実施の形態1～3では、発光画素に印加された電圧と、可変電圧源から出力された電圧との電位差に基づいて、可変電圧源からの出力電圧を調整している。この場合には、可変電圧源から発光画素までの電流経路は、表示領域外の配線経路と発光画素が配置された表示領域内の配線経路とを含んでいる。つまり、上述した実施の形態1～3では、発光画素に印加された電圧と可変電圧源から出力された電圧との電位差を検出することにより、表示領域内と表示領域外との双方における電圧降下量に応じて可変電圧源からの出力電圧を調整している。これに対し、発光画素に印加された電圧と、表示領域外の配線経路上における電圧との電位差を検出することにより、表示領域内のみにおける電圧降下量に応じて可変電圧源からの出力電圧を調整することが可能となる。これについて、以下、図17A及び図17Bを用いて説明する。

30

【0193】

図17Aは、本発明の表示装置が有する表示パネルの構成概略図である。また、図17Bは、本発明の表示装置が有する表示パネルの外周付近の構成を模式的に示す斜視図である。図17Aにおいて、複数の発光画素111がマトリクス状に配置された表示パネルの外周部には、書込走査駆動回路やデータ線駆動回路などのドライバーと、高電位側電源線と、低電位側電源線と、外部機器との電気接続をするインターフェイスであるフレキパッドとが配置されている。可変電圧源は、高電位側電源線とフレキパッド、及び、低電位側電源線とフレキパッド、を介して表示パネルに接続されている。図17Bに示すように、表示領域外にも抵抗成分が存在し、当該抵抗成分は上記フレキパッド、高電位側電源線及び低電位側電源線によるものである。

40

【0194】

前述した実施の形態1～3では、検出点 M_A の電位及び検出点 M_B の電位の画素間電位

50

差と可変電圧源の高電位側の出力点 Z_A の電圧及び低電位側の出力点 Z_B の電源電位差とを検出し、当該画素間電位差と当該電源電位差との電位差 ΔV により、可変電圧源の出力電圧を調整するものである。

【0195】

これに対し、表示領域内のみの電圧降下量に応じた可変電圧源からの出力電圧調整を目的として、検出点 M_A 及び M_B の画素間電位差と、表示パネル及び高電位側電源線の接続点 Y_A 及び低電位側電源線の接続点 Y_B の電位差である電流経路上電位差との電位差を検出することとしてもよい。これにより、表示領域内のみにおける電圧降下量に応じて、可変電圧源の出力電圧を調整することが可能となる。

【0196】

10

(実施の形態4)

本実施の形態では、複数の発光画素の高電位側の電位をモニタすることにより、モニタされた複数の高電位側の電位から特定された高電位側の電位と低電位側の電位との電位差を、所定の電位差へと調整する表示装置を説明する。

【0197】

以下、本発明の実施の形態4について、図を用いて具体的に説明する。

【0198】

図18は、本発明の実施の形態4に係る表示装置の概略構成を示すブロック図である。同図に示す表示装置300は、有機EL表示部310と、データ線駆動回路120と、書込走査駆動回路130と、制御回路140と、ピーク信号検出回路150と、信号処理回路160と、電位差検出回路170と、可変電圧源180と、モニタ用配線191A、191B、192A及び193Aと、電位比較回路370とを備える。

20

【0199】

本実施の形態に係る表示装置300は、実施の形態2に係る表示装置100と比較して、発光画素の高電位側の電位を検出するための複数のモニタ用配線及び電位比較回路370を備える点が異なる。以下、実施の形態2と同じ点は説明を省略し、異なる点のみ説明する。

【0200】

有機EL表示部310は、有機EL表示部110とほぼ同じであるが、有機EL表示部110と比較して、検出点 M_{1A} 、 M_2 、 M_3 の高電位側の電位を、それぞれ測定するためのモニタ用配線191A～193Aと、検出点 M_{1B} の低電位側の電位を測定するためのモニタ用配線191Bとが配置されている。なお、検出点 M_{1A} 及び M_{1B} は、例えば、同一のモニタ用の発光画素111M1における高電位側及び低電位側の電位測定点である。

30

【0201】

モニタ用の発光画素111M1～111M3は、第1電源配線112及び第2電源配線113の配線方法、第1電源配線抵抗 R_{1h} 及び R_{1v} ならびに第2電源配線抵抗 R_{2h} 及び R_{2v} の値に応じて、最適位置が決定される。

【0202】

モニタ用配線191A、191B、192A及び193Aは、それぞれ、対応する検出点 M_{1A} 、 M_{1B} 、 M_2 、 M_3 と、電位比較回路370とに接続され、対応する検出点の電位を、電位比較回路370に伝達する。

40

【0203】

電位比較回路370は、モニタ用配線191A、191B、192A及び193Aを介して、対応する上記検出点の電位を測定する。言い換えると、複数のモニタ用の発光画素111M1～111M3に印加される高電位側の電位及びモニタ用の発光画素111M1に印加される低電位側の電位を測定する。さらに、測定した検出点 M_{1A} 、 M_2 、 M_3 の高電位側の電位のうち最小の電位を選択し、選択した電位を電位差検出回路170へ出力する。なお、測定した低電位側の電位が複数存在する場合には、これらのうち最大の電位を選択し、選択した電位を電位差検出回路170へ出力する。本実施の形態では、測定し

50

た低電位側の電位が1つであるため、当該電位をそのまま電位差検出回路170へ出力する。

【0204】

電位差検出回路170は、本実施の形態における本発明の電圧検出部であって、測定された検出点M1_A、M2、M3の高電位側の電位のうち最小の電位、及び、検出点M1_Bの低電位側の電位を電位比較回路370から入力する。そして、電位差検出回路170は、測定された検出点M1_A、M2、M3の高電位側の電位のうち最小の電位と検出点M1_Bの低電位側の電位との画素間電位差を算出する。さらに、電位差検出回路170は、可変電圧源180の出力電圧を測定し、当該出力電圧と算出された画素間電位差との電位差 ΔV を測定する。そして、測定した電位差 ΔV を信号処理回路160へ出力する。

10

【0205】

信号処理回路160は、上記電位差 ΔV に基づいて可変電圧源180を調整する。その結果、可変電圧源180は、複数のモニタ用の発光画素111M1~111M3のいずれにおいても輝度の低下が生じないような出力電圧Voutを、有機EL表示部310に供給する。

【0206】

以上のように、本実施の形態に係る表示装置300は、電位比較回路370により有機EL表示部310内における複数の発光画素111のそれぞれについて、印加される高電位側の電位が測定され、測定された複数の高電位側の電位のうち最小の電位が選択される。また、電位比較回路370により、有機EL表示部310内における複数の発光画素111のそれぞれについて、印加される低電位側の電位を測定し、測定された複数の低電位側の電位のうち最大の電位が選択される。そして、電位差検出回路170が、電位比較回路370で選択された高電位側の最小の電位と低電位側の最大の電位との画素間電位差と、可変電圧源180の出力電圧Voutとの電位差 ΔV を検出する。そして、信号処理回路160により、上記電位差 ΔV に応じて可変電圧源180が調整される。

20

【0207】

これにより、可変電圧源180の出力電圧Voutをより適切に調整することが可能となる。よって、有機EL表示部を大型化した場合であっても、消費電力を効果的に削減できる。

【0208】

なお、本実施の形態に係る表示装置300において、可変電圧源180は本発明の電源供給部であり、有機EL表示部310は本発明の表示部であり、電位比較回路370の一部は本発明の電圧検出部であり、電位比較回路370の他部、電位差検出回路170及び信号処理回路160は本発明の電圧調整部である。

30

【0209】

また、表示装置300では、電位比較回路370と電位差検出回路170とを別に設けていたが、電位比較回路370と電位差検出回路170の代わりに、可変電圧源180の出力電圧Voutと検出点M1_A、M2、M3のそれぞれの電位とを比較する電位比較回路を備えてもよい。

【0210】

次に、本実施の形態に係る表示装置300により奏される効果について説明する。

40

【0211】

図19は、本発明の実施の形態4に係る表示装置の電位分布及び検出点配置を表す図である。図19の左図では、高電位側の電源出力として15Vを、また低電位側には接地電位である0Vが印加された場合の電位分布が示されている。高電位側の電位分布は、第1電源配線抵抗R1hと第1電源配線抵抗R1vとの比が1:10と仮定しているため、表示パネルの垂直方向に激しい電位変化となっている。一方、低電位側の電位分布は、第2電源配線抵抗R2hと第2電源配線抵抗R2vとの比が10:1と仮定しているが、表示パネル全体にわたり、小さい電位変化となっている。つまり、低電位側の電位分布は面内でほぼ均一になる傾向となっている。また、発光画素を飽和動作させるために必要な電圧

50

は 10 V であると仮定する。

【0212】

このような表示傾向において、例えば、表示パネルの中央に配置された発光画素 A 0 のみの高電位側と低電位側の電位差を検出することにより、可変電圧源の出力電圧を調整する場合を考える。

【0213】

図 19 の左図において、高電位側と低電位側の電位差が最小となる場所は、表示パネルの上下の端に近い位置となっており、これらの位置において当該電位差は略 10.5 V (12 V - 1.5 V) となっている。よって、本来削減可能な電圧は 0.5 V (10.5 V - 必要電圧 10 V) である。

10

【0214】

ところが、検出点が表示パネルの中心点に位置する発光画素 A 0 のみの場合、測定される画素間電位差は、12.5 V (14 V - 1.5 V) と検出され、その結果、削減できる電圧が 2.5 V (12.5 V - 必要電圧 10 V) もあると誤検出をしてしまう。

【0215】

上記誤検出を防ぐためには、高電位側の電位を検出する発光画素を、図 19 の右図に表された発光画素 A 0 ~ A 2 の 3 箇所とし、低電位側の電位を検出する発光画素を、発光画素 A 0 の 1 箇所とし、これらの合計 4 箇所に検出点を配置していれば、最小の画素間電位差が解るので誤検出を防ぐことができる。

【0216】

20

また、上述した誤検出のない正確な削減電圧の検出を、従来手法により実施する場合、高電位側の電位と低電位側の電位とを、必ず同じ発光画素で検出するため、発光画素 A 0 ~ A 2 のそれぞれについて高電位側の電位と低電位側の電位とを測定する必要がある、合計 6 点での測定が必要となる。

【0217】

これに対し、本発明の実施の形態 4 に係る表示装置 300 では、高電位側の電位を検出する複数の発光画素のうちの発光画素と低電位側の電位を検出する発光画素とは別の発光画素であるので、理想的には、4 箇所の検出点を設けるだけでよいというメリットを有する。

【0218】

30

よって、高電位側及び低電位側で別々の発光画素の電位をモニタすることにより、誤検出による必要以上の電源電圧の低減を回避でき、少ない検出点で省電力制御の精度を高めることができる。

【0219】

なお、同図には、高電位側の電位測定点として 3 つの検出点が図示されているが、当該検出点は複数であればよく、電源配線の配線方法、配線抵抗の値に応じて、最適位置及び点数を決定すればよい。

【0220】

以上、本発明に係る表示装置について実施の形態に基づき説明したが、本発明に係る表示装置は、上述した実施の形態に限定されるものではない。実施の形態 1 ~ 3 に対して、本発明の主旨を逸脱しない範囲で当業者が思いつく各種変形を施して得られる変形例や、本発明に係る表示装置を内蔵した各種機器も本発明に含まれる。

40

【0221】

例えば、有機 EL 表示部内のモニタ用配線が配置されている発光画素の発光輝度の低下を補償してもよい。

【0222】

図 20 は、映像データの階調に対応する、通常の発光画素の発光輝度及びモニタ用配線を有する発光画素の発光輝度を示すグラフである。なお、通常の発光画素とは、有機 EL 表示部の発光画素のうちモニタ用配線が配置されている発光画素以外の発光画素のことである。

50

【 0 2 2 3 】

同図から明らかなように、映像データの階調が同じ場合、モニタ用配線を有する発光画素の輝度は、通常の発光画素の輝度よりも低下する。これは、モニタ用配線を設けたことにより、発光画素の保持容量 1 2 6 の容量値が減少してしまうからである。よって、有機 E L 表示部の全面を均一に同じ輝度で発光させるような映像データが入力されても、実際に有機 E L 表示部に表示される画像は、モニタ用配線を有する発光画素の輝度が他の発光画素の輝度より低くなるような画像となる。つまり、線欠陥が発生する。図 2 1 は、線欠陥が発生している画像を模式的に示す図である。

【 0 2 2 4 】

線欠陥を防止するために、表示装置は、データ線駆動回路 1 2 0 から有機 E L 表示部に供給する信号電圧を補正してもよい。具体的には、モニタ用配線を有する発光画素の位置は設計時に分かっているので、該当する場所の画素に与える信号電圧を、予め輝度が低下する分だけ高めに設定しておけばよい。これにより、モニタ用配線を設けたことによる線欠陥を防止できる。

10

【 0 2 2 5 】

また、信号処理回路は、各色の階調に対応する V T F T + V E L の必要電圧を示す必要電圧換算テーブルを有するとしたが、必要電圧換算テーブルに代わり駆動トランジスタ 1 2 5 の電流 - 電圧特性と有機 E L 素子 1 2 1 の電流 - 電圧特性とを有し、2 つの電流 - 電圧特性を用いて V T F T + V E L を決定してもよい。

【 0 2 2 6 】

20

図 2 2 は、駆動トランジスタの電流 - 電圧特性と有機 E L 素子の電流 - 電圧特性とをあわせて示すグラフである。横軸は、駆動トランジスタのソース電位に対して下がる方向を正方向としている。

【 0 2 2 7 】

同図には、2 つの異なる階調に対応する駆動トランジスタの電流 - 電圧特性及び有機 E L 素子の電流 - 電圧特性が示され、低い階調に対応する駆動トランジスタの電流 - 電圧特性が V s i g 1、高い階調に対応する駆動トランジスタの電流 - 電圧特性が V s i g 2 で示されている。

【 0 2 2 8 】

駆動トランジスタのドレイン - ソース電圧の変動に起因する表示不良の影響を無くするためには、駆動トランジスタを飽和領域で動作させることが必要である。一方、有機 E L 素子の発光輝度は駆動電流によって決定される。したがって、映像データの階調に対応して有機 E L 素子を正確に発光させるためには、駆動トランジスタのソースと有機 E L 素子のカソードとの間の電圧から有機 E L 素子の駆動電流に対応する有機 E L 素子の駆動電圧 (V E L) を差し引き、差し引いた残りの電圧が駆動トランジスタを飽和領域で動作させることが可能な電圧となっていればよい。また、消費電力を低減するためには、駆動トランジスタの駆動電圧 (V T F T) が低いことが望ましい。

30

【 0 2 2 9 】

よって、図 2 2 において、駆動トランジスタの線形領域と飽和領域との境界を示す線上で駆動トランジスタの電流 - 電圧特性と有機 E L 素子の電流 - 電圧特性とが交差する点を通る特性により求められる V T F T + V E L が、映像データの階調に対応して有機 E L 素子を正確に発光し、かつ、消費電力が最も低減できる。

40

【 0 2 3 0 】

このように、図 2 2 に示したグラフを用いて、各色の階調に対応する V T F T + V E L の必要電圧を換算してもよい。

【 0 2 3 1 】

これにより、消費電力を一層削減することができる。

【 0 2 3 2 】

なお、実施の形態 2 ~ 4 に係る表示装置は、ピーク信号検出回路を配置した構成となっているが、駆動トランジスタを飽和領域で動作させるという観点から考えれば、ピーク信

50

号検出回路が無くとも、実施の形態１のように、ピーク階調での（ $V_{TFT} + V_{EL}$ ）電圧を予めメモリに記憶させておき、常に当該（ $V_{TFT} + V_{EL}$ ）電圧を基準電圧として参照するように設定しておけば、有機EL素子を正確に発光させることが出来る。

【0233】

また、実施の形態１において、電圧マージン設定部１７５は、電位差検出回路１７０で検出された電位差 ΔV が加算された基準電圧 V_{ref1A} を可変電圧源１８０に出力している。これに対し、実施の形態１に係る表示装置５０を、実施の形態３に係る表示装置２００のように、電位差検出回路がなく、検出点M１の電位が可変電圧源１８０に直接入力される構成としてもよい。本構成によっても、実施の形態１に係る表示装置５０と同様の効果が奏される。

10

【0234】

また、実施の形態２において、信号処理回路は、フレームごとに第１基準電圧 V_{ref1} を変えずに、複数フレーム（例えば、３フレーム）ごとに第１基準電圧 V_{ref1} を変えてもよい。

【0235】

これにより、第１基準電圧 V_{ref1} の電位が変動するために可変電圧源１８０で生じる消費電力を低減できる。

【0236】

また、信号処理回路は複数フレームにわたって電位差検出回路又は電位比較回路から出力された電位差を測定し、測定した電位差を平均化し、平均化した電位差に応じて可変電圧源を調整してもよい。具体的には、図１２に示すフローチャートにおいて検出点の電位の検出処理（ステップS１４）及び電位差の検出処理（ステップS１５）を複数フレームにわたって実行し、電圧マージンの決定処理（ステップS１６）において、電位差の検出処理（ステップS１５）で検出された複数フレームの電位差を平均化し、平均化した電位差に対応して電圧マージンを決定してもよい。

20

【0237】

また、信号処理回路は、有機EL素子１２１の経年劣化マージンを考慮して、第１基準電圧 V_{ref1} 及び第２基準電圧 V_{ref2} を決定してもよい。例えば、有機EL素子１２１の経年劣化マージンを V_{ad} とすると、信号処理回路１６０は第１基準電圧 V_{ref1} の電圧を $V_{TFT} + V_{EL} + V_{drop} + V_{ad}$ としてもよく、信号処理回路２６０は第２基準電圧 V_{ref2} の電圧を $V_{TFT} + V_{EL} + V_{ad}$ としてもよい。

30

【0238】

また、上記実施の形態においては、スイッチトランジスタ１２４及び駆動トランジスタ１２５をP型トランジスタとして記載したが、これらをN型トランジスタで構成してもよい。

【0239】

また、スイッチトランジスタ１２４及び駆動トランジスタ１２５は、TFTであるとしたが、その他の電界効果トランジスタであってもよい。

【0240】

また、上記実施の形態に係る表示装置５０、１００、２００及び３００に含まれる処理部は、典型的には集積回路であるLSIとして実現される。なお、表示装置５０、１００、２００及び３００に含まれる処理部の一部を、有機EL表示部１１０及び３１０と同一の基板上に集積することも可能である。また、専用回路又は汎用プロセッサで実現してもよい。また、LSI製造後にプログラムすることが可能なFPGA（Field Programmable Gate Array）、又はLSI内部の回路セルの接続や設定を再構成可能なリコンフィギュラブル・プロセッサを利用してもよい。

40

【0241】

また、本発明の実施の形態に係る表示装置５０、１００、２００及び３００に含まれるデータ線駆動回路、書込走査駆動回路、制御回路、ピーク信号検出回路、信号処理回路及び電位差検出回路の機能の一部を、CPU等のプロセッサがプログラムを実行することに

50

より実現してもよい。また、本発明は、表示装置 50、100、200 及び 300 が備える各処理部により実現される特徴的なステップを含む表示装置の駆動方法として実現してもよい。

【0242】

また、上記説明では、表示装置 50、100、200 及び 300 がアクティブマトリクス型の有機 EL 表示装置である場合を例に述べたが、本発明を、アクティブマトリクス型以外の有機 EL 表示装置に適用してもよいし、電流駆動型の発光素子を用いた有機 EL 表示装置以外の表示装置、例えば液晶表示装置に適用してもよい。

【0243】

また、例えば、本発明に係る表示装置は、図 23 に記載されたような薄型フラット TV に内蔵される。本発明に係る画像表示装置が内蔵されることにより、映像信号を反映した高精度な画像表示が可能な薄型フラット TV が実現される。

【産業上の利用可能性】

【0244】

本発明は、とりわけアクティブ型の有機 EL フラットパネルディスプレイに有用である。

【符号の説明】

【0245】

50、100、200、300 表示装置

110、310 有機 EL 表示部

111、111M、111M1、111M2、111M3、111M_A、111M_B

発光画素

112 第 1 電源配線

113 第 2 電源配線

120 データ線駆動回路

121 有機 EL 素子

122 データ線

123 走査線

124 スイッチトランジスタ

125 駆動トランジスタ

126 保持容量

130 書込走査駆動回路

140 制御回路

150 ピーク信号検出回路

160、165、260 信号処理回路

170 電位差検出回路

171 画素間電位差算出回路

175 電圧マージン設定部

180、280 可変電圧源

181、281 比較回路

182 PWM 回路

183 ドライブ回路

184 出力端子

185 出力検出部

186 誤差増幅器

190A、190B、191A、191B、192A、193A モニタ用配線

370 電位比較回路

M1、M1_A、M1_B、M2、M3、M_A、M_B 検出点

R1h、R1v 第 1 電源配線抵抗

R2h、R2v 第 2 電源配線抵抗

10

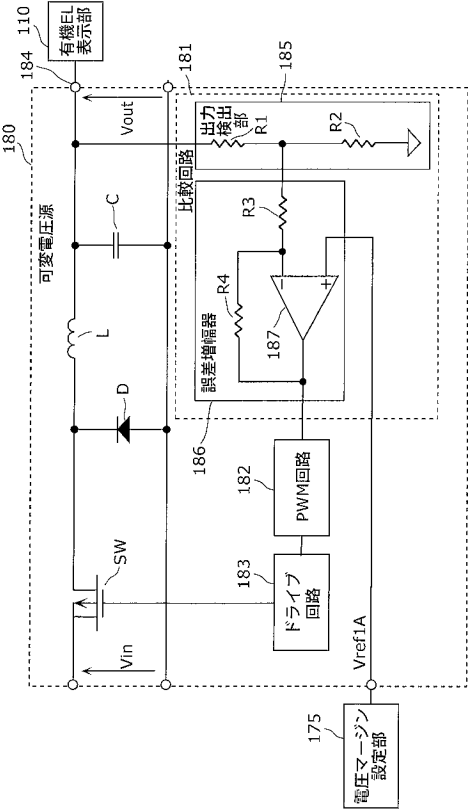
20

30

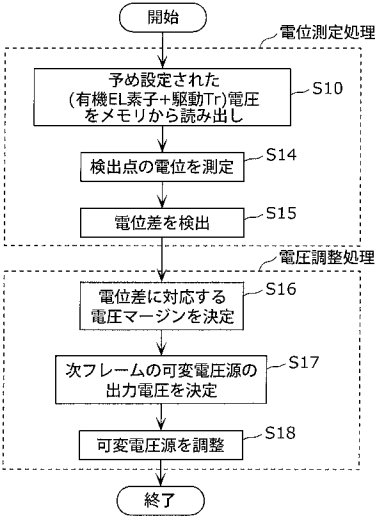
40

50

【 図 4 】



【 図 5 】



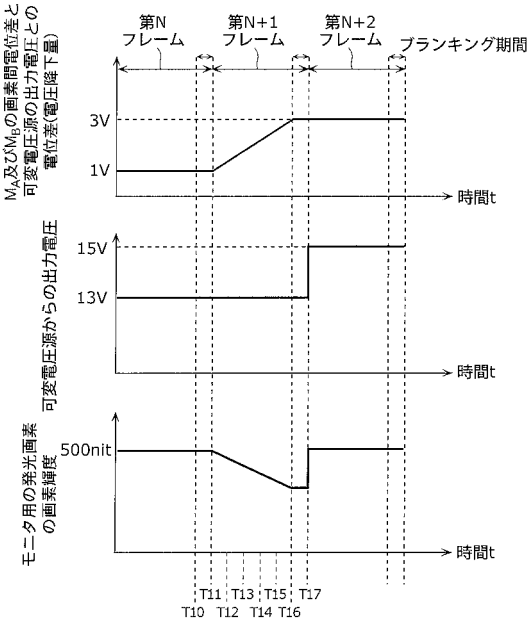
【 図 6 】

映像データ (階調)	必要電圧 (Red)	必要電圧 (Green)	必要電圧 (Blue)
255	11.2	12.2	8.4

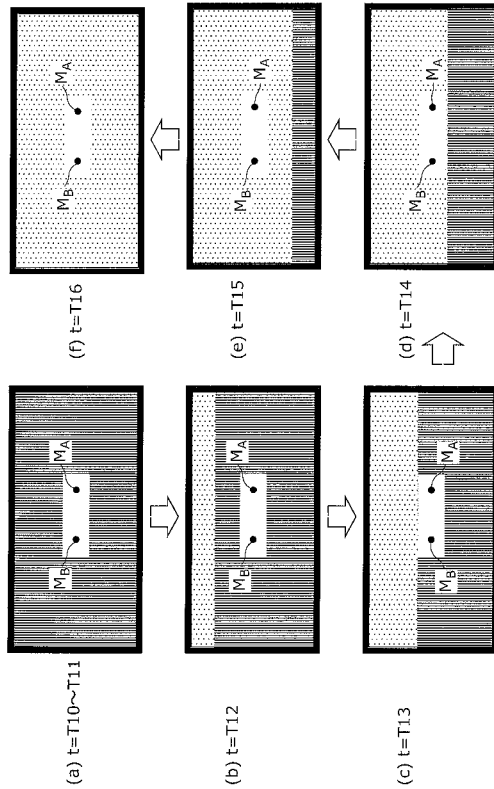
【 図 7 】

電位差値[V]	電圧降下 マージン
0.0	0.0
0.2	0.2
0.4	0.4
0.6	0.6
⋮	⋮
3.4	3.4
3.6	3.6
⋮	⋮
5.6	5.6
5.8	5.8
6.0	6.0

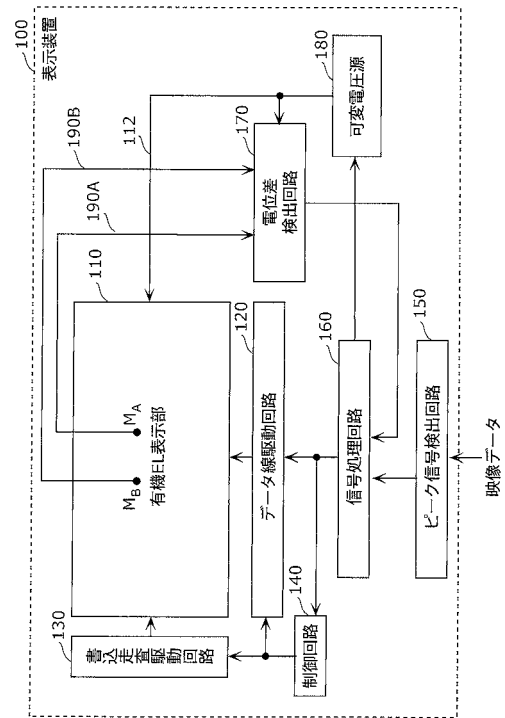
【 図 8 】



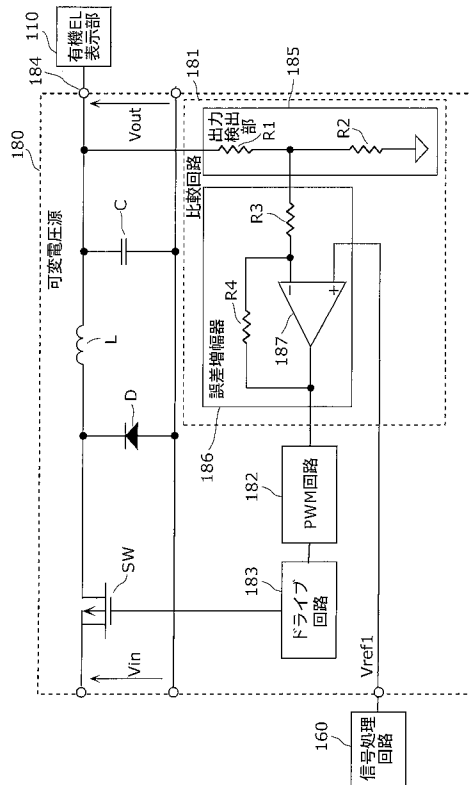
【図 9】



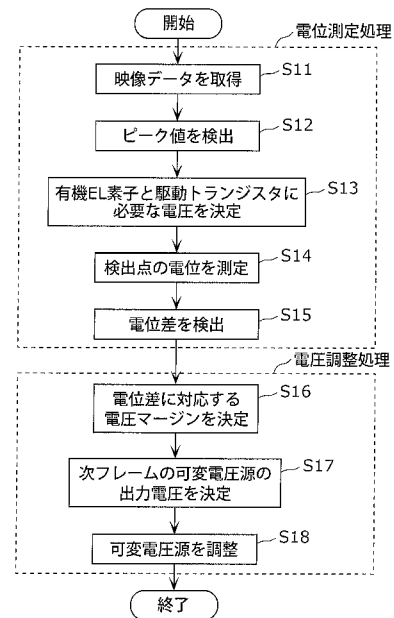
【図 10】



【図 11】



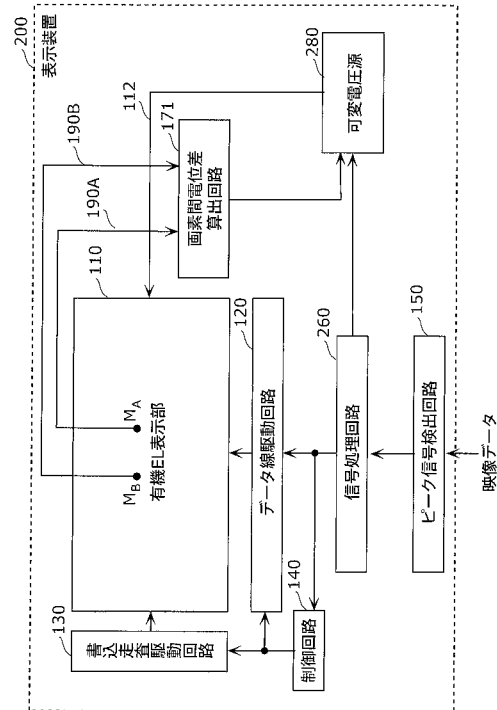
【図 12】



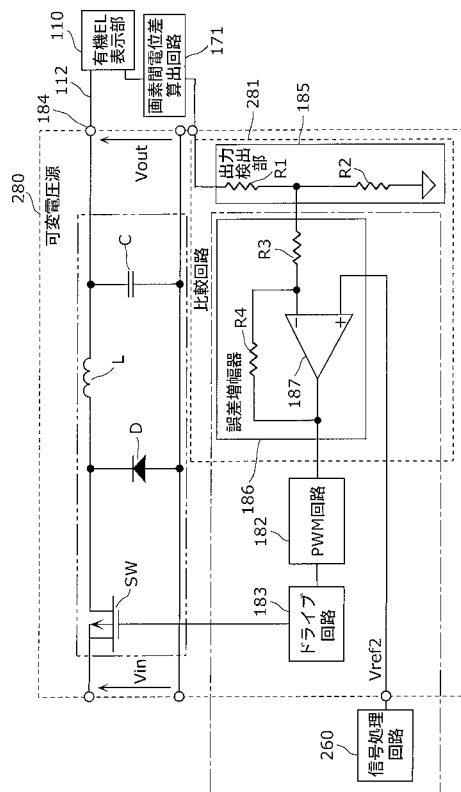
【図 13】

映像データ (階調)	必要電圧 (RED)	必要電圧 (Green)	必要電圧 (Blue)
0	4	4.2	3.5
1	4.1	4.3	3.5
2	4.1	4.4	3.6
3	4.2	4.5	3.6
...	...	...	...
176	8.3	9.6	6.7
177	8.5	9.9	6.9
...	...	...	...
253	10.5	11.4	8.2
254	10.8	11.8	8.3
255	11.2	12.2	8.4

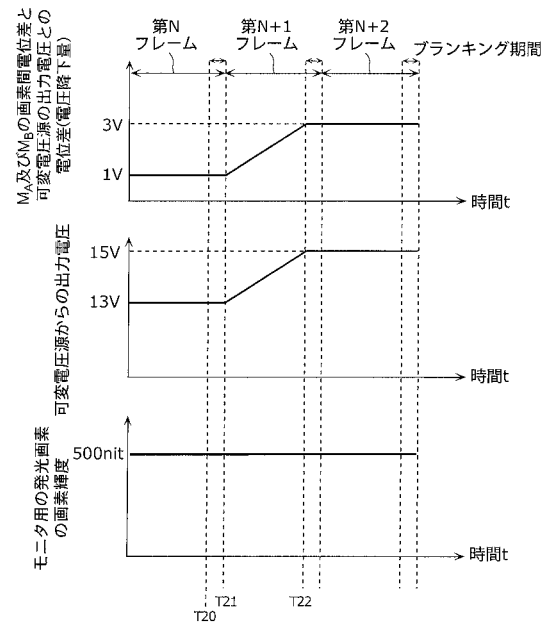
【図 14】



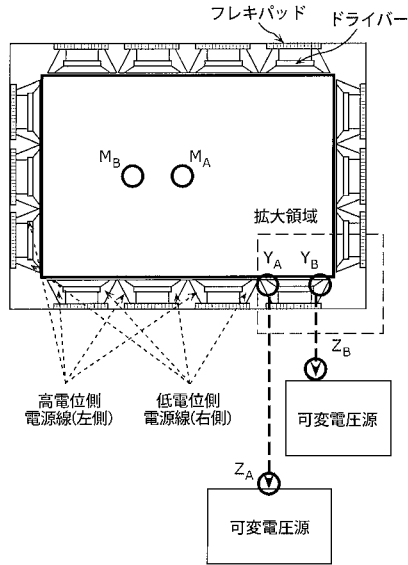
【図 15】



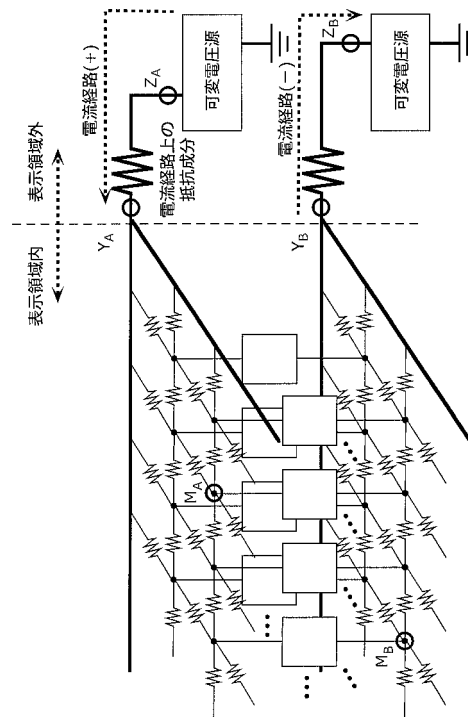
【図 16】



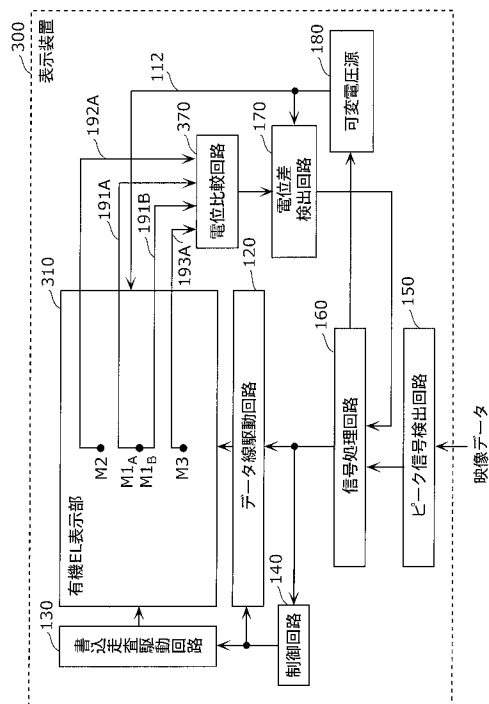
【図 17 A】



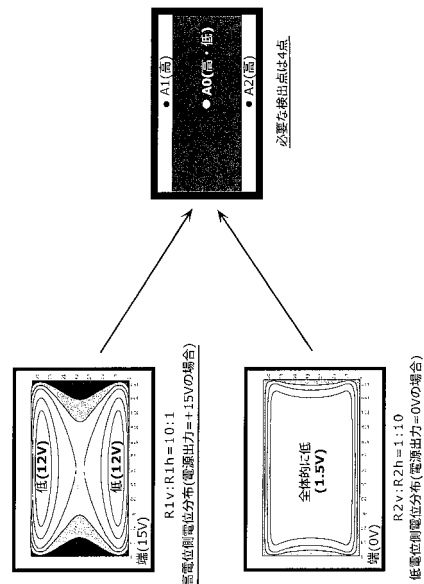
【図 17 B】



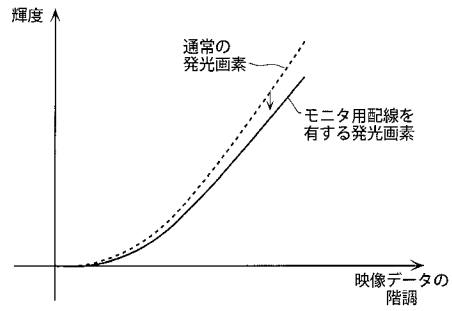
【図 18】



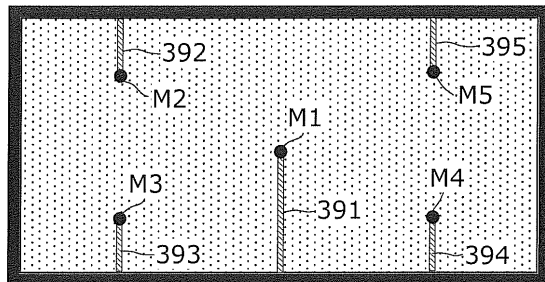
【図 19】



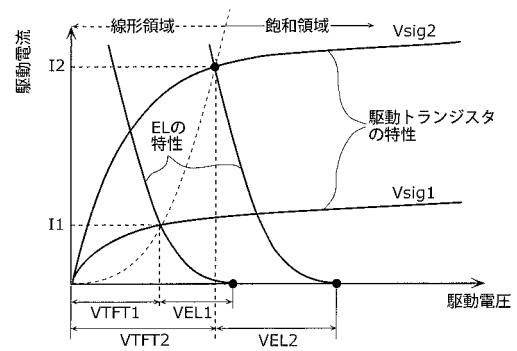
【図 2 0】



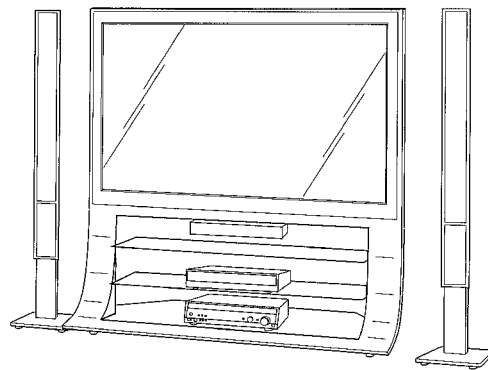
【図 2 1】



【図 2 2】



【図 2 3】



【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/003432

A. CLASSIFICATION OF SUBJECT MATTER

G09G3/30(2006.01)i, G09F9/30(2006.01)i, G09G3/20(2006.01)i, H01L27/32(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
G09G3/30, G09F9/30, G09G3/20, H01L27/32

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2011
Kokai Jitsuyo Shinan Koho	1971-2011	Toroku Jitsuyo Shinan Koho	1994-2011

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2010-199501 A (Mitsubishi Electric Corp.), 09 September 2010 (09.09.2010), paragraphs [0009] to [0010]; fig. 1, 2 (Family: none)	1-13
A	JP 2004-246250 A (Toshiba Corp.), 02 September 2004 (02.09.2004), paragraphs [0017] to [0018]; fig. 3 to 4 (Family: none)	1-13
A	JP 2006-251602 A (Seiko Epson Corp.), 21 September 2006 (21.09.2006), paragraphs [0056] to [0060]; fig. 8 (Family: none)	1-13

☒ Further documents are listed in the continuation of Box C.
 ☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
13 September, 2011 (13.09.11)Date of mailing of the international search report
27 September, 2011 (27.09.11)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/003432

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2003-280590 A (Sanyo Electric Co., Ltd.), 02 October 2003 (02.10.2003), paragraphs [0027], [0030] to [0044]; fig. 5 (Family: none)	1-13
A	JP 2008-268914 A (Samsung SDI Co., Ltd.), 06 November 2008 (06.11.2008), paragraphs [0100] to [0113]; fig. 6 & US 2008/0266216 A1 & EP 1986179 A2 & KR 10-2008-0095462 A & CN 101295464 A	1-13

国際調査報告		国際出願番号 PCT/J P 2 0 1 1 / 0 0 3 4 3 2									
A. 発明の属する分野の分類（国際特許分類（IPC）） Int.Cl. G09G3/30(2006.01)i, G09F9/30(2006.01)i, G09G3/20(2006.01)i, H01L27/32(2006.01)i											
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） Int.Cl. G09G3/30, G09F9/30, G09G3/20, H01L27/32											
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2011年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2011年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2011年</td> </tr> </table>				日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2011年	日本国実用新案登録公報	1996-2011年	日本国登録実用新案公報	1994-2011年
日本国実用新案公報	1922-1996年										
日本国公開実用新案公報	1971-2011年										
日本国実用新案登録公報	1996-2011年										
日本国登録実用新案公報	1994-2011年										
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）											
C. 関連すると認められる文献											
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号									
A	JP 2010-199501 A（三菱電機株式会社）2010.09.09, 段落0009-0010, 図1, 2（ファミリーなし）	1-13									
A	JP 2004-246250 A（株式会社東芝）2004.09.02, 段落0017-0018, 図3-4（ファミリーなし）	1-13									
A	JP 2006-251602 A（セイコーエプソン株式会社）2006.09.21, 段落0056-0060, 図8（ファミリーなし）	1-13									
☒ C欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。											
<table border="0"> <tr> <td> * 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願 </td> <td> の日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献 </td> </tr> </table>				* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願	の日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献						
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願	の日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献										
国際調査を完了した日 13.09.2011		国際調査報告の発送日 27.09.2011									
国際調査機関の名称及びあて先 日本国特許庁（ISA/J P） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官（権限のある職員） 山崎 仁之 電話番号 03-3581-1101 内線 3226	2G 3015								

国際調査報告		国際出願番号 PCT/J P 2 0 1 1 / 0 0 3 4 3 2
C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2003-280590 A (三洋電機株式会社) 2003.10.02, 段落 0 0 2 7 , 0 0 3 0 - 0 0 4 4 , 図 5 (ファミリーなし)	1-13
A	JP 2008-268914 A (三星エスディアイ株式会社) 2008.11.06, 段落 0 1 0 0 - 0 1 1 3 , 図 6 & US 2008/0266216 A1 & EP 1986179 A2 & KR 10-2008-0095462 A & CN 101295464 A	1-13

 フロントページの続き

(51) Int.Cl.	F I	テーマコード (参考)
	G 0 9 G 3/20	6 7 0 L
	H 0 5 B 33/14	A
	H 0 5 B 33/28	
	H 0 5 B 33/02	

F ターム(参考)	5C080	AA06	AA10	BB05	DD03	DD26	DD29	EE29	EE30	FF11	HH09
		JJ02	JJ03	JJ04	JJ05	JJ06	JJ07	KK43			
	5C380	AA01	AB06	AB34	AB43	AB47	AC07	BA01	BA05	BA11	BA19
		BD02	CA08	CA12	CB01	CC02	CC30	CC33	CC62	CD012	CE08
		CF13	CF27	CF28	CF41	CF43	CF45	CF46	CF61	CF62	DA02
		DA06	DA50	FA02	FA11	FA24					

(注) この公表は、国際事務局 (W I P O) により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願 (日本語実用新案登録出願) の国際公開の効果は、特許法第 1 8 4 条の 1 0 第 1 項 (実用新案法第 4 8 条の 1 3 第 2 項) により生ずるものであり、本掲載とは関係ありません。

根据本发明的显示装置 (100) 包括: 可变电压源 (180), 其输出高侧输出电势和低侧输出电势; 有机电致发光 (EL) 显示单元 (110), 其中布置有多个像素; 电位差检测电路 (170), 其检测像素 (111M A) 的高侧电位和像素 (111M B) 的低侧电位; 信号处理电路 (160), 其调节从可变电压源 (180) 输出的高压侧输出电势和低压侧输出电势中的至少一个, 以使得高压电势的高压侧电势和高压侧电势之间的电势差为零。像素 (111M A) 和像素 (111M B) 的低侧电势达到预定电势差。

