

(19) 日本国特許庁(JP)

再公表特許(A1)

(11) 国際公開番号

W02011/061799

発行日 平成25年4月4日(2013.4.4)

(43) 国際公開日 平成23年5月26日(2011.5.26)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 611H	5C080
H01L 51/50 (2006.01)	G09G 3/20 624B	5C380
	G09G 3/20 641D	
	G09G 3/20 642A	
審査請求 有 予備審査請求 未請求 (全 78 頁) 最終頁に続く		

出願番号	特願2010-518184 (P2010-518184)	(71) 出願人	000005821
(21) 国際出願番号	PCT/JP2009/006214		パナソニック株式会社
(22) 国際出願日	平成21年11月19日(2009.11.19)		大阪府門真市大字門真1006番地
(81) 指定国	AP (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OA (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, I S, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, S Y, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW	(74) 代理人	100109210 弁理士 新居 広守
		(72) 発明者	松井 雅史 日本国大阪府門真市大字門真1006番地 パナソニック株式会社内
		(72) 発明者	小野 晋也 日本国大阪府門真市大字門真1006番地 パナソニック株式会社内
		Fターム(参考)	3K107 AA01 BB01 CC02 CC33 EE03 HH04 HH05
		最終頁に続く	

(54) 【発明の名称】 表示パネル装置、表示装置及びその制御方法

(57) 【要約】

有機EL素子(13)と、コンデンサ(14)と、ゲート及びソースがそれぞれコンデンサ(14)の第1電極及び第2電極に接続されドレイン電流を有機EL素子(13)に流す駆動トランジスタ(11)と、信号電圧を供給するデータ線(20)とコンデンサ(14)の第1電極との導通を制御する選択トランジスタ(12)と、駆動トランジスタ(11)のドレインと正電源線(24)との導通を制御するスイッチングトランジスタ(16)と、スイッチングトランジスタ(16)のオン状態で選択トランジスタ(12)をオンにして駆動トランジスタ(11)のソースとコンデンサ(14)の第2電極との間に電流を流してから所定期間経過後に、スイッチングトランジスタ(16)をオフにして正電源線(24)と駆動トランジスタ(11)のドレインとを非導通とする駆動回路とを備える表示パネル装置。

【図2】

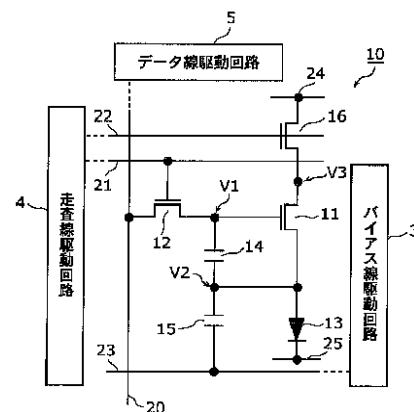


FIG. 2:
4 SCAN LINE DRIVE CIRCUIT
5 DATA LINE DRIVE CIRCUIT
3 BIAS LINE DRIVE CIRCUIT

【特許請求の範囲】

【請求項 1】

第 1 電極と第 2 電極とを有する発光素子と、
電圧を保持するための第 1 コンデンサと、
ゲート電極が前記第 1 コンデンサの第 1 電極に接続され、ソース電極が前記発光素子の第 1 電極及び前記第 1 コンデンサの第 2 電極に接続され、前記第 1 コンデンサに保持された電圧に応じたドレイン電流を前記発光素子に流すことにより前記発光素子を発光させる駆動素子と、

前記駆動素子のドレイン電極の電位を決定するための第 1 電源線と、

前記発光素子の第 2 電極に電氣的に接続された第 2 電源線と、

信号電圧を供給するためのデータ線と、

一方の端子が前記データ線に接続され、他方の端子が前記第 1 コンデンサの第 1 電極に接続され、前記データ線と前記第 1 コンデンサの第 1 電極との導通及び非導通を切り換える第 1 スwitching 素子と、

一方の端子が前記第 1 電源線に接続され、他方の端子が前記駆動素子のドレイン電極に接続され、前記第 1 電源線と前記駆動素子のドレイン電極との導通及び非導通を切り換える第 2 スwitching 素子と、

前記第 1 スwitching 素子及び第 2 スwitching 素子を制御する駆動回路と、を具備し、

前記駆動回路は、

前記第 2 スwitching 素子をオン状態にして前記第 1 電源線と前記駆動素子のドレイン電極とが導通した状態で、前記第 1 スwitching 素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧を供給し、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間に電流を流させ、

前記第 1 コンデンサの第 1 電極に前記信号電圧が供給されてから予め定められた期間の経過後に、前記第 2 スwitching 素子をオフ状態にして前記第 1 電源線と前記駆動素子のドレイン電極とを非導通として前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流を停止させることにより、

前記期間内に前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流により前記第 1 コンデンサに蓄積された電荷を放電させる、

表示パネル装置。

【請求項 2】

さらに、

前記第 1 コンデンサの第 2 電極に接続された第 2 コンデンサと、

前記駆動素子の閾値電圧より大きな電位差を前記第 1 コンデンサに生じさせる逆バイアス電圧を前記第 2 コンデンサに供給するバイアス電圧線とを備え、

前記駆動回路は、

前記第 2 スwitching 素子をオン状態にして前記第 1 電源線と前記駆動素子のドレイン電極とを導通させ、

前記第 1 スwitching 素子をオン状態にして前記第 1 コンデンサの第 1 電極の電圧を固定するための固定電圧を前記データ線から供給させつつ、前記駆動素子の閾値電圧より大きな電位差を前記第 1 コンデンサに生じさせるような前記逆バイアス電圧を前記第 2 コンデンサに書込み、

前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間が経過した後、前記駆動素子がオフ状態の間に、前記第 2 スwitching 素子がオン状態のまま、

前記第 1 スwitching 素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧の供給を開始する、

請求項 1 に記載の表示パネル装置。

【請求項 3】

前記駆動回路は、

前記第 1 スイッチング素子をオン状態にして前記第 1 コンデンサの第 1 電極の電圧を固定するための固定電圧を前記データ線から供給させつつ、前記駆動素子の閾値電圧より大きな電位差を前記第 1 コンデンサに生じさせるような前記逆バイアス電圧を前記第 2 コンデンサに書込み、

前記第 1 スイッチング素子をオフ状態にし、

前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間が経過した後、前記駆動素子がオフ状態の間に、前記第 2 スイッチング素子がオン状態のまま、

前記第 1 スイッチング素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧の供給を開始する、

10

請求項 2 に記載の表示パネル装置。

【請求項 4】

前記固定電圧の電圧値は、

前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間が経過した際に、前記発光素子の第 1 電極と前記発光素子の第 2 電極との電位差が、前記発光素子が発光を開始する前記発光素子の閾値電圧より低い電圧となるように予め設定されている、

請求項 2 に記載の表示パネル装置。

【請求項 5】

20

さらに、

前記第 1 コンデンサに前記駆動素子の閾値電圧より大きな電位差を生じさせる基準電圧を、前記第 1 コンデンサの第 2 電極に供給する第 3 電源線と、

前記第 1 コンデンサの第 2 電極と前記第 3 電源線とを接続するための第 3 スイッチング素子とを備え、

前記駆動回路は、

前記第 3 スイッチング素子をオン状態にして前記第 1 コンデンサの第 2 電極に前記基準電圧を供給し、

前記第 1 スイッチング素子をオン状態にして前記第 1 コンデンサの第 1 電極の電圧を固定するための固定電圧を前記データ線から供給させ、

30

前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間が経過した後、前記第 2 スイッチング素子がオン状態のまま、前記駆動素子がオフ状態の間に、前記第 1 スイッチング素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧の供給を開始する、

請求項 1 に記載の表示パネル装置。

【請求項 6】

前記第 3 電源線は、前記第 1 スイッチング素子のオンオフ状態を切り換えるための走査線と共用されており、

前記基準電圧は、前記第 1 スイッチング素子をオフ状態にするときの前記走査線の電圧である、

40

請求項 5 に記載の表示パネル装置。

【請求項 7】

前記第 1 スイッチング素子のオンオフを切り換えるための第 1 の時定数は、前記第 2 スイッチング素子のオンオフを切り換えるための第 2 の時定数以上である、

請求項 1 ～ 6 のうちいずれか 1 項に記載の表示パネル装置。

【請求項 8】

請求項 1 ～ 7 のうちいずれか 1 項に記載の表示パネル装置と、

前記第 1 及び第 2 電源線に電源を供給する電源と、を備え、

前記発光素子は、第 1 電極と、第 2 電極と、前記第 1 電極及び前記第 2 電極に挟まれた発光層とを含み、

50

前記発光素子は、少なくとも複数個マトリクス状に配置されている、
表示装置。

【請求項 9】

請求項 1 ~ 7 のうちいずれか 1 項に記載の表示パネル装置と、
前記第 1 及び第 2 電源線に電源を供給する電源と、を備え、

前記発光素子は、第 1 電極と、第 2 電極と、前記第 1 電極及び前記第 2 電極に挟まれた
発光層とを含み、

前記発光素子、前記第 1 コンデンサ、前記駆動素子、前記第 1 スwitchング素子、及び
前記第 2 スwitchング素子は単位画素の画素回路を構成し、

前記画素回路は、複数個マトリクス状に配置されている、
表示装置。

10

【請求項 10】

前記発光素子は、有機エレクトロルミネッセンス発光素子である、
請求項 8 または 9 に記載の表示装置。

【請求項 11】

第 1 電極と第 2 電極とを有する発光素子と、
電圧を保持するための第 1 コンデンサと、

ゲート電極が前記第 1 コンデンサの第 1 電極に接続され、ソース電極が前記発光素子の
第 1 電極及び前記第 1 コンデンサの第 2 電極に接続され、前記第 1 コンデンサに保持され
た電圧に応じたドレイン電流を前記発光素子に流すことにより前記発光素子を発光させる
駆動素子と、

20

前記駆動素子のドレイン電極の電位を決定するための第 1 電源線と、
前記発光素子の第 2 電極に接続された第 2 電源線と、
信号電圧を供給するためのデータ線と、

一方の端子が前記データ線に接続され、他方の端子が前記第 1 コンデンサの第 1 電極に
接続され、前記データ線と前記第 1 コンデンサの第 1 電極との導通及び非導通を切り換え
る第 1 スwitchング素子と、

一方の端子が前記第 1 電源線に接続され、他方の端子が前記駆動素子のドレイン電極に
接続され、前記第 1 電源線と前記駆動素子のドレイン電極との導通及び非導通を切り換え
る第 2 スwitchング素子とを具備した表示装置の制御方法であって、

30

前記第 2 スwitchング素子をオン状態にして前記第 1 電源線と前記駆動素子のドレイン
電極とが導通した状態で、前記第 1 スwitchング素子をオン状態にして前記第 1 コンデン
サの第 1 電極に前記信号電圧を供給し、前記駆動素子のソース電極と前記第 1 コンデン
サの第 2 電極との間に電流を流させ、

前記第 1 コンデンサの第 1 電極に前記信号電圧が供給されてから予め定められた期間の
経過後に、前記第 2 スwitchング素子をオフ状態にして前記第 1 電源線と前記駆動素子の
ドレイン電極とを非導通として前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電
極との間を流れる電流を停止させることにより、前記期間内に前記駆動素子のソース電極
と前記第 1 コンデンサの第 2 電極との間を流れる電流により前記第 1 コンデンサに蓄積さ
れた電荷を放電させる、

40

表示装置の制御方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示パネル装置、表示装置及びその制御方法に関し、特に電流駆動型の発光
素子を用いた表示パネル装置、表示装置及びその制御方法に関する。

【背景技術】

【0002】

電流駆動型の発光素子を用いた画像表示装置として、有機エレクトロルミネッセンス (E L) 素子を用いた画像表示装置が知られている。この自発光する有機 E L 素子を用いた

50

有機ＥＬ表示装置は、液晶表示装置に必要なバックライトが不要で装置の薄型化に最適である。また、視野角にも制限がないため、次世代の表示装置として実用化が期待されている。また、有機ＥＬ表示装置に用いられる有機ＥＬ素子は、各発光素子の輝度が、そこに流れる電流値により制御される点で、液晶セルがそこに印加される電圧により制御されるのとは異なる。

【０００３】

有機ＥＬ表示装置では、通常、画素を構成する有機ＥＬ素子がマトリクス状に配置される。複数の行電極（走査線）と複数の列電極（データ線）との交点に有機ＥＬ素子を設け、選択した行電極と複数の列電極との間にデータ信号に相当する電圧を印加するようにして有機ＥＬ素子を駆動するものをパッシブマトリクス型の有機ＥＬ表示装置と呼ぶ。

10

【０００４】

一方、複数の走査線と複数のデータ線との交点にスイッチング薄膜トランジスタ（ＴＦＴ：Thin Film Transistor）を設け、このスイッチングＴＦＴに駆動素子のゲートを接続し、選択した走査線を通じてこのスイッチングＴＦＴをオンさせて信号線からデータ信号を駆動素子に入力する。この駆動素子によって有機ＥＬ素子を駆動するものをアクティブマトリクス型の有機ＥＬ表示装置と呼ぶ。

【０００５】

アクティブマトリクス型の有機ＥＬ表示装置は、各行電極（走査線）を選択している期間のみ、それに接続された有機ＥＬ素子が発光するパッシブマトリクス型の有機ＥＬ表示装置とは異なり、次の走査（選択）まで有機ＥＬ素子を発光させることが可能であるため、走査線数が増大してもディスプレイの輝度減少を招くようなことはない。従って、アクティブマトリクス型の有機ＥＬ表示装置は、低電圧で駆動でき、低消費電力化が可能となる。しかしながら、アクティブマトリクス型の有機ＥＬ表示装置では、駆動トランジスタの特性のばらつきに起因して、同じデータ信号を与えても、各画素において有機ＥＬ素子の輝度が異なり、輝度ムラが発生するという欠点がある。

20

【０００６】

この問題に対し、例えば、特許文献１では、駆動トランジスタの特性のばらつきによる輝度ムラの補償方法として、簡単な画素回路で、画素ごとの特性ばらつきを補償する方法が開示されている。

【０００７】

図１３は、特許文献１に記載された従来の表示装置における画素部の回路構成図である。同図における表示装置５００は、画素アレイ部５０１と、水平セクタ５０３と、ライトスキャナ５０４と、バイアススキャナ５０５とを備える。画素アレイ部５０１は、２次元状に配置された画素部５０２を備える。

30

【０００８】

画素部５０２は、カソードが負電源線５１２に接続された発光素子５０８、ドレインが正電源線５１１に接続されソースが発光素子５０８のアノードに接続された駆動トランジスタ５０７、駆動トランジスタ５０７のゲート・ソース間に接続された保持容量５０９、駆動トランジスタ５０７のソースとバイアス線ＢＳとの間に接続された補助容量５１０、ゲートが走査線ＷＳに接続され信号線ＳＬから映像信号を選択的に駆動トランジスタ５０７のゲートに印加するためのサンプリングトランジスタ５０６、という簡単な回路素子により構成される。

40

【０００９】

ライトスキャナ５０４は、走査線ＷＳに制御信号を供給する一方、水平セクタ５０３は信号線ＳＬに基準電圧 V_{ref} を供給し、以って駆動トランジスタ５０７の閾値電圧 V_{th} に相当する電圧を保持容量５０９の保持する補正動作を行い、続いて映像信号の信号電位 V_{sig} を保持容量５０９に書き込む書き込み動作を行う。

【００１０】

バイアススキャナ５０５は、補正動作の前にバイアス線ＢＳの電位を切り換えて補助容量５１０を介してカップリング電圧を駆動トランジスタ５０７のソースに加え、以って駆

50

動トランジスタ 507 のゲート - ソース間電圧 V_{gs} を閾値電圧 V_{th} より大きくなるように初期化する準備動作を行う。

【0011】

画素部 502 は、信号電圧 V_{sig} の書き込み動作の中で、駆動トランジスタ 507 のドレイン電流を保持容量 509 に負帰還し、以って信号電圧 V_{sig} に対して駆動トランジスタ 507 の移動度に応じた補正をかける。

【0012】

図 14 は、特許文献 1 に記載された従来の表示装置の動作タイミングチャートである。同図は 1 画素行に対する表示装置の動作を表し、1 フレーム期間は非発光期間と発光期間から構成されている。また、非発光期間において、駆動トランジスタ 507 の閾値電圧 V_{th} 及び移動度 β の補正動作を行っている。

10

【0013】

まず時刻 T_1 において、当該フレーム期間に入ると走査線 W_S に短い制御パルスが印加され、サンプリングトランジスタ 506 が一旦オン状態となる。このとき、信号線 S_L は、基準電圧 V_{ref} であるため、駆動トランジスタ 507 のゲート電極に当該基準電圧が書き込まれ、駆動トランジスタ 507 の V_{gs} は V_{th} 以下となり、駆動トランジスタ 507 はカットオフする。よって、発光素子 508 は非発光状態となり、当該時刻より、表示装置 500 は、非発光期間に入る。

【0014】

次に、時刻 T_2 において、走査線 W_S に制御信号パルスを印加し、サンプリングトランジスタ 506 をオン状態にする。

20

【0015】

その直後の時刻 T_3 において、バイアス線 B_S を高電位から低電位に切り換える。これにより、補助容量 510 を介して駆動トランジスタ 507 の電位が低下する。これにより、 $V_{gs} > V_{th}$ となり、駆動トランジスタ 507 をオン状態とする。このとき、発光素子 508 は逆バイアス状態なので電流は通らず、駆動トランジスタ 507 のソース電位が上昇していく。やがて、 $V_{gs} = V_{th}$ となったところで駆動トランジスタ 507 がカットオフし、閾値電圧補正動作が完了する。

【0016】

次に、時刻 T_4 において、信号線 S_L の電位が基準電圧 V_{ref} から信号電圧 V_{sig} に切り換わる。このとき、サンプリングトランジスタ 506 は導通状態にあるので、駆動トランジスタ 507 のゲート電位は V_{sig} となる。ここで、発光素子 508 は、始めカットオフ状態にあるので、駆動トランジスタ 507 のドレイン電流である放電電流 I_{ds} は、専ら保持容量 509 に流れ込み放電を開始する。この後、サンプリングトランジスタ 506 がオフ状態となる時刻 T_5 までに、駆動トランジスタ 507 のソース電位は ΔV だけ上昇する。このようにして、信号電位 V_{sig} が V_{th} に足し込まれる形で保持容量 509 に書き込まれると共に、移動度補正用の電圧 ΔV が、保持容量 509 に保持された電圧から差し引かれる。以上の時刻 $T_4 \sim$ 時刻 T_5 までの期間は、信号書き込み期間であり移動度補正期間でもある。 V_{sig} が高いほど放電電流 I_{ds} は大きくなり ΔV の絶対値も大きくなる。

30

40

【0017】

図 15 は、移動度補正期間における保持容量の放電電流の特性を表すグラフである。横軸は、信号電圧 V_{sig} を書き込んだ後の時間の経過、つまり、時刻 T_4 からの時間の経過を表し、縦軸は、放電電流値を表す。上述したように、時刻 T_4 において基準電圧 V_{ref} から信号電圧 V_{sig} に駆動トランジスタ 507 のゲート電位が変化すると、放電電流 I_{ds} は、 V_{sig} の大きさにより A1、B1 及び C1 のような、放電曲線を描く。ここで、A1 と A2 とはゲートに印加される V_{sig} の大きさは同じであるが、移動度 β に関する特性パラメータの異なる駆動トランジスタの放電曲線である。B1 と B2、ならびに、C1 と C2 も上記 A1 と A2 との関係と同様である。これらの放電曲線より、同じ信号電位を与えても、移動度 β に関する特性パラメータが異なると、放電電流 I_{ds} の初期

50

値は異なるが、放電時間が経過すると放電電流 I_{ds} がほぼ一致ようになる。例えば、A 1 と A 2 との間では、時刻 a において放電電流 I_{ds} がほぼ一致し、B 1 と B 2 との間では、時刻 b において放電電流 I_{ds} がほぼ一致し、C 1 と C 2 との間では、時刻 c において放電電流 I_{ds} がほぼ一致ようになる。つまり、画素アレイ部 5 0 1 において、移動度 β に関する特性パラメータの異なる駆動トランジスタが存在しても、上述した移動度補正期間において、発光素子 5 0 8 を発光させないようなゲートバイアスを与えながら駆動トランジスタ 5 0 7 のドレイン電流を放電させることにより、駆動トランジスタの移動度に関する特性ばらつきを考慮した補正がなされる。

【0018】

次に、時刻 T 5 において、走査線 W S が低レベル側に遷移し、サンプリングトランジスタ 5 0 6 はオフ状態となる。これにより、駆動トランジスタ 5 0 7 のゲートは信号線 S L から切り離され、同時に駆動トランジスタ 5 0 7 のドレイン電流が発光素子 5 0 8 を流れ始める。以降、 V_{gs} は、保持容量 5 0 9 により一定に保持され、その値は信号電圧 V_{sig} に閾値電圧 V_{th} 及び移動度 β の補正をかけたものとなっている。

【0019】

最後に、時刻 T 6 において、バイアス線 B S の電位を低電位から高電位に戻し、次のフレーム動作に備える。

【0020】

以上のようにして、特許文献 1 に係る表示装置 5 0 0 は、閾値電圧 V_{th} や移動度 β のばらつきに伴う輝度ムラの発生を抑制している。

【先行技術文献】

【特許文献】

【0021】

【特許文献 1】特開 2 0 0 8 - 2 0 3 6 5 7 号公報

【発明の概要】

【発明が解決しようとする課題】

【0022】

特許文献 1 に記載された表示装置 5 0 0 では、適切な移動度補正期間の設定が重要となる。図 1 4 に記載された表示装置 5 0 0 の動作タイミングチャートでは、信号線 S L が基準電圧 V_{ref} から信号電圧 V_{sig} へ変化する時刻 T 4 で、放電電流 I_{ds} による移動度補正を開始し、サンプリングトランジスタ 5 0 6 がオフ状態となる時刻 T 5 で移動度補正を終了させている。

【0023】

しかしながら、特許文献 1 に記載された表示装置 5 0 0 では走査線 W S の配線遅延により、画素アレイ部 5 0 1 内で移動度補正期間が変動してしまう。以下、この移動度補正期間の変動について図 1 6 を用いて説明する。

【0024】

図 1 6 は、特許文献 1 に記載された表示装置における移動度補正期間の変動を説明する図である。同図に記載された、図 1 4 における領域 R の拡大図において、移動度補正期間の開始時刻 T 4 は、信号線 S L における信号電位 V_{sig} の立ち上がり時である。一方、移動度補正期間の終了時刻 T 5 は、走査線 W S の電圧立ち下がり時である。しかし、走査線 W S の配線遅延により、ライトスキナ 5 0 4 に近い位置 P での走査線 W S の電圧波形がライトスキナ 5 0 4 の駆動電圧を反映した矩形波（図 1 6 における破線）となるのに対し、ライトスキナ 5 0 4 から遠い位置 Q での走査線 W S の電圧波形は、その立ち上がり及び立ち下がりにおいて、時定数に依存した波形なまり（図 1 6 における実線）が生じる。開始時刻 T 4 は V_{sig} の立ち上がり時であり、 V_{sig} は画素列ごとに配置された走査線 S L ごとに与えられるので、走査線 S L の配線遅延により移動度補正開始時刻は画素部ごとに変動しない。これに対し、終了時刻 T 5 は、サンプリングトランジスタ 5 0 6 のゲート - ソース間電圧が、サンプリングトランジスタ 5 0 6 の閾値電圧に到達した時である。当該時刻は、例えば、サンプリングトランジスタ 5 0 6 のゲートに印加される走査

10

20

30

40

50

電圧 V_{ws} が、サンプリングトランジスタ 506 のソース電位である V_{sig} とサンプリングトランジスタ 506 の閾値電圧との和の電位まで降下したときである。よって、移動度補正終了時刻は、P 点と Q 点とで差異が生じ、移動度補正期間 $T_4 \sim T_5$ は、P 点では図 16 に記載された T_0 となるのに対し、Q 点では図 16 に記載された T となる。この P 点における移動度補正期間 T_0 と Q 点における移動度補正期間 T との差は、走査線 WS の立ち上がり時における電圧波形なまりに相当する ΔT である。以上のように、走査線 WS の配線遅延により、移動度補正期間 T が、実際には補正時間設計値 T_0 とはならず、画素部間でばらつきを有してしまう。

【0025】

また、上述したように、移動度補正終了時刻は、例えば、サンプリングトランジスタ 506 のゲートに印加される走査電圧 V_{ws} が、サンプリングトランジスタ 506 のソース電位である V_{sig} とサンプリングトランジスタ 506 の閾値電圧との和の電位まで降下したときである。これにより、信号電圧 V_{sig} の大きさにより、移動度補正期間 T が変化する。よって、走査線 WS の配線遅延が存在すると、映像信号である信号電圧 V_{sig} の変動による上記移動度補正期間のばらつき方が画素部ごとに変動してしまうという問題が存在する。つまり、移動度補正期間 T の変動量は、表示階調の変動に対し画素部間で一定とならず、パネル面内の電流ばらつきとなるので、シェーディング不良発生の原因となる。

【0026】

上記課題に鑑み、本発明は、配線遅延に起因する移動度補正ばらつきを、全書き込み電圧に対して抑制する表示パネル装置、表示装置及びその制御方法を提供することを目的とする。

【課題を解決するための手段】

【0027】

上記目的を達成するために、本発明の一態様に係る表示パネル装置は、第 1 電極と第 2 電極とを有する発光素子と、電圧を保持するための第 1 コンデンサと、ゲート電極が前記第 1 コンデンサの第 1 電極に接続され、ソース電極が前記発光素子の第 1 電極及び前記第 1 コンデンサの第 2 電極に接続され、前記第 1 コンデンサに保持された電圧に応じたドレイン電流を前記発光素子に流すことにより前記発光素子を発光させる駆動素子と、前記駆動素子のドレイン電極の電位を決定するための第 1 電源線と、前記発光素子の第 2 電極に電氣的に接続された第 2 電源線と、信号電圧を供給するためのデータ線と、一方の端子が前記データ線に接続され、他方の端子が前記第 1 コンデンサの第 1 電極に接続され、前記データ線と前記第 1 コンデンサの第 1 電極との導通及び非導通を切り換える第 1 スwitching 素子と、一方の端子が前記第 1 電源線に接続され、他方の端子が前記駆動素子のドレイン電極に接続され、前記第 1 電源線と前記駆動素子のドレイン電極との導通及び非導通を切り換える第 2 スwitching 素子と、前記第 1 スwitching 素子及び第 2 スwitching 素子を制御する駆動回路と、を具備し、前記駆動回路は、前記第 2 スwitching 素子をオン状態にして前記第 1 電源線と前記駆動素子のドレイン電極とが導通した状態で、前記第 1 スwitching 素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧を供給し、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間に電流を流させ、前記第 1 コンデンサの第 1 電極に前記信号電圧が供給されてから予め定められた期間の経過後に、前記第 2 スwitching 素子をオフ状態にして前記第 1 電源線と前記駆動素子のドレイン電極とを非導通として前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流を停止させることにより、前記期間内に前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流により前記第 1 コンデンサに蓄積された電荷を放電させることを特徴とする。

【発明の効果】

【0028】

本発明の表示パネル装置、表示装置及びその制御方法によれば、表示階調による移動度補正時間のばらつきを軽減して配線遅延の影響を緩和できるので、移動度補正ばらつきを

10

20

30

40

50

全階調で抑制することが可能となる。

【図面の簡単な説明】

【 0 0 2 9 】

【図 1】図 1 は、本発明の表示パネル装置の電氣的な構成を示すブロック図である。

【図 2】図 2 は、本発明の実施の形態 1 に係る表示部の有する発光画素の回路構成及びその周辺回路との接続を示す図である。

【図 3】図 3 は、本発明の実施の形態 1 に係る表示パネル装置の制御方法の動作タイミングチャートである。

【図 4】図 4 は、本発明の実施の形態 1 に係る表示パネル装置の有する画素回路の状態遷移図である。

【図 5】図 5 は、本発明の表示パネル装置の移動度補正期間と従来の方法による移動度補正期間との比較を表す図である。

【図 6】図 6 は、従来が表示装置による移動度補正期間の算出パラメータを説明する図である。

【図 7】図 7 は、本発明の表示パネル装置による移動度補正期間の算出パラメータを説明する図である。

【図 8 A】図 8 A は、従来移動度補正期間の決定方法により算出された移動度補正期間の時定数依存性を示すグラフである。

【図 8 B】図 8 B は、本発明の表示パネル装置の移動度補正期間の決定方法により算出された移動度補正期間の時定数依存性を示すグラフである。

【図 9】図 9 は、本発明の実施の形態 2 に係る表示部の有する発光画素の回路構成及びその周辺回路との接続を示す図である。

【図 1 0】図 1 0 は、本発明の実施の形態 2 に係る表示パネル装置の制御方法の動作タイミングチャートである。

【図 1 1】図 1 1 は、本発明の実施の形態 2 に係る表示パネル装置の有する画素回路の状態遷移図である。

【図 1 2】図 1 2 は、本発明の表示パネル装置を内蔵した薄型フラット TV の外観図である。

【図 1 3】図 1 3 は、特許文献 1 に記載された従来が表示装置における画素部の回路構成図である。

【図 1 4】図 1 4 は、特許文献 1 に記載された従来が表示装置の動作タイミングチャートである。

【図 1 5】図 1 5 は、移動度補正期間における保持容量の放電電流の特性を表すグラフである。

【図 1 6】図 1 6 は、特許文献 1 に記載された表示装置における移動度補正期間の変動を説明する図である。

【発明を実施するための形態】

【 0 0 3 0 】

本発明の一態様に係る表示パネル装置は、第 1 電極と第 2 電極とを有する発光素子と、電圧を保持するための第 1 コンデンサと、ゲート電極が前記第 1 コンデンサの第 1 電極に接続され、ソース電極が前記発光素子の第 1 電極及び前記第 1 コンデンサの第 2 電極に接続され、前記第 1 コンデンサに保持された電圧に応じたドレイン電流を前記発光素子に流すことにより前記発光素子を発光させる駆動素子と、前記駆動素子のドレイン電極の電位を決定するための第 1 電源線と、前記発光素子の第 2 電極に電氣的に接続された第 2 電源線と、信号電圧を供給するためのデータ線と、一方の端子が前記データ線に接続され、他方の端子が前記第 1 コンデンサの第 1 電極に接続され、前記データ線と前記第 1 コンデンサの第 1 電極との導通及び非導通を切り換える第 1 スイッチング素子と、一方の端子が前記第 1 電源線に接続され、他方の端子が前記駆動素子のドレイン電極に接続され、前記第 1 電源線と前記駆動素子のドレイン電極との導通及び非導通を切り換える第 2 スイッチング素子と、前記第 1 スイッチング素子及び第 2 スイッチング素子を制御する駆動回路と、

を具備し、前記駆動回路は、前記第 2 スイッチング素子をオン状態にして前記第 1 電源線と前記駆動素子のドレイン電極とが導通した状態で、前記第 1 スイッチング素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧を供給し、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間に電流を流させ、前記第 1 コンデンサの第 1 電極に前記信号電圧が供給されてから予め定められた期間の経過後に、前記第 2 スイッチング素子をオフ状態にして前記第 1 電源線と前記駆動素子のドレイン電極とを非導通として前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流を停止させることにより、前記期間内に前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流により前記第 1 コンデンサに蓄積された電荷を放電させるものである。

10

【0031】

本態様によると、前記第 2 スイッチング素子を制御して前記第 1 電源線と前記駆動素子のドレイン電極とを導通させ、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間が導通した状態で、前記第 1 スイッチング素子を制御して前記第 1 コンデンサの第 1 電極に前記信号電圧を供給し、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間に放電電流を流させる。これにより、前記第 1 コンデンサへの信号電圧の書込みと同時に、上記放電電流による駆動素子の移動度補正を開始させる。

【0032】

そして、前記第 1 コンデンサの第 1 電極に前記信号電圧が供給されてから予め定められた期間の経過後に、前記第 2 スイッチング素子をオフ状態にして前記第 1 電源線と前記駆動素子のドレイン電極とを前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極とを非導通とし、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流を停止させる。これにより、上記放電電流による駆動素子の移動度補正を終了させる。

20

【0033】

従って、上記放電電流による駆動素子の移動度補正の開始制御を、前記第 1 コンデンサへの前記信号電圧の供給制御により行っている。一方、上記放電電流による駆動素子の移動度補正の終了制御を、前記第 2 スイッチング素子の制御により行い、前記第 1 コンデンサへの前記信号電圧の供給制御とは別個の制御としている。即ち、上記放電電流による駆動素子の移動度補正の開始制御と、上記放電電流による駆動素子の移動度補正の終了制御とを別個のスイッチング素子の制御により行っている。そのため、前記第 1 スイッチング素子を制御して前記第 1 コンデンサの第 1 電極への前記信号電圧の供給を開始してから、前記第 2 スイッチング素子を制御して前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる上記放電電流を停止させるまでの所定期間を精度よく制御できる。その結果、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる放電電流を利用して前記第 1 コンデンサに蓄積された電荷を放電させる時間を精度よく制御でき、これにより、前記駆動素子の移動度を精度よく補正できる。

30

【0034】

さらに、前記第 1 コンデンサへの信号電圧の書込みと同時に、上記放電電流による駆動素子の移動度補正を開始させることにより、前記第 1 コンデンサへの信号電圧の書き込み処理期間と上記放電電流による前記駆動素子の移動度補正の処理期間とを短縮できる。これは、表示パネル装置が大画面化し画素数が増大した場合に、書き込み期間及び移動度補正を各画素に十分確保できなくなるので、特に有効になる。

40

【0035】

また、請求項 2 に記載の態様の表示パネル装置は、請求項 1 に記載の表示パネル装置において、さらに、前記第 1 コンデンサの第 2 電極に接続された第 2 コンデンサと、前記駆動素子の閾値電圧より大きな電位差を前記第 1 コンデンサに生じさせる逆バイアス電圧を前記第 2 コンデンサに供給するバイアス電圧線とを備え、前記駆動回路は、前記第 2 スイッチング素子をオン状態にして前記第 1 電源線と前記駆動素子のドレイン電極とを導通させ、前記第 1 スイッチング素子をオン状態にして前記第 1 コンデンサの第 1 電極の電圧を

50

固定するための固定電圧を前記データ線から供給させつつ、前記駆動素子の閾値電圧より大きな電位差を前記第1コンデンサに生じさせるような前記逆バイアス電圧を前記第2コンデンサに書込み、前記第1コンデンサの第1電極及び第2電極の電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間が経過した後、前記駆動素子がオフ状態の間に、前記第2スイッチング素子がオン状態のまま、前記第1スイッチング素子をオン状態にして前記第1コンデンサの第1電極に前記信号電圧の供給を開始するものである。

【0036】

本態様によると、前記第1スイッチング素子を制御して前記第1コンデンサの第1電極の電圧を固定するための固定電圧を供給しつつ、前記逆バイアス電圧を前記第2コンデンサに書込む。前記逆バイアス電圧は、前記駆動素子の閾値電圧より大きな電位差を前記第1コンデンサに生じさせるものである。そして、前記第1コンデンサの第1電極及び第2電極の電位差が前記駆動素子の閾値電圧に到達するまでの時間以上の時間を経過するのを待つ。これにより、前記第1コンデンサには前記駆動素子の閾値電圧に相当する電荷が蓄積される。また、この閾値電圧に到達するまでの時間では、前記駆動素子のソース電極は前記第2コンデンサにより逆バイアスされているので、前記発光素子には前記駆動素子のドレイン電流は流れない。

10

【0037】

前記第1コンデンサの両端電極の電位差が前記駆動素子の閾値電圧となると、前記駆動素子のドレイン電流の流れは停止する。この状態で、前記第1コンデンサの第1電極に前記信号電圧の供給を開始する。これにより、前記第1コンデンサには、前記駆動素子の閾値電圧に対応する電荷が蓄積されることになる。

20

【0038】

このように、前記第1コンデンサに前記駆動素子の閾値電圧を保持させた上で、前記第1コンデンサの第1電極に前記信号電圧を供給するので、前記第1コンデンサに、映像信号を反映し駆動素子の特性ばらつきを補正した所望の電位差を蓄積できる。その結果、所望の電位差に対応するドレイン電流を前記第1電源線と前記第2電源線との間に流し、前記発光素子の発光量を精度よく制御できる。

【0039】

また、請求項3に記載の態様の表示パネル装置は、請求項2に記載の表示パネル装置において、前記駆動回路は、前記第1スイッチング素子をオン状態にして前記第1コンデンサの第1電極の電圧を固定するための固定電圧を前記データ線から供給させつつ、前記駆動素子の閾値電圧より大きな電位差を前記第1コンデンサに生じさせるような前記逆バイアス電圧を前記第2コンデンサに書込み、前記第1スイッチング素子をオフ状態にし、前記第1コンデンサの第1電極及び第2電極の電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間が経過した後、前記駆動素子がオフ状態の間に、前記第2スイッチング素子がオン状態のまま、前記第1スイッチング素子をオン状態にして前記第1コンデンサの第1電極に前記信号電圧の供給を開始するものである。

30

【0040】

本態様によると、前記第1スイッチング素子をオン状態にして上記固定電圧を前記データ線から供給させつつ上記逆バイアス電圧を前記第2コンデンサに書込み、前記第1コンデンサに前記駆動素子の閾値電圧が保持されるまでの時間が経過した後、前記第1スイッチング素子をオフ状態とする。このとき、前記駆動素子のゲート-ソース間は上記閾値電圧に保持されており前記駆動素子はオフ状態である。この状態で、所定のタイミングにて前記第1スイッチング素子をオン状態にして前記第1コンデンサの第1電極に前記信号電圧の供給を開始する。これが、移動度補正開始時期となる。前記第1コンデンサへの閾値電圧に対する電荷蓄積期間と、移動度補正期間との間の期間を、前記第1スイッチング素子の制御により調整することが可能となる。

40

【0041】

また、請求項4に記載の態様の表示パネル装置は、請求項2に記載の表示パネル装置に

50

において、前記固定電圧の電圧値は、前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間が経過した際に、前記発光素子の第 1 電極と前記発光素子の第 2 電極との電位差が、前記発光素子が発光を開始する前記発光素子の閾値電圧より低い電圧となるように予め設定されている。

【 0 0 4 2 】

前記第 1 スイッチング素子を制御して前記第 1 コンデンサの第 1 電極に前記信号電圧を供給し、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間に電流を流させてから、前記第 2 スイッチング素子を制御して前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる上記放電電流を停止させるまでの所定期間において、

10

【 0 0 4 3 】

一方で、上記所定期間では、前記駆動素子の移動度補正が終わる前に、前記発光素子に電流が流れて前記発光素子が発光した場合、前記移動度補正の結果により得たい所望の電位差が前記第 1 コンデンサに保持されない。これでは、画素間での前記発光素子の発光ムラを精度よく補正出来ない。

【 0 0 4 4 】

本態様によると、前記駆動回路が、前記第 1 コンデンサの第 1 電極に前記信号電圧を供給してから所定時間経過後に前記第 2 スイッチング素子を制御して前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる上記放電電流を停止させるまでの移動度補正期間において、前記発光素子の第 1 電極と第 2 電極との電位差が、前記発光素子が発光を開始する電圧である、前記発光素子の閾値電圧より低い電圧となるような電圧値に前記固定電圧の電圧値を予め設定している。これによると、前記第 1 コンデンサの第 1 電極への前記信号電圧の供給と同時に、前記駆動素子のソース電極と前記発光素子の第 1 電極とのノードの電圧は、前記発光素子が発光を開始する前記発光素子の閾値電圧を超えることはない。よって、前記駆動素子の移動度補正が終わる前に、前記発光素子に電流が流れて前記発光素子が発光するのを防止し、画素間での前記発光素子の発光ムラを精度よく補正できる。

20

【 0 0 4 5 】

また、請求項 5 に記載の態様の表示パネル装置は、請求項 1 に記載の表示パネル装置において、さらに、前記第 1 コンデンサに前記駆動素子の閾値電圧より大きな電位差を生じさせる基準電圧を、前記第 1 コンデンサの第 2 電極に供給する第 3 電源線と、前記第 1 コンデンサの第 2 電極と前記第 3 電源線とを接続するための第 3 スイッチング素子とを備え、前記駆動回路は、前記第 3 スイッチング素子をオン状態にして前記第 1 コンデンサの第 2 電極に前記基準電圧を供給し、前記第 1 スイッチング素子をオン状態にして前記第 1 コンデンサの第 1 電極の電圧を固定するための固定電圧を前記データ線から供給させ、前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間が経過した後、前記第 2 スイッチング素子がオン状態のまま、前記駆動素子がオフ状態の間に、前記第 1 スイッチング素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧の供給を開始する。

30

40

【 0 0 4 6 】

本態様によると、前記第 3 スイッチング素子を制御して前記第 1 コンデンサの第 2 電極に前記基準電圧を供給し、前記第 1 スイッチング素子を制御して前記第 1 コンデンサの第 1 電極の電圧を固定するための固定電圧を供給し、前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の閾値電圧に到達するまでの時間以上の時間を経過するのを待つ。これにより、前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の閾値電圧に設定される。また、この閾値電圧に到達するまでの時間では、前記駆動素子のゲート電極は予め前記固定電圧に設定されているので、前記発光素子には前記駆動素子のドレイン電流は流れない。

【 0 0 4 7 】

50

前記第 1 コンデンサに前記駆動素子の閾値電圧が保持されると、前記駆動素子のドレイン電極とソース電極との間の電流の流れは停止する。この状態で、前記第 1 コンデンサの第 1 電極に前記信号電圧の供給を開始する。これにより、前記第 1 コンデンサには、前記駆動素子の閾値電圧で補正された前記信号電圧に対応する電荷が蓄積されることになる。

【 0 0 4 8 】

このように、前記第 1 コンデンサに前記駆動素子の閾値電圧を保持させた上で、前記第 1 コンデンサの第 1 電極に前記信号電圧を供給するので、前記第 1 コンデンサに、映像信号を反映し駆動素子の特性ばらつきを補正した所望の電位差を蓄積できる。その結果、所望の電位差に対応する電流を前記第 1 電源線と前記第 2 電源線との間に流し、前記発光素子の発光量を精度よく制御できる。

10

【 0 0 4 9 】

また、請求項 6 に記載の態様の表示パネル装置は、請求項 5 に記載の表示パネル装置において、前記第 3 電源線は、前記第 1 スイッチング素子のオンオフ状態を切り換えるための走査線と共用されており、前記基準電圧は、前記第 1 スイッチング素子をオフ状態にするときの前記走査線の電圧である。

【 0 0 5 0 】

本態様によると、駆動素子の閾値電圧を検出する前段階として前記第 1 コンデンサの第 2 電極に印加される前記基準電圧を、前記第 1 スイッチング素子を制御する走査線の電圧で共用する。このとき、前記基準電圧は、データ線から供給される固定電圧により、前記第 1 コンデンサには、前記駆動素子の閾値電圧より大きな電位差を生じさせる。ここで、前記基準電圧としては、前記第 1 スイッチング素子をオフ状態にするときの前記走査線の電圧が用いられる。これにより、所望の電位差に対応するドレイン電流を前記第 1 電源線と前記第 2 電源線との間に流し、前記発光素子の発光量を精度よく制御できるとともに、画素回路の簡素化が図られる。

20

【 0 0 5 1 】

また、請求項 7 に記載の態様の表示パネル装置は、請求項 1 ～ 6 のうちいずれか 1 項に記載の表示パネル装置において、前記第 1 スイッチング素子のオンオフを切り換えるための第 1 の時定数は、前記第 2 スイッチング素子のオンオフを切り換えるための第 2 の時定数以上である。

【 0 0 5 2 】

30

表示パネルが大画面化すると、多くの画素部が配線に接続されるため、配線の抵抗及び寄生容量が増大する。そのため、制御回路を表示パネルの両側から供給する場合、表示パネルの端部領域と比較して表示パネルの中央領域ほど各スイッチング素子の制御が遅延する。

【 0 0 5 3 】

ここで、前記第 1 スイッチング素子の制御の遅延量と、前記第 2 スイッチング素子の制御の遅延量とが異なると、前記第 1 及び第 2 スイッチング素子の制御により規定される上記所定期間が変動するおそれがある。前記所定時間の変動が表示パネルの中央領域と周辺領域とで異なると、上記放電電流による移動度補正が表示画面内でばらつくことになり、その結果、表示画像の画質ムラの原因となる。

40

【 0 0 5 4 】

本態様によると、前記第 2 スイッチング素子の有する第 2 の時定数を、前記第 1 スイッチング素子の有する第 1 の時定数以下とした。これにより、前記第 1 コンデンサの第 1 電極に前記信号電圧を供給してから、前記第 2 スイッチング素子を制御して上記放電電流を停止させるまでの移動度補正期間のばらつきを、前記第 1 コンデンサの第 1 電極に前記信号電圧を供給してから、前記第 1 スイッチング素子を制御して前記データ線と駆動素子のゲート電極とを非導通とするまでの従来の所定期間のばらつきよりも小さくすることが可能となる。従って、上記移動度補正期間を精度よく制御して、上記放電電流による駆動素子の移動度を精度よく補正できる。

【 0 0 5 5 】

50

また、請求項 8 に記載の態様の表示装置は、請求項 1 ～ 7 のうちいずれか 1 項に記載の表示パネル装置と、前記第 1 及び第 2 電源線に電源を供給する電源と、を備え、前記発光素子は、第 1 電極と、第 2 電極と、前記第 1 電極及び前記第 2 電極に挟まれた発光層とを含み、前記発光素子は、少なくとも複数個マトリクス状に配置されている。

【 0 0 5 6 】

また、請求項 9 に記載の態様の表示装置は、請求項 1 ～ 7 のうちいずれか 1 項に記載の表示パネル装置と、前記第 1 及び第 2 電源線に電源を供給する電源と、を備え、前記発光素子は、第 1 電極と、第 2 電極と、前記第 1 電極及び前記第 2 電極に挟まれた発光層とを含み、前記発光素子、前記第 1 コンデンサ、前記駆動素子、前記第 1 スwitchング素子、及び前記第 2 スwitchング素子は単位画素の画素回路を構成し、前記画素回路は、複数個マトリクス状に配置されている。

10

【 0 0 5 7 】

また、請求項 10 に記載の態様の表示装置は、請求項 8 または 9 に記載の表示装置において、前記発光素子は、有機エレクトロルミネッセンス発光素子である。

【 0 0 5 8 】

また、請求項 11 に記載の態様の表示装置の制御方法は、第 1 電極と第 2 電極とを有する発光素子と、電圧を保持するための第 1 コンデンサと、ゲート電極が前記第 1 コンデンサの第 1 電極に接続され、ソース電極が前記発光素子の第 1 電極及び前記第 1 コンデンサの第 2 電極に接続され、前記第 1 コンデンサに保持された電圧に応じたドレイン電流を前記発光素子に流すことにより前記発光素子を発光させる駆動素子と、前記駆動素子のドレイン電極の電位を決定するための第 1 電源線と、前記発光素子の第 2 電極に接続された第 2 電源線と、信号電圧を供給するためのデータ線と、一方の端子が前記データ線に接続され、他方の端子が前記第 1 コンデンサの第 1 電極に接続され、前記データ線と前記第 1 コンデンサの第 1 電極との導通及び非導通を切り換える第 1 スwitchング素子と、一方の端子が前記第 1 電源線に接続され、他方の端子が前記駆動素子のドレイン電極に接続され、前記第 1 電源線と前記駆動素子のドレイン電極との導通及び非導通を切り換える第 2 スwitchング素子とを具備した表示装置の制御方法であって、前記第 2 スwitchング素子をオン状態にして前記第 1 電源線と前記駆動素子のドレイン電極とが導通した状態で、前記第 1 スwitchング素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧を供給し、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間に電流を流させ、前記第 1 コンデンサの第 1 電極に前記信号電圧が供給されてから予め定められた期間の経過後に、前記第 2 スwitchング素子をオフ状態にして前記第 1 電源線と前記駆動素子のドレイン電極とを非導通として前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流を停止させることにより、前記期間内に前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流により前記第 1 コンデンサに蓄積された電荷を放電させるものである。

20

30

【 0 0 5 9 】

以下、本発明の好ましい実施の形態を図に基づき説明する。なお、以下では、全ての図を通じて同一又は相当する要素には同じ符号を付して、その重複する説明を省略する。

【 0 0 6 0 】

40

(実施の形態 1)

本実施の形態における表示パネル装置は、有機 EL 素子と、コンデンサと、コンデンサに保持された電圧に応じたドレイン電流を有機 EL 素子に流す駆動トランジスタと、信号電圧を供給するためのデータ線と、データ線とコンデンサの第 1 電極との導通及び非導通を切り換える選択トランジスタと、正電源線と駆動トランジスタのドレイン電極との導通及び非導通を切り換えるスwitchングトランジスタと、駆動回路とを備える。

【 0 0 6 1 】

上記駆動回路は、スswitchングトランジスタをオン状態にし、選択トランジスタをオン状態にしてコンデンサの第 1 電極に信号電圧を供給し、駆動トランジスタのソース電極とコンデンサの第 2 電極との間に駆動トランジスタのドレイン電流を流す。そして、コンデ

50

ンサの第 1 電極に信号電圧が供給されてから予め定められた期間の経過後に、スイッチングトランジスタをオフ状態にして上記ドレイン電流を停止させることにより、上記期間内に駆動トランジスタのソース電極とコンデンサの第 2 電極との間を流れる電流によりコンデンサに蓄積された電荷を放電させる。

【 0 0 6 2 】

これにより、コンデンサへの信号電圧の書込みと同時に、上記放電による駆動トランジスタの移動度補正を開始させる。そして、上記期間の経過後に、スイッチングトランジスタをオフ状態にすることにより、上記放電による駆動トランジスタの移動度補正を終了させる。よって、駆動トランジスタのソース電極とコンデンサの第 2 電極との間を流れる電流を利用してコンデンサに蓄積された電荷を放電させる時間を精度よく制御でき、これにより、前記駆動素子の移動度を精度よく補正できる。

10

【 0 0 6 3 】

以下、本発明の実施の形態 1 について、図面を参照しながら説明する。

【 0 0 6 4 】

図 1 は、本発明の表示パネル装置の電氣的な構成を示すブロック図である。同図における表示パネル装置 1 は、制御回路 2 と、バイアス線駆動回路 3 と、走査線駆動回路 4 と、データ線駆動回路 5 と、表示部 6 とを備える。表示部 6 は、複数の発光画素 10 がマトリクス状に配置されている。

【 0 0 6 5 】

また、図 2 は、本発明の実施の形態 1 に係る表示部の有する発光画素の回路構成及びその周辺回路との接続を示す図である。同図における発光画素 10 は、駆動トランジスタ 11 と、選択トランジスタ 12 と、有機 EL 素子 13 と、コンデンサ 14 及び 15 と、スイッチングトランジスタ 16 と、データ線 20 と、走査線 21 及び 22 と、バイアス線 23 と、正電源線 24 と、負電源線 25 とを備える。また、周辺回路は、バイアス線駆動回路 3 と、走査線駆動回路 4 と、データ線駆動回路 5 とを備える。

20

【 0 0 6 6 】

図 1 及び図 2 に記載された構成要素について、以下、その接続関係および機能を説明する。

【 0 0 6 7 】

制御回路 2 は、バイアス線駆動回路 3、走査線駆動回路 4 及びデータ線駆動回路 5 の制御を行う機能を有する。制御回路 2 は、外部から入力された映像信号を、補正データ等に基づいて電圧信号に変換して、データ線駆動回路 5 へと出力する。

30

【 0 0 6 8 】

走査線駆動回路 4 は、走査線 21 及び 22 に接続されており、走査線 21 及び 22 に走査信号を出力することにより、発光画素 10 の有する選択トランジスタ 12 及びスイッチングトランジスタ 16 の導通及び非導通を切り換える機能を有する駆動回路である。

【 0 0 6 9 】

データ線駆動回路 5 は、データ線 20 に接続されており、映像信号に基づいた信号電圧を発光画素 10 へ出力する機能を有する駆動回路である。

【 0 0 7 0 】

バイアス線駆動回路 3 は、バイアス線 23 に接続されており、バイアス線 23 を介して、コンデンサ 15 に逆バイアス電圧を印加する機能を有する駆動回路である。

40

【 0 0 7 1 】

表示部 6 は、複数の発光画素 10 を備え、外部から表示パネル装置 1 へ入力された映像信号に基づいて画像を表示する。

【 0 0 7 2 】

駆動トランジスタ 11 は、ゲートが選択トランジスタ 12 のソース電極に接続され、ドレイン電極がスイッチングトランジスタ 16 のソース電極に接続され、ソース電極が有機 EL 素子 13 のアノード電極に接続された駆動素子である。駆動トランジスタ 11 は、ゲート - ソース間に印加された信号電圧に対応した電圧を、当該信号電圧に対応したドレイ

50

ン電流に変換する。そして、このドレイン電流を信号電流として有機EL素子13に供給する。駆動トランジスタ11は、例えば、n型の薄膜トランジスタ(n型TFET)で構成される。

【0073】

選択トランジスタ12は、ゲート電極が走査線21に接続され、ドレイン電極がデータ線20に接続され、ソース電極がコンデンサ14の第1電極に接続された第1スイッチング素子である。選択トランジスタ12は、データ線20の信号電圧及び固定電圧をコンデンサ14の第1電極に印加するタイミングを決定する機能を有する。

【0074】

有機EL素子13は、カソード電極が第2電源線である負電源線25に接続された発光素子であり、駆動トランジスタ11により上記信号電流が流れることにより発光する。

【0075】

コンデンサ14は、第1電極が駆動トランジスタ11のゲート電極に接続され、第2電極が駆動トランジスタ11のソース電極に接続された第1コンデンサである。コンデンサ14は、データ線20から供給された信号電圧に対応した電圧を保持し、例えば、選択トランジスタ12がオフ状態となった後に、駆動トランジスタ11のゲート-ソース間電圧を安定的に保持し、駆動トランジスタ11から有機EL素子13へ供給するドレイン電流を安定化する機能を有する。

【0076】

コンデンサ15は、コンデンサ14の第2電極とバイアス線23との間に接続された第2コンデンサである。コンデンサ15は、バイアス線23からの電圧印加により、コンデンサ14の第2電極の電位を確定させ、また、駆動トランジスタ11のソース電位を確定させる機能を有する。この機能により、データ線20から印加される電圧が信号電圧でない固定電圧であっても、バイアス線23からコンデンサ15を介して逆バイアス電圧を印加することにより、駆動トランジスタ11の閾値電圧より大きな電位差をコンデンサ14に生じさせることが可能となる。また、コンデンサ14の第1電極に上記固定電圧を供給しコンデンサ15に上記逆バイアス電圧を書き込んでから所定時間経過までの閾値電圧検出期間、及び、コンデンサ14の第1電極に信号電圧を供給してから所定時間経過までの移動度補正期間において、有機EL素子13のアノード-カソード間電圧が有機EL素子13の閾値電圧より低い電圧となるように、固定電圧が予め設定されている。よって上記期間では、有機EL素子13には駆動トランジスタ11のドレイン電流は流れない。これにより、有機EL素子13が発光する発光期間の前に、駆動トランジスタ11の閾値電圧 V_{th} や移動度 β を補正する期間を設けることが可能となる。

【0077】

スイッチングトランジスタ16は、ゲート電極が走査線22に接続され、ドレイン電極が正電源線24に接続され、ソース電極が駆動トランジスタ11のドレイン電極に接続された第2スイッチング素子である。スイッチングトランジスタ16は、駆動トランジスタ11のドレイン電極に正電源線24の電圧を供給するタイミングを決定する機能を有する。よって、駆動トランジスタ11のゲート-ソース間電圧が駆動トランジスタ11の閾値電圧より大きい状態で、スイッチングトランジスタ16をオン状態にすることにより、正電源線24から、駆動トランジスタ11のドレイン電極を経て、ソース電極へとドレイン電流が流れる。よって、スイッチングトランジスタ16がオン状態となり、上記ドレイン電流が有機EL素子13を流れ始めることにより、有機EL素子13を発光させる発光期間を開始し、また、上記ドレイン電流が駆動トランジスタ11のソース電極からコンデンサ14の第2電極へと流れることにより、駆動トランジスタ11の閾値電圧や移動度を補正するための電流パスを確保することが可能となる。スイッチングトランジスタ16は、例えば、n型の薄膜トランジスタ(n型TFET)で構成される。

【0078】

なお、本実施の形態では、スイッチングトランジスタ16がn型TFETで構成される例を示しているが、スイッチングトランジスタ16はp型TFETであってもよい。スイッチ

10

20

30

40

50

ングトランジスタ 16 が p 型 T F T である場合、スイッチングトランジスタ 16 のソース電極が正電源線 24 に接続され、ドレイン電極が駆動トランジスタ 11 のドレイン電極に接続される。

【 0 0 7 9 】

データ線 20 は、データ線駆動回路 5 に接続され、発光画素 10 を含む画素列に属する各発光画素へ接続され、発光強度を決定する信号電圧 V_{data} 及び固定電圧 V_{reset} を供給する機能を有する。

【 0 0 8 0 】

また、表示パネル装置 1 は、画素列数分のデータ線 20 を備える。

【 0 0 8 1 】

走査線 21 は、走査線駆動回路 4 に接続され、発光画素 10 を含む画素行に属する各発光画素に接続されている。これにより、走査線 21 は、発光画素 10 を含む画素行に属する各発光画素へ上記信号電圧を書き込むタイミングを供給する機能、及び当該発光画素の有する駆動トランジスタ 11 のゲートに固定電圧 V_{reset} を印加するタイミングを供給する機能を有する。

【 0 0 8 2 】

走査線 22 は、走査線駆動回路 4 に接続され、駆動トランジスタ 11 のドレイン電極に正電源線 24 の電圧を供給するタイミングを供給し、また、駆動トランジスタ 11 の閾値電圧や移動度を補正するための電流バスを形成するタイミングを供給する機能を有する。

【 0 0 8 3 】

バイアス線 23 は、バイアス線駆動回路 3 に接続され、バイアス線駆動回路 3 から供給された電圧を、コンデンサ 15 を介して、コンデンサ 14 の第 2 電極に印加する機能を有するバイアス電圧線である。

【 0 0 8 4 】

また、表示パネル装置 1 は、画素行数分の走査線 21、22 及びバイアス線 23 を備える。

【 0 0 8 5 】

なお、第 1 電源線である正電源線 24 及び第 2 電源線である負電源線 25 は、それぞれ、他の発光画素にも接続されており、電圧源に接続されている。

【 0 0 8 6 】

なお、本実施の形態に係る表示パネル装置 1 と、上記電圧源とを備えた表示装置も、本発明の実施の形態における一態様である。

【 0 0 8 7 】

次に、本実施の形態に係る表示装置の制御方法について図 3 及び図 4 を用いて説明する。

【 0 0 8 8 】

図 3 は、本発明の実施の形態 1 に係る表示装置の制御方法の動作タイミングチャートである。同図において、横軸は時間を表している。また縦方向には、上から順に、走査線 21、走査線 22、バイアス線 23、コンデンサ 14 の第 1 電極の電位 V_1 、コンデンサ 14 の第 2 電極の電位 V_2 、及びデータ線 20 に発生する電圧の波形図が示されている。同図は 1 画素行に対する表示装置の動作を表し、1 フレーム期間は非発光期間と発光期間から構成されている。また、非発光期間において、駆動トランジスタ 11 の閾値電圧 V_{th} 及び移動度 β の補正動作を行っている。

【 0 0 8 9 】

また、図 4 は、本発明の実施の形態 1 に係る表示装置の有する画素回路の状態遷移図である。

【 0 0 9 0 】

まず、時刻 t_{01} において、走査線駆動回路 4 は、走査線 21 の電圧レベルを LOW から HIGH に変化させ、選択トランジスタ 12 をオン状態とする。これにより、駆動トランジスタ 11 のゲート電極 (V_1) には、データ線 20 を介して固定電圧 V_{reset} が

10

20

30

40

50

印加される。また、このとき、スイッチングトランジスタ 16 はオン状態であり、コンデンサ 15 には逆バイアス電圧が印加されていない状態である。これにより、前フレームでの発光期間が終了する。時刻 t_{01} ~ 時刻 t_{02} の期間は発光停止状態であり、図 4 におけるリセット 1 の状態に対応している。

【0091】

次に、時刻 t_{02} において、バイアス線駆動回路 3 は、バイアス線 23 を介して、コンデンサ 15 に逆バイアス電圧を印加する。このとき、コンデンサ 14 の第 1 電極にはデータ線 20 から継続して固定電圧 V_{reset} が供給されており、これと上記逆バイアス電圧とにより、コンデンサ 14 の両端電極には、駆動トランジスタ 11 の閾値電圧 V_{th} より大きな電位差が生じる。よって、駆動トランジスタ 11 がオン状態となり、正電源線 24、スイッチングトランジスタ 16、駆動トランジスタ 11 及びコンデンサ 14 の第 2 電極という電流パスにおいてドレイン電流が流れる。時刻 t_{02} ~ 時刻 t_{07} の期間は、上記ドレイン電流が流れ、やがて、コンデンサ 14 の保持電圧が V_{th} となると駆動トランジスタ 11 のドレイン電流は停止する。これにより、コンデンサ 14 には、閾値電圧 V_{th} に相当する電荷が蓄積される。また、上記逆バイアス電圧は、上記固定電圧との関係により、有機 EL 素子 13 のアノード - カソード間電圧が、有機 EL 素子 13 の閾値電圧より低い電圧となるように予め設定されている。よって、この期間では、駆動トランジスタ 11 のソース電極はコンデンサ 15 により逆バイアスされているので、有機 EL 素子 13 には上記ドレイン電流は流れない。

【0092】

次に、時刻 t_{07} において、走査線駆動回路 4 は、走査線 21 の電圧レベルを HIGH から LOW に変化させ、選択トランジスタ 12 をオフ状態とする。これにより、コンデンサ 14 の第 1 電極への固定電圧 V_{reset} の供給を停止させる。また、このとき、駆動トランジスタ 11 のゲート - ソース間は閾値電圧 V_{th} に保持されており駆動トランジスタ 11 はオフ状態である。この状態で、時刻 t_{08} にて選択トランジスタ 12 をオン状態にしてコンデンサ 14 の第 1 電極に信号電圧 V_{data} の供給を開始する。時刻 t_{07} ~ 時刻 t_{08} により、駆動トランジスタ 11 の閾値電圧検出期間と、移動度補正期間との間の期間を、選択トランジスタ 12 の制御により調整することが可能となる。また、時刻 t_{02} ~ 時刻 t_{08} の期間は、図 4 におけるリセット 2 + V_{th} 検出の状態に対応している。

【0093】

次に、時刻 t_{08} において、走査線駆動回路 4 は、走査線 21 の電圧レベルを LOW から HIGH に変化させ、選択トランジスタ 12 をオン状態とする。また、データ線駆動回路 5 は、データ線 20 を介し、発光画素 10 の属する画素行に対して、信号電圧 V_{data} を供給する。これにより、駆動トランジスタ 11 のゲート電極には、データ線 20 を介して信号電圧 V_{data} が印加される。また、このとき、スイッチングトランジスタ 16 はオン状態であり、コンデンサ 15 には逆バイアス電圧が印加されている状態である。これにより、正電源線 24 と駆動トランジスタ 11 のドレイン電極との間が導通した状態で、コンデンサ 14 の第 1 電極に信号電圧 V_{data} を供給し、駆動トランジスタ 11 のソース電極とコンデンサ 14 の第 2 電極との間に放電電流を流させる。これにより、コンデンサ 14 への信号電圧の書き込みと同時に、正電源線 24、スイッチングトランジスタ 16、駆動トランジスタ 11 及びコンデンサ 14 の第 2 電極という放電電流パスにより、駆動トランジスタ 11 の移動度補正を開始させる。

【0094】

次に、時刻 t_{09} において、走査線駆動回路 4 は、走査線 22 の電圧レベルを HIGH から LOW に変化させ、スイッチングトランジスタ 16 をオフ状態とする。つまり、正電源線 24 と駆動トランジスタ 11 のドレイン電極とを非導通とする。これにより、上記放電電流は停止するため、上記放電電流による駆動トランジスタ 11 の移動度補正が終了する。時刻 t_{08} ~ 時刻 t_{09} の期間は、図 4 における書き込み + 移動度補正の状態に対応している。

【 0 0 9 5 】

時刻 t_{08} ~ 時刻 t_{09} の期間では、上記放電電流による駆動トランジスタ 11 の移動度補正の開始制御を、コンデンサ 14 への信号電圧 V_{data} の供給制御により行っている。一方、上記放電電流による駆動トランジスタ 11 の移動度補正の終了制御を、スイッチングトランジスタ 16 の制御により行い、コンデンサ 14 への信号電圧 V_{data} の供給制御とは別個の制御としている。即ち、上記放電電流による駆動トランジスタ 11 の移動度補正の開始制御と、上記放電電流による駆動トランジスタ 11 の移動度補正の終了制御とを別個のスイッチング素子の制御により行っている。そのため、コンデンサ 14 の第 1 電極への信号電圧 V_{data} の供給を開始してから、スイッチングトランジスタ 16 を制御して上記放電電流を停止させるまでの移動度補正期間を精度よく制御できる。その結果、駆動トランジスタ 11 のソース電極とコンデンサ 14 の第 2 電極との間を流れる電流を利用してコンデンサ 14 に蓄積された電荷を放電させる時間を精度よく制御でき、駆動トランジスタ 11 の移動度を精度よく補正できる。スイッチングトランジスタ 16 の制御を移動度補正の終了時期に用いることにより、移動度補正期間を精度よく制御できる理由は、図 5 を用いて後述する。

10

【 0 0 9 6 】

また、コンデンサ 14 の第 1 電極に信号電圧 V_{data} を供給してから（時刻 t_{08} ）正電源線 24 と駆動トランジスタ 11 のドレイン電極とを非導通とするまで（時刻 t_{09} ）の移動度補正期間において、駆動トランジスタ 11 のソース電極と有機 EL 素子 13 の第 1 電極とのノードの電圧が、有機 EL 素子 13 の閾値電圧より低い電圧となるような電圧値に、予め固定電圧 V_{reset} の電圧値が設定されている。これによると、コンデンサ 14 の第 1 電極に、固定電圧 V_{reset} からの変化成分である信号電圧 V_{data} を供給すると同時に、有機 EL 素子 13 のアノード - カソード間電圧は、有機 EL 素子 13 の閾値電圧を超えることはない。よって、駆動トランジスタ 11 の移動度補正が終わる前に、有機 EL 素子 13 に電流が流れて発光するのを防止し、画素間での有機 EL 素子 13 の発光ムラを精度よく補正できる。

20

【 0 0 9 7 】

さらに、コンデンサ 14 への信号電圧 V_{data} の書き込みと同時に、上記放電電流による駆動トランジスタ 11 の移動度補正を開始させることにより、コンデンサ 14 への信号電圧 V_{data} の書き込み処理期間と上記放電電流による駆動トランジスタ 11 の移動度補正の処理期間とを短縮できる。これは、表示パネル装置が大画面化し画素数が増大した場合に、書き込み期間及び移動度補正を各画素に十分確保できなくなるので、特に有効になる。

30

【 0 0 9 8 】

次に、時刻 t_{10} において、走査線駆動回路 4 は、走査線 21 の電圧レベルを HIGH から LOW に変化させ、選択トランジスタ 12 をオフ状態とする。これにより、コンデンサ 14 の第 1 電極への信号電圧 V_{data} の供給を停止させる。

【 0 0 9 9 】

次に、時刻 t_{11} において、走査線駆動回路 4 は、走査線 22 の電圧レベルを LOW から HIGH に変化させ、スイッチングトランジスタ 16 をオン状態とする。つまり、正電源線 24 と駆動トランジスタ 11 のドレイン電極とを導通させる。これにより、コンデンサ 14 に保持された電圧（ $V_1 - V_2$ ）に対応したドレイン電流が有機 EL 素子 13 に流れ、有機 EL 素子 13 が発光を開始する。このとき、コンデンサ 14 に保持された電圧（ $V_1 - V_2$ ）は、信号電圧 V_{data} を閾値電圧 V_{th} 及び移動度 β で補正した値となっている。

40

【 0 1 0 0 】

最後に、バイアス線駆動回路 3 は、バイアス線 23 を介して、コンデンサ 15 への逆バイアス電圧を解除する。これにより、次のフレーム動作に備える。なお、このとき、バイアス線 23 の電圧変動に応じて、コンデンサ 14 の電位が変動するが、コンデンサ 14 の両端電極間の電位差は一定に保持されているので、駆動トランジスタ 11 のゲート - ソー

50

ス間電圧で決定されるドレイン電流は変化せず、発光強度は変化しない。時刻 t_{11} 以降の期間は、図 4 における発光の状態に対応している。

【0101】

次に、本発明の表示パネル装置及び表示装置において、スイッチングトランジスタ 16 の制御を移動度補正の終了時期に用いることにより、移動度補正期間を精度よく制御できる理由を説明する。

【0102】

図 5 は、本発明の表示パネル装置の移動度補正期間と従来の方法による移動度補正期間との比較を表す図である。

【0103】

前述したように、従来の方法による移動度補正期間では、移動度補正期間の開始時期は、選択トランジスタが予めオン状態でデータ線が固定電圧 V_{reset} から信号電圧 V_{data} に切り換わり、信号電圧 V_{data} が駆動トランジスタのゲート電極に印加され始めた時である。一方、移動度補正期間の終了時期は、所定の放電がなされた後、選択トランジスタがオン状態からオフ状態に切り換わる時である。

【0104】

図 5 に記載されているように、移動度補正期間の終了時期は、走査線の配線遅延により、走査線駆動回路 4 に近い位置 P (図 16 中に図示) での走査線 21 または 22 の電圧波形は、走査線駆動回路 4 の駆動電圧を反映した矩形波 (図 5 中の破線) となる。これに対し、走査線駆動回路 4 から遠い位置 Q (図 16 中に図示) での走査線 21 または 22 の電圧波形は、その立ち上がり及び立ち下がりにおいて、時定数に依存した波形なまり (図 5 の実線) が生じる。この状態において、従来の方法による移動度補正終了時期は、例えば、図 2 に記載された画素回路において、選択トランジスタ 12 のゲート - ソース間電圧が、選択トランジスタ 12 の閾値電圧 $V_{th_{21}}$ に到達した時となる。つまり、選択トランジスタ 12 のゲート電極に印加される走査電圧 V_{21} が、選択トランジスタ 12 のソース電位となる V_1 と閾値電圧 $V_{th_{21}}$ との和の電位まで降下したときである。よって、移動度補正終了時期は、P 点と Q 点とで差異が生じ、移動度補正期間の最大値は、P 点では図 5 に記載された T_0 となるのに対し、Q 点では図 5 に記載された $T_0 + \Delta T_1$ となる。また、Q 点では、表示階調の変動による移動度補正期間のばらつきは、 ΔT_1 となる。これは、表示階調の変動により信号電圧 V_{data} が、例えば、1 V ~ 7 V の間で変動し、6 V の変動幅を有する場合に、上記 V_1 の電位も 6 V の変動幅を有することによるものである。一方、P 点では、表示階調の変動による移動度補正期間のばらつきは、ほぼ 0 である。この Q 点における移動度補正期間のばらつき ΔT_1 は、走査線駆動回路 4 からの距離、つまり走査線の遅延量により異なる。よって、発光画素ごとに、表示階調の変動による移動度補正期間のばらつきが異なる。

【0105】

本発明の実施の形態 1 に係る表示パネル装置及びその制御方法では、移動度補正終了時期を、選択トランジスタ 12 がオン状態からオフ状態に切り換わる時とするのではなく、スイッチングトランジスタ 16 がオン状態からオフ状態に切り換わる時としている。つまり、移動度終了時期は、例えば、スイッチングトランジスタ 16 のゲート電極に印加される走査電圧 V_{22} が、スイッチングトランジスタ 16 のソース電位である V_3 (図 2 中に図示) とスイッチングトランジスタ 16 の閾値電圧 $V_{th_{22}}$ との和の電位まで降下したときである。よって、Q 点における移動度補正終了時期は、図 6 に記載された $T_0 + \Delta T_2$ となる。また、Q 点では、表示階調の変動による移動度補正期間のばらつきは、0 となる。これは、表示階調の変動により信号電圧 V_{data} が、例えば、1 V ~ 7 V の間で変動し、6 V の変動幅を有する場合であっても、上記 V_3 の電位は、正電源線 24 の電位となり変動幅を有しないことによるものである。

【0106】

以上より、本発明における Q 点での移動度補正期間の遅延量 ΔT_2 においても、走査線駆動回路 4 からの距離、つまり走査線の遅延量により異なる。しかし、例えば、 V_1 の変

10

20

30

40

50

動幅が 6 V であるのに対し、V₃ の変動幅が 0 であることから、本発明における Q 点での表示階調の変動による移動度補正期間ばらつきは、従来における Q 点での表示階調の変動による移動度補正期間のばらつき ΔT_1 と比較して、大幅に抑制される。

【0107】

本発明の表示パネル装置、表示装置及びその制御方法によれば、表示階調による移動度補正時間のばらつきを軽減して配線遅延の影響を緩和できるので、移動度補正ばらつきを全階調で抑制することが可能となる。

【0108】

次に、走査信号の過渡特性から移動度補正期間を算出することにより、本発明の実施の形態 1 に係る表示パネル装置、表示装置及びその制御方法により得られる効果について説明する。

10

【0109】

図 6 は、従来の方法による移動度補正期間の算出パラメータを説明する図である。図 14 に記載されたタイミングチャートのように、走査線 21 に相当する走査線 WS は予め時刻 T₂ においてオン状態となっており、その後、時刻 T₄ においてデータ線 20 から信号電圧 V_{data} が駆動トランジスタ 11 のゲート電極に印加された時が、移動度補正期間の開始時期となる。また、上述したように、従来の移動度補正終了期間は、選択トランジスタ 12 (図 14 ではサンプリングトランジスタ 506 に相当する) のソース電極の電位と走査信号 V_{1↓}(t) との電位差が、選択トランジスタ 12 の閾値電圧 V_{th₂₁} まで小さくなることにより、オン状態からオフ状態へと切り換わる時である。よって、選択トランジスタ 12 の時定数により、移動度補正終了時期の設計値に対し、 ΔT_1 だけ遅れることとする。よって、従来の表示装置における移動度補正期間 T は、

20

【0110】

【数 1】

$$T = T_0 + \Delta T_{1\downarrow} \quad (\text{式1})$$

【0111】

で表される。また、選択トランジスタ 12 がオフ状態へと切り換わる時、つまり、走査線 21 の走査信号がハイレベルである V_{1H} からローレベルである V_{1L} へと変化するときの、選択トランジスタ 12 のゲート電極における電圧の過渡特性 V_{1↓}(t) は、

30

【0112】

【数 2】

$$V_{1\downarrow}(t) = (V_{1L} - V_{1H}) \cdot \left(1 - \exp\left(-\frac{t}{\tau_1}\right) \right) + V_{1H} \quad (\text{式2})$$

【0113】

で表される。ここで、上記式 2 は、走査線駆動回路 4 が走査信号 V_{1L} を走査線 21 に印加した時点をも t = 0 としている。ここで、選択トランジスタ 12 が走査信号によりオン状態からオフ状態へと切り換わるのは、上記式 2 における、選択トランジスタ 12 のゲート電極における電圧 V_{1↓}(t) と、選択トランジスタ 12 のソース電極の電位である V_{data} との電位差が、選択トランジスタ 12 の閾値電圧 V_{th₂₁} となったときである。この状態は、

40

【0114】

【数 3】

$$V_{gs} = (V_{1L} - V_{1H}) \cdot \left(1 - \exp\left(-\frac{\Delta T_{1\downarrow}}{\tau_1}\right) \right) + V_{1H} - V_{data} = V_{th_{21}} \quad (\text{式3})$$

【0115】

で表される。

【0116】

50

図 8 A は、従来の移動度補正期間の決定方法により算出された移動度補正期間の時定数依存性を示すグラフである。横軸は、選択トランジスタ 12 のオンオフを切り換えるための時定数 τ_1 であり、縦軸は、移動度補正期間設計値 T_0 に対する移動度補正期間の遅延時間 $\Delta T_1 \downarrow$ の割合である。つまり、横軸は、時定数 τ_1 が大きいほど、画素回路が走査線駆動回路から遠い位置にあることを示している。同図に記載されたグラフは、 V_{data} を 1.5 V、3.5 V、5 V 及び 7 V としたときの、上記式 3 から算出した、時定数 τ_1 と $\Delta T_1 \downarrow / T_0$ の関係を示している。同図より、時定数 τ_1 の増加に従い、 $\Delta T_1 \downarrow / T_0$ は単調に増加していることがわかる。つまり、走査線駆動回路からの距離が大きくなるほど、移動度補正期間は設計値からずれていくことがわかる。また、 V_{data} が大きいほど、移動度補正期間は設計値からずれていくことがわかる。

10

【0117】

図 7 は、本発明の表示パネル装置による移動度補正期間の算出パラメータを説明する図である。本実施の形態では、図 3 に記載されたタイミングチャートのように、選択トランジスタ 12 がオン状態となった時刻 t_{08} において、データ線 20 から選択トランジスタ 12 を介して信号電圧 V_{data} が駆動トランジスタ 11 のゲート電極に印加され、当該ゲート電極の電位が選択トランジスタ 12 の閾値電圧 $V_{th_{21}}$ と固定電圧 V_{reset} との和を超えた時が、移動度補正期間の開始時期となる。よって、移動度補正期間の開始時期は、時刻 t_{08} 以前の V_1 の電位である V_{reset} と走査信号との差が $V_{th_{21}}$ より大きくなった時点となる。また、本発明の移動度補正終了期間は、ソース電極の電位が V_3 (図 2 に記載) となるスイッチングトランジスタ 16 が、オン状態からオフ状態へと切り換わる時である。よって、スイッチングトランジスタ 16 の時定数により、移動度補正終了時期の設計値に対し、 $\Delta T_2 \downarrow$ だけ遅れることとする。よって、本発明の表示パネル装置における移動度補正期間 T は、移動度補正時間設計値 T_0 、及び、信号電圧 V_{data} が駆動トランジスタ 11 のゲート電極に印加されてから、当該ゲート電極の電位が選択トランジスタの閾値電圧 $V_{th_{21}}$ となるまでの期間を $\Delta T_2 \uparrow$ とすると、

20

【0118】

【数 4】

$$T = T_0 + \Delta T_2 \downarrow - \Delta T_2 \uparrow \cong T_0 + \Delta T_2 \downarrow \quad (\text{式4})$$

30

【0119】

となる。ここで、 $\Delta T_2 \uparrow$ は、固定電圧 V_{reset} と選択トランジスタ 12 の閾値電圧 $V_{th_{21}}$ との関係により決定されるものであるので、信号電圧 V_{data} の変動とは無関係であり、かつ、 $\Delta T_2 \downarrow$ に比べて十分小さい。よって、移動度補正期間 T は右辺のように表され、移動度補正終了時期のみにより変動するものとして表される。

【0120】

また、スイッチングトランジスタ 16 がオフ状態へと切り換わる時、つまり、走査線 2 の走査信号がハイレベルである V_{2H} からローレベルである V_{2L} へと変化するとき、スイッチングトランジスタ 16 のゲート電極における電圧の過渡特性 $V_{2\downarrow}(t)$ は、

【0121】

【数 5】

$$V_{2\downarrow}(t) = (V_{2L} - V_{2H}) \cdot \left(1 - \exp\left(-\frac{t}{\tau_2}\right) \right) + V_{2H} \quad (\text{式5})$$

40

【0122】

で表される。ここで、上記式 5 は、走査線駆動回路 4 が走査信号 V_{2L} を走査線 22 に印加した時点をも $t = 0$ としている。ここで、スイッチングトランジスタ 16 が走査信号 V_{2L} によりオン状態からオフ状態へと切り換わるのは、上記式 6 における、スイッチングトランジスタ 16 のゲート電極における電圧 $V_{2\downarrow}(t)$ と、スイッチングトランジスタ 16 のソース電極の電位である正電源線 24 の電圧 V_{24} との電位差が、スイッチングトランジスタ 16 の閾値電圧 $V_{th_{22}}$ となったときである。この状態は、

50

【 0 1 2 3 】

【 数 6 】

$$V_{gs} = (V_{2L} - V_{2H}) \left(1 - \exp\left(-\frac{\Delta T_{2\downarrow}}{\tau_2}\right) \right) + V_{2H} - V_{24} = V_{th22} \quad (\text{式6})$$

【 0 1 2 4 】

で表される。

【 0 1 2 5 】

図 8 B は、本発明の表示パネル装置の移動度補正期間の決定方法により算出された移動度補正期間の時定数依存性を示すグラフである。横軸は、スイッチングトランジスタ 1 6 のオンオフを切り換えるための時定数 τ_2 であり、縦軸は、移動度補正期間設計値 T_0 に対する移動度補正期間の遅延時間 $\Delta T_{2\downarrow}$ の割合である。つまり、横軸は、時定数 τ_2 が大きいほど、画素回路が走査線駆動回路から遠い位置にあることを示している。同図に記載されたグラフは、 V_{data} を 1.5 V、3.5 V、5 V 及び 7 V としたときの、上記式 6 から算出した時定数 τ_2 と $\Delta T_{2\downarrow} / T_0$ の関係を示している。同図より、時定数 τ_2 の増加に従い、 $\Delta T_{2\downarrow} / T_0$ は単調に増加していることがわかる。つまり、走査線駆動回路からの距離が大きくなるほど、移動度補正期間は設計値からずれていくことがわかる。

【 0 1 2 6 】

しかしながら、図 8 A に記載された従来の移動度補正期間の特性と、図 8 B に記載された本発明の表示パネル装置に係る移動度補正期間の特性とを比較すると、図 8 B に記載された本発明の表示パネル装置に係る $\Delta T_{2\downarrow} / T_0$ の方が、各時定数 τ_2 において小さいことがわかる。

【 0 1 2 7 】

また、図 8 B に記載された本発明の表示パネル装置に係る $\Delta T_{2\downarrow} / T_0$ は、信号電圧 V_{data} の変動により変化しないことが解る。これは、上記式 6 に変数 V_{data} が含まれていないことから明らかである。

【 0 1 2 8 】

以上の評価結果より、放電電流による駆動トランジスタ 1 1 の移動度補正の終了制御を、スイッチングトランジスタ 1 6 の制御により行う方が、選択トランジスタ 1 2 の制御により行う場合に比べて、スイッチングのタイミングを決定するソース電極の電圧変動がないので、配線遅延に起因する移動度補正期間のばらつきを抑制できる。これにより、移動度補正ばらつきを全書き込み電圧に対して抑制することが可能となる。

【 0 1 2 9 】

さらに、コンデンサ 1 4 への信号電圧 V_{data} の書き込みと同時に、放電電流による駆動トランジスタ 1 1 の移動度補正を開始させることにより、コンデンサ 1 4 への信号電圧 V_{data} の書き込み処理期間と上記放電電流による駆動トランジスタ 1 1 の移動度補正の処理期間とを短縮できる。これは、表示パネル装置が大画面化し画素数が増大した場合に、書き込み期間及び移動度補正を各画素に十分確保できなくなるので、特に有効になる。

【 0 1 3 0 】

また、本実施の形態によると、駆動トランジスタ 1 1 の閾値電圧補正期間において、選択トランジスタ 1 2 を制御してコンデンサ 1 4 の第 1 電極の電圧を固定するための固定電圧をデータ線 2 0 から供給しつつ、逆バイアス電圧をコンデンサ 1 5 に書き込む。上記逆バイアス電圧及び上記固定電圧は、駆動トランジスタ 1 1 の閾値電圧より大きな電位差をコンデンサ 1 4 に生じさせるものである。そして、コンデンサ 1 4 の第 1 電極及び第 2 電極の電圧差が駆動トランジスタ 1 1 の閾値電圧に到達するまでの時間以上の時間を経過するのを待つ。これにより、コンデンサ 1 4 には駆動トランジスタ 1 1 の閾値電圧に相当する電荷が蓄積される。また、この閾値電圧に到達するまでの時間では、駆動トランジスタ 1 1 のソース電極はコンデンサ 1 5 により逆バイアスされているので、有機 EL 素子 1 3 に

は駆動トランジスタ 11 のドレイン電流は流れない。やがて、コンデンサ 14 の両端電極の電位差が駆動トランジスタ 11 の閾値電圧となると、ドレイン電流は停止する。この状態で、コンデンサ 14 の第 1 電極に信号電圧の供給を開始する。これにより、コンデンサ 14 には、駆動トランジスタ 11 の閾値電圧に対応する電荷が蓄積されることになる。

【0131】

このように、コンデンサ 14 に駆動トランジスタ 11 の閾値電圧を保持させた上で、コンデンサ 14 の第 1 電極に信号電圧を供給するので、コンデンサ 14 に、映像信号を反映し駆動トランジスタ 11 の閾値電圧を補正した所望の電位差を蓄積できる。

【0132】

その後、本実施の形態によると、駆動トランジスタ 11 の移動度補正期間において、選択トランジスタ 12 を制御してコンデンサ 14 の第 1 電極に信号電圧を供給し、駆動トランジスタ 11 のソース電極とコンデンサ 14 の第 2 電極との間に電流を流してから、スイッチングトランジスタ 16 を制御して正電源線 24 と駆動トランジスタ 11 のドレイン電極とを非導通とするまでの期間、駆動トランジスタ 11 からコンデンサの第 2 電極への放電電流により駆動トランジスタ 11 の移動度補正を行う。

【0133】

本実施の形態によると、上記期間に、有機 EL 素子 13 のアノード電極が、有機 EL 素子 13 の閾値電圧より低い電圧となるような電圧値に上記固定電圧及び上記逆バイアス電圧の電圧値が予め設定されている。よって、駆動トランジスタ 11 の移動度補正が終わる前に、有機 EL 素子 13 が発光するのを防止し、画素間での発光ムラを精度よく補正できる。

【0134】

(実施の形態 2)

本実施の形態における表示パネル装置は、実施の形態 1 における表示パネル装置と比較して、画素回路の構成及びその駆動タイミングが異なり、バイアス線駆動回路 3 がない。本実施の形態における画素回路 30 は、実施の形態 1 における画素回路 10 と比較して、コンデンサ 15 及びバイアス線 23 がなく、代わりに、スイッチングトランジスタ 17 及び走査線 26 が付加されている点が、画素回路構成として異なる。以下、実施の形態 1 の回路構成と同じ点は説明を省略し、異なる点のみ説明する。

【0135】

図 9 は、本発明の実施の形態 2 に係る表示部の有する発光画素の回路構成及びその周辺回路との接続を示す図である。同図における発光画素 30 は、駆動トランジスタ 11 と、選択トランジスタ 12 と、有機 EL 素子 13 と、コンデンサ 14 と、スイッチングトランジスタ 16 及び 17 と、データ線 20 と、走査線 21、22 及び 26 と、正電源線 24 と、負電源線 25 とを備える。また、周辺回路は、走査線駆動回路 4 と、データ線駆動回路 5 とを備える。

【0136】

図 9 に記載された構成要素について、以下、その接続関係および機能を説明する。

【0137】

走査線駆動回路 4 は、走査線 21、22 及び 26 に接続されており、走査線 21、22 及び 26 に走査信号を出力することにより、発光画素 11 の有する選択トランジスタ 12、スイッチングトランジスタ 16 及び 17 の導通及び非導通を切り換える機能を有する駆動回路である。

【0138】

スイッチングトランジスタ 17 は、コンデンサ 14 の第 2 電極と走査線 21 との間に接続された第 3 スwitchング素子である。スイッチングトランジスタ 17 は、走査線 21 の LOW レベルの走査信号電圧である基準電圧をコンデンサ 14 の第 2 電極に印加するタイミングを決定する機能を有する。また、上記基準電圧がコンデンサ 14 の第 2 電極に印加されることにより、駆動トランジスタ 11 のソース電位を確定させる機能を有する。この機能により、データ線 20 から印加される電圧が、信号電圧でない固定電圧であっても走

10

20

30

40

50

査線 2 1 からスイッチングトランジスタ 1 7 を介して上記基準電圧を印加することにより、駆動トランジスタ 1 1 の閾値電圧より大きな電位差をコンデンサ 1 4 に生じさせることが可能となる。

【 0 1 3 9 】

また、コンデンサ 1 4 の第 1 電極に上記固定電圧を供給し第 2 電極に上記基準電圧を供給してから所定時間経過までの閾値電圧検出期間、及び、コンデンサ 1 4 の第 1 電極に信号電圧を供給してから所定時間経過までの移動度補正期間において、有機 E L 素子 1 3 のアノード - カソード間電圧が、有機 E L 素子 1 3 の閾値電圧より低い電圧となるように、予め上記固定電圧が設定されている。よって上記期間では、有機 E L 素子 1 3 には駆動トランジスタ 1 1 のドレイン電流は流れない。これにより、有機 E L 素子 1 3 が発光する発光期間の前に、駆動トランジスタ 1 1 の閾値電圧や移動度を補正する期間を設けることが可能となる。

10

【 0 1 4 0 】

走査線 2 1 は、走査線駆動回路 4 に接続され、発光画素 3 0 を含む画素行に属する各発光画素に接続されている。また、走査線 2 1 は、スイッチングトランジスタ 1 7 を介してコンデンサ 1 4 の第 2 電極に接続されている。これにより、走査線 2 1 は、スイッチングトランジスタ 1 7 をオン状態とすることにより、コンデンサ 1 4 の第 2 電極に走査信号電圧を印加する機能を有する。

【 0 1 4 1 】

走査線 2 6 は、走査線駆動回路 4 に接続され、コンデンサ 1 4 の第 2 電極の電位に走査線 2 1 の L O W レベルの走査信号である基準電圧を印加するタイミングを供給する機能を有する。

20

【 0 1 4 2 】

なお、本実施の形態に係る表示パネル装置と、上記電圧源とを備えた表示装置も、本発明の実施の形態における一態様である。

【 0 1 4 3 】

次に、本実施の形態に係る表示装置の制御方法について図 1 0 及び図 1 1 を用いて説明する。

【 0 1 4 4 】

図 1 0 は、本発明の実施の形態 2 に係る表示装置の制御方法の動作タイミングチャートである。同図において、横軸は時間を表している。また縦方向には、上から順に、走査線 2 1、走査線 2 2、走査線 2 6、コンデンサ 1 4 の第 1 電極の電位 V 1、コンデンサ 1 4 の第 2 電極の電位 V 2、及びデータ線 2 0 に発生する電圧の波形図が示されている。同図は 1 画素行に対する表示装置の動作を表し、1 フレーム期間は非発光期間と発光期間から構成されている。また、非発光期間において、駆動トランジスタ 1 1 の閾値電圧 V t h 及び移動度 β の補正動作を行っている。

30

【 0 1 4 5 】

また、図 1 1 は、本発明の実施の形態 2 に係る表示装置の有する画素回路の状態遷移図である。

【 0 1 4 6 】

まず、時刻 t 2 1 において、走査線駆動回路 4 は、走査線 2 1 の電圧レベルを L O W から H I G H に変化させ、選択トランジスタ 1 2 をオン状態とする。これにより、駆動トランジスタ 1 1 のゲート電極には、データ線 2 0 を介して固定電圧 V r e s e t が印加される。また、このとき、スイッチングトランジスタ 1 6 はオン状態であり、スイッチングトランジスタ 1 7 はオフ状態である。これにより、前フレームでの発光期間が終了する。時刻 t 2 1 ~ 時刻 t 2 2 の期間は発光停止状態であり、図 1 1 におけるリセット 1 の状態に対応している。

40

【 0 1 4 7 】

次に、時刻 t 2 2 において、走査線駆動回路 4 は、走査線 2 1 の電圧レベルを H I G H から L O W に変化させ、選択トランジスタ 1 2 をオフ状態とする。また、同時に、走査線

50

26の電圧レベルをLOWからHIGHに変化させ、スイッチングトランジスタ17を介して、コンデンサ14の第2電極に走査線21のLOWレベルの走査信号である基準電圧V_{gL}を印加する。基準電圧V_{gL}は、有機EL素子13のアノード-カソード間電圧が、有機EL素子13の閾値電圧より低い電圧となるように予め設定されるものである。

【0148】

次に、時刻t₂₃において、走査線駆動回路4は、走査線26の電圧レベルをHIGHからLOWに変化させ、コンデンサ14の第2電極への上記基準電圧V_{gL}の印加を停止する。時刻t₂₂~時刻t₂₃の期間は、コンデンサ14の第2電極及び駆動トランジスタ11のソース電極に基準電圧V_{gL}が印加された状態であり、図11におけるリセット2の状態に対応している。

10

【0149】

次に、時刻t₂₄において、走査線駆動回路4は、走査線21の電圧レベルをLOWからHIGHに変化させ、コンデンサ14の第1電極にデータ線20から固定電圧V_{reset}を印加する。このとき、コンデンサ14の第1電極に印加された固定電圧V_{reset}と、時刻t₂₂において既にコンデンサ14の第2電極に印加された基準電圧V_{gL}とにより、コンデンサ14には、駆動トランジスタ11の閾値電圧V_{th}より大きな電位差が生じる。よって、駆動トランジスタ11がオン状態となり、正電源線24、スイッチングトランジスタ16、駆動トランジスタ11及びコンデンサ14の第2電極という電流パスにおいて、駆動トランジスタ11のドレイン電流が流れる。時刻t₂₄~時刻t₂₇の期間は、上記ドレイン電流が流れ、やがて、コンデンサ14の保持電圧がV_{th}となると駆動トランジスタ11のドレイン電流は停止する。これにより、コンデンサ14には、閾値電圧V_{th}に相当する電荷が蓄積される。また、この期間の終了時には、駆動トランジスタ11のソース電極は、上記ドレイン電流により(V_{reset}-V_{th})となるが、固定電圧V_{reset}は有機EL素子13の閾値電圧より低い電圧となるように予め設定されているので、有機EL素子13には上記ドレイン電流は流れない。

20

【0150】

次に、時刻t₂₇において、走査線駆動回路4は、走査線21の電圧レベルをHIGHからLOWに変化させ、選択トランジスタ12をオフ状態とする。これにより、コンデンサ14の第1電極への固定電圧V_{reset}の供給を停止させる。また、このとき、駆動トランジスタ11のゲート-ソース間は閾値電圧V_{th}に保持されており駆動トランジスタ11はオフ状態である。この状態で、時刻t₂₈にて選択トランジスタ12をオン状態にしてコンデンサ14の第1電極に信号電圧V_{data}の供給を開始する。時刻t₂₇~時刻t₂₈により、駆動トランジスタ11の閾値電圧検出期間と、移動度補正期間との間の期間を、選択トランジスタ12の制御により調整することが可能となる。時刻t₂₄~時刻t₂₈の期間は、図11におけるV_{th}検出の状態に対応している。

30

【0151】

次に、時刻t₂₈において、走査線駆動回路4は、走査線21の電圧レベルをLOWからHIGHに変化させ、選択トランジスタ12をオン状態とする。また、データ線駆動回路5は、データ線20を介し、発光画素30の属する画素行に対して、信号電圧V_{data}を供給する。これにより、駆動トランジスタ11のゲート電極には、データ線20を介して信号電圧V_{data}が印加される。また、このとき、スイッチングトランジスタ16はオン状態である。これにより、正電源線24と駆動トランジスタ11のドレイン電極との間が導通した状態で、コンデンサ14の第1電極に信号電圧V_{data}を供給し、駆動トランジスタ11のソース電極とコンデンサ14の第2電極との間に電流を流させる。これにより、コンデンサ14への信号電圧の書込みと同時に、正電源線24、スイッチングトランジスタ16、駆動トランジスタ11及びコンデンサ14の第2電極という放電電流パスにより、駆動トランジスタ11の移動度補正を開始させる。

40

【0152】

次に、時刻t₂₉において、走査線駆動回路4は、走査線22の電圧レベルをHIGHからLOWに変化させ、スイッチングトランジスタ16をオフ状態とする。つまり、正電

50

源線 2 4 と駆動トランジスタ 1 1 のドレイン電極とを非導通とする。これにより、上記放電電流による駆動トランジスタ 1 1 の移動度補正を終了させる。時刻 t_{28} ~ 時刻 t_{29} の期間は、図 1 1 における書き込み + 移動度補正の状態に対応している。

【 0 1 5 3 】

時刻 t_{28} ~ 時刻 t_{29} の期間では、上記放電電流による駆動トランジスタ 1 1 の移動度補正の開始制御を、コンデンサ 1 4 への信号電圧 V_{data} の供給制御により行っている。一方、上記放電電流による駆動トランジスタ 1 1 の移動度補正の終了制御を、スイッチングトランジスタ 1 6 の制御により行い、コンデンサ 1 4 への信号電圧 V_{data} の供給制御とは別個の制御としている。即ち、上記放電電流による駆動トランジスタ 1 1 の移動度補正の開始制御と、上記放電電流による駆動トランジスタ 1 1 の移動度補正の終了制御とを別個のスイッチング素子の制御により行っている。そのため、コンデンサ 1 4 の第 1 電極への信号電圧 V_{data} の供給を開始してから、スイッチングトランジスタ 1 6 を制御して上記放電電流を停止させるまでの移動度補正期間を精度よく制御できる。その結果、駆動トランジスタ 1 1 のソース電極とコンデンサ 1 4 の第 2 電極との間を流れる電流を利用してコンデンサ 1 4 に蓄積された電荷を放電させる時間を精度よく制御でき、駆動トランジスタ 1 1 の移動度を精度よく補正できる。

10

【 0 1 5 4 】

なお、本実施の形態に係る回路構成および制御方法により、移動度補正期間を精度よく制御できる理由は、実施の形態 1 にて図 5 を用いて説明した理由と同様である。

【 0 1 5 5 】

20

また、コンデンサ 1 4 の第 1 電極に信号電圧 V_{data} を供給してから（時刻 t_{28} ）正電源線 2 4 と駆動トランジスタ 1 1 のドレイン電極とを非導通とするまで（時刻 t_{29} ）の移動度補正期間において、有機 EL 素子 1 3 のアノード - カソード間電圧が、有機 EL 素子 1 3 の閾値電圧より低い電圧となるような電圧値に、予め固定電圧 V_{reset} の電圧値が設定されている。これによると、正電源線 2 4 と駆動トランジスタ 1 1 のドレイン電極とが導通する状態で、コンデンサ 1 4 の第 1 電極に、固定電圧 V_{reset} からの変化成分である信号電圧 V_{data} を供給しただけでは、有機 EL 素子 1 3 のアノード - カソード間電圧は、有機 EL 素子 1 3 の閾値電圧を超えることはない。よって、駆動トランジスタ 1 1 の移動度補正が終わる前に、有機 EL 素子 1 3 に電流が流れて発光するのを防止し、画素間での有機 EL 素子 1 3 の発光ムラを精度よく補正できる。

30

【 0 1 5 6 】

さらに、コンデンサ 1 4 への信号電圧 V_{data} の書き込みと同時に、コンデンサ 1 4 の放電による駆動トランジスタ 1 1 の移動度補正を開始させることにより、コンデンサ 1 4 への信号電圧 V_{data} の書き込み処理期間と上記放電電流による駆動トランジスタ 1 1 の移動度補正の処理期間とを短縮できる。これは、表示パネル装置が大画面化し画素数が増大した場合に、書き込み期間及び移動度補正を各画素に十分確保できなくなるので、特に有効になる。

【 0 1 5 7 】

次に、時刻 t_{30} において、走査線駆動回路 4 は、走査線 2 1 の電圧レベルを HIGH から LOW に変化させ、選択トランジスタ 1 2 をオフ状態とする。これにより、コンデンサ 1 4 の第 1 電極への信号電圧 V_{data} の供給を停止させる。

40

【 0 1 5 8 】

最後に、時刻 t_{31} において、走査線駆動回路 4 は、走査線 2 2 の電圧レベルを LOW から HIGH に変化させ、スイッチングトランジスタ 1 6 をオン状態とする。つまり、駆動トランジスタ 1 1 のソース電極とコンデンサ 1 4 の第 2 電極とを導通させる。これにより、コンデンサ 1 4 に保持された電圧（ $V_1 - V_2$ ）に対応した駆動電流が有機 EL 素子 1 3 に流れ、有機 EL 素子 1 3 が発光を開始する。このとき、コンデンサ 1 4 に保持された電圧（ $V_1 - V_2$ ）は、信号電圧 V_{data} を閾値電圧 V_{th} 及び移動度 β で補正した値となっている。時刻 t_{31} 以降の期間は、図 1 1 における発光の状態に対応している。

【 0 1 5 9 】

50

なお、走査信号の過渡特性から移動度補正期間を算出することにより、本発明の実施の形態 2 に係る表示パネル装置、表示装置及びその制御方法により得られる効果は、実施の形態 1 において、図 8 B で説明した効果と同様である。

【0160】

本実施の形態によれば、上記放電電流による駆動トランジスタ 11 の移動度補正の終了制御をスイッチングトランジスタ 16 の制御により移動度補正を行うことで、選択トランジスタ 12 の制御により行う場合に比べて、スイッチングのタイミングを決定するソース電極の電圧を固定できる。よって、配線遅延に起因する移動度補正ばらつきを、全書き込み電圧に対して抑制することが可能となる。

【0161】

さらに、コンデンサ 14 への信号電圧 V_{data} の書き込みと同時に、上記放電電流による駆動トランジスタ 11 の移動度補正を開始させることにより、コンデンサ 14 への信号電圧 V_{data} の書き込み処理期間と上記放電電流による駆動トランジスタ 11 の移動度補正の処理期間とを短縮できる。これは、表示パネル装置が大画面化し画素数が増大した場合に、書き込み期間及び移動度補正を各画素に十分確保できなくなるので、特に有効になる。

【0162】

また、本実施の形態によると、スイッチングトランジスタ 17 を制御してコンデンサ 14 の第 2 電極に基準電圧 V_{GL} を供給し、選択トランジスタ 12 を制御してコンデンサ 14 の第 1 電極の電圧を固定するための固定電圧 V_{reset} を供給し、コンデンサ 14 の第 1 電極及び第 2 電極の電位差が駆動トランジスタ 11 の閾値電圧に到達するまでの時間を経過するのを待つ。これにより、コンデンサ 14 に駆動トランジスタ 11 の閾値電圧が保持される。また、この閾値電圧に到達するまでの時間では、駆動トランジスタ 11 のソース電極は固定電圧 V_{reset} 及び基準電圧 V_{GL} の関係で規定されているので、有機 EL 素子 13 には駆動トランジスタ 11 のドレイン電流は流れない。やがて、コンデンサ 14 の両端電極の電位差が駆動トランジスタ 11 の閾値電圧となると、ドレイン電流は停止する。この状態で、コンデンサ 14 の第 1 電極に信号電圧の供給を開始する。これにより、コンデンサ 14 には、駆動トランジスタ 11 の閾値電圧に対応する電荷が蓄積されることになる。

【0163】

また、駆動トランジスタ 11 の閾値電圧を検出する前段階としてコンデンサ 14 の第 2 電極に印加される基準電圧 V_{GL} を、選択トランジスタ 12 を制御する走査線 21 の LOW 電圧とする。このとき、基準電圧 V_{GL} と固定電圧 V_{reset} とにより、コンデンサ 14 に駆動トランジスタ 11 の閾値電圧より大きな電位差が生じる。また、上記固定電圧 V_{reset} は、移動度補正期間に有機 EL 素子 13 の第 1 電極の電圧が、有機 EL 素子 13 の閾値電圧より低い電圧となるような電圧値に予め設定されている。よって、移動度補正期間に、駆動トランジスタ 11 のソース電極とコンデンサ 14 の第 2 電極との間が導通していても、駆動トランジスタ 11 の移動度補正が終わる前に、有機 EL 素子 13 が発光するのを防止できる。これにより、所望の電位差に対応するドレイン電流を有機 EL 素子に流し、有機 EL 素子の発光量を精度よく制御できるとともに、画素回路の簡素化が図られる。

【0164】

以上、実施の形態 1 及び 2 について説明してきたが、本発明に係る表示パネル装置、表示装置及びその制御方法は、上述した実施の形態に限定されるものではない。実施の形態 1 及び 2 における任意の構成要素を組み合わせ実現される別の実施の形態や、実施の形態 1 及び 2 に対して本発明の主旨を逸脱しない範囲で当業者が思いつく各種変形を施して得られる変形例や、本発明に係る表示パネル装置を内蔵した各種機器も本発明に含まれる。

【0165】

例えば、実施の形態 1 または 2 に係る表示パネル装置と、正電源線 24 及び負電源線 2

10

20

30

40

50

5に電源を供給する電源とを備え、有機EL素子が、アノード及びカソードに挟まれた発光層とを含み、発光画素が少なくとも複数個マトリクス状に配置されている表示装置も、本発明に含まれる。

【0166】

なお、実施の形態1及び2において、選択トランジスタ12のオンオフを切り換えるための第1の時定数は、スイッチングトランジスタ16のオンオフを切り換えるための第2の時定数以上であることが好ましい。

【0167】

表示パネルが大画面化すると、多くの画素部が配線に接続されるため、配線の抵抗及び寄生容量が増大する。そのため、制御回路を表示パネルの両側から供給する場合、表示パネルの端部領域と比較して表示パネルの中央領域ほど各スイッチング素子の制御が遅延する。

10

【0168】

ここで、スイッチングトランジスタ16の制御の時定数が、選択トランジスタ12の制御の時定数より大きいと、実施の形態1及び2で説明した、移動度補正期間のばらつきの抑制が実現されないおそれがある。上述した時定数の条件によると、スイッチングトランジスタ16の第2の時定数は、選択トランジスタ12の第1の時定数以下である。これにより、コンデンサの第1電極に信号電圧を供給して放電電流を流させてから、スイッチングトランジスタ16を制御して正電源線24と駆動トランジスタ11のドレイン電極とを非導通とするまでの本発明に係る移動度補正期間のばらつきを、コンデンサの第1電極に信号電圧を供給して放電電流を流させてから、選択トランジスタ12を制御してデータ線20と駆動トランジスタ11のゲート電極とを非導通とするまでの従来の移動度補正期間のばらつきよりも小さくすることが可能となる。従って、上記期間を精度よく制御して、放電による駆動素子の移動度を精度よく補正できる。

20

【0169】

また、実施の形態1及び2では、スイッチングトランジスタ16がn型TFETで構成される例を示しているが、スイッチングトランジスタ16はp型TFETであってもよい。この場合には、スイッチングトランジスタ16のソース電極は、図2及び図9に記載されたV3ではなく、正電源線24とスイッチングトランジスタ16との接続点となる。よって、移動度補正の終了時刻を決定するゲート-ソース間電圧は、ゲート電極に印加される走査信号電圧とソース電極に印加される正電源線24の電圧とで決定される。従って、p型TFETのゲート-ソース間電圧は、上記走査信号とV3とで決定されるn型TFETのゲート-ソース間電圧と比較して、ソース-ドレイン間に発生するオン抵抗に影響されない。よって、実施の形態1及び2におけるスイッチングトランジスタ16をp型TFETとすることにより、移動度補正期間のばらつきを、より高精度に抑制することが可能となる。

30

【0170】

なお、実施の形態2では、スイッチングトランジスタ16のオンオフ状態を制御する走査線21の走査信号電圧を、基準電圧 V_{gl} として利用しているが、当該基準電圧を走査線21と異なる走査線または制御線の信号電圧としてもよい。この場合、上記基準電圧は、選択トランジスタ12をオンオフするための走査信号電圧の値に制限されないので、基準電圧値設定の自由度が向上する。

40

【0171】

なお、以上述べた実施の形態では、選択トランジスタ及びスイッチングトランジスタのゲートの電圧レベルがHIGHの場合にオン状態になるn型トランジスタとして記述しているが、これらをp型トランジスタで形成し、走査線の極性を反転させた表示パネル装置及び表示装置でも、上述した各実施の形態と同様の効果を奏する。

【0172】

また、例えば、本発明に係る表示パネル装置、表示装置及びその制御方法は、図13に記載されたような薄型フラットTVに内蔵される。本発明に係る表示パネル装置及び表示装置が内蔵されることにより、閾値電圧 V_{th} や移動度 β のばらつきに伴う輝度ムラの発

50

生が抑制された薄型フラットＴＶが実現される。

【産業上の利用可能性】

【０１７３】

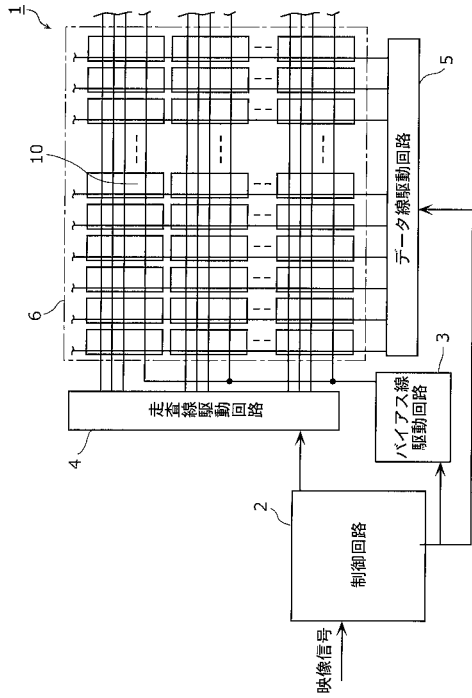
本発明の表示パネル装置、表示装置及びその制御方法は、特に、表示階調に応じた画素信号電流により、発光画素の発光強度を制御することで輝度を変動させるアクティブ型の有機ＥＬフラットパネルディスプレイに有用である。

【符号の説明】

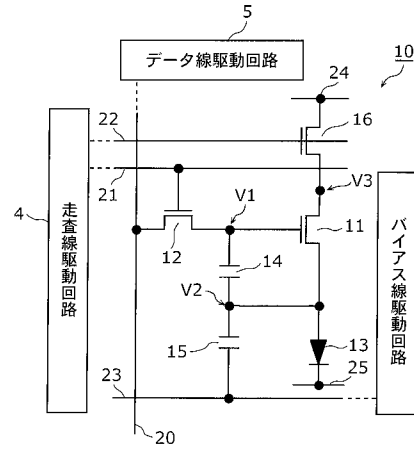
【０１７４】

１	表示パネル装置	
２	制御回路	10
３	バイアス線駆動回路	
４	走査線駆動回路	
５	データ線駆動回路	
６	表示部	
１０、３０	発光画素	
１１	駆動トランジスタ	
１２	選択トランジスタ	
１３	有機ＥＬ素子	
１４、１５	コンデンサ	
１６、１７	スイッチングトランジスタ	20
２０	データ線	
２１、２２、２６	走査線	
２３	バイアス線	
２４、５１１	正電源線	
２５、５１２	負電源線	
５００	表示装置	
５０１	画素アレイ部	
５０２	画素部	
５０３	水平セレクタ	
５０４	ライトスキャナ	30
５０５	バイアススキャナ	
５０６	サンプリングトランジスタ	
５０７	駆動トランジスタ	
５０８	発光素子	
５０９	保持容量	
５１０	補助容量	

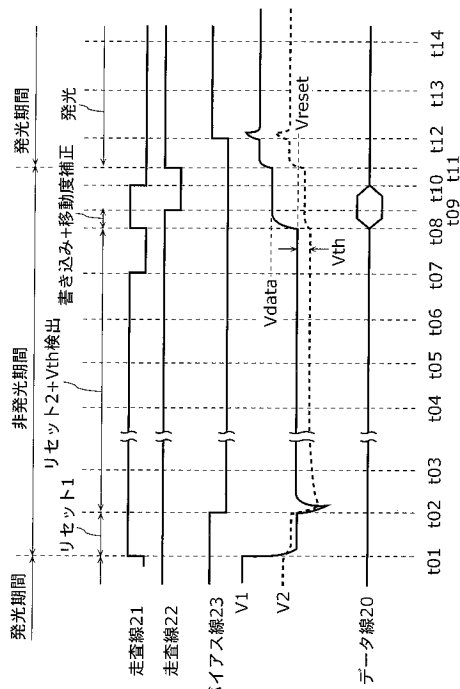
【 図 1 】



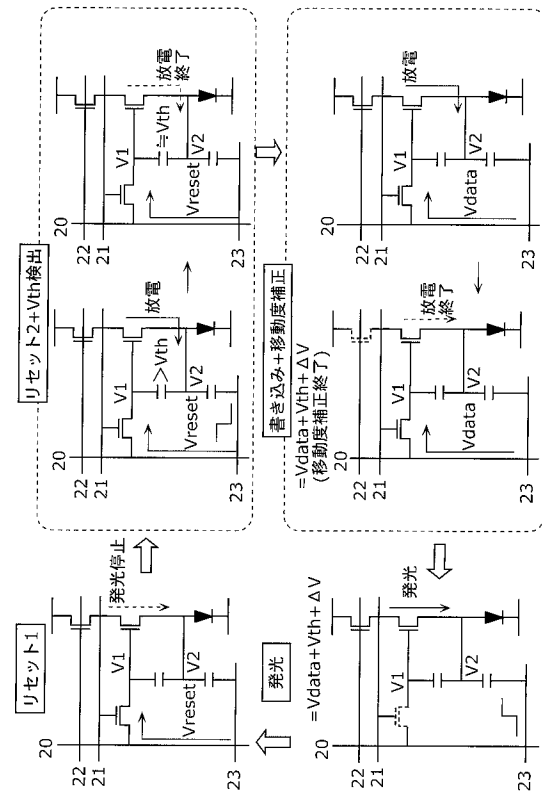
【 図 2 】



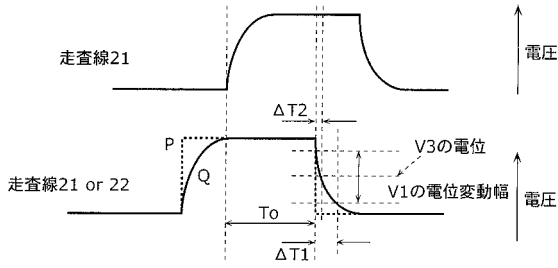
【 図 3 】



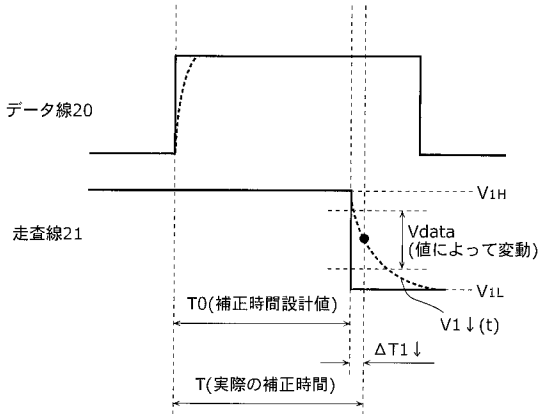
【 図 4 】



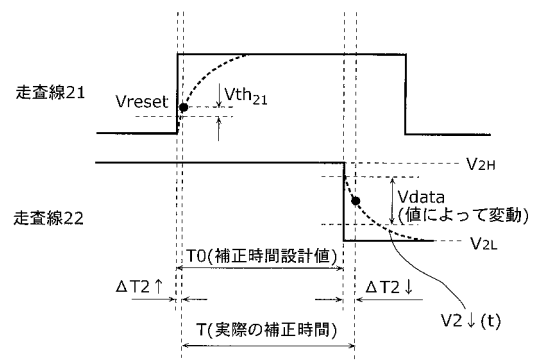
【図 5】



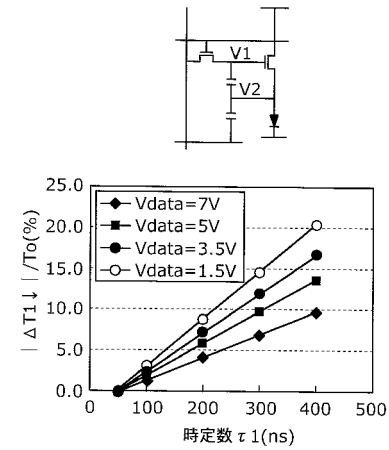
【図 6】



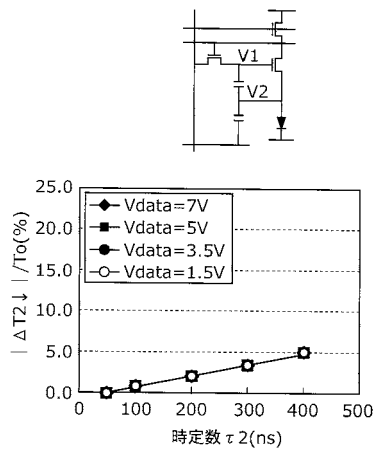
【図 7】



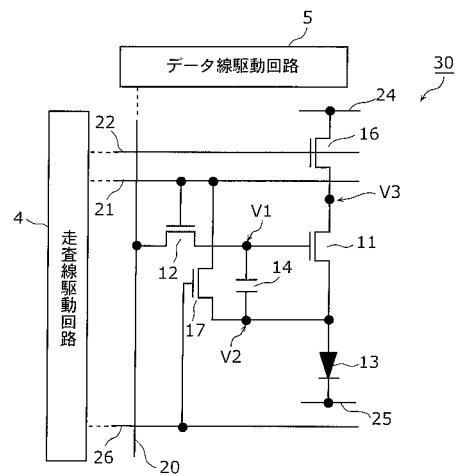
【図 8 A】



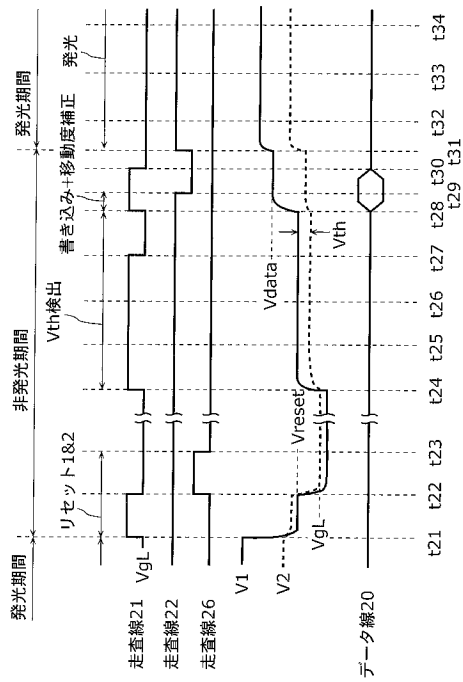
【図 8 B】



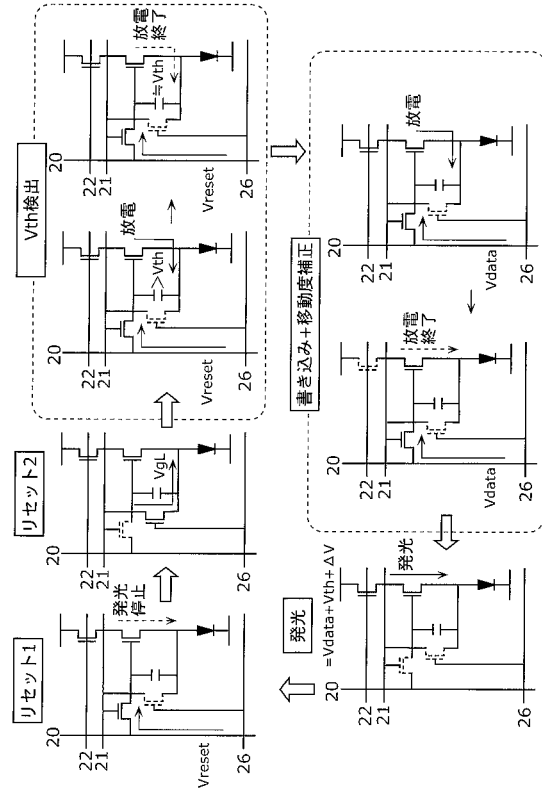
【図 9】



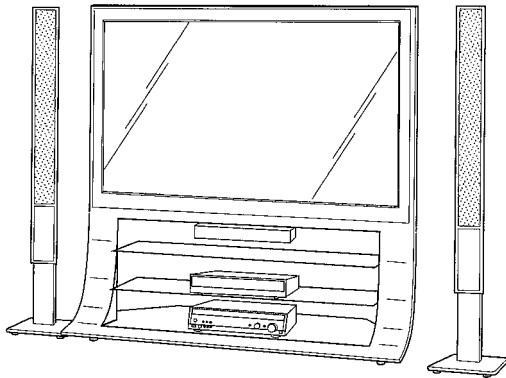
【 図 1 0 】



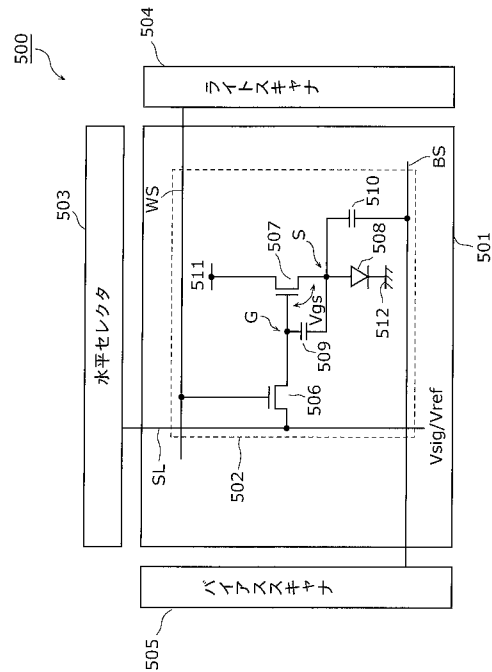
【 図 1 1 】



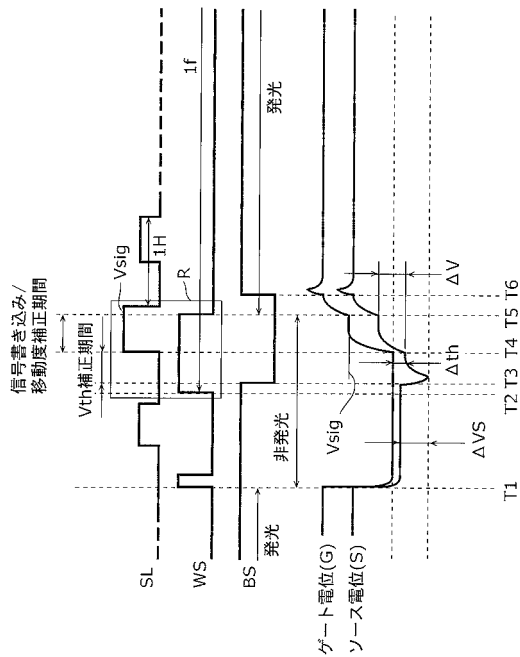
【 ㄗ 1 2 】



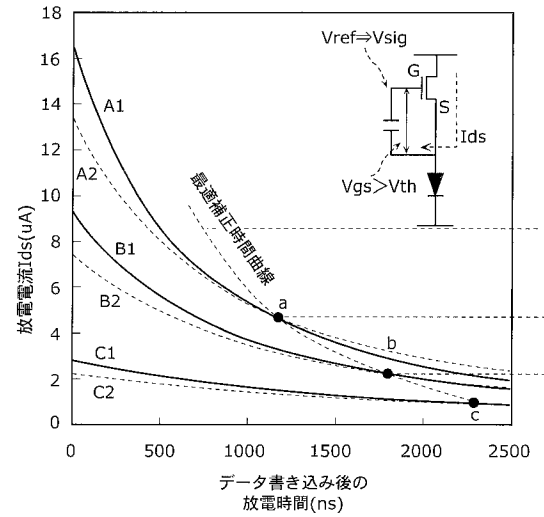
【 図 1 3 】



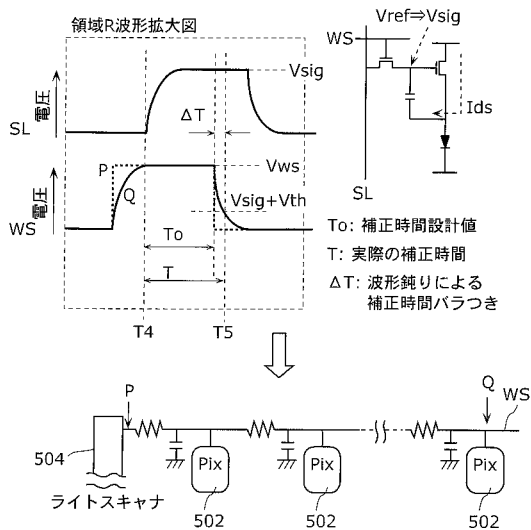
【図 1 4】



【図 1 5】



【図 1 6】



【手続補正書】

【提出日】平成22年5月10日(2010.5.10)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【書類名】 明細書

【発明の名称】表示パネル装置、表示装置及びその制御方法

【技術分野】

【0001】

本発明は、表示パネル装置、表示装置及びその制御方法に関し、特に電流駆動型の発光素子を用いた表示パネル装置、表示装置及びその制御方法に関する。

【背景技術】

【0002】

電流駆動型の発光素子を用いた画像表示装置として、有機エレクトロルミネッセンス(EL)素子を用いた画像表示装置が知られている。この自発光する有機EL素子を用いた有機EL表示装置は、液晶表示装置に必要なバックライトが不要で装置の薄型化に最適である。また、視野角にも制限がないため、次世代の表示装置として実用化が期待されている。また、有機EL表示装置に用いられる有機EL素子は、各発光素子の輝度が、そこに流れる電流値により制御される点で、液晶セルがそこに印加される電圧により制御されるのとは異なる。

【0003】

有機EL表示装置では、通常、画素を構成する有機EL素子がマトリクス状に配置される。複数の行電極(走査線)と複数の列電極(データ線)との交点に有機EL素子を設け、選択した行電極と複数の列電極との間にデータ信号に相当する電圧を印加するようにして有機EL素子を駆動するものをパッシブマトリクス型の有機EL表示装置と呼ぶ。

【0004】

一方、複数の走査線と複数のデータ線との交点にスイッチング薄膜トランジスタ(TFT:Thin Film Transistor)を設け、このスイッチングTFTに駆動素子のゲートを接続し、選択した走査線を通じてこのスイッチングTFTをオンさせて信号線からデータ信号を駆動素子に入力する。この駆動素子によって有機EL素子を駆動するものをアクティブマトリクス型の有機EL表示装置と呼ぶ。

【0005】

アクティブマトリクス型の有機EL表示装置は、各行電極(走査線)を選択している期間のみ、それに接続された有機EL素子が発光するパッシブマトリクス型の有機EL表示装置とは異なり、次の走査(選択)まで有機EL素子を発光させることが可能であるため、走査線数が増大してもディスプレイの輝度減少を招くようなことはない。従って、アクティブマトリクス型の有機EL表示装置は、低電圧で駆動でき、低消費電力化が可能となる。しかしながら、アクティブマトリクス型の有機EL表示装置では、駆動トランジスタの特性のばらつきに起因して、同じデータ信号を与えても、各画素において有機EL素子の輝度が異なり、輝度ムラが発生するという欠点がある。

【0006】

この問題に対し、例えば、特許文献1では、駆動トランジスタの特性のばらつきによる輝度ムラの補償方法として、簡単な画素回路で、画素ごとの特性ばらつきを補償する方法が開示されている。

【0007】

図13は、特許文献1に記載された従来の表示装置における画素部の回路構成図である。同図における表示装置500は、画素アレイ部501と、水平セクタ503と、ライトスキャナ504と、バイアススキャナ505とを備える。画素アレイ部501は、2次

元状に配置された画素部 502 を備える。

【0008】

画素部 502 は、カソードが負電源線 512 に接続された発光素子 508、ドレインが正電源線 511 に接続されソースが発光素子 508 のアノードに接続された駆動トランジスタ 507、駆動トランジスタ 507 のゲート - ソース間に接続された保持容量 509、駆動トランジスタ 507 のソースとバイアス線 BS との間に接続された補助容量 510、ゲートが走査線 WS に接続され信号線 SL から映像信号を選択的に駆動トランジスタ 507 のゲートに印加するためのサンプリングトランジスタ 506、という簡単な回路素子により構成される。

【0009】

ライトスキャナ 504 は、走査線 WS に制御信号を供給する一方、水平セクタ 503 は信号線 SL に基準電圧 V_{ref} を供給し、以って駆動トランジスタ 507 の閾値電圧 V_{th} に相当する電圧を保持容量 509 の保持する補正動作を行い、続いて映像信号の信号電位 V_{sig} を保持容量 509 に書き込む書き込み動作を行う。

【0010】

バイアススキャナ 505 は、補正動作の前にバイアス線 BS の電位を切り換えて補助容量 510 を介してカップリング電圧を駆動トランジスタ 507 のソースに加え、以って駆動トランジスタ 507 のゲート - ソース間電圧 V_{gs} を閾値電圧 V_{th} より大きくなるように初期化する準備動作を行う。

【0011】

画素部 502 は、信号電圧 V_{sig} の書き込み動作の中で、駆動トランジスタ 507 のドレイン電流を保持容量 509 に負帰還し、以って信号電圧 V_{sig} に対して駆動トランジスタ 507 の移動度に応じた補正をかける。

【0012】

図 14 は、特許文献 1 に記載された従来の表示装置の動作タイミングチャートである。同図は 1 画素行に対する表示装置の動作を表し、1 フレーム期間は非発光期間と発光期間から構成されている。また、非発光期間において、駆動トランジスタ 507 の閾値電圧 V_{th} 及び移動度 β の補正動作を行っている。

【0013】

まず時刻 T_1 において、当該フレーム期間に入ると走査線 WS に短い制御パルスが印加され、サンプリングトランジスタ 506 が一旦オン状態となる。このとき、信号線 SL は、基準電圧 V_{ref} であるため、駆動トランジスタ 507 のゲート電極に当該基準電圧が書き込まれ、駆動トランジスタ 507 の V_{gs} は V_{th} 以下となり、駆動トランジスタ 507 はカットオフする。よって、発光素子 508 は非発光状態となり、当該時刻より、表示装置 500 は、非発光期間に入る。

【0014】

次に、時刻 T_2 において、走査線 WS に制御信号パルスを印加し、サンプリングトランジスタ 506 をオン状態にする。

【0015】

その直後の時刻 T_3 において、バイアス線 BS を高電位から低電位に切り換える。これにより、補助容量 510 を介して駆動トランジスタ 507 の電位が低下する。これにより、 $V_{gs} > V_{th}$ となり、駆動トランジスタ 507 をオン状態とする。このとき、発光素子 508 は逆バイアス状態なので電流は通らず、駆動トランジスタ 507 のソース電位が上昇していく。やがて、 $V_{gs} = V_{th}$ となったところで駆動トランジスタ 507 がカットオフし、閾値電圧補正動作が完了する。

【0016】

次に、時刻 T_4 において、信号線 SL の電位が基準電圧 V_{ref} から信号電圧 V_{sig} に切り換わる。このとき、サンプリングトランジスタ 506 は導通状態にあるので、駆動トランジスタ 507 のゲート電位は V_{sig} となる。ここで、発光素子 508 は、始めカットオフ状態にあるので、駆動トランジスタ 507 のドレイン電流である放電電流 I_{ds}

は、専ら保持容量 509 に流れ込み放電を開始する。この後、サンプリングトランジスタ 506 がオフ状態となる時刻 T5 までに、駆動トランジスタ 507 のソース電位は ΔV だけ上昇する。このようにして、信号電位 V_{sig} が V_{th} に足し込まれる形で保持容量 509 に書き込まれると共に、移動度補正用の電圧 ΔV が、保持容量 509 に保持された電圧から差し引かれる。以上の時刻 T4 ~ 時刻 T5 までの期間は、信号書き込み期間であり移動度補正期間でもある。 V_{sig} が高いほど放電電流 I_{ds} は大きくなり ΔV の絶対値も大きくなる。

【0017】

図 15 は、移動度補正期間における保持容量の放電電流の特性を表すグラフである。横軸は、信号電圧 V_{sig} を書き込んだ後の時間の経過、つまり、時刻 T4 からの時間の経過を表し、縦軸は、放電電流値を表す。上述したように、時刻 T4 において基準電圧 V_{ref} から信号電圧 V_{sig} に駆動トランジスタ 507 のゲート電位が変化すると、放電電流 I_{ds} は、 V_{sig} の大きさにより A1、B1 及び C1 のような、放電曲線を描く。ここで、A1 と A2 とはゲートに印加される V_{sig} の大きさは同じであるが、移動度 β に関する特性パラメータの異なる駆動トランジスタの放電曲線である。B1 と B2、ならびに、C1 と C2 も上記 A1 と A2 との関係と同様である。これらの放電曲線より、同じ信号電位を与えても、移動度 β に関する特性パラメータが異なると、放電電流 I_{ds} の初期値は異なるが、放電時間が経過すると放電電流 I_{ds} がほぼ一致ようになる。例えば、A1 と A2 との間では、時刻 a において放電電流 I_{ds} がほぼ一致し、B1 と B2 との間では、時刻 b において放電電流 I_{ds} がほぼ一致し、C1 と C2 との間では、時刻 c において放電電流 I_{ds} がほぼ一致ようになる。つまり、画素アレイ部 501 において、移動度 β に関する特性パラメータの異なる駆動トランジスタが存在しても、上述した移動度補正期間において、発光素子 508 を発光させないようなゲートバイアスを与えながら駆動トランジスタ 507 のドレイン電流を放電させることにより、駆動トランジスタの移動度に関する特性ばらつきを考慮した補正がなされる。

【0018】

次に、時刻 T5 において、走査線 WS が低レベル側に遷移し、サンプリングトランジスタ 506 はオフ状態となる。これにより、駆動トランジスタ 507 のゲートは信号線 SL から切り離され、同時に駆動トランジスタ 507 のドレイン電流が発光素子 508 を流れ始める。以降、 V_{gs} は、保持容量 509 により一定に保持され、その値は信号電圧 V_{sig} に閾値電圧 V_{th} 及び移動度 β の補正をかけたものとなっている。

【0019】

最後に、時刻 T6 において、バイアス線 BS の電位を低電位から高電位に戻し、次のフレーム動作に備える。

【0020】

以上のようにして、特許文献 1 に係る表示装置 500 は、閾値電圧 V_{th} や移動度 β のばらつきに伴う輝度ムラの発生を抑制している。

【先行技術文献】

【特許文献】

【0021】

【特許文献 1】特開 2008 - 203657 号公報

【発明の概要】

【発明が解決しようとする課題】

【0022】

特許文献 1 に記載された表示装置 500 では、適切な移動度補正期間の設定が重要となる。図 14 に記載された表示装置 500 の動作タイミングチャートでは、信号線 SL が基準電圧 V_{ref} から信号電圧 V_{sig} へ変化する時刻 T4 で、放電電流 I_{ds} による移動度補正を開始し、サンプリングトランジスタ 506 がオフ状態となる時刻 T5 で移動度補正を終了させている。

【0023】

しかしながら、特許文献 1 に記載された表示装置 500 では走査線 WS の配線遅延により、画素アレイ部 501 内で移動度補正期間が変動してしまう。以下、この移動度補正期間の変動について図 16 を用いて説明する。

【0024】

図 16 は、特許文献 1 に記載された表示装置における移動度補正期間の変動を説明する図である。同図に記載された、図 14 における領域 R の拡大図において、移動度補正期間の開始時刻 T_4 は、信号線 SL における信号電位 V_{sig} の立ち上がり時である。一方、移動度補正期間の終了時刻 T_5 は、走査線 WS の電圧立ち下がり時である。しかし、走査線 WS の配線遅延により、ライトスキャナ 504 に近い位置 P での走査線 WS の電圧波形がライトスキャナ 504 の駆動電圧を反映した矩形波（図 16 における破線）となるのに対し、ライトスキャナ 504 から遠い位置 Q での走査線 WS の電圧波形は、その立ち上がり及び立ち下がりにおいて、時定数に依存した波形なまり（図 16 における実線）が生じる。開始時刻 T_4 は V_{sig} の立ち上がり時であり、 V_{sig} は画素列ごとに配置された走査線 SL ごとに与えられるので、走査線 SL の配線遅延により移動度補正開始時刻は画素部ごとに変動しない。これに対し、終了時刻 T_5 は、サンプリングトランジスタ 506 のゲート - ソース間電圧が、サンプリングトランジスタ 506 の閾値電圧に到達した時である。当該時刻は、例えば、サンプリングトランジスタ 506 のゲートに印加される走査電圧 V_{ws} が、サンプリングトランジスタ 506 のソース電位である V_{sig} とサンプリングトランジスタ 506 の閾値電圧との和の電位まで降下したときである。よって、移動度補正終了時刻は、P 点と Q 点とで差異が生じ、移動度補正期間 $T_4 \sim T_5$ は、P 点では図 16 に記載された T_0 となるのに対し、Q 点では図 16 に記載された T となる。この P 点における移動度補正期間 T_0 と Q 点における移動度補正期間 T との差は、走査線 WS の立ち下がり時における電圧波形なまりに相当する ΔT である。以上のように、走査線 WS の配線遅延により、移動度補正期間 T が、実際には補正時間設計値 T_0 とはならず、画素部間でばらつきを有してしまう。

【0025】

また、上述したように、移動度補正終了時刻は、例えば、サンプリングトランジスタ 506 のゲートに印加される走査電圧 V_{ws} が、サンプリングトランジスタ 506 のソース電位である V_{sig} とサンプリングトランジスタ 506 の閾値電圧との和の電位まで降下したときである。これにより、信号電圧 V_{sig} の大きさにより、移動度補正期間 T が変化する。よって、走査線 WS の配線遅延が存在すると、映像信号である信号電圧 V_{sig} の変動による上記移動度補正期間のばらつき方が画素部ごとに変動してしまうという問題が存在する。つまり、移動度補正期間 T の変動量は、表示階調の変動に対し画素部間で一定とならず、パネル面内の電流ばらつきとなるので、シェーディング不良発生の原因となる。

【0026】

上記課題に鑑み、本発明は、配線遅延に起因する移動度補正ばらつきを、全書き込み電圧に対して抑制する表示パネル装置、表示装置及びその制御方法を提供することを目的とする。

【課題を解決するための手段】

【0027】

上記目的を達成するために、本発明の一態様に係る表示パネル装置は、第 1 電極と第 2 電極とを有する発光素子と、電圧を保持するための第 1 コンデンサと、ゲート電極が前記第 1 コンデンサの第 1 電極に接続され、ソース電極が前記発光素子の第 1 電極及び前記第 1 コンデンサの第 2 電極に接続され、前記第 1 コンデンサに保持された電圧に応じたドレイン電流を前記発光素子に流すことにより前記発光素子を発光させる駆動素子と、前記駆動素子のドレイン電極の電位を決定するための第 1 電源線と、前記発光素子の第 2 電極に電氣的に接続された第 2 電源線と、信号電圧を供給するためのデータ線と、一方の端子が前記データ線に接続され、他方の端子が前記第 1 コンデンサの第 1 電極に接続され、前記データ線と前記第 1 コンデンサの第 1 電極との導通及び非導通を切り換える第 1 スイッチ

ング素子と、一方の端子が前記第 1 電源線に接続され、他方の端子が前記駆動素子のドレイン電極に接続され、前記第 1 電源線と前記駆動素子のドレイン電極との導通及び非導通を切り換える第 2 スwitchング素子と、前記第 1 スwitchング素子及び第 2 スwitchング素子を制御する駆動回路と、を具備し、前記駆動回路は、前記第 2 スwitchング素子をオン状態にして前記第 1 電源線と前記駆動素子のドレイン電極とが導通した状態で、前記第 1 スwitchング素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧を供給し、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間に電流を流させ、前記第 1 コンデンサの第 1 電極に前記信号電圧が供給されてから予め定められた期間の経過後に、前記第 2 スwitchング素子をオフ状態にして前記第 1 電源線と前記駆動素子のドレイン電極とを非導通として前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流を停止させることにより、前記期間内に前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流により前記第 1 コンデンサに蓄積された電荷を放電させることを特徴とする。

【発明の効果】

【0028】

本発明の表示パネル装置、表示装置及びその制御方法によれば、表示階調による移動度補正時間のばらつきを軽減して配線遅延の影響を緩和できるので、移動度補正ばらつきを全階調で抑制することが可能となる。

【図面の簡単な説明】

【0029】

【図 1】図 1 は、本発明の表示パネル装置の電氣的な構成を示すブロック図である。

【図 2】図 2 は、本発明の実施の形態 1 に係る表示部の有する発光画素の回路構成及びその周辺回路との接続を示す図である。

【図 3】図 3 は、本発明の実施の形態 1 に係る表示パネル装置の制御方法の動作タイミングチャートである。

【図 4】図 4 は、本発明の実施の形態 1 に係る表示パネル装置の有する画素回路の状態遷移図である。

【図 5】図 5 は、本発明の表示パネル装置の移動度補正期間と従来の方法による移動度補正期間との比較を表す図である。

【図 6】図 6 は、従来が表示装置による移動度補正期間の算出パラメータを説明する図である。

【図 7】図 7 は、本発明の表示パネル装置による移動度補正期間の算出パラメータを説明する図である。

【図 8 A】図 8 A は、従来の移動度補正期間の決定方法により算出された移動度補正期間の時定数依存性を示すグラフである。

【図 8 B】図 8 B は、本発明の表示パネル装置の移動度補正期間の決定方法により算出された移動度補正期間の時定数依存性を示すグラフである。

【図 9】図 9 は、本発明の実施の形態 2 に係る表示部の有する発光画素の回路構成及びその周辺回路との接続を示す図である。

【図 10】図 10 は、本発明の実施の形態 2 に係る表示パネル装置の制御方法の動作タイミングチャートである。

【図 11】図 11 は、本発明の実施の形態 2 に係る表示パネル装置の有する画素回路の状態遷移図である。

【図 12】図 12 は、本発明の表示パネル装置を内蔵した薄型フラット TV の外観図である。

【図 13】図 13 は、特許文献 1 に記載された従来が表示装置における画素部の回路構成図である。

【図 14】図 14 は、特許文献 1 に記載された従来が表示装置の動作タイミングチャートである。

【図 15】図 15 は、移動度補正期間における保持容量の放電電流の特性を表すグラ

フである。

【図 1 6】図 1 6 は、特許文献 1 に記載された表示装置における移動度補正期間の変動を説明する図である。

【発明を実施するための形態】

【0030】

本発明の一態様に係る表示パネル装置は、第 1 電極と第 2 電極とを有する発光素子と、電圧を保持するための第 1 コンデンサと、ゲート電極が前記第 1 コンデンサの第 1 電極に接続され、ソース電極が前記発光素子の第 1 電極及び前記第 1 コンデンサの第 2 電極に接続され、前記第 1 コンデンサに保持された電圧に応じたドレイン電流を前記発光素子に流すことにより前記発光素子を発光させる駆動素子と、前記駆動素子のドレイン電極の電位を決定するための第 1 電源線と、前記発光素子の第 2 電極に電氣的に接続された第 2 電源線と、信号電圧を供給するためのデータ線と、一方の端子が前記データ線に接続され、他方の端子が前記第 1 コンデンサの第 1 電極に接続され、前記データ線と前記第 1 コンデンサの第 1 電極との導通及び非導通を切り換える第 1 スイッチング素子と、一方の端子が前記第 1 電源線に接続され、他方の端子が前記駆動素子のドレイン電極に接続され、前記第 1 電源線と前記駆動素子のドレイン電極との導通及び非導通を切り換える第 2 スイッチング素子と、前記第 1 スイッチング素子及び第 2 スイッチング素子を制御する駆動回路と、を具備し、前記駆動回路は、前記第 2 スイッチング素子をオン状態にして前記第 1 電源線と前記駆動素子のドレイン電極とが導通した状態で、前記第 1 スイッチング素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧を供給し、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間に電流を流させ、前記第 1 コンデンサの第 1 電極に前記信号電圧が供給されてから予め定められた期間の経過後に、前記第 2 スイッチング素子をオフ状態にして前記第 1 電源線と前記駆動素子のドレイン電極とを非導通として前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流を停止させることにより、前記期間内に前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流により前記第 1 コンデンサに蓄積された電荷を放電させるものである。

【0031】

本態様によると、前記第 2 スイッチング素子を制御して前記第 1 電源線と前記駆動素子のドレイン電極とを導通させ、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間が導通した状態で、前記第 1 スイッチング素子を制御して前記第 1 コンデンサの第 1 電極に前記信号電圧を供給し、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間に放電電流を流させる。これにより、前記第 1 コンデンサへの信号電圧の書込みと同時に、上記放電電流による駆動素子の移動度補正を開始させる。

【0032】

そして、前記第 1 コンデンサの第 1 電極に前記信号電圧が供給されてから予め定められた期間の経過後に、前記第 2 スイッチング素子をオフ状態にして前記第 1 電源線と前記駆動素子のドレイン電極とを前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極とを非導通とし、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流を停止させる。これにより、上記放電電流による駆動素子の移動度補正を終了させる。

【0033】

従って、上記放電電流による駆動素子の移動度補正の開始制御を、前記第 1 コンデンサへの前記信号電圧の供給制御により行っている。一方、上記放電電流による駆動素子の移動度補正の終了制御を、前記第 2 スイッチング素子の制御により行い、前記第 1 コンデンサへの前記信号電圧の供給制御とは別個の制御としている。即ち、上記放電電流による駆動素子の移動度補正の開始制御と、上記放電電流による駆動素子の移動度補正の終了制御とを別個のスイッチング素子の制御により行っている。そのため、前記第 1 スイッチング素子を制御して前記第 1 コンデンサの第 1 電極への前記信号電圧の供給を開始してから、前記第 2 スイッチング素子を制御して前記駆動素子のソース電極と前記第 1 コンデンサの

第 2 電極との間を流れる上記放電電流を停止させるまでの所定期間を精度よく制御できる。その結果、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる放電電流を利用して前記第 1 コンデンサに蓄積された電荷を放電させる時間を精度よく制御でき、これにより、前記駆動素子の移動度を精度よく補正できる。

【 0 0 3 4 】

さらに、前記第 1 コンデンサへの信号電圧の書き込みと同時に、上記放電電流による駆動素子の移動度補正を開始させることにより、前記第 1 コンデンサへの信号電圧の書き込み処理期間と上記放電電流による前記駆動素子の移動度補正の処理期間とを短縮できる。これは、表示パネル装置が大画面化し画素数が増大した場合に、書き込み期間及び移動度補正を各画素に十分確保できなくなるので、特に有効になる。

【 0 0 3 5 】

また、請求項 2 に記載の態様の表示パネル装置は、請求項 1 に記載の表示パネル装置において、さらに、前記第 1 コンデンサの第 2 電極に接続された第 2 コンデンサと、前記駆動素子の閾値電圧より大きな電位差を前記第 1 コンデンサに生じさせる逆バイアス電圧を前記第 2 コンデンサに供給するバイアス電圧線とを備え、前記駆動回路は、前記第 2 スイッチング素子をオン状態にして前記第 1 電源線と前記駆動素子のドレイン電極とを導通させ、前記第 1 スwitchング素子をオン状態にして前記第 1 コンデンサの第 1 電極の電圧を固定するための固定電圧を前記データ線から供給させつつ、前記駆動素子の閾値電圧より大きな電位差を前記第 1 コンデンサに生じさせるような前記逆バイアス電圧を前記第 2 コンデンサに書き込み、前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間が経過した後、前記駆動素子がオフ状態の間に、前記第 2 スwitchング素子がオン状態のまま、前記第 1 スwitchング素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧の供給を開始するものである。

【 0 0 3 6 】

本態様によると、前記第 1 スwitchング素子を制御して前記第 1 コンデンサの第 1 電極の電圧を固定するための固定電圧を供給しつつ、前記逆バイアス電圧を前記第 2 コンデンサに書き込む。前記逆バイアス電圧は、前記駆動素子の閾値電圧より大きな電位差を前記第 1 コンデンサに生じさせるものである。そして、前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の閾値電圧に到達するまでの時間以上の時間を経過するのを待つ。これにより、前記第 1 コンデンサには前記駆動素子の閾値電圧に相当する電荷が蓄積される。また、この閾値電圧に到達するまでの時間では、前記駆動素子のソース電極は前記第 2 コンデンサにより逆バイアスされているので、前記発光素子には前記駆動素子のドレイン電流は流れない。

【 0 0 3 7 】

前記第 1 コンデンサの両端電極の電位差が前記駆動素子の閾値電圧となると、前記駆動素子のドレイン電流の流れは停止する。この状態で、前記第 1 コンデンサの第 1 電極に前記信号電圧の供給を開始する。これにより、前記第 1 コンデンサには、前記駆動素子の閾値電圧に対応する電荷が蓄積されることになる。

【 0 0 3 8 】

このように、前記第 1 コンデンサに前記駆動素子の閾値電圧を保持させた上で、前記第 1 コンデンサの第 1 電極に前記信号電圧を供給するので、前記第 1 コンデンサに、映像信号を反映し駆動素子の特性ばらつきを補正した所望の電位差を蓄積できる。その結果、所望の電位差に対応するドレイン電流を前記第 1 電源線と前記第 2 電源線との間に流し、前記発光素子の発光量を精度よく制御できる。

【 0 0 3 9 】

また、請求項 3 に記載の態様の表示パネル装置は、請求項 2 に記載の表示パネル装置において、前記駆動回路は、前記第 1 スwitchング素子をオン状態にして前記第 1 コンデンサの第 1 電極の電圧を固定するための固定電圧を前記データ線から供給させつつ、前記駆動素子の閾値電圧より大きな電位差を前記第 1 コンデンサに生じさせるような前記逆バイ

アス電圧を前記第 2 コンデンサに書込み、前記第 1 スイッチング素子をオフ状態にし、前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間が経過した後、前記駆動素子がオフ状態の間に、前記第 2 スイッチング素子がオン状態のまま、前記第 1 スイッチング素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧の供給を開始するものである。

【 0 0 4 0 】

本態様によると、前記第 1 スイッチング素子をオン状態にして上記固定電圧を前記データ線から供給させつつ上記逆バイアス電圧を前記第 2 コンデンサに書込み、前記第 1 コンデンサに前記駆動素子の閾値電圧が保持されるまでの時間が経過した後、前記第 1 スイッチング素子をオフ状態とする。このとき、前記駆動素子のゲート - ソース間は上記閾値電圧に保持されており前記駆動素子はオフ状態である。この状態で、所定のタイミングにて前記第 1 スイッチング素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧の供給を開始する。これが、移動度補正開始時期となる。前記第 1 コンデンサへの閾値電圧に対する電荷蓄積期間と、移動度補正期間との間の期間を、前記第 1 スイッチング素子の制御により調整することが可能となる。

【 0 0 4 1 】

また、請求項 4 に記載の態様の表示パネル装置は、請求項 2 に記載の表示パネル装置において、前記固定電圧の電圧値は、前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間が経過した際に、前記発光素子の第 1 電極と前記発光素子の第 2 電極との電位差が、前記発光素子が発光を開始する前記発光素子の閾値電圧より低い電圧となるように予め設定されている。

【 0 0 4 2 】

前記第 1 スイッチング素子を制御して前記第 1 コンデンサの第 1 電極に前記信号電圧を供給し、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間に電流を流してから、前記第 2 スイッチング素子を制御して前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる上記放電電流を停止させるまでの所定期間において、上記放電電流により前記駆動素子の移動度補正を行う。

【 0 0 4 3 】

一方で、上記所定期間では、前記駆動素子の移動度補正が終わる前に、前記発光素子に電流が流れて前記発光素子が発光した場合、前記移動度補正の結果により得たい所望の電位差が前記第 1 コンデンサに保持されない。これでは、画素間での前記発光素子の発光ムラを精度よく補正出来ない。

【 0 0 4 4 】

本態様によると、前記駆動回路が、前記第 1 コンデンサの第 1 電極に前記信号電圧を供給してから所定時間経過後に前記第 2 スイッチング素子を制御して前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる上記放電電流を停止させるまでの移動度補正期間において、前記発光素子の第 1 電極と第 2 電極との電位差が、前記発光素子が発光を開始する電圧である、前記発光素子の閾値電圧より低い電圧となるような電圧値に前記固定電圧の電圧値を予め設定している。これによると、前記第 1 コンデンサの第 1 電極への前記信号電圧の供給と同時に、前記駆動素子のソース電極と前記発光素子の第 1 電極とのノードの電圧は、前記発光素子が発光を開始する前記発光素子の閾値電圧を超えることはない。よって、前記駆動素子の移動度補正が終わる前に、前記発光素子に電流が流れて前記発光素子が発光するのを防止し、画素間での前記発光素子の発光ムラを精度よく補正できる。

【 0 0 4 5 】

また、請求項 5 に記載の態様の表示パネル装置は、請求項 1 に記載の表示パネル装置において、さらに、前記第 1 コンデンサに前記駆動素子の閾値電圧より大きな電位差を生じさせる基準電圧を、前記第 1 コンデンサの第 2 電極に供給する第 3 電源線と、前記第 1 コンデンサの第 2 電極と前記第 3 電源線とを接続するための第 3 スイッチング素子とを備え

、前記駆動回路は、前記第 3 スイッチング素子をオン状態にして前記第 1 コンデンサの第 2 電極に前記基準電圧を供給し、前記第 1 スイッチング素子をオン状態にして前記第 1 コンデンサの第 1 電極の電圧を固定するための固定電圧を前記データ線から供給させ、前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間が経過した後、前記第 2 スイッチング素子がオン状態のまま、前記駆動素子がオフ状態の間に、前記第 1 スイッチング素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧の供給を開始する。

【 0 0 4 6 】

本態様によると、前記第 3 スイッチング素子を制御して前記第 1 コンデンサの第 2 電極に前記基準電圧を供給し、前記第 1 スイッチング素子を制御して前記第 1 コンデンサの第 1 電極の電圧を固定するための固定電圧を供給し、前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の閾値電圧に到達するまでの時間以上の時間を経過するのを待つ。これにより、前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の閾値電圧に設定される。また、この閾値電圧に到達するまでの時間では、前記駆動素子のゲート電極は予め前記固定電圧に設定されているので、前記発光素子には前記駆動素子のドレイン電流は流れない。

【 0 0 4 7 】

前記第 1 コンデンサに前記駆動素子の閾値電圧が保持されると、前記駆動素子のドレイン電極とソース電極との間の電流の流れは停止する。この状態で、前記第 1 コンデンサの第 1 電極に前記信号電圧の供給を開始する。これにより、前記第 1 コンデンサには、前記駆動素子の閾値電圧で補正された前記信号電圧に対応する電荷が蓄積されることになる。

【 0 0 4 8 】

このように、前記第 1 コンデンサに前記駆動素子の閾値電圧を保持させた上で、前記第 1 コンデンサの第 1 電極に前記信号電圧を供給するので、前記第 1 コンデンサに、映像信号を反映し駆動素子の特性ばらつきを補正した所望の電位差を蓄積できる。その結果、所望の電位差に対応する電流を前記第 1 電源線と前記第 2 電源線との間に流し、前記発光素子の発光量を精度よく制御できる。

【 0 0 4 9 】

また、請求項 6 に記載の態様の表示パネル装置は、請求項 5 に記載の表示パネル装置において、前記第 3 電源線は、前記第 1 スイッチング素子のオンオフ状態を切り換えるための走査線と共用されており、前記基準電圧は、前記第 1 スイッチング素子をオフ状態にするときの前記走査線の電圧である。

【 0 0 5 0 】

本態様によると、駆動素子の閾値電圧を検出する前段階として前記第 1 コンデンサの第 2 電極に印加される前記基準電圧を、前記第 1 スイッチング素子を制御する走査線の電圧で共用する。このとき、前記基準電圧は、データ線から供給される固定電圧により、前記第 1 コンデンサには、前記駆動素子の閾値電圧より大きな電位差を生じさせる。ここで、前記基準電圧としては、前記第 1 スイッチング素子をオフ状態にするときの前記走査線の電圧が用いられる。これにより、所望の電位差に対応するドレイン電流を前記第 1 電源線と前記第 2 電源線との間に流し、前記発光素子の発光量を精度よく制御できるとともに、画素回路の簡素化が図られる。

【 0 0 5 1 】

また、請求項 7 に記載の態様の表示パネル装置は、請求項 1 ～ 6 のうちいずれか 1 項に記載の表示パネル装置において、前記第 1 スイッチング素子のオンオフを切り換えるための第 1 の時定数は、前記第 2 スイッチング素子のオンオフを切り換えるための第 2 の時定数以上である。

【 0 0 5 2 】

表示パネルが大画面化すると、多くの画素部が配線に接続されるため、配線の抵抗及び寄生容量が増大する。そのため、制御回路を表示パネルの両側から供給する場合、表示パネルの端部領域と比較して表示パネルの中央領域ほど各スイッチング素子の制御が遅延す

る。

【 0 0 5 3 】

ここで、前記第 1 スイッチング素子の制御の遅延量と、前記第 2 スイッチング素子の制御の遅延量とが異なると、前記第 1 及び第 2 スイッチング素子の制御により規定される上記所定期間が変動するおそれがある。前記所定時間の変動が表示パネルの中央領域と周辺領域とで異なると、上記放電電流による移動度補正が表示画面内でばらつくことになり、その結果、表示画像の画質ムラの原因となる。

【 0 0 5 4 】

本態様によると、前記第 2 スイッチング素子の有する第 2 の時定数を、前記第 1 スイッチング素子の有する第 1 の時定数以下とした。これにより、前記第 1 コンデンサの第 1 電極に前記信号電圧を供給してから、前記第 2 スイッチング素子を制御して上記放電電流を停止させるまでの移動度補正期間のばらつきを、前記第 1 コンデンサの第 1 電極に前記信号電圧を供給してから、前記第 1 スイッチング素子を制御して前記データ線と駆動素子のゲート電極とを非導通とするまでの従来の所定期間のばらつきよりも小さくすることが可能となる。従って、上記移動度補正期間を精度よく制御して、上記放電電流による駆動素子の移動度を精度よく補正できる。

【 0 0 5 5 】

また、請求項 8 に記載の態様の表示装置は、請求項 1 ～ 7 のうちいずれか 1 項に記載の表示パネル装置と、前記第 1 及び第 2 電源線に電源を供給する電源と、を備え、前記発光素子は、第 1 電極と、第 2 電極と、前記第 1 電極及び前記第 2 電極に挟まれた発光層とを含み、前記発光素子は、少なくとも複数個マトリクス状に配置されている。

【 0 0 5 6 】

また、請求項 9 に記載の態様の表示装置は、請求項 1 ～ 7 のうちいずれか 1 項に記載の表示パネル装置と、前記第 1 及び第 2 電源線に電源を供給する電源と、を備え、前記発光素子は、第 1 電極と、第 2 電極と、前記第 1 電極及び前記第 2 電極に挟まれた発光層とを含み、前記発光素子、前記第 1 コンデンサ、前記駆動素子、前記第 1 スイッチング素子、及び前記第 2 スイッチング素子は単位画素の画素回路を構成し、前記画素回路は、複数個マトリクス状に配置されている。

【 0 0 5 7 】

また、請求項 10 に記載の態様の表示装置は、請求項 8 または 9 に記載の表示装置において、前記発光素子は、有機エレクトロルミネッセンス発光素子である。

【 0 0 5 8 】

また、請求項 11 に記載の態様の表示装置の制御方法は、第 1 電極と第 2 電極とを有する発光素子と、電圧を保持するための第 1 コンデンサと、ゲート電極が前記第 1 コンデンサの第 1 電極に接続され、ソース電極が前記発光素子の第 1 電極及び前記第 1 コンデンサの第 2 電極に接続され、前記第 1 コンデンサに保持された電圧に応じたドレイン電流を前記発光素子に流すことにより前記発光素子を発光させる駆動素子と、前記駆動素子のドレイン電極の電位を決定するための第 1 電源線と、前記発光素子の第 2 電極に接続された第 2 電源線と、信号電圧を供給するためのデータ線と、一方の端子が前記データ線に接続され、他方の端子が前記第 1 コンデンサの第 1 電極に接続され、前記データ線と前記第 1 コンデンサの第 1 電極との導通及び非導通を切り換える第 1 スイッチング素子と、一方の端子が前記第 1 電源線に接続され、他方の端子が前記駆動素子のドレイン電極に接続され、前記第 1 電源線と前記駆動素子のドレイン電極との導通及び非導通を切り換える第 2 スイッチング素子とを具備した表示装置の制御方法であって、前記第 2 スイッチング素子をオン状態にして前記第 1 電源線と前記駆動素子のドレイン電極とが導通した状態で、前記第 1 スイッチング素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧を供給し、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間に電流を流させ、前記第 1 コンデンサの第 1 電極に前記信号電圧が供給されてから予め定められた期間の経過後に、前記第 2 スイッチング素子をオフ状態にして前記第 1 電源線と前記駆動素子のドレイン電極とを非導通として前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電

極との間を流れる電流を停止させることにより、前記期間内に前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流により前記第 1 コンデンサに蓄積された電荷を放電させるものである。

【 0 0 5 9 】

以下、本発明の好ましい実施の形態を図に基づき説明する。なお、以下では、全ての図を通じて同一又は相当する要素には同じ符号を付して、その重複する説明を省略する。

【 0 0 6 0 】

(実施の形態 1)

本実施の形態における表示パネル装置は、有機 EL 素子と、コンデンサと、コンデンサに保持された電圧に応じたドレイン電流を有機 EL 素子に流す駆動トランジスタと、信号電圧を供給するためのデータ線と、データ線とコンデンサの第 1 電極との導通及び非導通を切り換える選択トランジスタと、正電源線と駆動トランジスタのドレイン電極との導通及び非導通を切り換えるスイッチングトランジスタと、駆動回路とを備える。

【 0 0 6 1 】

上記駆動回路は、スイッチングトランジスタをオン状態にし、選択トランジスタをオン状態にしてコンデンサの第 1 電極に信号電圧を供給し、駆動トランジスタのソース電極とコンデンサの第 2 電極との間に駆動トランジスタのドレイン電流を流す。そして、コンデンサの第 1 電極に信号電圧が供給されてから予め定められた期間の経過後に、スイッチングトランジスタをオフ状態にして上記ドレイン電流を停止させることにより、上記期間内に駆動トランジスタのソース電極とコンデンサの第 2 電極との間を流れる電流によりコンデンサに蓄積された電荷を放電させる。

【 0 0 6 2 】

これにより、コンデンサへの信号電圧の書込みと同時に、上記放電による駆動トランジスタの移動度補正を開始させる。そして、上記期間の経過後に、スイッチングトランジスタをオフ状態にすることにより、上記放電による駆動トランジスタの移動度補正を終了させる。よって、駆動トランジスタのソース電極とコンデンサの第 2 電極との間を流れる電流を利用してコンデンサに蓄積された電荷を放電させる時間を精度よく制御でき、これにより、前記駆動素子の移動度を精度よく補正できる。

【 0 0 6 3 】

以下、本発明の実施の形態 1 について、図面を参照しながら説明する。

【 0 0 6 4 】

図 1 は、本発明の表示パネル装置の電氣的な構成を示すブロック図である。同図における表示パネル装置 1 は、制御回路 2 と、バイアス線駆動回路 3 と、走査線駆動回路 4 と、データ線駆動回路 5 と、表示部 6 とを備える。表示部 6 は、複数の発光画素 10 がマトリクス状に配置されている。

【 0 0 6 5 】

また、図 2 は、本発明の実施の形態 1 に係る表示部の有する発光画素の回路構成及びその周辺回路との接続を示す図である。同図における発光画素 10 は、駆動トランジスタ 11 と、選択トランジスタ 12 と、有機 EL 素子 13 と、コンデンサ 14 及び 15 と、スイッチングトランジスタ 16 と、データ線 20 と、走査線 21 及び 22 と、バイアス線 23 と、正電源線 24 と、負電源線 25 とを備える。また、周辺回路は、バイアス線駆動回路 3 と、走査線駆動回路 4 と、データ線駆動回路 5 とを備える。

【 0 0 6 6 】

図 1 及び図 2 に記載された構成要素について、以下、その接続関係および機能を説明する。

【 0 0 6 7 】

制御回路 2 は、バイアス線駆動回路 3、走査線駆動回路 4 及びデータ線駆動回路 5 の制御を行う機能を有する。制御回路 2 は、外部から入力された映像信号を、補正データ等に基づいて電圧信号に変換して、データ線駆動回路 5 へと出力する。

【 0 0 6 8 】

走査線駆動回路４は、走査線２１及び２２に接続されており、走査線２１及び２２に走査信号を出力することにより、発光画素１０の有する選択トランジスタ１２及びスイッチングトランジスタ１６の導通及び非導通を切り換える機能を有する駆動回路である。

【００６９】

データ線駆動回路５は、データ線２０に接続されており、映像信号に基づいた信号電圧を発光画素１０へ出力する機能を有する駆動回路である。

【００７０】

バイアス線駆動回路３は、バイアス線２３に接続されており、バイアス線２３を介して、コンデンサ１５に逆バイアス電圧を印加する機能を有する駆動回路である。

【００７１】

表示部６は、複数の発光画素１０を備え、外部から表示パネル装置１へ入力された映像信号に基づいて画像を表示する。

【００７２】

駆動トランジスタ１１は、ゲートが選択トランジスタ１２のソース電極に接続され、ドレイン電極がスイッチングトランジスタ１６のソース電極に接続され、ソース電極が有機ＥＬ素子１３のアノード電極に接続された駆動素子である。駆動トランジスタ１１は、ゲート・ソース間に印加された信号電圧に対応した電圧を、当該信号電圧に対応したドレイン電流に変換する。そして、このドレイン電流を信号電流として有機ＥＬ素子１３に供給する。駆動トランジスタ１１は、例えば、 n 型の薄膜トランジスタ（ n 型ＴＦＴ）で構成される。

【００７３】

選択トランジスタ１２は、ゲート電極が走査線２１に接続され、ドレイン電極がデータ線２０に接続され、ソース電極がコンデンサ１４の第１電極に接続された第１スイッチング素子である。選択トランジスタ１２は、データ線２０の信号電圧及び固定電圧をコンデンサ１４の第１電極に印加するタイミングを決定する機能を有する。

【００７４】

有機ＥＬ素子１３は、カソード電極が第２電源線である負電源線２５に接続された発光素子であり、駆動トランジスタ１１により上記信号電流が流れることにより発光する。

【００７５】

コンデンサ１４は、第１電極が駆動トランジスタ１１のゲート電極に接続され、第２電極が駆動トランジスタ１１のソース電極に接続された第１コンデンサである。コンデンサ１４は、データ線２０から供給された信号電圧に対応した電圧を保持し、例えば、選択トランジスタ１２がオフ状態となった後に、駆動トランジスタ１１のゲート・ソース間電圧を安定的に保持し、駆動トランジスタ１１から有機ＥＬ素子１３へ供給するドレイン電流を安定化する機能を有する。

【００７６】

コンデンサ１５は、コンデンサ１４の第２電極とバイアス線２３との間に接続された第２コンデンサである。コンデンサ１５は、バイアス線２３からの電圧印加により、コンデンサ１４の第２電極の電位を確定させ、また、駆動トランジスタ１１のソース電位を確定させる機能を有する。この機能により、データ線２０から印加される電圧が信号電圧でない固定電圧であっても、バイアス線２３からコンデンサ１５を介して逆バイアス電圧を印加することにより、駆動トランジスタ１１の閾値電圧より大きな電位差をコンデンサ１４に生じさせることが可能となる。また、コンデンサ１４の第１電極に上記固定電圧を供給しコンデンサ１５に上記逆バイアス電圧を書き込んでから所定時間経過までの閾値電圧検出期間、及び、コンデンサ１４の第１電極に信号電圧を供給してから所定時間経過までの移動度補正期間において、有機ＥＬ素子１３のアノード・カソード間電圧が有機ＥＬ素子１３の閾値電圧より低い電圧となるように、固定電圧が予め設定されている。よって上記期間では、有機ＥＬ素子１３には駆動トランジスタ１１のドレイン電流は流れない。これにより、有機ＥＬ素子１３が発光する発光期間の前に、駆動トランジスタ１１の閾値電圧 V_{th} や移動度 β を補正する期間を設けることが可能となる。

【 0 0 7 7 】

スイッチングトランジスタ 1 6 は、ゲート電極が走査線 2 2 に接続され、ドレイン電極が正電源線 2 4 に接続され、ソース電極が駆動トランジスタ 1 1 のドレイン電極に接続された第 2 スwitching素子である。スイッチングトランジスタ 1 6 は、駆動トランジスタ 1 1 のドレイン電極に正電源線 2 4 の電圧を供給するタイミングを決定する機能を有する。よって、駆動トランジスタ 1 1 のゲート - ソース間電圧が駆動トランジスタ 1 1 の閾値電圧より大きい状態で、スイッチングトランジスタ 1 6 をオン状態にすることにより、正電源線 2 4 から、駆動トランジスタ 1 1 のドレイン電極を経て、ソース電極へとドレイン電流が流れる。よって、スイッチングトランジスタ 1 6 がオン状態となり、上記ドレイン電流が有機 E L 素子 1 3 を流れ始めることにより、有機 E L 素子 1 3 を発光させる発光期間を開始し、また、上記ドレイン電流が駆動トランジスタ 1 1 のソース電極からコンデンサ 1 4 の第 2 電極へと流れることにより、駆動トランジスタ 1 1 の閾値電圧や移動度を補正するための電流パスを確保することが可能となる。スイッチングトランジスタ 1 6 は、例えば、n 型の薄膜トランジスタ (n 型 T F T) で構成される。

【 0 0 7 8 】

なお、本実施の形態では、スイッチングトランジスタ 1 6 が n 型 T F T で構成される例を示しているが、スイッチングトランジスタ 1 6 は p 型 T F T であってもよい。スイッチングトランジスタ 1 6 が p 型 T F T である場合、スイッチングトランジスタ 1 6 のソース電極が正電源線 2 4 に接続され、ドレイン電極が駆動トランジスタ 1 1 のドレイン電極に接続される。

【 0 0 7 9 】

データ線 2 0 は、データ線駆動回路 5 に接続され、発光画素 1 0 を含む画素列に属する各発光画素へ接続され、発光強度を決定する信号電圧 V d a t a 及び固定電圧 V r e s e t を供給する機能を有する。

【 0 0 8 0 】

また、表示パネル装置 1 は、画素列数分のデータ線 2 0 を備える。

【 0 0 8 1 】

走査線 2 1 は、走査線駆動回路 4 に接続され、発光画素 1 0 を含む画素行に属する各発光画素に接続されている。これにより、走査線 2 1 は、発光画素 1 0 を含む画素行に属する各発光画素へ上記信号電圧を書き込むタイミングを供給する機能、及び当該発光画素の有する駆動トランジスタ 1 1 のゲートに固定電圧 V r e s e t を印加するタイミングを供給する機能を有する。

【 0 0 8 2 】

走査線 2 2 は、走査線駆動回路 4 に接続され、駆動トランジスタ 1 1 のドレイン電極に正電源線 2 4 の電圧を供給するタイミングを供給し、また、駆動トランジスタ 1 1 の閾値電圧や移動度を補正するための電流パスを形成するタイミングを供給する機能を有する。

【 0 0 8 3 】

バイアス線 2 3 は、バイアス線駆動回路 3 に接続され、バイアス線駆動回路 3 から供給された電圧を、コンデンサ 1 5 を介して、コンデンサ 1 4 の第 2 電極に印加する機能を有するバイアス電圧線である。

【 0 0 8 4 】

また、表示パネル装置 1 は、画素行数分の走査線 2 1、2 2 及びバイアス線 2 3 を備える。

【 0 0 8 5 】

なお、第 1 電源線である正電源線 2 4 及び第 2 電源線である負電源線 2 5 は、それぞれ、他の発光画素にも接続されており、電圧源に接続されている。

【 0 0 8 6 】

なお、本実施の形態に係る表示パネル装置 1 と、上記電圧源とを備えた表示装置も、本発明の実施の形態における一態様である。

【 0 0 8 7 】

次に、本実施の形態に係る表示装置の制御方法について図 3 及び図 4 を用いて説明する。

【 0 0 8 8 】

図 3 は、本発明の実施の形態 1 に係る表示装置の制御方法の動作タイミングチャートである。同図において、横軸は時間を表している。また縦方向には、上から順に、走査線 2 1、走査線 2 2、バイアス線 2 3、コンデンサ 1 4 の第 1 電極の電位 V_1 、コンデンサ 1 4 の第 2 電極の電位 V_2 、及びデータ線 2 0 に発生する電圧の波形図が示されている。同図は 1 画素行に対する表示装置の動作を表し、1 フレーム期間は非発光期間と発光期間から構成されている。また、非発光期間において、駆動トランジスタ 1 1 の閾値電圧 V_{th} 及び移動度 β の補正動作を行っている。

【 0 0 8 9 】

また、図 4 は、本発明の実施の形態 1 に係る表示装置の有する画素回路の状態遷移図である。

【 0 0 9 0 】

まず、時刻 t_{01} において、走査線駆動回路 4 は、走査線 2 1 の電圧レベルを LOW から HIGH に変化させ、選択トランジスタ 1 2 をオン状態とする。これにより、駆動トランジスタ 1 1 のゲート電極 (V_1) には、データ線 2 0 を介して固定電圧 V_{reset} が印加される。また、このとき、スイッチングトランジスタ 1 6 はオン状態であり、コンデンサ 1 5 には逆バイアス電圧が印加されていない状態である。これにより、前フレームでの発光期間が終了する。時刻 t_{01} ~ 時刻 t_{02} の期間は発光停止状態であり、図 4 におけるリセット 1 の状態に対応している。

【 0 0 9 1 】

次に、時刻 t_{02} において、バイアス線駆動回路 3 は、バイアス線 2 3 を介して、コンデンサ 1 5 に逆バイアス電圧を印加する。このとき、コンデンサ 1 4 の第 1 電極にはデータ線 2 0 から継続して固定電圧 V_{reset} が供給されており、これと上記逆バイアス電圧とにより、コンデンサ 1 4 の両端電極には、駆動トランジスタ 1 1 の閾値電圧 V_{th} より大きな電位差が生じる。よって、駆動トランジスタ 1 1 がオン状態となり、正電源線 2 4、スイッチングトランジスタ 1 6、駆動トランジスタ 1 1 及びコンデンサ 1 4 の第 2 電極という電流パスにおいてドレイン電流が流れる。時刻 t_{02} ~ 時刻 t_{07} の期間は、上記ドレイン電流が流れ、やがて、コンデンサ 1 4 の保持電圧が V_{th} となると駆動トランジスタ 1 1 のドレイン電流は停止する。これにより、コンデンサ 1 4 には、閾値電圧 V_{th} に相当する電荷が蓄積される。また、上記逆バイアス電圧は、上記固定電圧との関係により、有機 EL 素子 1 3 のアノード - カソード間電圧が、有機 EL 素子 1 3 の閾値電圧より低い電圧となるように予め設定されている。よって、この期間では、駆動トランジスタ 1 1 のソース電極はコンデンサ 1 5 により逆バイアスされているので、有機 EL 素子 1 3 には上記ドレイン電流は流れない。

【 0 0 9 2 】

次に、時刻 t_{07} において、走査線駆動回路 4 は、走査線 2 1 の電圧レベルを HIGH から LOW に変化させ、選択トランジスタ 1 2 をオフ状態とする。これにより、コンデンサ 1 4 の第 1 電極への固定電圧 V_{reset} の供給を停止させる。また、このとき、駆動トランジスタ 1 1 のゲート - ソース間は閾値電圧 V_{th} に保持されており駆動トランジスタ 1 1 はオフ状態である。この状態で、時刻 t_{08} にて選択トランジスタ 1 2 をオン状態にしてコンデンサ 1 4 の第 1 電極に信号電圧 V_{data} の供給を開始する。時刻 t_{07} ~ 時刻 t_{08} により、駆動トランジスタ 1 1 の閾値電圧検出期間と、移動度補正期間との間の期間を、選択トランジスタ 1 2 の制御により調整することが可能となる。また、時刻 t_{02} ~ 時刻 t_{08} の期間は、図 4 におけるリセット 2 + V_{th} 検出の状態に対応している。

【 0 0 9 3 】

次に、時刻 t_{08} において、走査線駆動回路 4 は、走査線 2 1 の電圧レベルを LOW から HIGH に変化させ、選択トランジスタ 1 2 をオン状態とする。また、データ線駆動回

路 5 は、データ線 20 を介し、発光画素 10 の属する画素行に対して、信号電圧 V_{data} を供給する。これにより、駆動トランジスタ 11 のゲート電極には、データ線 20 を介して信号電圧 V_{data} が印加される。また、このとき、スイッチングトランジスタ 16 はオン状態であり、コンデンサ 15 には逆バイアス電圧が印加されている状態である。これにより、正電源線 24 と駆動トランジスタ 11 のドレイン電極との間が導通した状態で、コンデンサ 14 の第 1 電極に信号電圧 V_{data} を供給し、駆動トランジスタ 11 のソース電極とコンデンサ 14 の第 2 電極との間に放電電流を流させる。これにより、コンデンサ 14 への信号電圧の書き込みと同時に、正電源線 24、スイッチングトランジスタ 16、駆動トランジスタ 11 及びコンデンサ 14 の第 2 電極という放電電流パスにより、駆動トランジスタ 11 の移動度補正を開始させる。

【0094】

次に、時刻 t_{09} において、走査線駆動回路 4 は、走査線 22 の電圧レベルを HIGH から LOW に変化させ、スイッチングトランジスタ 16 をオフ状態とする。つまり、正電源線 24 と駆動トランジスタ 11 のドレイン電極とを非導通とする。これにより、上記放電電流は停止するため、上記放電電流による駆動トランジスタ 11 の移動度補正が終了する。時刻 t_{08} ~ 時刻 t_{09} の期間は、図 4 における書き込み + 移動度補正の状態に対応している。

【0095】

時刻 t_{08} ~ 時刻 t_{09} の期間では、上記放電電流による駆動トランジスタ 11 の移動度補正の開始制御を、コンデンサ 14 への信号電圧 V_{data} の供給制御により行っている。一方、上記放電電流による駆動トランジスタ 11 の移動度補正の終了制御を、スイッチングトランジスタ 16 の制御により行い、コンデンサ 14 への信号電圧 V_{data} の供給制御とは別個の制御としている。即ち、上記放電電流による駆動トランジスタ 11 の移動度補正の開始制御と、上記放電電流による駆動トランジスタ 11 の移動度補正の終了制御とを別個のスイッチング素子の制御により行っている。そのため、コンデンサ 14 の第 1 電極への信号電圧 V_{data} の供給を開始してから、スイッチングトランジスタ 16 を制御して上記放電電流を停止させるまでの移動度補正期間を精度よく制御できる。その結果、駆動トランジスタ 11 のソース電極とコンデンサ 14 の第 2 電極との間を流れる電流を利用してコンデンサ 14 に蓄積された電荷を放電させる時間を精度よく制御でき、駆動トランジスタ 11 の移動度を精度よく補正できる。スイッチングトランジスタ 16 の制御を移動度補正の終了時期に用いることにより、移動度補正期間を精度よく制御できる理由は、図 5 を用いて後述する。

【0096】

また、コンデンサ 14 の第 1 電極に信号電圧 V_{data} を供給してから（時刻 t_{08} ）正電源線 24 と駆動トランジスタ 11 のドレイン電極とを非導通とするまで（時刻 t_{09} ）の移動度補正期間において、駆動トランジスタ 11 のソース電極と有機 EL 素子 13 の第 1 電極とのノードの電圧が、有機 EL 素子 13 の閾値電圧より低い電圧となるような電圧値に、予め固定電圧 V_{reset} の電圧値が設定されている。これによると、コンデンサ 14 の第 1 電極に、固定電圧 V_{reset} からの変化成分である信号電圧 V_{data} を供給すると同時に、有機 EL 素子 13 のアノード - カソード間電圧は、有機 EL 素子 13 の閾値電圧を超えることはない。よって、駆動トランジスタ 11 の移動度補正が終わる前に、有機 EL 素子 13 に電流が流れて発光するのを防止し、画素間での有機 EL 素子 13 の発光ムラを精度よく補正できる。

【0097】

さらに、コンデンサ 14 への信号電圧 V_{data} の書き込みと同時に、上記放電電流による駆動トランジスタ 11 の移動度補正を開始させることにより、コンデンサ 14 への信号電圧 V_{data} の書き込み処理期間と上記放電電流による駆動トランジスタ 11 の移動度補正の処理期間とを短縮できる。これは、表示パネル装置が大画面化し画素数が増大した場合に、書き込み期間及び移動度補正を各画素に十分確保できなくなるので、特に有効になる。

【 0 0 9 8 】

次に、時刻 t_{10} において、走査線駆動回路 4 は、走査線 2 1 の電圧レベルを HIGH から LOW に変化させ、選択トランジスタ 1 2 をオフ状態とする。これにより、コンデンサ 1 4 の第 1 電極への信号電圧 V_{data} の供給を停止させる。

【 0 0 9 9 】

次に、時刻 t_{11} において、走査線駆動回路 4 は、走査線 2 2 の電圧レベルを LOW から HIGH に変化させ、スイッチングトランジスタ 1 6 をオン状態とする。つまり、正電源線 2 4 と駆動トランジスタ 1 1 のドレイン電極とを導通させる。これにより、コンデンサ 1 4 に保持された電圧 ($V_1 - V_2$) に対応したドレイン電流が有機 EL 素子 1 3 に流れ、有機 EL 素子 1 3 が発光を開始する。このとき、コンデンサ 1 4 に保持された電圧 ($V_1 - V_2$) は、信号電圧 V_{data} を閾値電圧 V_{th} 及び移動度 β で補正した値となっている。

【 0 1 0 0 】

最後に、バイアス線駆動回路 3 は、バイアス線 2 3 を介して、コンデンサ 1 5 への逆バイアス電圧を解除する。これにより、次のフレーム動作に備える。なお、このとき、バイアス線 2 3 の電圧変動に応じて、コンデンサ 1 4 の電位が変動するが、コンデンサ 1 4 の両端電極間の電位差は一定に保持されているので、駆動トランジスタ 1 1 のゲート - ソース間電圧で決定されるドレイン電流は変化せず、発光強度は変化しない。時刻 t_{11} 以降の期間は、図 4 における発光の状態に対応している。

【 0 1 0 1 】

次に、本発明の表示パネル装置及び表示装置において、スイッチングトランジスタ 1 6 の制御を移動度補正の終了時期に用いることにより、移動度補正期間を精度よく制御できる理由を説明する。

【 0 1 0 2 】

図 5 は、本発明の表示パネル装置の移動度補正期間と従来の方法による移動度補正期間との比較を表す図である。

【 0 1 0 3 】

前述したように、従来の方法による移動度補正期間では、移動度補正期間の開始時期は、選択トランジスタが予めオン状態でデータ線が固定電圧 V_{reset} から信号電圧 V_{data} に切り換わり、信号電圧 V_{data} が駆動トランジスタのゲート電極に印加され始めた時である。一方、移動度補正期間の終了時期は、所定の放電がなされた後、選択トランジスタがオン状態からオフ状態に切り換わる時である。

【 0 1 0 4 】

図 5 に記載されているように、移動度補正期間の終了時期は、走査線の配線遅延により、走査線駆動回路 4 に近い位置 P (図 1 6 中に図示) での走査線 2 1 または 2 2 の電圧波形は、走査線駆動回路 4 の駆動電圧を反映した矩形波 (図 5 中の破線) となる。これに対し、走査線駆動回路 4 から遠い位置 Q (図 1 6 中に図示) での走査線 2 1 または 2 2 の電圧波形は、その立ち上がり及び立ち下がりにおいて、時定数に依存した波形なまり (図 5 の実線) が生じる。この状態において、従来の方法による移動度補正終了時期は、例えば、図 2 に記載された画素回路において、選択トランジスタ 1 2 のゲート - ソース間電圧が、選択トランジスタ 1 2 の閾値電圧 $V_{th_{21}}$ に到達した時となる。つまり、選択トランジスタ 1 2 のゲート電極に印加される走査電圧 V_{21} が、選択トランジスタ 1 2 のソース電位となる V_1 と閾値電圧 $V_{th_{21}}$ との和の電位まで降下したときである。よって、移動度補正終了時期は、P 点と Q 点とで差異が生じ、移動度補正期間の最大値は、P 点では図 5 に記載された T_0 となるのに対し、Q 点では図 5 に記載された $T_0 + \Delta T_1$ となる。また、Q 点では、表示階調の変動による移動度補正期間のばらつきは、 ΔT_1 となる。これは、表示階調の変動により信号電圧 V_{data} が、例えば、1 V ~ 7 V の間で変動し、6 V の変動幅を有する場合に、上記 V_1 の電位も 6 V の変動幅を有することによるものである。一方、P 点では、表示階調の変動による移動度補正期間のばらつきは、ほぼ 0 である。この Q 点における移動度補正期間のばらつき ΔT_1 は、走査線駆動回路 4 からの距離

、つまり走査線の遅延量により異なる。よって、発光画素ごとに、表示階調の変動による移動度補正期間のばらつきが異なる。

【 0 1 0 5 】

本発明の実施の形態 1 に係る表示パネル装置及びその制御方法では、移動度補正終了時期を、選択トランジスタ 1 2 がオン状態からオフ状態に切り換わる時とするのではなく、スイッチングトランジスタ 1 6 がオン状態からオフ状態に切り換わる時としている。つまり、移動度終了時期は、例えば、スイッチングトランジスタ 1 6 のゲート電極に印加される走査電圧 V_{22} が、スイッチングトランジスタ 1 6 のソース電位である V_3 (図 2 中に図示) とスイッチングトランジスタ 1 6 の閾値電圧 $V_{th_{22}}$ との和の電位まで降下したときである。よって、Q 点における移動度補正終了時期は、図 6 に記載された $T_0 + \Delta T_2$ となる。また、Q 点では、表示階調の変動による移動度補正期間のばらつきは、0 となる。これは、表示階調の変動により信号電圧 V_{data} が、例えば、1 V ~ 7 V の間で変動し、6 V の変動幅を有する場合であっても、上記 V_3 の電位は、正電源線 2 4 の電位となり変動幅を有しないことによるものである。

【 0 1 0 6 】

以上より、本発明における Q 点での移動度補正期間の遅延量 ΔT_2 においても、走査線駆動回路 4 からの距離、つまり走査線の遅延量により異なる。しかし、例えば、 V_1 の変動幅が 6 V であるのに対し、 V_3 の変動幅が 0 であることから、本発明における Q 点での表示階調の変動による移動度補正期間ばらつきは、従来における Q 点での表示階調の変動による移動度補正期間のばらつき ΔT_1 と比較して、大幅に抑制される。

【 0 1 0 7 】

本発明の表示パネル装置、表示装置及びその制御方法によれば、表示階調による移動度補正時間のばらつきを軽減して配線遅延の影響を緩和できるので、移動度補正ばらつきを全階調で抑制することが可能となる。

【 0 1 0 8 】

次に、走査信号の過渡特性から移動度補正期間を算出することにより、本発明の実施の形態 1 に係る表示パネル装置、表示装置及びその制御方法により得られる効果について説明する。

【 0 1 0 9 】

図 6 は、従来の方法による移動度補正期間の算出パラメータを説明する図である。図 1 4 に記載されたタイミングチャートのように、走査線 2 1 に相当する走査線 WS は予め時刻 T_2 においてオン状態となっており、その後、時刻 T_4 においてデータ線 2 0 から信号電圧 V_{data} が駆動トランジスタ 1 1 のゲート電極に印加された時が、移動度補正期間の開始時期となる。また、上述したように、従来の移動度補正終了期間は、選択トランジスタ 1 2 (図 1 4 ではサンプリングトランジスタ 5 0 6 に相当する) のソース電極の電位と走査信号 $V_{1\downarrow}(t)$ との電位差が、選択トランジスタ 1 2 の閾値電圧 $V_{th_{21}}$ まで小さくなることにより、オン状態からオフ状態へと切り換わる時である。よって、選択トランジスタ 1 2 の時定数により、移動度補正終了時期の設計値に対し、 $\Delta T_1\downarrow$ だけ遅れることとする。よって、従来の表示装置における移動度補正期間 T は、

【数 1】

$$T = T_0 + \Delta T_{1\downarrow} \quad (\text{式1})$$

で表される。また、選択トランジスタ 1 2 がオフ状態へと切り換わる時、つまり、走査線 2 1 の走査信号がハイレベルである V_{1H} からローレベルである V_{1L} へと変化するときの、選択トランジスタ 1 2 のゲート電極における電圧の過渡特性 $V_{1\downarrow}(t)$ は、

【数 2】

$$V_{1\downarrow}(t) = (V_{1L} - V_{1H}) \cdot \left(1 - \exp\left(-\frac{t}{\tau_1}\right) \right) + V_{1H} \quad (\text{式2})$$

で表される。ここで、上記式 2 は、走査線駆動回路 4 が走査信号 V_{1L} を走査線 2 1 に印

加した時点をも $t = 0$ としている。ここで、選択トランジスタ 12 が走査信号によりオン状態からオフ状態へと切り換わるのは、上記式 2 における、選択トランジスタ 12 のゲート電極における電圧 $V_{1\downarrow}(t)$ と、選択トランジスタ 12 のソース電極の電位である V_{data} との電位差が、選択トランジスタ 12 の閾値電圧 $V_{th_{21}}$ となったときである。この状態は、

【数 3】

$$V_{gs} = (V_{1L} - V_{1H}) \cdot \left(1 - \exp\left(-\frac{\Delta T_{1\downarrow}}{\tau_1}\right) \right) + V_{1H} - V_{data} = V_{th_{21}} \quad (\text{式3})$$

で表される。

【0116】

図 8 A は、従来の移動度補正期間の決定方法により算出された移動度補正期間の時定数依存性を示すグラフである。横軸は、選択トランジスタ 12 のオンオフを切り換えるための時定数 τ_1 であり、縦軸は、移動度補正期間設計値 T_0 に対する移動度補正期間の遅延時間 $\Delta T_{1\downarrow}$ の割合である。つまり、横軸は、時定数 τ_1 が大きいほど、画素回路が走査線駆動回路から遠い位置にあることを示している。同図に記載されたグラフは、 V_{data} を 1.5 V、3.5 V、5 V 及び 7 V としたときの、上記式 3 から算出した、時定数 τ_1 と $\Delta T_{1\downarrow} / T_0$ の関係を示している。同図より、時定数 τ_1 の増加に従い、 $\Delta T_{1\downarrow} / T_0$ は単調に増加していることがわかる。つまり、走査線駆動回路からの距離が大きくなるほど、移動度補正期間は設計値からずれていくことがわかる。また、 V_{data} が大きいほど、移動度補正期間は設計値からずれていくことがわかる。

【0117】

図 7 は、本発明の表示パネル装置による移動度補正期間の算出パラメータを説明する図である。本実施の形態では、図 3 に記載されたタイミングチャートのように、選択トランジスタ 12 がオン状態となった時刻 t_{08} において、データ線 20 から選択トランジスタ 12 を介して信号電圧 V_{data} が駆動トランジスタ 11 のゲート電極に印加され、当該ゲート電極の電位が選択トランジスタ 12 の閾値電圧 $V_{th_{21}}$ と固定電圧 V_{reset} との和を超えた時が、移動度補正期間の開始時期となる。よって、移動度補正期間の開始時期は、時刻 t_{08} 以前の V_1 の電位である V_{reset} と走査信号との差が $V_{th_{21}}$ より大きくなった時点となる。また、本発明の移動度補正終了期間は、ソース電極の電位が V_3 (図 2 に記載) となるスイッチングトランジスタ 16 が、オン状態からオフ状態へと切り換わる時である。よって、スイッチングトランジスタ 16 の時定数により、移動度補正終了時期の設計値に対し、 $\Delta T_{2\downarrow}$ だけ遅れることとする。よって、本発明の表示パネル装置における移動度補正期間 T は、移動度補正時間設計値 T_0 、及び、信号電圧 V_{data} が駆動トランジスタ 11 のゲート電極に印加されてから、当該ゲート電極の電位が選択トランジスタの閾値電圧 $V_{th_{21}}$ となるまでの期間を $\Delta T_{2\uparrow}$ とすると、

【数 4】

$$T = T_0 + \Delta T_{2\downarrow} - \Delta T_{2\uparrow} \cong T_0 + \Delta T_{2\downarrow} \quad (\text{式4})$$

となる。ここで、 $\Delta T_{2\uparrow}$ は、固定電圧 V_{reset} と選択トランジスタ 12 の閾値電圧 $V_{th_{21}}$ との関係により決定されるものであるので、信号電圧 V_{data} の変動とは無関係であり、かつ、 $\Delta T_{2\downarrow}$ に比べて十分小さい。よって、移動度補正期間 T は右辺のように表され、移動度補正終了時期のみにより変動するものとして表される。

【0120】

また、スイッチングトランジスタ 16 がオフ状態へと切り換わる時、つまり、走査線 22 の走査信号がハイレベルである V_{2H} からローレベルである V_{2L} へと変化するときの、スイッチングトランジスタ 16 のゲート電極における電圧の過渡特性 $V_{2\downarrow}(t)$ は、

【数 5】

$$V_{2\downarrow}(t) = (V_{2L} - V_{2H}) \cdot \left(1 - \exp\left(-\frac{t}{\tau_2}\right)\right) + V_{2H} \quad (\text{式5})$$

で表される。ここで、上記式 5 は、走査線駆動回路 4 が走査信号 V_{2L} を走査線 22 に印加した時点を $t = 0$ としている。ここで、スイッチングトランジスタ 16 が走査信号 V_{2L} によりオン状態からオフ状態へと切り換わるのは、上記式 6 における、スイッチングトランジスタ 16 のゲート電極における電圧 $V_{2\downarrow}(t)$ と、スイッチングトランジスタ 16 のソース電極の電位である正電源線 24 の電圧 V_{24} との電位差が、スイッチングトランジスタ 16 の閾値電圧 $V_{th_{22}}$ となったときである。この状態は、

【数 6】

$$V_{gs} = (V_{2L} - V_{2H}) \cdot \left(1 - \exp\left(-\frac{\Delta T_{2\downarrow}}{\tau_2}\right)\right) + V_{2H} - V_{24} = V_{th_{22}} \quad (\text{式6})$$

で表される。

【0125】

図 8 B は、本発明の表示パネル装置の移動度補正期間の決定方法により算出された移動度補正期間の時定数依存性を示すグラフである。横軸は、スイッチングトランジスタ 16 のオンオフを切り換えるための時定数 τ_2 であり、縦軸は、移動度補正期間設計値 T_0 に対する移動度補正期間の遅延時間 $\Delta T_{2\downarrow}$ の割合である。つまり、横軸は、時定数 τ_2 が大きいほど、画素回路が走査線駆動回路から遠い位置にあることを示している。同図に記載されたグラフは、 V_{data} を 1.5 V、3.5 V、5 V 及び 7 V としたときの、上記式 6 から算出した時定数 τ_2 と $\Delta T_{2\downarrow} / T_0$ の関係を示している。同図より、時定数 τ_2 の増加に従い、 $\Delta T_{2\downarrow} / T_0$ は単調に増加していることがわかる。つまり、走査線駆動回路からの距離が大きくなるほど、移動度補正期間は設計値からずれていくことがわかる。

。

【0126】

しかしながら、図 8 A に記載された従来の移動度補正期間の特性と、図 8 B に記載された本発明の表示パネル装置に係る移動度補正期間の特性とを比較すると、図 8 B に記載された本発明の表示パネル装置に係る $\Delta T_{2\downarrow} / T_0$ の方が、各時定数 τ_2 において小さいことがわかる。

【0127】

また、図 8 B に記載された本発明の表示パネル装置に係る $\Delta T_{2\downarrow} / T_0$ は、信号電圧 V_{data} の変動により変化しないことが解る。これは、上記式 6 に変数 V_{data} が含まれていないことから明らかである。

【0128】

以上の評価結果より、放電電流による駆動トランジスタ 11 の移動度補正の終了制御を、スイッチングトランジスタ 16 の制御により行う方が、選択トランジスタ 12 の制御により行う場合に比べて、スイッチングのタイミングを決定するソース電極の電圧変動がないので、配線遅延に起因する移動度補正期間のばらつきを抑制できる。これにより、移動度補正ばらつきを全書き込み電圧に対して抑制することが可能となる。

【0129】

さらに、コンデンサ 14 への信号電圧 V_{data} の書き込みと同時に、放電電流による駆動トランジスタ 11 の移動度補正を開始させることにより、コンデンサ 14 への信号電圧 V_{data} の書き込み処理期間と上記放電電流による駆動トランジスタ 11 の移動度補正の処理期間とを短縮できる。これは、表示パネル装置が大画面化し画素数が増大した場合に、書き込み期間及び移動度補正を各画素に十分確保できなくなるので、特に有効になる。

。

【0130】

また、本実施の形態によると、駆動トランジスタ 11 の閾値電圧補正期間において、選択トランジスタ 12 を制御してコンデンサ 14 の第 1 電極の電圧を固定するための固定電

圧をデータ線 20 から供給しつつ、逆バイアス電圧をコンデンサ 15 に書込む。上記逆バイアス電圧及び上記固定電圧は、駆動トランジスタ 11 の閾値電圧より大きな電位差をコンデンサ 14 に生じさせるものである。そして、コンデンサ 14 の第 1 電極及び第 2 電極の電圧差が駆動トランジスタ 11 の閾値電圧に到達するまでの時間以上の時間を経過するのを待つ。これにより、コンデンサ 14 には駆動トランジスタ 11 の閾値電圧に相当する電荷が蓄積される。また、この閾値電圧に到達するまでの時間では、駆動トランジスタ 11 のソース電極はコンデンサ 15 により逆バイアスされているので、有機 EL 素子 13 には駆動トランジスタ 11 のドレイン電流は流れない。やがて、コンデンサ 14 の両端電極の電位差が駆動トランジスタ 11 の閾値電圧となると、ドレイン電流は停止する。この状態で、コンデンサ 14 の第 1 電極に信号電圧の供給を開始する。これにより、コンデンサ 14 には、駆動トランジスタ 11 の閾値電圧に対応する電荷が蓄積されることになる。

【0131】

このように、コンデンサ 14 に駆動トランジスタ 11 の閾値電圧を保持させた上で、コンデンサ 14 の第 1 電極に信号電圧を供給するので、コンデンサ 14 に、映像信号を反映し駆動トランジスタ 11 の閾値電圧を補正した所望の電位差を蓄積できる。

【0132】

その後、本実施の形態によると、駆動トランジスタ 11 の移動度補正期間において、選択トランジスタ 12 を制御してコンデンサ 14 の第 1 電極に信号電圧を供給し、駆動トランジスタ 11 のソース電極とコンデンサ 14 の第 2 電極との間に電流を流させてから、スイッチングトランジスタ 16 を制御して正電源線 24 と駆動トランジスタ 11 のドレイン電極とを非導通とするまでの期間、駆動トランジスタ 11 からコンデンサの第 2 電極への放電電流により駆動トランジスタ 11 の移動度補正を行う。

【0133】

本実施の形態によると、上記期間に、有機 EL 素子 13 のアノード電極が、有機 EL 素子 13 の閾値電圧より低い電圧となるような電圧値に上記固定電圧及び上記逆バイアス電圧の電圧値が予め設定されている。よって、駆動トランジスタ 11 の移動度補正が終わる前に、有機 EL 素子 13 が発光するのを防止し、画素間での発光ムラを精度よく補正できる。

【0134】

(実施の形態 2)

本実施の形態における表示パネル装置は、実施の形態 1 における表示パネル装置と比較して、画素回路の構成及びその駆動タイミングが異なり、バイアス線駆動回路 3 がない。本実施の形態における画素回路 30 は、実施の形態 1 における画素回路 10 と比較して、コンデンサ 15 及びバイアス線 23 がなく、代わりに、スイッチングトランジスタ 17 及び走査線 26 が付加されている点が、画素回路構成として異なる。以下、実施の形態 1 の回路構成と同じ点は説明を省略し、異なる点のみ説明する。

【0135】

図 9 は、本発明の実施の形態 2 に係る表示部の有する発光画素の回路構成及びその周辺回路との接続を示す図である。同図における発光画素 30 は、駆動トランジスタ 11 と、選択トランジスタ 12 と、有機 EL 素子 13 と、コンデンサ 14 と、スイッチングトランジスタ 16 及び 17 と、データ線 20 と、走査線 21、22 及び 26 と、正電源線 24 と、負電源線 25 とを備える。また、周辺回路は、走査線駆動回路 4 と、データ線駆動回路 5 とを備える。

【0136】

図 9 に記載された構成要素について、以下、その接続関係および機能を説明する。

【0137】

走査線駆動回路 4 は、走査線 21、22 及び 26 に接続されており、走査線 21、22 及び 26 に走査信号を出力することにより、発光画素 11 の有する選択トランジスタ 12、スイッチングトランジスタ 16 及び 17 の導通及び非導通を切り換える機能を有する駆動回路である。

【 0 1 3 8 】

スイッチングトランジスタ 17 は、コンデンサ 14 の第 2 電極と走査線 21 との間に接続された第 3 スwitchング素子である。スイッチングトランジスタ 17 は、走査線 21 の LOW レベルの走査信号電圧である基準電圧をコンデンサ 14 の第 2 電極に印加するタイミングを決定する機能を有する。また、上記基準電圧がコンデンサ 14 の第 2 電極に印加されることにより、駆動トランジスタ 11 のソース電位を確定させる機能を有する。この機能により、データ線 20 から印加される電圧が、信号電圧でない固定電圧であっても走査線 21 からスイッチングトランジスタ 17 を介して上記基準電圧を印加することにより、駆動トランジスタ 11 の閾値電圧より大きな電位差をコンデンサ 14 に生じさせることが可能となる。

【 0 1 3 9 】

また、コンデンサ 14 の第 1 電極に上記固定電圧を供給し第 2 電極に上記基準電圧を供給してから所定時間経過までの閾値電圧検出期間、及び、コンデンサ 14 の第 1 電極に信号電圧を供給してから所定時間経過までの移動度補正期間において、有機 EL 素子 13 のアノード - カソード間電圧が、有機 EL 素子 13 の閾値電圧より低い電圧となるように、予め上記固定電圧が設定されている。よって上記期間では、有機 EL 素子 13 には駆動トランジスタ 11 のドレイン電流は流れない。これにより、有機 EL 素子 13 が発光する発光期間の前に、駆動トランジスタ 11 の閾値電圧や移動度を補正する期間を設けることが可能となる。

【 0 1 4 0 】

走査線 21 は、走査線駆動回路 4 に接続され、発光画素 30 を含む画素行に属する各発光画素に接続されている。また、走査線 21 は、スイッチングトランジスタ 17 を介してコンデンサ 14 の第 2 電極に接続されている。これにより、走査線 21 は、スイッチングトランジスタ 17 をオン状態とすることにより、コンデンサ 14 の第 2 電極に走査信号電圧を印加する機能を有する。

【 0 1 4 1 】

走査線 26 は、走査線駆動回路 4 に接続され、コンデンサ 14 の第 2 電極の電位に走査線 21 の LOW レベルの走査信号である基準電圧を印加するタイミングを供給する機能を有する。

【 0 1 4 2 】

なお、本実施の形態に係る表示パネル装置と、上記電圧源とを備えた表示装置も、本発明の実施の形態における一態様である。

【 0 1 4 3 】

次に、本実施の形態に係る表示装置の制御方法について図 10 及び図 11 を用いて説明する。

【 0 1 4 4 】

図 10 は、本発明の実施の形態 2 に係る表示装置の制御方法の動作タイミングチャートである。同図において、横軸は時間を表している。また縦方向には、上から順に、走査線 21、走査線 22、走査線 26、コンデンサ 14 の第 1 電極の電位 V_1 、コンデンサ 14 の第 2 電極の電位 V_2 、及びデータ線 20 に発生する電圧の波形図が示されている。同図は 1 画素行に対する表示装置の動作を表し、1 フレーム期間は非発光期間と発光期間から構成されている。また、非発光期間において、駆動トランジスタ 11 の閾値電圧 V_{th} 及び移動度 β の補正動作を行っている。

【 0 1 4 5 】

また、図 11 は、本発明の実施の形態 2 に係る表示装置の有する画素回路の状態遷移図である。

【 0 1 4 6 】

まず、時刻 t_{21} において、走査線駆動回路 4 は、走査線 21 の電圧レベルを LOW から HIGH に変化させ、選択トランジスタ 12 をオン状態とする。これにより、駆動トランジスタ 11 のゲート電極には、データ線 20 を介して固定電圧 V_{reset} が印加され

る。また、このとき、スイッチングトランジスタ 16 はオン状態であり、スイッチングトランジスタ 17 はオフ状態である。これにより、前フレームでの発光期間が終了する。時刻 t_{21} ~ 時刻 t_{22} の期間は発光停止状態であり、図 11 におけるリセット 1 の状態に対応している。

【0147】

次に、時刻 t_{22} において、走査線駆動回路 4 は、走査線 21 の電圧レベルを HIGH から LOW に変化させ、選択トランジスタ 12 をオフ状態とする。また、同時に、走査線 26 の電圧レベルを LOW から HIGH に変化させ、スイッチングトランジスタ 17 を介して、コンデンサ 14 の第 2 電極に走査線 21 の LOW レベルの走査信号である基準電圧 V_{gl} を印加する。基準電圧 V_{gl} は、有機 EL 素子 13 のアノード - カソード間電圧が、有機 EL 素子 13 の閾値電圧より低い電圧となるように予め設定されるものである。

【0148】

次に、時刻 t_{23} において、走査線駆動回路 4 は、走査線 26 の電圧レベルを HIGH から LOW に変化させ、コンデンサ 14 の第 2 電極への上記基準電圧 V_{gl} の印加を停止する。時刻 t_{22} ~ 時刻 t_{23} の期間は、コンデンサ 14 の第 2 電極及び駆動トランジスタ 11 のソース電極に基準電圧 V_{gl} が印加された状態であり、図 11 におけるリセット 2 の状態に対応している。

【0149】

次に、時刻 t_{24} において、走査線駆動回路 4 は、走査線 21 の電圧レベルを LOW から HIGH に変化させ、コンデンサ 14 の第 1 電極にデータ線 20 から固定電圧 V_{reset} を印加する。このとき、コンデンサ 14 の第 1 電極に印加された固定電圧 V_{reset} と、時刻 t_{22} において既にコンデンサ 14 の第 2 電極に印加された基準電圧 V_{gl} とにより、コンデンサ 14 には、駆動トランジスタ 11 の閾値電圧 V_{th} より大きな電位差が生じる。よって、駆動トランジスタ 11 がオン状態となり、正電源線 24、スイッチングトランジスタ 16、駆動トランジスタ 11 及びコンデンサ 14 の第 2 電極という電流パスにおいて、駆動トランジスタ 11 のドレイン電流が流れる。時刻 t_{24} ~ 時刻 t_{27} の期間は、上記ドレイン電流が流れ、やがて、コンデンサ 14 の保持電圧が V_{th} となると駆動トランジスタ 11 のドレイン電流は停止する。これにより、コンデンサ 14 には、閾値電圧 V_{th} に相当する電荷が蓄積される。また、この期間の終了時には、駆動トランジスタ 11 のソース電極は、上記ドレイン電流により ($V_{reset} - V_{th}$) となるが、固定電圧 V_{reset} は有機 EL 素子 13 の閾値電圧より低い電圧となるように予め設定されているので、有機 EL 素子 13 には上記ドレイン電流は流れない。

【0150】

次に、時刻 t_{27} において、走査線駆動回路 4 は、走査線 21 の電圧レベルを HIGH から LOW に変化させ、選択トランジスタ 12 をオフ状態とする。これにより、コンデンサ 14 の第 1 電極への固定電圧 V_{reset} の供給を停止させる。また、このとき、駆動トランジスタ 11 のゲート - ソース間は閾値電圧 V_{th} に保持されており駆動トランジスタ 11 はオフ状態である。この状態で、時刻 t_{28} にて選択トランジスタ 12 をオン状態にしてコンデンサ 14 の第 1 電極に信号電圧 V_{data} の供給を開始する。時刻 t_{27} ~ 時刻 t_{28} により、駆動トランジスタ 11 の閾値電圧検出期間と、移動度補正期間との間の期間を、選択トランジスタ 12 の制御により調整することが可能となる。時刻 t_{24} ~ 時刻 t_{28} の期間は、図 11 における V_{th} 検出の状態に対応している。

【0151】

次に、時刻 t_{28} において、走査線駆動回路 4 は、走査線 21 の電圧レベルを LOW から HIGH に変化させ、選択トランジスタ 12 をオン状態とする。また、データ線駆動回路 5 は、データ線 20 を介し、発光画素 30 の属する画素行に対して、信号電圧 V_{data} を供給する。これにより、駆動トランジスタ 11 のゲート電極には、データ線 20 を介して信号電圧 V_{data} が印加される。また、このとき、スイッチングトランジスタ 16 はオン状態である。これにより、正電源線 24 と駆動トランジスタ 11 のドレイン電極との間が導通した状態で、コンデンサ 14 の第 1 電極に信号電圧 V_{data} を供給し、駆動

トランジスタ 11 のソース電極とコンデンサ 14 の第 2 電極との間に電流を流させる。これにより、コンデンサ 14 への信号電圧の書き込みと同時に、正電源線 24、スイッチングトランジスタ 16、駆動トランジスタ 11 及びコンデンサ 14 の第 2 電極という放電電流パスにより、駆動トランジスタ 11 の移動度補正を開始させる。

【0152】

次に、時刻 t_{29} において、走査線駆動回路 4 は、走査線 22 の電圧レベルを HIGH から LOW に変化させ、スイッチングトランジスタ 16 をオフ状態とする。つまり、正電源線 24 と駆動トランジスタ 11 のドレイン電極とを非導通とする。これにより、上記放電電流による駆動トランジスタ 11 の移動度補正を終了させる。時刻 t_{28} ~ 時刻 t_{29} の期間は、図 11 における書き込み + 移動度補正の状態に対応している。

【0153】

時刻 t_{28} ~ 時刻 t_{29} の期間では、上記放電電流による駆動トランジスタ 11 の移動度補正の開始制御を、コンデンサ 14 への信号電圧 V_{data} の供給制御により行っている。一方、上記放電電流による駆動トランジスタ 11 の移動度補正の終了制御を、スイッチングトランジスタ 16 の制御により行い、コンデンサ 14 への信号電圧 V_{data} の供給制御とは別個の制御としている。即ち、上記放電電流による駆動トランジスタ 11 の移動度補正の開始制御と、上記放電電流による駆動トランジスタ 11 の移動度補正の終了制御とを別個のスイッチング素子の制御により行っている。そのため、コンデンサ 14 の第 1 電極への信号電圧 V_{data} の供給を開始してから、スイッチングトランジスタ 16 を制御して上記放電電流を停止させるまでの移動度補正期間を精度よく制御できる。その結果、駆動トランジスタ 11 のソース電極とコンデンサ 14 の第 2 電極との間を流れる電流を利用してコンデンサ 14 に蓄積された電荷を放電させる時間を精度よく制御でき、駆動トランジスタ 11 の移動度を精度よく補正できる。

【0154】

なお、本実施の形態に係る回路構成および制御方法により、移動度補正期間を精度よく制御できる理由は、実施の形態 1 にて図 5 を用いて説明した理由と同様である。

【0155】

また、コンデンサ 14 の第 1 電極に信号電圧 V_{data} を供給してから（時刻 t_{28} ）正電源線 24 と駆動トランジスタ 11 のドレイン電極とを非導通とするまで（時刻 t_{29} ）の移動度補正期間において、有機 EL 素子 13 のアノード - カソード間電圧が、有機 EL 素子 13 の閾値電圧より低い電圧となるような電圧値に、予め固定電圧 V_{reset} の電圧値が設定されている。これによると、正電源線 24 と駆動トランジスタ 11 のドレイン電極とが導通する状態で、コンデンサ 14 の第 1 電極に、固定電圧 V_{reset} からの変化成分である信号電圧 V_{data} を供給しただけでは、有機 EL 素子 13 のアノード - カソード間電圧は、有機 EL 素子 13 の閾値電圧を超えることはない。よって、駆動トランジスタ 11 の移動度補正が終わる前に、有機 EL 素子 13 に電流が流れて発光するのを防止し、画素間での有機 EL 素子 13 の発光ムラを精度よく補正できる。

【0156】

さらに、コンデンサ 14 への信号電圧 V_{data} の書き込みと同時に、コンデンサ 14 の放電による駆動トランジスタ 11 の移動度補正を開始させることにより、コンデンサ 14 への信号電圧 V_{data} の書き込み処理期間と上記放電電流による駆動トランジスタ 11 の移動度補正の処理期間とを短縮できる。これは、表示パネル装置が大画面化し画素数が増大した場合に、書き込み期間及び移動度補正を各画素に十分確保できなくなるので、特に有効になる。

【0157】

次に、時刻 t_{30} において、走査線駆動回路 4 は、走査線 21 の電圧レベルを HIGH から LOW に変化させ、選択トランジスタ 12 をオフ状態とする。これにより、コンデンサ 14 の第 1 電極への信号電圧 V_{data} の供給を停止させる。

【0158】

最後に、時刻 t_{31} において、走査線駆動回路 4 は、走査線 22 の電圧レベルを LOW

からHIGHに変化させ、スイッチングトランジスタ16をオン状態とする。つまり、駆動トランジスタ11のソース電極とコンデンサ14の第2電極とを導通させる。これにより、コンデンサ14に保持された電圧($V_1 - V_2$)に対応した駆動電流が有機EL素子13に流れ、有機EL素子13が発光を開始する。このとき、コンデンサ14に保持された電圧($V_1 - V_2$)は、信号電圧Vdataを閾値電圧Vth及び移動度 β で補正した値となっている。時刻t31以降の期間は、図11における発光の状態に対応している。

【0159】

なお、走査信号の過渡特性から移動度補正期間を算出することにより、本発明の実施の形態2に係る表示パネル装置、表示装置及びその制御方法により得られる効果は、実施の形態1において、図8Bで説明した効果と同様である。

【0160】

本実施の形態によれば、上記放電電流による駆動トランジスタ11の移動度補正の終了制御をスイッチングトランジスタ16の制御により移動度補正を行うことで、選択トランジスタ12の制御により行う場合に比べて、スイッチングのタイミングを決定するソース電極の電圧を固定できる。よって、配線遅延に起因する移動度補正ばらつきを、全書き込み電圧に対して抑制することが可能となる。

【0161】

さらに、コンデンサ14への信号電圧Vdataの書き込みと同時に、上記放電電流による駆動トランジスタ11の移動度補正を開始させることにより、コンデンサ14への信号電圧Vdataの書き込み処理期間と上記放電電流による駆動トランジスタ11の移動度補正の処理期間とを短縮できる。これは、表示パネル装置が大画面化し画素数が増大した場合に、書き込み期間及び移動度補正を各画素に十分確保できなくなるので、特に有効になる。

【0162】

また、本実施の形態によると、スイッチングトランジスタ17を制御してコンデンサ14の第2電極に基準電圧VgLを供給し、選択トランジスタ12を制御してコンデンサ14の第1電極の電圧を固定するための固定電圧Vresetを供給し、コンデンサ14の第1電極及び第2電極の電位差が駆動トランジスタ11の閾値電圧に到達するまでの時間を経過するのを待つ。これにより、コンデンサ14に駆動トランジスタ11の閾値電圧が保持される。また、この閾値電圧に到達するまでの時間では、駆動トランジスタ11のソース電極は固定電圧Vreset及び基準電圧VgLの関係で規定されているので、有機EL素子13には駆動トランジスタ11のドレイン電流は流れない。やがて、コンデンサ14の両端電極の電位差が駆動トランジスタ11の閾値電圧となると、ドレイン電流は停止する。この状態で、コンデンサ14の第1電極に信号電圧の供給を開始する。これにより、コンデンサ14には、駆動トランジスタ11の閾値電圧に対応する電荷が蓄積されることになる。

【0163】

また、駆動トランジスタ11の閾値電圧を検出する前段階としてコンデンサ14の第2電極に印加される基準電圧VgLを、選択トランジスタ12を制御する走査線21のLOW電圧とする。このとき、基準電圧VgLと固定電圧Vresetとにより、コンデンサ14に駆動トランジスタ11の閾値電圧より大きな電位差が生じる。また、上記固定電圧Vresetは、移動度補正期間に有機EL素子13の第1電極の電圧が、有機EL素子13の閾値電圧より低い電圧となるような電圧値に予め設定されている。よって、移動度補正期間に、駆動トランジスタ11のソース電極とコンデンサ14の第2電極との間が導通していても、駆動トランジスタ11の移動度補正が終わる前に、有機EL素子13が発光するのを防止できる。これにより、所望の電位差に対応するドレイン電流を有機EL素子に流し、有機EL素子の発光量を精度よく制御できるとともに、画素回路の簡素化が図られる。

【0164】

以上、実施の形態1及び2について説明してきたが、本発明に係る表示パネル装置、表

示装置及びその制御方法は、上述した実施の形態に限定されるものではない。実施の形態 1 及び 2 における任意の構成要素を組み合わせることで実現される別の実施の形態や、実施の形態 1 及び 2 に対して本発明の主旨を逸脱しない範囲で当業者が思いつく各種変形を施して得られる変形例や、本発明に係る表示パネル装置を内蔵した各種機器も本発明に含まれる。

【0165】

例えば、実施の形態 1 または 2 に係る表示パネル装置と、正電源線 24 及び負電源線 25 に電源を供給する電源とを備え、有機 EL 素子が、アノード及びカソードに挟まれた発光層とを含み、発光画素が少なくとも複数個マトリクス状に配置されている表示装置も、本発明に含まれる。

【0166】

なお、実施の形態 1 及び 2 において、選択トランジスタ 12 のオンオフを切り換えるための第 1 の時定数は、スイッチングトランジスタ 16 のオンオフを切り換えるための第 2 の時定数以上であることが好ましい。

【0167】

表示パネルが大画面化すると、多くの画素部が配線に接続されるため、配線の抵抗及び寄生容量が増大する。そのため、制御回路を表示パネルの両側から供給する場合、表示パネルの端部領域と比較して表示パネルの中央領域ほど各スイッチング素子の制御が遅延する。

【0168】

ここで、スイッチングトランジスタ 16 の制御の時定数が、選択トランジスタ 12 の制御の時定数より大きいと、実施の形態 1 及び 2 で説明した、移動度補正期間のばらつきの抑制が実現されないおそれがある。上述した時定数の条件によると、スイッチングトランジスタ 16 の第 2 の時定数は、選択トランジスタ 12 の第 1 の時定数以下である。これにより、コンデンサの第 1 電極に信号電圧を供給して放電電流を流させてから、スイッチングトランジスタ 16 を制御して正電源線 24 と駆動トランジスタ 11 のドレイン電極とを非導通とするまでの本発明に係る移動度補正期間のばらつきを、コンデンサの第 1 電極に信号電圧を供給して放電電流を流させてから、選択トランジスタ 12 を制御してデータ線 20 と駆動トランジスタ 11 のゲート電極とを非導通とするまでの従来の移動度補正期間のばらつきよりも小さくすることが可能となる。従って、上記期間を精度よく制御して、放電による駆動素子の移動度を精度よく補正できる。

【0169】

また、実施の形態 1 及び 2 では、スイッチングトランジスタ 16 が n 型 TFT で構成される例を示しているが、スイッチングトランジスタ 16 は p 型 TFT であってもよい。この場合には、スイッチングトランジスタ 16 のソース電極は、図 2 及び図 9 に記載された V3 ではなく、正電源線 24 とスイッチングトランジスタ 16 との接続点となる。よって、移動度補正の終了時刻を決定するゲート - ソース間電圧は、ゲート電極に印加される走査信号電圧とソース電極に印加される正電源線 24 の電圧とで決定される。従って、p 型 TFT のゲート - ソース間電圧は、上記走査信号と V3 とで決定される n 型 TFT のゲート - ソース間電圧と比較して、ソース - ドレイン間に発生するオン抵抗に影響されない。よって、実施の形態 1 及び 2 におけるスイッチングトランジスタ 16 を p 型 TFT とすることにより、移動度補正期間のばらつきを、より高精度に抑制することが可能となる。

【0170】

なお、実施の形態 2 では、スイッチングトランジスタ 16 のオンオフ状態を制御する走査線 21 の走査信号電圧を、基準電圧 V_{gl} として利用しているが、当該基準電圧を走査線 21 と異なる走査線または制御線の信号電圧としてもよい。この場合、上記基準電圧は、選択トランジスタ 12 をオンオフするための走査信号電圧の値に制限されないため、基準電圧値設定の自由度が向上する。

【0171】

なお、以上述べた実施の形態では、選択トランジスタ及びスイッチングトランジスタの

ゲートの電圧レベルがHIGHの場合にオン状態になるn型トランジスタとして記述しているが、これらをp型トランジスタで形成し、走査線の極性を反転させた表示パネル装置及び表示装置でも、上述した各実施の形態と同様の効果を奏する。

【0172】

また、例えば、本発明に係る表示パネル装置、表示装置及びその制御方法は、図13に記載されたような薄型フラットTVに内蔵される。本発明に係る表示パネル装置及び表示装置が内蔵されることにより、閾値電圧 V_{th} や移動度 β のばらつきに伴う輝度ムラの発生が抑制された薄型フラットTVが実現される。

【産業上の利用可能性】

【0173】

本発明の表示パネル装置、表示装置及びその制御方法は、特に、表示階調に応じた画素信号電流により、発光画素の発光強度を制御することで輝度を変動させるアクティブ型の有機ELフラットパネルディスプレイに有用である。

【符号の説明】

【0174】

- 1 表示パネル装置
- 2 制御回路
- 3 バイアス線駆動回路
- 4 走査線駆動回路
- 5 データ線駆動回路
- 6 表示部
- 10、30 発光画素
- 11 駆動トランジスタ
- 12 選択トランジスタ
- 13 有機EL素子
- 14、15 コンデンサ
- 16、17 スイッチングトランジスタ
- 20 データ線
- 21、22、26 走査線
- 23 バイアス線
- 24、511 正電源線
- 25、512 負電源線
- 500 表示装置
- 501 画素アレイ部
- 502 画素部
- 503 水平セレクタ
- 504 ライトスキャナ
- 505 バイアススキャナ
- 506 サンプリングトランジスタ
- 507 駆動トランジスタ
- 508 発光素子
- 509 保持容量
- 510 補助容量

【手続補正2】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第 1 電極と第 2 電極とを有する発光素子と、
電圧を保持するための第 1 コンデンサと、

ゲート電極が前記第 1 コンデンサの第 1 電極に接続され、ソース電極が前記発光素子の第 1 電極及び前記第 1 コンデンサの第 2 電極に接続され、前記第 1 コンデンサに保持された電圧に応じたドレイン電流を前記発光素子に流すことにより前記発光素子を発光させる駆動素子と、

前記駆動素子のドレイン電極の電位を決定するための第 1 電源線と、
前記発光素子の第 2 電極に電氣的に接続された第 2 電源線と、
信号電圧を供給するためのデータ線と、

一方の端子が前記データ線に接続され、他方の端子が前記第 1 コンデンサの第 1 電極に接続され、前記データ線と前記第 1 コンデンサの第 1 電極との導通及び非導通を切り換える第 1 スwitching素子と、

一方の端子が前記第 1 電源線に接続され、他方の端子が前記駆動素子のドレイン電極に接続され、前記第 1 電源線と前記駆動素子のドレイン電極との導通及び非導通を切り換える第 2 スwitching素子と、

前記第 1 スwitching素子及び第 2 スwitching素子を制御する駆動回路と、を具備し、

前記駆動回路は、

前記第 2 スwitching素子をオン状態にして前記第 1 電源線と前記駆動素子のドレイン電極とが導通した状態で、前記第 1 スwitching素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧を供給し、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間に電流を流させ、

前記第 1 コンデンサの第 1 電極に前記信号電圧が供給されてから予め定められた期間の経過後に、前記第 2 スwitching素子をオフ状態にして前記第 1 電源線と前記駆動素子のドレイン電極とを非導通として前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流を停止させることにより、

前記期間内に前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流により前記第 1 コンデンサに蓄積された電荷を放電させる、

表示パネル装置。

【請求項 2】

さらに、

前記第 1 コンデンサの第 2 電極に接続された第 2 コンデンサと、

前記駆動素子の閾値電圧より大きな電位差を前記第 1 コンデンサに生じさせる逆バイアス電圧を前記第 2 コンデンサに供給するバイアス電圧線とを備え、

前記駆動回路は、

前記第 2 スwitching素子をオン状態にして前記第 1 電源線と前記駆動素子のドレイン電極とを導通させ、

前記第 1 スwitching素子をオン状態にして前記第 1 コンデンサの第 1 電極の電圧を固定するための固定電圧を前記データ線から供給させつつ、前記駆動素子の閾値電圧より大きな電位差を前記第 1 コンデンサに生じさせるような前記逆バイアス電圧を前記第 2 コンデンサに書込み、

前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間が経過した後、前記駆動素子がオフ状態の間に、前記第 2 スwitching素子がオン状態のまま、

前記第 1 スwitching素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧の供給を開始する、

請求項 1 に記載の表示パネル装置。

【請求項 3】

前記駆動回路は、

前記第 1 スwitching素子をオン状態にして前記第 1 コンデンサの第 1 電極の電圧を固

定するための固定電圧を前記データ線から供給させつつ、前記駆動素子の閾値電圧より大きな電位差を前記第 1 コンデンサに生じさせるような前記逆バイアス電圧を前記第 2 コンデンサに書込み、

前記第 1 スイッチング素子をオフ状態にし、

前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間が経過した後、前記駆動素子がオフ状態の間に、前記第 2 スイッチング素子がオン状態のまま、

前記第 1 スイッチング素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧の供給を開始する、

請求項 2 に記載の表示パネル装置。

【請求項 4】

前記固定電圧の電圧値は、

前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間が経過した際に、前記発光素子の第 1 電極と前記発光素子の第 2 電極との電位差が、前記発光素子が発光を開始する前記発光素子の閾値電圧より低い電圧となるように予め設定されている、

請求項 2 に記載の表示パネル装置。

【請求項 5】

さらに、

前記第 1 コンデンサに前記駆動素子の閾値電圧より大きな電位差を生じさせる基準電圧を、前記第 1 コンデンサの第 2 電極に供給する第 3 電源線と、

前記第 1 コンデンサの第 2 電極と前記第 3 電源線とを接続するための第 3 スイッチング素子とを備え、

前記駆動回路は、

前記第 3 スイッチング素子をオン状態にして前記第 1 コンデンサの第 2 電極に前記基準電圧を供給し、

前記第 1 スイッチング素子をオン状態にして前記第 1 コンデンサの第 1 電極の電圧を固定するための固定電圧を前記データ線から供給させ、

前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間が経過した後、前記第 2 スイッチング素子がオン状態のまま、前記駆動素子がオフ状態の間に、前記第 1 スイッチング素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧の供給を開始する、

請求項 1 に記載の表示パネル装置。

【請求項 6】

前記第 3 電源線は、前記第 1 スイッチング素子のオンオフ状態を切り換えるための走査線と共用されており、

前記基準電圧は、前記第 1 スイッチング素子をオフ状態にするときの前記走査線の電圧である、

請求項 5 に記載の表示パネル装置。

【請求項 7】

前記第 1 スイッチング素子のオンオフを切り換えるための第 1 の時定数は、前記第 2 スイッチング素子のオンオフを切り換えるための第 2 の時定数以上である、

請求項 1 ～ 6 のうちいずれか 1 項に記載の表示パネル装置。

【請求項 8】

請求項 1 ～ 7 のうちいずれか 1 項に記載の表示パネル装置と、

前記第 1 及び第 2 電源線に電源を供給する電源と、を備え、

前記発光素子は、第 1 電極と、第 2 電極と、前記第 1 電極及び前記第 2 電極に挟まれた発光層とを含み、

前記発光素子は、少なくとも複数個マトリクス状に配置されている、

表示装置。

【請求項 9】

請求項 1 ~ 7 のうちいずれか 1 項に記載の表示パネル装置と、

前記第 1 及び第 2 電源線に電源を供給する電源と、を備え、

前記発光素子は、第 1 電極と、第 2 電極と、前記第 1 電極及び前記第 2 電極に挟まれた発光層とを含み、

前記発光素子、前記第 1 コンデンサ、前記駆動素子、前記第 1 スイッチング素子、及び前記第 2 スイッチング素子は単位画素の画素回路を構成し、

前記画素回路は、複数個マトリクス状に配置されている、
表示装置。

【請求項 10】

前記発光素子は、有機エレクトロルミネッセンス発光素子である、

請求項 8 または 9 に記載の表示装置。

【請求項 11】

第 1 電極と第 2 電極とを有する発光素子と、

電圧を保持するための第 1 コンデンサと、

ゲート電極が前記第 1 コンデンサの第 1 電極に接続され、ソース電極が前記発光素子の第 1 電極及び前記第 1 コンデンサの第 2 電極に接続され、前記第 1 コンデンサに保持された電圧に応じたドレイン電流を前記発光素子に流すことにより前記発光素子を発光させる駆動素子と、

前記駆動素子のドレイン電極の電位を決定するための第 1 電源線と、

前記発光素子の第 2 電極に接続された第 2 電源線と、

信号電圧を供給するためのデータ線と、

一方の端子が前記データ線に接続され、他方の端子が前記第 1 コンデンサの第 1 電極に接続され、前記データ線と前記第 1 コンデンサの第 1 電極との導通及び非導通を切り換える第 1 スイッチング素子と、

一方の端子が前記第 1 電源線に接続され、他方の端子が前記駆動素子のドレイン電極に接続され、前記第 1 電源線と前記駆動素子のドレイン電極との導通及び非導通を切り換える第 2 スイッチング素子とを具備した表示装置の制御方法であって、

前記第 2 スイッチング素子をオン状態にして前記第 1 電源線と前記駆動素子のドレイン電極とが導通した状態で、前記第 1 スイッチング素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧を供給し、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間に電流を流させ、

前記第 1 コンデンサの第 1 電極に前記信号電圧が供給されてから予め定められた期間の経過後に、前記第 2 スイッチング素子をオフ状態にして前記第 1 電源線と前記駆動素子のドレイン電極とを非導通として前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流を停止させることにより、前記期間内に前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流により前記第 1 コンデンサに蓄積された電荷を放電させる、

表示装置の制御方法。

【手続補正 3】

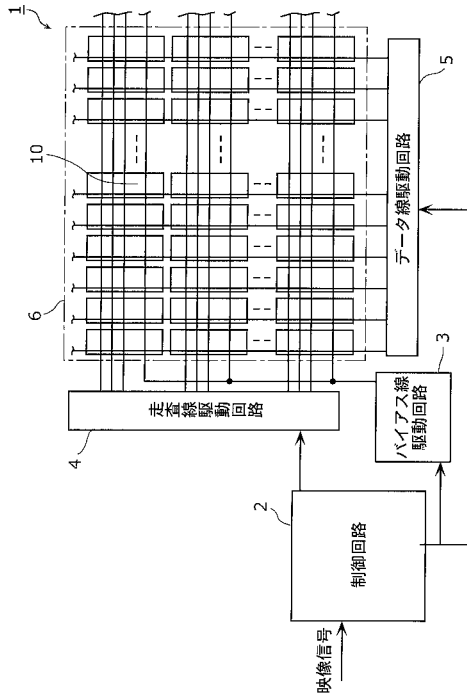
【補正対象書類名】図面

【補正対象項目名】全図

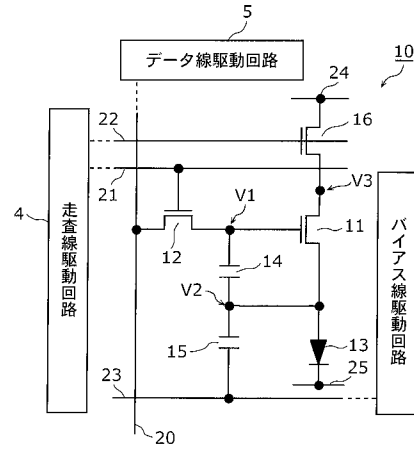
【補正方法】変更

【補正の内容】

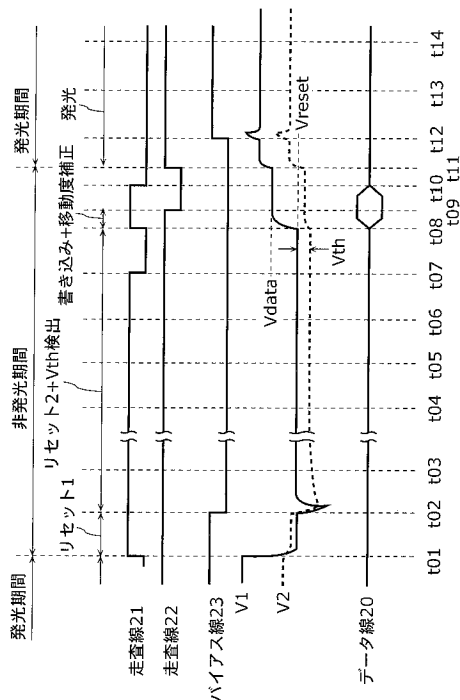
【図 1】



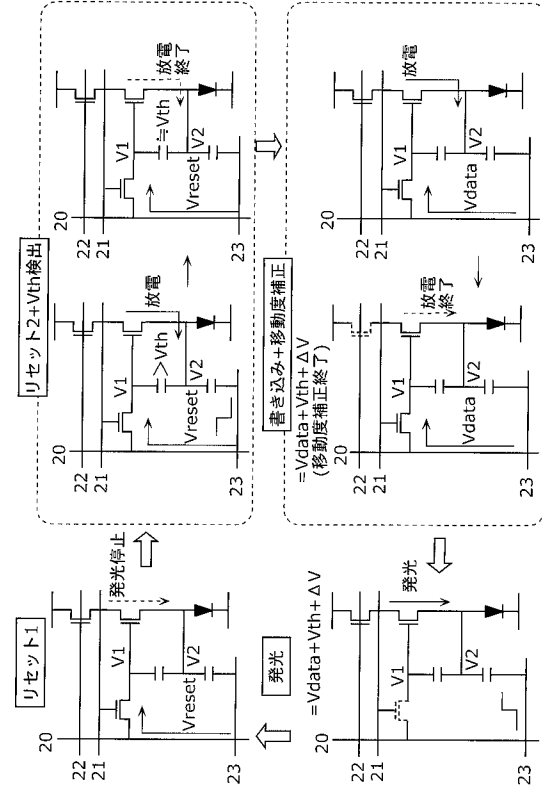
【図 2】



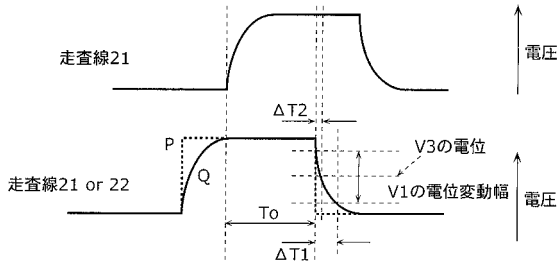
【図 3】



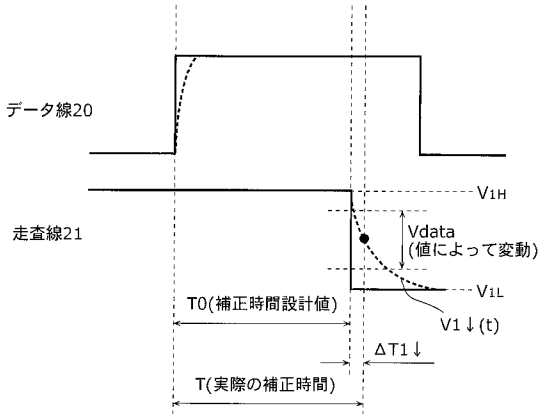
【図 4】



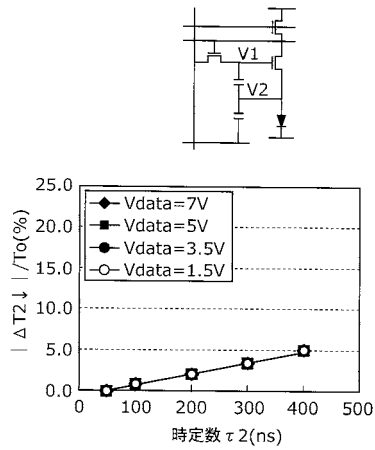
【図 5】



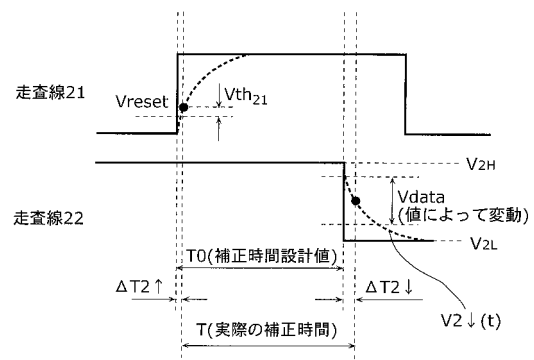
【図 6】



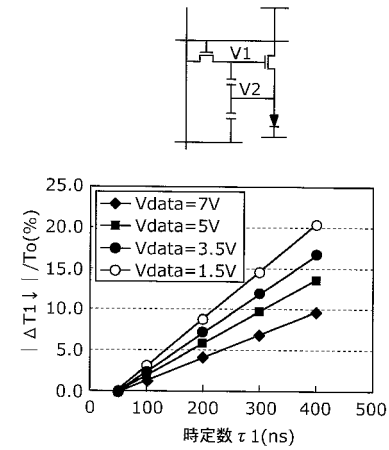
【図 8 B】



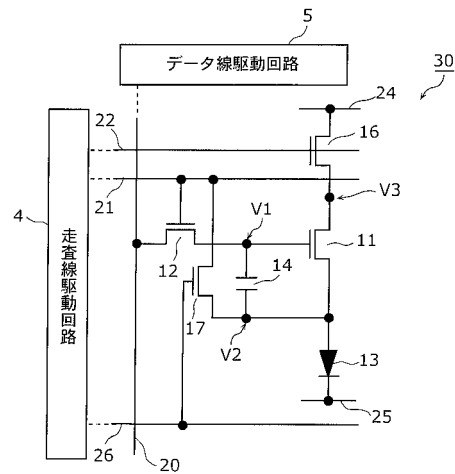
【図 7】



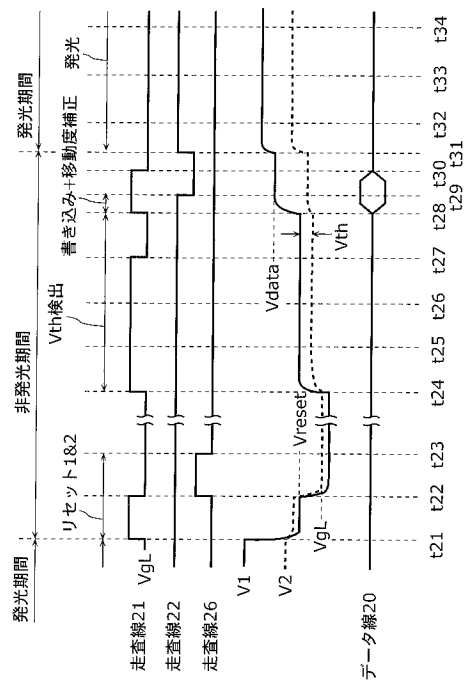
【図 8 A】



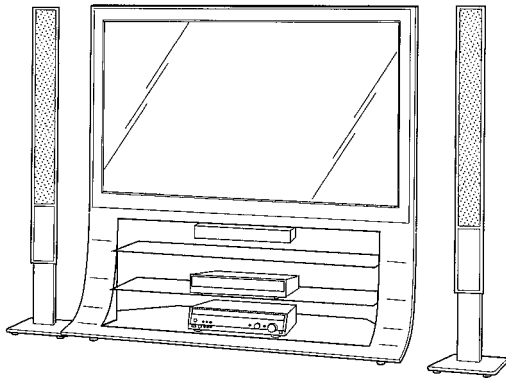
【図 9】



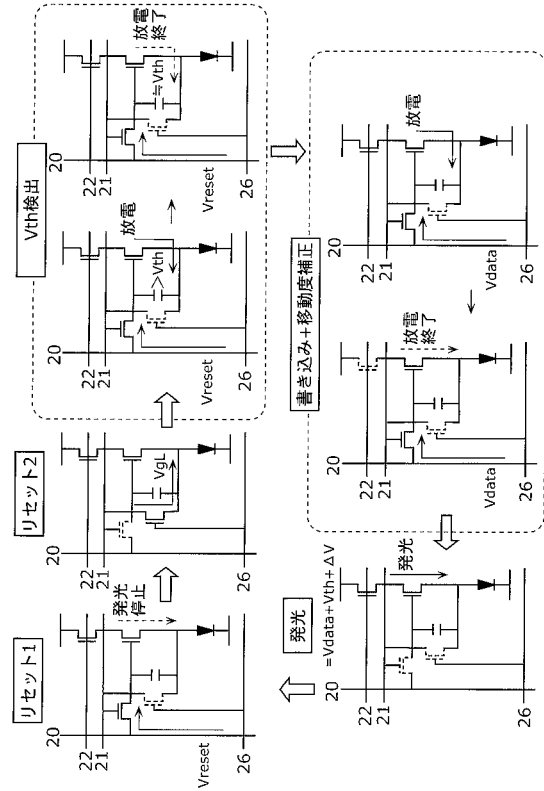
【図 10】



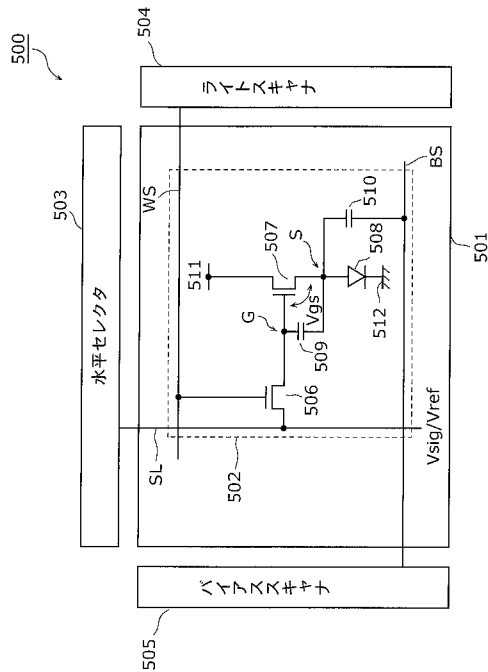
【図 12】



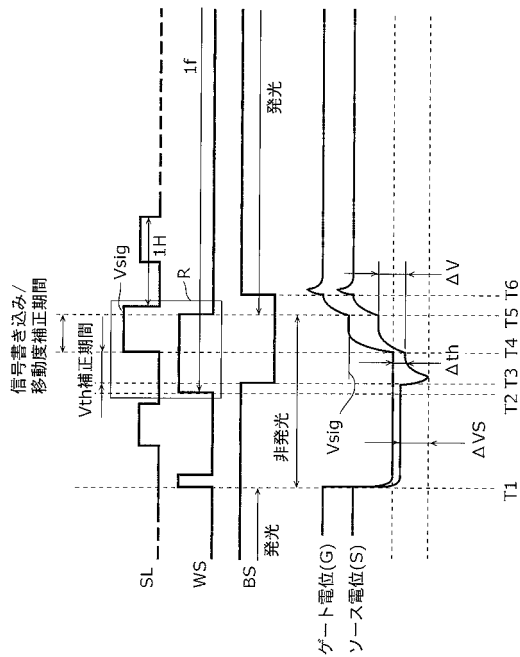
【図 11】



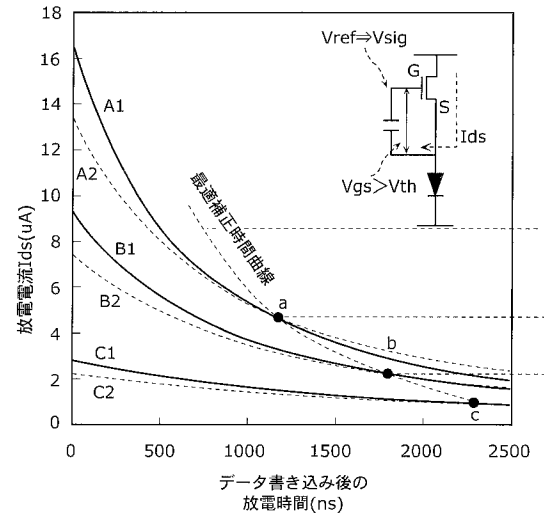
【図 13】



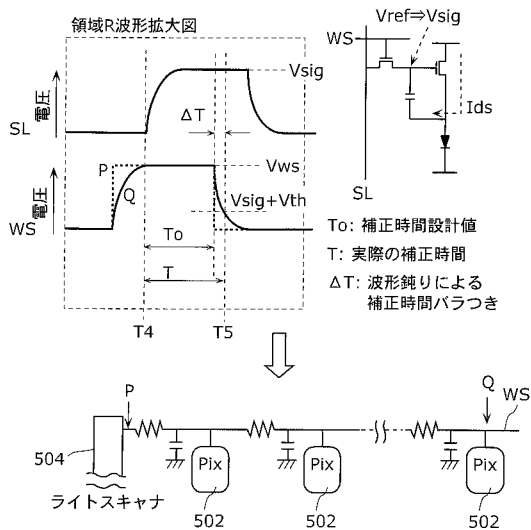
【図 14】



【図 15】



【図 16】



【手続補正書】

【提出日】平成24年11月30日(2012.11.30)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第1電極と第2電極とを有する発光素子と、

電圧を保持するための第1コンデンサと、

ゲート電極が前記第1コンデンサの第1電極に接続され、ソース電極が前記発光素子の第1電極及び前記第1コンデンサの第2電極に接続され、前記第1コンデンサに保持された電圧に応じたドレイン電流を前記発光素子に流すことにより前記発光素子を発光させる駆動素子と、

前記駆動素子のドレイン電極の電位を決定するための第1電源線と、

前記発光素子の第2電極に電氣的に接続された第2電源線と、

信号電圧を供給するためのデータ線と、

一方の端子が前記データ線に接続され、他方の端子が前記第1コンデンサの第1電極に接続され、前記データ線と前記第1コンデンサの第1電極との導通及び非導通を切り換える第1スイッチング素子と、

一方の端子が前記第1電源線に接続され、他方の端子が前記駆動素子のドレイン電極に接続され、前記第1電源線と前記駆動素子のドレイン電極との導通及び非導通を切り換える第2スイッチング素子と、

前記第1スイッチング素子及び第2スイッチング素子を制御する駆動回路と、を具備し、

前記駆動回路は、

前記第1コンデンサに前記駆動素子の閾値電圧に対応する電圧を保持させた後に、前記第2スイッチング素子をオン状態にして前記第1電源線と前記駆動素子のドレイン電極とが導通した状態で、前記第1スイッチング素子をオン状態にして前記第1コンデンサの第1電極に前記信号電圧を供給し、前記駆動素子のソース電極と前記第1コンデンサの第2電極との間に電流を流させ、

前記第1コンデンサの第1電極に前記信号電圧が供給されてから予め定められた期間の経過後に、前記第2スイッチング素子をオフ状態にして前記第1電源線と前記駆動素子のドレイン電極とを非導通として前記駆動素子のソース電極と前記第1コンデンサの第2電極との間を流れる電流を停止させることにより、

前記期間内に前記駆動素子のソース電極と前記第1コンデンサの第2電極との間を流れる電流により前記第1コンデンサに蓄積された電荷を放電させる、

表示パネル装置。

【請求項2】

さらに、

前記第1コンデンサの第2電極に接続された第2コンデンサと、

前記駆動素子の閾値電圧より大きな電位差を前記第1コンデンサに生じさせる逆バイアス電圧を前記第2コンデンサに供給するバイアス電圧線とを備え、

前記駆動回路は、

前記第2スイッチング素子をオン状態にして前記第1電源線と前記駆動素子のドレイン電極とを導通させ、

前記第1スイッチング素子をオン状態にして前記第1コンデンサの第1電極の電圧を固定するための固定電圧を前記データ線から供給させつつ、前記駆動素子の閾値電圧より大きな電位差を前記第1コンデンサに生じさせるような前記逆バイアス電圧を前記第2コン

デンサに書込み、

前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の前記閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間を経過させることで、前記第 1 コンデンサに前記駆動素子の前記閾値電圧に対応する電圧を保持させる、

請求項 1 に記載の表示パネル装置。

【請求項 3】

前記駆動回路は、

前記第 1 スイッチング素子をオン状態にして前記第 1 コンデンサの第 1 電極の電圧を固定するための固定電圧を前記データ線から供給させつつ、前記駆動素子の閾値電圧より大きな電位差を前記第 1 コンデンサに生じさせるような前記逆バイアス電圧を前記第 2 コンデンサに書込み、

前記第 1 スイッチング素子をオフ状態にし、

前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の前記閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間を経過させることで、前記第 1 コンデンサに前記駆動素子の前記閾値電圧に対応する電圧を保持させる、

請求項 2 に記載の表示パネル装置。

【請求項 4】

前記固定電圧の電圧値は、

前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間が経過した際に、前記発光素子の第 1 電極と前記発光素子の第 2 電極との電位差が、前記発光素子が発光を開始する前記発光素子の閾値電圧より低い電圧となるように予め設定されている、

請求項 2 に記載の表示パネル装置。

【請求項 5】

さらに、

前記第 1 コンデンサに前記駆動素子の閾値電圧より大きな電位差を生じさせる基準電圧を、前記第 1 コンデンサの第 2 電極に供給する第 3 電源線と、

前記第 1 コンデンサの第 2 電極と前記第 3 電源線とを接続するための第 3 スイッチング素子とを備え、

前記駆動回路は、

前記第 3 スイッチング素子をオン状態にして前記第 1 コンデンサの第 2 電極に前記基準電圧を供給し、

前記第 1 スイッチング素子をオン状態にして前記第 1 コンデンサの第 1 電極の電圧を固定するための固定電圧を前記データ線から供給させ、

前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の前記閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間を経過させることで、前記第 1 コンデンサに前記駆動素子の前記閾値電圧に対応する電圧を保持させる、

請求項 1 に記載の表示パネル装置。

【請求項 6】

前記第 3 電源線は、前記第 1 スイッチング素子のオンオフ状態を切り換えるための走査線と共用されており、

前記基準電圧は、前記第 1 スイッチング素子をオフ状態にするときの前記走査線の電圧である、

請求項 5 に記載の表示パネル装置。

【請求項 7】

前記第 1 スイッチング素子のオンオフを切り換えるための第 1 の時定数は、前記第 2 スイッチング素子のオンオフを切り換えるための第 2 の時定数以上である、

請求項 1 ～ 6 のうちいずれか 1 項に記載の表示パネル装置。

【請求項 8】

請求項 1 ～ 7 のうちいずれか 1 項に記載の表示パネル装置と、

前記第 1 及び第 2 電源線に電源を供給する電源と、を備え、
前記発光素子は、第 1 電極と、第 2 電極と、前記第 1 電極及び前記第 2 電極に挟まれた発光層とを含み、
前記発光素子は、少なくとも複数個マトリクス状に配置されている、
表示装置。

【請求項 9】

請求項 1 ~ 7 のうちいずれか 1 項に記載の表示パネル装置と、
前記第 1 及び第 2 電源線に電源を供給する電源と、を備え、
前記発光素子は、第 1 電極と、第 2 電極と、前記第 1 電極及び前記第 2 電極に挟まれた発光層とを含み、
前記発光素子、前記第 1 コンデンサ、前記駆動素子、前記第 1 スイッチング素子、及び前記第 2 スイッチング素子は単位画素の画素回路を構成し、
前記画素回路は、複数個マトリクス状に配置されている、
表示装置。

【請求項 10】

前記発光素子は、有機エレクトロルミネッセンス発光素子である、
請求項 8 または 9 に記載の表示装置。

【請求項 11】

第 1 電極と第 2 電極とを有する発光素子と、
電圧を保持するための第 1 コンデンサと、
ゲート電極が前記第 1 コンデンサの第 1 電極に接続され、ソース電極が前記発光素子の第 1 電極及び前記第 1 コンデンサの第 2 電極に接続され、前記第 1 コンデンサに保持された電圧に応じたドレイン電流を前記発光素子に流すことにより前記発光素子を発光させる駆動素子と、
前記駆動素子のドレイン電極の電位を決定するための第 1 電源線と、
前記発光素子の第 2 電極に接続された第 2 電源線と、
信号電圧を供給するためのデータ線と、
一方の端子が前記データ線に接続され、他方の端子が前記第 1 コンデンサの第 1 電極に接続され、前記データ線と前記第 1 コンデンサの第 1 電極との導通及び非導通を切り換える第 1 スイッチング素子と、
一方の端子が前記第 1 電源線に接続され、他方の端子が前記駆動素子のドレイン電極に接続され、前記第 1 電源線と前記駆動素子のドレイン電極との導通及び非導通を切り換える第 2 スイッチング素子とを具備した表示装置の制御方法であって、
前記第 1 コンデンサに前記駆動素子の閾値電圧に対応する電圧を保持させた後に、前記第 2 スイッチング素子をオン状態にして前記第 1 電源線と前記駆動素子のドレイン電極とが導通した状態で、前記第 1 スイッチング素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧を供給し、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間に電流を流させ、
前記第 1 コンデンサの第 1 電極に前記信号電圧が供給されてから予め定められた期間の経過後に、前記第 2 スイッチング素子をオフ状態にして前記第 1 電源線と前記駆動素子のドレイン電極とを非導通として前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流を停止させることにより、前記期間内に前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流により前記第 1 コンデンサに蓄積された電荷を放電させる、
表示装置の制御方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0027

【補正方法】変更

【補正の内容】

【0027】

上記目的を達成するために、本発明の一態様に係る表示パネル装置は、第1電極と第2電極とを有する発光素子と、電圧を保持するための第1コンデンサと、ゲート電極が前記第1コンデンサの第1電極に接続され、ソース電極が前記発光素子の第1電極及び前記第1コンデンサの第2電極に接続され、前記第1コンデンサに保持された電圧に応じたドレイン電流を前記発光素子に流すことにより前記発光素子を発光させる駆動素子と、前記駆動素子のドレイン電極の電位を決定するための第1電源線と、前記発光素子の第2電極に電氣的に接続された第2電源線と、信号電圧を供給するためのデータ線と、一方の端子が前記データ線に接続され、他方の端子が前記第1コンデンサの第1電極に接続され、前記データ線と前記第1コンデンサの第1電極との導通及び非導通を切り換える第1スイッチング素子と、一方の端子が前記第1電源線に接続され、他方の端子が前記駆動素子のドレイン電極に接続され、前記第1電源線と前記駆動素子のドレイン電極との導通及び非導通を切り換える第2スイッチング素子と、前記第1スイッチング素子及び第2スイッチング素子を制御する駆動回路と、を具備し、前記駆動回路は、前記第1コンデンサに前記駆動素子の閾値電圧に対応する電圧を保持させた後に、前記第2スイッチング素子をオン状態にして前記第1電源線と前記駆動素子のドレイン電極とが導通した状態で、前記第1スイッチング素子をオン状態にして前記第1コンデンサの第1電極に前記信号電圧を供給し、前記駆動素子のソース電極と前記第1コンデンサの第2電極との間に電流を流させ、前記第1コンデンサの第1電極に前記信号電圧が供給されてから予め定められた期間の経過後に、前記第2スイッチング素子をオフ状態にして前記第1電源線と前記駆動素子のドレイン電極とを非導通として前記駆動素子のソース電極と前記第1コンデンサの第2電極との間を流れる電流を停止させることにより、前記期間内に前記駆動素子のソース電極と前記第1コンデンサの第2電極との間を流れる電流により前記第1コンデンサに蓄積された電荷を放電させることを特徴とする。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0030

【補正方法】変更

【補正の内容】

【0030】

本発明の一態様に係る表示パネル装置は、第1電極と第2電極とを有する発光素子と、電圧を保持するための第1コンデンサと、ゲート電極が前記第1コンデンサの第1電極に接続され、ソース電極が前記発光素子の第1電極及び前記第1コンデンサの第2電極に接続され、前記第1コンデンサに保持された電圧に応じたドレイン電流を前記発光素子に流すことにより前記発光素子を発光させる駆動素子と、前記駆動素子のドレイン電極の電位を決定するための第1電源線と、前記発光素子の第2電極に電氣的に接続された第2電源線と、信号電圧を供給するためのデータ線と、一方の端子が前記データ線に接続され、他方の端子が前記第1コンデンサの第1電極に接続され、前記データ線と前記第1コンデンサの第1電極との導通及び非導通を切り換える第1スイッチング素子と、一方の端子が前記第1電源線に接続され、他方の端子が前記駆動素子のドレイン電極に接続され、前記第1電源線と前記駆動素子のドレイン電極との導通及び非導通を切り換える第2スイッチング素子と、前記第1スイッチング素子及び第2スイッチング素子を制御する駆動回路と、を具備し、前記駆動回路は、前記第1コンデンサに前記駆動素子の閾値電圧に対応する電圧を保持させた後に、前記第2スイッチング素子をオン状態にして前記第1電源線と前記駆動素子のドレイン電極とが導通した状態で、前記第1スイッチング素子をオン状態にして前記第1コンデンサの第1電極に前記信号電圧を供給し、前記駆動素子のソース電極と前記第1コンデンサの第2電極との間に電流を流させ、前記第1コンデンサの第1電極に前記信号電圧が供給されてから予め定められた期間の経過後に、前記第2スイッチング素

子をオフ状態にして前記第 1 電源線と前記駆動素子のドレイン電極とを非導通として前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流を停止させることにより、前記期間内に前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流により前記第 1 コンデンサに蓄積された電荷を放電させるものである。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0035

【補正方法】変更

【補正の内容】

【0035】

また、本発明の一態様に係る表示パネル装置は、さらに、前記第 1 コンデンサの第 2 電極に接続された第 2 コンデンサと、前記駆動素子の閾値電圧より大きな電位差を前記第 1 コンデンサに生じさせる逆バイアス電圧を前記第 2 コンデンサに供給するバイアス電圧線とを備え、前記駆動回路は、前記第 2 スイッチング素子をオン状態にして前記第 1 電源線と前記駆動素子のドレイン電極とを導通させ、前記第 1 スイッチング素子をオン状態にして前記第 1 コンデンサの第 1 電極の電圧を固定するための固定電圧を前記データ線から供給させつつ、前記駆動素子の閾値電圧より大きな電位差を前記第 1 コンデンサに生じさせるような前記逆バイアス電圧を前記第 2 コンデンサに書込み、前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の前記閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間を経過させることで、前記第 1 コンデンサに前記駆動素子の前記閾値電圧に対応する電圧を保持させるものである。

【手続補正 5】

【補正対象書類名】明細書

【補正対象項目名】0039

【補正方法】変更

【補正の内容】

【0039】

また、本発明の一態様に係る表示パネル装置において、前記駆動回路は、前記第 1 スイッチング素子をオン状態にして前記第 1 コンデンサの第 1 電極の電圧を固定するための固定電圧を前記データ線から供給させつつ、前記駆動素子の閾値電圧より大きな電位差を前記第 1 コンデンサに生じさせるような前記逆バイアス電圧を前記第 2 コンデンサに書込み、前記第 1 スイッチング素子をオフ状態にし、前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の前記閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間を経過させることで、前記第 1 コンデンサに前記駆動素子の前記閾値電圧に対応する電圧を保持させるものである。

【手続補正 6】

【補正対象書類名】明細書

【補正対象項目名】0041

【補正方法】変更

【補正の内容】

【0041】

また、本発明の一態様に係る表示パネル装置において、前記固定電圧の電圧値は、前記第 1 コンデンサの第 1 電極及び第 2 電極の電位差が前記駆動素子の閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間が経過した際に、前記発光素子の第 1 電極と前記発光素子の第 2 電極との電位差が、前記発光素子が発光を開始する前記発光素子の閾値電圧より低い電圧となるように予め設定されている。

【手続補正 7】

【補正対象書類名】明細書

【補正対象項目名】0045

【補正方法】変更

【補正の内容】

【0045】

また、本発明の一態様に係る表示パネル装置は、さらに、前記第1コンデンサに前記駆動素子の閾値電圧より大きな電位差を生じさせる基準電圧を、前記第1コンデンサの第2電極に供給する第3電源線と、前記第1コンデンサの第2電極と前記第3電源線とを接続するための第3スイッチング素子とを備え、前記駆動回路は、前記第3スイッチング素子をオン状態にして前記第1コンデンサの第2電極に前記基準電圧を供給し、前記第1スイッチング素子をオン状態にして前記第1コンデンサの第1電極の電圧を固定するための固定電圧を前記データ線から供給させ、前記第1コンデンサの第1電極及び第2電極の電位差が前記駆動素子の前記閾値電圧に到達して前記駆動素子がオフ状態となるまでの時間を経過させることで、前記第1コンデンサに前記駆動素子の前記閾値電圧に対応する電圧を保持させる。

【手続補正 8】

【補正対象書類名】明細書

【補正対象項目名】0049

【補正方法】変更

【補正の内容】

【0049】

また、本発明の一態様に係る表示パネル装置において、前記第3電源線は、前記第1スイッチング素子のオンオフ状態を切り換えるための走査線と共用されており、前記基準電圧は、前記第1スイッチング素子をオフ状態にするときの前記走査線の電圧である。

【手続補正 9】

【補正対象書類名】明細書

【補正対象項目名】0051

【補正方法】変更

【補正の内容】

【0051】

また、本発明の一態様に係る表示パネル装置は、上記記載の表示パネル装置において、前記第1スイッチング素子のオンオフを切り換えるための第1の時定数は、前記第2スイッチング素子のオンオフを切り換えるための第2の時定数以上である。

【手続補正 10】

【補正対象書類名】明細書

【補正対象項目名】0055

【補正方法】変更

【補正の内容】

【0055】

また、本発明の一態様に係る表示装置は、上記記載の表示パネル装置と、前記第1及び第2電源線に電源を供給する電源と、を備え、前記発光素子は、第1電極と、第2電極と、前記第1電極及び前記第2電極に挟まれた発光層とを含み、前記発光素子は、少なくとも複数個マトリクス状に配置されている。

【手続補正 11】

【補正対象書類名】明細書

【補正対象項目名】 0 0 5 6

【補正方法】 変更

【補正の内容】

【 0 0 5 6 】

また、本発明の一態様に係る表示装置は、上記記載の表示パネル装置と、前記第 1 及び第 2 電源線に電源を供給する電源と、を備え、前記発光素子は、第 1 電極と、第 2 電極と、前記第 1 電極及び前記第 2 電極に挟まれた発光層とを含み、前記発光素子、前記第 1 コンデンサ、前記駆動素子、前記第 1 スwitchング素子、及び前記第 2 スwitchング素子は単位画素の画素回路を構成し、前記画素回路は、複数個マトリクス状に配置されている。

【手続補正 1 2】

【補正対象書類名】 明細書

【補正対象項目名】 0 0 5 7

【補正方法】 変更

【補正の内容】

【 0 0 5 7 】

また、本発明の一態様に係る表示装置は、上記記載の表示装置において、前記発光素子は、有機エレクトロルミネッセンス発光素子である。

【手続補正 1 3】

【補正対象書類名】 明細書

【補正対象項目名】 0 0 5 8

【補正方法】 変更

【補正の内容】

【 0 0 5 8 】

また、本発明の一態様に係る表示装置の制御方法は、第 1 電極と第 2 電極とを有する発光素子と、電圧を保持するための第 1 コンデンサと、ゲート電極が前記第 1 コンデンサの第 1 電極に接続され、ソース電極が前記発光素子の第 1 電極及び前記第 1 コンデンサの第 2 電極に接続され、前記第 1 コンデンサに保持された電圧に応じたドレイン電流を前記発光素子に流すことにより前記発光素子を発光させる駆動素子と、前記駆動素子のドレイン電極の電位を決定するための第 1 電源線と、前記発光素子の第 2 電極に接続された第 2 電源線と、信号電圧を供給するためのデータ線と、一方の端子が前記データ線に接続され、他方の端子が前記第 1 コンデンサの第 1 電極に接続され、前記データ線と前記第 1 コンデンサの第 1 電極との導通及び非導通を切り換える第 1 スwitchング素子と、一方の端子が前記第 1 電源線に接続され、他方の端子が前記駆動素子のドレイン電極に接続され、前記第 1 電源線と前記駆動素子のドレイン電極との導通及び非導通を切り換える第 2 スwitchング素子とを具備した表示装置の制御方法であって、前記第 1 コンデンサに前記駆動素子の閾値電圧に対応する電圧を保持させた後に、前記第 2 スwitchング素子をオン状態にして前記第 1 電源線と前記駆動素子のドレイン電極とが導通した状態で、前記第 1 スwitchング素子をオン状態にして前記第 1 コンデンサの第 1 電極に前記信号電圧を供給し、前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間に電流を流させ、前記第 1 コンデンサの第 1 電極に前記信号電圧が供給されてから予め定められた期間の経過後に、前記第 2 スwitchング素子をオフ状態にして前記第 1 電源線と前記駆動素子のドレイン電極とを非導通として前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流を停止させることにより、前記期間内に前記駆動素子のソース電極と前記第 1 コンデンサの第 2 電極との間を流れる電流により前記第 1 コンデンサに蓄積された電荷を放電させるものである。

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/006214

A. CLASSIFICATION OF SUBJECT MATTER

G09G3/30(2006.01)i, G09G3/20(2006.01)i, H01L51/50(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G3/30, G09G3/20, H01L51/50

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2009
Kokai Jitsuyo Shinan Koho	1971-2009	Toroku Jitsuyo Shinan Koho	1994-2009

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2008-203657 A (Sony Corp.), 04 September 2008 (04.09.2008), paragraphs [0056] to [0068]; fig. 10 to 12 & US 2008/0198111 A1 & KR 10-2008-0077906 A & CN 101251975 A	1-4, 7-11
A	JP 2009-204979 A (Sony Corp.), 10 September 2009 (10.09.2009), paragraphs [0139] to [0163]; fig. 47 to 59 (Family: none)	1-4, 7-11
A	JP 2006-215213 A (Sony Corp.), 17 August 2006 (17.08.2006), paragraphs [0035] to [0059]; fig. 5 to 11 & US 2006/0170628 A1 & US 2007/0247399 A1 & KR 10-2006-0088828 A & CN 1815538 A	1, 5-11

☐ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
03 December, 2009 (03.12.09)Date of mailing of the international search report
15 December, 2009 (15.12.09)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

国際調査報告		国際出願番号 PCT/JP2009/006214	
A. 発明の属する分野の分類（国際特許分類（IPC）） Int.Cl. G09G3/30(2006.01)i, G09G3/20(2006.01)i, H01L51/50(2006.01)i			
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） Int.Cl. G09G3/30, G09G3/20, H01L51/50			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2009年 日本国実用新案登録公報 1996-2009年 日本国登録実用新案公報 1994-2009年			
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	
A	JP 2008-203657 A（ソニー株式会社）2008.09.04, 段落【0056】 —【0068】, 図10-12 & US 2008/0198111 A1 & KR 10-2008-0077906 A & CN 101251975 A	1-4, 7-11	
A	JP 2009-204979 A（ソニー株式会社）2009.09.10, 段落【0139】 —【0163】, 図47-59（ファミリーなし）	1-4, 7-11	
☒ C欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献			
国際調査を完了した日 03.12.2009		国際調査報告の発送日 15.12.2009	
国際調査機関の名称及びあて先 日本国特許庁（ISA/JP） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官（権限のある職員） 長井 真一	2G 3805 電話番号 03-3581-1101 内線 3226

国際調査報告		国際出願番号 PCT/J P 2 0 0 9 / 0 0 6 2 1 4
C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2006-215213 A (ソニー株式会社) 2006.08.17, 段落【0035】 —【0059】, 図5-11 & US 2006/0170628 A1 & US 2007/0247399 A1 & KR 10-2006-0088828 A & CN 1815538 A	1, 5-11

 フロントページの続き

(51) Int.Cl.	F I	テーマコード (参考)
	G 0 9 G 3/20 6 2 4 E	
	H 0 5 B 33/14 A	

F ターム(参考) 5C080 AA06 BB05 DD05 EE29 FF11 HH09 JJ02 JJ03 JJ04 JJ05
 JJ06
 5C380 AA01 AB06 BA19 BA31 BA38 BA39 BB02 CA08 CA12 CB01
 CC02 CC03 CC04 CC06 CC07 CC27 CC30 CC33 CC39 CC42
 CC64 CD012 CD014 CD022 CD023 DA02 DA06 DA47

(注) この公表は、国際事務局 (W I P O) により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願 (日本語実用新案登録出願) の国際公開の効果は、特許法第 1 8 4 条の 1 0 第 1 項 (実用新案法第 4 8 条の 1 3 第 2 項) により生ずるものであり、本掲載とは関係ありません。

专利名称(译)	显示面板装置，显示装置和控制方法		
公开(公告)号	JPWO2011061799A1	公开(公告)日	2013-04-04
申请号	JP2010518184	申请日	2009-11-19
[标]申请(专利权)人(译)	松下电器产业株式会社		
申请(专利权)人(译)	松下电器产业株式会社		
[标]发明人	松井雅史 小野晋也		
发明人	松井 雅史 小野 晋也		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	G09G3/3233 G09G2300/0819 G09G2300/0852 G09G2300/0861 G09G2300/0876 G09G2310/0251 H01L27/3276 H01L27/3288		
FI分类号	G09G3/30.J G09G3/20.611.H G09G3/20.624.B G09G3/20.641.D G09G3/20.642.A G09G3/20.624.E H05B33/14.A		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC02 3K107/CC33 3K107/EE03 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD05 5C080/EE29 5C080/FF11 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C380/AA01 5C380/AB06 5C380/BA19 5C380/BA31 5C380/BA38 5C380/BA39 5C380/BB02 5C380/CA08 5C380/CA12 5C380/CB01 5C380/CC02 5C380/CC03 5C380/CC04 5C380/CC06 5C380/CC07 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC39 5C380/CC42 5C380/CC64 5C380/CD012 5C380/CD014 5C380/CD022 5C380/CD023 5C380/DA02 5C380/DA06 5C380/DA47		
代理人(译)	新居 広守		
其他公开文献	JP5191539B2		
外部链接	Espacenet		

摘要(译)

有机EL元件（13），电容器（14），栅极和源极分别连接至电容器（14）的第一电极和第二电极以及使漏极电流流入有机EL元件（13）的驱动晶体管（11）。选择晶体管（12），用于控制用于提供信号电压的数据线（20）与电容器（14）的第一电极，驱动晶体管（11）的漏极和正电源线（24）之间的导通。当开关晶体管（16）导通时，通过导通选择晶体管（12），在控制导通的开关晶体管（16）与驱动晶体管（11）的源极和电容器（14）的第二电极之间存在电流。一种显示面板装置，包括：驱动电路，用于在从电流流动经过预定时间之后使开关晶体管（16）截止以使正电源线（24）和驱动晶体管（11）的漏极不导通。

【図2】

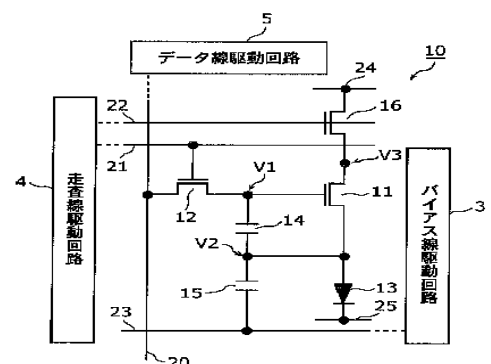


FIG. 2:
4 SCAN LINE DRIVE CIRCUIT
5 DATA LINE DRIVE CIRCUIT
3 BIAS LINE DRIVE CIRCUIT