

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5636657号
(P5636657)

(45) 発行日 平成26年12月10日 (2014. 12. 10)

(24) 登録日 平成26年10月31日 (2014. 10. 31)

(51) Int. Cl.	F I
H01L 51/50 (2006.01)	H05B 33/14 A
H05B 33/02 (2006.01)	H05B 33/02
H05B 33/26 (2006.01)	H05B 33/26 Z
H05B 33/28 (2006.01)	H05B 33/28
G09G 3/20 (2006.01)	G09G 3/20 611H
請求項の数 6 (全 23 頁) 最終頁に続く	

(21) 出願番号	特願2009-220504 (P2009-220504)	(73) 特許権者	000002185
(22) 出願日	平成21年9月25日 (2009. 9. 25)		ソニー株式会社
(65) 公開番号	特開2011-71277 (P2011-71277A)		東京都港区港南1丁目7番1号
(43) 公開日	平成23年4月7日 (2011. 4. 7)	(74) 代理人	100086841
審査請求日	平成24年9月10日 (2012. 9. 10)		弁理士 脇 篤夫
		(74) 代理人	100167704
			弁理士 中川 裕人
		(74) 代理人	100114122
			弁理士 鈴木 伸夫
		(72) 発明者	山本 哲郎
			東京都港区港南1丁目7番1号 ソニー株
			式会社内
		(72) 発明者	内野 勝秀
			東京都港区港南1丁目7番1号 ソニー株
			式会社内
			最終頁に続く

(54) 【発明の名称】 表示装置

(57) 【特許請求の範囲】

【請求項1】

発光素子が形成され、この発光素子にて発生した光が放出されるための構造を有する画素部を、所定の配列パターンによりマトリクス状に配置した画素アレイと、

受光に応じた電流を流すもので、上記画素部の構造において、上記発光素子を形成する発光層の領域内に対応して位置するように設けられる光検出素子と、

上記画素部において設けられる、上記発光素子にて発生した光が上記光検出素子に対して入射されるための光入射構造と、を備え、

上記画素部として赤色の光を放出するR画素部と、緑色の光を放出するG画素部と、青色の光を放出するB画素部が設けられ、

上記青色の光を遮断するB光遮断部が上記R画素部及び上記G画素部に設けられた光検出素子に対してのみ設けられ、

上記光検出素子及び上記B光遮断部は、上記発光層に対して、放出された光を取り出すために設けられる発光素子開口部の反対側に位置し、

上記B光遮断部は上記R画素部及び上記G画素部に設けられたそれぞれの光検出素子の上部であってかつ上記B画素部の発光素子から出射し上記それぞれの光検出素子に向かう青色の光の光路上に配置された

表示装置。

【請求項2】

上記光入射構造は、上記発光素子を形成する発光層の下に形成される反射膜である光透

過性を有さないアノードメタルの上記光検出素子に対応する位置において形成した開口部を備える、

請求項 1 に記載の表示装置。

【請求項 3】

上記光入射構造は、上記発光素子を形成する発光層の下に形成される反射膜として、光透過性を有するベタのアノードメタルを備える、

請求項 1 に記載の表示装置。

【請求項 4】

上記光入射構造は、上記発光素子を形成する発光層の下に形成されるアノードメタルとして、上記光検出素子に対応する位置に対応させて形成した光透過性を有する透明アノードメタルを備える、

請求項 1 に記載の表示装置。

【請求項 5】

上記光入射構造は、さらに発光素子を形成する発光層の下に、光透過性を有するウィンドウ層を備える、

請求項 1 乃至請求項 4 のいずれかに記載の表示装置。

【請求項 6】

上記発光素子の^{上側}に対して設けられ、上記発光素子開口部に対応した部分がくり抜かれるようにされた黒色パターンとして形成されるブラックマトリクスをさらに備え、

上記光検出素子は、ブラックマトリクスの下に位置するようにして配置される、

請求項 1 乃至請求項 5 のいずれかに記載の表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、例えば有機エレクトロルミネッセンス素子（有機 EL 素子）を用いた表示装置に関する。

【背景技術】

【0002】

有機エレクトロルミネッセンス（EL：Electroluminescence）発光素子を画素に用いたアクティブマトリクス方式の表示装置では、各画素回路内部の発光素子に流れる電流を、画素回路内部に設けた能動素子（一般には薄膜トランジスタ：TFT）によって制御する。即ち有機 EL は電流発光素子のため、EL 素子に流れる電流量をコントロールすることで発色の階調を得ている。

【0003】

図 16（a）に有機 EL 素子を用いた画素回路の例を示す。

なお、ここでは 1 つの画素回路しか示していないが、実際の表示装置では、図示するような画素回路がマトリクス状に配列され、各画素回路が水平セレクト 1 1、ライトシグナ 1 3 により選択されて駆動される。

【0004】

この画素回路は、n チャンネル TFT (Thin Film Transistor) によるサンプリングトランジスタ Ts、保持容量 Cs、p チャンネル TFT による駆動トランジスタ Td、有機 EL 素子 1 を有する。この画素回路は、信号線 DTL と書込制御線 WSL との交差部に配され、信号線 DTL はサンプリングトランジスタ Ts の一端に接続され、書込制御線 WSL はサンプリングトランジスタ Ts のゲートに接続されている。

駆動トランジスタ Td 及び有機 EL 素子 1 は、電源 Vcc と接地電位との間に直列に接続される。またサンプリングトランジスタ Ts 及び保持容量 Cs は、駆動トランジスタ Td のゲートに接続されている。駆動トランジスタ Td のゲート・ソース間電圧を Vgs で表わしている。

【0005】

この画素回路では、書込制御線 WSL を選択状態とし、信号線 DTL に輝度信号に応じ

10

20

30

40

50

た信号値を印加すると、サンプリングトランジスタ T_s が導通して信号値が保持容量 C_s に書き込まれる。保持容量 C_s に書き込まれた信号値電位が駆動トランジスタ T_d のゲート電位となる。

書込制御線 WSL を非選択状態とすると、信号線 DTL と駆動トランジスタ T_d とは電氣的に切り離されるが、駆動トランジスタ T_d のゲート電位は保持容量 C_s によって安定に保持される。そして電源電位 V_{cc} から接地電位に向かって駆動電流 I_{ds} が駆動トランジスタ T_d 及び有機 EL 素子 1 に流れる。

このとき電流 I_{ds} は、駆動トランジスタ T_d のゲート・ソース間電圧 V_{gs} に応じた値となり、有機 EL 素子 1 はその電流 I_{ds} のレベル値に応じた輝度で発光する。

つまりこの画素回路の場合、保持容量 C_s に信号線 DTL からの信号値電位を書き込むことによって駆動トランジスタ T_d のゲート電圧を変化させ、これにより有機 EL 素子 1 に流れる電流値をコントロールして階調を得る。

【0006】

p チャネル $TFET$ による駆動トランジスタ T_d のソースは電源 V_{cc} に接続されており、常に飽和領域で動作するように設定される。このためには、例えば駆動トランジスタ T_d の閾値電圧を V_{th} 、駆動トランジスタ T_d のゲート・ソース間電圧を V_{gs} 、駆動トランジスタ T_d のドレイン・ソース間電圧を V_{ds} として、 $V_{gs} - V_{th} < V_{ds}$ が成立するようにして設定する。

このとき、駆動トランジスタ T_d のドレイン・ソース間に流れる電流 I_{ds} は、下記の式により表される。なお下記の式において $[\wedge 2]$ は 2 のべき乗を示す。

$$I_{ds} = (1/2) \cdot \mu \cdot (W/L) \cdot C_{ox} \cdot (V_{gs} - V_{th})^2 \cdots \text{(式 1)}$$

飽和領域では、ゲート・ソース間電圧 V_{gs} が一定の条件であれば、ドレイン・ソース間電圧 V_{ds} の変化にかかわらず、電流 I_{ds} は変化しない。つまり、ゲート・ソース間電圧 V_{gs} が一定の条件では、駆動トランジスタ T_d は、定電流源としてみることができる。

そのうえで、飽和領域であっても、電流 I_{ds} はゲート・ソース間電圧 V_{gs} に応じてはリニアに変化する。つまり、駆動トランジスタ T_d は、これを飽和領域で動作させた上で、ゲート・ソース間電圧 V_{gs} を可変することにより、任意のレベルの電流 I_{ds} を安定して流すようにして制御できる。つまり、ゲート・ソース間電圧 V_{gs} の制御により、有機 EL 素子 1 を所望の輝度で安定して発光させることができる。

【0007】

ここで図 16 (b) に、有機 EL 素子の電流－電圧 ($I-V$) 特性の経時変化を示す。実線で示す曲線が初期状態時の特性を示し、破線で示す曲線が経時変化後の特性を示している。一般的に、有機 EL 素子の $I-V$ 特性は、図示するように時間が経過すると劣化する。つまり、同じ電圧 V をかけているとしても、時間が経過すると、有機 EL 素子に流れる電流が少なくなる。これは、有機 EL 素子の発光効率が時間経過とともに低下、劣化することを意味している。

【0008】

上記有機 EL 素子の劣化は、例えば下記のような焼き付きの原因となる。

例えば図 17 (a) のように、或る時間長にわたって黒表示に白い窓形状を表示させ、この後、再び全白の表示に戻したとする。すると、窓形状を表示した部分の輝度が低下して周囲の白色部分よりも暗く見えるようにして表示ムラが生じる。

【0009】

例えば特許文献 1、2 には、上記した焼き付きを軽減、補正しようとする技術が記載されている。

【先行技術文献】

【特許文献】

【0010】

【特許文献 1】特開 2007-171507 号公報

10

20

30

40

50

【特許文献2】特開2007-72305号公報

【発明の概要】

【発明が解決しようとする課題】

【0011】

本願発明も、有機EL素子の劣化による焼き付きを補正しようとするものであり、より高い焼き付き補正効果が得られるようにすることをその課題とする。

【課題を解決するための手段】

【0012】

そこで本発明は上記した課題を考慮して、表示装置として次のように構成する。

つまり、発光素子が形成され、この発光素子にて発生した光が放出されるための構造を有する画素部を、所定の配列パターンによりマトリクス状に配置した画素アレイと、受光に応じた電流を流すもので、上記画素部の構造において、上記発光素子を形成する発光層の領域内に対応して位置するように設けられる光検出素子と、上記画素部において設けられる、上記発光素子にて発生した光が上記光検出素子に対して入射されるための光入射構造と、を備え、上記画素部として赤色の光を放出するR画素部と、緑色の光を放出するG画素部と、青色の光を放出するB画素部が設けられ、上記青色の光を遮断するB光遮断部が上記R画素部及び上記G画素部に設けられた光検出素子に対してのみ設けられ、上記光検出素子及び上記B光遮断部は、上記発光層に対して、放出された光を取り出すために設けられる発光素子開口部の反対側に位置し、上記B光遮断部は上記R画素部及び上記G画素部に設けられたそれぞれの光検出素子の上部であってかつ上記B画素部の発光素子から出射し上記それぞれの光検出素子に向かう青色の光の光路上に配置されることとした。

【0013】

上記構成による表示装置は、発光素子にて発生した光を放出させる構造を有する画素部をマトリクス状に配置した画素アレイを有して成る。

そのうえで、画素部には光検出素子を設けることとし、この光検出素子は、上下位置関係として、発光層の領域内に位置するように配置する。また、光検出素子に対して、発光素子にて発生した光が入射されるための構造を画素部に与えることとしている。これにより、光検出素子は、同じ画素部にて発生する光を最も強く受光できることになる。

【発明の効果】

【0014】

このようにして、光検出素子が、同じ画素部にて発生する光を強く受光可能となることで、光検出素子を利用した、例えば焼き付き補正などの効果を向上させることができる。

【図面の簡単な説明】

【0015】

【図1】本実施形態の有機EL表示装置の構成例を示す図である。

【図2】実施形態の画素回路についての第1例の構成を示す図である。

【図3】実施形態の画素回路についての第2例の構成を示す図である。

【図4】光入射構造の第1例を示す図である。

【図5】光入射構造の第2例を示す図である。

【図6】光入射構造の第3例を示す図である。

【図7】光入射構造の第4例を示す図である。

【図8】光入射構造の第5例を示す図である。

【図9】本実施形態のEL層の厚み設定を説明するための図である。

【図10】B光遮断構成の第1例としての有機ELパネル構造例を示す図である。

【図11】B光遮断構成の第2例としての有機ELパネル構造例を示す図である。

【図12】B光遮断構成の第3例としての有機ELパネル構造例を示す図である。

【図13】本実施形態の変形例として、有機EL表示装置の他の構成例を示す図である。

【図14】図13に示す画素回路の構成例を示す図である。

【図15】光検出素子配置の一態様例に応じた有機ELパネル構造例を示す図である。

【図16】有機EL表示装置の一般的な構成例とEL素子のI-V特性を示す図である。

【図 17】有機 EL 表示パネルの焼き付きについて説明するための図である。

【発明を実施するための形態】

【0016】

以下、本願発明を実施するための形態（実施形態ともいう）について、下記の順により説明する。

< 1. 表示装置の構成 >

< 2. 画素回路の構成 >

[2-1. 画素回路（第 1 例）]

[2-2. 画素回路（第 2 例）]

< 3. 光検出素子配置の態様例 >

< 4. 実施形態の光検出素子配置 >

[4-1. 実施形態の光検出素子配置に対応する画素部の構造]

[4-2. 光入射構造（第 1 例）]

[4-3. 光入射構造（第 2 例）]

[4-4. 光入射構造（第 3 例）]

[4-5. 光入射構造（第 4 例）]

[4-6. 光入射構造（第 5 例）]

< 5. EL 層の厚み設定 >

< 6. B 光遮断構成 >

[6-1. B 光遮断構成（第 1 例）]

[6-2. B 光遮断構成（第 2 例）]

[6-3. B 光遮断構成（第 3 例）]

< 7. 表示装置の構成（変形例） >

【0017】

< 1. 表示装置の構成 >

図 1 に本実施形態の有機 EL 表示装置の構成例を示す。

この有機 EL 表示装置は、有機 EL 素子を発光素子とする画素回路 10 についてアクティブマトリクス方式で発光駆動を行う構成である。

【0018】

図示のように、有機 EL 表示装置は、多数の画素回路 10 が列方向と行方向（m 行×n 列）にマトリクス状に配列された画素アレイ 20 を有する。なお、画素回路 10 のそれぞれは、R（赤）、G（緑）、B（青）のいずれかの発光画素となり、各色の画素回路 10 が所定規則で配列されてカラー表示装置が構成される。

【0019】

各画素回路 10 を発光駆動するための構成として、ここでは水平セクタ 11、ライトスキャナ 13 を備える。

また水平セクタ 11 により選択され、表示データとしての輝度信号の信号値（階調値）に応じた電圧を画素回路 10 に供給する信号線 DTL1、DTL2・・・が、画素アレイ上で列方向に配されている。信号線 DTL1、DTL2・・・は、画素アレイ 20 においてマトリクス配置された画素回路 10 の列数分だけ配される。

【0020】

また画素アレイ 20 上において、行方向に書込制御線 WSL1、WSL2・・・が配されている。書込制御線 WSL は、それぞれ、画素アレイ 20 においてマトリクス配置された画素回路 10 の行数分だけ配される。

書込制御線 WSL（WSL1、WSL2・・・）はライトスキャナ 13 により駆動される。ライトスキャナ 13 は、設定された所定のタイミングで、行状に配設された各書込制御線 WSL1、WSL2・・・に順次、走査パルス WS（WS1、WS2・・・）を供給して、画素回路 10 を行単位で線順次走査する。

なおライトスキャナ 13 は、クロック ck 及びスタートパルス sp に基づいて、走査パ

10

20

30

40

50

ルスWSを設定する。

水平セクタ11は、ライトスキャナ13による線順次走査に合わせて、列方向に配された信号線DTL1、DTL2・・・に対して、画素単位の表示データ(階調値)に対応する信号電圧を出力する。

【0021】

画素回路10の基本的な構成としては、例えば先に図16(a)に示したものを挙げることができる。

つまり、画素回路10の基本構成としては、nチャネルTFTによるサンプリングトランジスタTs、保持容量Cs、pチャネルTFTによる駆動トランジスタTd、有機EL素子1を有する。

例えば、この場合のサンプリングトランジスタTsはnチャネルTFT(Thin Film Transistor)であり、駆動トランジスタTdはpチャネルTFTであるが、いずれも、nチャネルTFTを用いてもよい。また、ZnO、IGZOなどのような酸化物をトランジスタのチャンネル材料に用いてもよい。

【0022】

サンプリングトランジスタTsのゲートは、ライトスキャナ13からの書込制御線WSLが接続される。サンプリングトランジスタTsのドレインソースは、信号線DTLと、駆動トランジスタTdのゲートとの間に接続される。

駆動トランジスタTdのソースドレインは、電源Vccと有機EL素子1のアノードとの間に接続される。有機EL素子1のカソードはアースに接続される。ここでの有機EL素子1はダイオード構造を有するもので、上記のようにアノードとカソードを備える。

【0023】

また、保持容量Csは、駆動トランジスタTd(ソース)と電源Vccとの接続点と、駆動トランジスタTdのゲートとの間に挿入される。

【0024】

有機EL素子1の発光駆動は、基本的には次のようになる。

信号線DTLに信号電圧が印加されたタイミングで、サンプリングトランジスタTsが書込制御線WSL経由でライトスキャナ13から与えられる走査パルスWSによって導通される。これにより信号線DTLからの信号電圧が保持容量Csに書き込まれ、保持容量Csはこれを保持する。

保持容量Csが信号電圧を保持することで、駆動トランジスタTdには、保持容量Csの両端電圧、即ち信号電圧に応じたゲートソース間電圧Vgsが生じる。これに応じて、駆動トランジスタTdはゲートソース間電圧Vgsに応じた電流Idsを有機EL素子1に流す。つまり、有機EL素子1には信号電圧に応じた電流Idsが流れ、有機EL素子1は、電流Idsに応じた階調の輝度で発光する。

例えば上記の画素駆動がフレーム期間ごとに1水平ラインを順次走査するようにして行われることで画像が表示されることになる。また、画素回路10を含む画素構造の各々は、その位置に応じてR、G、Bの何れかの光を出射するようにされており、これによってカラー画像の表示が行われる。

【0025】

< 2. 画素回路の構成 >

[2-1. 画素回路 (第1例)]

先に、図16(b)を参照して説明したように、有機EL素子1は、時間変化によりその発光効率が低下するようにして劣化する。つまり時間が経過するのに応じて、一定電圧Vに対する電流量(Ids)が小さくなり、それだけ発光量が低下することになる。このことが図17(a)にて説明したようにして焼き付きの原因となる。

そこで、本実施形態としては、上記の焼き付きが補正されるようにして、画素回路10について、図2のようにして構成することにした。なお、図2に示される画素回路10の構成は、第1例となる。

図2 (a) に示される画素回路10は、図16 (a) に示される基本構成と同様にして、 n チャネルTFTによるサンプリングトランジスタTs、保持容量Cs、 p チャネルTFTによる駆動トランジスタTd、有機EL素子1を有する。これらの素子についての材料、構造は、上記の画素回路10の基本構成における説明と同様のものを用いればよい。また、これらの素子の接続態様も、上記の画素回路10の基本構成の場合と同様となっている。

ただし、この図では、光検出素子D1のカソードは、アース電位ではなく、所定のカソード電位Vcatと接続している。

【0026】

そのうえで、図2 (a) に示す画素回路10においては、光検出素子D1が備えられる。この光検出素子D1は、例えばダイオードなどとしての構造を有する。光検出素子D1は、例えばそのアノードが駆動トランジスタTdのゲート側と接続され、カソードが電源Vccと接続されるようにして、保持容量Csに対して並列に接続される。

10

【0027】

この場合の光検出素子D1は、逆方向バイアスが与えられた状態で光を検出すると電流を発生し、その電流量は検出した光量が多くなるのに応じて増加するという特性を有する。そして、この光検出素子D1は、有機EL素子1から発生する光を受けて検出できるようにして設けられる。

なお、光検出素子D1は、一般的にはPINダイオードやアモルファスシリコンを利用して作成できるが、これら以外にも、入射光量に応じて流れる電流量が変化するような素子であれば特に限定されるものではない。

20

【0028】

図2 (a) は、光検出素子D1を備える本実施形態の画素回路10の動作として、有機EL素子1の劣化が進行していないとしたときを示している。

このときには、有機EL素子1が発光して得られる光量は相応に大きなものとなる。すると、光検出素子D1も大きな光量を検出することになり、相応に大きな電流を流すことになる。このようにして、保持容量Csと並列な経路に電流が流れることに応じては、保持容量Cs//光検出素子D1の並列回路の両端電圧、つまり、駆動トランジスタTdのゲートソース間電圧Vgsが低下する。これにより、有機EL素子1に流れる電流は、その分少なくなるようにして制御されることになる。

30

【0029】

次に、例えば図2 (a) のときから或る時間を経過して有機EL素子1の劣化が進行したときの動作を、図2 (b) に示す。

有機EL素子1の劣化が進行している図2 (b) のときには、図2 (a) と同じ電源Vc及び信号電圧の条件では、有機EL素子1の発光輝度は小さくなる。

このために光検出素子D1は、図2 (a) のときよりも少ない光量を検出することになって、これに応じたより少ない電流を流すことになる。すると、駆動トランジスタTdのゲートソース間電圧Vgsの低下の度合いは、図2 (a) のときよりも小さくなるので、ゲートソース間電圧Vgsとしては高くなるようにして制御される。これにより、駆動トランジスタTdは、ゲートソース間電圧Vgsの上昇分に応じて増加した電流Idsを流そうとすることになる。この結果、有機EL素子1に流れる電流も増加し、有機EL素子1の発光輝度も高くなる。

40

【0030】

このようにして、図2に示す画素回路10は、有機EL素子1の劣化が進行して発光効率が低下するのに応じて、強制的に駆動トランジスタTdから有機EL素子1に流す電流量が増加するようにして制御する。これにより、有機EL素子1の劣化による発光輝度の変化が抑制されることになる。例えば、図17 (a) と同様の時間経過に応じた表示を行ったとしても、図2の画素回路10を備えていれば、図17 (b) に示すようにして、窓形状を表示した部分の輝度が周囲の白色部分とほぼ同等になる。つまり、焼き付き補正が行われる。

50

【0031】

[2-2. 画素回路 (第2例)]

図3は、本実施形態の画素回路10としての第2例の構成を示している。なお、この図において図2と同一部分には同一符号を付して説明を省略する。

図3における光検出素子D1は、そのカソードがVccに接続され、アノードがトランジスタTdtのドレインソースを介して検出DELに対して接続される。検出線DELは、検出ドライバ60から引き出されている。

【0032】

この図に示す構成では、例えば設定された検出タイミングに応じてトランジスタTdtがオンとなるようにして駆動される。このトランジスタTdtのオン期間において、光検出素子D1が検出している光量に応じた電流が検出線DELから検出ドライバ60に入力される。

【0033】

検出ドライバ60は、入力される電流を検出すると、この電流値と、信号線DTLから印加した信号電圧とを比較する。この比較により、信号電圧に対応して得られるべき正しい電流値と、実際に入力した電流値との誤差を判定できる。そこで、検出ドライバは、誤差に応じて補正した信号電圧値を、水平セクタ11に対して命令する。水平セクタ11は、この信号電圧値を出力する。第2例の画素回路10の構成に対応しては、このような検出ドライバ60と水平セクタ11をその制御系に含む帰還制御によって、焼き付き補正を行う。

【0034】

<3. 光検出素子配置の態様例>

ここで、表示パネルにおける、1つの画素回路10に対応する物理的な部分について、画素部ということにする。

有機EL表示装置によりR(赤)、G(緑)、B(青)の三原色によるカラー画像表示を行う場合には、表示パネルとして、所定の配列パターンによって、R画素部、G画素部、及びB画素部を配列して形成する。R画素部は、赤色光(R光)を放出する画素部であり、G画素部は緑色光(G光)を放出する画素部である。B画素部は、青色光(B光)を放出する画素部である。

【0035】

図15は、光検出素子配置に対応する1組のR画素部10A-R、G画素部10A-G、B画素部10A-Bから成る表示パネル部位の構造として考え得る一態様例を示している。

ここでは、例えばカラー表現が可能な1組の画素群を成すR画素部10A-R、G画素部10A-G、B画素部10A-Bが水平方向に沿って並んで配置される例としている。また、この図に示す構造は、TF T基板の上側から有機分子の光を取り出すトップエミッションといわれる方式のものとなる。トップエミッション構造は、例えば、TF T基板の下側から光を取り出すボトムエミッション構造と比較して光利用効率が高くなるという利点を有している。

【0036】

図15(a)は、一組のR画素部10A-R、G画素部10A-G、B画素部10A-Bについての平面図を示す、図15(b)は、図15(a)のA1-A2矢視による断面図を示し、図15(c)は、図15(a)のB1-B2矢視による断面図を示す。

なお、以降の説明にあたりR画素部10A-R、G画素部10A-G、B画素部10A-Bとで特に画素部を区別する必要の無いときは、画素部10Aと表記する場合がある。

【0037】

まず、これらのR、G、B画素部10Aとしての部位は、その基本的な層構造として、図15(b)(c)に示されるように、図の下から上にかけて、ゲート絶縁層31、層間

絶縁膜 32、平坦化膜 (PLNR) 33 を積層している。そのうえで、図 15 (b) に示すように、R 画素部 10A-R、G 画素部 10A-G ごとに、平坦化膜 33 の上にアノードメタル 34 を形成し、さらにその上からウィンドウ層 37 を形成するようにしている。例えばこのように、アノードメタル 34 の形成後にウィンドウ層 37 を形成していることで、アノードメタル 34 の縁部は、ウィンドウ層 37 により上側が覆われた状態となっている。また、図 15 (a) には、形成されたアノードメタル 34 の平面部分がアノードメタル平面部 34a として示されている。

アノードコンタクト 40 は、有機 EL 素子 1 のアノード (アノードメタル 34) と駆動トランジスタ Td とを接続するための配線の接続端子になる。

【0038】

10

ウィンドウ層 37 は、図 15 (a) (b) に示される EL 開口部 38 に対応する部分についてはくり抜かれるようになっており、くり抜かれた部分においては、アノードメタル 34 が露出することになる。

【0039】

次に、EL 開口部 38 のアノードメタル 34 が露出している部分を覆うようにして、EL 層 35 (発光層) を形成し、さらに EL 層 35 の上に、カソード 36 を形成する。アノードメタル 34、EL 層 35、及びカソード 36 から成る部位が、有機 EL 素子 1 に相当する。

【0040】

なお、上記の構造による R 画素部 10A-R、G 画素部 10A-G、B 画素部 10A-B は、所定の方式により、それぞれ、R 光、G 光、B 光のみを放出するようにされている。R 光、G 光、B 光を選択して放出させる方式、構成は、いくつか知られているが、本実施形態としては、これらのうちの何れが採用されてもよい。

20

また、上記の各色光は、R 画素部 10A-R、G 画素部 10A-G、B 画素部 10A-B の各 EL 開口部 38 から外部に放出される。

【0041】

ここで、図 15 (b) に示す層構造において、ゲート絶縁層 31、層間絶縁膜 32、平坦化膜 (PLNR) 33、及びウィンドウ層 37 などは、例えば材質、機能等は異なるものの、何れも絶縁性を有しているので絶縁層としてみる事ができる。これに対して、アノードメタル 34、カソード 36 などは導電層となる。

30

【0042】

ここでの光検出素子 D1 の配置態様として、先ず、その平面的な位置については、図 15 (a) に示すようにして、R 画素部 10A-R、G 画素部 10A-G、B 画素部 10A-B のそれぞれについて、周囲部 45 に該当する部位に位置させることとしている。

周囲部 45 は、画素部 10A において、EL 開口部 38、アノードメタル平面部 34a より外側の部位となる。そのうえで、この場合には、光検出素子 D1 を、紙面において周囲部 45 の右下に位置させている。

【0043】

また、画素部 10A の層構造における光検出素子 D1 の位置については、図 15 (c) に示されるようにして、ゲート絶縁層 31、層間絶縁膜 32、平坦化膜 33、及びカソード 36 から成る 4 層の部分に形成することとしている。

40

光検出素子 D1 は、図 2、図 3 においてダイオードのシンボルにより示されているが、その端子の実際は、図 6 などに示されるように、物理的には、ゲートメタル、ソースメタルとして形成される。光検出素子 D1 としてのダイオードのアノード若しくはカソードの一方の極がゲートメタルに対応し、他方の極がソースメタルに対応する。

【0044】

上記層構造において少なくともウィンドウ層 37、平坦化膜 33、そしてカソード 36 は、光透過性を有している。カソード 36 は、例えば MgAg 等の金属により形成されるが、非常に薄いことから、光透過性を有する。

このために、上記のようにして配置される光検出素子 D1 には、EL 開口部 38 から放

50

出されて下層側に回り込んで漏れてきた光が、カソード36、ウィンドウ層37から平坦化膜33を介して受光されることになる。

【0045】

上記図15に示す構造とされたうえで、先に図2若しくは図3に示した画素駆動回路の構成を採る場合、理想的には、R画素部10A-Rに設けられる光検出素子D1は、同じR画素部10A-RのEL開口部38から放出される光のみを受光すべきことになる。同様に、G画素部10A-Gに設けられる光検出素子D1は、同じG画素部10A-GのEL開口部38から放出される光のみを受光し、B画素部10A-Bに設けられる光検出素子D1は、同じB画素部10A-BのEL開口部38から放出される光のみを受光すべきことになる。例えば、或る画素部10Aにおける光検出素子D1に対して、他の画素部10Aからの放出光も入射されてしまうと、これによる電流値の変化が生じるために、適切な補正輝度が得られなくなるからである。

10

【0046】

しかし、例えば図15に示されるように周囲部45に対応する位置に光検出素子D1を配置している状態では、自身が設けられている画素部10Aから放出される光だけではなく、これ以外の近辺に配されている画素部10Aからも、相当量の光が光検出素子D1に対して入射してしまう。これは、光検出素子D1が、本来検出対象とする色光だけではなく、これ以外の色光の成分も受光して検出してしまうことを意味するものであり、適正な焼き付き補正効果を得ることの妨げとなる。

20

【0047】

<4. 実施形態の光検出素子配置>

[4-1. 実施形態の光検出素子配置に対応する画素部の構造]

本実施形態としては、光検出素子D1において検出対象としない色光が受光されることをできるかぎり排除して、検出対象とする色光が支配的に受光されるようにすることで、より最適な焼き付き補正結果を得ようとするものである。以降、このための構成について説明する。

【0048】

ここで、先に図15に示した光検出素子配置の例では、光検出素子D1は、平面的には、EL開口部38よりも外側の周囲部45に対応する位置に配置されていた。

30

これに対して、本実施形態の光検出素子配置では、図4に示すようにして光検出素子D1を配置する。なお、図4には、1つの画素部10Aが抜き出されて示されている。この図に示される画素部10Aは、図15に示したR画素部10A-R、G画素部10A-G、B画素部10A-Bの何れにも該当する。また、この図において図15と同一とされる部分については同一符号を付して説明を省略する。これらの点については、図5～図8により後述する第2例～第5例の光入射構造の場合にも同様である。

【0049】

本実施形態としては、図4(a)の平面図に示すようにして、光検出素子D1は、平面から見た場合にはEL開口部38内に在るようにして配置される。図4(a)においては、略長方形のEL開口部38のほぼ中央に光検出素子D1が在るようにして配置した態様を示している。

40

【0050】

また、有機ELパネルの厚み方向における光検出素子D1の配置位置としては、図4(b)のA1-A2矢視による断面図に示される。つまり、図15に示した光検出素子配置の第1例と同じく、ゲート絶縁層31、層間絶縁膜32、平坦化膜33から成る3層の部分に形成することとしている。

この配置位置とすることで、光検出素子D1は、平面的にはEL層35が占有する領域内に位置することになる。つまり、光検出素子D1は、EL層35から発せられる光を真上側から受けることのできる位置に在ることになる。

【0051】

50

ただし、この配置において光検出素子D1が有効にEL層35から発せられる光を受光できるためには、EL開口部38に対応する少なくとも一部について、EL層35にて発生した光を、上側だけではなく、下側の層にまで入射される構造により形成することが必要になる。この光入射構造については、第1例～第5例を挙げて後述する。

そして、EL層35にて発生した光が下側層にまで入射される構造とすることで、光検出素子D1に対しては、同じ画素部10AのEL層35にて発生した光が、非常に近距離で、かつ、直接的に入射される。このとき、光検出素子D1は、EL層35にて発生した光が非常に強いエネルギーを持つ状態で受光できる。つまり、光検出素子D1は、本来受光すべき色光を支配的に受光できる。

このようにして本実施形態の光検出素子配置では、光検出素子D1の配置の工夫によって、光検出素子D1が本来受光すべき色光をより効率的に受光できるようにしている。

【0052】

[4-2. 光入射構造(第1例)]

次に、EL層35にて発生した光を下層側にまで入射させるための構造（光入射構造）についての第1例～第5例を説明していくこととし、先ず、光入射構造の第1例を説明する。

上記の光検出素子配置を説明した図4には、光入射構造の第1例も示されている。

この図に示される第1例の光入射構造の場合、アノードメタル34は光透過性を有さない材質により形成されていることを前提とする。そのうえで、図4(b)のA1-A2矢視断面図に示すようにして、アノードメタル34一部分において孔部を形成するようにしてアノードメタル開口部39を設けることとしている。

このアノードメタル開口部39は、例えば、平面から見た場合には、図4(a)の平面図に示すように、光検出素子D1とほぼ同じとなる位置に形成する。

【0053】

このような構造とすることで、EL層35にて発生した光は、アノードメタル開口部39からその下層側にも放出できることになる。そして、アノードメタル開口部39の真下に在るようにされている光検出素子D1に対して、下層側に放出された光をより直接的に入射させることができる。

【0054】

なお、この図においては、アノードメタル開口部39は、光検出素子1の平面サイズよりも若干小さいサイズで、その形状としては長方形としているが、これはあくまでも一例である。アノードメタル開口部39のサイズは、例えば光検出素子D1よりも大きくても良いし、また、形状も、長方形などの方形に限定されず、例えば円形、楕円形などとされてもよい。

【0055】

[4-3. 光入射構造(第2例)]

図5は、光入射構造の第2例を示している。

光入射構造の第2例としては、図5(b)のA1-A2矢視断面図に示すように、光を透過しないアノードメタル34に代えて、光を透過する材質による透明アノードメタル34Aを設けることとしている。なお、この場合には、透明アノードメタル34Aには開口部は形成せずにベタのパターンにより形成している。このようにしてベタのパターンとして形成できるので、例えばプロセスとしては簡単なものとすることができる。

【0056】

この構造では、EL層35にて発生した光は、透明アノードメタル34Aを透過してこれより下層にも放出され、この結果、光検出素子D1に対しても有効に入射されることになる。

【0057】

[4-4. 光入射構造(第3例)]

図6は、光入射構造の第3例を示している。

光入射構造の第3例としては、図6(a)の平面図、及び図6(b)のA1-A2矢視断面図に示すように、アノードメタルについて、図4のアノードメタル開口部39に相当する部位については透明アノードメタル34Aとし、残る周囲の部分は光を透過しないアノードメタル34として形成するものである。

この場合にも、EL層35にて発生した光は、透明アノードメタル34Aを透過してこれより下層に放出されて、検出素子D1に入射される。第1例でもいえることであるが、この場合には、下層側に光を透過する部分が、アノードメタル34よりも小さい限定されたサイズの領域となるので、例えば外光の影響を受けにくいという利点がある。

10

【0058】

なお、この場合においても、透明アノードメタル34Aが対応する領域の平面形状及びサイズについては特に限定されない。

【0059】

[4-5. 光入射構造(第4例)]

光入射構造の第4例としては、図7(a)の平面図及び図7(b)のA1-A2矢視断面図に示すように、先ずは、図4の第1例と同様にアノードメタル開口部39を形成する。これとともに、平面方向においてアノードメタル開口部39に対応する位置の上側において、透明ウィンドウ層37Bを設ける。この場合、EL層35及びカソード36は、透明ウィンドウ層37Bの上側に対して形成されることになる。

20

【0060】

この構造では、EL層35にて発生した光は、透明ウィンドウ層37Bからアノードメタル開口部39を介して平坦化膜33(若しくはB光遮断平坦化膜33A)より下層に対しても放出され、光検出素子D1に入射される。

【0061】

なお、この場合の透明ウィンドウ層37Bの形状、サイズについても特に限定されるものではない。

また、この光入射構造の第4例の変形例としては、例えば光入射構造の第2例に準じて、アノードメタルについて、ベタの透明アノードメタル34Aとすることが考えられる。また、図6に示した光入射構造の第3例のように、アノードメタル34の開口部に透明アノードメタル34Aを形成した構造と組み合わせることもできる。

30

なお、後述するB光遮断構成として、第2例若しくは第3例を採用する場合には、この図に示されるウィンドウ層37及び透明ウィンドウ層37Bを、それぞれB光遮断ウィンドウ層37Aとしての材質により形成することになる。

【0062】

[4-6. 光入射構造(第5例)]

第5例の光入射構造では、図8の断面図に示すようにして、ブラックマトリクス42が設けられるパネル構造を前提とする。なお、この図に示す断面図も、例えば図4(b)～図7(b)と同様に、A1-A2矢視に対応する位置の断面を示す。

40

【0063】

ブラックマトリクス42は、画素部10Aの配列面にわたって形成されるもので、例えばEL開口部38(発光素子開口部)に対応する部分がくり抜かれるようにされた黒色パターンとされる。また、このブラックマトリクス42は、有機EL素子1よりも上の層として形成される。ブラックマトリクス42においてEL開口部38に対応してくり抜かれた部分がブラックマトリクス開口部43となる。この場合にはカソード36の上に透明の保護層41を形成しておる、ブラックマトリクス42は、この保護層41の上面に対して形成されている。

【0064】

50

ブラックマトリクス 42 が設けられることで、各色の画素部 10A の境界部分には、黒色による光を透過しない部分が形成されることになる。これにより、例えば表示される画像のコントラストが向上する。

【0065】

そのうえで、光入射構造の第 5 例としては、図示するようにして、アノードメタル開口部 39 を、ブラックマトリクス 42 の下側となる位置に設けるようにする。また、光検出素子 D1 の平面方向における位置としても、同じブラックマトリクス 42 の下側となる位置にて、アノードメタル開口部 39 の直下となるようにして設けるようにする。

このようにしてアノードメタル開口部 39 をブラックマトリクス 42 の下側に設けることで、例えばブラックマトリクス開口部 43 から光検出素子 D1 に対して入射してくる外光の影響を小さくできる。

【0066】

なお、この第 5 例に関しては、図 4～図 7 により説明した光入射構造の第 1 例～第 4 例の何れとも組み合わせることができる。

【0067】

< 5. EL 層の厚み設定 >

また、本実施形態の光検出素子配置の構成を採る場合における EL 層 35 の厚みについて、本実施形態としては、次のようにして設定することとしている。

なお、本実施形態での EL 層 35 の厚み設定に関しては、前述した光入射構造の第 1 例、及び第 3 例～第 5 例の何れにも適用可能である。また、後述する B 光遮断構成の第 1 例～第 3 例にも有効に適用できる。

【0068】

まず、本実施形態の有機 EL 素子 1 には、図 9、及びこれまでの図 4～図 8 などの構造図（断面図）にも表されているように、キャビティ構造を与えている。つまり、EL 層 35（発光層）の上側のカソード 36 については半透過膜（半反射膜）とし、下側のアノードメタル 34 については反射膜として形成する。これにより、EL 層 35 にて発生した光は、カソード 36 とアノードメタル 34 との電極間で反射、干渉を繰り返しながら、カソード 36 を介して放出されることになる。

【0069】

図 9 における発光中心とは、例えば EL 層 35 において最も発光強度が高いとする断面高さ方向における位置を示している。すると、発光中心にて発生して上側に放出される光は、2 つの経路によるものがあることになる。つまり、図の右側において示されるように、まず、経路 P1 によって上側に直接放出される光と、経路 P2 によって一旦、下側に向かってアノードメタル 34 にて反射してから上方向に向かって放出される光とがあることになる。

この場合において、EL 層 35 の全体の厚さに対応する、カソード 36 の下面からアノードメタル 34 の上面までの距離 L0 において、発光中心からカソード 36 の下面までの EL 層 35 の距離を L1、発光中心からアノードメタル 34 の上面までの距離を L2 とする ($L0 = L1 + L2$)。また、EL 層 35 から放出させるべき色光のスペクトルピーク波長を λ とする。そして、距離 L1、L2 を λ の整数倍に設定する、つまり、光路 P1、P2 の何れもが、 λ の整数倍の距離を持つようにして設定する。光路 P1 は、距離 L1 と同じ長さであり、光路 P2 の長さは、 $L1 + 2 * L2$ により表される。このようにして、直接の光路 P1 と反射光路 P2 との各光路長について λ の整数倍に設定すると、反射による干渉効果によって、カソード 36 を介して取り出せる光のスペクトルは急峻なものとなって、例えばカラー表示に際しては色純度が向上するなどの効果が得られる。

【0070】

そして、上記のようにして距離 L1、L2 を λ の整数倍に設定した場合には、下層側に取り出される光としても、同じく、急峻なスペクトルを得ることができる。

つまり、図 9 の左側に示す直接の光路 P3 は発光中心からアノードメタル 34 の上面ま

10

20

30

40

50

での距離であるが、これは、距離L2と同じであり、従って光路P3の長さはλの整数倍となる。また、図9の左側に示す反射光路P4は $2 \times L1 + L2$ で表されるものとなり、従って、λの整数倍の光路長を有することになる。すると、例えばここでは図示していないが、カソード36とアノードメタル34との間で反射を繰り返してアノードメタル開口部39から出て行く光としても、急峻なスペクトルを有していることになる。ここで、放出される光のスペクトルが急峻になるということは、放出光が強められることを意味する。つまり、上記のようにしてEL層35の厚み(L1, L2)を設定することによって、上層側に放出させる光だけではなく、下層側において光検出素子D1に入射させる光についても強めることができる。本実施形態では、このようなEL層35の構成によっても、同じ画素部10Aにて発生する光を、さらに効率よく、EL層35より下層側の光検出素子D1に対しても入射させることとしている。

10

【0071】

<6. B光遮断構成>

[6-1. B光遮断構成(第1例)]

ところで、R画素部10A-Rから放出されるR光、G画素部10A-Gから放出されるG光、及びB画素部10A-Bから放出されるB光のうちで、最も波長が短いものはB光となる。このために、B光は、R光、G光よりもエネルギーが強くなる。例えば、実際においては、光検出素子D1によっては或る程度弱い光までも効率的に検出できるように、感度を高く設定することが行われる。この輝度設定に応じて、実際には、R光、G光に対して短い波長のB光のエネルギーが極端に強くなる。このために、光検出素子D1への入射光のクロストークに関して、特に現実においては、B光が他の色(R, G)に対応する画素部10Aに入射してしまうことが問題になる。逆に言えば、R画素部10A-R及びG画素部10A-Gの各光検出素子D1に対するB光の入射光量が有効に抑制されれば、非常に良好な焼き付き補正を実現できることになる。

20

そこで、本実施形態では、有機EL表示装置として上記図4～図9により説明した構成に加えて、さらに、以降説明するB光遮断の構成も与えることとした。

【0072】

B光遮断構成としては、第1例～第3例を挙げることにする。

図10(a)(b)は、第1例のB光遮断構造を示している。

30

なお、この図10における各部の構造、配置については、図15と同じになるので、図15と同一部分には同一符号を付して説明を省略する。また、この図では、アノードメタル34がベタで形成された状態を示しているので、光入射構造としては第2例が対応することになるが、ここで説明するB光遮断構造については、他の光入射構造の例にも同様に適用できる。これらの点については、後述する第2例、第3例のB光遮断構成に対応する図11、図12についても同様である。

【0073】

第1例としては、図10(b)に示されるように、R画素部10A-R及びG画素部10A-Gにおける平坦化膜については、B光遮断平坦化膜33Aを採用する。B光遮断平坦化膜33Aは、波長選択によりB光は遮断し、R光、G光は透過する性質を有している。なお、ここでの「遮断」とは、光検出素子D1においてB光が有効に受光されないとみなされる程度にまでB光の透過率が低いことを指す。つまり、B光遮断平坦化膜33Aは、R光、G光の透過率よりも、B光の透過率が低いという性質を有する層となる。

40

また、残るB画素部10A-Bについては、少なくともB光を透過する(B光遮断平坦化膜33AよりもB光の透過率が高い)平坦化膜33を採用する。

上記のようにB光を遮断するB光遮断平坦化膜33Aとしての材質には、例えば、ノボラックを採用できる。図10に示す構造ではR画素部10A-R及びG画素部10A-Gを隣接させているので、B光遮断平坦化膜33Aについては、R画素部10A-RとG画素部10A-Gとにわたって共通に形成することができる。

また、B光を透過する平坦化膜33としての材質にはポリイミドを採用できる。

50

【0074】

光検出素子D1は、平坦化膜と、これより下の層から成る積層部において形成されている。これは、平坦化膜は、EL開口部38から放出された光が回り込むようにして下層側に入射し、光検出素子D1に到達するまでの経路において存在しているものとしてみることができる。

従って、上記のようにしてB光遮断平坦化膜33Aを設けることとすれば、R画素部10A-R及びG画素部10A-Gの各光検出素子D1に対し入射されるB光は遮断されることになる、若しくは入射光量が非常に少なくなる。

この結果、R画素部10A-R及びG画素部10A-Gの各光検出素子D1にて受光される光としては、それぞれR光、G光が支配的となる。これにより、R画素部10A-R及びG画素部10A-Gのそれぞれにおいて、EL層35の劣化状態に応じた適切な焼き付き補正の動作が得られる。また、B画素部10A-Bについては、B光を透過する平坦化膜33を備えることで、光検出素子D1はB光が支配的に入射されるようになっているので、そのEL層35の劣化状態に応じた適切な焼き付き補正の動作が得られる。

10

【0075】

[6-2. B光遮断構成(第2例)]

図11(a)(b)は、B光遮断構成の第2例を示している。

この図の場合には、R画素部10A-R及びG画素部10A-Gのウィンドウ層37Aについて、波長選択によりB光は遮断しR光、G光は透過する材質を用いることとしている。また、B画素部10A-Bについては、少なくともB光を透過するウィンドウ層37としている。

20

このような構成によっても、R画素部10A-R及びG画素部10A-Gの各光検出素子D1にまで入射されるB光が弱まって、それぞれ、R光、G光の入射が支配的になり、また、B画素部10A-BについてはB光の入射が支配的になる。これにより、各色の画素部10Aにおいて、そのEL層35の劣化状態に応じた適切な焼き付き補正の動作が得られる。

【0076】

なお、図11に示す構造においてもR画素部10A-R及びG画素部10A-Gを隣接させているので、B光遮断ウィンドウ層37Aについては、R画素部10A-RとG画素部10A-Gとにわたって共通に形成できる。

30

【0077】

さらに、この場合には、R画素部10A-R及びG画素部10A-Gに対応するB光遮断ウィンドウ層37Aと、B画素部10A-Bに対応するウィンドウ層37とは、それぞれ材質が異なり、プロセスも異なることになる。

そこで、この場合には、図11(b)に表されているように、先ずB光遮断ウィンドウ層37Aを形成してから、ウィンドウ層37を形成することで、ウィンドウ層37について、B光遮断ウィンドウ層37Aの上側に覆い被さるようにされた部位である、オーバーラップ部分37aを形成する。

40

【0078】

このようにしてオーバーラップ部分37aが形成された部分については、これまでよりもアノードメタル34からウィンドウ層上面までの距離が長く取れることになる。これにより、有機EL素子1としての層を形成するための蒸着の際に、蒸着マスクや転写基板などが、EL開口部38において露出するアノードメタル34に接触する可能性、確率を低くできる。蒸着マスクや転写基板がアノードメタル34と接触すると減点による点状欠陥が生じる。つまり、オーバーラップ部分37aを形成することで点状欠陥が発生する確率が低下し、これにより、有機ELパネルの歩留まりが向上し、また、点状欠陥の少ない高品質の有機ELパネルを得ることができる。

図11の場合、B画素部10A-Bのウィンドウ層37についてオーバーラップ部分37aを形成しているので、上記の効果は、B画素部10A-Bにおいて最も顕著に得られ

50

る。しかし、R画素部10A-R及びG画素部10A-Gについては、図11(b)に示されるように、これら2つの画素部が連なる部位を1つの画素部としてみれば、その両縁において、オーバーラップ部分37aが在るものとしてみることができる。従って、R画素部10A-R及びG画素部10A-Gにおいても、蒸着マスクや転写基板がアノードメタル34と接触する可能性、確率は十分に低くできる。

なお、B画素部10A-Bのウィンドウ層37を形成した後に、R画素部10A-R及びG画素部10A-GのB光遮断ウィンドウ層37Aを形成することとして、B光遮断ウィンドウ層37A側についてオーバーラップ部分を形成するようにしても上記と同様の効果が得られる。

【0079】

10

[6-3. B光遮断構成(第3例)]

図12(a)(b)はB光遮断構成としての第3例を示している。

この図に示す第3例は、上記図10及び図11に示した第1例及び第2例の構成を組みあわせている。

つまり、R画素部10A-R及びG画素部10A-Gには、B光遮断平坦化膜33A及びB光遮断ウィンドウ層37Aを形成する。B画素部10-Bについては、少なくともB光を透過する平坦化膜33及びウィンドウ層37を形成する。

このようにして、有機ELパネルにおける2層についてB光遮断平坦化膜33A及びB光遮断ウィンドウ層37Aを採用することで、R画素部10A-R及びG画素部10A-Gに入射されるB光をさらに弱いものとするのが可能になり、より適切な焼き付き補正の動作を期待できる。

20

【0080】

また、図12(b)から分かるように、この第3例についても、第2例と同様に、ウィンドウ層37についてはオーバーラップ部分37aを形成することにより、減点の低減が図られている。

【0081】

<7. 表示装置の構成(変形例)>

図13は、本実施形態の変形例として、有機EL表示装置としての他の構成例を示している。なお、この図において図1と同一部分には同一符号を付して説明を省略する。

30

図13に示す有機EL表示装置では、ドライブスキナ12が追加して設けられている。

【0082】

ドライブスキナ12は、電源制御線DSL(DSL1, DSL2...)と接続される。電源制御線DSL(DSL1, DSL2...)は、書込制御線WSL(WSL1, WSL2...)と同様に、行単位ごとに、1水平ラインを形成する画素回路10に対して共通に接続されている。

【0083】

図14は、上記図13の画素回路10の構成例を示している。なお、この図においては、水平セレクト11、ドライブスキナ12、及びライトスキナ13がともに示されている。また、図2に示される画素回路10と同一部分には同一符号を付して説明を省略する。

40

図14に示される画素回路10の構成要素と、これら構成要素の接続態様については、図2と同様となる。ただし、図14においては、ドライブスキナ12により駆動される電源制御線DSLが、駆動トランジスタTdの電源として接続されている。

【0084】

ドライブスキナ12は、クロックck及びスタートパルスspに基づいて、しかるべきタイミングにより、電源制御線DSLに対して駆動電圧Vccと初期電圧Vssを交互に印加する。

50

例えばドライブスキャナ12は、先ず電源制御線DSLに初期電圧Vssを印加し、駆動トランジスタTdのソース電位を初期化しておく。次に、水平セクタ11により信号線DTLに基準値電圧(Vofs)が与えられている期間に、ライトスキャナ13がサンプリングトランジスタTsを導通させて駆動トランジスタTdのゲート電位を基準値に固定する。その状態でドライブスキャナ12によって、駆動電圧Vccを印加することで、保持容量Csに駆動トランジスタTdの閾値電圧Vthを保持させる。これは、駆動トランジスタTdの閾値電圧の補正動作となる。

その後、水平セクタ11により信号線DTLに信号電圧(Vsig)が印加される期間に、ライトスキャナ13の制御によりサンプリングトランジスタTsを導通させ、信号値を保持容量Csに書き込ませる。このとき、駆動トランジスタTdの移動度補正も行われる。

その後、保持容量Csに書き込まれた信号値に応じた電流が有機EL素子1に流れることで、信号値に応じた輝度による発光が行われる。

この動作により、駆動トランジスタTdの閾値や移動度など、駆動トランジスタTdの特性のバラツキの影響がキャンセルされる。また駆動トランジスタTdのゲート・ソース間電圧は一定値に保たれているので有機EL素子1に流れる電流も変動しない。

【0085】

なお、これまでの説明では、光検出素子D1は、画素アレイ20を形成する画素回路10ごとに設けられるものとしている。

しかし、焼き付きに相当する有機EL素子の劣化は、実際的なこととして、同等の劣化が在る程度の広い画素領域に分布するような状態となることが多い。このことに基づき、所定の水平画素部数×垂直画素部数からなる領域部分に対応させて1つの光検出素子D1を設けるような光検出素子のレイアウトとすることを考えることができる。この場合には、例えば図3に示した第2例としての画素回路の構成を採るほうが適している。

この構成の場合には、検出ドライバ60が、光検出素子D1にて検出される光量（電流レベル）に応じて、その光検出素子D1が対応する領域部分を形成する画素回路の補正信号電圧を設定することになる。

そして、この構成は、例えばR、G、Bの色別に行う場合にも適用できる。つまり、所定の水平画素部数×垂直画素部数からなる領域部分ごとに、R光、G光、B光ごとに1つの光検出素子D1を設ける。このような場合において、R光、G光に対応する光検出素子D1が設けられる画素部に対して、本実施形態のB光遮断構造を適用することで、これまでに説明したのと同等の効果が得られる。

【0086】

また、これまでの説明では、R画素部10A-R及びG画素部10A-GにおいてB光遮断のための共通の構成、構造を適用している。

しかし、例えば、材質が有りさえすれば、R画素部10A-R、G画素部10A-G、B画素部10A-Bごとに異なる光遮断の構成を適用することも考えられる。例えば、R画素部10A-Rには、R光のみを透過し、G光及びB光を遮断する材質による平坦化膜及び／又はウィンドウ層を形成する。同様に、G画素部10A-Gには、G光のみを透過し、R光及びB光を遮断する材質による平坦化膜及び／又はウィンドウ層を形成し、B画素部10A-Bには、B光のみを透過し、R光及びG光を遮断する材質による平坦化膜及び／又はウィンドウ層を形成する、というものである。

つまり、本発明は、複数の異なる色光を放出する画素部が設けられる場合において、少なくとも、1つの特定の色光を遮断、減衰できる絶縁層を、上記1つの特定の色光以外を放出する画素部に設けるものである。

【0087】

また、有機ELパネルとして取り得る層構造は、これまでに図示したものには限定されるものではなく、従って、1つの特定の色光を遮断、減衰する絶縁層としても、これまでに例示した平坦化膜、ウィンドウ層には限定されるものではない。

【符号の説明】

【0088】

10

20

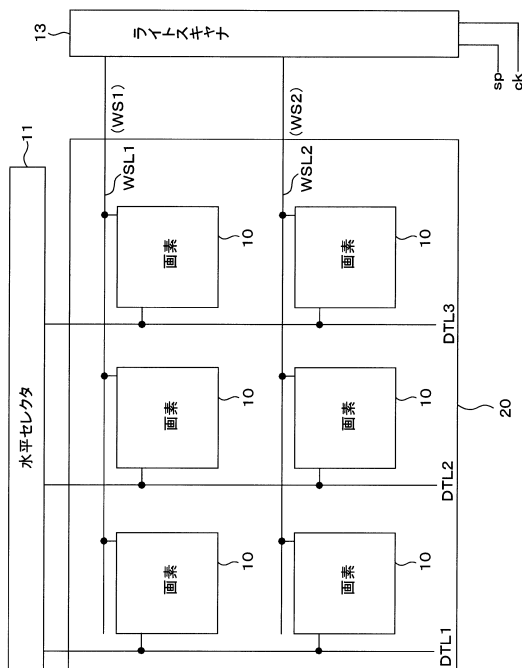
30

40

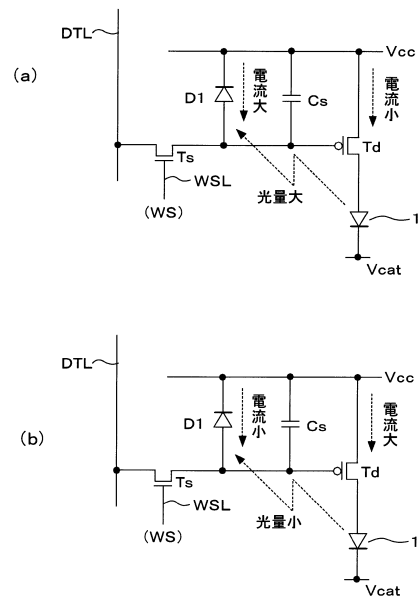
50

11 水平セクタ、13 ライトスキャナ、画素回路10、画素部10A(10A-R, G, B)、31 ゲート絶縁層、32 相関絶縁膜、33 平坦化膜、33A B光遮断平坦化膜、34 アノードメタル、34A 透明アノードメタル、35 EL層、36 カソード、37 ウィンドウ層、37A B光遮断ウィンドウ層、37B 透明ウィンドウ層、37a オーバーラップ部分、38 EL開口部(発光素子開口部)、39 アノードメタル開口部、D1 光検出素子

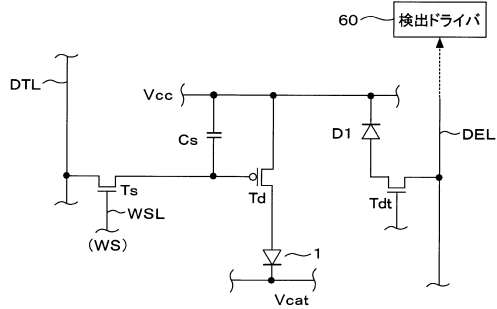
【図1】



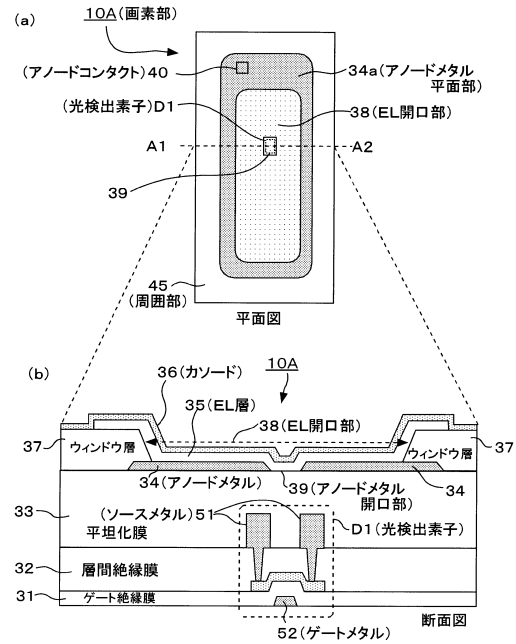
【図2】



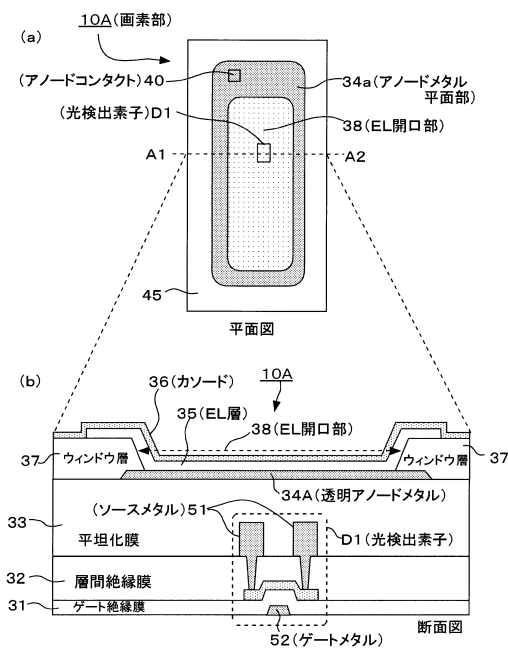
【図 3】



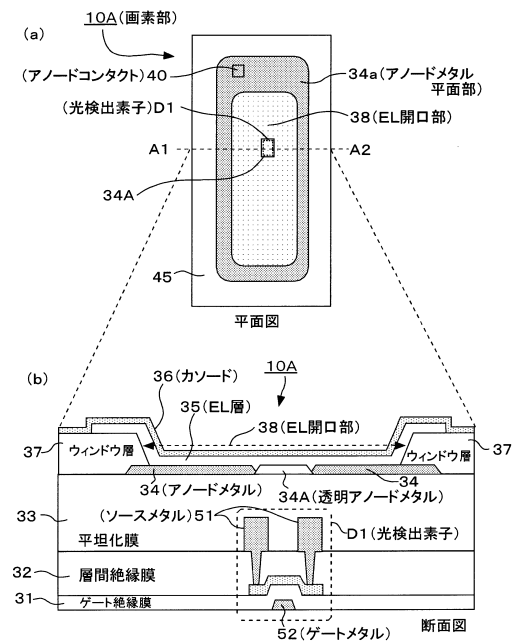
【図 4】



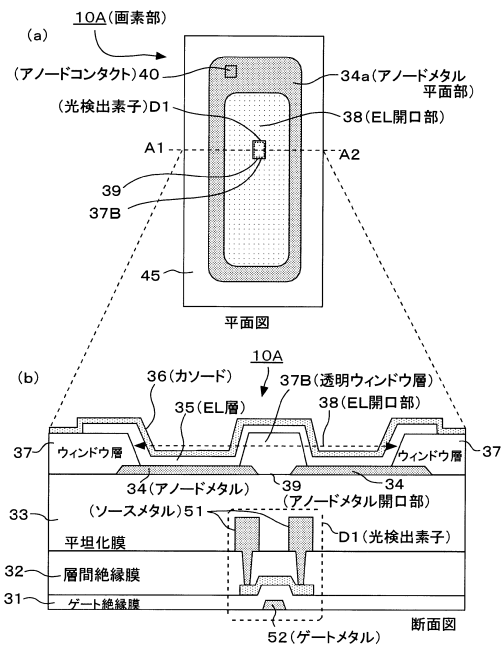
【図 5】



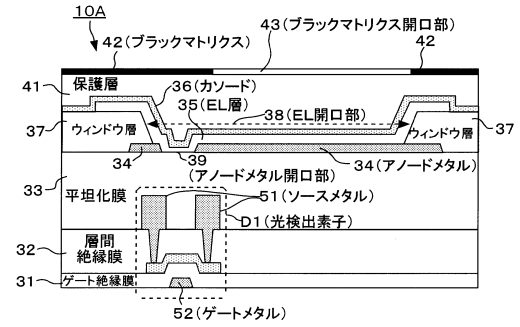
【図 6】



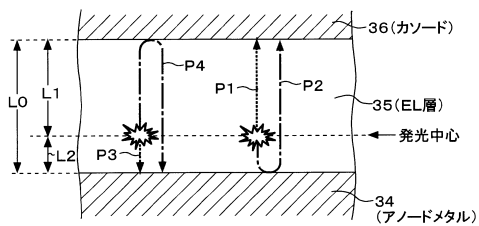
【図 7】



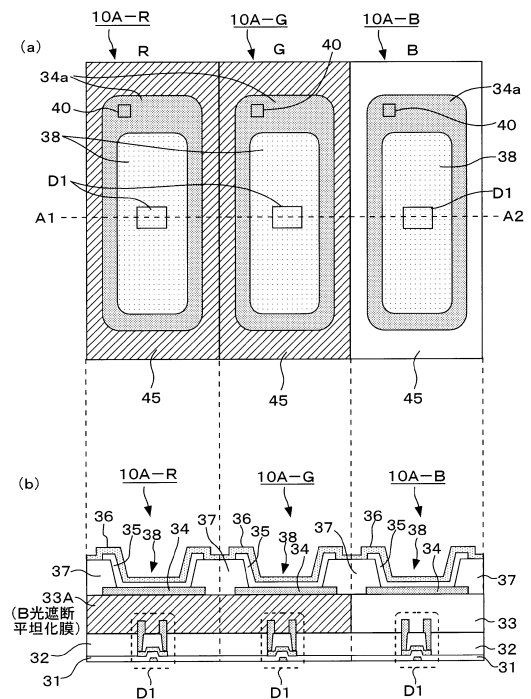
【図 8】



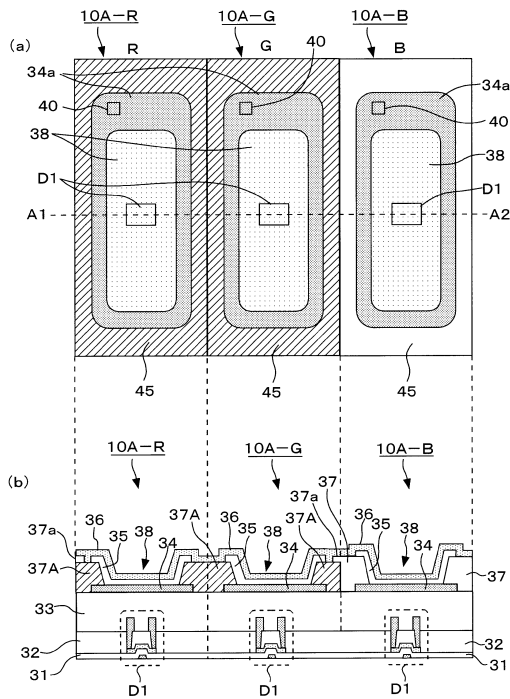
【図 9】



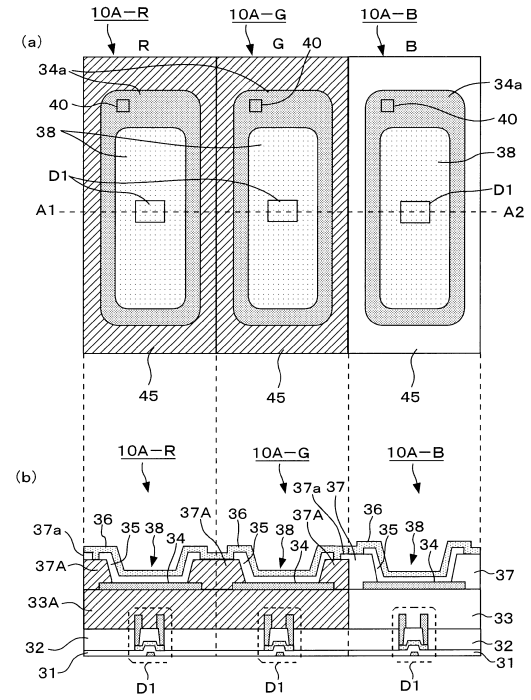
【図 10】



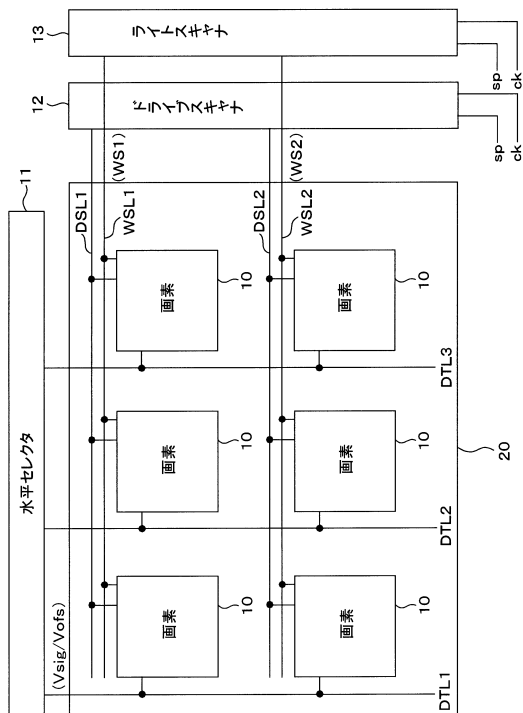
【図 1 1】



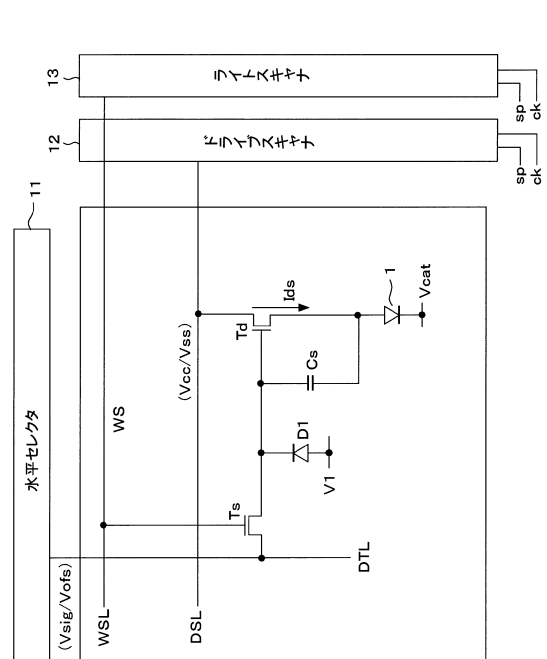
【図 1 2】



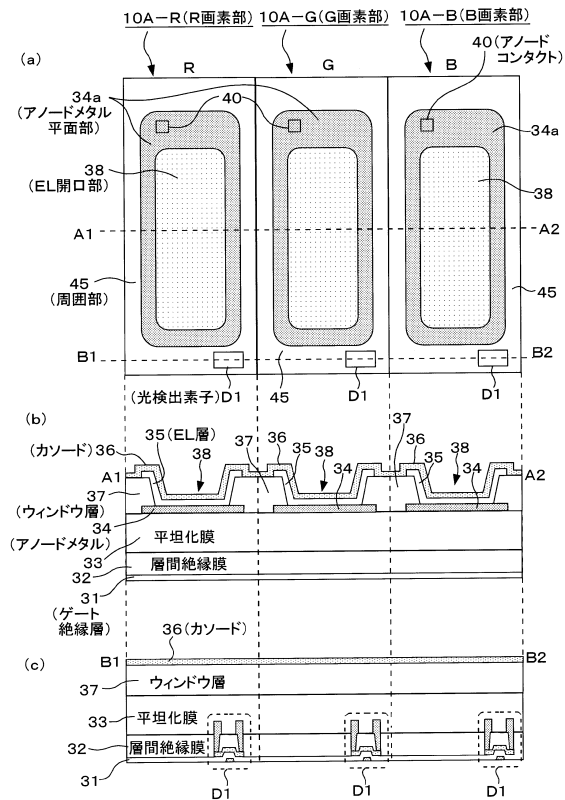
【図 1 3】



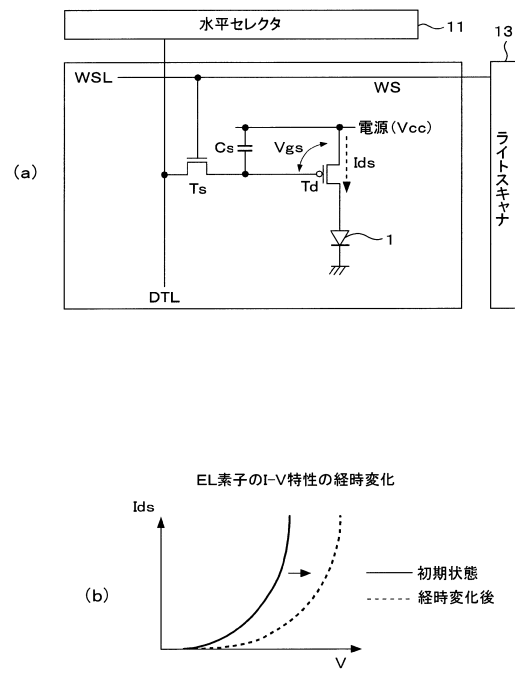
【図 1 4】



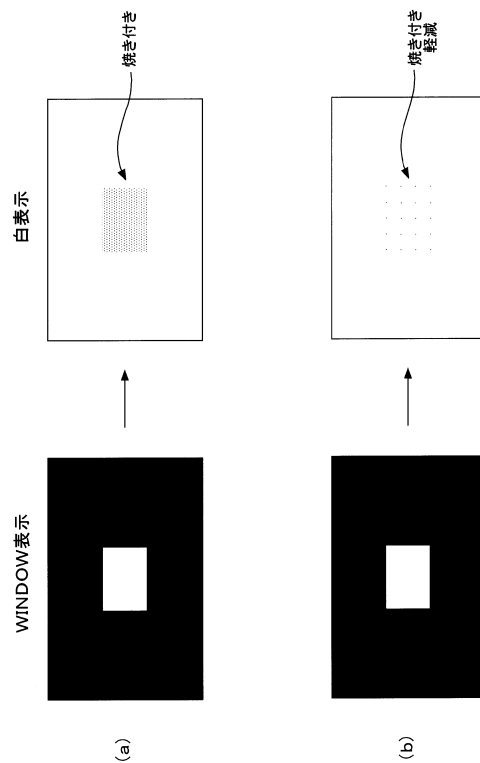
【図 15】



【図 16】



【図 17】



フロントページの続き

(51)Int.Cl.			F I		
<i>G 0 9 G</i>	<i>3/30</i>	<i>(2006.01)</i>	<i>G 0 9 G</i>	<i>3/20</i>	<i>6 2 4 B</i>
<i>G 0 9 F</i>	<i>9/00</i>	<i>(2006.01)</i>	<i>G 0 9 G</i>	<i>3/20</i>	<i>6 4 2 P</i>
<i>G 0 9 F</i>	<i>9/30</i>	<i>(2006.01)</i>	<i>G 0 9 G</i>	<i>3/20</i>	<i>6 7 0 J</i>
<i>H 0 1 L</i>	<i>27/32</i>	<i>(2006.01)</i>	<i>G 0 9 G</i>	<i>3/20</i>	<i>6 8 0 G</i>
			<i>G 0 9 G</i>	<i>3/30</i>	<i>J</i>
			<i>G 0 9 F</i>	<i>9/00</i>	<i>3 6 6 G</i>
			<i>G 0 9 F</i>	<i>9/30</i>	<i>3 4 9 Z</i>
			<i>G 0 9 F</i>	<i>9/30</i>	<i>3 6 5</i>

審査官 本田 博幸

- (56)参考文献 特開 2 0 0 0－3 2 3 2 7 7 (J P, A)
 特開 2 0 0 1－0 8 5 1 6 0 (J P, A)
 特開 2 0 0 3－1 7 3 8 6 9 (J P, A)
 特表 2 0 0 7－5 3 1 2 6 1 (J P, A)
 特開 2 0 0 8－0 9 1 0 3 7 (J P, A)
 特開 2 0 1 1－0 1 4 5 8 1 (J P, A)

- (58)調査した分野(Int.Cl., D B名)
- | | |
|---------|-----------|
| H 0 1 L | 5 1 / 5 0 |
| H 0 1 L | 2 7 / 3 2 |
| H 0 5 B | 3 3 / 0 2 |
| H 0 5 B | 3 3 / 2 6 |
| H 0 5 B | 3 3 / 2 8 |
| G 0 9 F | 9 / 0 0 |
| G 0 9 F | 9 / 3 0 |
| G 0 9 G | 3 / 2 0 |
| G 0 9 G | 3 / 3 0 |

专利名称(译)	表示装置		
公开(公告)号	JP5636657B2	公开(公告)日	2014-12-10
申请号	JP2009220504	申请日	2009-09-25
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
当前申请(专利权)人(译)	索尼公司		
[标]发明人	山本哲郎 内野勝秀		
发明人	山本 哲郎 内野 勝秀		
IPC分类号	H01L51/50 H05B33/02 H05B33/26 H05B33/28 G09G3/20 G09G3/30 G09F9/00 G09F9/30 H01L27/32		
CPC分类号	G09G3/3233 G09G2300/0842 G09G2320/0295 G09G2320/046 H01L27/14 H01L27/3246 H01L27/3258 H01L27/3269 H01L51/5265 H01L51/5284		
FI分类号	H05B33/14.A H05B33/02 H05B33/26.Z H05B33/28 G09G3/20.611.H G09G3/20.624.B G09G3/20.642.P G09G3/20.670.J G09G3/20.680.G G09G3/30.J G09F9/00.366.G G09F9/30.349.Z G09F9/30.365 G09F9/30.365.Z G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291 H01L27/32		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/CC34 3K107/DD22 3K107/DD25 3K107/DD44X 3K107/EE03 3K107/EE27 3K107/EE33 3K107/FF15 5C080/AA06 5C080/BB05 5C080/CC03 5C080/DD05 5C080/DD29 5C080/EE29 5C080/EE30 5C080/FF11 5C080/FF12 5C080/HH10 5C080/JJ01 5C080/JJ02 5C080/JJ03 5C080/JJ05 5C080/JJ06 5C094/AA03 5C094/AA31 5C094/BA03 5C094/BA27 5C094/CA24 5C094/DA13 5C094/ED11 5C380/AA01 5C380/AB06 5C380/AB11 5C380/AB21 5C380/AB22 5C380/AB34 5C380/BA29 5C380/BA36 5C380/BA38 5C380/BA39 5C380/BB04 5C380/BB05 5C380/BD04 5C380/BD05 5C380/CA08 5C380/CA12 5C380/CB01 5C380/CC03 5C380/CC04 5C380/CC06 5C380/CC07 5C380/CC09 5C380/CC26 5C380/CC27 5C380/CC33 5C380/CC41 5C380/CC48 5C380/CC62 5C380/CC77 5C380/CD012 5C380/CD013 5C380/CE01 5C380/CE20 5C380/CF68 5C380/DA02 5C380/DA06 5C380/DA50 5C380/FA03 5C380/FA05 5C380/FA28 5G435/AA14 5G435/BB05 5G435/CC12 5G435/DD10 5G435/FF03		
代理人(译)	中川宽人 铃木信夫		
审查员(译)	本田博之		
其他公开文献	JP2011071277A		
外部链接	Espacenet		

摘要(译)

要解决的问题：为了能够使用有机EL显示装置中的像素结构中的光电检测元件更有效地执行老化校正。 光检测元件设置在像素部分中，作为具有像素阵列的有机EL显示装置，其中用于发光在发光元件中产生的光的像素部分以矩阵形状排列，作为垂直位置关系，它位于发光层的区域内。并且提供一种结构，用于允许发光元件中产生的光相对于光检测元件进入像素部分。因此，光电检测元件可以最强烈地接收在相同像素部分中产生的光。 点域4

