

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5277926号
(P5277926)

(45) 発行日 平成25年8月28日(2013.8.28)

(24) 登録日 平成25年5月31日(2013.5.31)

(51) Int.Cl.	F I
G09G 3/30 (2006.01)	G09G 3/30 K
G09G 3/20 (2006.01)	G09G 3/20 670J
	G09G 3/20 641P
	G09G 3/20 642A
	G09G 3/20 624B
請求項の数 10 (全 25 頁) 最終頁に続く	

(21) 出願番号	特願2008-317772 (P2008-317772)	(73) 特許権者	000002185
(22) 出願日	平成20年12月15日(2008.12.15)		ソニー株式会社
(65) 公開番号	特開2010-139895 (P2010-139895A)		東京都港区港南1丁目7番1号
(43) 公開日	平成22年6月24日(2010.6.24)	(74) 代理人	100082131
審査請求日	平成23年11月25日(2011.11.25)		弁理士 稲本 義雄
		(72) 発明者	山下 淳一
			東京都港区港南1丁目7番1号 ソニー株式会社内
		(72) 発明者	内野 勝秀
			東京都港区港南1丁目7番1号 ソニー株式会社内
		審査官	鳥居 祐樹
最終頁に続く			

(54) 【発明の名称】 表示装置及びその駆動方法と電子機器

(57) 【特許請求の範囲】

【請求項1】

画面部と、駆動部と、信号処理部とからなり、
前記画面部は、行状の走査線と、列状の信号線と、各走査線と各信号線とが交差する部分に配された行列状の画素とからなり、
前記駆動部は、各走査線に順次制御信号を供給するスキャナと、各信号線に映像信号を供給するドライバとを有し、
前記画素は、該走査線から供給された制御信号に応じて選択されたとき、該信号線から映像信号を取り込むと共に、少なくとも発光素子と受光素子とドライブトランジスタとを含み、
前記ドライブトランジスタは、該取り込んだ映像信号に応じた駆動電流を該発光素子に出力して発光させる一方、発光の輝度を検出した該受光素子から出力される輝度信号を取り出し、
前記信号処理部は、取り出された該輝度信号に応じて該映像信号を補正し且つ補正された映像信号を該駆動部のドライバに供給する
表示装置。

【請求項2】

前記ドライブトランジスタは、そのゲートに該取り込んだ映像信号が印加され、
前記発光素子は、ゲートに印加された映像信号に応じてドライブトランジスタのソースから出力される駆動電流によって発光し、

前記受光素子は、該ドライブトランジスタのゲートに接続しており、該ドライブトランジスタはソースフォロアとして動作しそのソースから該輝度信号を出力する請求項 1 記載の表示装置。

【請求項 3】

ある画素に含まれるドライブトランジスタは発光期間と受光期間で時分割的に動作し、
発光期間では、前記ドライブトランジスタは当該画素に含まれる発光素子に駆動電流を出力して発光させる一方、

受光期間では、当該画素に含まれる受光素子が当該画素とは異なる別の画素に含まれる発光素子の発光の輝度を検出して輝度信号を出力し、前記ドライブトランジスタは、当該画素に含まれる受光素子から出力された輝度信号を取り出す請求項 1 または 2 記載の表示装置。

10

【請求項 4】

受光期間では、当該画素に含まれる受光素子が当該画素と隣接する画素に含まれる発光素子の発光の輝度を検出して輝度信号を出力する請求項 3 記載の表示装置。

【請求項 5】

ある画素に含まれるドライブトランジスタは発光期間と受光期間で時分割的に動作し、
発光期間では、前記ドライブトランジスタは当該画素に含まれる発光素子に駆動電流を出力して発光させる一方、

受光期間では、当該画素に含まれる受光素子が同じく当該画素に含まれる発光素子の発光の輝度を検出して輝度信号を出力し、前記ドライブトランジスタは、当該画素に含まれる受光素子から出力された輝度信号を取り出す請求項 1 または 2 記載の表示装置。

20

【請求項 6】

発光期間では、当該画素に含まれる発光素子が該ドライブトランジスタから出力される駆動電流によって発光する一方、

受光期間では、当該画素に含まれる発光素子が該ドライブトランジスタとは別経路で供給される定電流によって発光するとともに、当該画素に含まれる受光素子が同じく当該画素に含まれ該定電流により発光する発光素子の輝度を検出して輝度信号を出力する請求項 5 記載の表示装置。

【請求項 7】

前記ドライブトランジスタは、該発光素子から取り出した輝度信号を該信号線に供給し

30

、
前記信号処理部は、該信号線から該輝度信号を取り込み、これに応じて該映像信号を補正し且つ補正された映像信号を該駆動部のドライバに供給する請求項 1 乃至 6 いずれか 1 項記載の表示装置。

【請求項 8】

前記信号処理部は、初期に該受光素子から出力された第 1 の輝度信号と、初期から所定時間経過後に該受光素子から出力された第 2 の輝度信号とを比較して発光輝度の低下分を求め、且つ求めた発光輝度の低下分を補償するように映像信号を補正して該駆動部のドライバに出力する請求項 1 乃至 7 いずれか 1 項記載の表示装置。

【請求項 9】

40

本体と、該本体に入力する情報若しくは本体から出力された情報を表示する表示器とからなり、

前記表示器は、画面部と、駆動部と、信号処理部とからなり、

前記画面部は、行状の走査線と、列状の信号線と、各走査線と各信号線とが交差する部分に配された行列状の画素とからなり、

前記駆動部は、各走査線に順次制御信号を供給するスキャナと、各信号線に映像信号を供給するドライバとを有し、

前記画素は、該走査線から供給された制御信号に応じて選択されたとき、該信号線から映像信号を取り込むと共に、少なくとも発光素子と受光素子とドライブトランジスタとを含み、

50

前記ドライブトランジスタは、該取り込んだ映像信号に応じた駆動電流を該発光素子に出力して発光させる一方、発光の輝度を検出した該受光素子から出力される輝度信号を取り出し、

前記信号処理部は、取り出された該輝度信号に応じて該映像信号を補正し且つ補正された映像信号を該駆動部のドライバに供給する

電子機器。

【請求項 10】

画面部と、駆動部と、信号処理部とからなり、

前記画面部は、行状の走査線と、列状の信号線と、各走査線と各信号線とが交差する部分に配された行列状の画素とからなり、

10

前記駆動部は、各走査線に順次制御信号を供給するスキャナと、各信号線に映像信号を供給するドライバとを有し、

前記画素は、該走査線から供給された制御信号に応じて選択されたとき、該信号線から映像信号を取り込むと共に、少なくとも発光素子と受光素子とドライブトランジスタとを含む表示装置を駆動するため、

前記ドライブトランジスタが、該取り込んだ映像信号に応じた駆動電流を該発光素子に出力して発光させる一方、発光の輝度を検出した該受光素子から出力される輝度信号を取り出し、

前記信号処理部が、取り出された該輝度信号に応じて該映像信号を補正し且つ補正された映像信号を該駆動部のドライバに供給する

20

表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、画素毎に配した発光素子を電流駆動して画像を表示する表示装置及びその駆動方法に関する。またかかる表示装置を用いた電子機器に関する。詳しくは、各画素回路内に設けた絶縁ゲート型電界効果トランジスタによって有機ELなどの発光素子に通電する電流量を制御する、いわゆるアクティブマトリクス型の表示装置の駆動方式に関する。

【背景技術】

【0002】

30

表示装置、例えば液晶ディスプレイなどでは、多数の液晶画素をマトリクス状に並べ、表示すべき画像情報に応じて画素毎に入射光の透過強度又は反射強度を制御することによって画像を表示する。これは、有機EL素子を画素に用いた有機ELディスプレイなどにおいても同様であるが、液晶画素と異なり有機EL素子は自発光素子である。その為、有機ELディスプレイは液晶ディスプレイに比べて画像の視認性が高く、バックライトが不要であり、応答速度が高いなどの利点を有する。又、各発光素子の輝度レベル（階調）はそれに流れる電流値によって制御可能であり、いわゆる電流制御型であるという点で液晶ディスプレイなどの電圧制御型とは大きく異なる。

【0003】

有機ELディスプレイにおいては、液晶ディスプレイと同様、その駆動方式として単純マトリクス方式とアクティブマトリクス方式とがある。前者は構造が単純であるものの、大型且つ高精細のディスプレイの実現が難しいなどの問題がある為、現在はアクティブマトリクス方式の開発が盛んに行なわれている。この方式は、各画素回路内部の発光素子に流れる電流を、画素回路内部に設けた能動素子（一般には薄膜トランジスタ、TFT）によって制御するものであり、以下の特許文献に記載がある。

40

【特許文献1】特開2003-255856

【特許文献2】特開2003-271095

【特許文献3】特開2004-133240

【特許文献4】特開2004-029791

【特許文献5】特開2004-093682

50

【特許文献6】特開2006-215213

【特許文献7】特開2007-310311

【発明の開示】

【発明が解決しようとする課題】

【0004】

従来の表示装置は、基本的に画面部と駆動部とで構成されている。画面部は、行状の走査線と、列状の信号線と、各走査線と各信号線とが交差する部分に配された行列状の画素とからなる。駆動部は画面部の周辺に配され、各走査線に順次制御信号を供給するスキャナと、各信号線に映像信号を供給するドライバとを有する。画面部の各画素は、対応する走査線から供給された制御信号に応じて選択されたとき、対応する信号線から映像信号を取り込み、且つ取り込んだ映像信号に応じて発光する。

10

【0005】

各画素は発光素子として例えば有機ELデバイスを含んでいる。この発光素子は経時的に電流/輝度特性が劣化する傾向がある。これにより、有機ELディスプレイの画素は時間の経過と共に輝度が低下していくという課題がある。輝度劣化の程度は、各画素の累積発光時間に依存している。画面上で各画素の累積発光時間が異なる場合輝度のムラが生じ、いわゆる「焼き付き」という画質不良が生じる恐れがある。

【課題を解決するための手段】

【0006】

上述した従来の技術の課題に鑑み、本発明は画素の輝度劣化を補償可能な表示装置を提供することを目的とする。係る目的を達成するために以下の手段を講じた。即ち本発明に係る表示装置は、画面部と、駆動部と、信号処理部とからなる。前記画面部は、行状の走査線と、列状の信号線と、各走査線と各信号線とが交差する部分に配された行列状の画素とからなる。前記駆動部は、各走査線に順次制御信号を供給するスキャナと、各信号線に映像信号を供給するドライバとを有する。前記画素は、該走査線から供給された制御信号に応じて選択されたとき、該信号線から映像信号を取り込むと共に、少なくとも発光素子と受光素子とドライブトランジスタとを含む。前記ドライブトランジスタは、該取り込んだ映像信号に応じた駆動電流を該発光素子に出力して発光させる一方、発光の輝度を検出した該受光素子から出力される輝度信号を取り出す。前記信号処理部は、取り出された該輝度信号に応じて該映像信号を補正し且つ補正された映像信号を該駆動部のドライバに供給する。

20

30

【0007】

好ましくは、前記ドライブトランジスタは、そのゲートに該取り込んだ映像信号が印加される。前記発光素子は、ドライブトランジスタのゲートに印加された映像信号に応じてドライブトランジスタのソースから出力される駆動電流によって発光する。前記受光素子は、該ドライブトランジスタのゲートに接続しており、該ドライブトランジスタはソースフォロアとして動作しそのソースから該輝度信号を出力する。一態様では、ある画素に含まれるドライブトランジスタは発光期間と受光期間で時分割的に動作する。発光期間では、前記ドライブトランジスタは当該画素に含まれる発光素子に駆動電流を出力して発光させる一方、受光期間では、当該画素に含まれる受光素子が当該画素とは異なる別の画素に含まれる発光素子の発光の輝度を検出して輝度信号を出力する。前記ドライブトランジスタは、当該画素に含まれる受光素子から出力された輝度信号を取り出す。この場合、受光期間では、当該画素に含まれる受光素子が当該画素と隣接する画素に含まれる発光素子の発光の輝度を検出して輝度信号を出力する。他の態様では、ある画素に含まれるドライブトランジスタは発光期間と受光期間で時分割的に動作する。発光期間では、前記ドライブトランジスタは当該画素に含まれる発光素子に駆動電流を出力して発光させる一方、受光期間では、当該画素に含まれる受光素子が同じく当該画素に含まれる発光素子の発光の輝度を検出して輝度信号を出力する。前記ドライブトランジスタは、当該画素に含まれる受光素子から出力された輝度信号を取り出す。この場合、発光期間では、当該画素に含まれる発光素子が該ドライブトランジスタから出力される駆動電流によって発光する一方、受

40

50

光期間では、当該画素に含まれる発光素子が該ドライブトランジスタとは別経路で供給される定電流によって発光するとともに、当該画素に含まれる受光素子が同じく当該画素に含まれ該定電流により発光する発光素子の輝度を検出して輝度信号を出力する。好ましくは、前記ドライブトランジスタは、該発光素子から取り出した輝度信号を該信号線に供給し、前記信号処理部は、該信号線から該輝度信号を取り込み、これに応じて該映像信号を補正し且つ補正された映像信号を該駆動部のドライバに供給する。又前記信号処理部は、初期に該受光素子から出力された第1の輝度信号と、初期から所定時間経過後に該受光素子から出力された第2の輝度信号とを比較して発光輝度の低下分を求め、且つ求めた発光輝度の低下分を補償するように映像信号を補正して該駆動部のドライバに出力する。

【発明の効果】

10

【0008】

本発明によれば、信号処理部は、各画素の受光素子から出力された輝度信号に応じて映像信号を補正し、且つ補正された映像信号を駆動部のドライバに供給している。係る構成により、画素の輝度劣化を映像信号の補正で補うことが可能となり、従来問題となっていた「焼き付き」などの画質不良を防ぐことができる。

【0009】

特に本発明では、個々の画素に発光素子と併せて受光素子を配置している。そして、発光素子を駆動するためのトランジスタと、受光素子を駆動するためのトランジスタを共通化して、一つのドライブトランジスタで発光素子と受光素子を時分割的に駆動している。係る構成により画素の回路構成を単純化でき、発光素子の追加に伴う付属回路素子の増加を最小限に抑えることができる。これにより、最小限の画素回路の素子増加にて、発光素子の輝度効率の劣化を検出し、且つ補正することが可能になる。画素単位で輝度劣化を補正することにより、高画質の表示装置を得ることができる。

20

【発明を実施するための最良の形態】

【0010】

以下、本発明を実施するための最良の形態（以下実施形態とする）について説明する。なお説明は以下の順序で行う。

参考形態

第一実施形態

第二実施形態

30

第三実施形態

第四実施形態

応用形態

【0011】

参考形態

[パネルの全体構成]

図1は、参考形態に係る表示装置の主要部となるパネルを示す全体構成である。この表示装置は本発明を適用する前の構造であり、本発明の背景を明らかにするために、参考形態としてまず初めに説明する。図示するように、本表示装置は、画素アレイ部1（画面部）とこれを駆動する駆動部とからなる。画素アレイ部1は、行状の走査線WSと、列状の信号線（信号ライン）SLと、両者が交差する部分に配された行列状の画素2と、各画素2の各行に対応して配された給電線（電源ライン）VLとを備えている。なお本例は、各画素2にRGB三原色のいずれかが割り当てられており、カラー表示が可能である。但し本発明はこれに限られるものではなく、単色表示のデバイスも含む。駆動部は、各走査線WSに順次制御信号を供給して画素2を行単位で線順次走査するライトスキャナ4と、この線順次走査に合わせて各給電線VLに第1電位と第2電位で切換る電源電圧を供給する電源スキャナ6と、この線順次走査に合わせて列状の信号線SLに映像信号となる信号電位と基準電位を供給する水平セレクタ（信号ドライバ）3とを備えている。

40

【0012】

[画素の回路構成]

50

図2は、図1に示した表示装置に含まれる画素2の具体的な構成及び結線関係を示す回路図である。図示するように、この画素2は有機ELデバイスなどで代表される発光素子ELと、サンプリングトランジスタTr1と、ドライフトランジスタTrdと、画素容量Csとを含む。サンプリングトランジスタTr1は、その制御端(ゲート)が対応する走査線WSに接続し、一对の電流端(ソース及びドレイン)の片方が対応する信号線SLに接続し、他方がドライフトランジスタTrdの制御端(ゲートG)に接続する。ドライフトランジスタTrdは、一对の電流端(ソースS及びドレイン)の一方が発光素子ELに接続し、他方が対応する給電線VLに接続している。本例では、ドライフトランジスタTrdがNチャンネル型であり、そのドレインが給電線VLに接続する一方、ソースSが出力ノードとして発光素子ELのアノードに接続している。発光素子ELのカソードは所定の

10

【0013】

かかる構成において、サンプリングトランジスタTr1は走査線WSから供給された制御信号に応じて導通し、信号線SLから供給された信号電位をサンプリングして画素容量Csに保持する。ドライフトランジスタTrdは、第1電位(高電位Vdd)にある給電線VLから電流の供給を受け画素容量Csに保持された信号電位に応じて駆動電流を発光素子ELに流す。ライトスキャナ4は、信号線SLが信号電位にある時間帯にサンプリングトランジスタTr1を導通状態にするため、所定のパルス幅の制御信号を走査線WSに出力し、以って画素容量Csに信号電位を保持すると同時にドライフトランジスタTrd

20

【0014】

の移動度 μ に対する補正を信号電位に加える。この後ドライフトランジスタTrdは画素容量Csに書き込まれた信号電位Vsigに応じた駆動電流を発光素子ELに供給し、発光動作に入る。

画素2(画素回路)は、上述した移動度補正機能に加え閾電圧補正機能も備えている。即ち電源スキャナ6は、サンプリングトランジスタTr1が信号電位Vsigをサンプリングする前に、第1タイミングで給電線VLを第1電位(高電位Vdd)から第2電位(低電位Vss)に切替える。またライトスキャナ4は同じくサンプリングトランジスタTr1が信号電位Vsigをサンプリングする前に、第2タイミングでサンプリングトランジスタTr1を導通させて信号線SLから基準電位VrefをドライフトランジスタTrd

30

【0015】

のゲートGに印加すると共にドライフトランジスタTrdのソースSを第2電位(Vss)にセットする。電源スキャナ6は第2タイミングの後の第3タイミングで給電線VLを第2電位Vssから第1電位Vddに切替えて、ドライフトランジスタTrdの閾電圧Vthに相当する電圧を画素容量Csに保持する。かかる閾電圧補正機能により、本表示装置は画素毎にばらつくドライフトランジスタTrdの閾電圧Vthの影響をキャンセルすることができる。

40

【0016】

[タイミングチャート1]

画素2は、さらにブートストラップ機能も備えている。即ちライトスキャナ4は画素容量Csに信号電位Vsigが保持された段階で走査線WSに対する制御信号の印加を解除し、サンプリングトランジスタTr1を非導通状態にしてドライフトランジスタTrdのゲートGを信号線SLから電氣的に切り離し、以ってドライフトランジスタTrdのソースSの電位変動にゲートGの電位が連動し、ゲートGとソースS間の電圧Vgsを一定に維持することができる。

【0017】

50

走査線WSには、サンプリングトランジスタTr1をオンするための制御信号パルスが印加される。この制御信号パルスは画素アレイ部の線順次走査に合わせて1フレーム(1f)周期で走査線WSに印加される。この制御信号パルスは1水平走査周期(1H)の間に二発のパルスを含んでいる。最初のパルスを第一パルスP1とし、後続のパルスを第二パルスP2と呼ぶ場合がある。給電線VLは同じように1フレーム周期(1f)で高電位Vddと低電位Vssとの間で切替る。信号線SLには1水平走査周期(1H)内で信号電位Vsigと基準電位Vrefが切替る映像信号を供給している。

【0018】

図3のタイミングチャートに示すように、画素は前のフレームの発光期間から当該フレームの非発光期間に入り、そのあと当該フレームの発光期間となる。この非発光期間で準備動作、閾電圧補正動作、信号書込動作、移動度補正動作などを行う。

10

【0019】

前フレームの発光期間では、給電線VLが高電位Vddにあり、ドライブトランジスタTrdが駆動電流Idsを発光素子ELに供給している。駆動電流Idsは高電位Vddにある給電線VLからドライブトランジスタTrdを介して発光素子ELを通り、カソードラインに流れ込んでいる。

【0020】

続いて当該フレームの非発光期間に入るとまずタイミングT1で給電線VLを高電位Vddから低電位Vssに切替る。これにより給電線VLはVssまで放電され、さらにドライブトランジスタTrdのソースSの電位はVssまで下降する。これにより発光素子ELのアノード電位(即ちドライブトランジスタTrdのソース電位)は逆バイアス状態となるため、駆動電流が流れなくなり消灯する。またドライブトランジスタのソースSの電位降下に連動してゲートGの電位も降下する。

20

【0021】

続いてタイミングT2になると、走査線WSを低レベルから高レベルに切替ることで、サンプリングトランジスタTr1が導通状態になる。この時信号線SLは基準電位Vrefにある。よってドライブトランジスタTrdのゲートGの電位は導通したサンプリングトランジスタTr1を通じて信号線SLの基準電位Vrefとなる。この時ドライブトランジスタTrdのソースSの電位はVrefよりも十分低い電位Vssにある。この様にしてドライブトランジスタTrdのゲートGとソースSとの間の電圧VgsがドライブトランジスタTrdの閾電圧Vthより大きくなるように、初期化される。タイミングT1からタイミングT3までの期間T1-T3はドライブトランジスタTrdのゲートG/ソースS間電圧Vgsを予めVth以上に設定する準備期間である。

30

【0022】

この後タイミングT3になると、給電線VLが低電位Vssから高電位Vddに遷移し、ドライブトランジスタTrdのソースSの電位が上昇を開始する。やがてドライブトランジスタTrdのゲートG/ソースS間電圧Vgsが閾電圧Vthとなった所で電流がカットオフする。この様にしてドライブトランジスタTrdの閾電圧Vthに相当する電圧が画素容量Csに書き込まれる。これが閾電圧補正動作である。この時電流がもっぱら画素容量Cs側に流れ、発光素子ELには流れないようにするため、発光素子ELがカットオフとなるようにカソード電位Vcathを設定しておく。

40

【0023】

タイミングT4では走査線WSが高レベルからローレベルに戻る。換言すると、走査線WSに印加された第一パルスP1が解除され、サンプリングトランジスタはオフ状態になる。以上の説明から明らかなように、第一パルスP1は閾電圧補正動作を行うために、サンプリングトランジスタTr1のゲートに印加される。

【0024】

この後信号線SLが基準電位Vrefから信号電位Vsigに切り換る。続いてタイミングT5で走査線WSが再びローレベルから高レベルに立上る。換言すると第二パルスP2がサンプリングトランジスタTr1のゲートに印加される。これによりサンプリング

50

トランジスタ T_{r1} は再びオンし、信号線 SL から信号電位 V_{sig} をサンプリングする。よってドライブトランジスタ T_{rd} のゲート G の電位は信号電位 V_{sig} になる。ここで発光素子 E_L は始めカットオフ状態（ハイインピーダンス状態）にあるためドライブトランジスタ T_{rd} のドレインとソースの間に流れる電流は専ら画素容量 C_s と発光素子 E_L の等価容量に流れ込み充電を開始する。この後サンプリングトランジスタ T_{r1} がオフするタイミング T_6 までに、ドライブトランジスタ T_{rd} のソース S の電位は V だけ上昇する。この様にして映像信号の信号電位 V_{sig} が V_{th} に足し込まれる形で画素容量 C_s に書き込まれる共に、移動度補正用の電圧 V が画素容量 C_s に保持された電圧から差し引かれる。よってタイミング T_5 からタイミング T_6 まで期間 $T_5 - T_6$ が信号書込期間&移動度補正期間となる。換言すると、走査線 WS に第二パルス P_2 が印加されると、信号書込動作及び移動度補正動作が行われる。信号書込期間&移動度補正期間 $T_5 - T_6$ は、第二パルス P_2 のパルス幅に等しい。即ち第二パルス P_2 のパルス幅が移動度補正期間を規定している。

10

【0025】

この様に信号書込期間 $T_5 - T_6$ では信号電位 V_{sig} の書込みと補正量 V の調整が同時に行われる。 V_{sig} が高いほどドライブトランジスタ T_{rd} が供給する電流 I_{ds} は大きくなり、 V の絶対値も大きくなる。従って発光輝度レベルに応じた移動度補正が行われる。 V_{sig} を一定とした場合、ドライブトランジスタ T_{rd} の移動度 μ が大きいほど V の絶対値が大きくなる。換言すると移動度 μ が大きいほど画素容量 C_s に対する負帰還量 V が大きくなるので、画素毎の移動度 μ のばらつきを取り除くことができる。

20

【0026】

最後にタイミング T_6 になると、前述したように走査線 WS が低レベル側に遷移し、サンプリングトランジスタ T_{r1} はオフ状態となる。これによりドライブトランジスタ T_{rd} のゲート G は信号線 SL から切り離される。このときドレイン電流 I_{ds} が発光素子 E_L を流れ始める。これにより発光素子 E_L のアノード電位は駆動電流 I_{ds} に応じて上昇する。発光素子 E_L のアノード電位の上昇は、即ちドライブトランジスタ T_{rd} のソース S の電位上昇に他ならない。ドライブトランジスタ T_{rd} のソース S の電位が上昇すると、画素容量 C_s のブートストラップ動作によりドライブトランジスタ T_{rd} のゲート G の電位も連動して上昇する。ゲート電位の上昇量はソース電位の上昇量に等しくなる。ゆえに発光期間中ドライブトランジスタ T_{rd} のゲート G /ソース S 間の入力電圧 V_{gs} は一定に保持される。このゲート電圧 V_{gs} の値は信号電位 V_{sig} に閾電圧 V_{th} 及び移動量 μ の補正をかけたものとなっている。ドライブトランジスタ T_{rd} は飽和領域で動作する。即ちドライブトランジスタ T_{rd} は、ゲート G /ソース S 間の入力電圧 V_{gs} に応じた駆動電流 I_{ds} を出力する。このゲート電圧 V_{gs} の値は信号電位 V_{sig} に閾電圧 V_{th} 及び移動量 μ の補正をかけたものとなっている。

30

【0027】

[タイミングチャート2]

図4は、図2に示した画素2の動作説明に供する他のタイミングチャートである。基本的には図3に示したタイミングチャートと同様であり、対応する部分には対応する参照番号を付してある。異なる点は、閾電圧補正動作を複数の水平期間に渡って時分割的に繰り返し行っていることである。図4のタイミングチャートの例では、1H期間毎の V_{th} 補正動作を2回行っている。画面部が高精細化すると、画素数が増えこれに伴って走査線数も増加する。走査線本数の増加により1H期間が短くなる。このように線順次走査が高速化すると、1H期間では V_{th} 補正動作が完了しない場合がある。そこで図4のタイミングチャートでは、閾電圧補正動作を時分割的に2回行って、ドライブトランジスタ T_{rd} のゲート G とソース S との間の電位 V_{gs} が確実に V_{th} まで初期化できるようにしている。なお、 V_{th} 補正の繰り返し回数は2回に限られるものではなく、必要に応じ時分割数を増やすことができる。

40

【0028】

[受光回路の参考例]

50

図5は、受光回路の参考例を示す模式的な回路図である。図示するように、この受光回路は1個の受光素子PDと、3個のトランジスタTrd'、Tr3'、Tr6'と、1個の保持容量Cs'とで構成されている。受光素子PDはフォトダイオードなどの二端子型素子であり、そのカソードはドライブトランジスタTrd'のゲートに接続している。またアノードは接地されている。保持容量Cs'は受光素子PDと並列に接続されている。受光素子PDのカソードと電源Vddとの間にリセット用のトランジスタTr6'が挿入されている。ドライブトランジスタTrd'はNチャンネル型で、そのドレインが電源Vddに接続している。ソースは読み取り用のトランジスタTr3'を介して信号線SL'に接続している。

【0029】

10

引き続き図5を参照して、この受光回路の動作を簡潔に説明する。まず最初にリセットトランジスタTr6'をオンして、受光素子PDのカソードをVddにリセットする。その後リセットトランジスタTr6'をオフする。これにより、受光素子PDはアノードよりカソードの電位が高くなる逆バイアス状態に置かれる。

【0030】

続いて光源（図示せず）から光が入射し、受光素子PDの受光動作が開始する。受光素子PDは受光量に応じカソードからアノードに向かって光リーク電流が流れ、保持容量Cs'が放電されていく。これによりドライブトランジスタTrd'のゲート電位が低下していく。受光量が大きく光リーク電流が増加するほど、ドライブトランジスタTrd'のゲート電位の低下が顕著になる。

20

【0031】

この後読み取りトランジスタTr3'がオンし、ドライブトランジスタTrd'から信号線SL'に向かって電流が流れる。この電流は信号線SL'に接続している電流計Iによって測定される。この測定された電流量は、受光素子PDの受光量に応じて変化する。本例では受光量が大きくなるほど電流量は小さくなる。受光量は光源の輝度に比例している。従って測定された電流量は、光源の発光輝度を表す輝度信号となっている。このようにして、受光回路は、受光素子をドライブトランジスタTrd'で駆動することにより、光源（発光素子）の輝度信号を信号線SL'に取り出している。換言すると、ドライブトランジスタTrd'は本受光回路のソースフォロアとして動作している。

【0032】

30

第一実施形態

[パネルの全体構成]

図6は、本発明の第一実施形態に係る表示装置の主要部となるパネルを示す全体構成図である。本表示装置は、基本的に、図2に示した参考例に係る画素回路に、同じく図5に示した参考例に係る受光回路を組み込んだ構成である。但し、図5に示した受光回路は素子数が多く、これをそのまま図2に示した各画素にレイアウトするのは歩留まりなどを考慮すると非常に困難である。そこで本発明の第一実施形態では、可能な限り発光回路側と受光回路側とで素子の兼用化を図り、以って画素回路を必要最小限の素子数に抑えつつ、受光素子の組み込みを実現したものである。

【0033】

40

第一実施形態に係る表示装置は、基本的に画面部と、駆動部と、信号処理部とからなる。図6は、本表示装置のうち、特に画面部と駆動部を形成したパネルを表している。図示するように、画面部1は、行状の走査線WSと、列状の信号線SLと、各走査線WSと各信号線SLとが交差する部分に配された行列状の画素2とからなる。なお本実施形態は、走査線WSと並行に給電線VLが形成されている。また、走査線WSと並行に追加の走査線SSが形成されている。

【0034】

駆動部は、画面部1を囲むようにパネルの周辺部に配されている。駆動部は水平セレクタ（ドライバ）3とライトスキャナ4と電源スキャナ6とセンサスキャナ8とで構成されている。ライトスキャナ4は各走査線WSに順次制御信号を供給する。ドライバ3は、各

50

信号線 $S L$ に映像信号を供給する。この映像信号は、信号電位 $V s i g$ と基準電位 $V r e f$ に加え所定のリセット電位 $V r e s e t$ を含んでいる。電源スキャナ 6 は給電線 $V L$ に高電位 $V d d$ と低電位 $V s s$ とで切り換わる電源電圧を供給している。センサスキャナ 8 はライトスキャナ 4 に同期して追加の走査線 $S S$ に追加の制御信号を順次供給している。

【 0 0 3 5 】

画素 2 は、走査線 $W S$ から供給された制御信号に応じて選択された時、信号線 $S L$ から映像信号の信号電位 $V s i g$ を取り込むと共に、少なくとも発光素子 $E L$ と受光素子 $P D$ とドライブトランジスタ $T r d$ とを含んでいる。発光素子 $E L$ は例えば有機 $E L$ デバイスである。受光素子 $P D$ は例えば $P I N$ ダイオードである。但し本発明はこれに限られるものではなく、種々の発光デバイス及び受光デバイスを採用することができる。

10

【 0 0 3 6 】

ドライブトランジスタ $T r d$ は、画素 2 に取り込んだ映像信号 $V s i g$ に応じた駆動電流を発光素子 $E L$ に出力して発光させる一方、発光の輝度を検出した受光素子 $P D$ から出力される輝度信号を取り出す。このように、本実施形態に係る画素は、一つのドライブトランジスタ $T r d$ で発光素子 $E L$ と受光素子 $P D$ の駆動を兼用した構成となっており、その分素子数を削減できる。パネルとは別に配された信号処理部（図示せず）は、取り出された輝度信号に応じて映像信号を補正し、且つ補正された映像信号を駆動部のドライバ 3 に供給する。

【 0 0 3 7 】

画素 2 は、上述した基本要素である発光素子 $E L$ 、受光素子 $P D$ 、ドライブトランジスタ $T r d$ に加え、サンプリングトランジスタ $T r 1$ 、読み出しトランジスタ $T r 3$ 及び画素容量 $C s$ を備えている。サンプリングトランジスタ $T r 1$ はそのゲートが走査線 $W S$ に接続している。サンプリングトランジスタ $T r 1$ の一対の電流端（ソース/ドレイン）は信号線 $S L$ とドライブトランジスタ $T r d$ のゲートとの間に接続している。読み取り用トランジスタ $T r 3$ は、そのゲートが追加の走査線 $S S$ に接続している。読み取り用トランジスタ $T r 3$ の一対の電流端（ソース/ドレイン）は信号線 $S L$ とドライブトランジスタ $T r d$ のソースとの間に接続している。画素容量 $C s$ は、ドライブトランジスタ $T r d$ のゲートとソースとの間に接続している。この他補助容量 $C s u b$ がドライブトランジスタ $T r d$ のソースと接地との間に接続している。また発光素子 $E L$ の等価容量を $C o l e d$ で表してある。

20

30

【 0 0 3 8 】

ドライブトランジスタ $T r d$ は、サンプリングトランジスタ $T r 1$ を介して取り込んだ映像信号がゲートに印加される。発光素子 $E L$ はドライブトランジスタ $T r d$ のゲートに印加された映像信号の信号電位 $V s i g$ に応じてドライブトランジスタ $T r d$ のソースから出力される駆動電流によって発光する。受光素子 $P D$ は、ドライブトランジスタ $T r d$ のゲートに接続しており、ドライブトランジスタ $T r d$ はソースフォロアとして動作し、そのソースから輝度信号を出力する。

【 0 0 3 9 】

画素 2 に含まれるドライブトランジスタ $T r d$ は、発光期間と受光期間で時分割的に動作する。発光期間では、ドライブトランジスタ $T r d$ は当該画素 2 に含まれる発光素子 $E L$ に駆動電流を出力して発光させる。一方、受光期間では当該画素 2 に含まれる受光素子 $P D$ が当該画素とは異なる別の画素に含まれる発光素子の発光の輝度を検出して輝度信号を出力する。この場合ドライブトランジスタ $T r d$ は当該画素 2 に含まれる受光素子 $P D$ から出力される輝度信号を取り出すことになる。好ましくは、受光期間では、当該画素 2 に含まれる受光素子 $P D$ が当該画素 2 と隣接する画素に含まれる発光素子の発光の輝度を検出して輝度信号を出力するようにしている。

40

【 0 0 4 0 】

本実施形態では、ドライブトランジスタ $T r d$ は、受光素子 $P D$ から取り出した輝度信号を読み出し用トランジスタ $T r 3$ を介して信号線 $S L$ に供給している。パネルの外部に配された信号処理部（図示せず）は、信号線 $S L$ から輝度信号を取り込み、これに応じて

50

映像信号を補正し、且つ補正された映像信号を駆動部のドライバ3に供給する。信号処理部は、初期に受光素子PDから出力された第一の輝度信号と、初期から所定時間経過後に受光素子PDから出力された第二の輝度信号とを比較して発光輝度の低下分を求めている。更に求めた発光輝度の低下分を補償するように映像信号を補正して駆動部のドライバ3に出力する。

【0041】

以上の説明から明らかなように、第一実施形態では、画素2のドライブトランジスタTrdを受光素子PDのソースフォロアとして用いている。また画素容量Csも発光素子EL側と受光素子PD側とで共通化している。更に受光素子PDから得られる輝度信号を出力する配線も、信号線SLを兼用する構成としている。結果として、図2に示した参考例の画素回路に新たに追加する素子は、受光素子PD(フォトダイオード)と読み取り用のトランジスタTr3のみである。ただ、駆動部側はライトスキャナ4及び電源スキャナ6に加え、読み取り用トランジスタTr3を線順次走査するためにセンサスキャナ8が追加になる。なお、画面部1及び駆動部は例えば薄膜トランジスタ(TFT)基板に集積形成可能である。画素2に含まれる薄膜トランジスタはTFTで構成することができる。TFTとしては、例えば600以下の比較的低温で形成可能なポリシリコン薄膜トランジスタ(LTPSTFT)を採用することができる。

【0042】

[動作]

続いて図7乃至図9を参照して、図6に示した表示装置の動作を説明する。なお、発光動作は図2に示した参考例に係る表示装置と同一である。但し、発光期間で通常の画素動作を行う時には、読み取り用トランジスタTr3は常にオフ状態にする。またフォトダイオードPDは最も感度が悪くなるように、カソードに正の電圧を印加し、逆バイアス状態としておく。ここでは、図7乃至図9を参照して、受光動作を詳細に説明する。

【0043】

[リセット動作]

受光期間ではまず図7に示すようにリセット動作を行う。初めにカソード電位Vcathを上げるなどして、発光素子ELを完全にカットオフさせる。この状態でサンプリングトランジスタTr1をオンして、ドライブトランジスタTrdのゲートに信号線SLからリセット電位Vresetを書き込む。なお信号線SLにはドライバ3が接続している。ドライバ3は信号源Vと電流計Iを含んでいる。リセット動作では、信号源Vから信号線SLにリセット電位Vresetを供給している。このリセット動作により、画素2に含まれる受光回路は初期化される。

【0044】

[バックグランド測定]

続いて図8のバックグランド測定に進む。図8は互いに隣り合う一対の画素を表している。一方の画素は受光動作を行う当該画素2Aであり、他方はこの当該画素2Aに隣り合う隣接画素2Bである。バックグランド測定では、当該画素のサンプリングトランジスタTr1をオフする一方、読み取り用トランジスタTr3をオンする。このとき当該画素2Aの信号線SLは電流計Iに接続しておく。一方隣接画素2Bの発光素子ELにはドライバ3Bから定電流Ioledを供給しておく。この定電流Ioledは発光素子ELが発光しない微弱な電流となっている。

【0045】

この状態では、当該画素2Aの受光素子PDは基本的にノイズ以外の光は受光しない。当該画素2Aの受光素子PDに光が入射しない状態で、ドライブトランジスタTrdのゲート電位(即ちリセット電位Vreset)をソースフォロア駆動にて取り出し、オン状態にある読み取り用トランジスタTr3を介して信号線SL側に出力する。信号線SLに出力された電流は電流計Iで測定され、輝度信号としてメモリに格納される。

[輝度測定]

【0046】

図9は輝度測定動作を表している。この輝度測定では、隣接画素2Bの発光素子ELを発光させて、その輝度を当該画素2Aの受光素子PDで検出する。前述したように、発光させる発光素子ELは、輝度測定を行う当該画素2Aの隣接画素2Bのものとする。

【0047】

隣接画素2Bの発光素子ELを発光させるため、読み取りトランジスタTr3をオンしておく。そして隣接画素2Bに対応する信号線SLにはドライバ3Bの定電流源Iから定電流Ioledを流す。この場合の電流レベルは発光素子ELが高輝度で発光する白レベルとする。信号線SLに供給された定電流は読み取り用トランジスタTr3を介して発光素子ELに流れる。隣接画素2Bの発光素子ELはこの定電流に応じて発光する。

【0048】

この隣接画素2Bの発光を、当該画素2Aの受光素子PDで受光する。この受光素子PDを構成するフォトダイオードには前述したリセット動作で逆バイアスが印加されている。よって受光素子PDに光が照射すると、光リーク電流が流れる。そのため、当該画素2AのドライブトランジスタTrdのゲート電位は光リーク電流により上昇し、これに対応する電圧がドライブトランジスタTrdのソースフォロア動作にて信号線SLに輝度信号として出力される。この輝度信号もパネル内部もしくは外部のメモリに格納される。この受光動作を一定期間行い、その出力電圧(輝度信号)をバックグラウンド測定時の輝度信号と比較し、その差分により正味の発光輝度を算出する。以上により、画素単位でその発光輝度を測定することが可能になる。

【0049】

[信号補正動作]

図10は、本発明の第一実施形態に係る表示装置の全体構成を示す模式的なブロック図である。図示するように、本表示装置は、基本的に画面部1と、駆動部と、信号処理部10とからなる。画面部(画素アレイ部)1及び駆動部は、図6に示した構成となっており、パネル0として同一基板上に集積形成されている。

【0050】

画面部1に含まれる個々の画素は、図7を参照して説明したように発光素子ELと受光素子PDを備えている。発光素子ELは対応する走査線から供給された制御信号に応じて選択されたとき、対応する信号線から映像信号を取り込み、且つ取り込んだ映像信号に応じて発光する。一方受光素子PDは、隣接する画素に含まれる発光素子の発光輝度を検出して対応する輝度信号Aを信号線に出力する。

【0051】

信号処理部(DSP)10は、各受光素子PDから出力された輝度信号に応じて映像信号を補正し、且つ補正された映像信号を駆動部のドライバに供給する。本実施形態では、各受光素子PDと信号処理部10との間にADCコンバータ(ADC)9が挿入されている。このADC9は、受光素子PDから出力されたアナログの輝度信号Aをデジタルの輝度信号(輝度データ)に変換して、デジタル信号処理部(DSP)10に供給している。

【0052】

本発明によれば信号処理部10は、受光素子PDから出力された輝度信号Aに応じて映像信号を補正し、且つ補正された映像信号Bを駆動部のドライバに供給している。これにより、パネル0は輝度ムラが補正された画像Cを表示できる。係る構成により、画素の輝度劣化を映像信号の補正で補うことが可能となり、従来問題となっていた「焼き付き」などの画質不良を防ぐことができる。特に本発明では、受光素子PDは、各画素の発光輝度を検出して対応する輝度信号を出力している。個々の画素毎に発光輝度を検出しているため、画面上で局所的な輝度ムラが表れる場合などでも、画素単位で映像信号の補正を行うことにより、局所的な輝度ムラを修正できる。

【0053】

以上の説明から明らかのように、本発明ではパネル0の画素毎に受光素子PDを設ける。この受光素子PDを用いて、個々の画素の輝度劣化を測定し、その劣化度合いに合わせて映像信号のレベルを調整する。これにより「焼き付き」を修正した画像を画面部1に表示

10

20

30

40

50

することができる。図10では、焼き付きの生じた表示パターンAと、焼き付き補正後の映像信号のパターンBと焼き付き修正後の表示パターンCとが模式的に表されている。パターンAとパターンBのムラがキャンセルし合ってムラのないパターンCが得られる。

【0054】

[焼き付き現象]

図11は、本発明が処理対象とする「焼き付き」を説明する模式図である。(A1)は、焼き付きの原因となるパターン表示を表している。画面部1に例えば図示のようなウィンドウを表示する。白抜き部分のウィンドウの部分の画素は高輝度で発光を継続する一方、周辺の黒枠部分の画素は非発光状態に置かれる。このウィンドウパターンが長時間に亘って表示されると、白抜き部分の画素の輝度劣化が進行する一方、黒枠部分の画素の輝度劣化は相対的に進行が遅い。

10

【0055】

(A2)は、(A1)に示したウィンドウパターン表示を消去して、画面部1に全面ベタのラスタ表示を行った状態を表している。局所的な輝度劣化がなければ、画面部1にラスタ表示を行うと全面均一な輝度分布が得られるはずである。しかし実際には前に白抜き表示した中央部分の画素の輝度劣化が進行しているため、中央部分の輝度が周辺部分の輝度に比べて低くなってしまい、図示のように「焼き付き」となって表れる。

【0056】

[発光輝度の検出動作]

図12は、画素輝度の検出動作を示す模式図である。図示するように、本実施形態では点順次方式で個々の画素の発光輝度検出を行っている。点順次動作の進行方向は、画面部1において、左上の画素から右下の画素までラスタ方式で行う。なお図示を簡略化するため、画面部1は5行5列25個の画素2で構成している。実際の表示装置は例えば数百万個の画素を含んでいる。

20

【0057】

最初のフレーム1で画面部1の左上に位置する画素2を発光させる一方、画面部1に属する残りの画素2は全て非発光状態にする。これにより受光素子は、画面部1の左上隅に位置する画素2の発光輝度を検出できる。

【0058】

次のフレーム2に進むと、左上から2番目の画素2のみが発光し、その輝度を検出する。以下順に進行し、フレーム5では右上隅に位置する画素2の発光輝度が検出できる。続いてフレーム6では2行目の画素の発光輝度検出が行われ、フレーム7から順にフレーム10に進む。フレーム10では上から2行目で右端に位置する画素2の発光輝度が検出できる。このようにしてフレーム1からフレーム25で、画面部1を構成する25個の画素2の発光輝度を点順次で検出可能である。例えばフレーム周波数を30Hzとすると、約1秒弱で全ての画素2の発光輝度を検出できる。

30

【0059】

以上の説明から明らかなように、本発明では1画素ずつ点順次に発光させている。なおカラー表示装置の場合、1画素に含まれる発光素子はRGBいずれかの光を発光する。この場合、個々の色の画素(サブピクセル)毎に発光輝度の検出を行うことが望ましい。場合によっては、RGB3色のサブピクセルを合わせたピクセル毎に発光輝度検出を行うこともできる。

40

【0060】

[焼き付き補正処理]

図13は、図11に示した「焼き付き」の補正動作を示す模式図である。(O)は本表示装置の信号処理部に外部から入力される映像信号を表している。図示の例では、全面ベタの映像信号である。

【0061】

(A)は、もともと図11に示したような「焼き付き」が生じている画面部に、(O)で示した映像信号を表示した場合の輝度分布を表している。全面ベタの映像信号を入力し

50

ても、パネルの画面部に局所的な焼き付きがあるので、中央の窓の部分の輝度が周辺の枠の部分に比べて暗くなっている。

【 0 0 6 2 】

(B) は外部から入力した映像信号 (O) を各画素の発光輝度の検出結果に従って補正した映像信号を表している。(B) に示した焼き付け補正後の映像信号は、中央の窓部の画素に書き込まれる映像信号のレベルが相対的に高く補正され、周辺の枠の部分の画素に書き込まれる映像信号のレベルは相対的に低く補正されている。このように (A) で示した焼き付きによる負の輝度分布をキャンセルするように、(B) で示した正の輝度分布を有する映像信号となるように補正する。

【 0 0 6 3 】

(C) は、焼き付け補正後の映像信号を画面部に表示した状態を模式的に表している。パネルの画面部に残された焼き付きによる不均衡な輝度分布は、焼き付け補正用の映像信号によって補償され、均一な輝度分布の画面が得られる。

【 0 0 6 4 】

初めに、パネル出荷前に 1 画素ずつ点灯させ、各画素の輝度データを取得する。ここで用いる信号電圧は各画素にて同一の電圧を用いる。ただし、サブ画素毎に点灯させる場合は R G B 各色にて信号電圧が異なっても構わない。

【 0 0 6 5 】

ある画素を発光させ、その輝度を受光素子にて受光し、得られた輝度信号を電圧データに変換する。その後信号増幅を行い、アナログデジタル変換を行い、メモリーにそのデータを記憶させる。この一連の動作を全画素に対して行う。その後パネル出荷後など、パネルを発光させある程度の時間が経過した段階で、上記同様の動作を行い、焼き付け後の画素輝度データを取得する。この時入力する信号電圧は、初期にて用いた値と同値の信号を入力する。また、画素駆動動作も初期と同様の動作にて行う。これにより、発光素子の輝度効率の劣化を正確に測定することができる。ここで、初期と同様の一定信号を用いるために、経過時間後の補正は、パネルに映像信号が入ってきていない時間帯を用いる。例えば、モニターとして動作していない時間帯である。ノートパソコンや携帯電話ではカバーを閉じた時間でも良い。

【 0 0 6 6 】

この様にして得られた、初期と時間経過後の画素輝度データと比較し、電流の劣化量を算出する。この電流劣化データをもとに、入力された映像信号に対して、各画素の焼き付きを補正する処理を施し、補正をかけた信号電圧をパネルに入力する。その結果、図 1 3 に示すように焼き付きの無い高ユニフォーミティの画像を得る事ができる。以上により、画素ごとの輝度劣化を検出し、信号データに補正をかけることで焼き付きのない画面を得る事ができる。これにより自発光パネルの課題であった焼き付きを対策できる。本発明により、有機 E L パネルにおいて、パネルシステムに受光素子を設け、画素毎に発光させ、画素の輝度を測定する。この測定を出荷前とその後一定の発光時間が経過した段階にて行い、互いのデータを比較することで、画素毎の輝度劣化量を求める。この輝度劣化量をもとに入力映像データに対して焼き付け補正を行い、パネルに入力する。以上により、有機 E L 素子の輝度効率劣化を補正でき、焼き付きを補正した高画質なパネルを得ることができる

【 0 0 6 7 】

第二実施形態

[表示装置のパネルの構成]

図 1 4 は、本発明に係る表示装置の第二実施形態を示す模式的なブロック図である。理解を容易にするため、図 6 に示した第一実施形態のパネルと対応する部分には対応する参照番号を付してある。異なる点は、受光素子 P D のアノードとドライブトランジスタ T r d のゲートとの間にシャッター用のトランジスタ T r 6 を挿入したことである。このシャッター用トランジスタ T r 6 は受光期間に限りオンして受光素子 P D から出力される光リーク電流をドライブトランジスタ T r d のゲートに印加するようにしている。受光期間以

10

20

30

40

50

外の期間（発光期間及び補正期間を含む）では、このシャッター用トランジスタ $T r 6$ をオフして、受光素子 $P D$ が発光素子 $E L$ の発光動作に悪影響を与えないようにしている。なお本実施形態でも受光素子 $P D$ は $P I N$ ダイオードを用いている。但し本発明はこれに限られるものではなく、別のタイプの受光素子を組み込んで構わない。場合によっては、発光素子 $E L$ を受光素子として兼用することも可能である。画面部や駆動部を集積形成するパネル基板としては、一般的には $L T P S T F T$ 基板が用いられる。但し本発明はこれに限られるものではなく、 $a - S i T F T$ 基板や単結晶 $M O S$ 基板であっても構わない。

【 0 0 6 8 】

第三実施形態

[パネルの構成]

図 1 5 は、本発明に係る表示装置の第三実施形態を示す回路図である。理解を容易にするため、図 6 に示した第一実施形態のパネルに対応する部分には対応する参照番号を付してある。図 1 5 は、説明の都合上当該画素 2 A に加え、これに隣接する画素 2 B の一部も表してある。図 6 に示した第一実施形態のパネルと異なる点は、画素 2 A に 2 個のスイッチングトランジスタ $T r 4$, $T r 5$ が追加されていることである。一方のスイッチングトランジスタ $T r 4$ は P チャンネル型で、一对の電流端がドライブトランジスタ $T r d$ のソースと発光素子 $E L$ のアノードとの間に接続している。スイッチングトランジスタ $T r 4$ のゲートは走査線 $S S$ に接続している。他方のスイッチングトランジスタ $T r 5$ は N チャンネル型で、一对の電流端が当該画素 2 A の発光素子 $E L$ のアノードと、隣接画素 2 B の信号線 $S L$ との間に接続している。スイッチングトランジスタ $T r 5$ のゲートは走査線 $S S$ に接続している。

【 0 0 6 9 】

一对のスイッチングトランジスタ $T r 4$, $T r 5$ は走査線 $S S$ に印加される制御信号に従って相補的に動作する。当該画素 2 A の発光期間ではスイッチングトランジスタ $T r 4$ がオンする一方、受光期間ではスイッチングトランジスタ $T r 5$ がオンする。発光期間では、当該画素 2 A の発光素子 $E L$ はドライブトランジスタ $T r d$ によって映像信号に応じた輝度で発光する。一方受光期間では、スイッチングトランジスタ $T r 5$ がオンし、隣接画素 2 B の信号線 $S L$ から供給される定電流に応じて一定輝度で発光する。発光素子 $E L$ の発光は、当該画素 2 A に含まれる受光素子 $P D$ によって受光される。

【 0 0 7 0 】

[パネルの動作]

図 1 6 は、図 1 5 に示した表示装置の動作説明に供する模式図である。この模式図は当該画素 2 A と隣接画素 2 B を表している。前述したように受光期間では、当該画素 2 A の発光素子 $E L$ が、隣接画素 2 B に対応する信号線 $S L B$ から供給される定電流 $I o l e d$ によって一定輝度で発光する。

【 0 0 7 1 】

当該画素 2 A に含まれている受光素子 $P D$ は、同じく当該画素の発光素子 $E L$ からの発光を受光し、これに応じた光リーク電流を画素容量 $C s$ に充電すると共にドライブトランジスタ $T r d$ のゲートに印加する。ドライブトランジスタ $T r d$ はソースフォロアとして動作し、画素容量 $C s$ に蓄積された光リーク電流量に応じた電流を当該画素 2 A の信号線 $S L A$ に輝度信号として出力する。

【 0 0 7 2 】

以上の説明から明らかなように、本実施形態では当該画素 2 A に含まれるドライブトランジスタ $T r d$ は発光期間と受光期間で時分割的に動作する。発光期間では、ドライブトランジスタ $T r d$ は当該画素 2 A に含まれる発光素子 $E L$ に駆動電流を出力して発光させる。一方受光期間では、当該画素 2 A に含まれる受光素子 $P D$ が同じく当該画素 2 A に含まれる発光素子 $E L$ の発光の輝度を検出して輝度信号（光リーク電流）を出力する。ドライブトランジスタ $T r d$ は、当該画素 2 A に含まれる受光素子 $P D$ から出力された輝度信号を取り出して信号線 $S L A$ 側に出力する。

10

20

30

40

50

【 0 0 7 3 】

発光期間では、当該画素 2 A に含まれる発光素子 E L が映像信号に応じてドライブトランジスタ T r d から出力される駆動電流によって発光する。一方受光期間では、当該画素 2 A に含まれる発光素子 E L がドライブトランジスタ T r d とは別経路で供給される定電流 I o l e d (白) によって発光する。このとき当該画素 2 A に含まれる受光素子 P D が同じく当該画素 2 A に含まれ且つ定電流 I o l e d (白) により発光する発光素子 E L の輝度を検出して輝度信号を信号線 S L A に出力する。本実施形態の場合、隣接する画素に対応する信号線 S L B が上述した別経路として当該画素 2 A に含まれる発光素子 E L に定電流を供給している。

【 0 0 7 4 】

第四実施形態

[パネルの構成]

図 1 7 は、本発明に係る表示装置の第四実施形態を示すパネル模式図である。理解を容易にするため、図 1 5 に示した第三実施形態のパネルと対応する部分には対応する参照番号を付してある。異なる点は、スイッチングトランジスタ T r 5 の接続先が、隣接画素の信号線ではなく、当該画素に対応して配された電流入力ライン I L となっていることである。本実施形態では、この電流入力ライン I L が上述した別経路となって受光期間で発光素子 E L に定電流 I o l e d (白) を供給している。

[動作]

【 0 0 7 5 】

図 1 8 は、図 1 7 に示した第四実施形態の受光動作説明に供する模式的な回路図である。図示するように、受光期間ではスイッチングトランジスタ T r 4 がオフする一方、スイッチングトランジスタ T r 5 がオンしており、発光素子 E L のアノードは電流入力ライン I L に接続している。この電流入力ライン I L を介してドライバ 3 側から定電流 I o l e d (白) が発光素子 E L に流れる。これにより、発光素子 E L は所定の輝度で発光する。

【 0 0 7 6 】

受光素子 P D は同じ画素内の発光素子 E L から発光した光を受光し、その輝度を検出する。ドライブトランジスタ T r d はソースフォロアとして動作し、受光素子 P D から出力された信号を取り出して、信号線 S L 側に出力する。

【 0 0 7 7 】

応用形態

本発明にかかる表示装置は、図 1 9 に示すような薄膜デバイス構成を有する。図 1 9 は T F T 部分が B o t t o m ゲート構造 (ゲート電極がチャネル P S 層に対して下にある) である。この他に T F T 部分に関しては S a n d w i c h ゲート構造 (チャネル P S 層を上下のゲート電極ではさむ)、T o p ゲート構造 (ゲート電極がチャネル P S 層に対して上にある) のようなバリエーションがある。本図は、絶縁性の基板に形成された画素の模式的な断面構造を表している。図示するように、画素は、複数の薄膜トランジスタを含むトランジスタ部 (図では 1 個の T F T を例示)、画素容量などの容量部及び有機 E L 素子などの発光部とを含む。基板の上に T F T プロセスでトランジスタ部や容量部が形成され、その上に有機 E L 素子などの発光部が積層されている。その上に接着剤を介して透明な対向基板を貼り付けてフラットパネルとしている。

【 0 0 7 8 】

本発明にかかる表示装置は、図 2 0 に示すようにフラット型のモジュール形状のものを含む。例えば絶縁性の基板上に、有機 E L 素子、薄膜トランジスタ、薄膜容量等からなる画素をマトリックス状に集積形成した画素アレイ部を設ける、この画素アレイ部 (画素マトリックス部) を囲むように接着剤を配し、ガラス等の対向基板を貼り付けて表示モジュールとする。この透明な対向基板には必要に応じて、カラーフィルタ、保護膜、遮光膜等を設けてもよい。表示モジュールには、外部から画素アレイ部への信号等を入出力するためのコネクタとして例えば F P C (フレキシブルプリントサーキット) を設けてもよい。

【 0 0 7 9 】

10

20

30

40

50

以上説明した本発明における表示装置は、フラットパネル形状を有し、様々な電子機器、例えば、デジタルカメラ、ノート型パーソナルコンピュータ、携帯電話、ビデオカメラなどに適用可能である。電子機器に入力された、若しくは、電子機器内で生成した駆動信号を画像若しくは映像として表示するあらゆる分野の電子機器のディスプレイに適用することが可能である。以下この様な表示装置が適用された電子機器の例を示す。電子機器は基本的に情報を処理する本体と、本体に入力する情報若しくは本体から出力された情報を表示する表示器とを含む。

【0080】

図21は本発明が適用されたテレビであり、フロントパネル12、フィルターガラス13等から構成される映像表示画面11を含み、本発明の表示装置をその映像表示画面11に用いることにより作製される。

10

【0081】

図22は本発明が適用されたデジタルカメラであり、上が正面図で下が背面図である。このデジタルカメラは、撮像レンズ、フラッシュ用の発光部15、表示部16、コントロールスイッチ、メニュースイッチ、シャッター19等を含み、本発明の表示装置をその表示部16に用いることにより作製される。

【0082】

図23は本発明が適用されたノート型パーソナルコンピュータであり、本体20には文字等を入力するとき操作されるキーボード21を含み、本体カバーには画像を表示する表示部22を含み、本発明の表示装置をその表示部22に用いることにより作製される。

20

【0083】

図24は本発明が適用された携帯端末装置である。左が開いた状態を表し、右が閉じた状態を表している。この携帯端末装置は、上側筐体23、下側筐体24、連結部(ここではヒンジ部)25、ディスプレイ26、サブディスプレイ27、ピクチャーライト28、カメラ29等を含む。本発明の表示装置をそのディスプレイ26やサブディスプレイ27に用いることにより作製される。

【0084】

図25は本発明が適用されたビデオカメラであり、本体部30、前方を向いた側面に被写体撮影用のレンズ34、撮影時のスタート/ストップスイッチ35、モニター36等を含み、本発明の表示装置をそのモニター36に用いることにより作製される。

30

【図面の簡単な説明】

【0085】

【図1】参考例に係る表示装置のパネルを示すブロック図である。

【図2】図1に示したパネルに含まる画素の回路図である。

【図3】参考例の動作説明に供するタイミングチャートである。

【図4】同じく参考例の動作説明に供するタイミングチャートである。

【図5】受光回路の参考例を示す回路図である。

【図6】本発明の第一実施形態に係る表示装置のパネルを示す回路図である。

【図7】第一実施形態の動作説明に供する回路図である。

【図8】同じく第一実施形態の動作説明に供する回路図である。

40

【図9】同じく第一実施形態の動作説明に供する回路図である。

【図10】第一実施形態の全体構成を示すブロック図である。

【図11】焼き付き現象を示す模式図である。

【図12】第一実施形態の発光輝度検出の点順次走査を示す模式図である。

【図13】第一実施形態の動作説明に供する模式図である。

【図14】本発明に係る表示装置の第二実施形態のパネル構成図である。

【図15】本発明に係る表示装置の第三実施形態のパネル構成図である。

【図16】第三実施形態の動作説明に供する回路図である。

【図17】本発明に係る表示装置の第四実施形態を示すパネル構成図である。

【図18】第四実施形態の動作説明に供する回路図である。

50

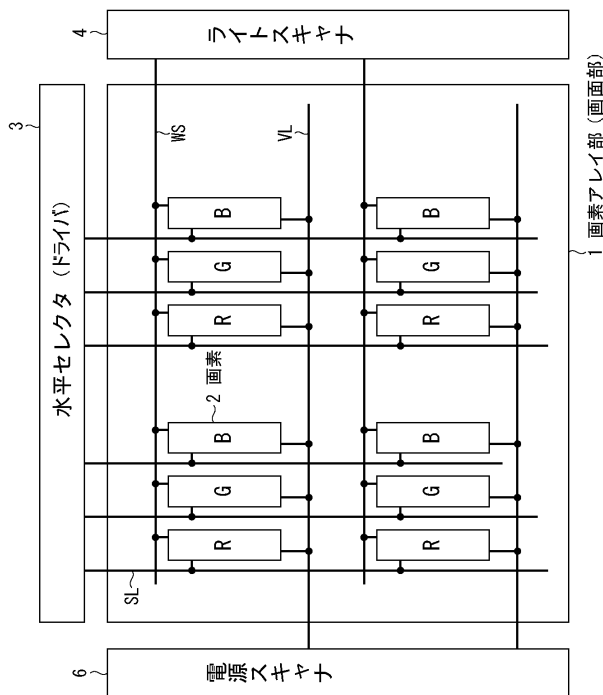
- 【図19】本発明の応用形態にかかる表示装置のデバイス構成を示す断面図である。
- 【図20】本発明の応用形態にかかる表示装置のモジュール構成を示す平面図である。
- 【図21】本発明の応用形態にかかる表示装置を備えたテレビジョンセットを示す斜視図である。
- 【図22】本発明の応用形態にかかる表示装置を備えたデジタルスチルカメラを示す斜視図である。
- 【図23】本発明の応用形態にかかる表示装置を備えたノート型パーソナルコンピュータを示す斜視図である。
- 【図24】本発明の応用形態にかかる表示装置を備えた携帯端末装置を示す模式図である。
- 【図25】本発明の応用形態にかかる表示装置を備えたビデオカメラを示す斜視図である。

【符号の説明】

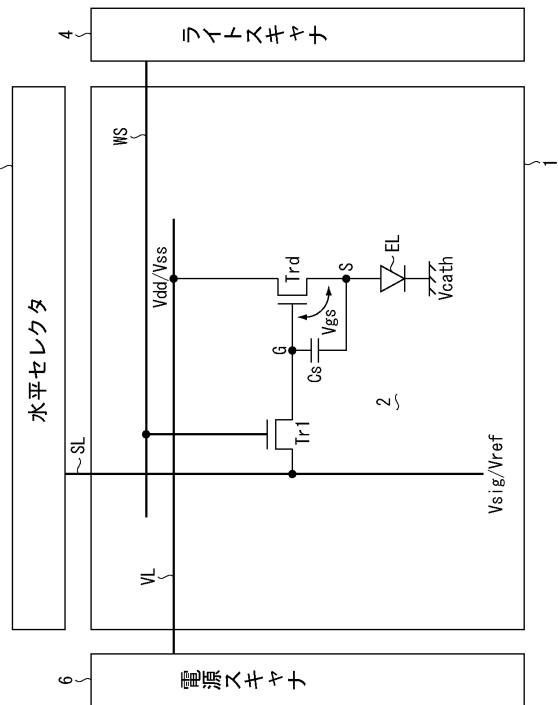
【0086】

0 : パネル 1 : 画面部 (画素アレイ部) 2 : 画素 3 : ドライバ 4 : スキャナ 1
 0 : 信号処理部 PD : 受光素子 EL : 発光素子 Trd : ドライブトランジスタ

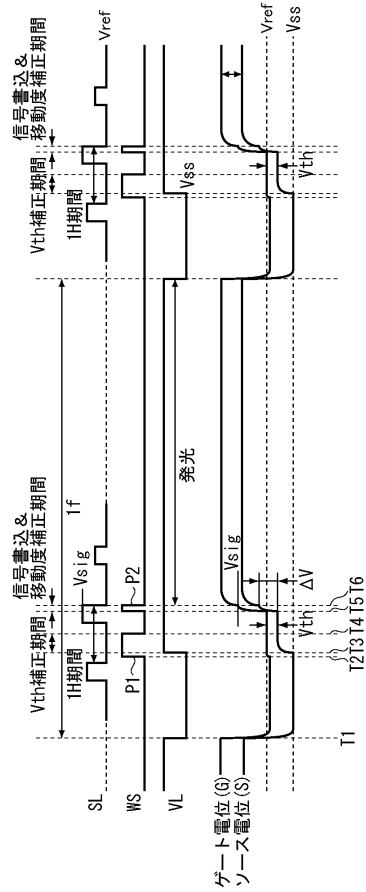
【図1】



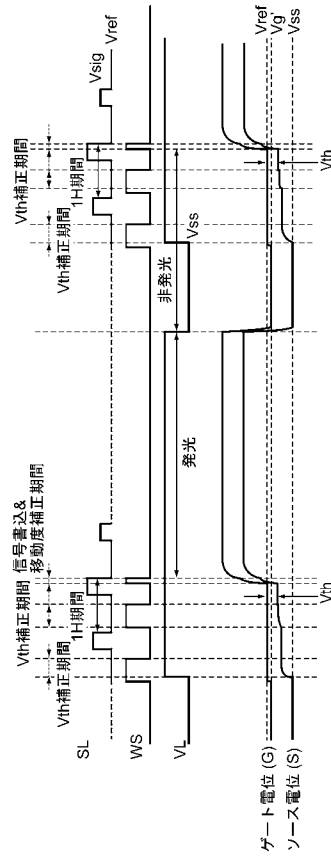
【図2】



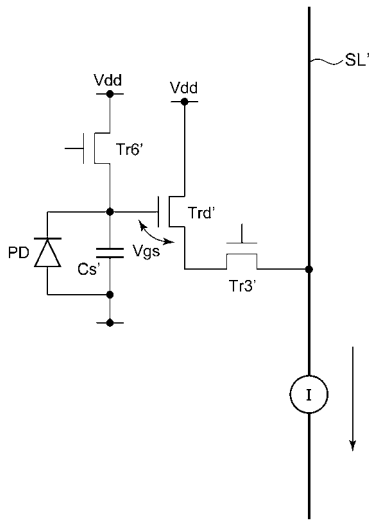
【 図 3 】



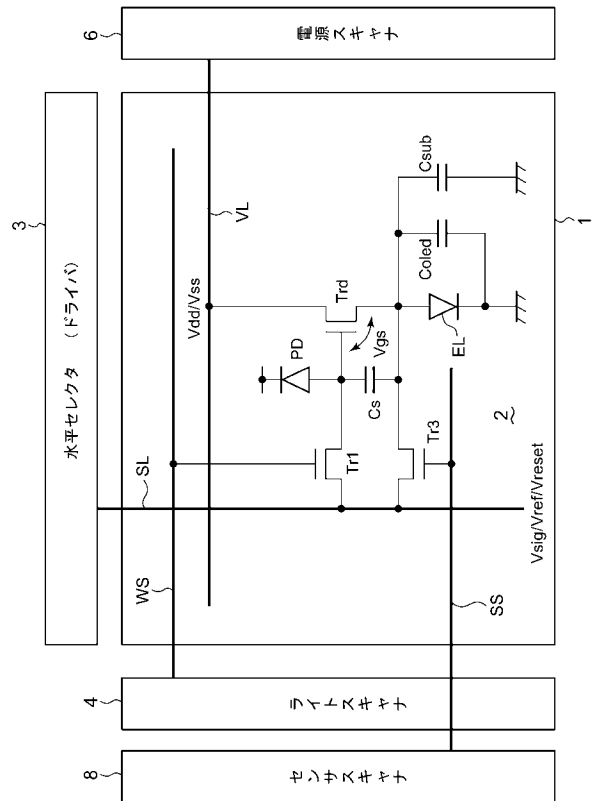
【 図 4 】



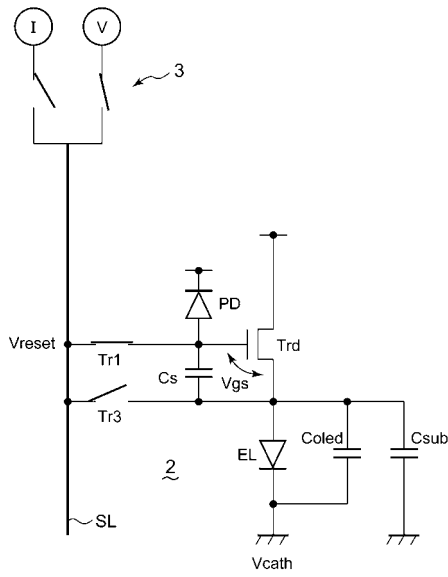
【 図 5 】



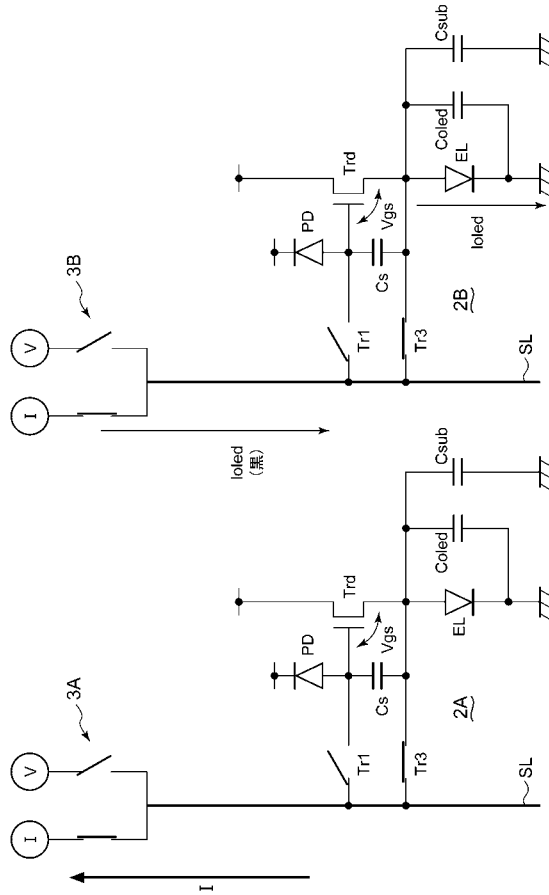
【 図 6 】



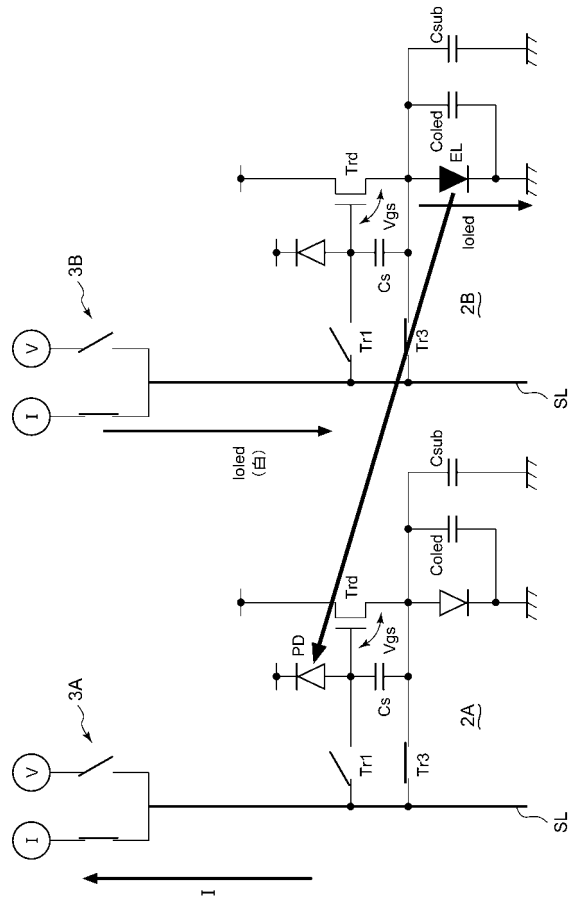
【図7】



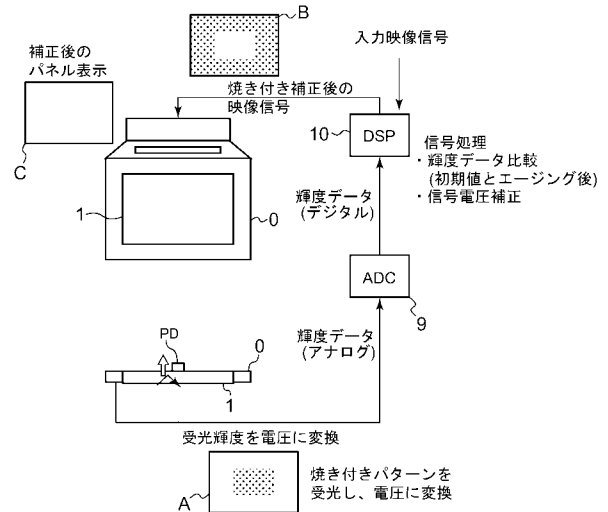
【図8】



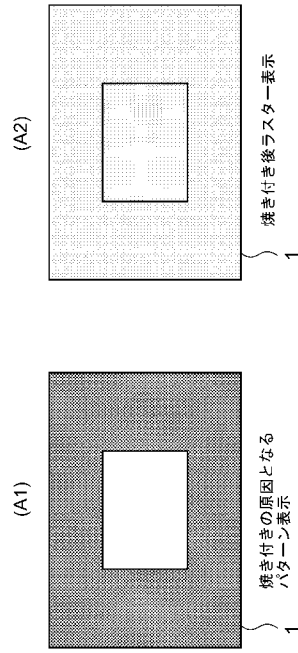
【図9】



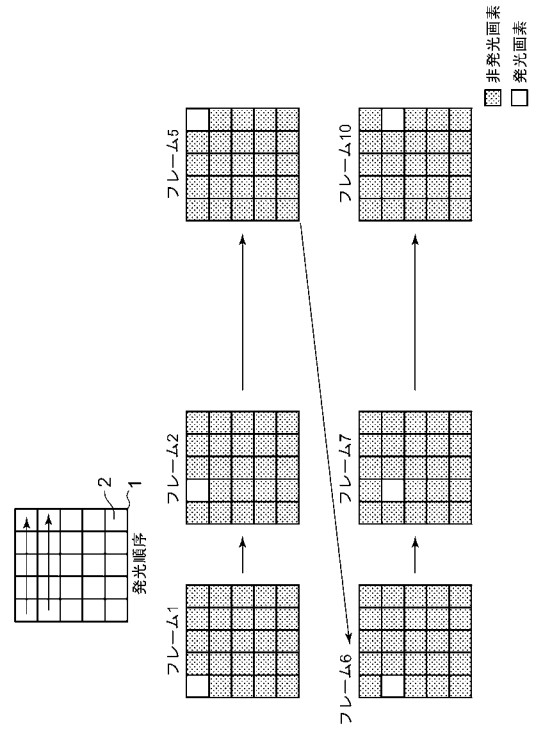
【図10】



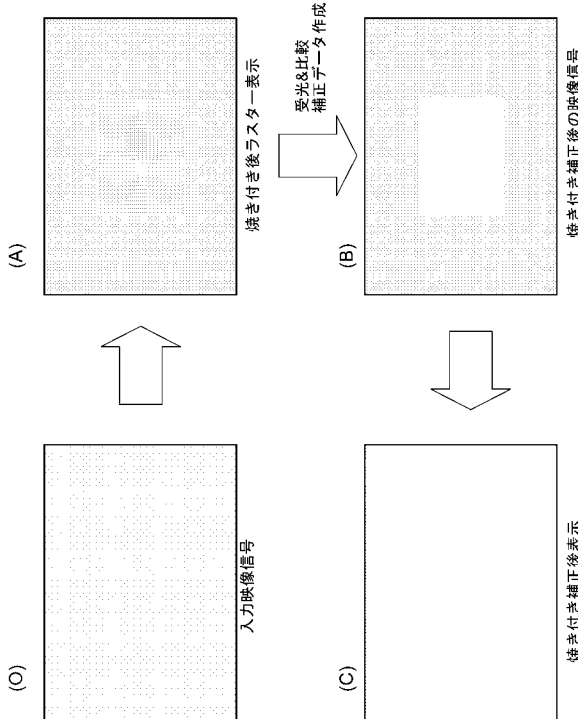
【図11】



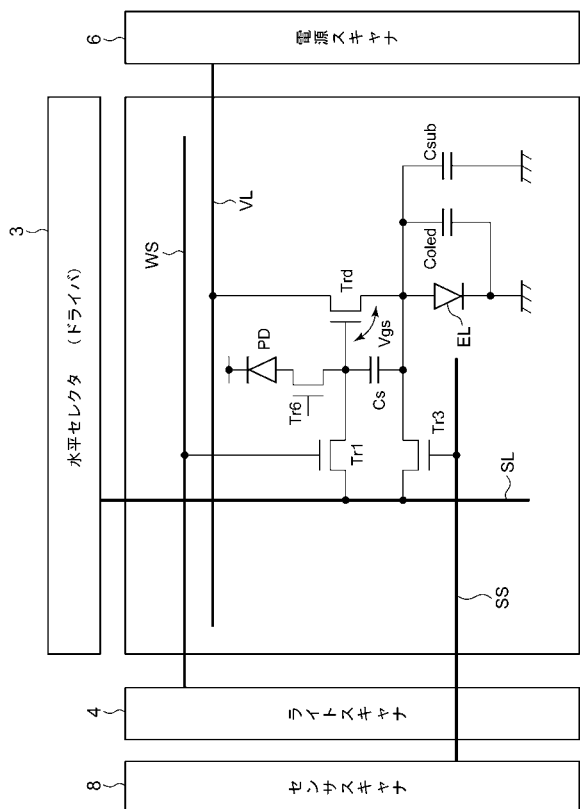
【図12】



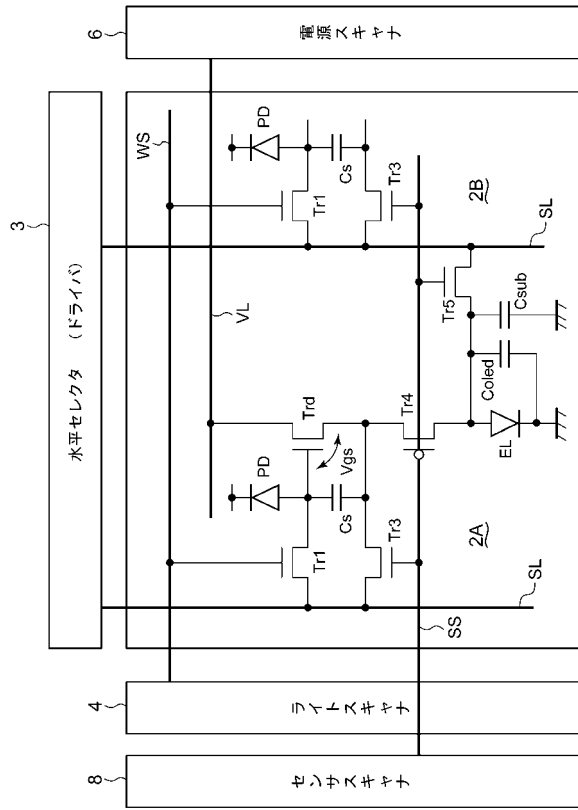
【図13】



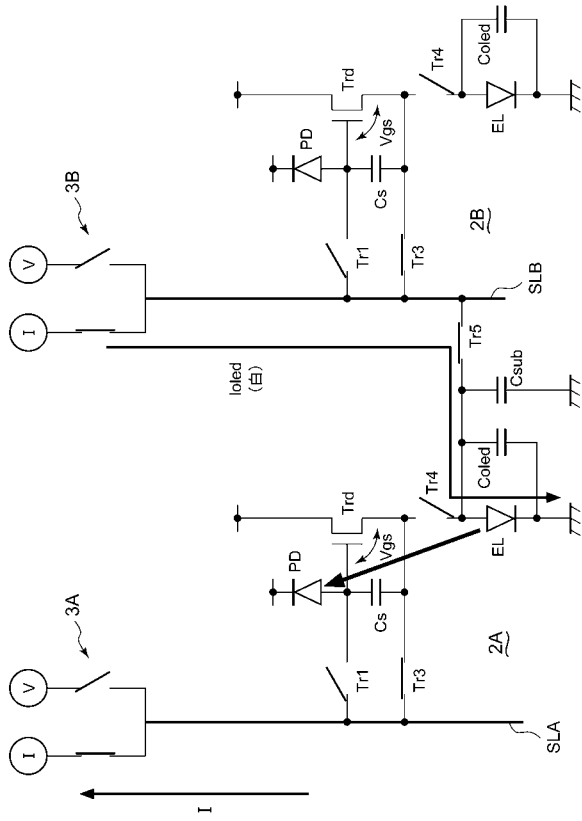
【図14】



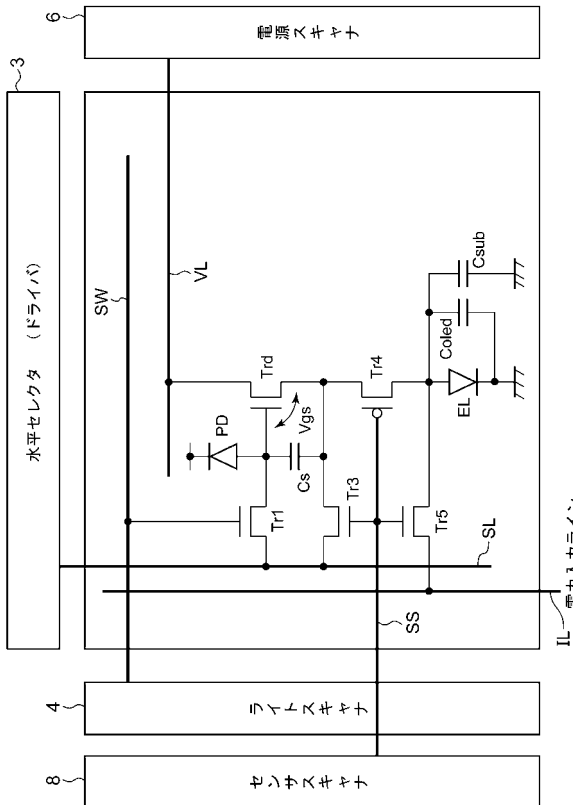
【図15】



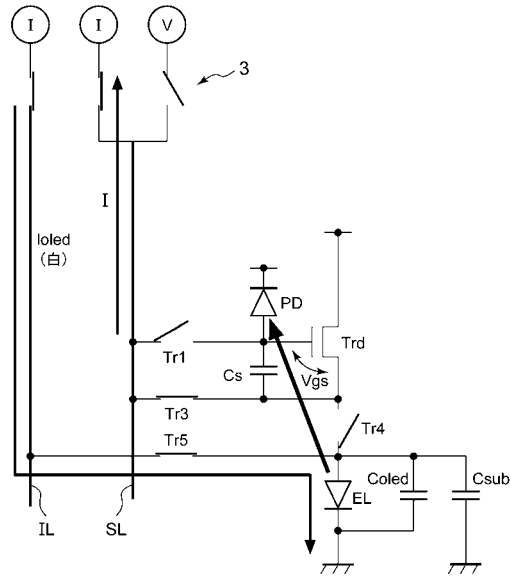
【図16】



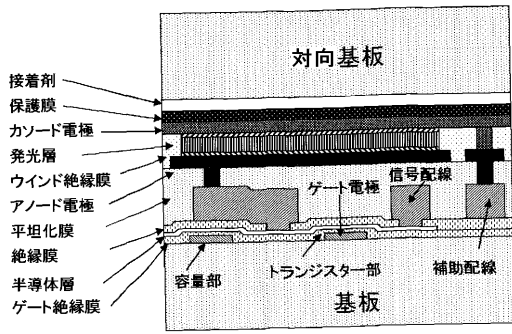
【図17】



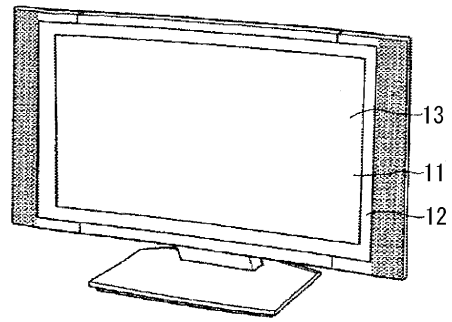
【図18】



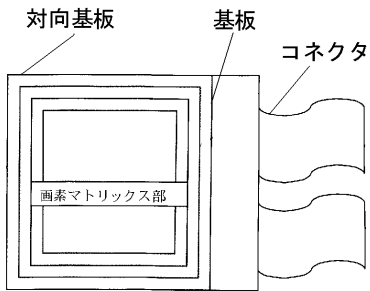
【図19】



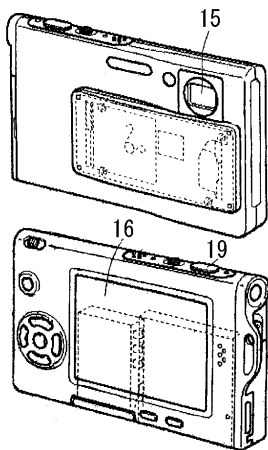
【図21】



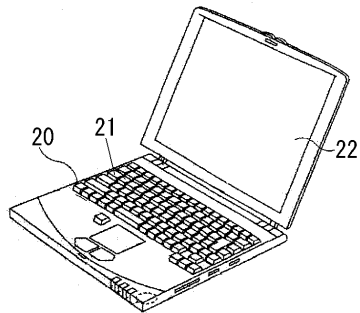
【図20】



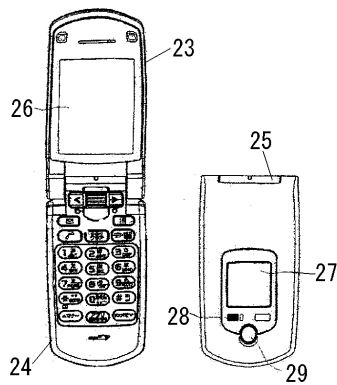
【図22】



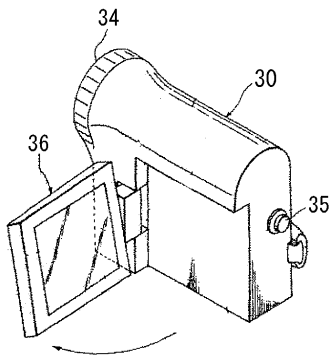
【図23】



【図24】



【 図 25 】



フロントページの続き

(51)Int.Cl.

F I

G 0 9 G 3/20 6 2 1 A

G 0 9 G 3/20 6 4 2 P

G 0 9 G 3/20 6 4 2 C

(56)参考文献 特表2007-504501(JP,A)

特表2010-511183(JP,A)

(58)調査した分野(Int.Cl., DB名)

G 0 9 G 3 / 0 0 - 3 / 0 8

G 0 9 G 3 / 1 2 - 3 / 1 6

G 0 9 G 3 / 1 9 - 3 / 2 6

G 0 9 G 3 / 3 0 - 3 / 3 4

G 0 9 G 3 / 3 8

专利名称(译)	显示装置及其驱动方法和电子设备		
公开(公告)号	JP5277926B2	公开(公告)日	2013-08-28
申请号	JP2008317772	申请日	2008-12-15
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
当前申请(专利权)人(译)	索尼公司		
[标]发明人	山下淳一 内野勝秀		
发明人	山下 淳一 内野 勝秀		
IPC分类号	G09G3/30 G09G3/20		
CPC分类号	G09G3/3233 G09G2300/0819 G09G2300/0842 G09G2300/0861 G09G2300/0866 G09G2310/0256 G09G2310/08 G09G2320/029 G09G2320/043 G09G2320/045 G09G2360/148		
FI分类号	G09G3/30.K G09G3/20.670.J G09G3/20.641.P G09G3/20.642.A G09G3/20.624.B G09G3/20.621.A G09G3/20.642.P G09G3/20.642.C G09F9/30.338 G09F9/30.349.Z G09F9/30.365 G09F9/30.365.Z G09G3/20.641.D G09G3/30.J G09G3/3225 G09G3/3266 G09G3/3275 G09G3/3291 H01L27/32 H05B33/14.A		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC34 3K107/EE03 3K107/EE66 3K107/HH04 3K107/HH05 5C080 /AA06 5C080/BB05 5C080/CC03 5C080/DD03 5C080/DD05 5C080/DD29 5C080/EE28 5C080/EE29 5C080/EE30 5C080/FF11 5C080/FF12 5C080/JJ01 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C080/KK02 5C080/KK43 5C080/KK47 5C094/AA03 5C094/AA37 5C094/AA54 5C094/BA03 5C094 /BA27 5C094/CA19 5C094/DA20 5C094/DB04 5C094/EA10 5C094/FB14 5C380/AA01 5C380/AB06 5C380/AB18 5C380/AB24 5C380/AB31 5C380/AB32 5C380/AB45 5C380/AC07 5C380/AC08 5C380 /AC09 5C380/AC11 5C380/AC12 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BB04 5C380/BD04 5C380/CA08 5C380/CA12 5C380/CB01 5C380/CB20 5C380/CC02 5C380/CC03 5C380/CC04 5C380 /CC05 5C380/CC07 5C380/CC27 5C380/CC33 5C380/CC41 5C380/CC48 5C380/CC52 5C380/CC62 5C380/CC63 5C380/CD011 5C380/CD033 5C380/CD034 5C380/CD035 5C380/CD047 5C380/CF13 5C380/CF49 5C380/CF68 5C380/DA06 5C380/DA35 5C380/DA47 5C380/FA05 5C380/FA21 5C380 /FA24 5C380/FA26		
其他公开文献	JP2010139895A5 JP2010139895A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供能够补偿像素亮度劣化的显示装置。解决方案：当根据从扫描线WS提供的控制信号选择时，像素2从信号线SL获取视频信号Vsig，并且至少包含发光元件EL，光接收元件PD和驱动器晶体管Trd。驱动器晶体管Trd通过将摄入的视频信号Vsig对应的驱动电流输出到发光元件EL来发光。同时，驱动器晶体管Trd取出从检测到发光亮度的光接收元件PD输出的亮度信号。信号处理部分根据取出的亮度信号校正视频信号Vsig，并将校正的视频信号Vsig提供给驱动部分的驱动器3。

