

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3976069号
(P3976069)

(45) 発行日 平成19年9月12日(2007.9.12)

(24) 登録日 平成19年6月29日(2007.6.29)

(51) Int.Cl.

F I

G09G 3/30 (2006.01)

G09G 3/30 H

H01L 51/50 (2006.01)

H05B 33/14 A

G09G 3/20 (2006.01)

G09G 3/20 670J

G09G 3/20 612J

請求項の数 4 (全 10 頁)

(21) 出願番号 特願2006-130429 (P2006-130429)

(22) 出願日 平成18年5月9日(2006.5.9)

(62) 分割の表示 特願2002-217051 (P2002-217051)
の分割

原出願日 平成14年7月25日(2002.7.25)

(65) 公開番号 特開2006-268057 (P2006-268057A)

(43) 公開日 平成18年10月5日(2006.10.5)

審査請求日 平成18年5月9日(2006.5.9)

(31) 優先権主張番号 特願2001-373026 (P2001-373026)

(32) 優先日 平成13年12月6日(2001.12.6)

(33) 優先権主張国 日本国(JP)

(73) 特許権者 000005234

富士電機ホールディングス株式会社

神奈川県川崎市川崎区田辺新田1番1号

(74) 代理人 100077481

弁理士 谷 義一

(74) 代理人 100088915

弁理士 阿部 和夫

(72) 発明者 森田 修

東京都日野市富士町1番地 富士電機アド

バンストテクノロジー株式会社内

審査官 樋口 信宏

最終頁に続く

(54) 【発明の名称】 パッシブマトリクス有機薄膜発光ディスプレイおよびその修復方法

(57) 【特許請求の範囲】

【請求項1】

透明性基板上に形成された、複数列の陽極と、複数列の陰極と、当該両電極に挟持されて当該陽極と陰極との交点に画素を構成するための有機発光層とを有し、画素が発光するタイミング中において、前記複数列の陰極のうち、走査タイミングに該当する陰極のみグラウンドレベルにし、それ以外のタイミングに該当する陰極は画素が発光するときと逆方向に電圧を印加するように、前記各陰極に印加する電圧を制御するパッシブマトリクス有機薄膜発光ディスプレイであって、

前記ディスプレイの電源投入時あるいは表示動作開始時に、選択した一对の陽極および陰極間に画素が発光するときと逆方向に電圧を印加することによって当該選択した陰極に

10

流れる電流を検出する電流検出手段と、
前記電流検出手段によって検出された電流値が短絡電流であったときにオンして、前記ディスプレイの電源投入時あるいは表示動作開始時に、当該短絡に該当する陰極に修復電圧を印加するスイッチ手段とを具えたことを特徴とするパッシブマトリクス有機薄膜発光ディスプレイ。

【請求項2】

請求項1において、

前記スイッチ手段は、前記電流検出手段によって検出された電流値が短絡電流か否かを判定する判定回路と、

前記判定回路によって判定された電流値が短絡電流であったときに短絡に該当する陰極

20

に修復電圧を印加する修復電圧回路と、

前記判定回路、前記修復電圧回路の動作タイミングを制御するタイミング回路とを具えたことを特徴とするパッシブマトリクス有機薄膜発光ディスプレイ。

【請求項 3】

請求項 1 において、

前記スイッチ手段は、前記陰極に通常電圧を印加する線路上に設けた抵抗と、当該抵抗に短絡電流が流れたときに当該抵抗の端子間電圧によってオンする第 1 スwitch 素子と、該第 1 スwitch 素子のオンに応答してオンすることによって、修復用電源からの修復電圧を前記短絡に該当する電極に印加する第 2 スwitch 素子とを有することを特徴とするパッシブマトリクス有機薄膜発光ディスプレイ。

10

【請求項 4】

透明性基板上に形成された、複数列の陽極と、複数列の陰極と、当該両電極に挟持されて当該陽極と陰極との交点に画素を構成するための有機発光層とを有し、画素が発光するタイミング中において、前記複数列の陰極のうち、走査タイミングに該当する陰極のみグラウンドレベルにし、それ以外のタイミングに該当する陰極は画素が発光するときと逆方向に電圧を印加するように、前記各陰極に印加する電圧を制御するパッシブマトリクス有機薄膜発光ディスプレイの修復方法であって、

前記ディスプレイの電源投入時あるいは表示動作開始時に、選択した一对の陽極および陰極間に画素が発光するときと逆方向に電圧を印加することによって当該選択した陰極に流れる電流を検出し、

20

前記検出された電流値が短絡電流であったときに、前記ディスプレイの電源投入時あるいは表示動作開始時に、当該短絡に該当する陰極に修復電圧を印加することを特徴とするパッシブマトリクス有機薄膜発光ディスプレイの修復方法。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、ディスプレイとして用いられるパッシブマトリクス有機発光素子の修復方法に特徴を有するパッシブマトリクス有機薄膜発光ディスプレイおよびその修復方法に関するものである。

【背景技術】

30

【0002】

有機発光素子は、自己発光型素子であるため視認性が高く、低電圧で駆動できるという特徴を持っている。有機発光素子としては、透明基板上に陽極の透明導電性膜、有機物から成る正孔輸送層と発光層、陰極の金属膜を形成した有機層が 2 層の構造や、有機層が、正孔輸送層、発光層、電子輸送層の 3 層からなる構造が知られている。

【0003】

有機発光素子の発光機構は次のように考えられている。陰極から注入された電子と、陽極から注入された正孔とが、発光層中の蛍光性色素分子で励起子を生成し、この励起子が輻射再結合する過程でエレクトロルミネセンスを放つ。このエレクトロルミネセンスが陽極である透明導電性膜および透明基板を通して外部に放出される。

40

【0004】

有機発光素子を用いたディスプレイの 1 つに、図 1 に示すような、パッシブマトリクス型（単純マトリクス型）ディスプレイがある。このパッシブマトリクス型有機発光ディスプレイは、透明基板 1 上の複数の陽極 3 の列と、陽極 3 に交差する複数の陰極 4 の列、これらに挟持された有機発光層を含む有機層から構成される。陽極 3 と陰極 4 の交差領域が画素 2 を形成し、この画素 2 が平面的に配列することにより表示部分が形成される。陽極 3 および陰極 4 を表示部より基板周囲へ延長し形成した接続部を介して、外部駆動回路と表示部を接続することによりディスプレイ装置が構成される。

【0005】

近年では、有機発光素子の発光応答速度の速さを活かした高精細なパッシブマトリクス

50

型カラーディスプレイの研究がなされ、フルカラー表示や動画表示といった情報機器用途での低コストでの高品位ディスプレイ実現への期待が高まってきている。

【0006】

実際のパッシブマトリクス型有機発光ディスプレイには、画素中の両電極間に、プロセス上の構造欠陥に原因する電氣的短絡が発生することがある。この場合、画素抵抗が殆ど失われ欠陥画素を経由する電気経路には配線抵抗と駆動回路内部インピーダンスで決定される大電流（以下短絡電流と称す）が流れる。

【0007】

該短絡電流は消費電力を増やすばかりでなく、熱的に比較的弱い有機薄膜層を変質せしめ、短絡画素内での電極短絡面積の増大、さらには近隣画素へ伝播し新たな電氣的短絡画素を誘起することになる。

10

【0008】

また電氣的短絡の存在する画素は、発光に必要な電極間電位が得られなくなる為に非点灯となり、表示中で黒点の表示欠陥となるばかりでなく、例えば、短絡画素を含むデータラインが明るい線状に点燈しつづける、短絡画素を含むアドレスライン全体が暗くなるなど、画像を表示する場合の様々な画質不良の原因となる。

【0009】

パッシブマトリクス有機発光ディスプレイに用いられる有機層は、膜厚が数100nm程度以下と非常に薄く、ダストの付着などの短絡欠陥を皆無とすることは工業的には困難であるため、製作後に短絡画素を修復する方法が考案されている。例えば、発光電圧を超える逆電圧（以下修復電圧と称す）を短絡画素に印加して、短絡箇所を溶断することにより短絡部の修復を行う方法がある。ディスプレイの製作時、製作直後等に、修復電圧を印加する従来例としては、例えば、特許文献1、特許文献2が知られている。

20

【0010】

【特許文献1】特開平11-162637号公報

【特許文献2】特表2004-520624号公報

【発明の開示】

【発明が解決しようとする課題】

【0011】

しかしながら従来では、短絡部の修復のためにディスプレイ全体（全陰極）に修復電圧を印加する方法の場合、修復が必要な短絡画素以外にも高電圧が印加されるため、もとより短絡欠陥のない画素をも短絡させてしまう可能性がある。

30

【0012】

特許文献1、2のように、製作直後だけ修復電圧を印加した場合には、長期の駆動で劣化した個所で発生した短絡欠陥は修復することができず、また、駆動中に常時修復電圧を印加する方法の場合は、前記と同様に劣化部分や、もとより短絡欠陥のない画素の短絡を助長してしまうというおそれがある。

【0013】

そこで、本発明は、新たな短絡欠陥の発生を少なく、かつ長期の駆動においても、短絡欠陥の発生による表示画質の低下を防止することができるパッシブマトリクス有機薄膜発光ディスプレイおよびその修復方法を提供することを目的とする。

40

【課題を解決するための手段】

【0014】

請求項1の発明は、透明性基板上に形成された、複数列の陽極と、複数列の陰極と、当該両電極に挟持されて当該陽極と陰極との交点に画素を構成するための有機発光層とを有し、画素が発光するタイミング中において、前記複数列の陰極のうち、走査タイミングに該当する陰極のみグラウンドレベルにし、それ以外のタイミングに該当する陰極は画素が発光するときと逆方向に電圧を印加するように、前記各陰極に印加する電圧を制御するパッシブマトリクス有機薄膜発光ディスプレイであって、前記ディスプレイの電源投入時あるいは表示動作開始時に、選択した一对の陽極および陰極間に画素が発光するときと逆方向

50

に電圧を印加することによって当該選択した陰極に流れる電流を検出する電流検出手段と、前記電流検出手段によって検出された電流値が短絡電流であったときにオンして、前記ディスプレイの電源投入時あるいは表示動作開始時に、当該短絡に該当する陰極に修復電圧を印加するスイッチ手段とを具えたことを特徴とする。

【0015】

請求項2の発明は、請求項1において、前記スイッチ手段は、前記電流検出手段によって検出された電流値が短絡電流か否かを判定する判定回路と、前記判定回路によって判定された電流値が短絡電流であったときに短絡に該当する陰極に修復電圧を印加する修復電圧回路と、前記判定回路、前記修復電圧回路の動作タイミングを制御するタイミング回路とを具えたことを特徴とする。

10

【0016】

請求項3の発明は、請求項1において、前記スイッチ手段は、前記陰極に通常電圧を印加する線路上に設けた抵抗と、当該抵抗に短絡電流が流れたときに当該抵抗の端子間電圧によってオンする第1スイッチ素子と、該第1スイッチ素子のオンに応答してオンすることによって、修復用電源からの修復電圧を前記短絡に該当する電極に印加する第2スイッチ素子とを有することを特徴とする。

【0017】

請求項4の発明は、透明性基板上に形成された、複数列の陽極と、複数列の陰極と、当該両電極に挟持されて当該陽極と陰極との交点に画素を構成するための有機発光層とを有し、画素が発光するタイミング中において、前記複数列の陰極のうち、走査タイミングに該当する陰極のみグランドレベルにし、それ以外のタイミングに該当する陰極は画素が発光するときと逆方向に電圧を印加するように、前記各陰極に印加する電圧を制御するパッシブマトリクス有機薄膜発光ディスプレイの修復方法であって、前記ディスプレイの電源投入時あるいは表示動作開始時に、選択した一对の陽極および陰極間に画素が発光するときと逆方向に電圧を印加することによって当該選択した陰極に流れる電流を検出し、前記検出された電流値が短絡電流であったときに、前記ディスプレイの電源投入時あるいは表示動作開始時に、当該短絡に該当する陰極に修復電圧を印加することを特徴とする。

20

【発明の効果】

【0018】

本発明によれば、画素に逆方向電圧を印加した際に当該画素を構成する陰極に流れる電流を検出し、短絡画素を特定して、通常陰極に印加される電圧以上の電圧（修復電圧）を、当該特定した短絡画素を構成する陰極列に印加することにより、短絡欠陥を修復する。

30

【0019】

これにより、短絡欠陥が発生した時、および短絡欠陥が発生した画素が接続された陰極のみに修復電圧を印加することが可能となり、新たな短絡欠陥の発生を抑制しつつ、また長期の駆動においても、短絡欠陥を修復することができる。

【0020】

本発明によれば、有機発光素子ディスプレイを長期間駆動した場合でも、短絡欠陥の発生が少なく、表示画質の低下を防止することが可能である。

【発明を実施するための最良の形態】

40

【0021】

本発明の第1の実施の形態では、透明性基板上に形成された、複数列の陽極と、複数列の陰極と、当該両電極に挟持されて当該陽極と陰極との交点に画素を構成するための有機発光層とを有するパッシブマトリクス有機薄膜発光ディスプレイにおいて、通常のディスプレイ表示動作で各陰極へ非選択時に印加する電圧、あるいはそれ以下の電圧（以後、通常電圧と称する。陽極側電位は陰極への印加電圧よりも低いものとする）を、陰極に印加した時の走査側駆動回路（一般的に表示動作に使用されるスイッチング素子を中心に構成されたもの）への供給電流を計測する電流計測回路部と、計測された走査側駆動回路への供給電流値が短絡電流か否かを判定する判定回路部と、陰極に印加される通常電圧と切替えてそれ以上の電圧値である修復電圧を印加する修復電圧回路部と、電流検出動作および

50

判定動作や、短絡電流が流れたと判定された陰極列へ修復電圧を印加するよう各回路の動作タイミングを制御し、さらに、通常のディスプレイ動作時に走査側駆動回路における各陰極列の選択タイミングおよびデータ側駆動回路における各陽極列の選択タイミングを制御するタイミング回路とを有することを特徴とする。

【0022】

このような構成によれば、画素に逆方向の電圧を印加した際の各陰極列の電流値を計測し、短絡画素が接続された陰極列を特定すると共に、通常陰極に印加される電圧以上の電圧（修復電圧）を、短絡画素が接続された陰極列のみに選択的に供給することにより、短絡欠陥を修復する。

【0023】

図2は、本実施の形態における駆動回路構成の一例を示すものであって、この駆動回路は、通常電圧用電源6と、修復電圧用電源7と、陰極4に接続された走査側駆動回路5と、陽極3に接続されたデータ側駆動回路12と、各陰極4への供給電流を計測する電流計測回路8（走査側駆動回路5の電流供給部分に電流検出用抵抗15を接続して、その電圧降下から電流値を検出する）と、計測された走査側駆動回路5への供給電流値が短絡電流か否かを判定する判定回路9と、陰極4に印加される通常電圧と切換えてそれ以上の電圧値である修復電圧を印加する修復電圧回路10およびスイッチング素子13（スイッチング素子13をONにすると修復電圧が印加される）と、通常電圧用電源6の出力側に接続した修復電圧印加時の逆流防止用ダイオード14と、電流検出動作および判定動作や、短絡電流が流れたと判定された陰極列へ修復電圧を印加するよう各回路の動作タイミングを制御するタイミング回路11とを具えている。

【0024】

走査側駆動回路5は、通常のディスプレイ動作時には、タイミング回路によって選択された陰極列のみを当該陰極列に接続されたスイッチング素子をオンしてGROUNDレベルにすることによって、当該選択された陰極列の電位を陽極列の電位より低くし、残りの非選択の各陰極列には通常電圧用電源6からの電圧が印加されて当該非選択の各陰極列と陽極列との間に画素が発光するときと逆方向の電圧を印加する。なお、走査側駆動回路5の出力回路は、プッシュプル構成でも、プルアップ構成でも適用可能である。

【0025】

〔実施例1〕

図3は、前記回路構成において、ディスプレイの電源投入時あるいは表示動作開始時に、短絡個所の検出、修復電圧の印加を行う場合の動作タイミング（横軸が時間、縦軸が各陰極の印加電圧を示し、（）内の数字は各列の陰極の順番を示す概念図である。図4、5も同様である）の例を示す。

【0026】

まずディスプレイの電源投入時あるいは表示動作開始時に、タイミング回路11からの指令により、走査側駆動回路5で最初の陰極列（1）に通常電圧 v_1 を印加する。それと同時に電流計測回路8により走査側駆動回路5へ供給される電流値を計測し、その計測値が判定回路9により通常電流と判定される電流値以上（すなわち、短絡電流）か否か（すなわち通常電流）を判定する。短絡電流であると判定した場合、次のタイミングで修復電圧回路10を作動し該当陰極列に修復電圧を印加する。修復電圧印加後あるいは短絡電流でないと判定した次のタイミングで、2番目の陰極列（2）に通常電圧を印加し、以後は上記と同様の操作を全陰極列について繰り返す。

【0027】

これらの動作終了後に、通常のディスプレイ表示動作を開始する。

【0028】

図3は、3番目の陰極列（3）で短絡電流が検出された場合であり、図中a部で修復電圧 v_2 を印加している。また、これら全陰極列の修復動作の時間を t_1 、通常のディスプレイ表示動作を t_2 とする。

【0029】

10

20

30

40

50

〔参考例１〕図４は、実施例１（図３）の動作を、ディスプレイの１フレーム走査毎に行った場合の動作タイミングの例を示す。図４の左側の t_2 は通常のディスプレイ表示動作のタイミングであり、１フレームの走査が終了した後、 t_1 で実施例１と同様の修復動作を行う。その後、右側の t_2 のタイミングで再び１フレームの通常のディスプレイの走査を実行する。図４は、３番目の陰極列（３）で短絡電流が検出された場合であり、図中 a 部で修復電圧 v_2 を印加している。

【００３０】

〔参考例２〕

図５は、ディスプレイ表示動作中の各陰極列の走査タイミング毎に、各陰極列の短絡修復動作を行う場合の動作タイミングの例を示す。

10

【００３１】

図中 t_3 は、各陰極列の走査タイミングの間に、電流計測回路８により走査側駆動回路５へ供給される電流値を計測する時間であり、短絡電流を検出した場合、図中 a 部のように、修復電圧 v_2 を印加する。

【００３２】

次いで、本発明の第２の実施の形態について説明する。

【００３３】

本実施の形態では、走査側駆動回路の電源端子と通常電圧用電源間に接続された抵抗の端子間電圧により ON/OFF するように接続された第１のスイッチング素子と、この第１のスイッチング素子が ON することにより前記通常電圧以上の電圧が前記走査側駆動回路の電源端子へ印加されるように接続された第２のスイッチング素子とを具え、画素に逆方向電圧を印加した際の各陰極列の電流値（短絡電流）が大きくなるに従って陰極への印加電圧を通常電圧以上にすることが可能な回路構成とすることにより、短絡欠陥を修復する。

20

【００３４】

これにより、複雑な回路構成にしなくても、短絡欠陥が発生した時、および短絡欠陥が発生した画素が接続された陰極列のみに修復電圧を印加することが可能となり、新たな短絡欠陥の発生を抑制しつつ、また長期の駆動においても、短絡欠陥を修復することができる。

【００３５】

30

第１の実施の形態では、短絡電流が流れてから所定のタイミングを経てから修復電圧を印加していたが、第２の実施の形態では、短絡電流が流れると瞬時に修復電圧を印加可能である。

【００３６】

また、本実施の形態では、走査側駆動回路の出力回路は、プッシュプル構成のドライブ形式が適当である。それは、走査側駆動回路がプルアップ構成の場合、陰極列が走査選択されたときにプルアップ抵抗を通して電流が流れるため、走査側駆動回路の電源端子で見た電流は常時流れている状態であり、この電流と短絡電流を区別して動作させることは困難だからである。走査側駆動回路がプッシュプル構成であれば、電源端子で見た定常電流はほとんど流れないため、短絡電流が流れたときだけ修復電圧を印加する動作を実現できる。

40

【００３７】

〔実施例２〕

図６に示すように、本実施例２では、走査側駆動回路５の電源端子と通常電圧用電源６の間に接続された抵抗１６と逆流防止用ダイオード１７の端子間電圧により ON/OFF するように接続された第１のスイッチング素子である $FET18$ （ Nch 、 FET ）と、 $FET18$ が ON することにより通常ディスプレイ表示動作時に印加される通常電圧用電源６からの電圧以上の電圧が前記走査側駆動回路の電源端子へ印加されるように接続された第２のスイッチング素子である $FET19$ （ Pch 、 FET ）とを具えた構成とする。

【００３８】

50

通常の動作では、走査側駆動回路 5 に流れる電流による抵抗 16 の電圧降下は、FET 18 のゲートスレッシュホールド電圧以下であり、FET 18 は OFF している。FET 18 が OFF のため、抵抗 20 を介して FET 19 のゲートに印加されるゲート電圧は修復電圧用電源 7 と同電位となり FET 19 は OFF となる。

【0039】

従って、走査側駆動回路 5 には通常電圧用電源 6 からの電圧のみが印加される（正確には通常電圧用電源 6 の電圧から抵抗 16 の電圧降下分と逆流防止用ダイオード 17 の順電圧分を引いた値）。

【0040】

画素に短絡電流が流れた場合、走査側駆動回路 5 に流れる電流による抵抗 16 の電圧降下は、FET 18 のゲートスレッシュホールド電圧以上となり FET 18 は ON となる。FET 18 が ON のため、FET 19 のゲート電圧は、ほぼ修復電圧用電源 7 と通常電圧用電源 6 の電位差となり FET 19 は ON する（修復電圧用電源 7 の電圧は通常電圧用電源 6 の電圧よりゲートスレッシュホールド電圧以上高いものとする）。

【0041】

従って、FET 19 の出力（ドレイン）、すなわち、走査側駆動回路 5 の電源端子には、抵抗 21 を介して修復電圧用電源 7 からの修復電圧が印加される。

【0042】

図 7 は、上記回路構成とした場合の動作を説明するグラフであり、図の“走査ドライバ電流”が大きくなるほど、つまり短絡電流が流れた場合、図の“印加電圧”すなわち走査側駆動回路 5 への通常の印加電圧に重畳して、修復電圧が走査側駆動回路 5 の電源端子に印加される。

【図面の簡単な説明】

【0043】

【図 1】パッシブマトリクス型有機発光ディスプレイの電極構造を示す平面図である。

【図 2】本発明の第 1 の実施の形態の回路構成を示すブロック図である。

【図 3】実施例 1 の動作タイミングを表すタイミングチャートを示す図である。

【図 4】参考例 1 の動作タイミングを表すタイミングチャートを示す図である。

【図 5】参考例 2 の動作タイミングを表すタイミングチャートを示す図である。

【図 6】本発明の第 2 の実施の形態の回路構成を示すブロック図である。

【図 7】実施例 2 の動作を表すグラフを示す図である。

【符号の説明】

【0044】

- 1 基板
- 2 画素
- 3 陽極（データライン）
- 4 陰極（アドレスライン）
- 5 走査側駆動回路
- 6 通常電圧用電源
- 7 修復電圧用電源
- 8 電流計測回路
- 9 判定回路
- 10 修復電圧回路
- 11 タイミング回路
- 12 データ側駆動回路
- 13 修復電圧切換え用スイッチング素子
- 14 逆流防止用ダイオード
- 15 電流計測用抵抗

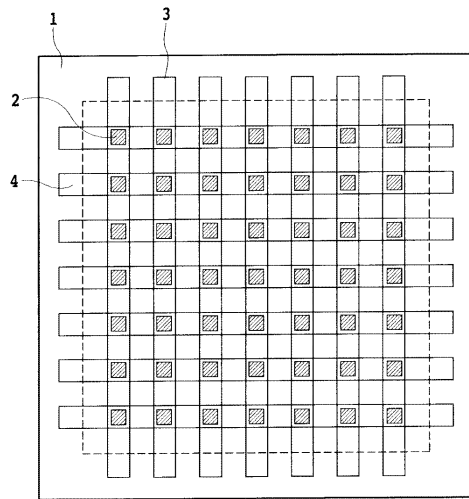
10

20

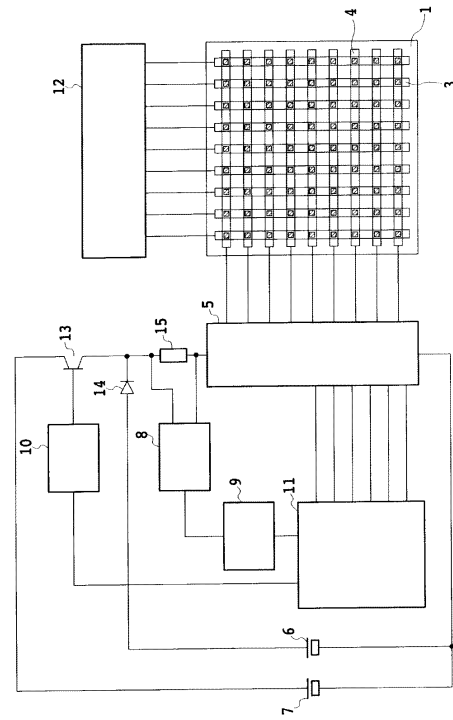
30

40

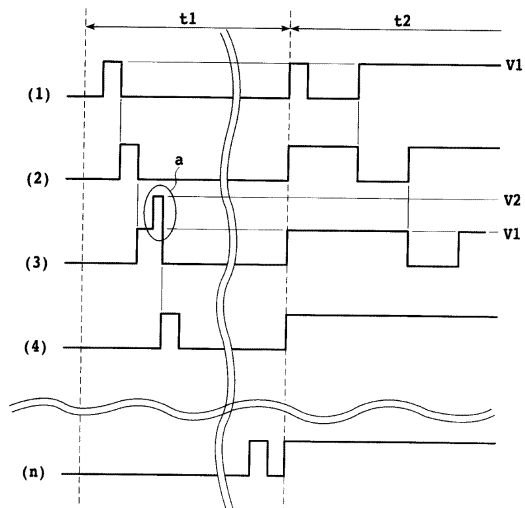
【図 1】



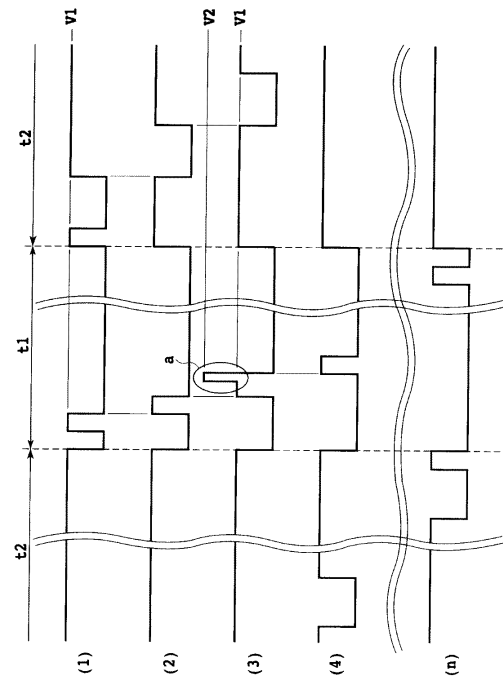
【図 2】



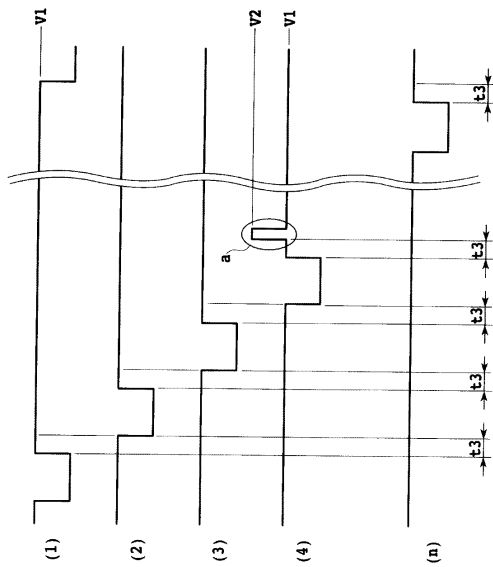
【図 3】



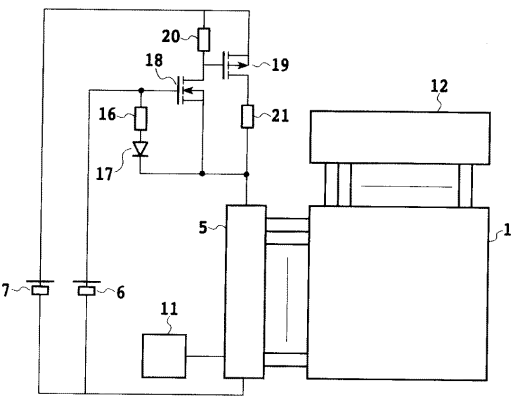
【図 4】



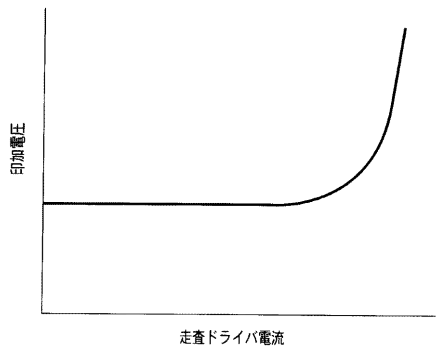
【図 5】



【図 6】



【図 7】



フロントページの続き

(56)参考文献 特開平11-162637 (JP, A)
特表2004-520624 (JP, A)

(58)調査した分野(Int.Cl., DB名)
G09G 3/30
G09G 3/20
H01L 51/50

专利名称(译)	无源矩阵有机薄膜发光显示器及其修复方法		
公开(公告)号	JP3976069B2	公开(公告)日	2007-09-12
申请号	JP2006130429	申请日	2006-05-09
[标]申请(专利权)人(译)	富士电机株式会社		
申请(专利权)人(译)	富士电机控股有限公司		
当前申请(专利权)人(译)	富士电机控股有限公司		
[标]发明人	森田修		
发明人	森田 修		
IPC分类号	G09G3/30 H01L51/50 G09G3/20		
CPC分类号	H01L27/3281 H01L2251/568		
FI分类号	G09G3/30.H H05B33/14.A G09G3/20.670.J G09G3/20.612.J G09G3/3216 G09G3/3266 G09G3/3275		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC21 3K107/CC29 3K107/EE02 3K107/EE66 3K107/GG57 3K107/HH03 5C080/AA06 5C080/BB05 5C080/DD15 5C080/FF08 5C080/FF09 5C080/JJ02 5C080/JJ05 5C080/JJ06 5C380/AA01 5C380/AB05 5C380/BD01 5C380/CA08 5C380/CB01 5C380/CB14 5C380/CB29 5C380/CB31 5C380/CF41 5C380/CF46 5C380/DA32 5C380/DA35 5C380/DA39 5C380/FA02 5C380/FA03 5C380/FA22 5C380/GA12		
代理人(译)	谷义 安倍晋三和夫		
优先权	2001373026 2001-12-06 JP		
其他公开文献	JP2006268057A		
外部链接	Espacenet		

摘要(译)

要解决的问题：即使长时间驱动有机发光元件显示器，也要防止显示图像质量的劣化，同时减少短路缺陷的发生。ŽSOLUTION：在显示器通电或显示动作开始时，根据来自定时电路11的指令，扫描侧驱动电路5向第一列负极施加常规电压。同时，通过电流测量电路8测量提供给扫描侧驱动电路5的电流值，并且判断电路9判断测量值是否超过被确定为通常电流值的电流值。当判断为短路电流时，恢复电压电路10在随后的定时操作，并且恢复电压施加到相关的负电极列。在恢复电压印象之后或在判断为不是短路电流的时刻之后的时刻，将常规电压施加到第二列负电极，并且此后重复与上述相同的操作。负极柱。Ž

