

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3966270号
(P3966270)

(45) 発行日 平成19年8月29日(2007.8.29)

(24) 登録日 平成19年6月8日(2007.6.8)

(51) Int.Cl.	F I
G09G 3/30 (2006.01)	G09G 3/30 J
G09G 3/20 (2006.01)	G09G 3/30 K
H01L 51/50 (2006.01)	G09G 3/20 611H
	G09G 3/20 621K
	G09G 3/20 624B
請求項の数 18 (全 18 頁) 最終頁に続く	

(21) 出願番号	特願2003-392185 (P2003-392185)	(73) 特許権者	000002369
(22) 出願日	平成15年11月21日(2003.11.21)		セイコーエプソン株式会社
(65) 公開番号	特開2005-156705 (P2005-156705A)		東京都新宿区西新宿2丁目4番1号
(43) 公開日	平成17年6月16日(2005.6.16)	(74) 代理人	100095728
審査請求日	平成16年6月25日(2004.6.25)		弁理士 上柳 雅誉
		(74) 代理人	100107261
			弁理士 須澤 修
		(72) 発明者	山崎 克則
			長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
		(72) 発明者	飯野 聖一
			長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
		審査官	福村 拓
			最終頁に続く

(54) 【発明の名称】 画素回路の駆動方法、電気光学装置及び電子機器

(57) 【特許請求の範囲】

【請求項1】

第1の電極と第2の電極とを備えたキャパシタと、ゲートと第1の端子と第2の端子とを有する第1のトランジスタと、電気光学素子と、を備えた画素回路の駆動方法であって、

前記第1の電極の電位を第1の電圧に設定した後、前記第1の端子と前記第1の電極とを電氣的に接続した状態で、第1のデータ電圧に応じた電流レベルを有する第1の電流を前記第1のトランジスタに供給して、前記キャパシタに電荷を充電することにより前記キャパシタに第1のデータを書き込む第1のステップと、

前記第1の電極を前記ゲートとを電氣的に接続した状態で、前記第1のステップにより前記キャパシタに充電された電荷に応じた電流レベルを有する第1の駆動電流を前記電気光学素子に供給する第2のステップと、

前記第1の電極の電位を第2の電圧に設定した後、前記第1の端子と前記第1の電極とを電氣的に接続した状態で、第2のデータ電圧に応じた電流レベルを有する、前記第1の電流とは逆方向に流れる第2の電流を前記第1のトランジスタに供給して、前記キャパシタの電荷を放電することにより前記キャパシタに第2のデータを書き込む第3のステップと、

前記第1の電極を前記ゲートとを電氣的に接続した状態で、前記第3のステップにより前記キャパシタに充電された電荷に応じた電流レベルを有する第2の駆動電流を前記電気光学素子に供給する第4のステップと、を含むこと、

を特徴とする画素回路の駆動方法。

10

20

【請求項 2】

請求項 1 に記載の画素回路の駆動方法において、
前記第 2 の電圧は、前記第 1 の電圧より高いこと、
を特徴とする画素回路の駆動方法。

【請求項 3】

請求項 1 又は 2 に記載の画素回路の駆動方法において、
前記第 1 のステップにおいて、前記第 1 のトランジスタの前記ゲートの電圧は、前記第 1 のデータ電圧に設定され、
前記第 3 のステップにおいて、前記第 1 のトランジスタの前記ゲートの電圧は、前記第 2 のデータ電圧に設定されていること、
を特徴とする画素回路の駆動方法。

10

【請求項 4】

請求項 1 乃至 3 のいずれかに記載の画素回路の駆動方法において、
前記画素回路は、さらに第 2 のトランジスタを含み、
前記第 1 のデータ電圧及び前記第 2 のデータ電圧は、前記第 2 のトランジスタを介して供給されること、
を特徴とする画素回路の駆動方法。

【請求項 5】

請求項 1 乃至 4 のいずれかに記載の画素回路の駆動方法において、
前記第 2 の駆動電流の誤差の極性は、前記第 1 の駆動電流の誤差の極性と反対であること、
を特徴とする画素回路の駆動方法。

20

【請求項 6】

請求項 1 乃至 5 のいずれかに記載の画素回路の駆動方法において、
前記第 1 のステップと前記第 2 のステップとは第 1 の駆動モードにおいて行われ、
前記第 3 のステップと前記第 4 のステップとは第 2 の駆動モードにおいて行われること、
を特徴とする画素回路の駆動方法。

【請求項 7】

請求項 6 に記載の画素回路の駆動方法において、
前記第 1 の駆動モードと前記第 2 の駆動モードとは所定の周期で切り替えられること、
を特徴とする画素回路の駆動方法。

30

【請求項 8】

請求項 7 に記載の画素回路の駆動方法において、
前記所定の周期は、1/30 秒以下であること、
を特徴とする画素回路の駆動方法。

【請求項 9】

複数の走査線と、
複数のデータ線と、
複数の画素回路と、を含み、
前記複数の画素回路の各々は、第 1 の電極と第 2 の電極とを備えたキャパシタと、第 1 のゲートと第 1 の端子と第 2 の端子とを備えた第 1 のトランジスタと、電気光学素子と、
を含み、
前記第 1 の電極と前記第 1 の端子とが電氣的に接続された状態で、データ電圧に応じた電流レベルを有し、前記第 1 のトランジスタを流れる第 1 の電流により前記キャパシタに第 1 のデータが書き込まれ、
前記第 1 の電極と前記第 1 の端子とが電氣的に接続された状態で、データ電圧に応じた電流レベルを有し、前記第 1 のトランジスタを前記第 1 の電流とは逆方向に流れる第 2 の電流により前記キャパシタに第 2 のデータを書き込まれ、
第 1 の駆動モードにおいて、前記キャパシタに保持された前記第 1 のデータに応じた電

40

50

流レベルを有する第 1 の駆動電流が、前記電気光学素子に供給され、

第 2 の駆動モードにおいて、前記キャパシタに保持された前記第 2 のデータに応じた電流レベルを有する第 2 の駆動電流が、前記電気光学素子に供給されること、
を特徴とする電気光学装置。

【請求項 10】

請求項 9 に記載の電気光学装置において、

前記第 1 の駆動モードと前記第 2 の駆動モードとの切り替えは、前記複数の画素回路の各々の画素毎に行われること、
を特徴とする電気光学装置。

【請求項 11】

10

請求項 9 に記載の電気光学装置において、

前記第 1 の駆動モードと前記第 2 の駆動モードとの切り替えは、前記複数の画素回路の行単位または列単位で行われること、
を特徴とする電気光学装置。

【請求項 12】

請求項 9 に記載の電気光学装置において、

前記第 1 の駆動モードと前記第 2 の駆動モードとの切り替えは、前記複数の画素回路の画素ブロック毎に行われること、
を特徴とする電気光学装置。

【請求項 13】

20

請求項 9 乃至 12 のいずれかに記載の電気光学装置において、

前記複数の画素回路の各々は、前記複数のデータ線のうちの一つのデータ線と前記第 1 のゲートとの間に接続された第 2 のトランジスタをさらに含み、

前記データ電圧は、前記第 2 のトランジスタを介して前記第 1 のゲートに供給されること、
を特徴とする電気光学装置。

【請求項 14】

請求項 9 乃至 13 のいずれかに記載の電気光学装置において、

前記複数の画素回路の各々は、前記第 1 の電極と前記第 1 のゲートとの電氣的接続及び前記第 1 の電極と前記第 1 のトランジスタのソースまたはドレインとの電氣的接続を制御
するスイッチング素子をさらに含むこと、

30

を特徴とする電気光学装置。

【請求項 15】

請求項 9 乃至 14 のいずれかに記載の電気光学装置において、

前記第 1 の電流は、前記第 1 のトランジスタを介して電源電圧から前記第 1 の電極に流れ、

前記第 2 の電流は、前記第 1 のトランジスタを介して前記第 1 の電極から基準電圧に流れること、

を特徴とする電気光学装置。

【請求項 16】

40

請求項 9 乃至 15 のいずれかに記載の電気光学装置において、

前記第 1 の駆動電流及び前記第 2 の駆動電流は、前記第 1 のトランジスタを介して電源電圧と基準電圧との間を流れること、

を特徴とする電気光学装置。

【請求項 17】

請求項 9 乃至 16 のいずれかに記載の電気光学装置において、

前記電気光学素子の輝度は、前記第 1 の駆動電流及び前記第 2 の駆動電流に応じて設定されていること、

を特徴とする電気光学装置。

【請求項 18】

50

請求項 9 乃至 17 のいずれかに記載の電気光学装置を備えた電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、画素回路の駆動方法、画素回路、電気光学装置および電子機器に係り、特に、画素回路の駆動モードの切り替えに関する。

【背景技術】

【0002】

従来より、電圧を入力として出力電流を制御する電流制御素子に関して、この素子の固有特性のばらつきに起因した出力電流のばらつきを抑制する技術が提案されている。例えば、特許文献 1 には、カレントミラーを一对のトランジスタではなく、複数のトランジスタ群で構成した薄膜トランジスタ回路が開示されている。また、特許文献 2 には、複数の電流制御素子と複数の被電流制御素子とを周期的に切り替えることにより、電流のばらつきの影響を平均化するディスプレイパネル駆動回路が開示されている。

【特許文献 1】特開平 10 - 197896 号公報

【特許文献 2】特開 2003 - 66903 号公報

【発明の開示】

【発明が解決しようとする課題】

【0003】

しかしながら、特許文献 1 の手法を用いても、製造プロセス上の変動で、電流のばらつきが少なからず残る。特に、大画面表示装置の場合には、大局的なばらつきがあり、これによる表示ムラを解消することは困難である。また、特許文献 2 の手法を用いた場合、共有するブロック毎の平均的なばらつきが偏在しているため、ブロック状の表示ムラが発生してしまうという不都合がある。

【0004】

本発明の目的は、電気光学素子に供給する電流に含まれる誤差に起因した表示品質の低下を有効に抑制することである。

【課題を解決するための手段】

【0005】

本発明に係る画素回路の駆動方法は、第 1 の電極と第 2 の電極とを備えたキャパシタと、ゲートと第 1 の端子と第 2 の端子とを有する第 1 のトランジスタと、電気光学素子と、を備えた画素回路の駆動方法であって、前記第 1 の電極の電位を第 1 の電圧に設定した後、前記第 1 の端子と前記第 1 の電極とを電氣的に接続した状態で、第 1 のデータ電圧に応じた電流レベルを有する第 1 の電流を前記第 1 のトランジスタに供給して、前記キャパシタに電荷を充電することにより前記キャパシタに第 1 のデータを書き込む第 1 のステップと、前記第 1 の電極を前記ゲートとを電氣的に接続した状態で、前記第 1 のステップにより前記キャパシタに充電された電荷に応じた電流レベルを有する第 1 の駆動電流を前記電気光学素子に供給する第 2 のステップと、

前記第 1 の電極の電位を第 2 の電圧に設定した後、前記第 1 の端子と前記第 1 の電極とを電氣的に接続した状態で、第 2 のデータ電圧に応じた電流レベルを有する、前記第 1 の電流とは逆方向に流れる第 2 の電流を前記第 1 のトランジスタに供給して、前記キャパシタの電荷を放電することにより前記キャパシタに第 2 のデータを書き込む第 3 のステップと、前記第 1 の電極を前記ゲートとを電氣的に接続した状態で、前記第 3 のステップにより前記キャパシタに充電された電荷に応じた電流レベルを有する第 2 の駆動電流を前記電気光学素子に供給する第 4 のステップと、を含むことを特徴とする。

上記の画素回路の駆動方法において、前記第 2 の電圧は、前記第 1 の電圧より高いことが好ましい。

上記の画素回路の駆動方法において、前記第 1 のステップにおいて、前記第 1 のトランジスタの前記ゲートの電圧は、前記第 1 のデータ電圧に設定され、前記第 3 のステップにおいて、前記第 1 のトランジスタの前記ゲートの電圧は、前記第 2 のデータ電圧に設定さ

10

20

30

40

50

れていることが好ましい。

上記の画素回路の駆動方法において、前記画素回路は、さらに第2のトランジスタを含み、前記第1のデータ電圧及び前記第2のデータ電圧は、前記第2のトランジスタを介して供給されるようにしてもよい。

上記の画素回路の駆動方法において、前記第2の駆動電流の誤差の極性は、前記第1の駆動電流の誤差の極性と反対であってもよい。

上記の画素回路の駆動方法において、前記第1のステップと前記第2のステップとは第1の駆動モードにおいて行われ、前記第3のステップと前記第4のステップとは第2の駆動モードにおいて行われるようにしてもよい。

上記の画素回路の駆動方法において、前記第1の駆動モードと前記第2の駆動モードとは所定の周期で切り替えられるようにしてもよい。

10

上記の画素回路の駆動方法において、前記所定の周期は、1/30秒以下であってもよい。

本発明に係る電気光学装置は、複数の走査線と、複数のデータ線と、複数の画素回路と、を含み、前記複数の画素回路の各々は、第1の電極と第2の電極とを備えたキャパシタと、第1のゲートと第1の端子と第2の端子とを備えた第1のトランジスタと、電気光学素子と、を含み、前記第1の電極と前記第1の端子とが電氣的に接続された状態で、データ電圧に応じた電流レベルを有し、前記第1のトランジスタを流れる第1の電流により前記キャパシタに第1のデータが書き込まれ、前記第1の電極と前記第1の端子とが電氣的に接続された状態で、データ電圧に応じた電流レベルを有し、前記第1のトランジスタを前記第1の電流とは逆方向に流れる第2の電流により前記キャパシタに第2のデータを書き込まれ、第1の駆動モードにおいて、前記キャパシタに保持された前記第1のデータに応じた電流レベルを有する第1の駆動電流が、前記電気光学素子に供給され、第2の駆動モードにおいて、前記キャパシタに保持された前記第2のデータに応じた電流レベルを有する第2の駆動電流が、前記電気光学素子に供給されることを特徴とする。

20

上記の電気光学装置において、前記第1の駆動モードと前記第2の駆動モードとの切り替えは、前記複数の画素回路の各々の画素毎に行われるようにしてもよい。

上記の電気光学装置において、前記第1の駆動モードと前記第2の駆動モードとの切り替えは、前記複数の画素回路の行単位または列単位で行われるようにしてもよい。上記の電気光学装置において、前記第1の駆動モードと前記第2の駆動モードとの切り替えは、前記複数の画素回路の画素ブロック毎に行われるようにしてもよい。上記の電気光学装置において、前記複数の画素回路の各々は、前記複数のデータ線のうちの一つのデータ線と前記第1のゲートとの間に接続された第2のトランジスタをさらに含み、前記データ電圧は、前記第2のトランジスタを介して前記第1のゲートに供給されるようにしてもよい。

30

上記の電気光学装置において、前記複数の画素回路の各々は、前記第1の電極と前記第1のゲートとの電氣的接続及び前記第1の電極と前記第1のトランジスタのソースまたはドレインとの電氣的接続を制御するスイッチング素子をさらに含んでもよい。上記の電気光学装置において、前記第1の電流は、前記第1のトランジスタを介して電源電圧から前記第1の電極に流れ、前記第2の電流は、前記第1のトランジスタを介して前記第1の電極から基準電圧に流れるようにしてもよい。

40

上記の電気光学装置において、前記第1の駆動電流及び前記第2の駆動電流は、前記第1のトランジスタを介して電源電圧と基準電圧との間を流れるようにしてもよい。

上記の電気光学装置において、前記電気光学素子の輝度は、前記第1の駆動電流及び前記第2の駆動電流に応じて設定されていることが好ましい。

本発明に係る電子機器は、上記の電気光学装置を備える。

上記の課題を解決するために、第1の発明は、駆動素子と、キャパシタと、電気光学素子とを有する画素回路の駆動方法を提供する。この駆動方法は、第1の駆動モードの設定時に、駆動素子が、キャパシタに保持されたデータに応じた第1の駆動電流を生成するとともに、第1の駆動電流を電気光学素子に供給することによって、電気光学素子の輝度を設定する第1のステップと、第2の駆動モードの設定時に、第1の駆動モードの設定時と

50

は異なる接続関係に設定することにより、駆動素子が、キャパシタに保持されたデータに応じて、第1の駆動電流とは誤差の極性が反対になる第2の駆動電流を生成するとともに、第2の駆動電流を電気光学素子に供給することによって、電気光学素子の輝度を設定する第2のステップと、第1の駆動モードと第2の駆動モードとを所定の周期で交互に切り替える第3のステップとを有する。

【0006】

第1の発明において、第1のステップは、画素回路に含まれるカレントミラーを構成する一方のトランジスタを用いて、画素回路の外部から供給されたデータ電流に応じたデータをキャパシタに書き込むステップと、カレントミラーを構成する他方のトランジスタを駆動素子として用いて、キャパシタに保持されたデータに応じた第1の駆動電流を生成するステップとを含み、第2のステップは、他方のトランジスタを用いて、データ電流に応じたデータをキャパシタに書き込むステップと、一方のトランジスタを駆動素子として用いて、キャパシタに保持されたデータに応じた第2の駆動電流を生成するステップとを含むことが好ましい。

10

【0007】

第1の発明において、第1のステップは、外部から供給されたデータ電圧を駆動素子のゲートに印加した際に、駆動素子のチャネルを流れる第1の電流を用いて、キャパシタに電荷を充電することにより、キャパシタにデータを書き込むステップを含み、第2のステップは、データ電圧を駆動素子のゲートに印加した際に、第1の電流とは逆方向に駆動素子のチャネルを流れる第2の電流を用いて、キャパシタに蓄積された電荷を放電することにより、キャパシタにデータを書き込むステップを含むことが好ましい。この場合、第1のステップは、キャパシタにデータを書き込むステップに先立ち、キャパシタの一方の電極に第1の電圧を印加して、キャパシタに蓄積された電荷を放電することにより、キャパシタを初期状態に設定するステップを含み、第2のステップは、キャパシタにデータを書き込むステップに先立ち、キャパシタの一方の電極に第1の電圧よりも高い第2の電圧を印加して、キャパシタに電荷を充電することにより、キャパシタを初期状態に設定するステップを含むことが好ましい。

20

【0008】

第1の発明において、第1の駆動モードと第2の駆動モードとの切り替えは、画素単位、画素行単位、画素列単位または画素ブロック単位で行われることが好ましい。また、これらの駆動モードを切り替える周期は、1/30秒以下の周期であることが好ましい。

30

【0009】

第2の発明は、データを保持するキャパシタと、キャパシタに自己のゲートが接続されているとともに、キャパシタに保持されたデータに応じた駆動電流を生成する駆動素子と、駆動素子より供給された駆動電流に応じて、輝度が設定される電気光学素子とを有する画素回路を提供する。この画素回路は、第1の駆動モードの設定時と第2に駆動モードの設定時とで画素回路の接続関係を変える接続手段をさらに有する。この接続手段は、第1の駆動モードの設定時に、キャパシタに保持されたデータに応じた第1の駆動電流を駆動素子が生成するように、画素回路の接続関係を設定する。また、接続手段は、所定の周期で第1の駆動モードと交互に切り替えられる第2の駆動モードの設定時に、キャパシタに保持されたデータに応じて、第1の駆動電流とは誤差の極性が反対になる第2の駆動電流を駆動素子が生成するように、画素回路の接続関係を設定する。

40

【0010】

第3の発明は、データを保持するキャパシタと、キャパシタの一方の電極が接続されたノードに自己のゲートが接続されているとともに、カレントミラーを構成する第1および第2のトランジスタと、駆動電流が自己を流れることによって、輝度が設定される電気光学素子とを有する画素回路を提供する。第1の駆動モードの設定時において、第1のトランジスタは、画素回路の外部から供給されたデータ電流に応じたデータをキャパシタに書き込むプログラミング素子として機能するとともに、第2のトランジスタは、キャパシタに保持されたデータに応じて、駆動電流を生成する駆動素子として機能する。また、所定

50

の周期で第 1 の駆動モードと交互に切り替えられる第 2 の駆動モードの設定時において、第 2 のトランジスタはプログラミング素子として機能するとともに、第 1 のトランジスタは駆動素子として機能する。

【 0 0 1 1 】

第 3 の発明において、画素回路は、第 3 から第 6 のトランジスタをさらに有していることが好ましい。第 3 のトランジスタは、一方の端子が所定のノードに接続され、他方の端子が第 1 のトランジスタの一方の端子に接続されているとともに、第 1 の駆動モードの設定時にオンし、第 2 の駆動モードの設定時にオフする。第 4 のトランジスタは、一方の端子が上記ノードに接続され、他方の端子が第 2 のトランジスタの一方の端子に接続されているとともに、第 2 の駆動モードの設定時にオンし、第 1 の駆動モードの設定時にオフする。第 5 のトランジスタは、一方の端子が第 1 のトランジスタの一方の端子に接続され、他方の端子が電気光学素子に接続されているとともに、第 2 の駆動モードの設定時にオンし、第 1 の駆動モードの設定時にオフする。第 6 のトランジスタと、一方の端子が第 2 のトランジスタの一方の端子に接続され、他方の端子が電気光学素子に接続されているとともに、第 1 の駆動モードの設定時にオンし、第 2 の駆動モードの設定時にオフする。

10

【 0 0 1 2 】

第 2 または第 3 の発明において、第 1 の駆動モードと第 2 の駆動モードとの切り替えは、画素単位、画素行単位、画素列単位または画素ブロック単位で行われることが好ましい。また、これらの駆動モードを切り替える周期は、 $1 / 30$ 秒以下の周期であることが好ましい。

20

【 0 0 1 3 】

第 4 の発明は、複数の走査線と、複数のデータ線と、走査線とデータ線との交差に対応して設けられた複数の画素回路と、走査線に走査信号を出力することにより、データの書込対象となる画素回路に対応する走査線を選択する走査線駆動回路と、走査線駆動回路と協働し、書込対象となる画素回路に対応するデータ線にデータを出力するデータ線駆動回路とを有する電気光学装置を提供する。この画素回路は、第 2 または第 3 の発明にかかる画素回路である。

【 0 0 1 4 】

第 5 の発明は、第 4 の発明にかかる電気光学装置を実装した電子機器を提供する。

【 0 0 1 5 】

第 6 の発明は、駆動素子と、キャパシタと、電気光学素子とを有する画素回路の駆動方法を提供する。この駆動方法は、外部から供給されたデータ電圧を駆動素子のゲートに印加することにより、駆動素子のチャネルを流れるチャネル電流と所定の時間との積に応じたデータをキャパシタに書き込む第 1 のステップと、キャパシタに保持されたデータに応じて、駆動素子が駆動電流を生成する第 2 のステップと、駆動電流を電気光学素子に供給することによって、電気光学素子の輝度を設定する第 3 のステップとを有する。

30

【 0 0 1 6 】

ここで、第 6 の発明において、キャパシタへのデータの書き込みに先立ち、キャパシタの電荷を初期状態に設定する第 4 のステップをさらに設けてもよい。

【発明の効果】

40

【 0 0 1 7 】

本発明によれば、第 1 の駆動モードと第 2 の駆動モードとを交互に切り替えることにより、第 1 の駆動モードの設定時に生成される駆動電流に含まれる誤差と、第 2 の駆動モード設定時に生成される駆動電流に含まれる逆極性の誤差とが相殺される。これにより、電気光学素子に供給される実効的な駆動電流の誤差が減少するので、表示品質の低下を有効に抑制できる。

【発明を実施するための最良の形態】

【 0 0 1 8 】

まず、実施形態の説明に先立ち、図 1 を参照しつつ、本発明の基本原理について説明する。キャパシタ C 1 には、外部から供給されたデータ電流またはデータ電圧によってデー

50

タが書き込まれる。このデータに応じたゲート電圧 V_g が駆動素子 $D R$ のゲートに印加されると、駆動素子 $D R$ は、ゲート電圧 V_g に応じた駆動電流を自己のチャンネルに生成する。この駆動電流を有機 $E L$ 素子 $OLED$ に供給することにより、有機 $E L$ 素子 $OLED$ が発光し、輝度が設定される。ところで、同図の構成を主体とした画素が行列状に配置された表示パネルに関して、すべての駆動素子 $D R$ の固有特性を完全に同一に設定することはできず、実際には特性上のばらつきが存在する。このばらつきの影響で、実際の駆動電流は、所望の電流 I に誤差 α が加わった $I + \alpha$ になる。 α の値は、各駆動素子 $D R$ の固有特性に応じて異なり、かつ、正負のどちらにもなり得る。誤差 α に起因した駆動電流のばらつきは表示品質の低下に繋がる。

【 0 0 1 9 】

10

この対策として、駆動電流が $I + \alpha$ となる駆動と、駆動電流が $I - \alpha$ となる駆動とを交互に実行する。すなわち、駆動電流に含まれる誤差 α の極性が交互に反転するような駆動方式を用いれば、誤差 α が表示に与える悪影響を有効に低減することができる。この場合、実効的な駆動電流 I_{eff} は、数式 1 で表すことができる。同数式によれば、 α / I が 10 % 程度であっても、実効電流 I_{eff} の誤差が 0.5 % 程度まで圧縮される。したがって、有機 $E L$ 素子 $OLED$ に対する電流誤差を大幅に低減することが可能になる。

【 数 1 】

$$I_{eff} = \sqrt{\frac{(I_{data} + \alpha)^2 + (I_{data} - \alpha)^2}{2}}$$

20

$$= I_{data} \cdot \sqrt{1 + \left(\frac{\alpha}{I}\right)^2}$$

$$= I_{data} \cdot \left\{ 1 + \frac{1}{2} \left(\frac{\alpha}{I}\right)^2 \right\}$$

30

【 0 0 2 0 】

誤差 α の極性を交互に反転させるための具体的な手法には様々なものが考えられるが、以下、代表的な 2 つの手法を例示する。第 1 の実施形態では、カレントミラー型の画素回路において、プログラミング素子と駆動素子とを交互に切り替える手法について説明する。第 2 の実施形態では、駆動素子のチャンネル電流の向きを交互に反転させることにより、放電によるデータの書き込みとを充電によるデータの書き込みとを交互に行う手法について説明する。

【 0 0 2 1 】

(第 1 の実施形態)

図 2 は、本実施形態にかかる電気光学装置のブロック構成図である。表示部 1 は、例えば TFT (Thin Film Transistor) によって電気光学素子を駆動するアクティブマトリクス型の表示パネルである。この表示部 1 には、 m ドット $\times$ n ライン分の画素群がマトリクス状 (二次元平面的) に並んでいる。表示部 1 には、それぞれが水平方向に延在している走査線群 $Y_1 \sim Y_n$ と、それぞれが垂直方向に延在しているデータ線群 $X_1 \sim X_m$ とが設けられており、これらの交差に対応して画素 2 が配置されている。表示部 1 がモノクロパネルの場合、1 つの画素 2 が後述する 1 つの画素回路に対応する。これに対して、カラーパネルのように、1 つの画素 2 が RGB の 3 つのサブ画素で構成されている場合には、1 つのサブ画素が 1 つの画素回路に対応する。

40

【 0 0 2 2 】

制御回路 5 は、図示しない上位装置より入力される垂直同期信号 V_s 、水平同期信号 H_s

50

、ドットクロック信号 DCLK および階調データ D 等に基づいて、走査線駆動回路 3 およびデータ線駆動回路 4 を同期制御する。この同期制御の下、これらの回路 3, 4 は互いに協働して、表示部 1 の表示制御を行う。

【0023】

走査線駆動回路 3 は、シフトレジスタ、出力回路等を主体に構成されており、走査線 Y₁ ~ Y_n に走査信号 SEL を出力することによって、走査線 Y₁ ~ Y_n の線順次走査を行う。走査信号 SEL は、高電位レベル（以下「Hレベル」という）または低電位レベル（以下「Lレベル」という）の 2 値的な信号レベルをとり、データの書込対象となる画素行に対応する走査線 Y は Hレベル、これ以外の走査線 Y は Lレベルにそれぞれ設定される。走査線駆動回路 3 は、1 フレームの画像を表示する期間（1 F）毎に、所定の選択順序で（一般的には最上から最下に向かって）、それぞれの走査線 Y を順番に選択する線順次走査を行う。

10

【0024】

データ線駆動回路 4 は、シフトレジスタ、ラインラッチ回路、出力回路等を主体に構成されている。本実施形態では電流プログラム方式、すなわち、データ線 X に対するデータの供給を電流ベースで行う方式を採用しているため、データ線駆動回路 4 は、画素 2 の表示階調を規定する階調データに基づいて、データ電流 I_{data} を可変に生成する可変電流源（図 3 の 4 a）を含む。データ線駆動回路 4 は、1 本の走査線 Y を選択する期間に相当する 1 水平走査期間（1 H）において、今回データを書き込む画素行に対するデータ電流 I_{data} の一斉出力と、次の 1 H で書き込みを行う画素行に関するデータの点順次的なラッチとを同時に行う。ある 1 H において、データ線 X の本数に相当する m 個のデータが順次ラッチされる。そして、次の 1 H において、ラッチされた m 個のデータは、可変電流源において電流データ I_{data} に変換された上で、対応するデータ線 X₁ ~ X_m に一斉に出力される。

20

【0025】

図 3 は、本実施形態にかかるカレントミラー型の画素回路図である。1 つの画素 2 は、有機 EL 素子 OLED、7 つのトランジスタ T₁ ~ T₇、およびデータを保持するキャパシタ C₁ で構成されている。ダイオードとして表記された有機 EL 素子 OLED は、自己を流れる駆動電流 I_{oled} によって輝度が設定される典型的な電流駆動型素子である。トランジスタ T₁, T₂ は、データ電流 I_{data} に応じたデータをキャパシタ C₁ に書き込むプログラミング素子、または、キャパシタ C₁ に保持されたデータに応じた駆動電流 I_{oled} を生成する駆動素子として機能する。トランジスタ T₃ ~ T₇ は、スイッチング素子として機能する。この構成例では、トランジスタ T₁ ~ T₇ のすべてを n チャネル型としているが、これは一例にすぎず、これとは異なる組み合わせでチャネル型を設定してもよい。本明細書では、ソース、ドレインおよびゲートを備える三端子型素子であるトランジスタに関して、ソースまたはドレインの一方を「一方の端子」と呼び、他方を「他方の端子」と呼ぶ。

30

【0026】

トランジスタ T₇ のゲートは、走査信号 SEL が供給される走査線 Y に接続され、その一方の端子は、データ電流 I_{data} が供給されるデータ線 X に接続されている。また、このトランジスタ T₇ の他方の端子は、ノード Ng に接続されている。このノード Ng には、カレントミラーを構成する一対のトランジスタ T₁, T₂ のゲート、キャパシタ C₁ の一方の電極およびトランジスタ T₃, T₄ の一方の端子も共通接続されている。トランジスタ T₁ の一方の端子は、トランジスタ T₃ の他方の端子とトランジスタ T₅ の一方の端子とに共通接続されている。同様に、トランジスタ T₂ の一方の端子は、トランジスタ T₄ の他方の端子とトランジスタ T₆ の一方の端子とに共通接続されている。トランジスタ T₅, T₆ の他方の端子は、互いに共通接続されており、この接続端には、有機 EL 素子 OLED のカソード（陰極）が接続されている。有機 EL 素子 OLED のアノード（陽極）には、電源電圧 V_{dd} が供給されており、トランジスタ T₁, T₂ の他方の端子およびキャパシタ C₁ の他方の電極には、電源電圧 V_{dd} よりも低い基準電圧 V_{ss} が供給されている。トランジスタ T₃, T₆ のゲートは、制御回路 5 から出力された制御信号 φ が供給される制御線に接続されており、

40

50

トランジスタT4, T5のゲートは、その反転信号 ϕ が供給される制御線に接続されている。

【0027】

図4は、図3に示した画素回路の動作タイミングチャートである。画素回路の駆動モードには第1の駆動モードと第2の駆動モードとが存在し、これらの駆動モードは所定の周期(例えば1F毎)で交互に切り替えられる。第1の駆動モードと第2の駆動モードとでは、画素回路の接続関係が異なる。1Fに相当する期間 $t_0 \sim t_2$ ($t_2 \sim t_4$)における一連の動作プロセスは、最初の期間 $t_0 \sim t_1$ ($t_2 \sim t_3$)におけるデータ書込プロセス、および、これに続く期間 $t_1 \sim t_2$ ($t_3 \sim t_4$)における駆動プロセスとに大別される。

【0028】

最初の1F($t_0 \sim t_2$)では、制御信号 ϕ がHレベル($\phi = L$)になって、第1の駆動モードに設定される。第1の駆動モードの設定時には、トランジスタT1がプログラミング素子として機能し、トランジスタT2が駆動素子として機能する。まず、データ書込期間 $t_0 \sim t_1$ では、プログラミング素子として機能するトランジスタT1を用いて、キャパシタC1に対するデータの書き込みが行われる。具体的には、走査信号SELがHレベルに立ち上がり、トランジスタT7がオンするため、ノードNgとデータ線Xとが電氣的に接続される。また、制御信号 ϕ がHレベルなので、トランジスタT3, T6が共にオンする(トランジスタT4, T5はオフ)。トランジスタT3がオンすることで、トランジスタT1は、自己のゲートとドレインとが電氣的に接続されたダイオード接続となる。これにより、図5に示すようなデータ電流I_{data}の経路が形成され、可変電流源4aより供給されたデータ電流I_{data}がトランジスタT1のチャンネルを流れる。トランジスタT1は、自己のチャンネルを流れるデータ電流I_{data}に応じた電圧V_gを自己のゲート、すなわちノードNgに発生する。トランジスタT1のゲートに接続されたキャパシタC1には、このゲート電圧V_gに応じた電荷が蓄積され、蓄積された電荷に相当するデータの書き込みが行われる。

【0029】

また、トランジスタT6がオンすることで、有機EL素子OLEDのカソードとトランジスタT2の一方の端子とが電氣的に接続される。これにより、図5に示した駆動電流I_{oled}の経路が形成され、この経路は、電源電圧V_{dd}、有機EL素子OLED、トランジスタT2のチャンネル、基準電圧V_{ss}の順序になる。有機EL素子OLEDを流れる駆動電流I_{oled}は、駆動素子として機能するトランジスタT2のチャンネル電流に相当し、その電流レベルは、キャパシタC1に保持されたデータに依存したゲート電圧V_gによって制御される。一対のトランジスタT1, T2はカレントミラーを構成しているので、有機EL素子OLEDの発光輝度を規定する駆動電流I_{oled}は、データ線Xより供給されたデータ電流I_{data}(トランジスタT1のチャンネル電流)に比例する。

【0030】

続く駆動期間 $t_1 \sim t_2$ では、走査信号SELがLレベルに立ち下がり、トランジスタT7がオフするため、ノードNgとデータ線Xとが電氣的に分離される。しかしながら、この分離後も、キャパシタC1に保持されたデータによって、トランジスタT2のゲートにはゲート電圧V_gが印加され続けるため、駆動電流I_{oled}が有機EL素子OLEDを流れ続ける。したがって、有機EL素子OLEDは、駆動電流I_{oled}に応じた輝度で発光し続ける。

【0031】

次の1F($t_2 \sim t_4$)では、制御信号 ϕ がLレベル($\phi = H$)になって、第2の駆動モードに設定される。第2の駆動モードの設定時は、第1の駆動モードの設定時とは異なる接続関係になり、トランジスタT2がプログラミング素子として機能し、トランジスタT1が駆動素子として機能する。まず、データ書込期間 $t_2 \sim t_3$ では、プログラミング素子として機能するトランジスタT2を用いて、キャパシタC1に対するデータの書き込みが行われる。具体的には、走査信号SELがHレベルになり、トランジスタT7がオンするため、ノードNgとデータ線Xとが電氣的に接続される。また、反転制御信号 ϕ がHレベルなので、トランジスタT4, T5が共にオンする(トランジスタT6, T3はオフ)。トランジスタT4がオンすることで、トランジスタT2は、自己のゲートとドレインとが電氣的

10

20

30

40

50

に接続されたダイオード接続となる。これにより、図 6 に示すようなデータ電流 I_{data} の経路が形成され、可変電流源 4 a より供給されたデータ電流 I_{data} がトランジスタ T2 のチャンネルを流れる。トランジスタ T2 は、自己のチャンネルを流れるデータ電流 I_{data} に応じた電圧 V_g を自己のゲート、すなわちノード Ng に発生する。トランジスタ T2 のゲートに接続されたキャパシタ C1 には、発生したゲート電圧 V_g に応じた電荷が蓄積され、蓄積された電荷に相当するデータの書き込みが行われる。

【0032】

また、トランジスタ T5 がオンすることで、有機 EL 素子 OLED のカソードとトランジスタ T1 の一方の端子とが電氣的に接続される。これにより、図 6 に示した駆動電流 I_{oled} の経路が形成され、この経路は、電源電圧 V_{dd} 、有機 EL 素子 OLED、トランジスタ T1 のチャンネル、基準電圧 V_{ss} の順序になる。有機 EL 素子 OLED を流れる駆動電流 I_{oled} は、駆動素子として機能するトランジスタ T1 のチャンネル電流に相当し、その電流レベルは、キャパシタ C1 に保持されたデータに依存したゲート電圧 V_g によって制御される。上述したカレントミラー構成より、有機 EL 素子 OLED の発光輝度を規定する駆動電流 I_{oled} は、データ線 X より供給されたデータ電流 I_{data} (トランジスタ T1 のチャンネル電流) に比例する。

10

【0033】

続く駆動期間 $t_3 \sim t_4$ では、走査信号 SEL が L レベルに立ち下がり、トランジスタ T7 がオフするため、ノード Ng とデータ線 X とが電氣的に分離される。しかしながら、この分離後も、キャパシタ C1 に保持されたデータによって、トランジスタ T1 のゲートにはゲート電圧 V_g が印加され続けるため、駆動電流 I_{oled} が有機 EL 素子 OLED を流れ続ける。したがって、有機 EL 素子 OLED は、駆動電流 I_{oled} に応じた輝度で発光し続ける。

20

【0034】

第 1 および第 2 の駆動モードを交互に行った場合における実効的な駆動電流 I_{eff} について検討する。トランジスタ T1, T2 のゲートに印加するゲート - ソース間電圧を V_{gs} とする。トランジスタ T1, T2 が飽和領域で動作することを前提とした場合、第 1 の駆動モードの設定時におけるデータ電流 I_{data} および駆動電流 I_{oled} は、数式 2 で表すことができる。なお、 β は利得係数であり $\beta = \mu A W / L$ で表される。 μ はキャリアの移動度、 A はゲート容量、 W はチャンネル幅、 L はチャンネル長、 V_{th} はしきい値電圧である。これらの製造パラメータはトランジスタの固有特性であり、同一仕様に設計した場合でも、実際にはトランジスタ毎にばらつきが存在する。なお、記号に付された添字 "1" はトランジスタ T1 に関するものであることを示し、添字 "2" はトランジスタ T2 に関するものであることを示す。

30

(数式 2)

$$I_{data} = 1/2 \beta_1 (V_{gs} - V_{th1})^2$$

$$I_{oled} = 1/2 \beta_2 (V_{gs} - V_{th2})^2$$

【0035】

ここで、データ電流 I_{data} と駆動電流 I_{oled} とは比例関係にあるため、その比例定数を K とすると、両者は数式 3 のような関係になる。

(数式 3)

$$I_{oled} = K \cdot I_{data} = (1 + \alpha) \cdot I_{data}$$

40

【0036】

一方、第 2 の駆動モードの設定時におけるデータ電流 I_{data} および駆動電流 I_{oled} は、数式 4 で表すことができる。

(数式 4)

$$I_{data} = 1/2 \beta_2 (V_{gs} - V_{th2})^2$$

$$I_{oled} = 1/2 \beta_1 (V_{gs} - V_{th1})^2$$

【0037】

データ電流 I_{data} と駆動電流 I_{oled} とは比例関係にあり、その比例定数は $1 / K$ になるので、両者は数式 5 のような関係になる。

50

(数式 5)

$$I_{oled} = 1 / K \cdot I_{data} = 1 / (1 + \alpha) \cdot I_{data} = (1 - \alpha) \cdot I_{data}$$

【 0 0 3 8 】

第 1 の駆動モードおよび第 2 の駆動モードを交互に設定する場合、実効的な駆動電流 I_{eff} は、上述した数式 1 中の I を I_{data} に読み替えることによって、数式 1 と同様になる。したがって、有機 E L 素子 OLED に対する電流誤差が大幅に低減される。

【 0 0 3 9 】

このように、本実施形態では、カレントミラーを構成する一対のトランジスタ T_1 , T_2 に、プログラミング素子としての機能と駆動素子としての機能とを交互に担わせている。これにより、表示部 1 に含まれる各駆動素子の固有特性にばらつきがあったとしても、実効的な駆動電流 I_{eff} の誤差を大幅に減少できる。その結果、電流誤差に起因した表示品質の低下を有効に抑制することが可能になる。

【 0 0 4 0 】

(第 2 の実施形態)

本実施形態は、電圧プログラム方式、すなわち、データ線 X に対するデータの供給を電流ベースで行う方式に関するものである。電圧プログラム方式の場合には、上述した可変電流源 4 a は不要であり、データ線駆動回路 4 は、画素 2 の表示階調を規定する階調データに応じたデータ電圧 V_{data} をデータ線 X に出力する。

【 0 0 4 1 】

図 7 は、本実施形態にかかる電圧プログラム方式の画素回路図である。1 つの画素 2 は、有機 E L 素子 OLED、トランジスタ T_1 , T_2 、キャパシタ C_1 および 3 つのスイッチング素子 $SW_1 \sim SW_3$ で構成されている。トランジスタ T_2 は、プログラミング素子および駆動素子の双方の機能を兼ねている。

【 0 0 4 2 】

トランジスタ T_1 のゲートは、走査信号 SEL が供給される走査線 Y に接続され、その一方の端子は、データ電圧 V_{data} が供給されるデータ線 X に接続されている。また、このトランジスタ T_1 の他方の端子は、ノード Ng に接続されている。このノード Ng には、トランジスタ T_2 のゲートが接続されるとともに、3 つの選択端子 $a \sim c$ を有する第 1 のスイッチング素子 SW_1 の選択端子 b にも接続されている。このスイッチング素子 SW_1 の選択端子 a には電源電圧 V_{dd} が供給されており、選択端子 c は、トランジスタ T_2 の一方の端子と第 2 のスイッチング素子 SW_2 の一方の端子とに共通接続されている。また、第 1 のスイッチング素子 SW_1 の固定端子には、キャパシタ C_1 の一方の電極が接続されている。キャパシタ C_1 の他方の電極および第 2 のスイッチング素子 SW_2 の他方の端子には基準電圧 V_{ss} が供給されている。一方、トランジスタ T_2 の他方の端子は、2 つの選択端子 d , e を有する第 3 のスイッチング素子 SW_3 の固定端子に接続されている。このスイッチング素子 SW_3 の選択端子 d は、電源電圧 V_{dd} がアノードに供給された有機 E L 素子 OLED のカソードに接続されており、選択端子 e には基準電圧 V_{ss} が供給されている。なお、3 つのスイッチング素子 $SW_1 \sim SW_3$ は、制御回路 5 から出力された制御信号 (図示せず) によって導通制御される。

【 0 0 4 3 】

第 1 の実施形態と同様に、図 7 に示した画素回路の駆動モードには第 1 の駆動モードと第 2 の駆動モードとが存在し、これらの駆動モードは所定の周期 (例えば 1 F 毎) で交互に設定される。1 F における一連の動作プロセスは、初期化プロセス、データ書込プロセスおよび駆動プロセスの順に行われる。

【 0 0 4 4 】

第 1 の駆動モードにおける動作プロセスについて、図 8 を参照しつつ説明する。第 1 の駆動モードの設定時において、第 3 のスイッチング素子 SW_3 は、固定端子と選択端子 e との間を導通する。これにより、有機 E L 素子 OLED のカソードとトランジスタ T_2 の他方の端子とが電氣的に接続される。まず、最初の初期化プロセスでは、トランジスタ T_1 がオフしている状態 ($SEL = L$) において、第 1 のスイッチング素子 SW_1 は固定端子と

10

20

30

40

50

選択端子 c との間を導通するとともに、第 2 のスイッチング素子 $SW2$ がオンする。これにより、同図 (a) に示すように、キャパシタ $C1$ に蓄積された電荷は、2 つのスイッチング素子 $SW1$, $SW2$ を介して基準電圧 V_{ss} に放電される。その結果、キャパシタ $C1$ の電荷 Q は、 $Q_{ini1} (= 0)$ に初期設定される。

【0045】

続くデータ書込プロセスでは、走査信号 SEL が H レベルに立ち上がって、トランジスタ $T1$ がオンする。これにより、ノード Ng とデータ線 X とが電氣的に接続されて、データ線 X のデータ電圧 V_{data} がノード Ng に供給される。第 1 のスイッチング素子 $SW1$ の設定状態は、先の初期化プロセスと同様であるが、第 2 のスイッチング素子 $SW2$ はオンからオフに切り替わる。これにより、同図 (b) に示すような経路で、トランジスタ $T2$ のチャネルには、自己のゲート Ng に供給されたデータ電圧 V_{data} に応じたチャネル電流 I_{ds} が流れる。その結果、 Q_{ini1} に初期設定されたキャパシタ $C1$ に電荷が充電されて、データが書き込まれる。キャパシタ $C1$ に書き込まれるデータ (電荷 Q) は、チャネル電流 I_{ds} とデータの書込時間 ΔT (一定値) との積に応じて一義的に設定される ($Q = Q_{ini1} + I_{ds} \cdot \Delta T$)。

10

【0046】

そして、駆動プロセスでは、走査信号 SEL が再び L レベルに立ち下がって、トランジスタ $T1$ がオフし、ノード Ng とデータ線 X とが電氣的に分離される。この状態で、第 1 のスイッチング素子 $SW1$ は、固定端子と選択端子 b との間を導通するとともに、第 2 のスイッチング素子 $SW2$ が再びオンする。これにより、同図 (c) に示すような経路で、有機 EL 素子 OLED に駆動電流 I_{oled} が流れる。この駆動電流 I_{oled} は、トランジスタ $T2$ のチャネル電流に相当し、その電流レベルは、キャパシタ $C1$ に保持されたデータ ($Q_{ini1} + I_{ds} \cdot \Delta T$) に依存したゲート電圧 V_g によって制御される。有機 EL 素子 OLED は、駆動電流 I_{oled} に応じた輝度に設定される。

20

【0047】

つぎに、第 2 の駆動モードにおける動作プロセスについて、図 9 を参照しつつ説明する。まず、最初の初期化プロセスでは、トランジスタ $T1$ がオフしている状態 ($SEL = L$) において、第 1 のスイッチング素子 $SW1$ は固定端子と選択端子 a との間を導通する。これにより、同図 (a) に示すように、キャパシタ $C1$ は、電源電圧 V_{dd} によって電荷が充電される。その結果、キャパシタ $C1$ の電荷 Q は、 $Q_{ini2} (= C \cdot V_{dd})$ に初期設定される (C はキャパシタ $C1$ の容量)。

30

【0048】

続くデータ書込プロセスでは、走査信号 SEL が H レベルに立ち上がって、トランジスタ $T1$ がオンする。これにより、ノード Ng とデータ線 X とが電氣的に接続されて、データ線 X のデータ電圧 V_{data} がノード Ng に供給される。また、第 2 のスイッチング素子 $SW2$ がオフしている状態において、第 1 のスイッチング素子 $SW1$ は固定端子と選択端子 c との間を導通する。これにより、キャパシタ $C1$ の一方の電極とトランジスタ $T2$ の一方の端子とが電氣的に接続される。また、第 3 のスイッチング素子 $SW3$ は固定端子と選択端子 e との間を導通するので、トランジスタ $T2$ の他方の端子には、基準電圧 V_{ss} が供給される。これにより、同図 (b) に示すような経路で、トランジスタ $T2$ のチャネルには、自己のゲート Ng に供給されたデータ電圧 V_{data} に応じた電流が流れる。ここで、第 1 の駆動モードの設定時とは、トランジスタ $T2$ のソース・ドレインが逆になるので、チャネル電流 I_{ds} の向きも逆になっている点に留意されたい。その結果、 Q_{ini2} に初期設定されたキャパシタ $C1$ から電荷が放電されて、データが書き込まれる。キャパシタ $C1$ に書き込まれるデータ (電荷 Q) は、 $Q_{ini2} - I_{ds} \cdot \Delta T$ となる。

40

【0049】

そして、駆動プロセスでは、走査信号 SEL が再び L レベルに立ち下がって、トランジスタ $T1$ がオフし、ノード Ng とデータ線 X とが電氣的に分離される。この状態で、第 1 のスイッチング素子 $SW1$ は、固定端子と選択端子 b との間を導通するとともに、第 2 のスイッチング素子 $SW2$ が再びオンする。これにより、同図 (c) に示すような経路で、有

50

機 E L 素子 OLED に駆動電流 I_{oled} が流れる。この駆動電流 I_{oled} は、トランジスタ T2 のチャネル電流に相当し、その電流レベルは、キャパシタ C1 に保持されたデータ ($Q_{ini2} - I_{ds} \cdot \Delta T$) に依存したゲート電圧 V_g によって制御される。有機 E L 素子 OLED は、駆動電流 I_{oled} に応じた輝度に設定される。

【0050】

第1および第2の駆動モードを交互に行った場合における実効的な駆動電流 I_{eff} について検討する。まず、固有特性のばらつきによって、トランジスタ T2 の実際の駆動能力が設計仕様より大きい場合について考える。この場合、第1の駆動モードの設定時には、キャパシタ C1 が所望値よりも多く充電されて、ゲート電圧 V_g が本来のレベルよりも高くなる。その結果、所望の電流 I に誤差 α を加えた駆動電流 ($I + \alpha$) が有機 E L 素子 OLED を流れる。また、第2の駆動モードの設定時には、キャパシタ C1 が所望値よりも多く放電されて、ゲート電圧 V_g が本来のレベルより低くなる。その結果、所望の電流 I から誤差 α を引いた駆動電流 ($I - \alpha$) が有機 E L 素子 OLED を流れる。これらの駆動モードを交互に設定した場合、逆極性の誤差 $+\alpha$, $-\alpha$ が相殺されて、実効的な駆動電流 I_{eff} は数式1と同様になる。これに対して、トランジスタ T2 の実際の駆動能力が設計仕様よりも小さい場合、キャパシタ C1 の充放電不足によって、第1および第2の駆動モードにおける誤差 α の極性が逆になる。したがって、この場合も逆極性の誤差 $+\alpha$, $-\alpha$ が相殺されて、実効的な駆動電流 I_{eff} は数式1と同様になる。その結果、有機 E L 素子 OLED に対する電流誤差が大幅に低減される。

【0051】

このように、本実施形態では、第1の実施形態と同様に、駆動素子の固有特性にばらつきがあったとしても、実効的な駆動電流 I_{eff} の誤差を大幅に減少できる。したがって、電流誤差に起因した表示品質の低下を有効に抑制することが可能になる。

【0052】

なお、上述した各実施形態において、第1および第2の駆動モードを切り替える周期は、用途にもよるが、例えば表示装置の場合には、1/30秒以下の周期が好ましく、1/60以下から1/120秒以下の範囲がより好ましい。これにより、両駆動モードでの発光輝度の変化に起因したフリッカの発生を有効に抑制できる。

【0053】

また、上述した各実施形態において、駆動モードの切り替えを画素単位で行ってもよいし、走査線 Y の延在方向に対応した画素行単位、データ線 X の延在方向に対応した画素列単位、或いは、所定の画素ブロック単位で行ってもよい。これらの手法は、第1の駆動モードの設定時と第2の駆動モードの設定時とで明るさの違いがある場合に有効である。

【0054】

また、上述した各実施形態にかかる手法と併用して、例えば、特開平10-197896号公報に開示された手法や特開2003-66903号公報に開示された手法を用いてもよい。これにより、表示品質の一層の向上を図ることができる。

【0055】

また、上述した各実施形態では、表示装置を例に説明したが、プリンタの光ヘッド等の電気光学装置にも適用可能である。また、電気光学素子は、有機 E L 素子 OLED に限定されるものではなく、駆動電流に応じて輝度が設定される電気光学素子（無機 LED 表示装置、フィールド・エミッション表示装置等）、或いは、駆動電流に応じた透過率・反射率を呈する電気光学装置（エレクトロクロミック表示装置、電気泳動表示装置等）に対しても広く適用可能である。

【0056】

さらに、上述した各実施形態にかかる電気光学装置は、例えば、テレビ、プロジェクタ、携帯電話機、携帯端末、モバイル型コンピュータ、パーソナルコンピュータ、或いは、を含む様々な電子機器に実装可能である。これらの電子機器に上述した電気光学装置を実装すれば、電子機器の商品価値を一層高めることができ、市場における電子機器の商品訴求力の向上を図ることができる。

10

20

30

40

50

【図面の簡単な説明】

【0057】

【図1】本発明の基本原理の説明図

【図2】電気光学装置のブロック構成図

【図3】第1の実施形態にかかる画素回路図

【図4】第1の実施形態にかかる動作タイミングチャート

【図5】第1の駆動モードにおける動作説明図

【図6】第2の駆動モードにおける動作説明図

【図7】第2の実施形態にかかる画素回路図

【図8】第1の駆動モードにおける動作説明図

【図9】第2の駆動モードにおける動作説明図

【符号の説明】

【0058】

1 表示部

2 画素

3 走査線駆動回路

4 データ線駆動回路

4a 可変電流源

5 制御回路

DR 駆動素子

T1~T7 トランジスタ

C1~C2 キャパシタ

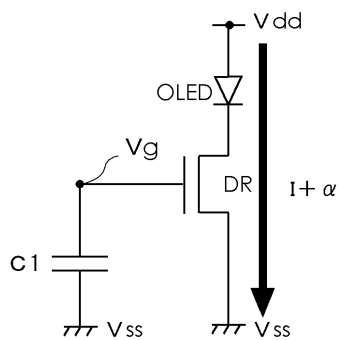
OLED 有機EL素子

SW1~SW3 スwitchング素子

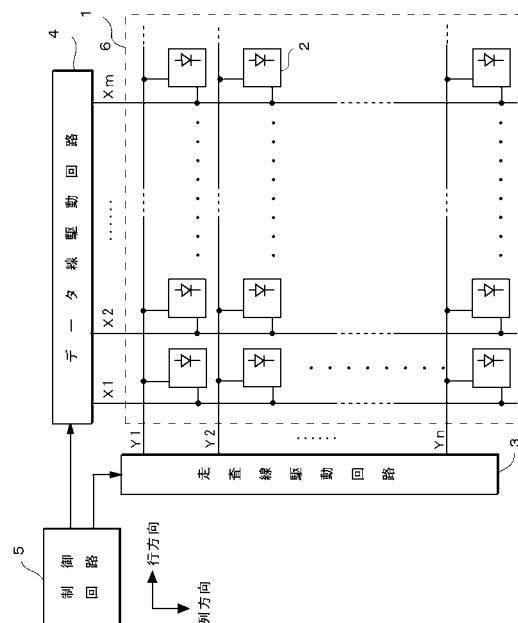
10

20

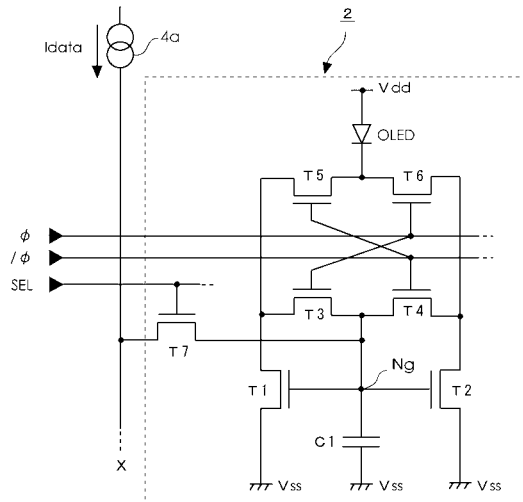
【図1】



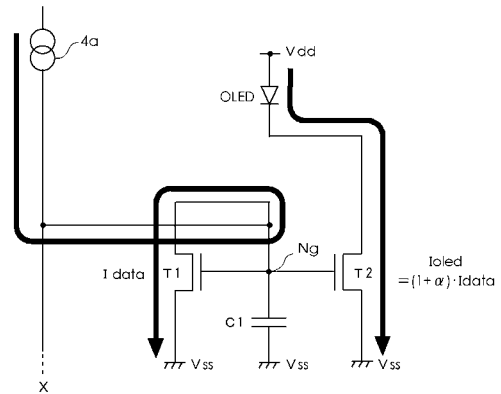
【図2】



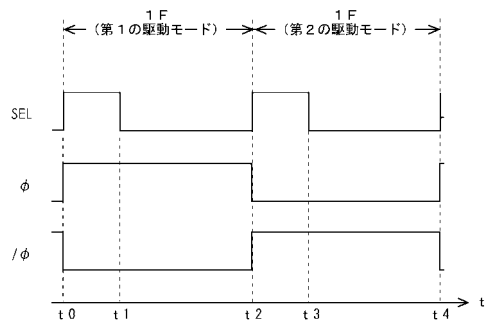
【図 3】



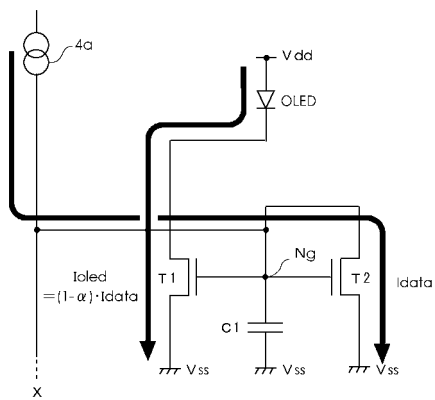
【図 5】



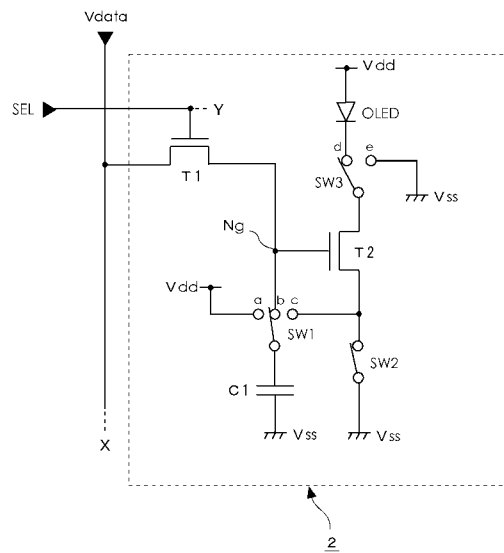
【図 4】



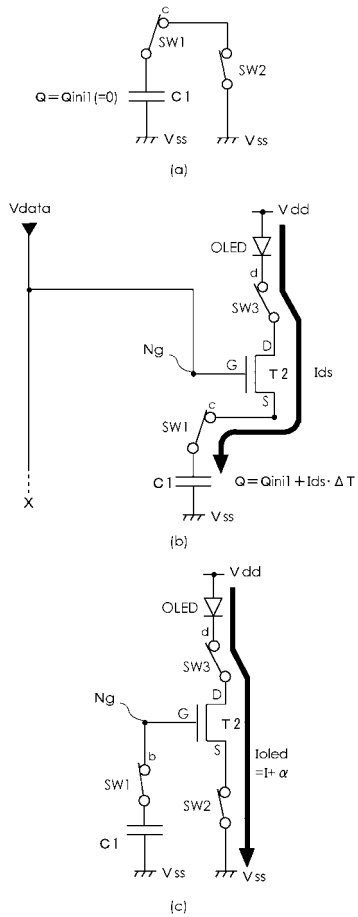
【図 6】



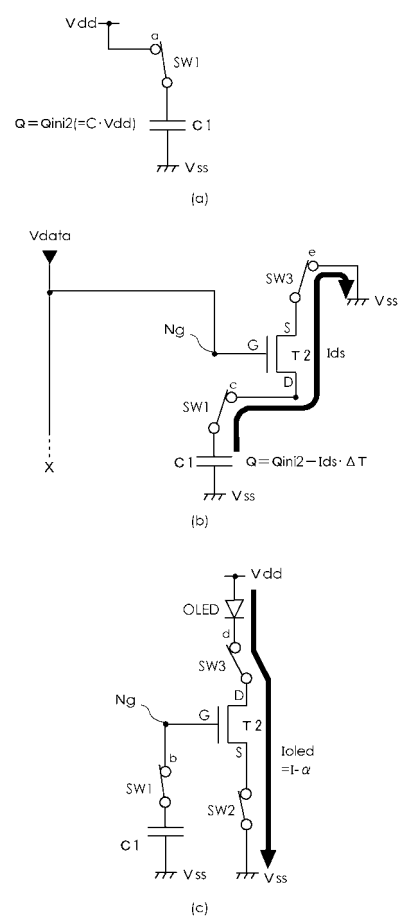
【図 7】



【図 8】



【図 9】



フロントページの続き

(51) Int.Cl. F I
G 0 9 G 3/20 6 4 1 D
G 0 9 G 3/20 6 4 2 A
H 0 5 B 33/14 A

(56) 参考文献 特表 2 0 0 5 - 5 0 5 8 0 2 (J P , A)
国際公開第 0 3 / 0 3 4 3 8 1 (W O , A 1)

(58) 調査した分野(Int.Cl. , DB名)
G 0 9 G 3 / 0 0 - 3 / 3 8
G 0 2 F 1 / 1 3 3 5 0 5 - 5 8 0

专利名称(译)	用于驱动像素电路的方法，电光装置和电子设备		
公开(公告)号	JP3966270B2	公开(公告)日	2007-08-29
申请号	JP2003392185	申请日	2003-11-21
[标]申请(专利权)人(译)	精工爱普生株式会社		
申请(专利权)人(译)	精工爱普生公司		
当前申请(专利权)人(译)	精工爱普生公司		
[标]发明人	山崎克則 飯野聖一		
发明人	山崎 克則 飯野 聖一		
IPC分类号	G09G3/30 G09G3/20 H01L51/50 G09G3/32 H05B33/14		
CPC分类号	G09G3/3241 G09G2300/0842 G09G2300/0861 G09G2310/0251 G09G2310/0254 G09G2320/0233 G09G2320/043		
FI分类号	G09G3/30.J G09G3/30.K G09G3/20.611.H G09G3/20.621.K G09G3/20.624.B G09G3/20.641.D G09G3/20.642.A H05B33/14.A G09G3/3225 G09G3/3266 G09G3/3275 G09G3/3283		
F-TERM分类号	3K007/AB17 3K007/BA06 3K007/DB03 3K007/GA00 3K107/AA01 3K107/BB01 3K107/CC33 3K107/EE04 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD05 5C080/DD06 5C080/EE28 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C380/AA01 5C380/AA02 5C380/AA10 5C380/AB06 5C380/AB22 5C380/AB31 5C380/AB34 5C380/AC04 5C380/AC07 5C380/AC08 5C380/AC11 5C380/AC12 5C380/BA37 5C380/BB02 5C380/BB09 5C380/CA08 5C380/CA13 5C380/CA32 5C380/CB01 5C380/CC01 5C380/CC03 5C380/CC07 5C380/CC11 5C380/CC12 5C380/CC14 5C380/CC26 5C380/CC28 5C380/CC30 5C380/CC33 5C380/CC46 5C380/CC52 5C380/CC64 5C380/CD017 5C380/CE04 5C380/CE08 5C380/CF01 5C380/CF09 5C380/CF48 5C380/DA58		
代理人(译)	须泽 修		
审查员(译)	福村 拓		
其他公开文献	JP2005156705A		
外部链接	Espacenet		

摘要(译)

要解决的问题：有效地抑制由提供给电光元件的电流中包含的误差引起的显示质量的劣化。解决方案：该像素电路具有电容器C1，构成电流镜的晶体管T1，T2和有机EL元件OLED。在设置第一驱动模式时，晶体管T1用作用于根据电容器C1中的数据电流Idata写入数据的编程元件，并且晶体管T2用作用于根据所保持的数据产生驱动电流Ioled的驱动元件。在电容器C1中。另外，在以预定周期交替切换到第一驱动模式的第二驱动模式的设置时，晶体管T2用作编程元件，晶体管T1用作驱动元件。Ž

