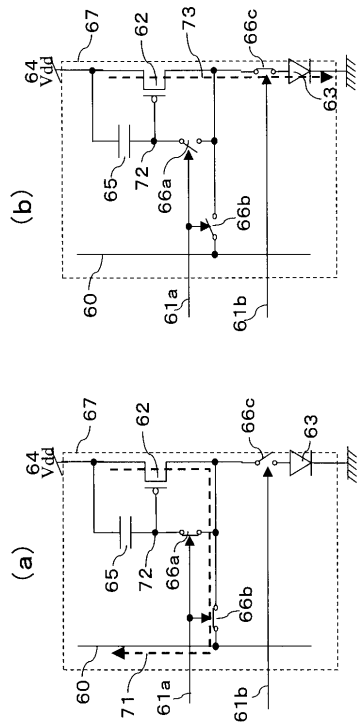
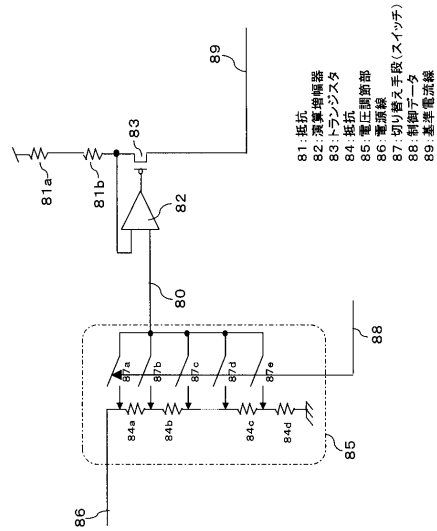


【図 7】

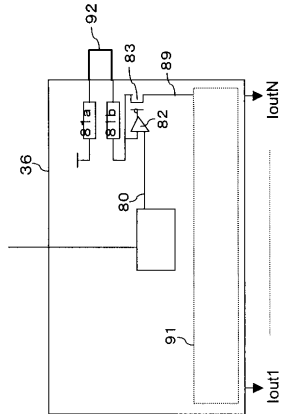


【図 8】

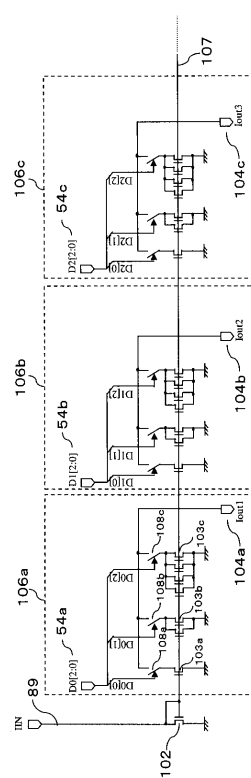


81: 抵抗
82: 演算増幅器
83: トランジスタ
84: 抵抗
85: 電圧調節部
86: 電源線
87: 切り替え手段 (スイッチ)
88: 制御データ
89: 基準電流線

【図 9】

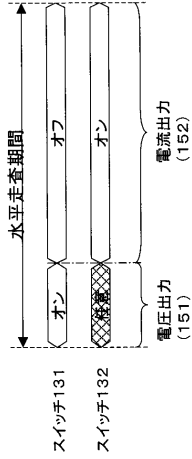


【図 10】

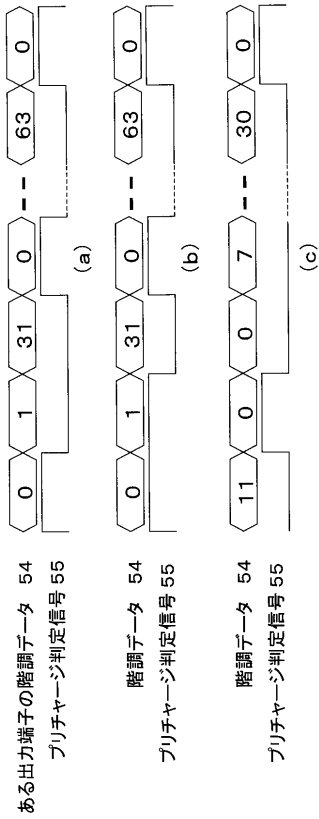


89: 基準電流線
102: 分配用ミラートランジスタ
103: 降圧表示用電流源
104: 電流出力
105: 制御データ
106: デジタルアナログ変換部
107: 共通ゲート線
108: スイッチ

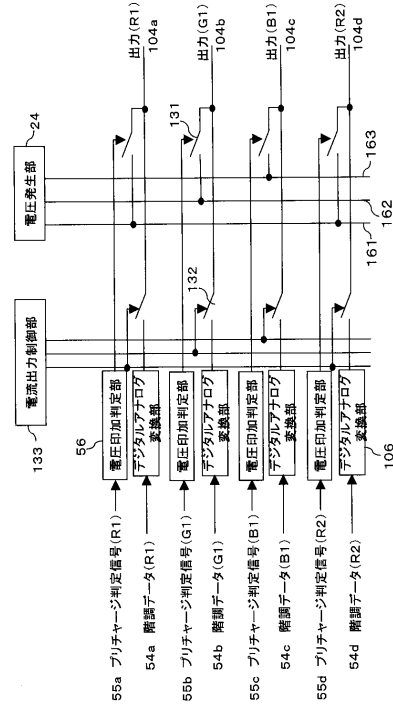
【図 15】



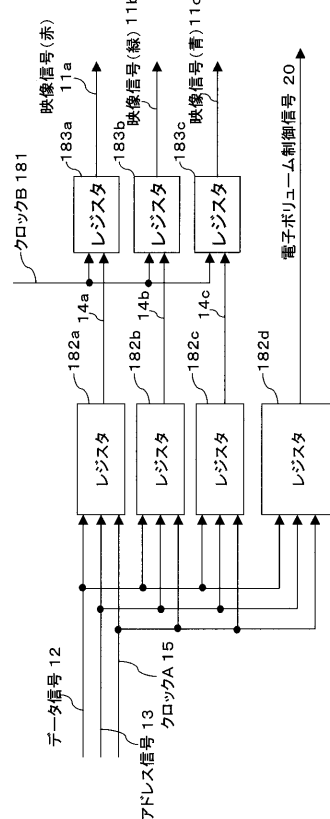
【図 17】



【図 16】

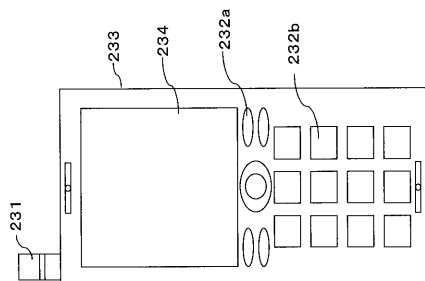


【図 18】

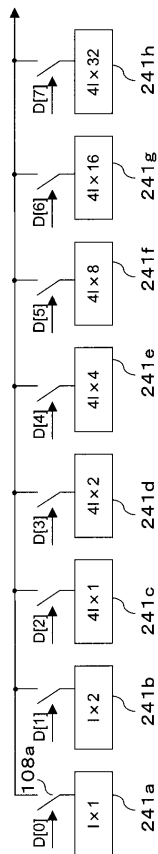


【図 2 3】

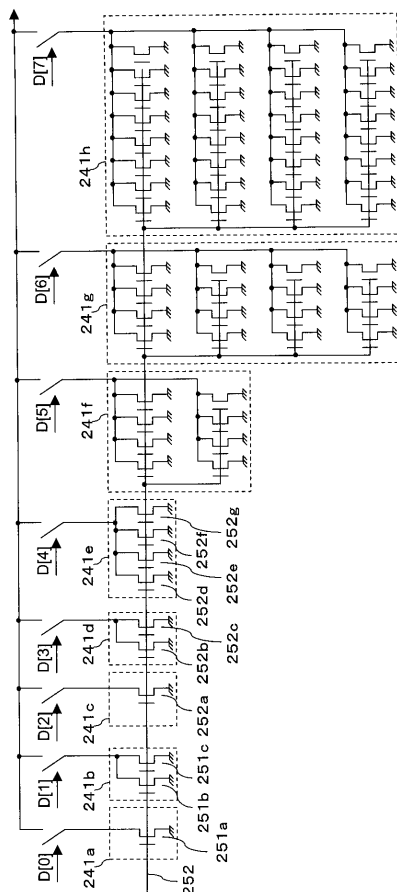
231 アンテナ
232 キー
233 筐体
234 表示パネル



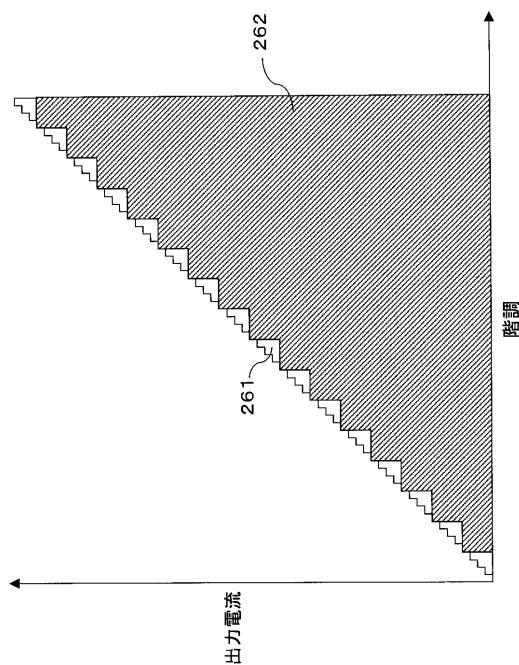
【図 2 4】



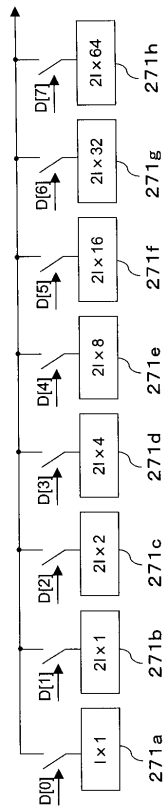
【図 2 5】



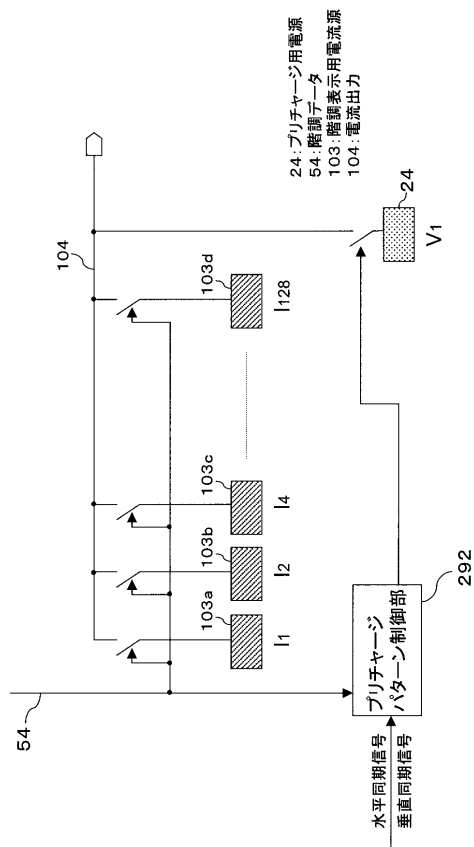
【図 2 6】



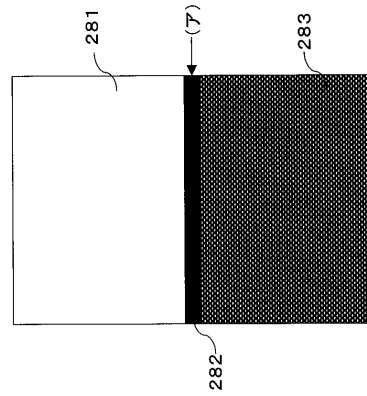
【図 27】



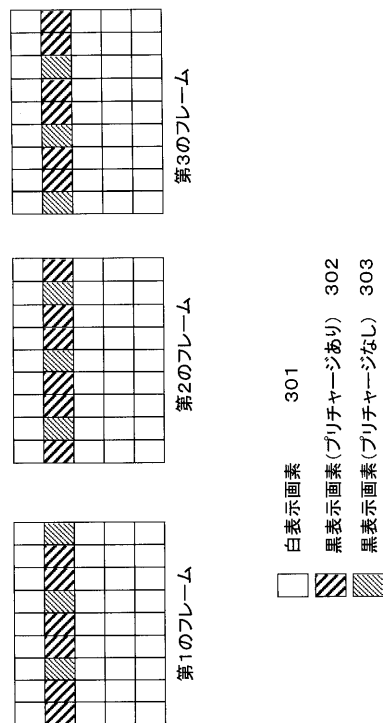
【図 29】



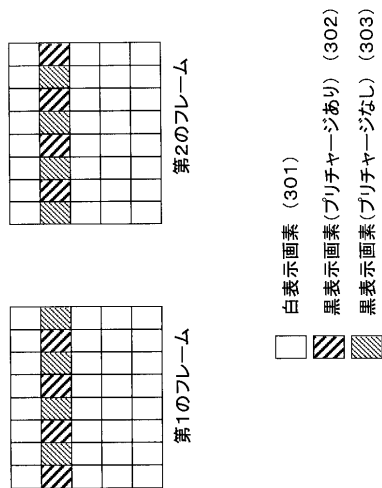
【図 28】



【図 30】



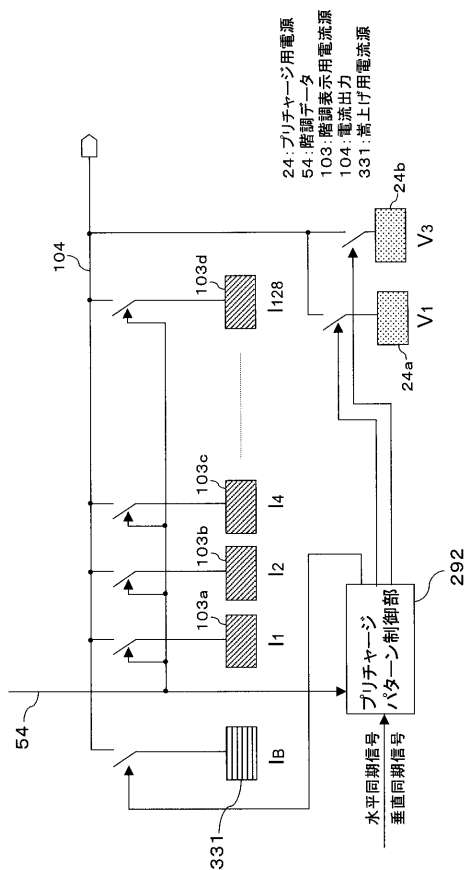
【図 3 1】



【図 3 2】

階調	プリチャージ印加パターン
0	毎フレーム印加
1	3フレーム中2フレームで印加
2	2フレーム中1フレームで印加
3以上	印加なし

【図 3 3】

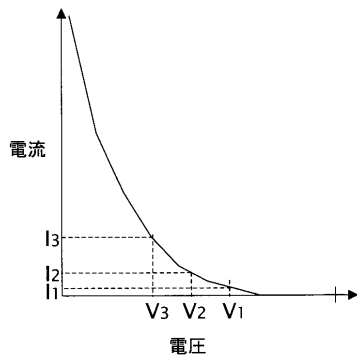


【図 3 4】

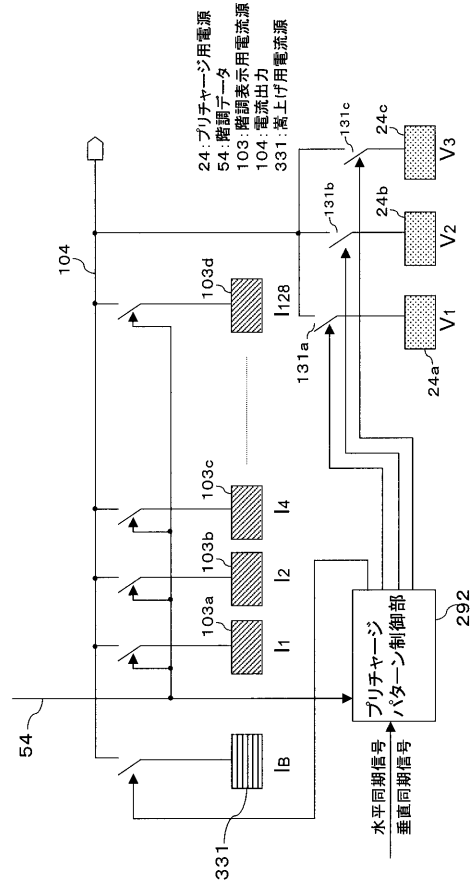
階調	第(2N)のフレーム	第(2N+1)のフレーム
0	V1を出力後階調に応じた電流出力	V1を出力後階調に応じた電流出力
1	V1を出力後階調に応じた電流出力	V3を出力後階調に応じた電流出力
2	V3を出力後階調に応じた電流出力	V3を出力後階調に応じた電流出力
3~128	階調に応じた電流出力	階調に応じた電流出力
129~255	(端上げ電流)+(階調に応じた電流出力) その後階調に応じた電流出力	(端上げ電流)+(階調に応じた電流出力) その後階調に応じた電流出力

V1>V3とする

【図 35】



【図 36】

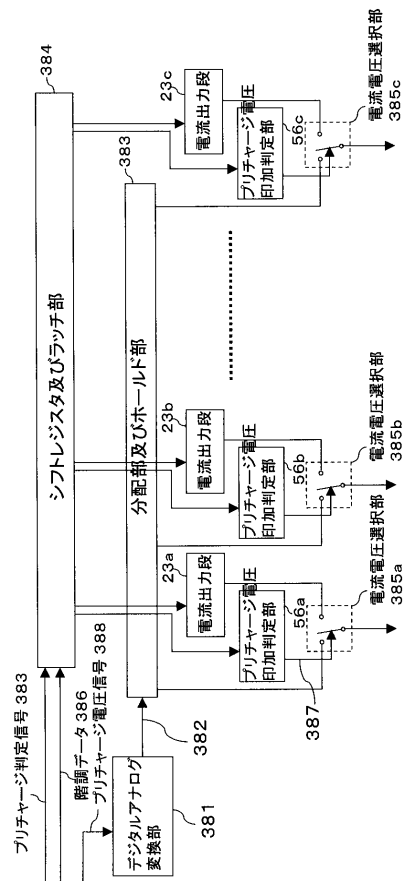


【図 37】

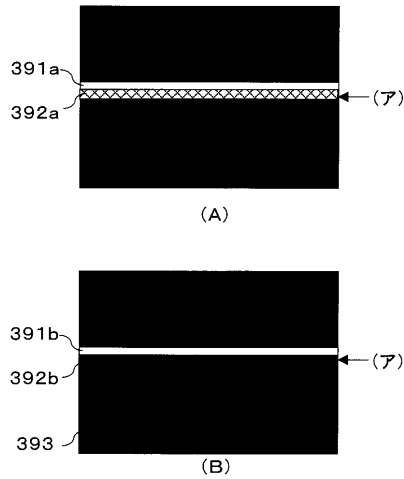
階調	第(2N)のフレーム	第(2N+1)のフレーム	印加電圧の平均値
0, 1, 2, 3	V1	V1	5.20V
4, 5, 6, 7	V1	V2	5.15V
8, 9, 10, 11	V2	V2	5.10V
12, 13, 14, 15	V3	V1	5.05V
16, 17, 18, 19	V2	V3	5.00V
20, 21, 22, 23	V3	V3	4.90V
24以上	電圧印加なし	電圧印加なし	電圧印加なし

V1: 5.2[V]
V2: 5.1[V]
V3: 4.9[V]
の場合

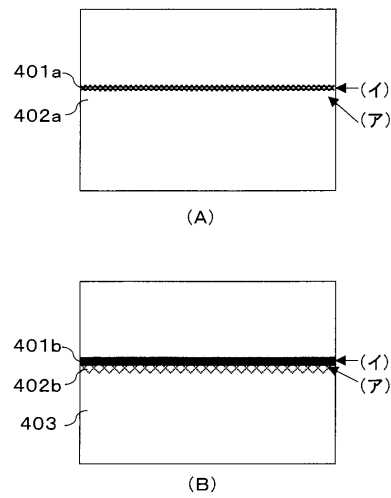
【図 38】



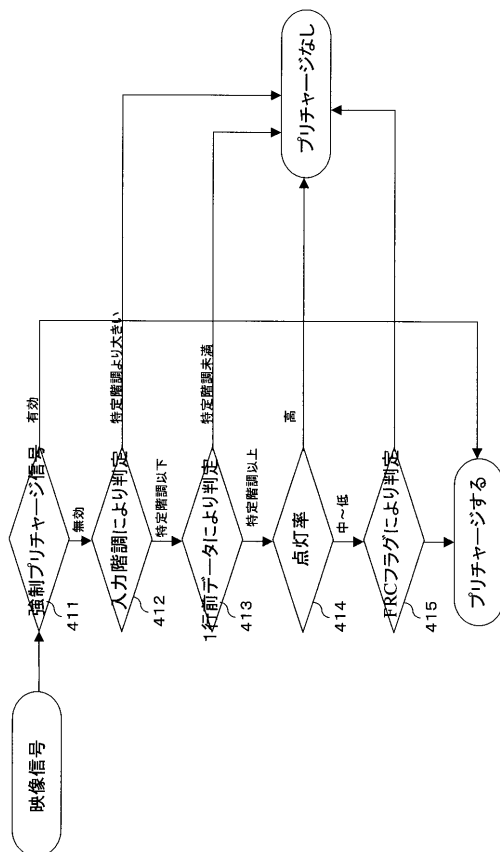
【図 39】



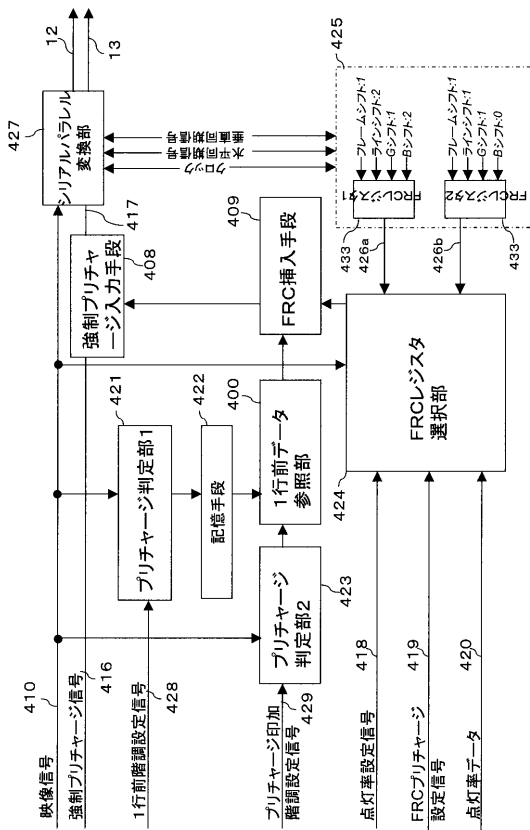
【図 40】



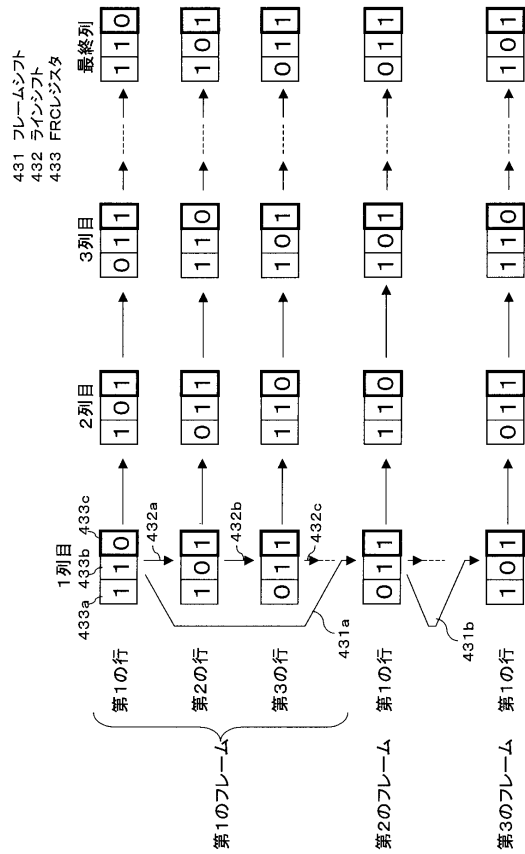
【図 41】



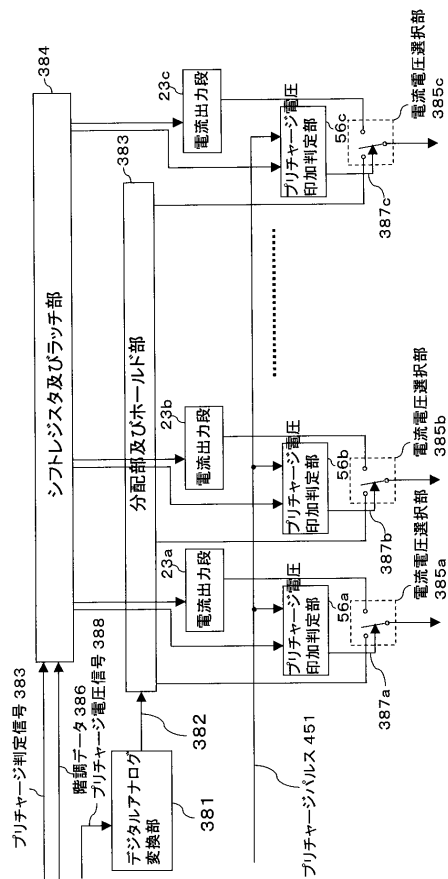
【図 42】



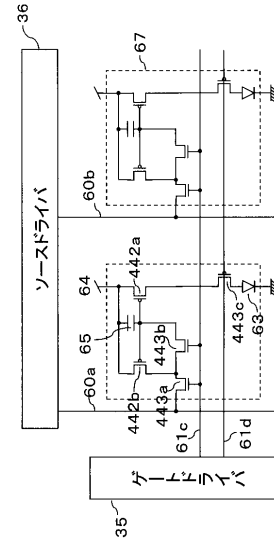
【図 4 3】



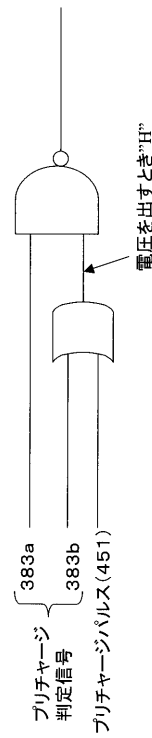
【図 4 5】



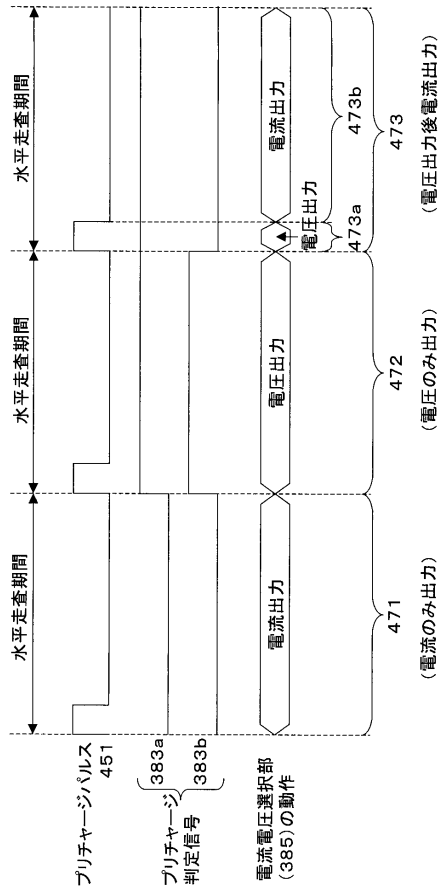
【図 4 4】



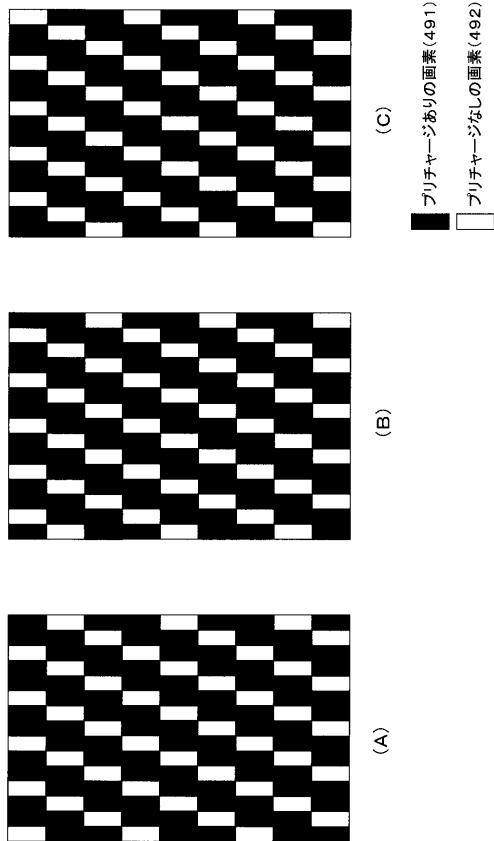
【図 4 6】



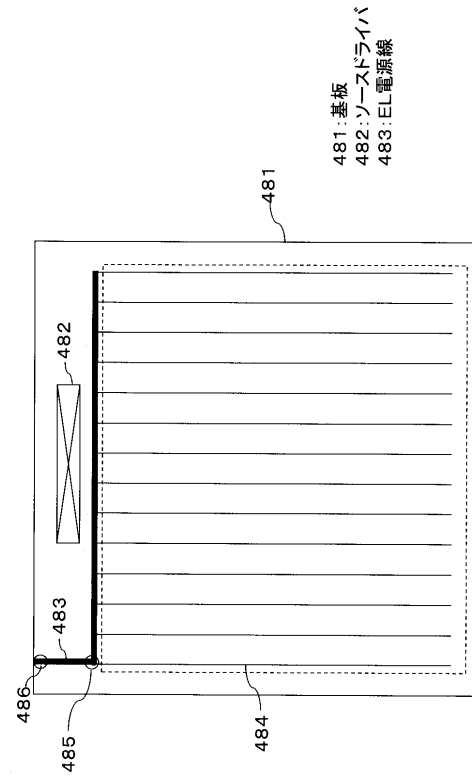
【図 47】



【図 49】



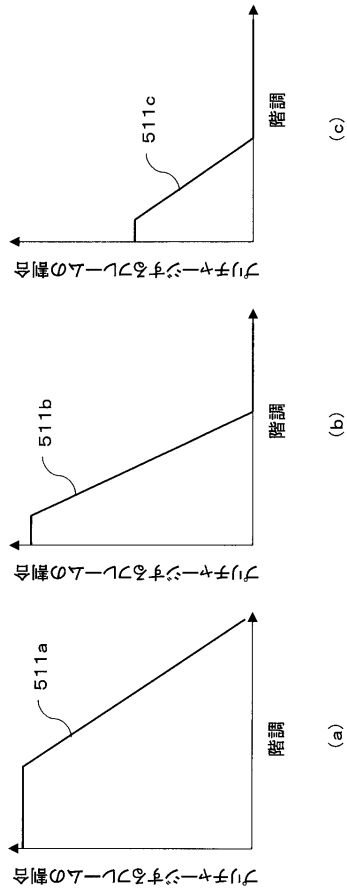
【図 48】



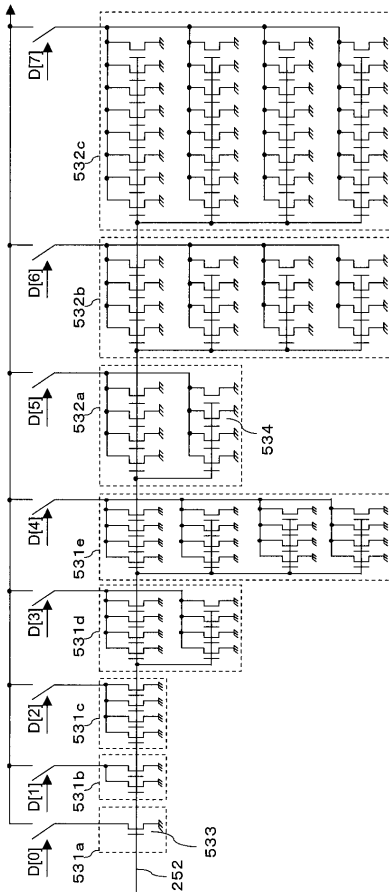
【図 50】

階調	プリチャージ印加パターン
0~2	毎フレーム印加
3	3フレーム中2フレームで印加
4	2フレーム中1フレームで印加
5以上	印加なし

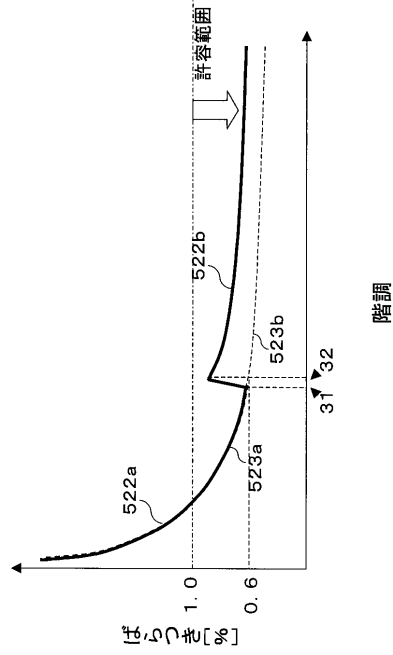
【図 5 1】



【図 5 3】



【図 5 2】



【図 5 4】

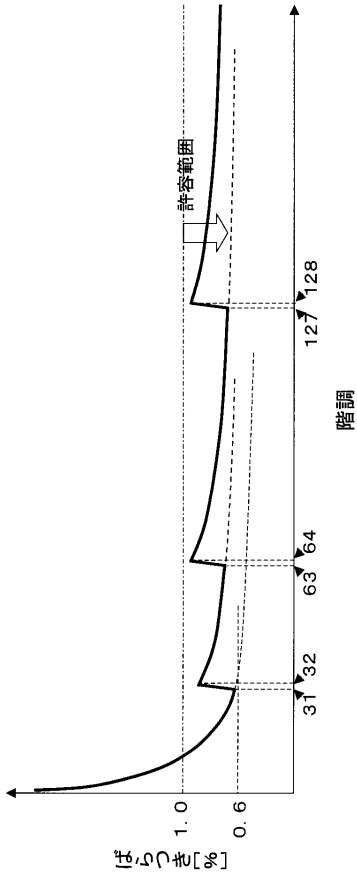
トランジスタ群	トランジスタ群の特性		トランジスタ群の特性	出力電流 ばらつき [%]
	チャネル 幅[μm]	チャネル 長[μm]		
531a	1.5	50	531a	3.1
531b			531b	2.3
531c			531c	1.6
531d			531d	1.1
531e			531e	0.8
532a	4.2	36	532a	0.8
532b			532b	0.6
532c			532c	0.5

(a)

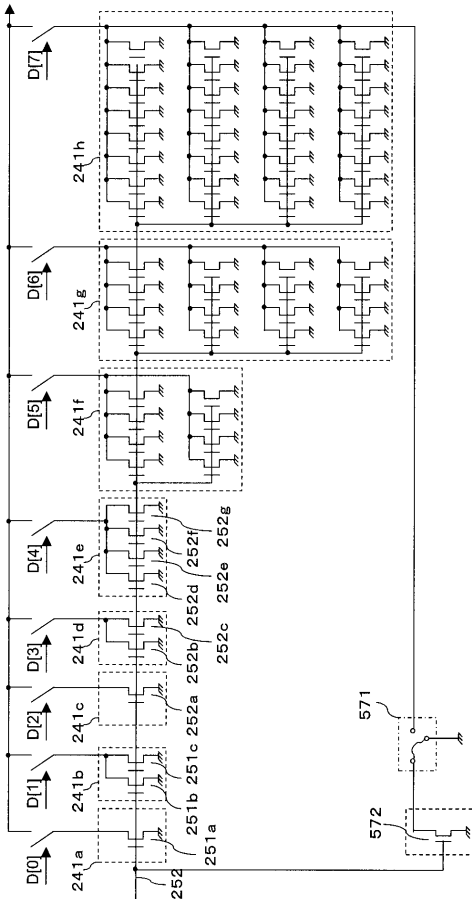
トランジスタ群	トランジスタ群の特性		トランジスタ群の特性	出力電流 ばらつき [%]
	チャネル 幅[μm]	チャネル 長[μm]		
531a	1.5	50	531a	3.1
531b			531b	2.3
531c			531c	1.6
531d			531d	1.1
531e			531e	0.8
532a	6.0	50	532a	0.6
532b			532b	0.4
532c			532c	0.3

(b)

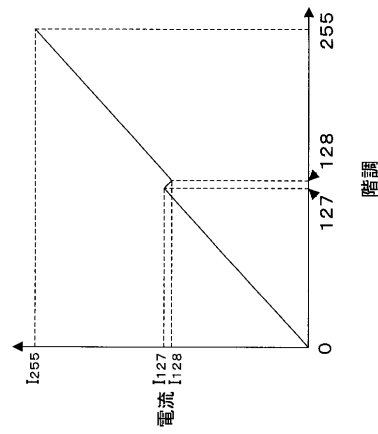
【図 5 5】



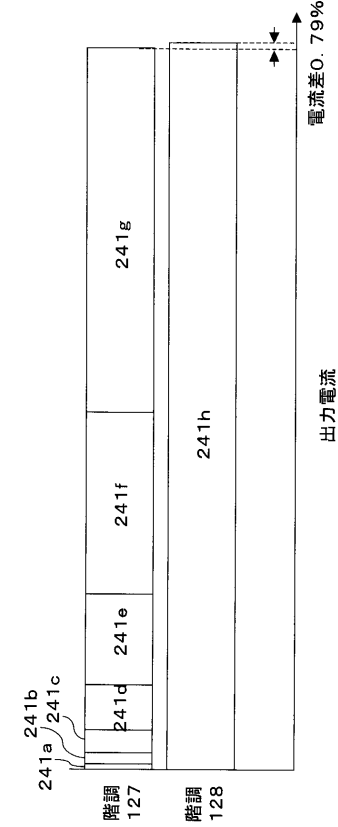
【図 5 7】



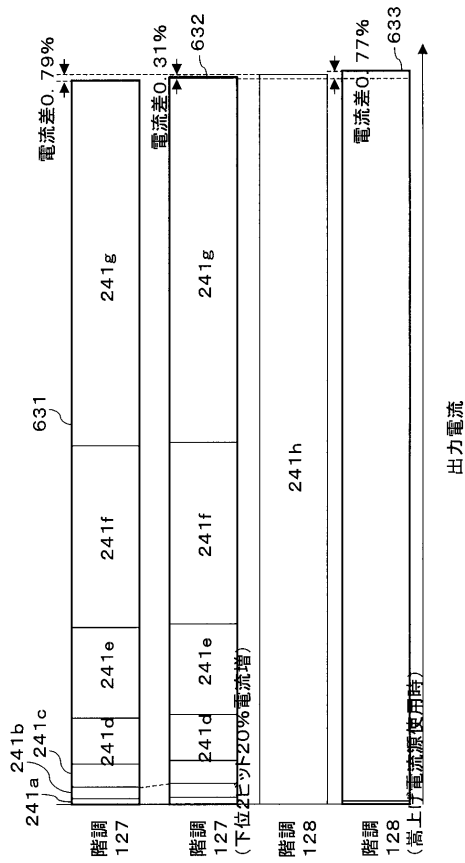
【図 5 6】



【図 5 8】



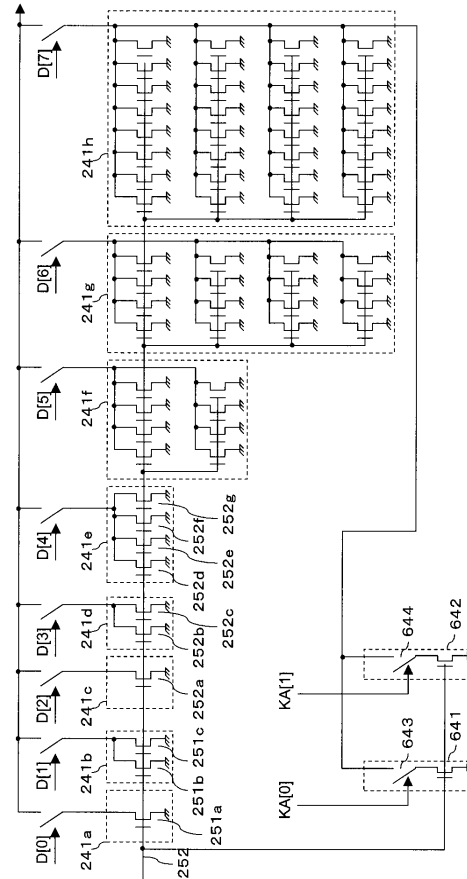
【図 6 3】



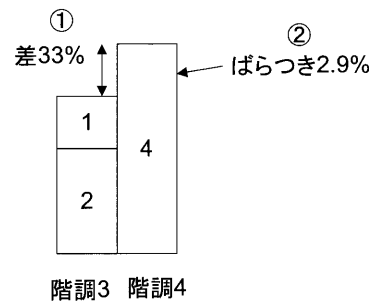
【図 6 5】

階調間	輝度差	ばらつき	階調反転
1~2	100%	3.3%	しない
3~4	33%	2.9%	しない
7~8	14.3%	2.3%	しない
15~16	6.7%	1.7%	しない
31~32	3.2%	1.4%	しない
63~64	1.59%	1.1%	しない
127~128	0.79%	0.89%	起こりうる
191~192	0.52%	0.37%	しない

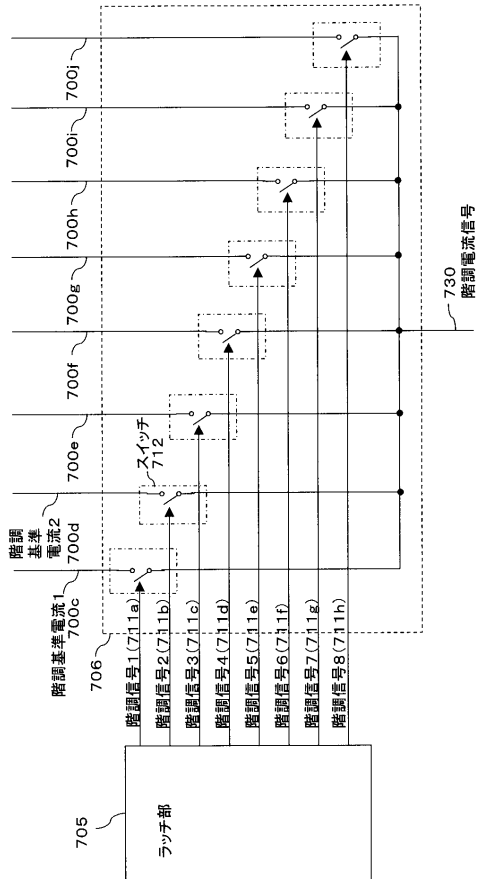
【図 6 4】



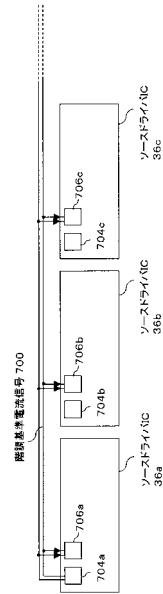
【図 6 6】



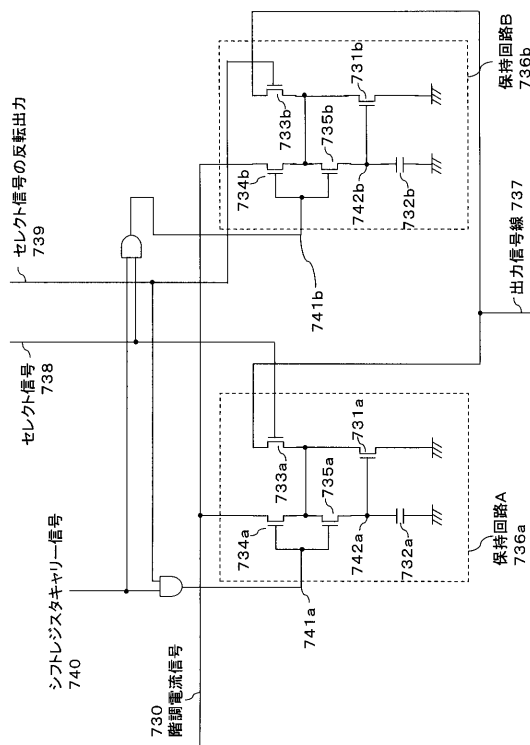
【図 7 1】



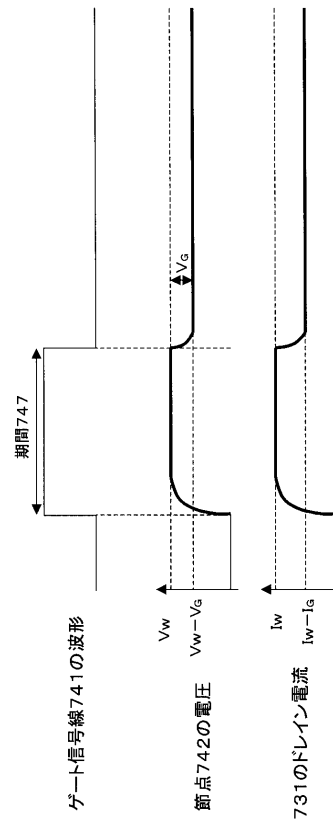
【図 7 2】



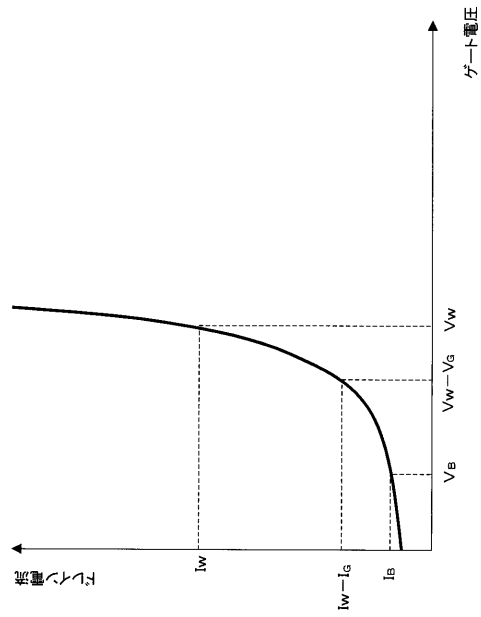
【図 7 3】



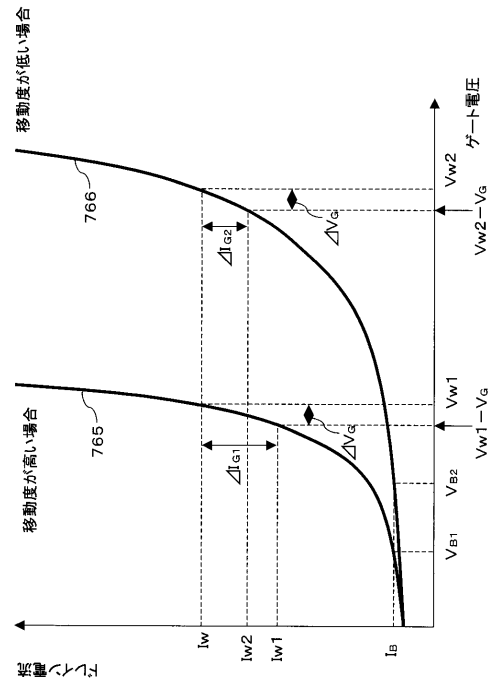
【図 7 4】



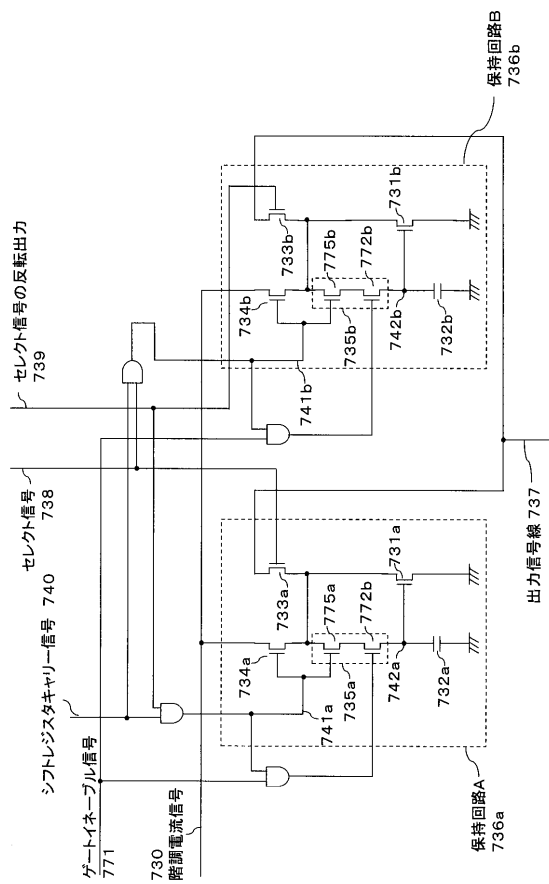
【図 75】



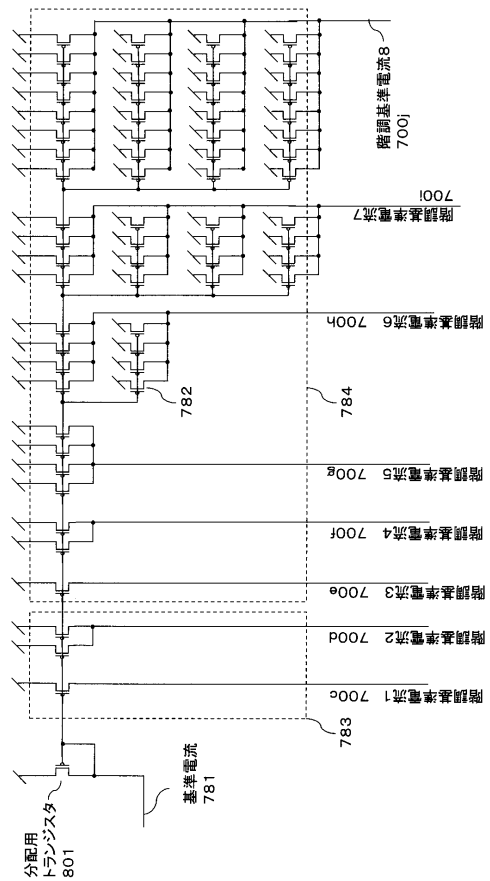
【図 76】



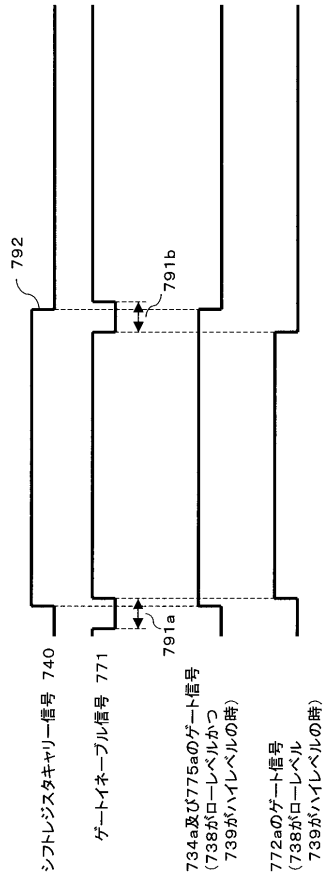
【図 77】



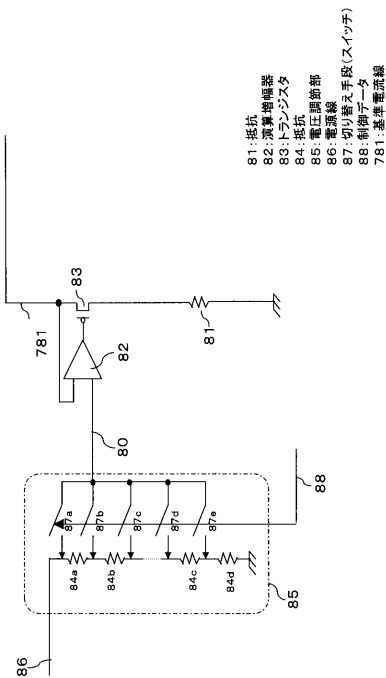
【図 78】



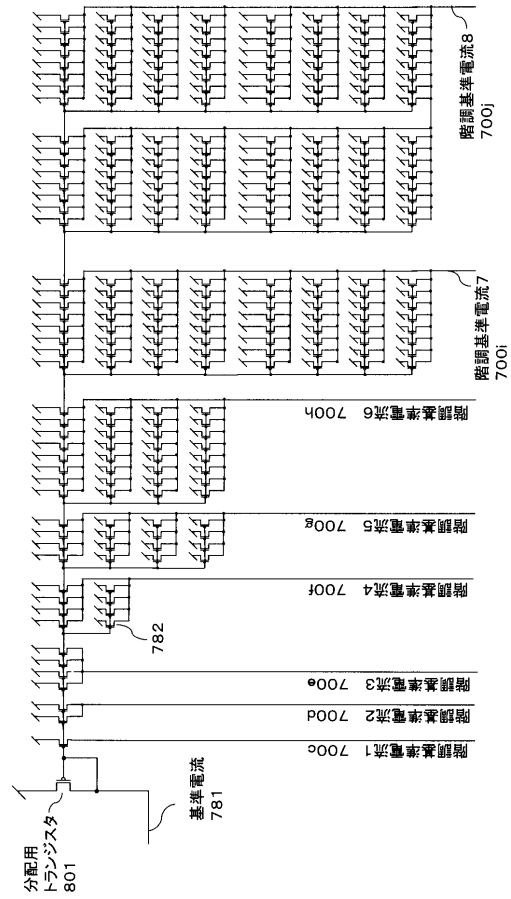
【図 79】



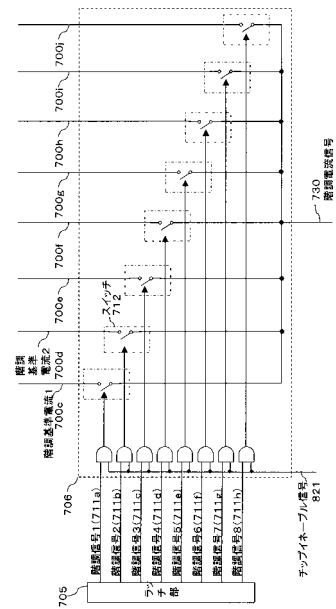
【図 81】



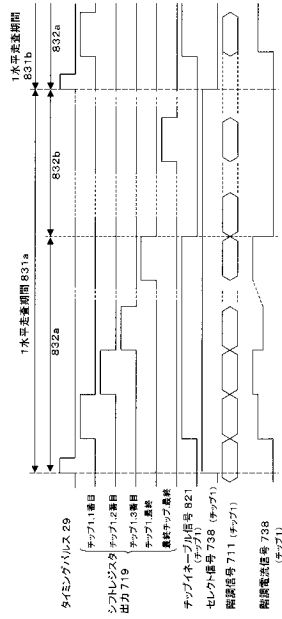
【図 80】



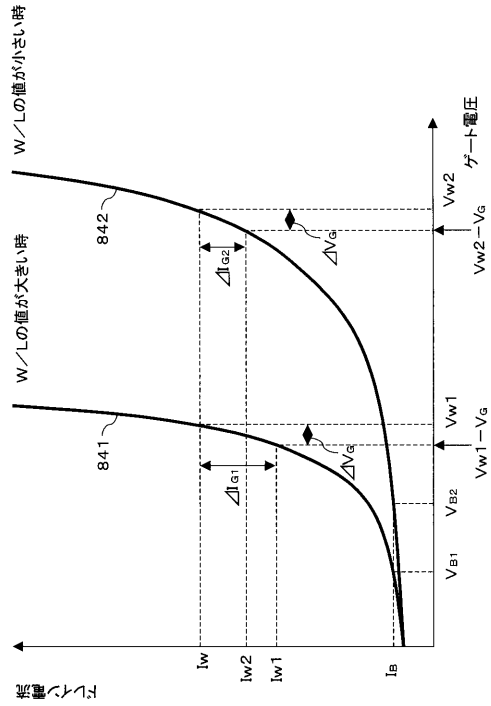
【図 82】



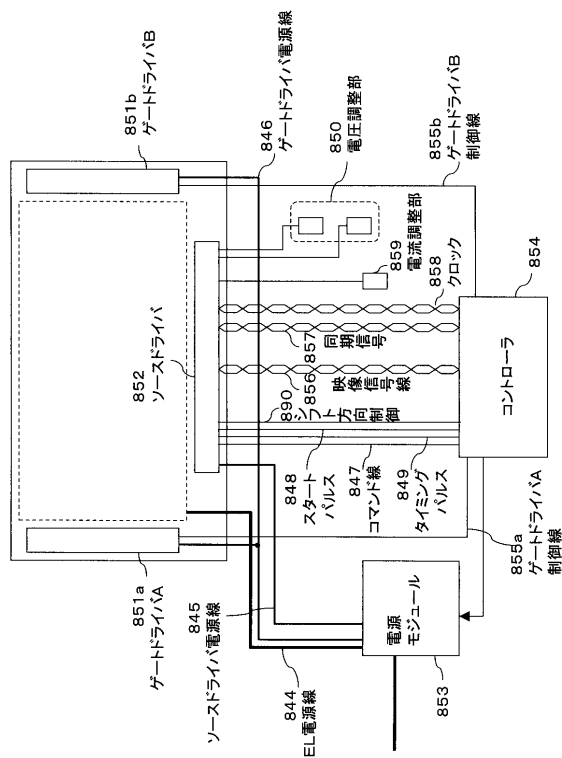
【図 83】



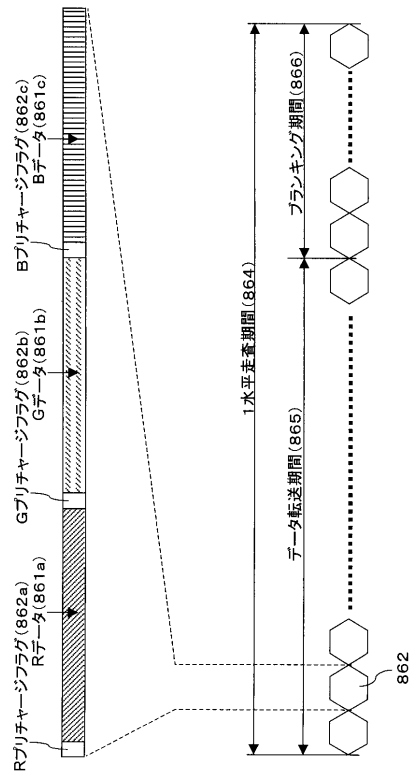
【図 84】



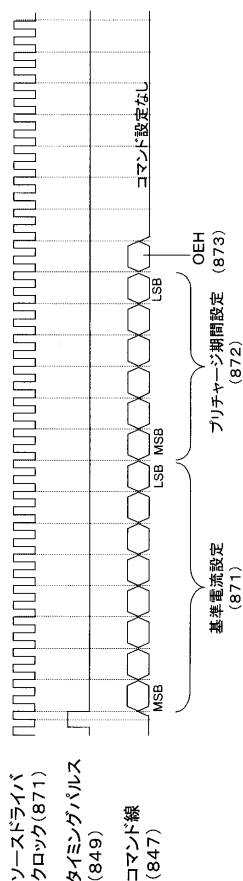
【図 85】



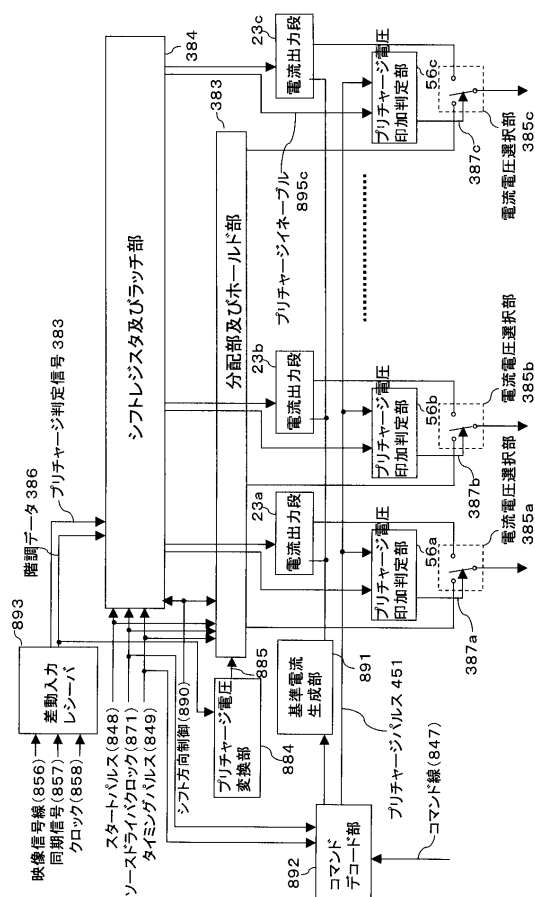
【図 86】



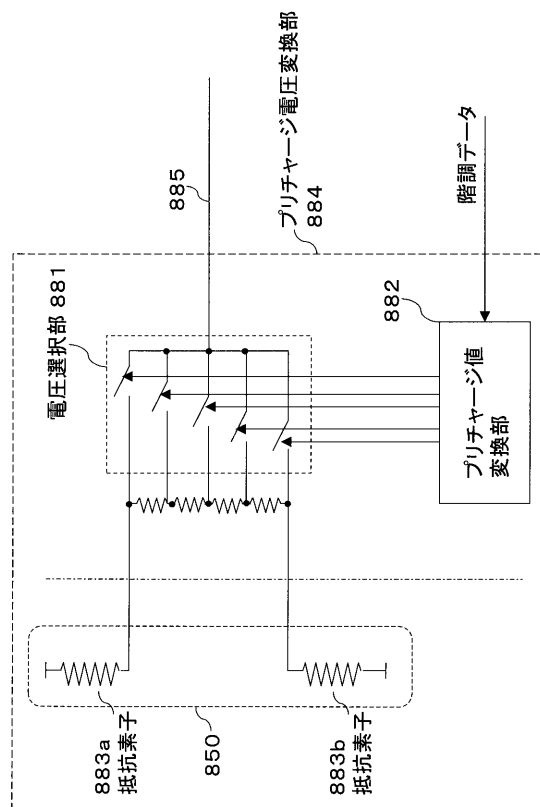
【 図 8 7 】



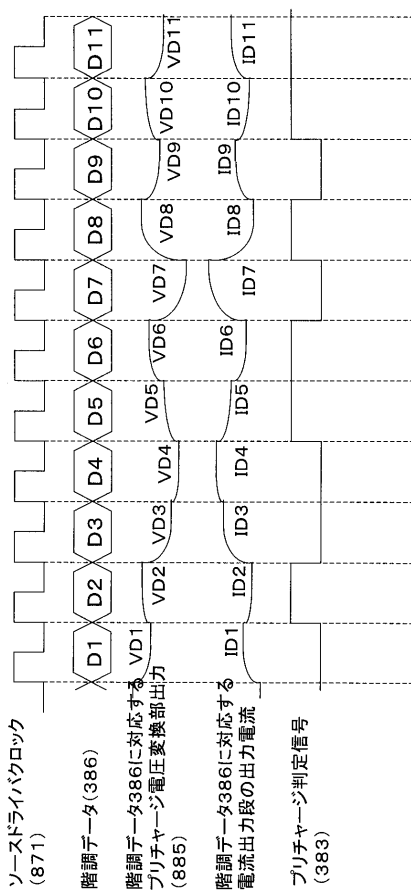
【 図 8 9 】



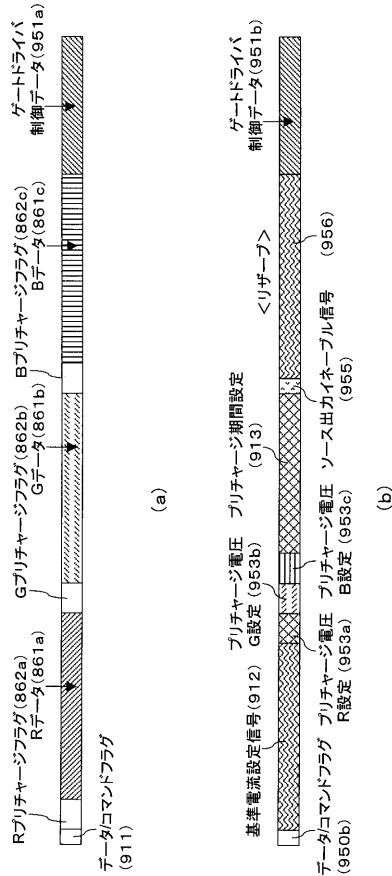
【 図 8 8 】



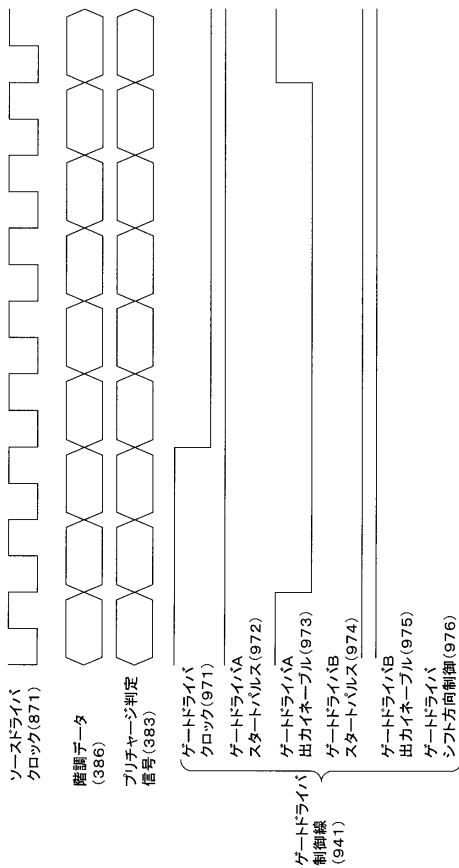
【 図 9 0 】



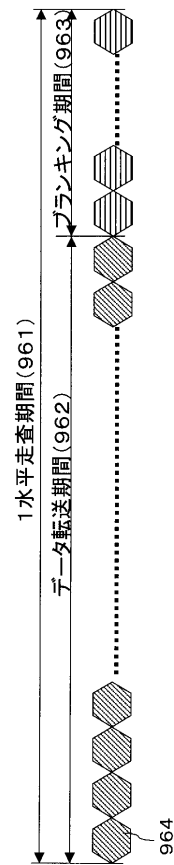
【 図 9 5 】



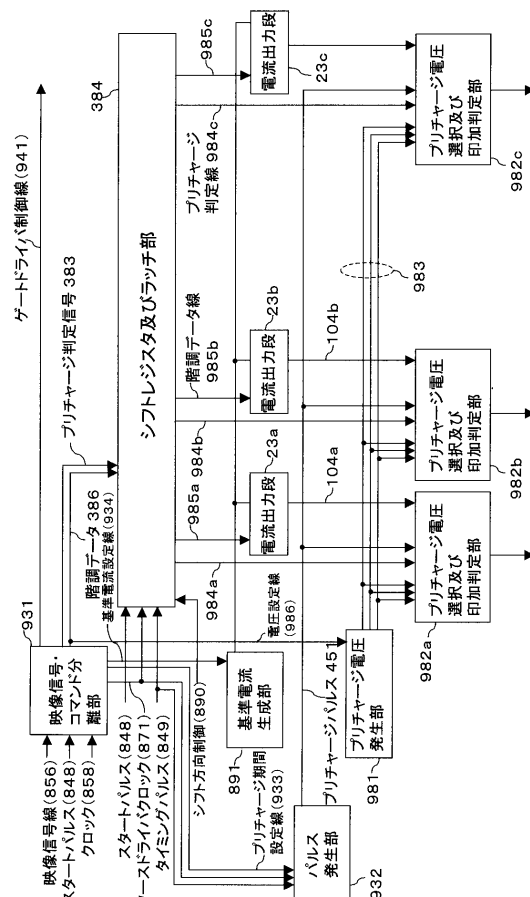
【 図 9 7 】



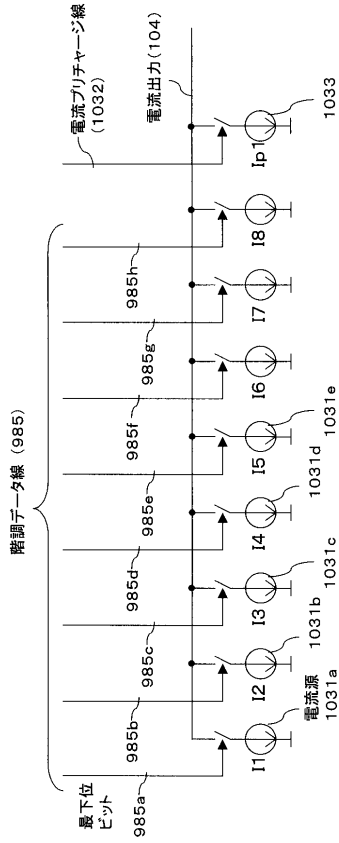
【 図 9 6 】



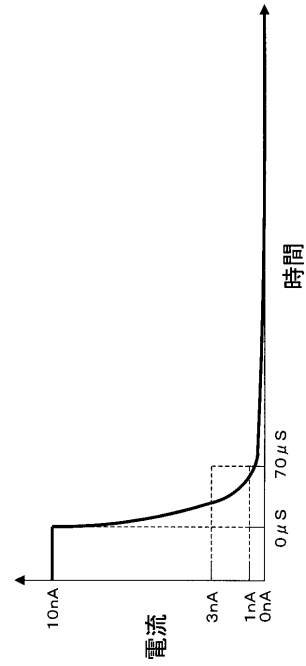
【 図 9 8 】



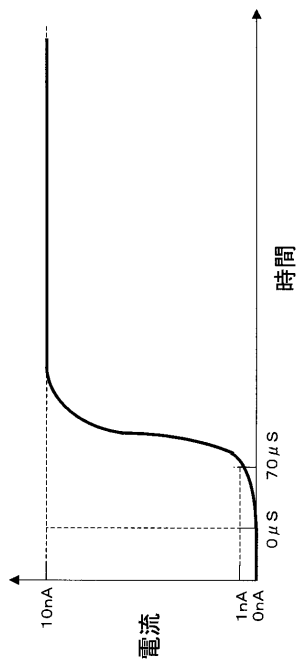
【図 103】



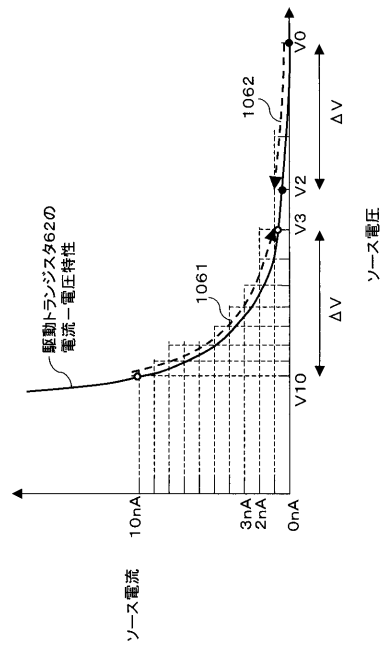
【図 104】



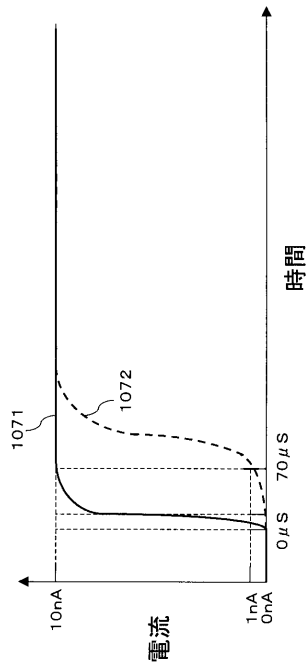
【図 105】



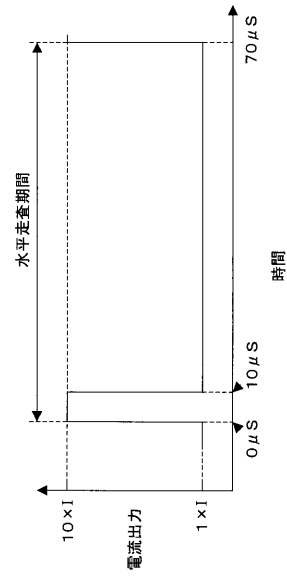
【図 106】



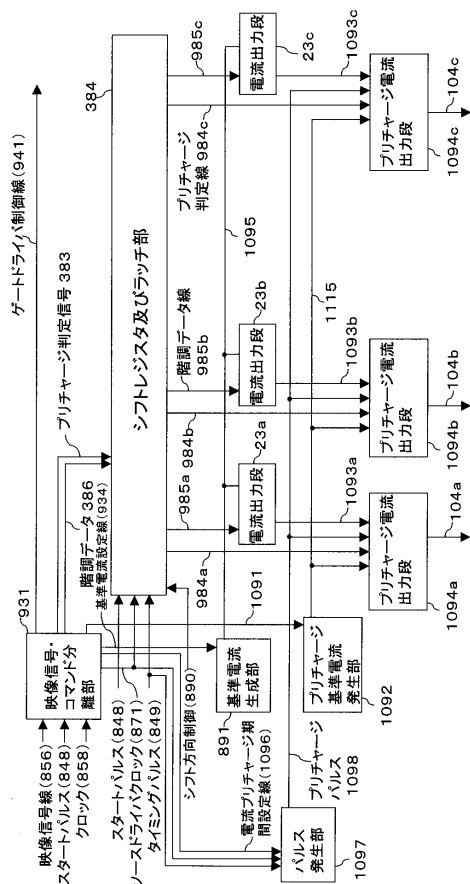
【図 107】



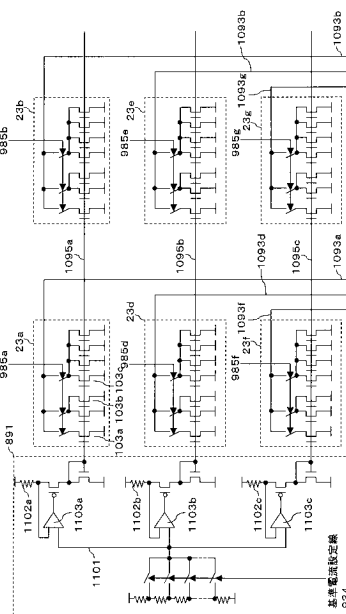
【図 108】



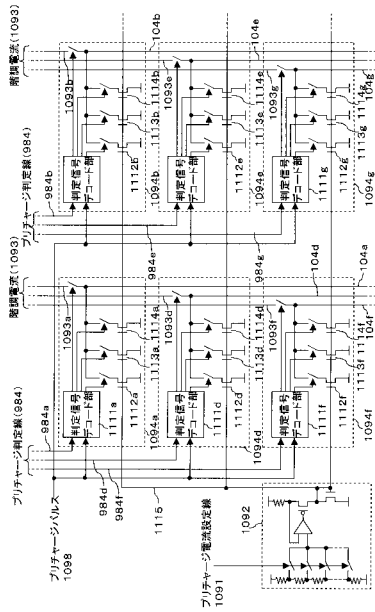
【図 109】



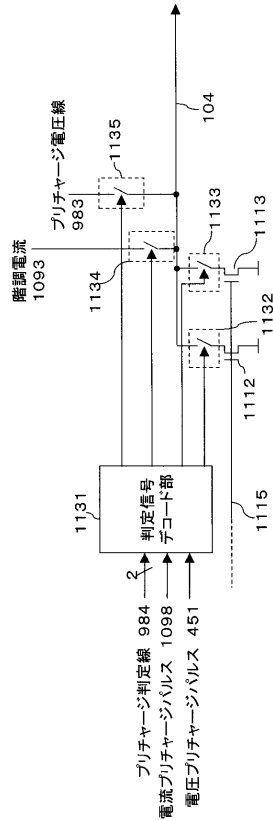
【図 110】



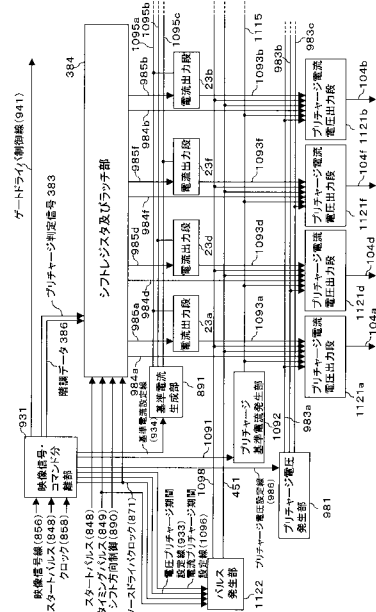
【図 1 1 1】



【図 1 1 3】



【図 1 1 2】

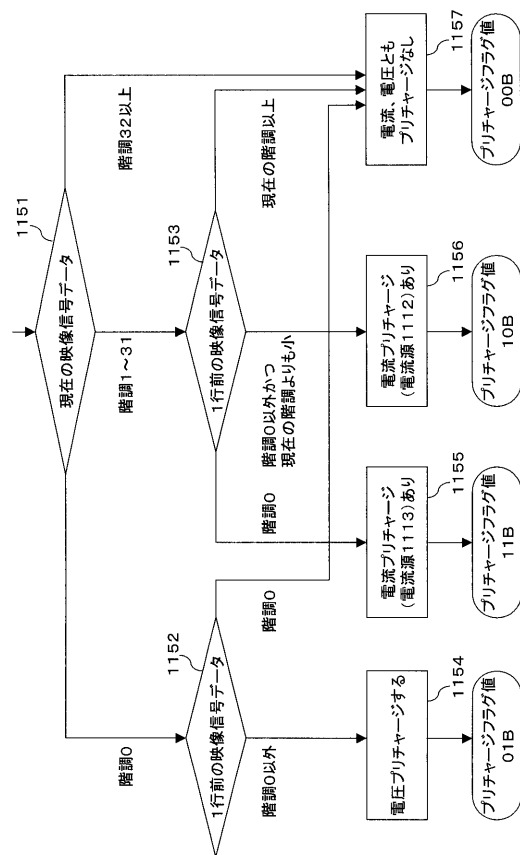


【図 1 1 4】

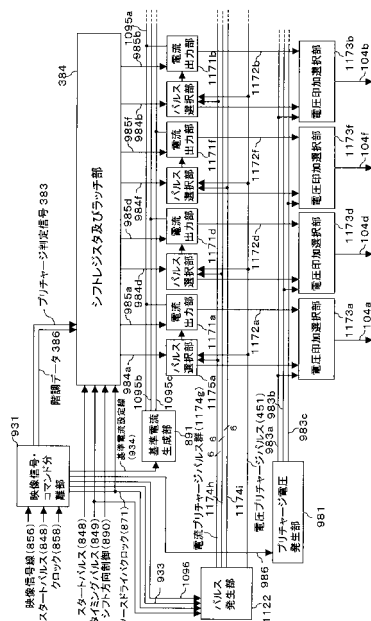
984 上位ビット	下位ビット	451	1098	1132	1133	1134	1135	状態
		0	X	OFF	OFF	ON	OFF	電流、電圧ともプリチャージなし
0	1	0	X	OFF	OFF	ON	OFF	電圧プリチャージ
1	0	X	0	OFF	OFF	ON	OFF	電流プリチャージ(電流源1112)
1	1	X	0	OFF	OFF	ON	OFF	電流プリチャージ(電流源1113)

XはDon't careのことを示す

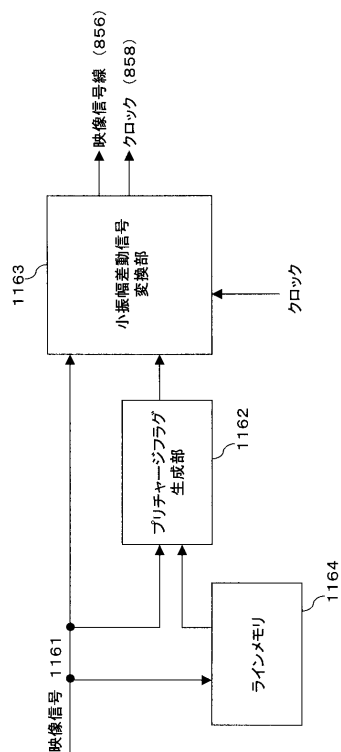
【 ㄨ 1 1 5 】



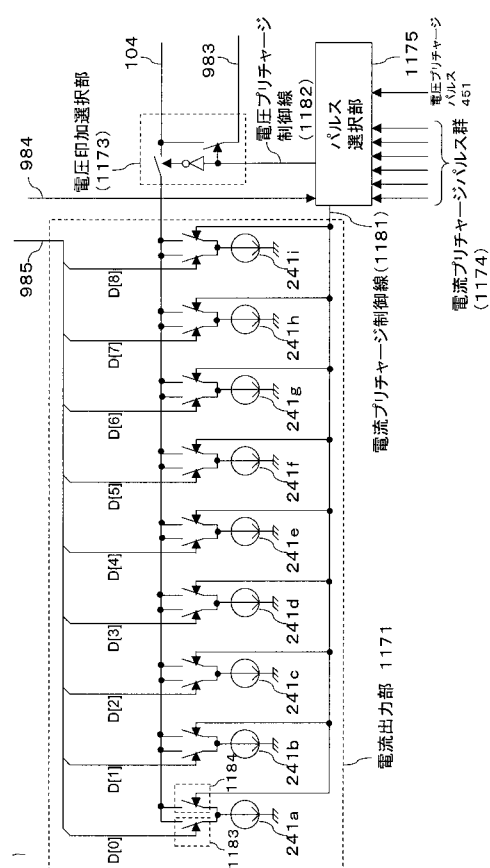
【 図 1 1 7 】



【 図 1 1 6 】



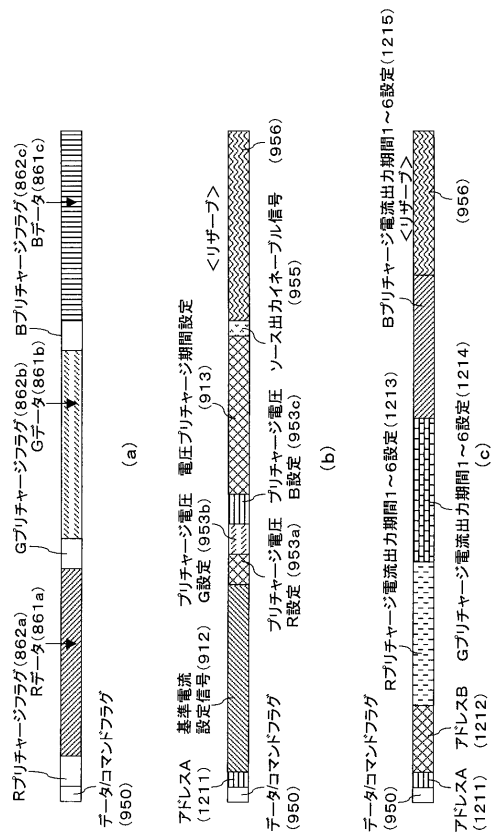
【 図 1 1 8 】



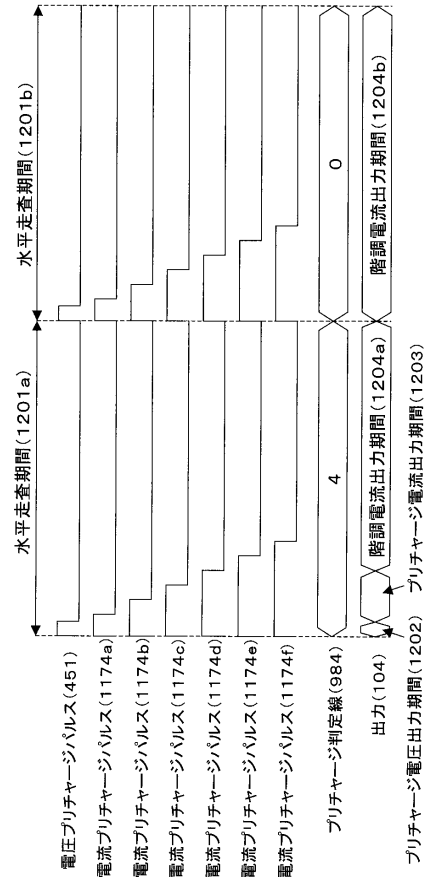
【図 119】

プリチャージ判定線 (984)		電流プリチャージ制御線 (1181)	電圧プリチャージ制御線 (1182)
最上位ビット	真ん中のビット		
0	0	常に“L”レベル	常に“L”レベル
0	0	1174aと同一	451と同一
0	1	1174bと同一	451と同一
0	1	1174cと同一	451と同一
1	0	1174dと同一	451と同一
1	0	1174eと同一	451と同一
1	1	1174fと同一	451と同一
1	1	常に“L”レベル	451と同一

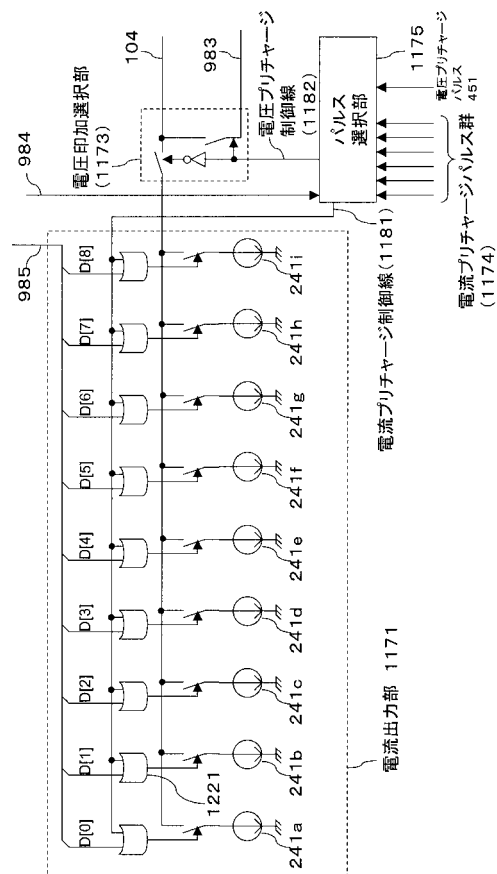
【図 121】



【図 120】



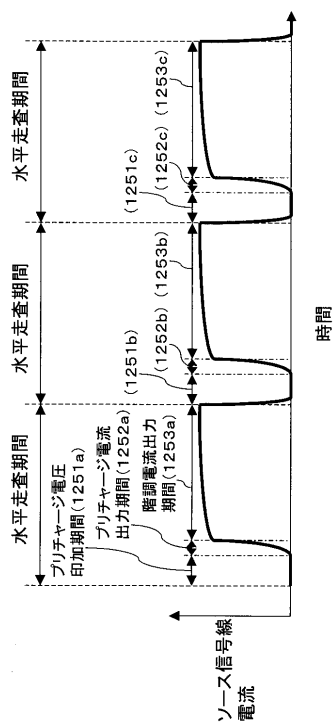
【図 122】



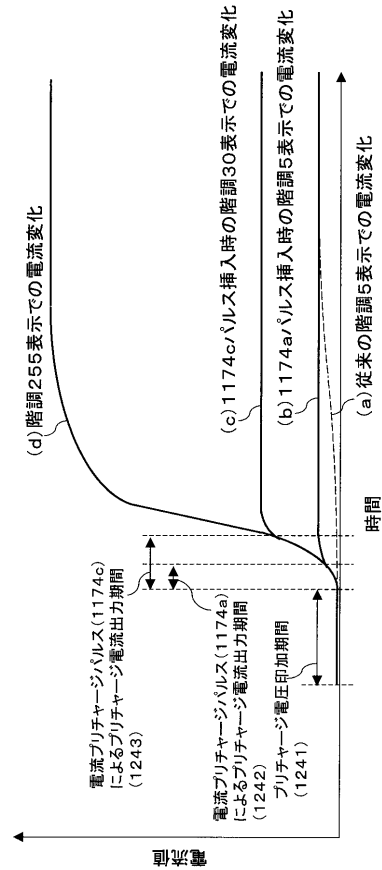
【図 1 2 3】

階調	プリチャージ電流出力期間	電流プリチャージパルスの対応
0	なし	なし(電圧プリチャージのみ)
1	0.4 μ 秒	1174a
2	0.8 μ 秒	1174b
3	1.2 μ 秒	1174c
4	1.6 μ 秒	1174d
5	2.0 μ 秒	1174e
6~35	2.4 μ 秒	1174f
36~255	なし	なし

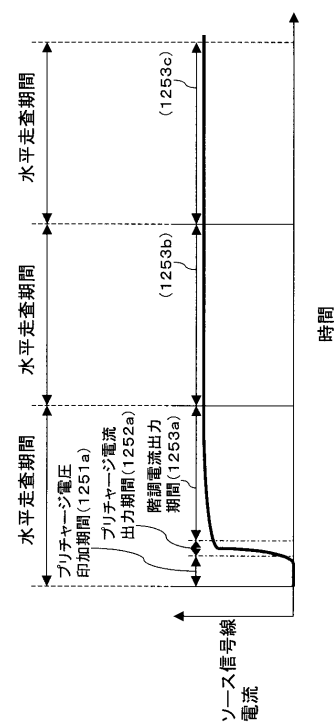
【図 1 2 5】



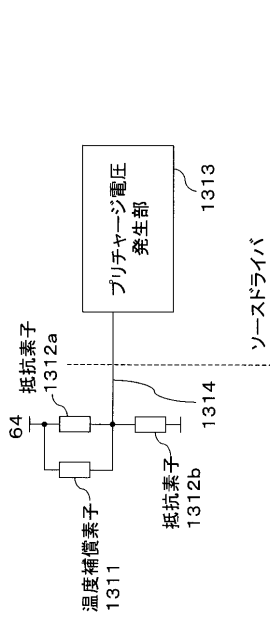
【図 1 2 4】



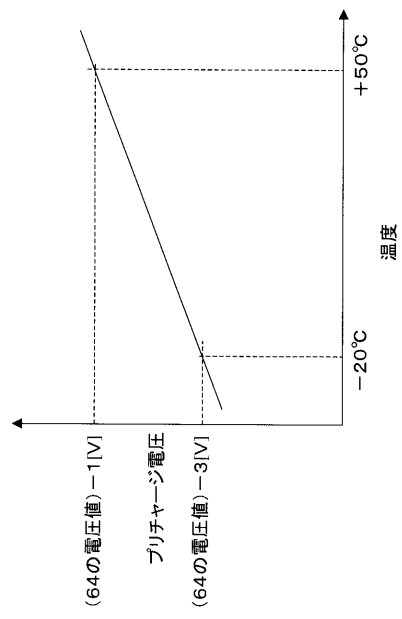
【図 1 2 6】



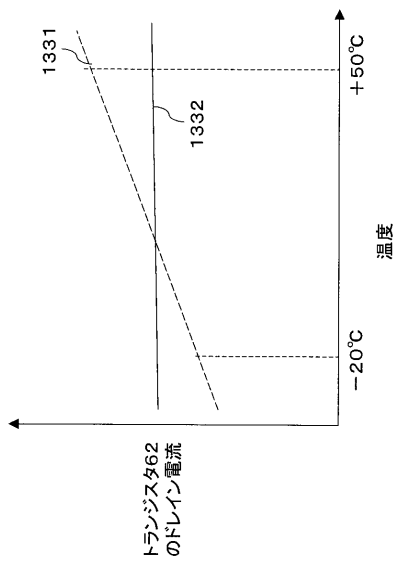
【図 131】



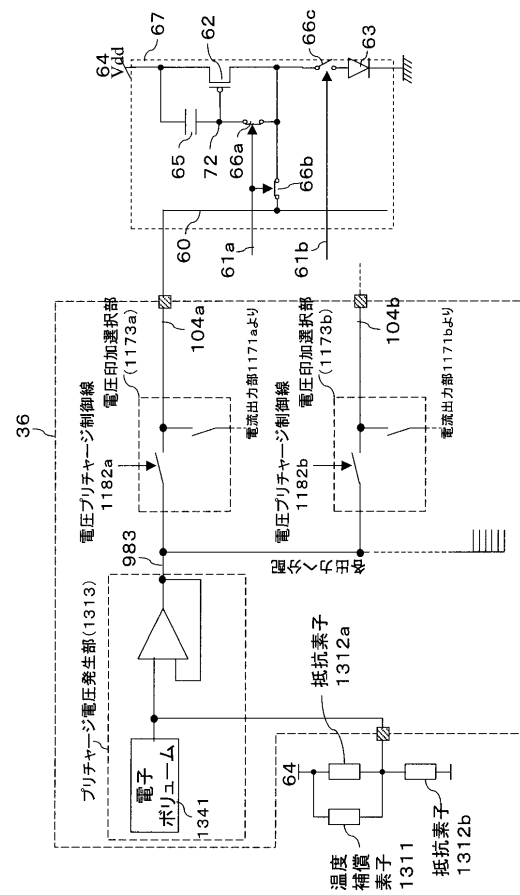
【図 132】



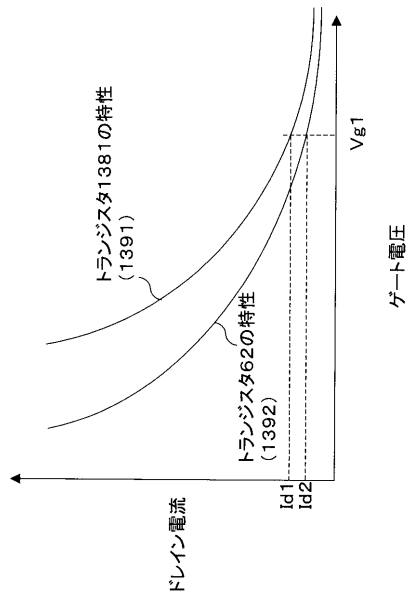
【図 133】



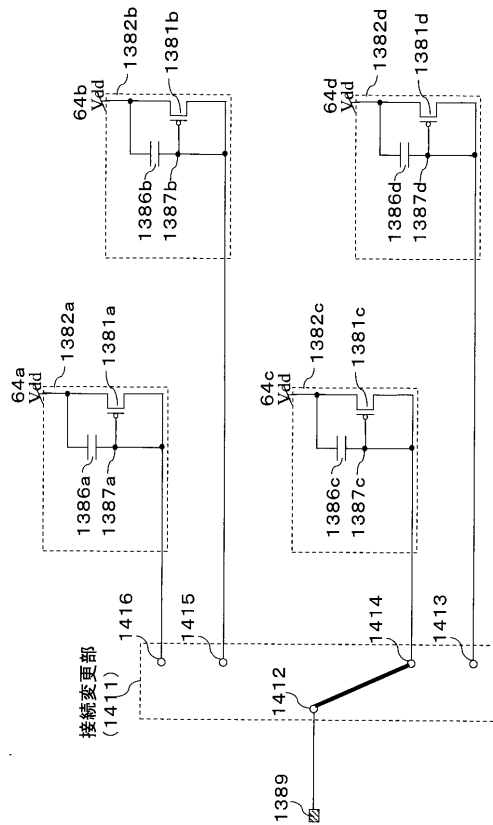
【図 134】



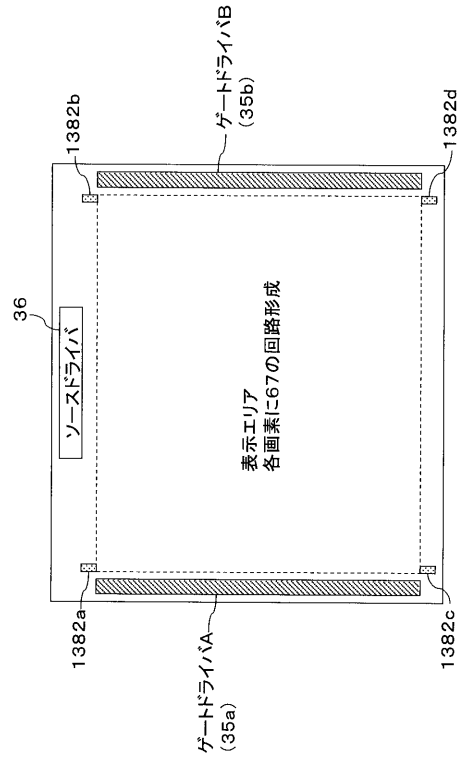
【図 139】



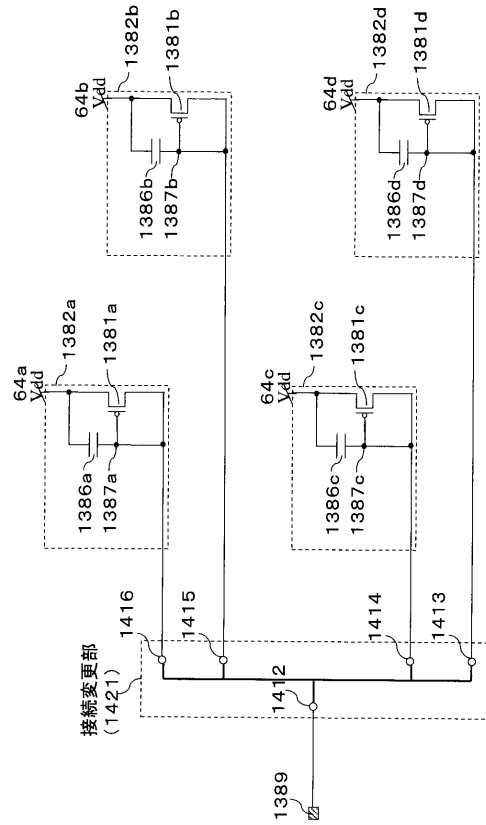
【図 141】



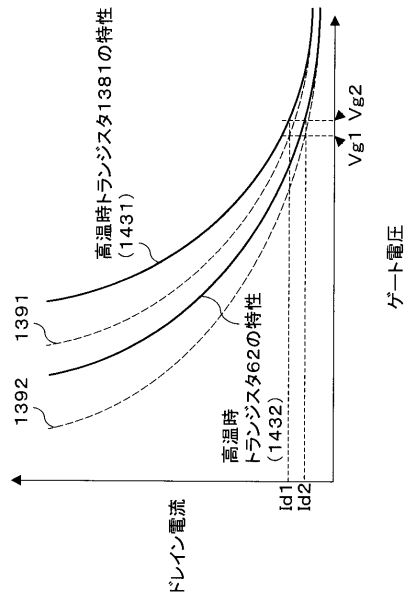
【図 140】



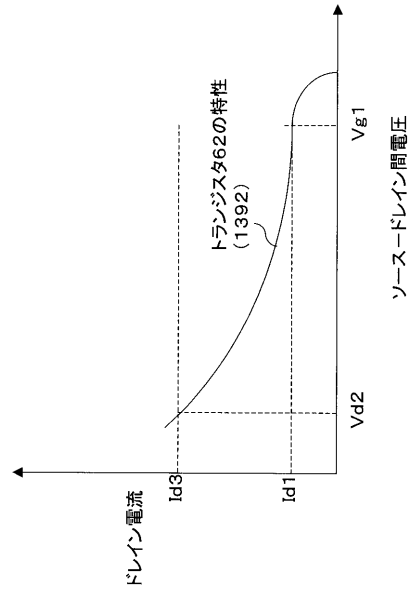
【図 142】



【図 1 4 3】



【図 1 4 4】



フロントページの続き

(51) Int.Cl.	F I			テーマコード (参考)
	G 0 9 G	3/20	6 4 2 A	
	G 0 9 G	3/20	6 4 2 E	
	H 0 5 B	33/14	A	

