

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-189382

(P2005-189382A)

(43) 公開日 平成17年7月14日(2005.7.14)

(51) Int.Cl.⁷

G09G 3/30

G09G 3/20

H05B 33/14

F I

G09G 3/30

J

G09G 3/20

611H

G09G 3/20

624B

G09G 3/20

641D

G09G 3/20

642A

テーマコード (参考)

3K007

5C080

審査請求 未請求 請求項の数 9 O L (全 27 頁) 最終頁に続く

(21) 出願番号

特願2003-428855 (P2003-428855)

(22) 出願日

平成15年12月25日 (2003.12.25)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(74) 代理人 100102185

弁理士 多田 繁範

(72) 発明者 山下 淳一

東京都品川区北品川6丁目7番35号 ソ

ニー株式会社内

(72) 発明者 内野 勝秀

東京都品川区北品川6丁目7番35号 ソ

ニー株式会社内

Fターム(参考) 3K007 AB17 BA06 DB03 GA00

5C080 AA06 BB05 CC03 DD05 DD28

EE29 FF11 JJ02 JJ03 JJ04

JJ05

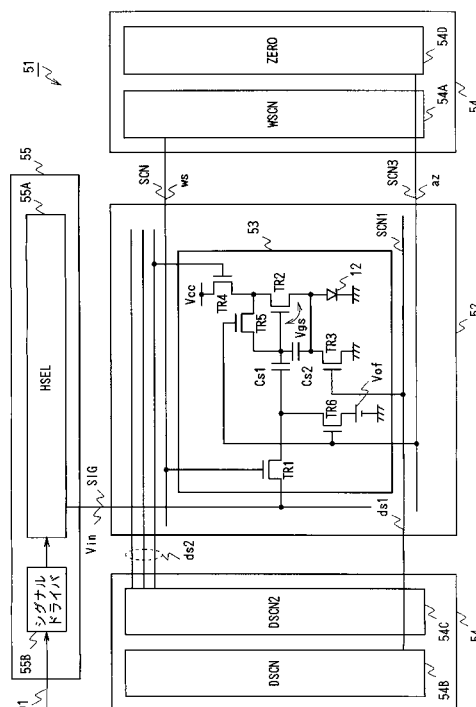
(54) 【発明の名称】 ディスプレイ装置、ディスプレイ装置の駆動回路及びディスプレイ装置の駆動方法

(57) 【要約】

【課題】 本発明は、ディスプレイ装置、ディスプレイ装置の駆動回路及びディスプレイ装置の駆動方法に関し、例えば有機EL素子によるディスプレイ装置に適用して、発光素子を駆動するトランジスタのしきい値電圧を補正するようにして、面ザラ、黒浮き、コントラストの劣化を防止する。

【解決手段】 本発明は、ソースフォロワ回路構成により発光素子12を電流駆動するトランジスタTR2に対して、このトランジスタTR2のゲートソース間に設けられた信号レベル保持用のコンデンサCs2にトランジスタTR2のしきい値電圧を設定した後、信号線SIGの信号レベルを設定することにより、トランジスタTR2のばらつきを補正して階調を設定する構成において、カップリング用のコンデンサCs1に接続する基準電圧Vofによって階調を低下させるように信号レベル保持用のコンデンサCs2の端子間電圧をオフセットさせ、又は黒レベルだけ階調が低下する方向にオフセットさせて信号線への駆動信号を生成する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

電流駆動による画素をマトリックス状に配置してなる画素部と、前記画素部を駆動する駆動回路とを有するディスプレイ装置において、

前記画素は、

発光素子と、

ゲートソース間に信号レベル保持用のコンデンサを保持し、前記信号レベル保持用のコンデンサの端子間電圧によるゲートソース間電圧により前記発光素子を駆動するソースフォロワ回路によるトランジスタと、

一端を前記トランジスタのゲートに接続したカップリング用のコンデンサと、

10

前記カップリング用のコンデンサの他端を信号線に接続する信号線用のスイッチ回路と

、
前記トランジスタのゲートドレインを短絡させる短絡用のスイッチ回路と、

前記カップリング用のコンデンサの前記他端をコンデンサ側の基準電圧に接続するコンデンサ側基準電圧用のスイッチ回路と、

前記トランジスタへの電源の供給を停止する電源用のスイッチ回路とを有し、

前記駆動回路は、

前記信号線用のスイッチ回路の駆動により、前記カップリング用のコンデンサを介して前記信号線の信号レベルにより前記信号レベル保持用のコンデンサの端子電圧を設定することにより、前記発光素子の駆動に供する前記トランジスタのゲートソース間電圧を設定し、

20

前記信号レベル保持用のコンデンサの前記端子電圧の設定において、

前記コンデンサ側基準電圧用のスイッチ回路、前記短絡用のスイッチ回路をオン状態に設定すると共に、前記電源用のスイッチ回路をオフ状態に設定することにより、前記信号レベル保持用のコンデンサの端子間電圧を前記トランジスタのしきい値電圧に設定し、

前記コンデンサ側基準電圧用のスイッチ回路、前記短絡用のスイッチ回路をオフ状態に設定した後、前記信号線用のスイッチ回路をオン状態に設定し、前記信号線の信号レベルにより、前記信号レベル保持用のコンデンサの端子電圧を設定し、

前記コンデンサ側の基準電圧が、前記信号線の信号レベルにより設定される前記信号レベル保持用のコンデンサの端子電圧を、階調が低下する側にオフセットさせる電圧であることを特徴とするディスプレイ装置。

30

【請求項 2】

前記駆動回路は、

黒レベル以外の階調において、前記黒レベルの階調に対応する各階調の信号レベルを、前記コンデンサ側の基準電圧の分、階調を増大させる側にオフセットさせて前記信号線の駆動信号を生成する

ことを特徴とする請求項 1 に記載のディスプレイ装置。

【請求項 3】

前記画素は、

前記トランジスタのソースをソース側の基準電圧に接続するソース側基準電圧用のスイッチ回路を有し、

40

前記駆動回路は、

少なくとも前記信号線用のスイッチ回路をオン状態に設定している期間の間、前記ソース側基準電圧用のスイッチ回路をオン状態に設定して前記トランジスタのソースを前記ソース側の基準電圧に保持する

ことを特徴とする請求項 1 に記載のディスプレイ装置。

【請求項 4】

前記トランジスタ、前記各スイッチ回路が n チャンネル MOS 型のトランジスタにより形成された

ことを特徴とする請求項 1 に記載のディスプレイ装置。

50

【請求項 5】

電流駆動による画素をマトリックス状に配置してなるディスプレイ装置において、
前記画素は、
発光素子と、

ゲートソース間に信号レベル保持用のコンデンサを保持し、信号線の信号レベルにより
設定された前記信号レベル保持用のコンデンサの端子間電圧によるゲートソース間電圧に
より前記発光素子を駆動するソースフォロワ回路によるトランジスタと、

一端を前記トランジスタのゲートに接続したカップリング用のコンデンサと、

前記カップリング用のコンデンサの他端をコンデンサ側の基準電圧に接続した後、前記
信号レベル保持用のコンデンサの端子間電圧がほぼ前記トランジスタのしきい値電圧とな
った時点でオフ状態に切り換わって、前記カップリング用のコンデンサの他端を前記コン
デンサ側の基準電圧より切り離すコンデンサ側基準電圧用のスイッチ回路と、 10

前記ソース側基準電圧用のスイッチ回路と連動してオン状態に切り換わり、前記トラン
ジスタのゲートドレインを短絡させる短絡用のスイッチ回路と、

前記コンデンサ側基準電圧用のスイッチ回路のオン動作に応動して、前記トランジスタ
への電源の供給を停止することにより、前記コンデンサ側基準電圧用のスイッチ回路、前
記短絡用のスイッチ回路がオフ動作するまでの間、前記信号レベル保持用のコンデンサの
端子間電圧を低下させて前記トランジスタのゲートソース間電圧に設定した後、前記信号
線の信号レベルによる前記信号レベル保持用のコンデンサの端子間電圧の設定により、前
記トランジスタへの電源の供給を開始する電源用のスイッチ回路と、 20

前記コンデンサ側基準電圧用のスイッチ回路のオフ動作の後に、前記カップリング用の
コンデンサの他端を信号線に接続し、前記カップリング用のコンデンサを介して前記信号
レベル保持用のコンデンサの端子電圧を前記信号線の信号レベルにより設定することによ
り、前記信号線の信号レベルにより前記信号レベル保持用のコンデンサの端子間電圧を設
定する信号線用のスイッチ回路とを備え、

前記コンデンサ側の基準電圧が、前記信号線の信号レベルにより設定される前記信号レ
ベル保持用のコンデンサの端子電圧を階調が低下する側にオフセットさせる電圧である
ことを特徴とするディスプレイ装置。

【請求項 6】

有機 EL 素子による画素をマトリックス状に配置してなるディスプレイ装置において、 30
前記有機 EL 素子と、

ゲートソース間に信号レベル保持用のコンデンサを保持し、信号線の信号レベルにより
設定された前記信号レベル保持用のコンデンサの端子間電圧によるゲートソース間電圧に
より前記有機 EL 素子を駆動するソースフォロワ回路によるトランジスタと、

一端を前記トランジスタのゲートに接続したカップリング用のコンデンサと、

前記カップリング用のコンデンサの他端をコンデンサ側の基準電圧に接続した後、前記
信号レベル保持用のコンデンサの端子間電圧がほぼ前記トランジスタのしきい値電圧とな
った時点でオフ状態に切り換わって、前記カップリング用のコンデンサの他端を前記コン
デンサ側の基準電圧より切り離すコンデンサ側基準電圧用のスイッチ回路と、

前記ソース側基準電圧用のスイッチ回路と連動してオン状態に切り換わり、前記トラン
ジスタのゲートドレインを短絡させる短絡用のスイッチ回路と、 40

前記コンデンサ側基準電圧用のスイッチ回路のオン動作に応動して、前記トランジスタ
への電源の供給を停止することにより、前記コンデンサ側基準電圧用のスイッチ回路、前
記短絡用のスイッチ回路がオフ動作するまでの間、前記信号レベル保持用のコンデンサの
端子間電圧を低下させて前記トランジスタのゲートソース間電圧に設定した後、前記信号
線の信号レベルによる前記信号レベル保持用のコンデンサの端子間電圧の設定により、前
記トランジスタへの電源の供給を開始する電源用のスイッチ回路と、

前記コンデンサ側基準電圧用のスイッチ回路のオフ動作の後に、前記カップリング用の
コンデンサの他端を信号線に接続し、前記カップリング用のコンデンサを介して前記信号
レベル保持用のコンデンサの端子電圧を前記信号線の信号レベルにより設定することによ 50

り、前記信号線の信号レベルにより前記信号レベル保持用のコンデンサの端子間電圧を設定する信号線用のスイッチ回路とを備え、

前記コンデンサ側の基準電圧が、前記信号線の信号レベルにより設定される前記信号レベル保持用のコンデンサの端子電圧を階調が低下する側にオフセットさせる電圧であることを特徴とするディスプレイ装置。

【請求項 7】

電流駆動による画素をマトリックス状に配置してなるディスプレイ装置の駆動回路において、

前記画素は、

発光素子と、

ゲートソース間に信号レベル保持用のコンデンサを保持し、前記信号レベル保持用のコンデンサの端子間電圧によるゲートソース間電圧により前記発光素子を駆動するソースフォロワ回路によるトランジスタと、

一端を前記トランジスタのゲートに接続したカップリング用のコンデンサと、

前記カップリング用のコンデンサの他端を信号線に接続する信号線用のスイッチ回路と

、前記トランジスタのゲートドレインを短絡させる短絡用のスイッチ回路と、

前記カップリング用のコンデンサの前記他端をコンデンサ側の基準電圧に接続するコンデンサ側基準電圧用のスイッチ回路と、

前記トランジスタへの電源の供給を停止する電源用のスイッチ回路とを有し、

前記信号線用のスイッチ回路の駆動により、前記カップリング用のコンデンサを介して前記信号線の信号レベルにより前記信号レベル保持用のコンデンサの端子電圧を設定することにより、前記発光素子の駆動に供する前記トランジスタのゲートソース間電圧を設定し、

前記信号レベル保持用のコンデンサの前記端子電圧の設定において、

前記コンデンサ側基準電圧用のスイッチ回路、前記短絡用のスイッチ回路をオン状態に設定すると共に、前記電源用のスイッチ回路をオフ状態に設定することにより、前記信号レベル保持用のコンデンサの端子間電圧を前記トランジスタのしきい値電圧に設定し、

前記コンデンサ側基準電圧用のスイッチ回路、前記短絡用のスイッチ回路をオフ状態に設定した後、前記信号線用のスイッチ回路をオン状態に設定し、前記信号線の信号レベルにより、前記信号レベル保持用のコンデンサの端子電圧を設定し、

前記コンデンサ側の基準電圧が、前記信号線の信号レベルにより設定される前記信号レベル保持用のコンデンサの端子電圧を、階調が低下する側にオフセットさせる電圧であり

、前記ディスプレイ装置の駆動回路は、

黒レベル以外の階調において、前記黒レベルの階調に対応する各階調の信号レベルを、前記コンデンサ側の基準電圧の分、階調を増大させる側にオフセットさせて前記信号線の駆動信号を生成する

ことを特徴とするディスプレイ装置の駆動回路。

【請求項 8】

電流駆動による画素をマトリックス状に配置してなるディスプレイ装置の駆動回路において、

前記画素が、

発光素子と、

ゲートソース間に信号レベル保持用のコンデンサを保持し、前記信号レベル保持用のコンデンサの端子間電圧によるゲートソース間電圧により前記発光素子を駆動するソースフォロワ回路によるトランジスタと、

一端を前記トランジスタのゲートに接続したカップリング用のコンデンサと、

前記カップリング用のコンデンサの他端を信号線に接続する信号線用のスイッチ回路と

、

10

20

30

40

50

前記トランジスタのゲートドレインを短絡させる短絡用のスイッチ回路と、
前記カップリング用のコンデンサの前記他端をコンデンサ側の基準電圧に接続するコンデンサ側基準電圧用のスイッチ回路と、

前記トランジスタへの電源の供給を停止する電源用のスイッチ回路とを有し、

前記信号線用のスイッチ回路の駆動により、前記カップリング用のコンデンサを介して前記信号線の信号レベルにより前記信号レベル保持用のコンデンサの端子電圧を設定することにより、前記発光素子の駆動に供する前記トランジスタのゲートソース間電圧を設定し、

前記信号レベル保持用のコンデンサの前記端子電圧の設定において、

前記コンデンサ側基準電圧用のスイッチ回路、前記短絡用のスイッチ回路をオン状態に設定すると共に、前記電源用のスイッチ回路をオフ状態に設定することにより、前記信号レベル保持用のコンデンサの端子間電圧を前記トランジスタのしきい値電圧に設定し、

前記コンデンサ側基準電圧用のスイッチ回路、前記短絡用のスイッチ回路をオフ状態に設定した後、前記信号線用のスイッチ回路をオン状態に設定し、前記信号線の信号レベルにより、前記信号レベル保持用のコンデンサの端子電圧を設定し、

前記ディスプレイ装置の駆動回路は、

黒レベルの階調において、前記黒レベル以外の階調に対応する信号レベルを、階調を低減させる側にオフセットさせて前記信号線の駆動信号を生成する

ことを特徴とするディスプレイ装置の駆動回路。

【請求項 9】

電流駆動による画素をマトリックス状に配置してなるディスプレイ装置の駆動方法において、

前記画素は、

発光素子と、

ゲートソース間に信号レベル保持用のコンデンサを保持し、前記信号レベル保持用のコンデンサの端子間電圧によるゲートソース間電圧により前記発光素子を駆動するソースフォロワ回路によるトランジスタと、

一端を前記トランジスタのゲートに接続したカップリング用のコンデンサと、

前記カップリング用のコンデンサの他端を信号線に接続する信号線用のスイッチ回路と

、
前記トランジスタのゲートドレインを短絡させる短絡用のスイッチ回路と、

前記カップリング用のコンデンサの前記他端をコンデンサ側の基準電圧に接続するコンデンサ側基準電圧用のスイッチ回路と、

前記トランジスタへの電源の供給を停止する電源用のスイッチ回路とを有し、

前記ディスプレイ装置の駆動方法は、

前記信号線用のスイッチ回路の駆動により、前記カップリング用のコンデンサを介して前記信号線の信号レベルにより前記信号レベル保持用のコンデンサの端子電圧を設定することにより、前記発光素子の駆動に供する前記トランジスタのゲートソース間電圧を設定し、

前記信号レベル保持用のコンデンサの前記端子電圧の設定において、

前記コンデンサ側基準電圧用のスイッチ回路、前記短絡用のスイッチ回路をオン状態に設定すると共に、前記電源用のスイッチ回路をオフ状態に設定することにより、前記信号レベル保持用のコンデンサの端子間電圧を前記トランジスタのしきい値電圧に設定し、

前記コンデンサ側基準電圧用のスイッチ回路、前記短絡用のスイッチ回路をオフ状態に設定した後、前記信号線用のスイッチ回路をオン状態に設定し、前記信号線の信号レベルにより、前記信号レベル保持用のコンデンサの端子電圧を設定し、

前記コンデンサ側の基準電圧が、前記信号線の信号レベルにより設定される前記信号レベル保持用のコンデンサの端子電圧を、階調が低下する側にオフセットさせる電圧であることを特徴とするディスプレイ装置の駆動方法。

10

20

30

40

50

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、ディスプレイ装置、ディスプレイ装置の駆動回路及びディスプレイ装置の駆動方法に関し、例えば有機EL(Electro Luminescence)素子によるディスプレイ装置に適用することができる。本発明は、ソースフォロワ回路構成により発光素子を電流駆動するトランジスタに対して、このトランジスタのゲートソース間に設けられた信号レベル保持用のコンデンサにトランジスタのしきい値電圧を設定した後、信号線の信号レベルを設定することにより、トランジスタのばらつきを補正して階調を設定する構成において、カブリング用のコンデンサに接続する基準電圧によって階調を低下させるように信号レベル保持用のコンデンサの端子間電圧をオフセットさせることにより、また黒レベルだけ階調が低下する方向にオフセットさせて信号線への駆動信号を生成することにより、発光素子を駆動するトランジスタのしきい値電圧を補正するようにして、面ザラ、黒浮き、コントラストの劣化を防止する。

10

【背景技術】

【0002】

従来、有機ELの表示装置においては、例えばUSP5,684,365、特開平8-234683号公報等にディスプレイ装置への応用が種々に提案されるようになされている。

【0003】

20

すなわち図11に示すように、この種のディスプレイ装置1において、画素部2は、マトリックス状に配置されてなる画素(PX)3に対して、走査線SCNがライン単位で水平方向に設けられ、またこの走査線SCNと直交するように信号線SIGが各列毎に垂直方向に設けられる。このようにして形成されてなる画素部2に対して、ディスプレイ装置1は、垂直駆動回路4により走査線SCNを駆動して順次ライン単位で画素部2の画素3を選択すると共に、この画素3の選択に対応するように水平駆動回路5により信号線SIGを駆動して各画素3の階調を設定するようになされている。

【0004】

このため垂直駆動回路4は、ライトスキャン回路(WSCN)4Aにより、各画素3への書き込みをライン単位で順次指示する書き込み信号wsを生成し、この書き込み信号wsを走査線SCNに出力して各画素3における階調の設定を制御するようになされている。また水平駆動回路5は、各画素3の階調を指示する階調データD1に応じて駆動信号を生成し、この駆動信号を水平セクタ(HSEL)5Aにより各信号線SIGに振り分けて出力し、これらによりディスプレイ装置1は、ライン単位で各画素3の階調を設定するようになされている。

30

【0005】

有機ELのディスプレイ装置においては、このようにして駆動される各画素3が、電流駆動による自発光型の素子である有機EL素子と、この有機EL素子を駆動する各画素の駆動回路(以下、画素回路と呼ぶ)とにより形成されるようになされている。

【0006】

40

しかしてこのようにして形成されるディスプレイ装置においては、nチャンネルMOS型のTFT(Thin Film Transistor)により各画素回路を形成することにより、また有機EL素子のアノードをトランジスタに接続してこのトランジスタにより電流駆動することにより、アモルファスシリコンのプロセスを適用して有機EL素子と画素回路とをガラス基板上に一体に形成することができ、これにより図12に示すように、ソースフォロワ回路構成により有機EL素子12を駆動することが考えられる。

【0007】

すなわちこの図12に示すディスプレイ装置11は、各画素3において、有機EL素子12のアノードにソースを接続してなるソースフォロワ回路構成のトランジスタTR2により有機EL素子12を電流駆動するように形成され、このトランジスタTR2のゲート

50

に信号レベル保持用のコンデンサC 1が設けられる。ディスプレイ装置11は、垂直駆動回路4に設けたライトスキャン回路4Aから書き込み信号wsを出力するようにして、この書き込み信号wsによりオン動作するトランジスタTR1によるスイッチ回路により、この信号レベル保持用のコンデンサC 1が信号線SIGに接続され、これにより書き込み信号wsに反応して信号線SIGに出力される駆動信号の信号レベルによりトランジスタTR2のゲート電圧Vgが設定される。これによりこのディスプレイ装置11は、このように設定されたゲート電圧Vgに応じた電流により有機EL素子12を駆動し、階調データD1に応じた階調により各画素3の有機EL素子12を発光させて所望の画像を表示できるようになされている。

【0008】

10

しかしながら有機EL素子においては、図13に示すように、使用により電流が流れ難くなる方向に電流電圧特性が変化する。なおこの図13及び図14において、符号L1が初期の特性を示し、符号L2が経時変化による特性を示すものである。これに対して図12について上述したソーフフォロワ回路による駆動においては、図14に示すように、トランジスタTR2のドレインソース間電圧Vds - ドレインソース電流Idsの特性曲線に対して、負荷による特性曲線が交差してなる交点が動作点となる。これにより有機EL素子において、電流電圧特性が変化すると、その分、有機EL素子に流れる電流が減少し、これらにより各画素の輝度が徐々に低下して画質が劣化する欠点がある。

【0009】

20

この欠点を解消する1つの方法として、単なるゲート電圧Vgによる階調の設定に代えてゲートソース間電圧Vgsによる階調の設定により有機EL素子12の駆動電流を制御する方法が考えられる。すなわちTFETのドレイン電流Idsにおいては、 $(1/2) \times \mu \times (W/L) C_{ox} (V_{gs} - V_{th})^2 \dots \dots (1)$ により表され、これによりゲートソース間電圧Vgsによる階調の設定により経時変化による駆動電流の変化を防止することができる。ここで μ はキャリアの移動度、Wはゲート幅、Lはゲート長、Coxは単位面積当たりのゲート容量、Vthはしきい値電圧である。

【0010】

30

しかしながらこのようにゲートソース間電圧Vgsにより階調を設定する場合、(1)式より明らかなように、有機EL素子を駆動するトランジスタのしきい値電圧Vthがばらつくと、その分、各画素における駆動電流がばらつくようになり、これにより画質が劣化する欠点がある。これによりさらにこの欠点を解消する方法として、階調設定に供する信号レベル保持用のコンデンサに、事前に、トランジスタのしきい値電圧Vthを設定し、このしきい値電圧により信号レベル保持用のコンデンサの端子電圧を補正することが考えられる。

【0011】

40

図15は、図12との対比により、これらの欠点を解消することができると考えられるディスプレイ装置を示すブロック図である。このディスプレイ装置31では、各画素33において、トランジスタTR2のゲートドレイン間への信号レベル保持用のコンデンサC1の配置に代えて、このトランジスタTR2のゲートソース間に信号レベル保持用のコンデンサCs2を配置し、この信号レベル保持用のコンデンサCs2の端子電圧を信号線SIGの信号レベルにより設定する。またドライブスキャン信号ds1によりオン動作するトランジスタTR3によるスイッチ回路をトランジスタTR2のソースに接続し、信号レベル保持用のコンデンサCs2の端子電圧を信号線SIGの信号レベルにより設定する際に、このトランジスタTR3により信号レベル保持用のコンデンサCs2のソース側端を一定電位に保持する。なお図15においては、この一定電位がアース電位の場合である。

【0012】

これによりトランジスタTR2においては、信号レベル保持用のコンデンサCs2に保持された端子間電圧によるゲートソース間電圧Vgsにより有機EL素子12を駆動し得、有機EL素子12の電圧電流特性が経時変化した場合であっても、この経時変化による駆動電流の変化を防止して画質劣化を防止することができる。

50

【 0 0 1 3 】

このようなゲートソース間電圧 V_{gs} の設定により階調を設定するようにして、このディスプレイ装置 31 は、この信号レベル保持用のコンデンサ $C_s 2$ とトランジスタ $T_R 1$ の間に、カップリング用のコンデンサ $C_s 1$ を設け、このカップリング用のコンデンサ $C_s 1$ を介して信号線 SIG の信号レベル V_{in} により信号レベル保持用のコンデンサ $C_s 2$ の端子電圧を設定する。しかしてこの場合、コンデンサ $C_s 1$ を介した信号線 SIG への接続により信号レベル保持用のコンデンサ $C_s 2$ の端子間電圧は、信号線 SIG の信号レベル V_{in} をコンデンサ $C_s 1$ 、 $C_s 2$ により分圧した電圧 $\Delta V_{in} = V_{in} (C_s 1 / (C_s 1 + C_s 2)) \dots \dots (2)$ だけ上昇することになる。これによりこの関係式を考慮して、水平駆動回路 35 により信号線 SIG が駆動される。

10

【 0 0 1 4 】

またディスプレイ装置 31 は、トランジスタ $T_R 2$ への電源 V_{cc} の供給を停止するトランジスタ $T_R 4$ によるスイッチ回路、トランジスタ $T_R 2$ のゲートソース間を短絡させるトランジスタ $T_R 5$ によるスイッチ回路、コンデンサ $C_s 1$ のトランジスタ $T_R 1$ 側端を基準電圧に接続するトランジスタ $T_R 6$ によるスイッチ回路が設けられる。なおこのトランジスタ $T_R 6$ に係る基準電圧にあっても、このディスプレイ装置 31 ではアース電位に設定される。

【 0 0 1 5 】

これらによりディスプレイ装置 31 は、図 16 及び図 17 (A) に示すように、信号レベル保持用のコンデンサ $C_s 2$ によるゲートソース間電圧 V_{gs} によりトランジスタ $T_R 2$ で有機 EL 素子 12 を電流駆動し、書き込み信号 w_s により画素 33 の階調を設定する直前で、トランジスタ $T_R 2$ に電源 V_{cc} を供給した状態で、制御信号 a_z によりトランジスタ $T_R 5$ をオン状態に設定してトランジスタ $T_R 2$ をダイオード接続すると共に、カップリング用のコンデンサ $C_s 1$ の信号線側端を所定の基準電位に設定する (図 16 (A)、(B) 及び図 17 (B))。その後、トランジスタ $T_R 4$ によりトランジスタ $T_R 2$ への電源 V_{cc} の供給を停止すると共に、トランジスタ $T_R 3$ によりトランジスタ $T_R 2$ のソースを基準電圧に接続する (図 16 (C)、(D) 及び図 17 (C))。これによりこのディスプレイ装置 31 では、それまで信号レベル保持用のコンデンサ $C_s 2$ の端子間電圧がトランジスタ $T_R 2$ のしきい値電圧 V_{th} 以下の場合であっても、トランジスタ $T_R 2$ のしきい値電圧 V_{th} 以上に、一旦、トランジスタ $T_R 2$ のゲートソース間電圧 V_{gs} を立ち上げた後、しきい値電圧 V_{th} に収束させるようになされ、これにより信号レベル保持用のコンデンサ $C_s 2$ にトランジスタ $T_R 2$ のしきい値電圧 V_{th} を設定するようになされている。(図 16 (E) 及び (F))。

20

30

【 0 0 1 6 】

このようにして信号レベル保持用のコンデンサ $C_s 2$ にしきい値電圧 V_{th} を設定すると、このディスプレイ装置 31 は、トランジスタ $T_R 3$ によりトランジスタ $T_R 2$ のソースを基準電圧に接続したままの状態で、制御信号 a_z の立ち下げにより、トランジスタ $T_R 5$ によるダイオード接続を中止し、またトランジスタ $T_R 6$ によるカップリング用のコンデンサ $C_s 1$ の基準電圧への接続を中止する (図 16 (B) 及び図 17 (D))。また続いて、書き込み信号 w_s の立ち上げによりトランジスタ $T_R 1$ を制御して信号線 SIG をカップリング用のコンデンサ $C_s 1$ に接続し、これにより信号レベル保持用のコンデンサ $C_s 2$ のソース側端を基準電圧に保持した状態で、カップリング用のコンデンサ $C_s 1$ を介して信号レベル保持用のコンデンサ $C_s 2$ の端子電圧を信号線 SIG の信号レベル V_{in} により設定し、これにより有機 EL 素子 12 の駆動に供するトランジスタ $T_R 2$ のゲートソース間電圧 V_{gs} を設定する (図 16 (C) 及び図 17 (D))。しかしてこの場合、事前に、信号レベル保持用のコンデンサ $C_s 2$ に、トランジスタ $T_R 2$ のしきい値電圧 V_{th} が設定されていることにより、信号レベル保持用のコンデンサ $C_s 2$ においては、このしきい値電圧 V_{th} の分だけ高い電圧により端子間電圧が設定され、これにより (1) 式による括弧内の $-V_{th}$ の項がキャンセルされるように設定されてトランジスタ $T_R 2$ により有機 EL 素子 12 を駆動することになり、これによりトランジスタ $T_R 2$ のし

40

50

きい値電圧 V_{th} のばらつきによる駆動電流のばらつきが防止される。

【0017】

これによりディスプレイ装置31では、トランジスタ TR_1 、 TR_3 を元の設定に戻した後、トランジスタ TR_4 により電源 V_{cc} の供給を開始することにより、このようにして設定された信号レベル保持用のコンデンサ C_s2 の端子間電圧により有機EL素子12が電流駆動される(図17(E))。なお図17(A)~(E)は、それぞれ図16における期間 $T_A \sim T_E$ に対応する各トランジスタ $TR_1 \sim TR_6$ の設定を示すものである。

【0018】

ディスプレイ装置31では(図15)、このような画素33による画素部32の構成に対応して、書き込み信号 w_s を出力するライトスキャン回路24Aに加えて、このライトスキャン回路24Aによる書き込み信号 w_s の出力に同期してドライブスキャン信号 ds_1 、ドライブスキャン信号 ds_2 、制御信号 az をそれぞれ出力するドライブスキャン回路(DSCN)34B、ドライブスキャン回路(DSCN2)34C、オートゼロ回路(ZERO)34Dを垂直駆動回路34に設ける。また水平駆動回路35においては、これらの構成に対応するように駆動信号を生成する。

10

【0019】

しかしてこのようにすれば、有機EL素子12の経時変化、有機EL素子12を駆動するトランジスタ TR_2 のしきい値電圧 V_{th} のばらつきによる画質劣化を防止することができる。

【0020】

ところでこのようにしてトランジスタ TR_2 のしきい値電圧 V_{th} のばらつきを補正して信号レベル保持用のコンデンサ C_s2 に信号線SIGの信号レベル V_{in} を設定してEL素子12の階調を設定する場合、黒レベルの階調において、信号線SIGの信号レベル V_{in} は0[V]に設定され、その結果、信号レベル保持用のコンデンサ C_s2 の端子間電圧にあっては、トランジスタ TR_2 のしきい値電圧 V_{th} に保持され、本来ならば、トランジスタ TR_2 のカットオフにより有機EL素子12に何ら電流が供給されないようになり、これにより有機EL素子12においては、何ら発光しないことになる。

20

【0021】

しかしながらこのようなしきい値電圧 V_{th} の設定においては、ばらつきを避け得ず、また有機EL素子12を駆動するトランジスタ TR_2 自体もばらつくことになる。これによりこのようにしてトランジスタ TR_2 のしきい値電圧 V_{th} を補正する場合、(1)式について上述した括弧内の $-V_{th}$ の項を完全にキャンセルし得ず、僅かながらではあるが、信号レベル保持用のコンデンサ C_s2 に設定される電圧にばらつきが発生する。

30

【0022】

このようなばらつきにあっては、信号レベル保持用のコンデンサ C_s2 に設定する本来の電圧が高い場合にあっては、殆ど問題とならないのに対し、信号レベル保持用のコンデンサ C_s2 に設定する電圧が低い場合、本来の端子間電圧に対して相対的にばらつきの電圧が大きくなることにより、表示画像に影響を与えることになる。これにより図15に示す構成によるディスプレイ装置31においては、例えば全面を黒階調に設定した場合、微小に発光する画素が発生し、表示画面がザラついたように見て取られるいわゆる面ザラが発生する問題があった。またこのように本来黒レベルによる表示において、有機EL素子12が僅かながらではあるが発光することにより、黒レベルによる階調が白レベル側に浮き上がったように見て取られるいわゆる黒浮きが発生する問題があり、さらには黒レベル側においてコントラストが低下する問題があった。

40

【特許文献1】USP5,684,365

【特許文献2】特開平8-234683号

【発明の開示】

【発明が解決しようとする課題】

【0023】

本発明は以上の点を考慮してなされたもので、発光素子を駆動するトランジスタのしき

50

い値電圧を補正するようにして、面ザラ、黒浮き、コントラストの劣化を防止することができるディスプレイ装置、ディスプレイ装置の駆動回路及びディスプレイ装置の駆動方法を提案しようとするものである。

【課題を解決するための手段】

【0024】

かかる課題を解決するため請求項1の発明においては、電流駆動による画素をマトリックス状に配置してなる画素部と、画素部を駆動する駆動回路とを有するディスプレイ装置に適用して、画素は、発光素子と、ゲートソース間に信号レベル保持用のコンデンサを保持し、信号レベル保持用のコンデンサの端子間電圧によるゲートソース間電圧により発光素子を駆動するソースフォロワ回路によるトランジスタと、一端をトランジスタのゲートに接続したカップリング用のコンデンサと、カップリング用のコンデンサの他端を信号線に接続する信号線用のスイッチ回路と、トランジスタのゲートドレインを短絡させる短絡用のスイッチ回路と、カップリング用のコンデンサの他端をコンデンサ側の基準電圧に接続するコンデンサ側基準電圧用のスイッチ回路と、トランジスタへの電源の供給を停止する電源用のスイッチ回路とを有し、駆動回路は、信号線用のスイッチ回路の駆動により、カップリング用のコンデンサを介して信号線の信号レベルにより信号レベル保持用のコンデンサの端子電圧を設定することにより、発光素子の駆動に供するトランジスタのゲートソース間電圧を設定し、信号レベル保持用のコンデンサの端子電圧の設定において、コンデンサ側基準電圧用のスイッチ回路、短絡用のスイッチ回路をオン状態に設定すると共に、電源用のスイッチ回路をオフ状態に設定することにより、信号レベル保持用のコンデンサの端子間電圧をトランジスタのしきい値電圧に設定し、コンデンサ側基準電圧用のスイッチ回路、短絡用のスイッチ回路をオフ状態に設定した後、信号線用のスイッチ回路をオン状態に設定し、信号線の信号レベルにより、信号レベル保持用のコンデンサの端子電圧を設定し、コンデンサ側の基準電圧が、信号線の信号レベルにより設定される信号レベル保持用のコンデンサの端子電圧を、階調が低下する側にオフセットさせる電圧であるようにする。

10

20

【0025】

また請求項5の発明においては、電流駆動による画素をマトリックス状に配置してなるディスプレイ装置に適用して、画素は、発光素子と、ゲートソース間に信号レベル保持用のコンデンサを保持し、信号線の信号レベルにより設定された信号レベル保持用のコンデンサの端子間電圧によるゲートソース間電圧により発光素子を駆動するソースフォロワ回路によるトランジスタと、一端をトランジスタのゲートに接続したカップリング用のコンデンサと、カップリング用のコンデンサの他端をコンデンサ側の基準電圧に接続した後、信号レベル保持用のコンデンサの端子間電圧がほぼトランジスタのしきい値電圧となった時点でオフ状態に切り換わって、カップリング用のコンデンサの他端をコンデンサ側の基準電圧より切り離すコンデンサ側基準電圧用のスイッチ回路と、ソース側基準電圧用のスイッチ回路と連動してオン状態に切り換わり、トランジスタのゲートドレインを短絡させる短絡用のスイッチ回路と、コンデンサ側基準電圧用のスイッチ回路のオン動作に連動して、トランジスタへの電源の供給を停止することにより、コンデンサ側基準電圧用のスイッチ回路、短絡用のスイッチ回路がオフ動作するまでの間、信号レベル保持用のコンデンサの端子間電圧を低下させてトランジスタのゲートソース間電圧に設定した後、信号線の信号レベルによる信号レベル保持用のコンデンサの端子間電圧の設定により、トランジスタへの電源の供給を開始する電源用のスイッチ回路と、コンデンサ側基準電圧用のスイッチ回路のオフ動作の後に、カップリング用のコンデンサの他端を信号線に接続し、カップリング用のコンデンサを介して信号レベル保持用のコンデンサの端子電圧を信号線の信号レベルにより設定することにより、信号線の信号レベルにより信号レベル保持用のコンデンサの端子間電圧を設定する信号線用のスイッチ回路とを備え、コンデンサ側の基準電圧が、信号線の信号レベルにより設定される信号レベル保持用のコンデンサの端子電圧を階調が低下する側にオフセットさせる電圧であるようにする。

30

40

【0026】

50

また請求項 6 の発明においては、有機 EL 素子による画素をマトリックス状に配置してなるディスプレイ装置に適用して、有機 EL 素子と、ゲートソース間に信号レベル保持用のコンデンサを保持し、信号線の信号レベルにより設定された信号レベル保持用のコンデンサの端子間電圧によるゲートソース間電圧により有機 EL 素子を駆動するソースフォロワ回路によるトランジスタと、一端をトランジスタのゲートに接続したカップリング用のコンデンサと、カップリング用のコンデンサの他端をコンデンサ側の基準電圧に接続した後、信号レベル保持用のコンデンサの端子間電圧がほぼトランジスタのしきい値電圧となった時点でオフ状態に切り換わって、カップリング用のコンデンサの他端をコンデンサ側の基準電圧より切り離すコンデンサ側基準電圧用のスイッチ回路と、ソース側基準電圧用のスイッチ回路と連動してオン状態に切り換わり、トランジスタのゲートドレインを短絡させる短絡用のスイッチ回路と、コンデンサ側基準電圧用のスイッチ回路のオン動作に連動して、トランジスタへの電源の供給を停止することにより、コンデンサ側基準電圧用のスイッチ回路、短絡用のスイッチ回路がオフ動作するまでの間、信号レベル保持用のコンデンサの端子間電圧を低下させてトランジスタのゲートソース間電圧に設定した後、信号線の信号レベルによる信号レベル保持用のコンデンサの端子間電圧の設定により、トランジスタへの電源の供給を開始する電源用のスイッチ回路と、コンデンサ側基準電圧用のスイッチ回路のオフ動作の後に、カップリング用のコンデンサの他端を信号線に接続し、カップリング用のコンデンサを介して信号レベル保持用のコンデンサの端子電圧を信号線の信号レベルにより設定することにより、信号線の信号レベルにより信号レベル保持用のコンデンサの端子間電圧を設定する信号線用のスイッチ回路とを備え、コンデンサ側の基準電圧が、信号線の信号レベルにより設定される信号レベル保持用のコンデンサの端子電圧を階調が低下する側にオフセットさせる電圧であるようにする。

【0027】

また請求項 7 の発明においては、電流駆動による画素をマトリックス状に配置してなるディスプレイ装置の駆動回路において、画素は、発光素子と、ゲートソース間に信号レベル保持用のコンデンサを保持し、信号レベル保持用のコンデンサの端子間電圧によるゲートソース間電圧により発光素子を駆動するソースフォロワ回路によるトランジスタと、一端をトランジスタのゲートに接続したカップリング用のコンデンサと、カップリング用のコンデンサの他端を信号線に接続する信号線用のスイッチ回路と、トランジスタのゲートドレインを短絡させる短絡用のスイッチ回路と、カップリング用のコンデンサの他端をコンデンサ側の基準電圧に接続するコンデンサ側基準電圧用のスイッチ回路と、トランジスタへの電源の供給を停止する電源用のスイッチ回路とを有し、信号線用のスイッチ回路の駆動により、カップリング用のコンデンサを介して信号線の信号レベルにより信号レベル保持用のコンデンサの端子電圧を設定することにより、発光素子の駆動に供するトランジスタのゲートソース間電圧を設定し、信号レベル保持用のコンデンサの端子電圧の設定において、コンデンサ側基準電圧用のスイッチ回路、短絡用のスイッチ回路をオン状態に設定すると共に、電源用のスイッチ回路をオフ状態に設定することにより、信号レベル保持用のコンデンサの端子間電圧をトランジスタのしきい値電圧に設定し、コンデンサ側基準電圧用のスイッチ回路、短絡用のスイッチ回路をオフ状態に設定した後、信号線用のスイッチ回路をオン状態に設定し、信号線の信号レベルにより、信号レベル保持用のコンデンサの端子電圧を設定し、コンデンサ側の基準電圧が、信号線の信号レベルにより設定される信号レベル保持用のコンデンサの端子電圧を、階調が低下する側にオフセットさせる電圧であり、ディスプレイ装置の駆動回路は、黒レベル以外の階調において、黒レベルの階調に対応する各階調の信号レベルを、コンデンサ側の基準電圧の分、階調を増大させる側にオフセットさせて信号線の駆動信号を生成する。

【0028】

また請求項 8 の発明においては、電流駆動による画素をマトリックス状に配置してなるディスプレイ装置の駆動回路に適用して、画素が、発光素子と、ゲートソース間に信号レベル保持用のコンデンサを保持し、信号レベル保持用のコンデンサの端子間電圧によるゲートソース間電圧により発光素子を駆動するソースフォロワ回路によるトランジスタと、

一端をトランジスタのゲートに接続したカップリング用のコンデンサと、カップリング用のコンデンサの他端を信号線に接続する信号線用のスイッチ回路と、トランジスタのゲートドレインを短絡させる短絡用のスイッチ回路と、カップリング用のコンデンサの他端をコンデンサ側の基準電圧に接続するコンデンサ側基準電圧用のスイッチ回路と、トランジスタへの電源の供給を停止する電源用のスイッチ回路とを有し、信号線用のスイッチ回路の駆動により、カップリング用のコンデンサを介して信号線の信号レベルにより信号レベル保持用のコンデンサの端子電圧を設定することにより、発光素子の駆動に供するトランジスタのゲートソース間電圧を設定し、信号レベル保持用のコンデンサの端子電圧の設定において、コンデンサ側基準電圧用のスイッチ回路、短絡用のスイッチ回路をオン状態に設定すると共に、電源用のスイッチ回路をオフ状態に設定することにより、信号レベル保持用のコンデンサの端子間電圧をトランジスタのしきい値電圧に設定し、コンデンサ側基準電圧用のスイッチ回路、短絡用のスイッチ回路をオフ状態に設定した後、信号線用のスイッチ回路をオン状態に設定し、信号線の信号レベルにより、信号レベル保持用のコンデンサの端子電圧を設定し、ディスプレイ装置の駆動回路は、黒レベルの階調において、黒レベル以外の階調に対応する信号レベルを、階調を低減させる側にオフセットさせて信号線の駆動信号を生成する。

10

【0029】

また請求項9の発明においては、電流駆動による画素をマトリックス状に配置してなるディスプレイ装置の駆動方法において、画素は、発光素子と、ゲートソース間に信号レベル保持用のコンデンサを保持し、信号レベル保持用のコンデンサの端子間電圧によるゲートソース間電圧により発光素子を駆動するソースフォロワ回路によるトランジスタと、一端をトランジスタのゲートに接続したカップリング用のコンデンサと、カップリング用のコンデンサの他端を信号線に接続する信号線用のスイッチ回路と、トランジスタのゲートドレインを短絡させる短絡用のスイッチ回路と、カップリング用のコンデンサの他端をコンデンサ側の基準電圧に接続するコンデンサ側基準電圧用のスイッチ回路と、トランジスタへの電源の供給を停止する電源用のスイッチ回路とを有し、ディスプレイ装置の駆動方法は、信号線用のスイッチ回路の駆動により、カップリング用のコンデンサを介して信号線の信号レベルにより信号レベル保持用のコンデンサの端子電圧を設定することにより、発光素子の駆動に供するトランジスタのゲートソース間電圧を設定し、信号レベル保持用のコンデンサの端子電圧の設定において、コンデンサ側基準電圧用のスイッチ回路、短絡用のスイッチ回路をオン状態に設定すると共に、電源用のスイッチ回路をオフ状態に設定することにより、信号レベル保持用のコンデンサの端子間電圧をトランジスタのしきい値電圧に設定し、コンデンサ側基準電圧用のスイッチ回路、短絡用のスイッチ回路をオフ状態に設定した後、信号線用のスイッチ回路をオン状態に設定し、信号線の信号レベルにより、信号レベル保持用のコンデンサの端子電圧を設定し、コンデンサ側の基準電圧が、信号線の信号レベルにより設定される信号レベル保持用のコンデンサの端子電圧を、階調が低下する側にオフセットさせる電圧であるようにする。

20

30

【0030】

請求項1の構成により、電流駆動による画素をマトリックス状に配置してなる画素部と、画素部を駆動する駆動回路とを有するディスプレイ装置に適用して、信号線用のスイッチ回路の駆動により、カップリング用のコンデンサを介して信号線の信号レベルにより信号レベル保持用のコンデンサの端子電圧を設定することにより、発光素子の駆動に供するトランジスタのゲートソース間電圧を設定すれば、このトランジスタがソースフォロワ回路であることにより、発光素子の経時変化の影響を有効に回避して発光素子を駆動し得、これにより経時変化による画質劣化を防止することができる。またこの信号レベル保持用のコンデンサの端子電圧の設定において、コンデンサ側基準電圧用のスイッチ回路、短絡用のスイッチ回路をオン状態に設定すると共に、電源用のスイッチ回路をオフ状態に設定することにより、信号レベル保持用のコンデンサの端子間電圧をトランジスタのしきい値電圧に設定し、コンデンサ側基準電圧用のスイッチ回路、短絡用のスイッチ回路をオフ状態に設定した後、信号線用のスイッチ回路をオン状態に設定し、信号線の信号レベルによ

40

50

り、信号レベル保持用のコンデンサの端子電圧を設定すれば、ばらつきを有するトランジスタのしきい値電圧により信号レベル保持用のコンデンサの設定電圧を補正して、トランジスタのしきい値電圧のばらつきによる画質劣化を防止することができる。このような構成において、請求項 1 の構成においては、コンデンサ側の基準電圧が、信号線の信号レベルにより設定される信号レベル保持用のコンデンサの端子電圧を、階調が低下する側にオフセットさせる電圧であることにより、単にコンデンサ側の基準電圧を設定するだけで、黒レベルで確実に発光素子を発光させないようにすることができ、これにより発光素子を駆動するトランジスタのしきい値電圧を補正するようにして、面ザラ、黒浮き、コントラストの劣化を防止することができる。

【 0 0 3 1 】

10

これにより請求項 5、請求項 6 の構成によれば、電流駆動による画素、有機 E L 素子による画素をマトリックス状に配置してなるディスプレイ装置に適用して、発光素子を駆動するトランジスタのしきい値電圧を補正するようにして、面ザラ、黒浮き、コントラストの劣化を防止することができる。

【 0 0 3 2 】

また請求項 7、請求項 8 の構成によれば、発光素子を駆動するトランジスタのしきい値電圧を補正するようにしてなるディスプレイ装置について、面ザラ、黒浮き、コントラストの劣化を防止することができるディスプレイ装置の駆動回路を提供することができる。

【 0 0 3 3 】

また請求項 9 の構成によれば、発光素子を駆動するトランジスタのしきい値電圧を補正するようにしてなるディスプレイ装置について、面ザラ、黒浮き、コントラストの劣化を防止することができるディスプレイ装置の駆動方法を提供することができる。

20

【 発明の効果 】

【 0 0 3 4 】

本発明によれば、発光素子を駆動するトランジスタのしきい値電圧を補正するようにして、面ザラ、黒浮き、コントラストの劣化を防止することができる。

【 発明を実施するための最良の形態 】

【 0 0 3 5 】

以下、適宜図面を参照しながら本発明の実施例を詳述する。

【 実施例 1 】

30

【 0 0 3 6 】

図 2 は、本発明の実施例 1 に係るディスプレイ装置を示すブロック図である。このディスプレイ装置 5 1 において、画素部 5 2 は、電流駆動による赤色、緑色、青色の画素 (P X R、P X G、P X B) 5 3 がマトリックス状に配置され、これらの画素 5 3 に対して、6 本の走査線 S C N、S C N 1、S C N 2 R、S C N 2 G、S C N 2 B、S C N 3 がライン単位で水平方向に設けられる。またこれらの走査線 S C N、S C N 1、S C N 2 R、S C N 2 G、S C N 2 B、S C N 3 と直交するように信号線 S I G が各列毎に垂直方向に設けられる。このようにして形成されてなる画素部 5 2 に対して、ディスプレイ装置 5 1 は、垂直駆動回路 5 4 により走査線 S C N、S C N 2 R、S C N 2 G、S C N 2 B、S C N 3 を駆動して順次ライン単位で画素 5 3 に設けられた画素回路の動作を制御すると共に、この画素回路の制御に対応するように水平駆動回路 5 5 により信号線 S I G を駆動して各画素 5 3 の階調を設定するようになされている。

40

【 0 0 3 7 】

このため垂直駆動回路 5 4 は、各画素 5 3 への書き込みをライン単位で順次指示する書き込み信号 w s をライトスキャン回路 (W S C N) 5 4 A により生成し、またこの書き込み信号 w s に同期してドライブスキャン信号 d s 1、d s 2 をドライブスキャン回路 5 4 B、5 4 C により生成し、これら書き込み信号 w s、ドライブスキャン信号 d s 1、d s 2 を走査線 S C N、S C N 1、S C N 2 R、S C N 2 G、S C N 2 B に出力して各画素 5 3 における階調の設定を制御するようになされている。また有機 E L 素子 1 2 のしきい値電圧 V t h の補正を指示する制御信号 a z をオートゼロ回路 (Z E R O) 5 4 D により生

50

成し、この制御信号 a z を走査線 S C N 3 に出力するようになされている。またこのような制御において、ドライブスキャン信号 d s 2 については、赤色、緑色、青色の画素 5 3 毎に生成してそれぞれ対応する画素 5 3 の走査線 S C N 2 R、S C N 2 G、S C N 2 B に出力し、これによりこのディスプレイ装置 5 1 では、赤色、緑色、青色の各画素 5 3 における発光、非発光の制御により、カラーバランスを調整するようになされている。

【 0 0 3 8 】

また水平駆動回路 5 5 においては、各画素 5 3 の階調を指示する階調データ D 1 に応じてアナログディジタル変換回路によるシグナルドライバ 5 5 B により駆動信号を生成し、この駆動信号を水平セクタ (H S E L) 5 5 A により各信号線 S I G に振り分けて出力するようになされている。

10

【 0 0 3 9 】

図 1 は、図 1 2 との対比によりこのディスプレイ装置 5 1 に係る各画素 5 3 を示す接続図である。このディスプレイ装置 5 1 に係る画素 5 3 においては、カップリング用のコンデンサ C s 1 の信号線 S I G 側端をトランジスタ T R 6 により基準電圧 V o f に接続するようになされ、この基準電圧 V o f が、信号レベル保持用のコンデンサ C s 2 に対する信号線 S I G の信号レベルの設定において、負のオフセット電圧を与える電源に設定されるようになされている。各画素 5 3 においては、このトランジスタ T R 6 に係る基準電圧 V o f の設定が異なる点を除いて、図 1 5 のディスプレイ装置 3 1 の画素 3 3 と同一に構成される。

【 0 0 4 0 】

20

具体的に、基準電圧 V o f は、電源 V c c 側に所定電位だけ立ち上がる正側電源電圧に設定される。また電圧値にあっては、信号レベル保持用のコンデンサ C s 2 にトランジスタ T R 2 のしきい値電圧 V t h を設定して、このしきい値電圧 V t h の設定、トランジスタ T R 2 がばらついた場合でも、黒レベルの階調により信号レベル保持用のコンデンサ C s 2 を設定して、トランジスタ T R 2 を確実にカットオフさせる電圧を信号レベル保持用のコンデンサ C s 2 に設定する電圧に設定される。このためこの実施例では、この画素部 5 2 に各種の電源を供給する電源回路において、この基準電圧 V o f を調整できるように形成され、この調整により基準電圧 V o f は、黒レベルの階調によっては各画素 5 4 が発光しない電圧に設定されるようになされている。

【 0 0 4 1 】

30

これによりこの画素 5 3 においては、図 3 に示すように、黒レベルによる階調の設定においては、確実にトランジスタ T R 2 をカットオフさせて有機 E L 素子 1 2 を駆動しないようにして、面ザラ、黒浮き、コントラストの低下を防止するようになされている。

【 0 0 4 2 】

すなわちこの場合、この画素 5 3 においては、信号レベル保持用のコンデンサ C s 2 に保持された端子間電圧によるゲートソース間電圧 V g s により有機 E L 素子 1 2 を駆動して、ドライブスキャン信号 d s 2 により発光、非発光が制御され (図 3 (D) ~ (F))、非発光に設定する直前で制御信号 a z が立ち上げられ、トランジスタ T R 5、T R 6 がオン状態に設定される (図 3 (B))。これによりトランジスタ T R 2 のゲートソース間電圧 V g s が一旦、立ち上げられた後、ドライブスキャン信号 d s 2 の立ち上げにより、トランジスタ T R 2 への電源 V c c の供給が停止され、またドライブスキャン信号 d s 1 の立ち上げにより (図 3 (C))、信号レベル保持用のコンデンサ C s 2 のソース側端がアース電位に設定される。これにより信号レベル保持用のコンデンサ C s 2 にトランジスタ T R 2 のしきい値電圧 V t h が設定される。

40

【 0 0 4 3 】

このときトランジスタ T R 6 によりカップリング用のコンデンサ C s 1 の信号線 S I G 側においては、基準電圧 V o f に保持され、これにより信号レベル保持用のコンデンサ C s 2 においては、このカップリング用のコンデンサ C s 1 の信号線 S I G 側端が基準電圧 V o f に設定された状態でトランジスタ T R 2 のしきい値電圧 V t h が設定される。これによりトランジスタ T R 5、T R 6 をオフ状態に設定した後、書き込み信号 w s により信

50

号線SIGをカップリング用のコンデンサCs1の信号線側に接続すると(図3(A))、カップリング用のコンデンサCs1においては、しきい値電圧Vthの設定時における基準電圧Vofに対する信号線SIGの信号レベルVinの分だけ信号線SIGより電荷の供給を受け、これにより信号線SIGの信号レベルVinに対して基準電圧Vofの分だけ低い電圧により信号レベル保持用のコンデンサCs2の端子電圧が設定されることになる。なお図3は、黒レベルによる階調による信号レベルVinが信号線SIGに供給されている場合の例である。

【0044】

これにより画素53においては、カップリング用のコンデンサCs1の信号線SIG側に接続する基準電圧Vofにより、信号線SIGの信号レベルVinにより設定される信号レベル保持用のコンデンサCs2の端子電圧を、階調が低下する側にオフセットさせ、この信号レベル保持用のコンデンサCs2の端子間電圧によるゲートソース間電圧VgsによりトランジスタTR2で有機EL素子12を駆動して、確実に黒レベルに設定できるようになされている。

10

【0045】

このような画素53における基準電圧Vofによるオフセット電圧の供給に対応して、このディスプレイ装置51において、シグナルドライバ55Bは、階調データD1により指示される階調に対して、図4及び図5に示すような特性により駆動信号を生成して信号線に出力する。ここで図4は、信号レベル保持用のコンデンサCs2の端子間電圧Vcs2と階調データD1による階調を示す特性曲線図であり、図4は、信号線SIGに出力する駆動信号の信号レベルVinと階調データD1との関係を示す特性曲線図である。また符号L3は、トランジスタTR6によりカップリング用のコンデンサCs1の信号線側端をアース電位に接続する場合の特性曲線であり、符号L4は、この実施例に係る特性曲線である。

20

【0046】

通常、この種のディスプレイ装置においては、有機EL素子12の発光特性に対応して、階調の増大により順次信号レベルが0レベルから増大するように設定され(図4、符号L3)、これによりトランジスタTR6によりカップリング用のコンデンサCs1の信号線側端をアース電位に接続して黒レベルの階調を表示する場合、信号レベル保持用のコンデンサCs2の端子間電圧Vcs2は、(2)式における括弧内が値0となるように、トランジスタTR2のしきい値電圧Vthに設定され(図4、符号L3)、これによりトランジスタTR2においては、カットオフ状態に保持されて有機EL素子12を駆動し得ず、黒レベルの階調が表現されることになる。

30

【0047】

しかしながらこの実施例においては、基準電圧Vofにより信号レベル保持用のコンデンサCs2に設定される端子間電圧を負側にオフセットさせることにより、トランジスタTR6によりカップリング用のコンデンサCs1の信号線側端をアース電位に接続する場合と同様の特性により駆動信号を生成した場合には、黒側に階調が沈み込んで階調を正しく表現することが困難になり、また黒レベルに続く階調において、図15の構成について説明したような黒レベルの階調における場合の面ザラ等の問題が発生することになる。

40

【0048】

このためシグナルドライバ55Bは、黒レベルについては、トランジスタTR6によりカップリング用のコンデンサCs1の信号線側端をアース電位に設定する場合と同一の信号レベルにより駆動信号を生成する。また黒レベル以外については、トランジスタTR6によりカップリング用のコンデンサCs1の信号線側端をアース電位に設定する場合に対して、基準電圧Vofの分だけ高い電圧により駆動信号を生成する。これによりこの実施例では、黒レベル以外の階調において、黒レベルの階調に対応する各階調の信号レベルを、コンデンサ側の基準電圧Vofの分、階調を増大させる側にオフセットさせて信号線SIGの駆動信号を生成するようになされ、これにより信号レベル保持用のコンデンサCs2の端子間電圧をオフセットさせて面ザラ等を防止するようにして、正しい階調により画

50

像表示できるようになされている。

【0049】

(2) 実施例の動作

以上の構成において、このディスプレイ装置51は(図2)、垂直駆動回路54による走査線SCN、SCN2R、SCN2G、SCN2B、SCN3の駆動により順次ライン単位で水平駆動回路55により駆動される信号線SIGの信号レベルが各画素53に設定される。ディスプレイ装置51は、この各画素53に設定した信号レベルにより各画素53が発光して所望の画像が表示される。

【0050】

ディスプレイ装置51では、各画素53において、有機EL素子12を駆動するソースフォロワ回路構成のトランジスタTR2のゲートソース間に信号レベル保持用のコンデンサCs1が設けられ、トランジスタTR1によるスイッチ回路によりカップリング用のコンデンサCs2を信号線SIGに接続することにより、このカップリング用のコンデンサCs1を介して信号線SIGの信号レベルVinがこの信号レベル保持用のコンデンサCs2に設定される。またこのようにして設定した信号レベル保持用のコンデンサCs2によるゲートソース間電圧VgsによりトランジスタTR2で有機EL素子12が電流駆動される。これによりディスプレイ装置51においては、有機EL素子12の電圧電流特性の経時変化による駆動電流の変化を防止し得、有機EL素子12の経時変化による画質の劣化を有効に回避することができる。また各画素53をnチャンネル型MOSトランジスタにより形成し、またトランジスタTR2によるアノード側より有機EL素子12を駆動することができ、これらによりアモルファスシリコンのプロセスを適用して有機EL素子12と画素回路とをガラス基板上に一体に形成することができる。

【0051】

ディスプレイ装置51では、このような信号線SIGの信号レベルVinによる信号レベル保持用のコンデンサCs2の端子電圧の設定において、トランジスタTR2を電源に接続したまま、制御信号azによりトランジスタTR5、TR6をオン状態に設定して、トランジスタTR2がダイオード接続に設定されると共に、カップリング用のコンデンサCs1の信号線側端が基準電圧Vofに接続され、一旦、トランジスタTR2のゲートソース間電圧Vgsが立ち上げられる。

【0052】

またその後、トランジスタTR4によりトランジスタTR2への電源Vccの供給が停止され、また信号レベル保持用のコンデンサCs2のソース側端が基準電圧であるアース電位に接続され、これらにより信号レベル保持用のコンデンサCs2のソース側端をアース電位に設定して、信号レベル保持用のコンデンサCs2の端子間電圧がトランジスタTR2のしきい値電圧Vthに設定される。このディスプレイ装置51では、カップリング用のコンデンサCs1を介して信号線SIGの信号レベルVinにより設定される信号レベル保持用のコンデンサCs2の端子間電圧が、この信号レベル保持用のコンデンサCs2に設定されたトランジスタTR2のしきい値電圧Vthにより補正され、これによりトランジスタTR2のしきい値電圧Vthのばらつきによる画質劣化が防止される。

【0053】

ディスプレイ装置51では、トランジスタTR6によりカップリング用のコンデンサCs1の信号線側端が所定の基準電圧Vofに接続された状態で、このように信号レベル保持用のコンデンサCs2にトランジスタTR2のしきい値電圧Vthが設定された後、カップリング用のコンデンサCs1を介して、信号線SIGの信号レベルVinにより信号レベル保持用のコンデンサCs2の端子間電圧が設定され、これにより信号レベル保持用のコンデンサCs2においては、階調を低下させるように、端子間電圧がこの基準電圧Vofの分だけ低い電圧にオフセットされて設定される。

【0054】

この実施例では、このオフセットする電圧が、信号レベル保持用のコンデンサCs2に対するトランジスタTR2のしきい値電圧Vthの設定がばらついていた場合でも、またトラ

10

20

30

40

50

ンジスタTR2がばらついた場合でも、黒レベルの階調については、有機EL素子12を発光させない電圧に設定され、これにより面ザラ、黒浮き、コントラストの劣化を防止することができる。

【0055】

またこのようにして信号レベル保持用のコンデンサCs2の端子間電圧を基準電圧Vofの分だけ低い電圧にオフセットされて変化する黒以外の階調を補正するように、黒以外の階調においては、黒レベルの階調に対応する各階調の信号レベルが、基準電圧Vofの分だけ高い電圧に設定されてシグナルドライバ55Bにより駆動信号が生成され、これによりこのように面ザラ、黒浮き、コントラストの劣化を防止して正しい階調により画像表示することができる。

10

【0056】

(3) 実施例の効果

以上の構成によれば、ソースフォロワ回路構成により発光素子を電流駆動するトランジスタに対して、このトランジスタのゲートソース間に設けられた信号レベル保持用のコンデンサにトランジスタのしきい値電圧を設定した後、信号線の信号レベルを設定することにより、トランジスタのばらつきを補正して階調を設定する構成において、カプリング用のコンデンサに接続する基準電圧によって階調を低下させるように信号レベル保持用のコンデンサの端子間電圧をオフセットさせることにより、発光素子を駆動するトランジスタのしきい値電圧を補正するようにして、簡易な構成により面ザラ、黒浮き、コントラストの劣化を防止することができる。

20

【0057】

またこのように信号レベル保持用のコンデンサの端子間電圧をオフセットさせて、黒レベル以外の階調については、黒レベルの信号レベルに対応する各階調の信号レベルより、オフセットの電圧の分、高い電圧により駆動信号を生成することにより、正しい階調により画像表示することができる。しかしてこのようにして駆動信号側でも階調を補正する場合にあっては、信号レベル保持用のコンデンサCs2の端子間電圧を極端に大きな電圧によりオフセットさせる場合であっても、正しい階調により画像表示することができ、これにより信号レベル保持用のコンデンサCs2に設定されるトランジスタTR2におけるしきい値電圧Vthが大きくばらついた場合でも、確実に面ザラ、黒浮き等を防止して正しい階調により画像表示することができる。

30

【実施例2】

【0058】

図6は、本発明の実施例2に係るディスプレイ装置を示すブロック図である。このディスプレイ装置61においては、トランジスタTR2のソースを基準電圧であるアースに接地するトランジスタTR3が、書き込み信号wsにより制御される。これによりこのディスプレイ装置51では、このトランジスタTR3の制御信号であるドライブスキャン信号ds1を省略して、その分、画素63を高密度により配置できるようになされ、また垂直駆動回路64の構成を簡略化できるようになされている。

【0059】

このディスプレイ装置61は、この書き込み信号wsに関連する制御が異なる点を除いて実施例1に係るディスプレイ装置51と同一に構成される。これによりそれぞれ書き込み信号ws、ドライブスキャン信号ds2、制御信号azを出力するライトスキャン回路64A、ドライブスキャン回路64C、オートゼロ回路64Dが垂直駆動回路64に設けられるようになされている。また水平駆動回路65Aにおいては、シグナルドライバ65Bにより駆動信号を生成して水平セクタ65Aにより各信号線SIGに振り分けるようになされている。

40

【0060】

図7は、垂直駆動回路64から出力される書き込み信号ws、ドライブスキャン信号ds2、制御信号azとトランジスタTR2との関係を示すタイムチャートである。このディスプレイ装置61では、ドライブスキャン信号ds2(図7(C))によるトランジス

50

タ T R 4 のオンオフ制御により発光、非発光が制御され、非発光に設定する直前で、制御信号 a z が立ち上げられることにより（図 7（B））、トランジスタ T R 2 のゲートソース間電圧 V g s が一旦立ち上げられた後、トランジスタ T R 2 のしきい値電圧 V t h に設定される（図 7（D）及び（E））。この実施例においても、画素 6 3 は、カップリング用のコンデンサ C s 1 の信号線側端がトランジスタ T R 6 により基準電圧 V o f に接続された状態で、このようにトランジスタ T R 2 のゲートソース間電圧 V g s がトランジスタ T R 2 のしきい値電圧 V t h に設定される。なおこの場合、このしきい値電圧 V t h の設定に供するトランジスタ T R 2 のゲート電圧 V g 、ソース電圧 V s の立ち下がりにおいては、有機 E L 素子 1 2 を介した蓄積電荷の放電により実行されることにより、トランジスタ T R 2 においては、ソース電圧 V s が有機 E L 素子 1 2 のしきい値電圧 V t h E L に設定されて、ゲートソース間電圧 V g s がトランジスタ T R 2 のしきい値電圧 V t h に設定される。

10

【0061】

またその後、制御信号 a z が立ち下げられてトランジスタ T R 5、T R 6 がオフ状態に設定され、続いて書き込み信号 w s によりカップリング用のコンデンサ C s 1 の信号線側端が信号線 S I G に接続され（図 7（A））、これにより信号レベル保持用のコンデンサ C s 2 のソース側端をアースに接地した状態で、信号線 S I G の信号レベル V i n により信号レベル保持用のコンデンサ C s 2 の端子電圧が設定される。

【0062】

これによりこのディスプレイ装置 6 1 において、このようにして信号線 S I G の信号レベル V i n により設定されるトランジスタ T R 2 の端子間電圧においては、基準電圧 V o f の分だけ、階調を低下させるように補正され、これにより簡易な構成で面ザラ、黒浮き、コントラストの劣化を防止することができるようになされている。

20

【0063】

ディスプレイ装置 6 1 では、さらに実施例 1 の場合と同様に、このようにして信号レベル保持用のコンデンサ C s 2 の端子間電圧を補正して、これに対応するように、黒レベル以外の階調で信号レベルを立ち上げるように、シグナルドライバ 6 5 B により駆動信号が生成され、これによりこのように面ザラ、黒浮き、コントラストの劣化を防止して正しい階調により画像表示できるようになされている。

【0064】

図 6 の構成によれば、信号レベル保持用のコンデンサ C s 2 のソース側端を基準電圧の接続するトランジスタ T R 3 を書き込み信号 w s により制御する場合であっても、実施例 1 と同様の効果を得ることができる。

30

【実施例 3】

【0065】

図 8 は、本発明の実施例 3 に係るディスプレイ装置を示すブロック図である。このディスプレイ装置 7 1 においては、トランジスタ T R 2 のソースを基準電圧であるアースに接地するトランジスタ T R 3 が、しきい値電圧 V t h の補正を指示する制御信号 a z により制御される。これによりこのディスプレイ装置 7 1 では、このトランジスタ T R 3 の制御信号であるドライブスキャン信号 d s 1 を省略して、その分、画素 7 3 を高密度により配置できるようになされ、また垂直駆動回路 7 4 の構成を簡略化できるようになされている。

40

【0066】

このディスプレイ装置 7 1 は、この制御信号 a z に関連する制御が異なる点を除いて実施例 1 に係るディスプレイ装置 5 1 と同一に構成される。これによりそれぞれ書き込み信号 w s 、ドライブスキャン信号 d s 2、制御信号 a z を出力するライトスキャン回路 7 4 A、ドライブスキャン回路 7 4 C、オートゼロ回路 7 4 D が垂直駆動回路 7 4 に設けられるようになされている。また水平駆動回路 7 5 A においては、シグナルドライバ 7 5 B により駆動信号を生成して水平セクタ 7 5 A により各信号線 S I G に振り分けるようになされている。

50

【 0 0 6 7 】

図 9 は、垂直駆動回路 7 4 から出力される書き込み信号 w_s 、ドライブスキャン信号 d_{s2} 、制御信号 a_z とトランジスタ $T R 2$ との関係を示すタイムチャートである。このディスプレイ装置 7 1 では、ドライブスキャン信号 d_{s2} (図 9 (C)) によるトランジスタ $T R 4$ のオンオフ制御により発光、非発光が制御され、非発光に設定する直前で、制御信号 a_z が立ち上げられることにより (図 9 (B))、トランジスタ $T R 2$ のゲートソース間電圧 V_{gs} が一旦立ち上げられた後、トランジスタ $T R 2$ のしきい値電圧 V_{th} に設定される (図 9 (D) 及び (E))。この実施例においても、画素 7 3 は、カップリング用のコンデンサ $C s 1$ の信号線側端がトランジスタ $T R 6$ により基準電圧 V_{of} に接続された状態で、このようにトランジスタ $T R 2$ のゲートソース間電圧 V_{gs} がトランジスタ $T R 2$ のしきい値電圧 V_{th} に設定される。またこの実施例では、このようにトランジスタ $T R 5$ 、 $T R 6$ を制御する制御信号 a_z により併せてトランジスタ $T R 3$ がオンオフ制御されることにより、このようなトランジスタ $T R 2$ のゲートソース間電圧 V_{gs} のしきい値電圧 V_{th} の設定においては、トランジスタ $T R 2$ のソース端がアース電位に設定されて実行される。

10

【 0 0 6 8 】

またその後、制御信号 a_z が立ち下げられてトランジスタ $T R 3$ 、 $T R 5$ 、 $T R 6$ がオフ状態に設定され、続いて書き込み信号 w_s によりカップリング用のコンデンサ $C s 1$ の信号線側端が信号線 $S I G$ に接続され (図 9 (A))、これにより信号レベル保持用のコンデンサ $C s 2$ のソース側端を有機 $E L$ 素子 1 2 を介して接地した状態で、信号線 $S I G$ の信号レベル V_{in} により信号レベル保持用のコンデンサ $C s 2$ の端子間電圧が設定される。しかししてこのような端子間電圧の設定においては、カップリング用のコンデンサ $C s 1$ 、信号レベル保持用のコンデンサ $C s 2$ の充電により実行されるものであり、この間、有機 $E L$ 素子 1 2 においては、カットオフの状態に保持される。しかしながら有機 $E L$ 素子 1 2 は、数 $10 [pF]$ 程度の容量を有することにより、この有機 $E L$ 素子 1 2 の容量に比してカップリング用のコンデンサ $C s 1$ 、信号レベル保持用のコンデンサ $C s 2$ の容量を十分に小さく設定することにより、信号レベル保持用のコンデンサ $C s 2$ のアース側端をほぼアース電位に保持した状態で、信号レベル保持用のコンデンサ $C s 2$ の信号線側電位を信号線 $S I G$ の信号レベル V_{in} により設定することができ、これにより信号レベル保持用のコンデンサ $C s 2$ の端子間電圧を信号線 $S I G$ の信号レベル V_{in} により正しく設定することができる。

20

30

【 0 0 6 9 】

しかししてこのディスプレイ装置 7 1 において、このようにして信号線 $S I G$ の信号レベル V_{in} により設定される信号レベル保持用のコンデンサ $C s 2$ の端子間電圧においては、基準電圧 V_{of} の分だけ、階調を低下させるように補正され、これにより簡易な構成で面ザラ、黒浮き、コントラストの劣化を防止することができるようになされている。

【 0 0 7 0 】

ディスプレイ装置 7 1 では、さらに実施例 1 の場合と同様に、このようにして信号レベル保持用のコンデンサ $C s 2$ の端子間電圧を補正して、これに対応するように、黒レベル以外の階調で信号レベルを立ち上げるように、シグナルドライバ 7 5 B により駆動信号が生成され、これによりこのように面ザラ、黒浮き、コントラストの劣化を防止して正しい階調により画像表示できるようになされている。

40

【 0 0 7 1 】

図 8 の構成によれば、信号レベル保持用のコンデンサ $C s 2$ のソース側端を基準電圧に接続するトランジスタ $T R 3$ をしきい値電圧 V_{th} の補正に係る制御信号 a_z により制御する場合であっても、実施例 1 と同様の効果を得ることができる。

【 実施例 4 】

【 0 0 7 2 】

図 10 は、本発明の実施例 4 に係るディスプレイ装置を示すブロック図である。このディスプレイ装置 8 1 においては、トランジスタ $T R 2$ のソースを基準電圧であるアースに

50

接地するトランジスタ $T R 3$ が省略されて形成される。これによりこのディスプレイ装置 8 1では、このトランジスタ $T R 3$ を省略した分、画素 8 3を高密度により配置できるようになされ、また垂直駆動回路 8 4の構成を簡略化できるようになされている。

【0073】

このディスプレイ装置 8 1は、このトランジスタ $T R 3$ に係る構成が異なる点を除いて実施例 1に係るディスプレイ装置 5 1と同一に構成される。これによりそれぞれ書き込み信号 $w s$ 、ドライブスキャン信号 $d s 2$ 、制御信号 $a z$ を出力するライトスキャン回路 8 4 A、ドライブスキャン回路 8 4 C、オートゼロ回路 8 4 Dが垂直駆動回路 8 4に設けられるようになされている。また水平駆動回路 8 5においては、シグナルドライバ 8 5 Bにより駆動信号を生成して水平セクタ 8 5 Aにより各信号線 $S I G$ に振り分けるようにな 10

【0074】

このディスプレイ装置 8 1では、ドライブスキャン信号 $d s 2$ によるトランジスタ $T R 4$ のオンオフ制御により発光、非発光が制御され、非発光に設定する直前で、制御信号 $a z$ が立ち上げられることにより、トランジスタ $T R 2$ のゲートソース間電圧 $V g s$ が一旦立ち上げられた後、トランジスタ $T R 2$ のしきい値電圧 $V t h$ に設定される。このディスプレイ装置 8 1では、このしきい値電圧 $V t h$ の設定が、有機 $E L$ 素子 1 2を介した蓄積電荷の放電により実行され、これによりトランジスタ $T R 2$ においては、一定の時間経過により、ソース電圧 $V s$ が有機 $E L$ 素子 1 2のしきい値電圧 $V t h E L$ に設定されて、ゲートソース間電圧 $V g s$ がトランジスタ $T R 2$ のしきい値電圧 $V t h$ に設定される。 20

【0075】

このとき画素 8 3は、カップリング用のコンデンサ $C s 1$ の信号線側端がトランジスタ $T R 6$ により基準電圧 $V o f$ に接続された状態で、このようにトランジスタ $T R 2$ のゲートソース間電圧 $V g s$ がトランジスタ $T R 2$ のしきい値電圧 $V t h$ に設定される。

【0076】

またその後、制御信号 $a z$ が立ち下げられてトランジスタ $T R 3$ 、 $T R 5$ 、 $T R 6$ がオフ状態に設定され、続いて書き込み信号 $w s$ によりカップリング用のコンデンサ $C s 1$ の信号線側端が信号線 $S I G$ に接続され、これにより実施例 3のディスプレイ装置 7 1と同様に、信号レベル保持用のコンデンサ $C s 2$ のソース側端を有機 $E L$ 素子 1 2を介して接地した状態で、信号線 $S I G$ の信号レベル $V i n$ により信号レベル保持用のコンデンサ $C s 2$ の端子間電圧が設定される。 30

【0077】

これによりこのディスプレイ装置 8 1においても、このようにして信号線 $S I G$ の信号レベル $V i n$ により設定される信号レベル保持用のコンデンサ $C s 2$ の端子間電圧においては、基準電圧 $V o f$ の分だけ、階調を低下させるように補正され、これにより簡易な構成で面ザラ、黒浮き、コントラストの劣化を防止することができるようになされている。

【0078】

ディスプレイ装置 8 1では、さらに実施例 1の場合と同様に、このコンデンサ $C s 2$ における端子間電圧の補正に対応するように、シグナルドライバ 8 5 Bにより駆動信号が生成され、これによりこのように面ザラ、黒浮き、コントラストの劣化を防止して正しい階調により画像表示できるようになされている。 40

【0079】

図 10の構成によれば、信号レベル保持用のコンデンサ $C s 2$ のソース側端を基準電圧に接続するトランジスタ $T R 3$ をしきい値電圧 $V t h$ の補正に係る制御信号 $a z$ により制御する場合であっても、実施例 1と同様の効果を得ることができる。

【実施例 5】

【0080】

この実施例においては、実施例 1～4について上述した基準電圧 $V o f$ による信号レベル保持用コンデンサ $C s 2$ の端子電圧の補正、シグナルドライバによる階調の補正に代えて、図 15の構成において、水平駆動回路 3 5に設けられているシグナルドライバによる 50

駆動信号の生成により、面ザラ、黒浮き、コントラストの劣化を防止し、さらには正しい階調により画像表示する。

【 0 0 8 1 】

すなわちこの実施例に係るディスプレイ装置においては、図 4 において符号 L 4 に示す特性により信号レベル保持用のコンデンサ C s 2 の端子間電圧を設定するように、シグナルドライバにより駆動信号を生成して信号線に出力する。このため黒レベルの階調において、黒レベル以外の階調に対応する信号レベルを、階調を低減させる側にオフセットさせて信号線の駆動信号を生成する。具体的には、図 5 において、符号 L 4 に示す特性を電圧 V o f だけ負側にオフセットさせた特性により駆動信号を生成する。

【 0 0 8 2 】

この実施例のように、黒レベルの階調において、黒レベル以外の階調に対応する信号レベルを、階調を低減させる側にオフセットさせて信号線の駆動信号を生成するようにしても、実施例 1 と同様の効果を得ることができる。

【 実施例 6 】

【 0 0 8 3 】

なお上述の実施例においては、ディジタルアナログ変換回路であるシグナルドライバにより階調を補正する場合について述べたが、本発明はこれに限らず、例えばディジタルアナログ変換回路の前段で階調を補正するようにしてもよい。

【 0 0 8 4 】

また上述の実施例においては、nチャンネル型のトランジスタにより画素回路を作成する場合について述べたが、本発明はこれに限らず、例えば、pチャンネル型のトランジスタにより画素回路を作成する場合にも広く適用することができる。

【 0 0 8 5 】

また上述の実施例においては、画素部で基準電圧 V o f の設定により黒レベルを設定し、併せて水平駆動回路側で階調を補正する場合について述べたが、本発明はこれに限らず、実用上十分な特性を確保できる場合には、水平駆動回路側でも階調の補正を省略するようにしてもよい。

【 0 0 8 6 】

また上述の実施例においては、アモルファスシリコンのプロセスを適用して有機 E L 素子、画素回路、駆動回路をガラス基板上に一体に作成する場合について述べたが、本発明はこれに限らず、画素部と別体にシリコン基板により駆動回路を作成した後、画素部と接続して一体化する場合等にも広く適用することができる。

【 0 0 8 7 】

また上述の実施例においては、有機 E L 素子による発光素子を電流駆動する場合について述べたが、本発明はこれに限らず、電流駆動に係る種々の発光素子によるディスプレイ装置に広く適用することができる。

【 産業上の利用可能性 】

【 0 0 8 8 】

本発明は、ディスプレイ装置、ディスプレイ装置の駆動回路及びディスプレイ装置の駆動方法に関し、例えば有機 E L 素子によるディスプレイ装置に適用することができる。

【 図面の簡単な説明 】

【 0 0 8 9 】

【 図 1 】 本発明の実施例 1 に係るディスプレイ装置の画素を周辺構成と共に示す接続図である。

【 図 2 】 図 1 の画素によるディスプレイ装置を示すブロック図である。

【 図 3 】 図 1 の画素の動作の説明に供するタイムチャートである。

【 図 4 】 図 1 の画素に係る信号レベル保持用のコンデンサの端子間電圧と階調との関係を示す特性曲線図である。

【 図 5 】 図 1 の画素に係る信号線の駆動信号と階調との関係を示す特性曲線図である。

【 図 6 】 本発明の実施例 2 に係るディスプレイ装置の動作の説明に供するタイムチャート

10

20

30

40

50

である。

【図 7】 図 6 の画素の動作の説明に供するタイムチャートである。

【図 8】本発明の実施例 3 に係るディスプレイ装置を示すブロック図である。

【図 9】図 8 の画素の動作の説明に供するタイムチャートである。

【図 10】本発明の実施例 4 に係るディスプレイ装置を示すブロック図である。

【図 1 1】ディスプレイ装置の構成を示すブロック図である。

【図 1 2】図 1 1 のディスプレイ装置の画素回路を周辺構成と共に示す接続図である。

【図 13】有機 EL 素子の特性を示す特性曲線図である。

【図 14】有機 EL 素子の動作点の変化の説明に供する特性曲線図である。

【図 15】ソースフォロワ回路構成による画素回路を周辺構成と共に示す接続図である。 10

【図 16】図 15 の画素回路の動作の説明に供するタイムチャートである。

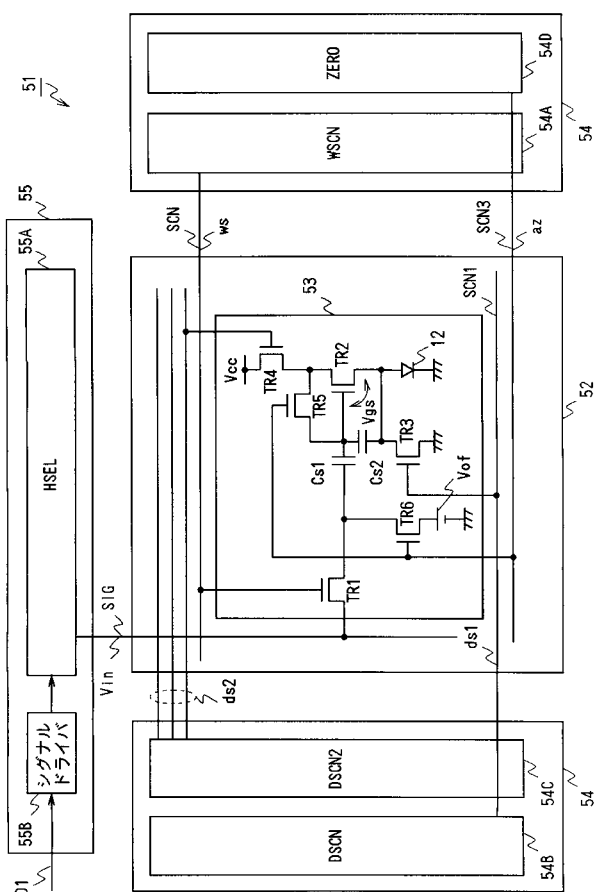
【図 17】図 16 のタイムチャートの説明に供する接続図である。

【符号の説明】

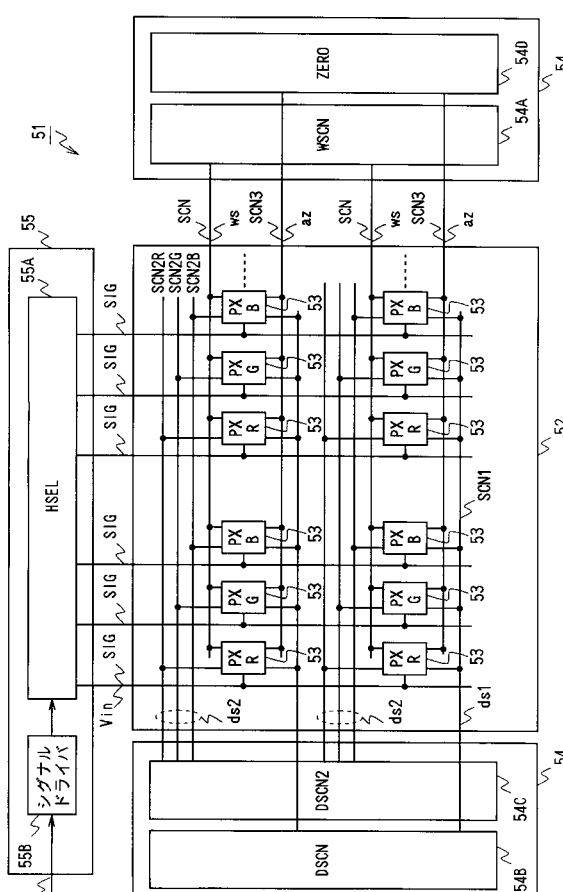
【 0 0 9 0 】

1、11、31、51、61、71、81...ディスプレイ装置、2、32、52、62、72、82...画素部、3、33、53、63、73、83...画素、4、34、54、64、74、84...垂直駆動回路、4A、34A、54A、64A、74A、84A...ライトスキャン回路、5、35、55、65、75、85...水平駆動回路、12...有機EL素子、34B、34C、54B、54C、64C、74C、84C...ドライバスキャン回路、34D、54D、64D、74D、84D...オートゼロ回路、C1、Cs1、Cs2...コンデンサ、TR1~TR6...トランジスタ

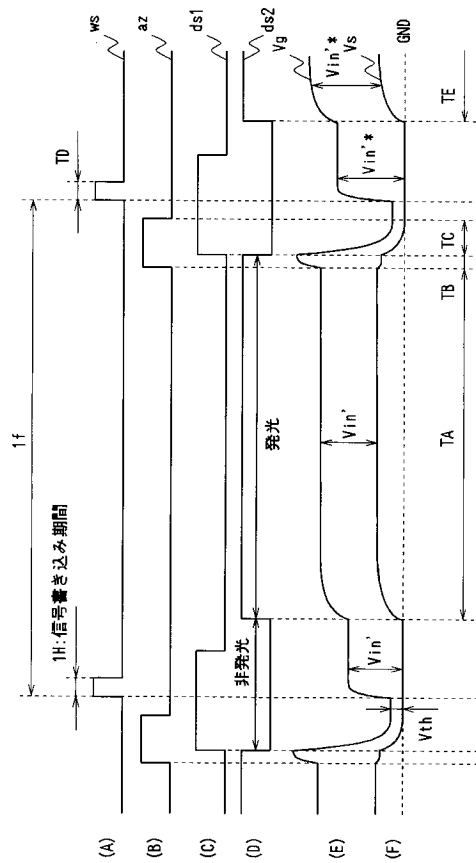
【图 1】



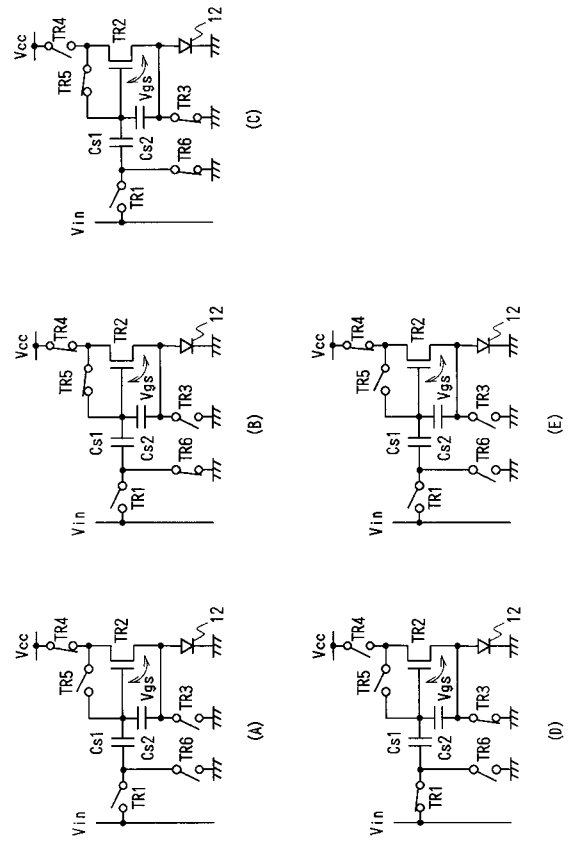
【 圖 2 】



【図 16】



【図 17】



フロントページの続き

(51) Int.Cl.⁷

F I

テーマコード(参考)

H 0 5 B 33/14

A

【要約の続き】

专利名称(译)	显示装置，显示装置的驱动电路和驱动方法		
公开(公告)号	JP2005189382A	公开(公告)日	2005-07-14
申请号	JP2003428855	申请日	2003-12-25
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	山下淳一 内野勝秀		
发明人	山下 淳一 内野 勝秀		
IPC分类号	H01L51/50 G09G3/20 G09G3/30 H05B33/14		
FI分类号	G09G3/30.J G09G3/20.611.H G09G3/20.624.B G09G3/20.641.D G09G3/20.642.A H05B33/14.A G09G3/20.612.U G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K007/AB17 3K007/BA06 3K007/DB03 3K007/GA00 5C080/AA06 5C080/BB05 5C080/CC03 5C080/DD05 5C080/DD28 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 3K107/AA01 3K107/BB01 3K107/CC32 3K107/CC33 3K107/EE03 3K107/HH00 5C380/AA01 5C380/AB06 5C380/AB18 5C380/AB21 5C380/AB22 5C380/AB34 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BB14 5C380/BB23 5C380/BD02 5C380/BD05 5C380/CA08 5C380/CA12 5C380/CA32 5C380/CA53 5C380/CB01 5C380/CB16 5C380/CB18 5C380/CB26 5C380/CC02 5C380/CC04 5C380/CC07 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC39 5C380/CC52 5C380/CC61 5C380/CC62 5C380/CC64 5C380/CC65 5C380/CD012 5C380/CD025 5C380/CD026 5C380/CF48 5C380/DA02 5C380/DA06		
外部链接	Espacenet		

摘要(译)

显示装置，显示装置驱动电路以及显示装置的驱动方法技术领域本发明涉及显示装置，显示装置驱动电路以及显示装置的驱动方法，例如适用于使用有机EL元件来校正驱动发光元件的晶体管的阈值电压的显示装置。以此方式，防止了表面粗糙度，黑色浮起和对比度降低。晶体管TR2技术领域本发明涉及一种晶体管TR2，其通过源极跟随器电路配置来电流驱动发光元件12，并且晶体管TR2的阈值设置在设置在晶体管TR2的栅极与源极之间的信号电平保持电容器Cs2中。在设置值电压之后，设置信号线SIG的信号电平以校正晶体管TR2的变化并设置灰度，并且该灰度由连接至耦合电容器Cs1的基准电压Vof设置。用于保持信号电平的电容器Cs2的端子两端的电压被偏移以减小信号电平，或者在灰度被黑电平减小的方向上被偏移以产生到信号线的驱动信号。[选型图]图1

