

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-109718

(P2004-109718A)

(43) 公開日 平成16年4月8日(2004.4.8)

(51) Int.Cl.⁷

G09G 3/30

G09G 3/20

H05B 33/14

F I

G09G 3/30

J

G09G 3/20

621B

G09G 3/20

622E

G09G 3/20

624B

G09G 3/20

67OK

テーマコード (参考)

3K007

5C080

審査請求 未請求 請求項の数 10 O L (全 12 頁) 最終頁に続く

(21) 出願番号

特願2002-274259 (P2002-274259)

(22) 出願日

平成14年9月20日 (2002.9.20)

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(74) 代理人 100075096

弁理士 作田 康夫

(72) 発明者 大内 貴之

茨城県日立市大みか町七丁目1番1号

株式会社日立製作所日立研究

所内

(72) 発明者 三上 佳朗

茨城県日立市大みか町七丁目1番1号

株式会社日立製作所日立研究

所内

最終頁に続く

(54) 【発明の名称】 画像表示装置

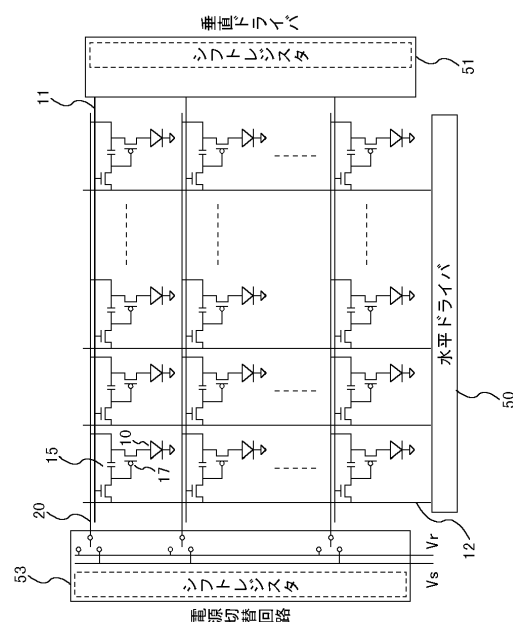
(57) 【要約】

【課題】OLEDの画像表示装置における発光期間を有効利用した長寿命化画像表示装置の提供。

【解決手段】複数の画素には発光層が配置され、この発光層の両面に透明画素電極と金属画素電極を配置した電流駆動型電気光学表示素子と、この電流駆動型電気光学表示素子の駆動電流を制御する駆動回路とを有する画像表示装置で、各画素の駆動回路は、走査配線11を介して順序回路を内蔵した垂直走査回路51に、信号配線12を介して水平ドライバ50に接続され、透明画素電極と金属画素電極の少なくとも一方の電極は、直接あるいは駆動素子を介して走査配線11と並行に配置された電流供給配線20に各画素内で接続され、電流供給配線20の端部は切替スイッチを介して電流駆動型電気光学表示素子を駆動させるために必要な電圧を印加するための電位を与える電源、又は、表示時とは極性が逆となる電圧を印加するための電位を与える電源とを選択して接続する。

【選択図】 図1

図 1



【特許請求の範囲】

【請求項 1】

基板上にマトリクス状に配置された複数の画素を有し、各画素には発光層が配置され、該発光層の両面に透明画素電極と金属画素電極を配置した電流駆動型電気光学表示素子と、該電流駆動型電気光学表示素子の駆動電流を制御する駆動回路とを有する画像表示装置において、

前記各画素の駆動回路は、走査配線を介して順序回路を内蔵した垂直ドライバに、信号配線を介して水平ドライバに、それぞれ接続され、

前記透明画素電極と前記金属画素電極の少なくとも一方の電極は、前記走査配線と並行に配置された配線に接続され、該配線は切替スイッチを介して前記電流駆動型電気光学表示素子を駆動させるために必要な電圧を印加するための電位を与える電源、又は、表示時とは極性が逆となる電圧を印加するための電位を与える電源とを選択して接続していることを特徴とする画像表示装置。 10

【請求項 2】

前記切替スイッチは、前記垂直ドライバと走査方向が同じ順序回路によって切替制御していることを特徴とする請求項 1 の画像表示装置。

【請求項 3】

前記切替スイッチは、前記垂直ドライバに内蔵した順序回路から生成した信号によって切替制御していることを特徴とする請求項 1 の画像表示装置。

【請求項 4】

前記透明画素電極と前記金属画素電極の少なくとも一方の電極は、前記配線に直接あるいは駆動素子を介して接続されていることを特徴とする請求項 1 の画像表示装置。 20

【請求項 5】

前記切替スイッチは、前記垂直ドライバと走査方向が同じ順序回路によって切替制御し、前記透明画素電極と前記金属画素電極の少なくとも一方の電極は、前記配線に直接あるいは駆動素子を介して接続されていることを特徴とする請求項 1 の画像表示装置。

【請求項 6】

前記切替スイッチは、前記垂直ドライバに内蔵した順序回路から生成した信号によって切替制御し、前記透明画素電極と前記金属画素電極の少なくとも一方の電極は、前記配線に直接あるいは駆動素子を介して接続されていることを特徴とする請求項 1 の画像表示装置。 30

【請求項 7】

前記透明画素電極と前記金属画素電極の少なくとも一方の電極は、前記配線に各画素内で接続されていることを特徴とする請求項 1 の画像表示装置。

【請求項 8】

基板上にマトリクス状に配置された複数の画素を有し、各画素は発光層を有し、該発光層の両面に透明画素電極と金属画素電極を配置した電流駆動型電気光学表示素子と、該電流駆動型電気光学表示素子の駆動電流を制御する駆動回路とを有した画像表示装置において、

前記各画素の駆動回路は、走査配線を介して順序回路を内蔵した垂直ドライバに、信号配線を介して水平ドライバに、それぞれ接続され、 40

前記透明画素電極と前記金属画素電極の少なくとも一方の電極は、電流源との接続点と、前記電流駆動型電気光学表示素子に表示時とは極性が逆となる電圧を与える電圧源との接続点を切り替えるスイッチを画素内に有していることを特徴とする画像表示装置。

【請求項 9】

画像表示領域に配置され、走査信号を伝送する複数の走査配線と、画像表示領域に前記複数の走査配線と交差して配置され、信号電圧を伝送する複数の信号配線と、

前記走査配線と前記信号配線で囲まれた画素領域に対応して配置され、共通電源に接続された複数の電流駆動型電気光学表示素子と、 50

前記電流駆動型電気光学表示素子と直列接続され、前記共通電源に接続され、バイアス電圧の印加により前記電流駆動型電気光学表示素子を表示駆動する複数の駆動素子と、前記走査信号に応答して前記信号電圧を保持し、保持した信号電圧を基に各駆動素子の駆動を制御する複数のメモリ制御回路とを有し、
該メモリ制御回路は、前記駆動素子に対するバイアス電圧の印加を阻止した状態で信号電圧をサンプリングして保持し、その間に前記電流駆動型電気光学表示素子を非表示となる電圧状態に保持し、その後、保持した信号電圧をバイアス電圧として前記駆動素子に印加する画像表示装置。

【請求項 10】

前記電気光学表示素子のバイアス電圧を切り替える制御信号として、前記走査信号を用いることを特徴とする請求項 9 の画像表示装置。 10

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、EL（エレクトロルミネッセンス）素子を基板上に作りこんで形成されたアクティブマトリックス型の表示装置（ディスプレイ）に係り、EL素子の寿命を延ばすことが可能な表示装置に関する。

【0002】

【従来の技術】

近年、高度情報化社会の到来に伴い、パーソナルコンピュータ、携帯情報端末、情報通信機器あるいはこれらの複合製品の需要が増大している。これらの製品には、薄型、軽量、高速応答のディスプレイが好適であり、自発光型の有機LED（以下、OLEDと略す。）素子などによる表示装置が用いられている。 20

【0003】

従来のOLED表示装置のブロック図および画素回路は、図8のようなものとなる。同図において、走査配線11と信号配線12の各交点に第一の薄膜トランジスタ（以下、薄膜トランジスタをTFTと略す。）Tsw16が接続され、これにデータを蓄積する保持容量Cs15、OLED25に流す電流を制御する第2のTFT17（Tdr17）が接続されている。第2のTFT17は、層間絶縁膜を介して陽極の透明電極に接続されている。 30

【0004】

OLED素子の2つの電極は、それぞれ直接あるいは駆動素子である第2のTFTTdr17を介して共通電源に接続された構造となっているため、表示装置全体としてのバイアス状態を部分的に制御することは出来ない。

【0005】

尚、後述するように、デジタル駆動によってアクティブマトリクス方式のディスプレイを逆バイアスの印加を行いながら駆動する方式として、特開2001-222255号公報にあるように、フレーム毎にEL素子の印加電圧の極性を反転させ、逆バイアスを印加する方法がある。

【0006】

【特許文献1】

特開2001-222255号公報

【0007】

【発明が解決しようとする課題】

OLED素子を用いたディスプレイを実現する上で問題となっているのが、OLEDの劣化によるOLED素子の寿命の短さであった。OLED素子の寿命の長さを左右する要因として、OLEDディスプレイを駆動するデバイスの構造、OLED素子を構成する有機EL材料の特性、電極の材料、作成工程における条件等が挙げられる。

【0008】

そして上述した要因の他に、EL層の寿命の長さを左右する要因として注目されるのが、 50

OLEDディスプレイの駆動方法である。

【0009】

OLED素子を駆動、発光させるためには、EL層を挟んだ陽極と陰極の2つの電極の間に、直流の電流をかける方法が従来一般的に用いられてきた。このような直流電圧印加状態では、EL層内に誘起された正孔と電子がそれぞれ移動し発光層で結合する際に放出されるエネルギーが発光として観察される。しかし、EL層は電圧印加の内状態では絶縁性を示すため、EL層内に誘起された正孔と電子のうち、結合に寄与しなかったものはそのまま蓄積されてしまうと考えられ、EL素子の寿命に悪影響を及ぼすと考えられている。これを解消する方法のひとつとして、EL層内に残留する電荷を放出するために発光時には逆極性の電圧を印加することが考えられる。

10

【0010】

しかしながら、従来のアクティブマトリクス方式のディスプレイの場合、逆バイアスを印加するための駆動を実現するためには、逆バイアスを印加するための期間と発光期間とを明確に分離する必要がある。結果として、フレーム期間の中における発光期間の比率が低下するため、発光時のピーク輝度を高めることになって、OLED素子の駆動条件としては厳しくなるため、寿命にとってマイナスの作用も働くという欠点があった。

【0011】

例えば図8に示すようなアクティブマトリクスパネルにおいて、1フレーム中に1回のアドレス(データ書込)走査60と表示(点燈)期間61とに分けられる場合には、逆バイアス印加期間64を設けない場合には、各ラインの発光期間はフレーム期間T1vからアドレス期間T1hを除いた、T1v-T1hを充てる事が可能であるが、逆バイアス期間を設ける場合、OLED素子のバイアス状態を決める電源端子は全画素で共通となっているため、ライン毎に発光・印加期間を独立して制御することが出来ず、フレーム内のタイミングチャートは図9のようになる。

20

【0012】

図9は、縦が垂直走査線の位置を、横が時間を表しており、このとき、フレーム期間T1v中で表示期間61とデータ書込走査60、消燈走査62等の書込期間を除いた期間が非表示期間63となる。しかし、実際にここでパネル前面に逆バイアスを印加できるのはアドレス期間と重ならない逆バイアス印加期間64のみとなるため、図9では非表示期間63の約半分が、表示にも逆バイアス印加期間64にも無関係な期間となっており、効率を低下させる要因となっている。

30

【0013】

同様に、デジタル駆動によってアクティブマトリクス方式のディスプレイを逆バイアスの印加を行いながら駆動する方式としては、特開2001-222255号公報にあるように、フレーム毎にEL素子の印加電圧の極性を反転させる事によって、逆バイアスを印加する方法が開示されている。しかし、この方式では2フレームに1回しか発光しないため、フレーム周波数を通常の2倍以上となる120フレーム毎秒以上にするため、やはり発光時のピーク輝度を高め、EL素子寿命には厳しい条件で駆動しなければならない。

【0014】

上記のように、EL素子を用いたアクティブマトリクス方式のディスプレイにおいて、EL素子の寿命を延ばすために逆バイアスを印加するための駆動方式として、フレーム期間のうち逆バイアスを印加する期間を除いた期間を、発光期間として有効利用できるような駆動方法が求められていた。

40

【0015】

本発明の目的は、発光期間を有効利用して長寿命化をはかる画像表示装置を提供することにある。

【0016】

【課題を解決するための手段】

本出願の一実施態様によれば、基板上にマトリクス状に配置された複数の画素を有し、各画素には発光層が配置され、この発光層の両面に透明画素電極と金属画素電極を配置した

50

電流駆動型電気光学表示素子と、この電流駆動型電気光学表示素子の駆動電流を制御する駆動回路とを有する画像表示装置で、各画素の駆動回路は、走査配線を介して順序回路を内蔵した垂直ドライバに、信号配線を介して水平ドライバに、それぞれ接続され、透明画素電極と前記金属画素電極の少なくとも一方の電極は、直接あるいは駆動素子を介して走査配線と並行に配置された配線に各画素内で接続され、この配線の端部は切替スイッチを介して電流駆動型電気光学表示素子を駆動させるために必要な電圧を印加するための電位を与える電源、又は、表示時とは極性が逆となる電圧を印加するための電位を与える電源とを選択して接続したというものである。

【0017】

この構成により、各ライン毎に発光期間と非発光期間である逆バイアス印加期間とにそれぞれ独立に切替可能であり、フレーム期間内の発光期間を最大限高められ長寿命の画像表示装置が得られるというものである。

【0018】

さらに、切替スイッチは、垂直ドライバと走査方向が同じ順序回路によって切替制御しているというものである。

【0019】

または、切替スイッチは、垂直ドライバに内蔵した順序回路から生成した信号によって切替制御しているというものである。

【0020】

さらに、透明画素電極と金属画素電極の少なくとも一方の電極は、配線に直接あるいは駆動素子を介して接続されているというものである。

【0021】

さらに、切替スイッチは、垂直ドライバと走査方向が同じ順序回路によって切替制御し、透明画素電極と金属画素電極の少なくとも一方の電極は、配線に直接あるいは駆動素子を介して接続されているというものである。

【0022】

または、切替スイッチは、垂直ドライバに内蔵した順序回路から生成した信号によって切替制御し、透明画素電極と金属画素電極の少なくとも一方の電極は、配線に直接あるいは駆動素子を介して接続されているというものである。

【0023】

また、透明画素電極と金属画素電極の少なくとも一方の電極は、配線に各画素内で接続されているというものである。

【0024】

本出願の別の実施態様によれば、基板上にマトリクス状に配置された複数の画素を有し、各画素は発光層を有し、この発光層の両面に透明画素電極と金属画素電極を配置した電流駆動型電気光学表示素子と、この電流駆動型電気光学表示素子の駆動電流を制御する駆動回路とを有した画像表示装置で、各画素の駆動回路は、走査配線を介して順序回路を内蔵した垂直ドライバに、信号配線を介して水平ドライバに、それぞれ接続され、透明画素電極と金属画素電極の少なくとも一方の電極は、電流源との接続点と、電流駆動型電気光学表示素子に表示時とは極性が逆となる電圧を与える電圧源との接続点を切り替えるスイッチを画素内に有するというものである。

【0025】

この構成により、前述した実施態様と同様の効果があるというものである。

【0026】

本出願の別の実施態様によれば、画像表示装置が、画像表示領域に分散して配置されて走査信号を伝送する複数の走査配線と、画像表示領域に複数の走査配線と交差して配置されて信号電圧を伝送する複数の信号配線と、走査配線と信号配線で囲まれた画素領域に対応して配置されて共通電源に接続された複数の電流駆動型電気光学表示素子と、電流駆動型電気光学表示素子と直列接続されて共通電源に接続されバイアス電圧の印加により電流駆動型電気光学表示素子を表示駆動する複数の駆動素子と、走査信号に応答して信号電圧を

10

20

30

40

50

保持し、保持した信号電圧を基に各駆動素子の駆動を制御する複数のメモリ制御回路とを備え、このメモリ制御回路は、駆動素子に対するバイアス電圧の印加を阻止した状態で信号電圧をサンプリングして保持し、その間に電流駆動型電気光学表示素子は非表示となる電圧状態に保持し、その後、保持した信号電圧を前記バイアス電圧として駆動素子に印加するというものである。

【0027】

さらに、電気光学表示素子のバイアス電圧を切り替える制御信号として、走査信号を用いるというものである。

【0028】

この構成により、前述した実施態様と同様の効果があるというものである。

10

【0029】

【発明の実施の形態】

以下、図面を用いて本発明の複数の実施の形態を説明する。

【0030】

(実施例1)

図1は、第1の実施例による画像表示装置の主要部のブロック図である。

【0031】

画像表示部は横方向に複数の走査配線11と電流供給配線20が交互に配置されており、それぞれが端部で順序回路を内蔵する垂直走査回路51と、電源切替回路53とに接続されている。縦方向には複数の信号配線12が配置されており、信号配線12には水平ドライバ50から画像信号が出力されている。走査配線11及び電流供給配線20と信号配線12とが交差する領域にマトリクス状に画素が形成され、走査配線11によって選択されたラインの画素内の保持容量15に信号電圧が保持され、この電圧によって第2のTFT17で規定される電流が各表示素子に供給されて表示が行われる。

20

【0032】

電流供給配線20は、端部でシフトレジスタを内蔵する電源切替回路53に接続されており、シフトレジスタより生成される信号によって、電流供給配線20の電圧を表示素子に順方向バイアスを与えて発光状態とする電圧 V_s と、逆バイアスを与えるための電圧 V_r とに切り替えることが出来る。

【0033】

30

図2は、図1の画像表示装置を用いて表示を行う際のタイミングチャートである。

【0034】

図2においては横軸は時間、縦軸は表示領域内の上下を表している。表示領域の上から下にデータ書込(アドレス)60が開始され、そのまま各ラインは表示期間61に移行する。表示期間が終了すると、再度アドレス期間となり消燈のための走査(消燈走査)が行われる。

【0035】

ここでは電源切替回路53のシフトレジスタの走査を行って、電流供給配線20の電圧を V_s から V_r に切り替えて、上から下に順次逆バイアス印加期間(非表示期間63)へと移行する。次のフレームが開始されるときに、再びデータ書込みのためのアドレス期間(データ書込走査60)が始まるが、ここで同時に電源切替回路も走査して電流供給配線20の電圧をそれぞれ V_r から V_s に切り替えていくことにより、各ラインがそれぞれ表示期間61に移行する。

40

【0036】

このような駆動方法を用いることで、各ラインではフレーム期間 T_{1v} をほぼ表示期間61と逆バイアス印加期間64とに分割利用でき、無効な期間が発生しないので、ピーク輝度を抑えてOLED素子へのダメージを抑制し、長寿命化をはかることが出来る。

【0037】

(実施例2)

図3は、第2の実施例による画像表示装置の主要部のブロック図である。

50

【0038】

第1の実施例と異なるのは、電源切替回路53と垂直走査回路51が一体化された制御回路54となり、共通のシフトレジスタを利用していることである。実施例2は、これによって回路規模を抑制し消費電力を低減することが出来る。

【0039】

以上、実施例1, 2ともに、画素回路は図1に示すような2つのTFTで構成される回路を例に記述したが、本発明はこれに限定されるものではない。すなわち、OLED素子10に印加する電圧を垂直走査切替可能な構成であれば、画素回路は2つ以上のTFTで構成されてもよいことはいうまでもない。

【0040】

(実施例3)

図4は、第3の実施例による画像表示装置の画素の回路図である。

【0041】

第1, 第2の実施例と異なる点は、電流供給配線20が信号配線12と平行に縦に配置され、共通の電源バス配線52に接続されており、走査配線11と平行しては逆バイアス印加電圧 V_r を与える逆バイアス印加電圧 V_r 供給配線21と、バイアス切替制御線22とが配置されて制御回路54に接続されている。

【0042】

このような回路構成とすることによって、バイアス切替制御線22の走査によって表示素子のバイアス条件を制御できるため、各走査線に接続された画素列ごとにフレーム期間内での表示・非表示を切り替えることができ、非表示期間全体を逆バイアス印加期間として活用することができる。

【0043】

また、制御回路54では同じシフトレジスタの信号を利用することにより、回路規模を抑制し、消費電力を低減するとともに、歩留りを向上して生産性を上げることができる。

【0044】

(実施例4)

図5は、第4の実施例を実現するための画像表示装置の画素の回路図の一例である。

【0045】

走査配線11と信号配線12の交点にはスイッチング用の第1のTFT T_{sw16} が設けられ、走査線によって選択されたときに信号電圧を保持容量15に保持する。保持容量15は第2のTFT T_{dr17} のバイアス電圧を規定し、第2のTFT T_{dr17} に流れる電流を制御する。第2のTFT T_{dr17} はさらに、第1のバイアス切替TFT T_{23} を介して、OLED素子10に接続され、第2のTFT T_{dr17} によって供給される電流によって、発光、表示が行われる。OLED素子10にはさらに、第2のバイアス切替TFT T_{24} を介して逆バイアス電圧 V_r を与える逆バイアス印加電圧 V_r 供給配線21に接続されている。

【0046】

図5では第1のバイアス切替TFT T_{23} はn型MOSで、第2のバイアス切替TFT T_{24} はp型のMOSで形成し、バイアス制御線22によって、どちらか一方のTFTのみがオン状態となり、表示素子であるOLED素子10のバイアス状態を切り替えることが出来る。

【0047】

画素の信号書き込みの際には、バイアス制御線で第1のバイアス切替TFTをオフ状態にし、信号電圧を書き込んだ後、バイアス制御線で第1のバイアス切替TFTをオン状態にすることで、OLED素子10は、書き込まれた信号に従って発光、表示を行う。

【0048】

一方、逆バイアス印加の際には、やはりバイアス制御線で第1のバイアス切替TFTをオフ状態にし、第2のバイアス切替TFTをオン状態とすることでOLED素子10には、逆バイアス印加電圧 V_r 供給配線21によって与えられる逆バイアス状態となる。

10

20

30

40

50

【 0 0 4 9 】

図 6 は、図 5 の回路で示される画素のレイアウトの一例である。

【 0 0 5 0 】

スイッチング用の第 1 の T F T T s w 1 6 は、リーク電流を少なくして表示特性を改善するために、ダブルゲートの M O S で形成している。また、保持容量

1 5 はデータ書込みの際、基準電圧として逆バイアス印加電圧 V r 供給配線 2 1 を参照電圧として利用することができるため、書込み精度を高め、画質向上に効果がある。

【 0 0 5 1 】

なお、本実施例では第 1 の T F T T s w 1 6 と第 2 の T F T T d r 1 7 及び第 1 のバイアス切替 T F T 2 3 に n 型 M O S を用い、第 2 のバイアス切替 T F T 2 4 に p 型 M O S を用いたが、本発明の効果はこれに限定されるものではない。例えば、第 1 の T F T T s w 1 6 と第 2 の T F T T d r 1 7 及び第 1 のバイアス切替 T F T 2 3 に p 型 M O S を用い、第 2 のバイアス切替 T F T 2 4 に n 型 M O S を用い、さらに O L E D 素子 1 0 の極性を逆にした場合においても、やはり走査配線ごとに表示期間と逆バイアス印加期間を制御することができ、本発明の効果が得られることはいうまでもない。

【 0 0 5 2 】

(実施例 5)

図 7 は、第 5 の実施例による画像表示装置の画素の回路図である。

【 0 0 5 3 】

第 4 の実施例と異なる点は、第 1 のバイアス切替 T F T 2 3 を p 型 M O S で、第 2 のバイアス切替 T F T 2 4 は n 型の M O S で形成し、これによりバイアス切替制御線 2 2 を走査配線 1 1 と共通化したことにある。本実施例では、バイアス切替制御線 2 2 をなくすることができるため、画素の開口面積を広げるとともに、回路の低消費電力化に効果がある。また、配線数が減るため歩留り向上にも効果がある。

【 0 0 5 4 】

以上、実施例を用いて本発明の効果を説明した。なお、実施例では、アナログ駆動方式のタイミングチャート (図 2) について説明を行ったが、本発明の効果はこれに限定されるものではない。すなわち、デジタル駆動方式の、例えば量子化された時間幅を持つサブフィールドを用いたパルス幅変調 (P W M : p u l s e w i d t h m o d u l a t i o n) 方式においても、本発明の各走査配線に属する画素列ごとにアドレス期間と表示・非表示期間を制御することにより、本発明の効果によってフレーム期間を有効に利用することができることはいうまでもない。複数のサブフィールドを有する P W M 方式では、1 フレーム期間あたりに画素をアドレスする回数は増えるため、むしろその効果が大きい。

【 0 0 5 5 】

これらの実施例によれば、電流駆動型電気光学表示素子を用いたアクティブマトリクス方式駆動による画像表示装置において、表示素子に各走査配線ごとに独立して表示期間と逆バイアス印加期間を配分することが出来、これにより各フレーム時間において表示期間を長くにとってピーク輝度を低下することにより表示素子の劣化を遅らせ、長寿命化をはかることが出来る。

【 0 0 5 6 】

また、画素のアドレス期間中に表示素子のバイアス電圧を切り替えて逆バイアスを印加することで、表示素子の長寿命化をはかるとともに、画素内のメモリに保持させる電圧を安定させて、表示特性に優れた画像表示装置を得ることが出来る。

【 0 0 5 7 】

【 発明の効果 】

本発明によれば、長寿命の画像表示装置を提供できる。

【 図面の簡単な説明 】

【 図 1 】 第 1 の実施例の表示装置全体図を示す。

【 図 2 】 第 1 の実施例の駆動タイミングチャートを示す。

【 図 3 】 第 2 の実施例の表示装置全体図を示す。

10

20

30

40

50

【図 4】第 3 の実施例の画素回路図を示す。

【図 5】第 3 の実施例の画素レイアウト例を示す。

【図 6】第 4 の実施例の画素回路図を示す。

【図 7】第 5 の実施例の表示装置全体図である。

【図 8】従来技術による画素回路図を示す。

【図 9】従来技術による逆バイアス印加の際のタイミングチャートである。

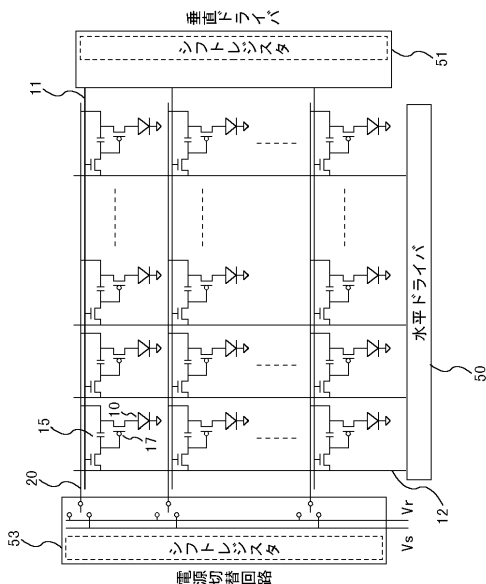
【図 10】従来技術による表示装置全体図である。

【符号の説明】

10 ... O L E D 素子、11 ... 走査配線、12 ... 信号配線、13 ... 第 1 の電流供給配線、14 ... 第 2 の電流供給配線、15 ... 保持容量 C_s 、16 ... 第 1 の T F T T s w、17 ... 第 2 の T F T T d r、18 ... 第 1 の画素電極、19 ... 第 2 の画素電極、20 ... 電流供給配線、21 ... 逆バイアス印加電圧 V_r 供給配線、22 ... バイアス切替制御線、23 ... 第 1 のバイアス切替制御 T F T、24 ... 第 2 のバイアス切替制御 T F T、50 ... 水平ドライバ回路、51 ... 垂直走査回路、52 ... 電源バス配線、53 ... 電源切替回路、54 ... 垂直制御回路、55 ... 画素回路、60 ... データ書込走査、61 ... 表示（点燈）期間、62 ... 消燈走査、63 ... 非表示期間、64 ... 逆バイアス印加期間。

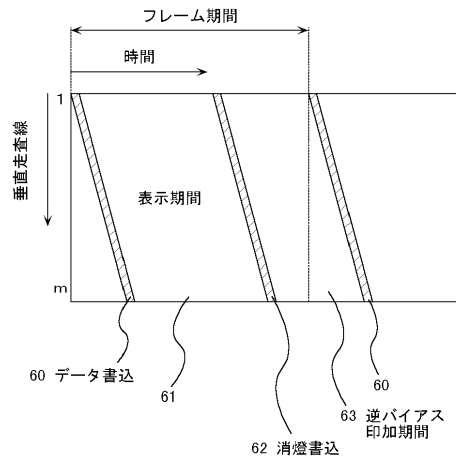
【図 1】

図 1



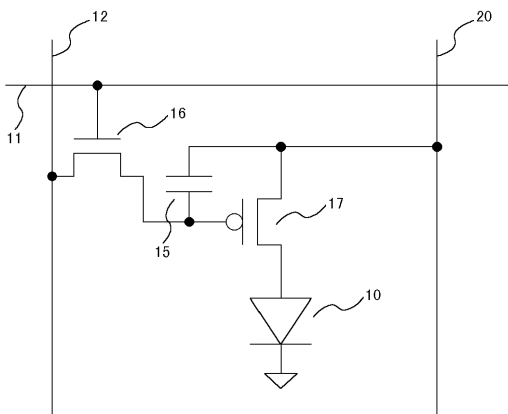
【図 2】

図 2



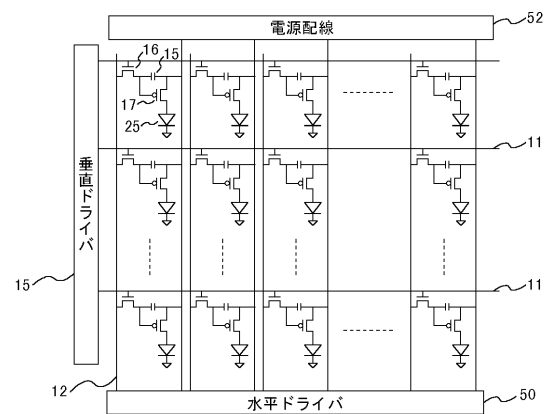
【図 7】

図 7



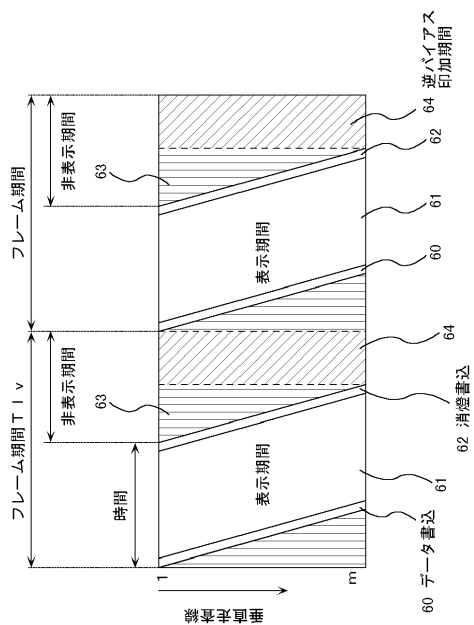
【図 8】

図 8



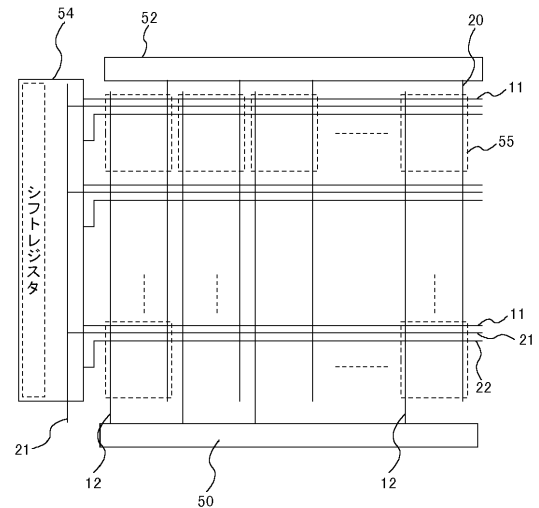
【図 9】

図 9



【図 10】

図 10



フロントページの続き

(51)Int.Cl.⁷ F I テーマコード(参考)
H 0 5 B 33/14 A

(72)発明者 秋元 肇
東京都国分寺市東恋ヶ窪一丁目 2 8 0 番地 株式会社日立製作所中央研究所内

(72)発明者 佐藤 敏浩
千葉県茂原市早野 3 3 0 0 番地 株式会社日立製作所ディスプレイグループ
内

F ターム(参考) 3K007 AB11 BA06 DB03 GA02
5C080 AA06 BB05 DD29 EE29 FF11 FF12 JJ02 JJ03 JJ04

专利名称(译)	画像表示装置		
公开(公告)号	JP2004109718A	公开(公告)日	2004-04-08
申请号	JP2002274259	申请日	2002-09-20
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	株式会社日立制作所		
[标]发明人	大内 貴之 三上 佳朗 秋元 肇 佐藤 敏浩		
发明人	大内 貴之 三上 佳朗 秋元 肇 佐藤 敏浩		
IPC分类号	H01L51/50 G09G3/20 G09G3/30 G09G3/32 H05B33/00 H05B33/14		
CPC分类号	G09G3/3233 G09G3/2011 G09G3/2022 G09G3/3266 G09G2300/0809 G09G2300/0842 G09G2300/0861 G09G2310/0256 G09G2320/0214 G09G2320/043		
FI分类号	G09G3/30.J G09G3/20.621.B G09G3/20.622.E G09G3/20.624.B G09G3/20.670.K H05B33/14.A G09G3/3241 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K007/AB11 3K007/BA06 3K007/DB03 3K007/GA02 5C080/AA06 5C080/BB05 5C080/DD29 5C080/EE29 5C080/FF11 5C080/FF12 5C080/JJ02 5C080/JJ03 5C080/JJ04 3K107/AA01 3K107/BB01 3K107/CC21 3K107/EE03 3K107/HH00 3K107/HH04 3K107/HH05 5C380/AA01 5C380/AB06 5C380/AB46 5C380/AC08 5C380/AC12 5C380/BA01 5C380/BA10 5C380/BA12 5C380/BA14 5C380/BA29 5C380/BB22 5C380/BD02 5C380/BD08 5C380/BD09 5C380/BD16 5C380/CA12 5C380/CA14 5C380/CB01 5C380/CB20 5C380/CB26 5C380/CB27 5C380/CC01 5C380/CC17 5C380/CC21 5C380/CC26 5C380/CC27 5C380/CC33 5C380/CC37 5C380/CC41 5C380/CC52 5C380/CC53 5C380/CC62 5C380/CC63 5C380/CC77 5C380/CD012 5C380/CD014 5C380/CE04 5C380/CF07 5C380/CF51 5C380/DA02 5C380/DA06 5C380/DA07 5C380/DA09 5C380/DA16 5C380/DA32 5C380/DA33		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种寿命长的图像显示装置，该图像显示装置有效地利用了OLED图像显示装置中的发光周期。发光层被布置在多个像素中，并且电流驱动的电光显示元件（其中透明像素电极和金属像素电极被布置在发光层的两个表面上）和电流驱动的电光显示元件的驱动。在具有用于控制电流的驱动电路的图像显示装置中，每个像素的驱动电路经由扫描配线11连接至具有内置时序电路的垂直扫描电路51，并经由信号配线12连接至水平驱动器50。透明像素电极和金属像素电极中的至少一个在每个像素中直接或经由驱动元件连接到与扫描配线11平行布置的电流供应配线20，并且电流供应配线20的端部连接。是一种电源，用于提供通过转换开关施加驱动电流驱动电光显示元件所需的电压的电位，或用于施加极性与显示时的极性相反的电压的电位。电源供应 选择要被连接。[选型图]图1

