

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6426739号
(P6426739)

(45) 発行日 平成30年11月21日 (2018.11.21)

(24) 登録日 平成30年11月2日 (2018.11.2)

(51) Int. Cl.

F I

G09G 3/3291 (2016.01)

G09G 3/3291

G09G 3/20 (2006.01)

G09G 3/20 611A

G09G 3/3225 (2016.01)

G09G 3/20 670J

H01L 51/50 (2006.01)

G09G 3/20 612U

G09G 3/20 641P

請求項の数 5 (全 10 頁) 最終頁に続く

(21) 出願番号 特願2016-533780 (P2016-533780)
 (86) (22) 出願日 平成25年12月18日 (2013.12.18)
 (65) 公表番号 特表2016-530560 (P2016-530560A)
 (43) 公表日 平成28年9月29日 (2016.9.29)
 (86) 国際出願番号 PCT/CN2013/089768
 (87) 国際公開番号 WO2015/021721
 (87) 国際公開日 平成27年2月19日 (2015.2.19)
 審査請求日 平成28年7月1日 (2016.7.1)
 (31) 優先権主張番号 201310358943.7
 (32) 優先日 平成25年8月16日 (2013.8.16)
 (33) 優先権主張国 中国 (CN)

(73) 特許権者 510280589
 京東方科技集團股▲ふん▼有限公司
 BOE TECHNOLOGY GROU
 P CO., LTD.
 中華人民共和国100015北京市朝陽區
 酒仙橋路10號
 No. 10 Jiuxianqiao R
 d., Chaoyang Distric
 t, Beijing 100015, CH
 INA
 (74) 代理人 100099759
 弁理士 青木 篤
 (74) 代理人 100092624
 弁理士 鶴田 準一

最終頁に続く

(54) 【発明の名称】 画素回路の駆動電圧の調整方法及びその調整装置、表示機器

(57) 【特許請求の範囲】

【請求項 1】

画素回路の駆動電圧の調整方法であって、
 前記画素回路には、複数のサブ画素回路を含み、複数の画素行を構成し、
 前記画素回路の駆動電圧の調整方法は、
 各画素行のデータ電圧に基づいて、前記画素回路の駆動電圧を動的に調整し、
 前記画素回路の走査待ち画素行のうち、駆動トランジスタと発光素子を含む各サブ画素
 回路のデータ電圧を取得し、

走査待ち画素行の各サブ画素回路の、駆動トランジスタを飽和領域で動作させかつ発光
 素子を正常に発光させる最小電圧値である最小駆動電圧を、前記データ電圧に基づいて算
 出し、

前記走査待ち画素行の各サブ画素回路の最小駆動電圧のうちの最大値を、当該走査待ち
 画素行の最大駆動電圧として選択し、

特定した当該走査待ち画素行の最大駆動電圧と当該画素行の一つ前の画素行の最大駆動
 電圧を比較し、特定した当該走査待ち画素行の最大駆動電圧が当該画素行の一つ前の画素
 行の最大駆動電圧より大きければ、特定した当該走査待ち画素行の最大駆動電圧を前記画
 素回路の駆動電圧とし、そうでなければ、当該画素行の一つ前の画素行の最大駆動電圧を
 前記画素回路の駆動電圧とすることを含むことを特徴とする画素回路の駆動電圧の調整方
 法。

【請求項 2】

請求項 1 に記載の画素回路の駆動電圧の調整方法において、
前記画素回路の第 1 画素行の最大駆動電圧 M_1 を取得し、
前記 M_1 を前記画素回路の駆動電圧とし、
前記画素回路の第 2 画素行の最大駆動電圧 M_2 を取得し、 M_1 と M_2 の大きさの比較をし、

$M_1 < M_2$ の場合、 M_2 の値が変わらず、 $M_1 \geq M_2$ の場合、 M_1 の値を M_2 に与え、
前記 M_2 を前記画素回路の駆動電圧とし、
これによって類推し、
第 n (n は 2 より大きい整数である) 画素行の最大駆動電圧 M_n を取得し、 M_{n-1} と M_n の大きさの比較をし、

$M_{n-1} < M_n$ の場合、 M_n の値が変わらず、 $M_{n-1} \geq M_n$ の場合、 M_{n-1} の値を M_n に与え、
前記 M_n を前記画素回路の駆動電圧とすることを含むことを特徴とする画素回路の駆動電圧の調整方法。

【請求項 3】

画素回路の駆動電圧の調整装置において、
前記画素回路には、複数のサブ画素回路を含み、複数の画素行を構成し、
前記画素回路の駆動電圧の調整装置は、前記画素回路に接続する駆動電源集成回路および前記駆動電源集成回路に接続する演算処理モジュールを含み、
前記演算処理モジュールは、各画素行のデータ電圧に基づいて、前記駆動電源集成回路から前記画素回路に出力される駆動電圧を動的に調整し、
前記演算処理モジュールは、
走査待ち行の各サブ画素回路のデータ電圧を取得するための行バッファリングユニットと、

前記走査待ち画素行の各サブ画素回路の最小駆動電圧を、前記データ電圧に基づいて算出し、前記最小駆動電圧のうちの最大値を、当該走査待ち画素行の最大駆動電圧として選択し、当該走査待ち画素行の最大駆動電圧と当該画素行の一つ前の画素行の最大駆動電圧を比較し、特定した当該走査待ち画素行の最大駆動電圧が当該画素行の一つ前の画素行の最大駆動電圧より大きければ、特定した当該走査待ち画素行の最大駆動電圧を前記画素回路の駆動電圧の値として駆動電源集成回路に送信し、そうでなければ、当該画素行の一つ前の画素行の最大駆動電圧を前記画素回路の駆動電圧の値として駆動電源集成回路に送信するための演算ユニットとを含むことを特徴とする画素回路の駆動電圧の調整装置。

【請求項 4】

請求項 3 に記載の画素回路の駆動電圧の調整装置であって、
前記演算処理モジュールは、前記駆動電源集成回路に集成されることを特徴とする画素回路の駆動電圧の調整装置。

【請求項 5】

請求項 3 又は 4 に記載の画素回路の駆動電圧の調整装置を含むことを特徴とする表示機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示技術分野に係り、具体的に画素回路の駆動電圧の調整方法、画素回路の駆動電圧の調整装置、及び当該駆動電圧の供給装置を含む表示機器に係る。

【背景技術】

【0002】

AMOLED (Active Matrix/Organic Light Emitting Diode、アクティブマトリクス式有機EL) は、伝統的な液晶パネルに比べ、反応速度がより速く、コントラストがより高く、視野角がより広いなどの特徴を有するため、表示技術開発業者からますます広く注目されている。

【0003】

アクティブマトリクス式有機ELは、画素回路に駆動されて発光する。従来技術の2T1C画素回路は、2つのトランジスタ(TFT)と1つのコンデンサ(C)からなり、具体的に、図1に示すように、駆動トランジスタDTFT、スイッチングトランジスタT1および記憶コンデンサCstを含む。スイッチングトランジスタT1は、走査線信号Vscanに制御され、データ電圧Vdataの入力を制御する。駆動トランジスタDTFTは、有機発光ダイオードOLEDの発光を制御する。記憶コンデンサCは、駆動トランジスタDTFTのゲートに維持電圧を提供する。

【0004】

図2に示すように、図1に示す2T1C画素回路の駆動時系列図である。当該2T1C画素回路の動作過程は、以下のとおりである。走査信号Vscanがハイレベルであるとき、
10 スwitchングトランジスタT1がオンになり、データ線上のグレースケール電圧Vdataによって記憶コンデンサCstを充電する。同時に、データ電圧Vdataが駆動トランジスタDTFTのゲートに印加される。画素回路の駆動電圧ELVDDの駆動によって、駆動トランジスタDTFTを飽和状態で動作させ、有機発光ダイオードOLEDの発光を駆動する。走査信号Vscanがローレベルであるとき、スイッチングトランジスタT1がオフになり、記憶コンデンサCstが駆動トランジスタDTFTのゲートに維持電圧を提供する。そして、駆動電圧ELVDDの駆動によって、駆動トランジスタDTFTを依然として飽和状態にし、有機発光ダイオードOLEDを持続的に発光させる。従来技術において、駆動トランジスタが飽和領域で動作して正常に発光できるように、通常、高い駆動電圧ELVDDをOLED画素回路の駆動トランジスタDTFTのソースに入力し、しかも駆動電圧の値が通常変わらず一定であり、すなわち定圧式駆動である。しかし、例えばデータ駆動電圧が非常に小さいとき、それほど高い駆動電圧を必要としない場合もある。この場合に、依然として高い電圧を入力すると、電力の損失を招いてしまい、そして素子の温度が上昇する。したがって、従来技術の画素回路駆動電圧調整方法は、大きい動的損失と高い温度の上昇を招く可能性がある。
20

【発明の概要】

【発明が解決しようとする課題】

【0005】

本発明の目的は、OLED画素回路の電力損失を低減可能な駆動電圧の供給方法及び供給装置を提供して、OLED画素回路の動的損失と温度上昇を低下させ、駆動コストを節約するとともにOLEDの使用寿命を延長することである。
30

【課題を解決するための手段】

【0006】

本発明の技術案は、以下のとおりである。

画素回路の駆動電圧の調整方法であって、各画素行のデータ電圧に基づいて、画素回路の駆動電圧を動的に調整する。

【0007】

画素回路には、複数のサブ画素回路を含み、それらが複数の画素行を構成する。

前記画素回路の駆動電圧の調整方法は、

画素回路の走査待ち画素行のうち、駆動トランジスタと発光素子を含む各サブ画素回路のデータ電圧を取得し、
40

走査待ち画素行の各サブ画素回路の、駆動トランジスタを飽和領域で動作させかつ発光素子を正常に発光させる最小電圧値である最小駆動電圧を、前記データ電圧に基づいて算出し、

前記走査待ち画素行の各サブ画素回路の最小駆動電圧のうちの最大値を、当該走査待ち画素行の最大駆動電圧として選択し、

特定された走査待ち画素行の最大駆動電圧と当該画素行までの全ての画素行の最大駆動電圧のうちの最大値を、前記画素回路の駆動電圧とすることを含むことが好ましい。

【0008】

前記画素回路の駆動電圧の調整方法は、
50

前記画素回路の第1画素行の最大駆動電圧 M_1 を取得し、
前記 M_1 を前記画素回路の駆動電圧とし、
前記画素回路の第2画素行の最大駆動電圧 M_2 を取得し、 M_1 と M_2 の大きさの比較をし、

$M_1 < M_2$ の場合、 M_2 の値が変わらず、 $M_1 \geq M_2$ の場合、 M_1 の値を M_2 に与え、
前記 M_2 を前記画素回路の駆動電圧とし、
これによって類推し、

第 n (n は2より大きい整数である)画素行の最大駆動電圧 M_n を取得し、 M_{n-1} と M_n の大きさの比較をし、

$M_{n-1} < M_n$ の場合、 M_n の値が変わらず、 $M_{n-1} \geq M_n$ の場合、 M_{n-1} の値を M_n に与え、
前記 M_n を前記画素回路の駆動電圧とすることを含むことが好ましい。

10

【0009】

本発明は、上記いずれか1つの画素回路の駆動電圧の調整方法を実現する装置をさらに提供する。当該画素回路の駆動電圧の調整装置は、前記画素回路に接続する駆動電源集成回路および前記駆動電源集成回路に接続する演算処理モジュールを含む。前記演算処理モジュールは、前記駆動電源集成回路から画素回路に出力される駆動電圧を、前記画素回路の各画素行のデータ電圧に基づいて動的に調整する。

【0010】

前記演算処理モジュールは、前記画素回路の走査待ち行の各サブ画素回路のデータ電圧を取得するための行バッファリングユニットと、前記走査待ち画素行の各サブ画素回路の最小駆動電圧を、前記データ電圧に基づいて算出し、前記最小駆動電圧の最大値を、当該走査待ち画素行の最大駆動電圧として選択し、前記走査待ち画素行の最大駆動電圧と当該画素行までの全ての画素行の最大駆動電圧のうちの最大値を、前記画素回路の駆動電圧の値として前記駆動電源集成回路に送信するための演算ユニットとを含む。

20

【0011】

前記演算処理モジュールは、前記駆動電源集成回路に集成される。

【0012】

本発明は、上記いずれか1つの画素回路の駆動電圧の調整装置を含む表示機器をさらに提供する。

【発明の効果】

30

【0013】

本発明における画素回路の駆動電圧の調整方法及び供給装置は、画素回路の各画素行のデータ電圧に基づいて、画素回路に出力される駆動電圧の大きさを動的に調整するため、画素回路に定圧を入力する伝統的な定圧型駆動方法より、OLED画素回路の動的損失と温度の上昇を明らかに低下させ、駆動コストを節約するとともにOLEDの使用寿命を延長する。

【図面の簡単な説明】

【0014】

【図1】従来技術の画素回路の構造模式図である。

【図2】図1に示す画素回路の駆動の時系列の模式図である。

40

【図3】本発明の実施例における画素回路の駆動電圧の調整方法のフロー模式図である。

【図4】本発明の実施例における画素回路の駆動電圧の調整装置の構造模式図である。

【発明を実施するための形態】

【0015】

以下、図面及び実施例と結び付けて、本発明の具体的な実施形態をさらに詳説する。以下の実施例は、本発明を説明するためのものに過ぎず、本発明の範囲を限定するためのものではない。

【0016】

本発明の画素回路の駆動電圧の調整方法及び供給装置は、画素回路に定圧を入力する伝統的な定圧型駆動方法に比べ、最大な改良として、画素回路の駆動電圧が画素回路の各行

50

のデータ電圧に基づいて動的に変更可能である。それによって、O L E D画素回路の動的損失と温度上昇を明らかに低下させ、駆動コストを節約するとともにO L E Dの使用寿命を延長することである。

【0017】

本発明の実施例は、画素回路の駆動電圧の調整方法を提供し、各画素行のデータ電圧に基づいて、画素回路の駆動電圧を動的に調整する。画素回路には、複数のサブ画素回路を含む。画素回路の駆動電圧とは、画素回路全体の駆動電圧E L V D Dであり、各サブ画素回路に印加される。

【0018】

上記画素回路の駆動電圧の調整方法の1つの具体的な実現方式は、下記のとおりである。

【0019】

まず、画素回路の走査待ち画素行の各サブ画素回路のデータ電圧を取得する。

それから、取得したデータ電圧に基づいて、走査待ち画素行の各サブ画素回路の最小駆動電圧を算出する。各サブ画素回路の最小駆動電圧は、少なくとも、当該サブ画素回路の駆動トランジスタを飽和領域で動作させることができ、有機発光ダイオードO L E Dの正常発光を保証する。

続いて、算出した最小駆動電圧の最大値を、当該走査待ち画素行の最大駆動電圧として選択する。当該最大駆動電圧は、当該走査待ち画素行の各サブ画素回路の正常動作を保証できる。

続いて、走査待ち画素行の最大駆動電圧と、同じくこのような方法で特定された当該画素行の前の全ての画素行の最大駆動電圧を比較し、そのうちの最大値を画素回路の駆動電圧とする。このように得られた駆動電圧は、走査待ち画素行の各サブ画素回路の駆動トランジスタが飽和状態にあることを保証でき、しかも走査済みの画素行の各サブ画素回路の動作状態に影響を与えない。

【0020】

本実施例において、解像度1024×768の表示パネルを例として説明する。表示パネルは、お互いに対向に設置されるアレイ基板及びカウンタパート基板を含む。アレイ基板において、縦横に交差するように設置されるゲート走査線とデータ線によって複数のサブ画素領域に区分する。各サブ画素領域は、いずれも図1に示す画素回路を含み、以下サブ画素回路と言う。それらサブ画素回路によってアレイ基板で画素回路を構成する。R、G、Bの三つのサブ画素が1つの画素ユニットを構成する。したがって、上記解像度1024×768の表示パネルは、768本のゲート走査線および1024×3=3072本のデータ線を含み、ゲート走査線がサブ画素回路のスイッチングトランジスタT1のゲートに接続され、データ線がサブ画素回路のスイッチングトランジスタT1のソースに接続される。上記画素回路の駆動電圧の調整方法でサブ画素回路の駆動トランジスタD T F Tのソースに駆動電圧E L V D Dを提供する際に、図3に示すように、主に以下のステップを含む。

【0021】

まず、第1画素行を走査する。走査する前に、以下が必要である。

第1画素行の各サブ画素回路のデータ電圧を取得し、すなわち、第1画素行の3072本のデータ線のデータ電圧を取得する。

第1画素行の各サブ画素回路の最小駆動電圧を、取得した3072個のデータ電圧に基づいて算出して、3072個の最小駆動電圧を算出することが分かる。サブ画素回路の最小駆動電圧は、少なくとも、当該サブ画素回路の駆動トランジスタD T F Tを飽和領域で動作させることができ、有機発光ダイオードO L E Dの正常発光を保証する。

算出した3072個の最小駆動電圧を比較し、最小駆動電圧の最大値を選択して第1画素行の最大駆動電圧M1とする。M1は、第1画素行の全てのサブ画素回路の正常動作を保証できる。

M1を画素回路の駆動電圧E L V D Dとして画素回路に出力する。

【0022】

それから第1画素行の走査を開始する。第1行ゲート走査線は、走査信号を出力して、第1画素行の各サブ画素回路のスイッチングトランジスタT1をオンにする。データ線は、サブ画素回路のスイッチングトランジスタT1を介して記憶コンデンサCstにデータ電圧を書き込む。

【0023】

データ電圧の書き込み完成后、第1行ゲート走査線は、走査信号の出力を停止し、第1画素行の各サブ画素回路のスイッチングトランジスタT1をオフにして、第1行画素行の有機発光ダイオードOLEDが正常に発光する。

【0024】

続いて、第2画素行を走査する。走査する前に、以下が必要である。

第2画素行の各サブ画素回路のデータ電圧を取得し、すなわち、第2画素行の3072本のデータ線のデータ電圧を取得する。

第2画素行の各サブ画素回路の最小駆動電圧を、取得した3072個のデータ電圧に基づいて算出し、すなわち3072個の最小駆動電圧を算出する。サブ画素回路の最小駆動電圧は、少なくとも、当該サブ画素回路の駆動トランジスタDTFTを飽和領域で動作させることができ、有機発光ダイオードOLEDの正常発光を保証する。

算出した3072個の最小駆動電圧を比較し、最小駆動電圧の最大値を選択して第2画素行の最大駆動電圧M2とする。M2は、第2画素行の全てのサブ画素回路の正常動作を保証できる。

第1画素行の最大駆動電圧M1と第2画素行の最大駆動電圧M2を比較する。

M1<M2の場合、M2の値が変わらず、M1 $\geq$ M2の場合、M1の値をM2に与える。

。

M2を画素回路の駆動電圧ELVDDとして画素回路に出力する。こうして、第1画素行及び第2画素行の全てのサブ画素回路の駆動トランジスタDTFTが飽和領域で動作することを保証し、第1画素行及び第2画素行の有機発光ダイオードOLEDを正常に発光させることができる。

【0025】

それから第2画素行の走査を開始する。第2行ゲート走査線は、走査信号を出力して、第2画素行の各サブ画素回路のスイッチングトランジスタT1をオンにする。データ線は、サブ画素回路のスイッチングトランジスタT1を介して記憶コンデンサCstにデータ電圧を書き込む。

【0026】

データ電圧の書き込み完成后、第2行ゲート走査線は、走査信号の出力を停止し、第2画素行の各サブ画素回路のスイッチングトランジスタT1をオフにする。第1画素行及び第2画素行の有機発光ダイオードOLEDが正常に発光する。

【0027】

これによって類推し、画素回路のその後の画素行について、すべて上記の算出と走査を行う。

【0028】

第n画素行を走査する前に、以下が必要である。

第n画素行の各サブ画素回路のデータ電圧を取得し、すなわち、第n画素行の3072本のデータ線のデータ電圧を取得する。

第n画素行の各サブ画素回路の最小駆動電圧を、取得した3072個のデータ電圧に基づいて算出し、すなわち3072個の最小駆動電圧を算出する。サブ画素回路の最小駆動電圧は、少なくとも、当該サブ画素回路の駆動トランジスタDTFTを飽和領域で動作させることができ、有機発光ダイオードOLEDの正常発光を保証する。

算出した3072個の最小駆動電圧を比較し、最小駆動電圧の最大値を選択して第n画素行の最大駆動電圧M_nとする。M_nは、第n画素行の全てのサブ画素回路の正常動作を保証できる。

10

20

30

40

50

第 $n - 1$ 画素行の最大駆動電圧 M_{n-1} と第 n 画素行の最大駆動電圧 M_n を比較する。

$M_{n-1} < M_n$ の場合、 M_n の値が変わらず、 $M_{n-1} \geq M_n$ の場合、 M_{n-1} の値を M_n に与える。

M_n を画素回路の駆動電圧 $ELVDD$ として画素回路に出力する。こうして、第 1 画素行～第 n 画素行の全てのサブ画素回路の駆動トランジスタ $DTFT$ が飽和領域で動作可能であることを保証し、第 1 画素行～第 n 画素行の有機発光ダイオード $OLED$ を正常に発光させることができる。

【0029】

それから第 n 画素行の走査を開始する。第 n 行ゲート走査線は、走査信号を出力して、第 n 画素行の各サブ画素回路のスイッチングトランジスタ $T1$ をオンにする。データ線は、サブ画素回路のスイッチングトランジスタ $T1$ を介して記憶コンデンサ Cst にデータ電圧を書き込む。

10

【0030】

データ電圧の書き込み完成後、第 n 行ゲート走査線は、走査信号の出力を停止して、第 n 画素行の各サブ画素回路のスイッチングトランジスタ $T1$ をオフにする。第 1 画素行～第 n 画素行の有機発光ダイオード $OLED$ が正常に発光する。

【0031】

上記のように、第 768 画素行の走査完了まで繰り返す。

【0032】

n は、2 より大きく 768 以下の整数であり、画素回路の画素行の番号を示す。

20

【0033】

本実施例は、上記いずれか 1 つの画素回路の駆動電圧の調整方法を実現する装置をさらに提供している。図 4 に示すように、当該画素回路の駆動電圧の調整装置は、主に、画素回路に接続する駆動電源集成回路および駆動電源集成回路に接続する演算処理モジュールを含む。駆動電源集成回路は、画素回路に駆動電圧を提供する。演算処理モジュールは、各画素行のデータ電圧に基づいて、駆動電源集成回路から画素回路に出力される駆動電圧の大きさを動的に調整する。

【0034】

本実施例において、上記演算処理モジュールは、行バッファリングユニットと演算ユニットとを含む。行バッファリングユニットは、走査待ち行の複数のデータ電圧を取得する。各画素行の各データ線は、先ずデータ電圧を行バッファリングユニットに記憶しておく。演算ユニットは、行バッファにおけるデータ電圧を読み取り、走査待ち画素行の各サブ画素回路の最小駆動電圧をデータ電圧に基づいて算出し、最小駆動電圧の最大値を最大駆動電圧として選択し、走査待ち画素行の最大駆動電圧と当該画素行の前の全ての画素行の最大駆動電圧のうちの最大値を、画素回路の駆動電圧 $ELVDD$ の値として駆動電源集成回路に送信する。駆動電源集成回路は、受信した駆動電圧 $ELVDD$ の値に基づいて駆動電圧 $ELVDD$ を出力して表示パネルの表示駆動をする。

30

【0035】

本実施例において、演算処理モジュールを駆動電源集成回路に集成することができる。それによって、駆動電圧の供給装置の体積を小さくし、生産コストを低下させることができる。

40

【0036】

本実施例において、上記いずれか 1 つの画素回路の駆動電圧の調整装置を含む表示機器をさらに提供している。上記 $OLED$ 画素回路の駆動電圧の供給装置を使用しているため、 $OLED$ 画素回路の動的損失と温度上昇を明らかに低下させ、駆動コストを節約するとともに $OLED$ の使用寿命を延長することができるので、当該表示機器の使用寿命及び信頼性が向上される。

【0037】

以上の実施形態は、本発明を説明するためのものに過ぎず、本発明を限定するものではない。関連する技術分野の一般技術者は、本発明の精神と範囲を逸脱することなく、さら

50

に様々な変更と変形をすることができる。よって、全ての同等な技術案も本発明の保護範疇に属する。

【図 1】

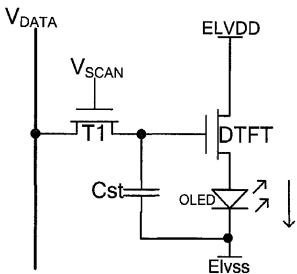


図 1

【図 2】

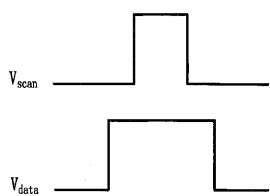


図 2

【図 3】

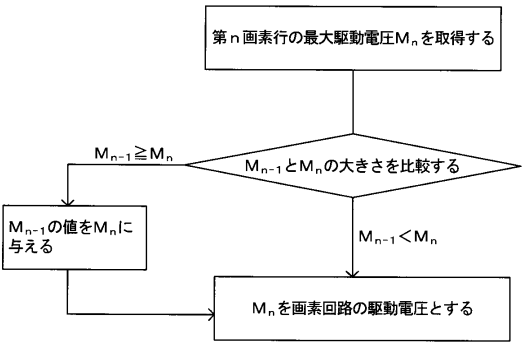


図 3

【図 4】

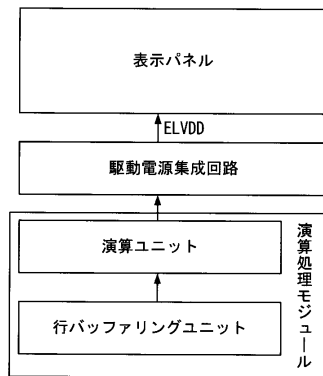


図4

フロントページの続き

(51)Int.Cl.

F I

G 0 9 G 3/20 6 2 3 C
G 0 9 G 3/3225
G 0 9 G 3/20 6 2 3 R
H 0 5 B 33/14 A

(74)代理人 100114018

弁理士 南山 知広

(74)代理人 100165191

弁理士 河合 章

(74)代理人 100151459

弁理士 中村 健一

(72)発明者 レン リージェイン

中華人民共和国, ベイジン 1 0 0 1 7 6, ビーディーエー, ダイズ ロード ナンバー 9

(72)発明者 ツェン スズホウオン

中華人民共和国, ベイジン 1 0 0 1 7 6, ビーディーエー, ダイズ ロード ナンバー 9

(72)発明者 ジャーン チェン

中華人民共和国, ベイジン 1 0 0 1 7 6, ビーディーエー, ダイズ ロード ナンバー 9

審査官 橋本 直明

(56)参考文献 特開 2 0 0 9 - 0 6 9 4 8 5 (JP, A)

特開 2 0 1 1 - 1 2 3 2 1 4 (JP, A)

特開 2 0 1 1 - 1 1 8 1 2 5 (JP, A)

特開 2 0 1 1 - 1 2 3 2 1 3 (JP, A)

米国特許出願公開第 2 0 0 7 / 0 0 0 8 2 9 7 (US, A1)

特開 2 0 0 6 - 0 6 5 1 4 8 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G 0 9 G 3 / 3 2 9 1

G 0 9 G 3 / 2 0

G 0 9 G 3 / 3 2 2 5

H 0 1 L 5 1 / 5 0

专利名称(译)	调整像素电路驱动电压的方法		
公开(公告)号	JP6426739B2	公开(公告)日	2018-11-21
申请号	JP2016533780	申请日	2013-12-18
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股▲ふん▼有限公司		
当前申请(专利权)人(译)	京东方科技集团股▲ふん▼有限公司		
[标]发明人	レンリージュイン ツェンスズハウオン ジャーンチェン		
发明人	レン リージュイン ツェン スズハウオン ジャーン チェン		
IPC分类号	G09G3/3291 G09G3/20 G09G3/3225 H01L51/50		
CPC分类号	G09G3/3233 G06F1/32 G06F1/3265 G09G2330/021 G09G2330/023 G09G2330/028 G09G2330/04 G09G2360/16 Y02D10/153		
FI分类号	G09G3/3291 G09G3/20.611.A G09G3/20.670.J G09G3/20.612.U G09G3/20.641.P G09G3/20.623.C G09G3/3225 G09G3/20.623.R H05B33/14.A		
代理人(译)	青木 篤 南山智博 河合晃 中村健一		
审查员(译)	Naoaki 桥本		
优先权	201310358943.7 2013-08-16 CN		
其他公开文献	JP2016530560A		
外部链接	Espacenet		

摘要(译)

像素电路驱动电压调整方法，像素电路驱动电压调整装置以及包括该驱动电压供给装置的显示装置技术领域本发明涉及显示技术领域，具体涉及一种像素电路驱动电压调整方法，在调整像素电路的驱动电压的方法中，基于每个像素行的数据电压来动态调整像素电路的驱动电压。根据本发明的调整方法和供给装置的像素电路的驱动电压，是根据每一个像素行的数据电压，用于动态调节输出到像素电路的驱动电压，传统恒压类型的大小相比于驱动方法中，显著降低动态损耗和OLED像素电路的温度上升，可与节省成本的驱动延长OLED的寿命。

(19) 日本国特許庁 (JP)	(12) 特 許 公 報 (B2)	(11) 特許番号 特許第6426739号 (P6426739)
(45) 発行日 平成30年11月21日 (2018. 11. 21)	(24) 登録日 平成30年11月2日 (2018. 11. 2)	
(51) Int. Cl.	F I	
G09G 3/3291 (2016. 01)	G09G 3/3291	
G09G 3/20 (2006. 01)	G09G 3/20	611A
G09G 3/3225 (2016. 01)	G09G 3/20	670J
H01L 51/50 (2006. 01)	G09G 3/20	612U
	G09G 3/20	641P
	請求項の数 5 (全 10 頁) 最終頁に続く	
(21) 出願番号 特願2016-533780 (P2016-533780)	(73) 特許権者 510280589	
(86) (22) 出願日 平成25年12月18日 (2013. 12. 18)	京東方科技集團股▲ふん▼有限公司	
(65) 公表番号 特表2016-530560 (P2016-530560A)	BOE TECHNOLOGY GROUP	
(43) 公表日 平成28年9月29日 (2016. 9. 29)	P CO., LTD.	
(86) 国際出願番号 PCT/CN2013/089768	中華人民共和國100015北京市朝陽區	
(87) 国際公開日 W02015/021721	酒仙橋路10號	
(87) 国際公開日 平成27年2月19日 (2015. 2. 19)	No. 10 Jiuxianqiao R	
審査請求日 平成28年7月1日 (2016. 7. 1)	d., Chaoyang Distric	
(31) 優先権主張番号 201310358943.7	t, Beijing 100015, CH	
(32) 優先日 平成25年8月16日 (2013. 8. 16)	INA	
(33) 優先権主張国 中国 (CN)	(74) 代理人 10009759	
	弁理士 青木 篤	
	(74) 代理人 100092624	
	弁理士 藤田 準一	
	最終頁に続く	
(54) 【発明の名称】 画素回路の駆動電圧の調整方法及びその調整装置、表示機器		